



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0158286
(43) 공개일자 2022년11월30일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
H01L 27/146 (2006.01)</p> <p>(52) CPC특허분류
H01L 27/14656 (2013.01)
H01L 27/1461 (2013.01)</p> <p>(21) 출원번호 10-2022-7040184(분할)</p> <p>(22) 출원일자(국제) 2015년12월11일
심사청구일자 2022년11월16일</p> <p>(62) 원출원 특허 10-2017-7015173
원출원일자(국제) 2015년12월11일
심사청구일자 2020년10월26일</p> <p>(85) 번역문제출일자 2022년11월16일</p> <p>(86) 국제출원번호 PCT/JP2015/084783</p> <p>(87) 국제공개번호 WO 2016/098696
국제공개일자 2016년06월23일</p> <p>(30) 우선권주장
JP-P-2014-256043 2014년12월18일 일본(JP)
JP-P-2015-239945 2015년12월09일 일본(JP)</p> | <p>(71) 출원인
소니그룹주식회사
일본국 도쿄도 미나토쿠 코난 1-7-1</p> <p>(72) 발명자
와타나베 타이이치로
일본국 도쿄도 미나토쿠 코난 1-7-1 소니그룹주식회사 내
나카무라 료스케
일본국 도쿄도 미나토쿠 코난 1-7-1 소니그룹주식회사 내
(뒷면에 계속)</p> <p>(74) 대리인
최달용</p> |
|---|---|

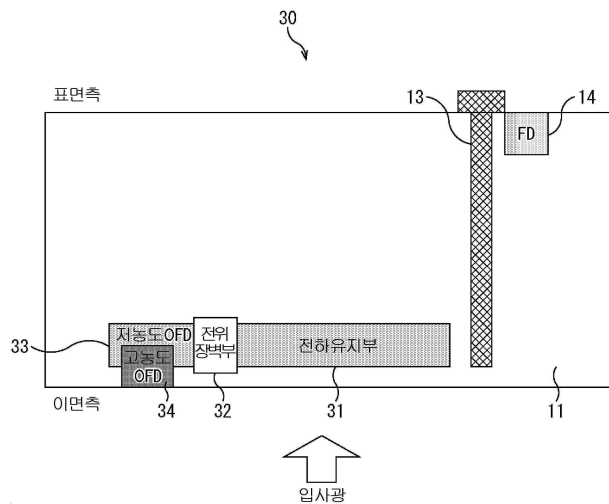
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 **고체 촬상 소자, 및 전자 장치**

(57) 요약

본 기술은, PD로부터의 오버플로를 안정적으로 행하고, Qs의 저하나 혼색의 발생을 억제할 수 있도록 한 고체 촬상 소자, 및 전자 장치에 관한 것이다. 본 기술의 한 측면인 고체 촬상 소자는, 입사광에 의하여 전하를 발생, 유지하는 전하 유지부와, 상기 전하 유지부에서 포화된 상기 전하가 배출되는 OFD부와, 상기 전하 유지부로부터 상기 OFD부에 유출되는 상기 전하의 장벽이 되는 전위 장벽부를 반도체 기판 내의 수광면측에 구비하고, 상기 OFD부는, 같은 형의 불순물의 농도가 다른 저농도 OFD부 및 고농도 OFD부로 이루어지고, 상기 고농도 OFD부와 상기 전위 장벽부는, 간격을 두고 형성되어 있다. 본 기술은, 예를 들면, CMOS 이미지 센서에 적용할 수 있다.

대표도



(52) CPC특허분류

H01L 27/14612 (2013.01)

H01L 27/1463 (2013.01)

(72) 발명자

사토 유스케

일본국 도쿄도 미나토쿠 코난 1-7-1 소니그룹주식
회사 내

코가 후미히코

일본국 도쿄도 미나토쿠 코난 1-7-1 소니그룹주식
회사 내

명세서

청구범위

청구항 1

입사광에 의하여 전하를 발생, 유지하는 전하 유지부와,
 상기 전하 유지부에서 포화된 상기 전하가 배출되는 OFD부와,
 상기 전하 유지부로부터 상기 OFD부에 유출되는 상기 전하의 장벽이 되는 전위 장벽부를, 반도체 기관 내의 수광면측에 구비하고,
 상기 반도체 기관의 상기 수광면과는 반대의 면에서 형성되고, 상기 OFD부에 접하는 제1 종형 트랜지스터를 더 구비하는 것을 특징으로 하는 고체 촬상 소자.

청구항 2

제1항에 있어서,
 상기 제1 종형 트랜지스터와 상기 전위 장벽부는, 간격을 두고 형성되어 있는 것을 특징으로 하는 고체 촬상 소자.

청구항 3

제1항에 있어서,
 상기 전하 유지부와 상기 OFD부는, 같은 형의 불순물의 농도가 동등한 것을 특징으로 하는 고체 촬상 소자.

청구항 4

제1항에 있어서,
 상기 제1 종형 트랜지스터는 상기 전하 유지부에 전하가 축적된 때의 상기 전하 유지부에 생기는 전위보다도 높은 전압으로 고정되는 것을 특징으로 하는 고체 촬상 소자.

청구항 5

반도체 기관 내의 수광면측에 구비된, 입사광에 의하여 전하를 발생, 유지하는 전하 유지부와,
 상기 반도체 기관의 상기 수광면과는 반대의 면에서 형성된 제1 종형 트랜지스터와,
 상기 반도체 기관에 형성되는 화소 트랜지스터와 상기 전하 유지부와 사이에 구비되고, 상기 제1 종형 트랜지스터로부터 횡방향으로 연신되어 있는 드레인층을 포함하는 것을 특징으로 하는 고체 촬상 소자.

청구항 6

제5항에 있어서,
 상기 드레인층은 상기 전하 유지부와 같은 형의 불순물의 확산층으로 형성되어 있는 것을 특징으로 하는 고체 촬상 소자.

청구항 7

반도체 기관의 웰 영역 중, 소정의 화소 트랜지스터의 하부 영역과, 그 이외의 영역이 전기적으로 분리되고,
 상기 소정의 화소 트랜지스터의 상기 하부 영역의 전위는, 상기 그 이외의 영역의 전위보다도 낮은 것을 특징으로 하는 고체 촬상 소자.

청구항 8

제7항에 있어서,

상기 소정의 화소 트랜지스터는, AMP 트랜지스터 및 SEL 트랜지스터인 것을 특징으로 하는 고체 촬상 소자.

청구항 9

제8항에 있어서,

상기 소정의 화소 트랜지스터로서의 상기 AMP 트랜지스터의 입력 전압이 되는 RST 전위는, 상기 AMP 트랜지스터의 드레인 전압보다도 낮은 것을 특징으로 하는 고체 촬상 소자.

청구항 10

제7항에 있어서,

상기 소정의 화소 트랜지스터는, RST 트랜지스터인 것을 특징으로 하는 고체 촬상 소자.

청구항 11

제7항에 있어서,

상기 소정의 화소 트랜지스터의 상기 하부 영역과, 상기 그 이외의 영역은, 웰 분리층에 의해 전기적으로 분리된 것을 특징으로 하는 고체 촬상 소자.

청구항 12

제8항에 있어서,

상기 AMP 트랜지스터 및 상기 SEL 트랜지스터는 PMOS에 의해 형성된 것을 특징으로 하는 고체 촬상 소자.

발명의 설명

기술 분야

[0001] 본 기술은, 고체 촬상 소자, 및 전자 장치에 관한 것으로, 특히, 포토 다이오드로부터의 오버플로를 안정적으로 행할 수 있도록 한 고체 촬상 소자, 및 전자 장치에 관한 것이다.

배경 기술

[0002] 디지털 스틸 카메라나 디지털 비디오 카메라 등에 탑재하는 고체 촬상 소자로서 CMOS(Complementary Metal Oxide Semiconductor) 이미지 센서가 알려져 있다. CMOS 이미지 센서(이하, CIS라고 칭한다)에서는, 화소마다 형성되어 있는 PD(Photodiode)에 의한 광전 변환에 의해 입사광에 응한 전하가 발생되고, 발생된 전하가 전송 트랜지스터를 통하여 FD(Floating Diffusion)에 전송되고, FD에서 전하가 전기 신호(화소 신호)로 변환되어 관독된다.

[0003] 또한, 종래, CIS의 Qs(포화 전하량)를 향상시키거나, 종방향으로 복수의 PD를 적층시킨 종방향 분광 CIS를 형성하거나 하는 것 등을 목적으로 하여, PD를 Si(실리콘) 기판의 심부(深部)(이면측)에 형성하는 구성이 제안되어 있다. PD에서 발생, 축적된 전하의 관독은, 예를 들면, Si 기판에 대해 수직 방향(종방향)으로 마련된 종형 트랜지스터를 통하여 Si 기판의 표면측에 마련된 FD에 전송된다.

[0004] 상술한 바와 같은 구성인 경우, PD와 FD의 거리가 길고, 또한, PD에서 전하 축적중에는 종형 트랜지스터가 저전압으로 고정되어 있기 때문에, 오버플로의 설계가 곤란하다. 그 때문에, Si 기판의 이면측에 오버플로 드레인(이하, OFD라고 칭한다)을 마련하는 구조가 제안되어 있다(예를 들면, 특허 문헌 1).

[0005] 도 1은, Si 기판의 이면측에 PD와 OFD를 마련한 CMOS 이미지 센서의 구성의 한 예를 도시하고 있다. 또한, 동 도A는 단면도, 동 도B는 그 CIS의 각 부분의 포텐셜을 도시하고 있다.

[0006] 이 CIS(10)는, Si 기판(11)의 이면측(심부)에 PD(12)가 형성되고, 표면측에 FD(14)가 형성되어 있다. 또한, Si 기판(11)에 대해 수직 방향(종방향)으로 종형 트랜지스터(13)가 형성되어 있다. 또한, Si 기판(11)의 이면측(심부)에는, 전위 장벽부(15)를 통하여 PD(12)에 연결되는 OFD(16)가 형성되어 있다. OFD(16)는 전원 전압으로 설정되는, 고농도의 확산층으로 이루어진다.

[0007] PD(12), 전위 장벽부(15), 및 OFD(16)의 포텐셜의 높이는 동 도B에 도시되는 바와 같고, PD(12)에서 발생, 축적

된 전하가 포화된 경우, 포화된 전하는 전위 장벽부(15)를 넘어서 OFD(16)에 배출되게 된다.

선행기술문헌

특허문헌

[0008] (특허문헌 0001) 특허 문헌 1 : 일본국 특개2013-38118호 공보

발명의 내용

해결하려는 과제

[0009] 도 1의 A에 도시된 구성인 경우, PD(12), 전위 장벽부(15), 및 OFD(16)의 포텐셜의 높이는 이론적으로는 도 1의 B에 도시된 것으로 된다. 그렇지만, OFD(16)가 고농도의 확산층이고, OFD(16)와 전위 장벽부(15)의 거리가 가깝기 때문에, PD(12), 전위 장벽부(15), 및 OFD(16)를 형성함에 있어서, 이들의 배치가 어긋나거나, 각각의 불순물 농도가 흐트러지거나 하면, 전위 장벽부(15)의 포텐셜의 높이가 크게 변화하기 쉽게 된다. 그 경우, Qs가 저하되거나, 인접 화소와의 혼색이 발생하거나 하는 일이 일어날 수 있다.

[0010] 본 기술은, 이와 같은 상황을 감안하여 이루어진 것으로, PD에서의 오버플로를 안정적으로 행할 수 있도록 하여, Qs의 저하나 혼색의 발생을 억제할 수 있도록 하는 것이다.

과제의 해결 수단

[0011] 본 기술의 제1의 측면인 고체 촬상 소자는, 입사광에 의하여 전하를 발생, 유지하는 전하 유지부와, 상기 전하 유지부에서 포화된 상기 전하가 배출되는 OFD부와, 상기 전하 유지부로부터 상기 OFD부에 유출되는 상기 전하의 장벽이 되는 전위 장벽부를 반도체 기관 내의 수광면측에 구비하고, 상기 OFD부는, 같은 형의 불순물의 농도가 다른 저농도 OFD부 및 고농도 OFD부로 이루어지고, 상기 고농도 OFD부와 상기 전위 장벽부는, 간격을 두고 형성되어 있다.

[0012] 상기 전하 유지부와 상기 저농도 OFD부는, 같은 형의 불순물의 농도가 동등하도록 할 수 있다.

[0013] 본 기술의 제1의 측면인 고체 촬상 소자는, 상기 반도체 기관의 상기 수광면과는 반대의 면에서 형성되고, 상기 고농도 OFD부에 접하는 제1의 중형 트랜지스터를 또한 구비할 수 있다.

[0014] 상기 제1의 중형 트랜지스터와 상기 전위 장벽부는, 간격을 두고 형성되어 있도록 할 수 있다.

[0015] 본 기술의 제1의 측면인 고체 촬상 소자는, 상기 반도체 기관에 형성되는 화소 트랜지스터와 상기 전하 유지부와의 사이에, 상기 제1의 중형 트랜지스터로부터 횡방향으로 연신되어 있는 드레인층을 또한 구비할 수 있다.

[0016] 상기 드레인층은, 상기 전하 유지부와 같은 형의 불순물의 확산층에서 형성되어 있도록 할 수 있다.

[0017] 본 기술의 제1의 측면인 고체 촬상 소자는, 상기 반도체 기관의 웰 영역 중, 소정의 화소 트랜지스터의 하부 영역과, 기타의 영역을 전기적으로 분리하는, 상기 제1의 중형 트랜지스터로부터 횡방향으로 연신되어 있는 웰 분리층을 또한 구비할 수 있다.

[0018] 상기 웰 분리층에 의해 전기적으로 분리된, 상기 소정의 화소 트랜지스터의 상기 하부(下部) 영역의 전위는, 상기 기타의 영역의 전위보다도 낮게 할 수 있다.

[0019] 상기 소정의 화소 트랜지스터는, AMP 트랜지스터 및 SEL 트랜지스터로 할 수 있다.

[0020] 상기 소정의 화소 트랜지스터로서의 상기 AMP 트랜지스터의 입력 전압이 되는 RST 전위는, 상기 AMP 트랜지스터의 드레인 전압보다도 낮게 할 수 있다.

[0021] 상기 소정의 화소 트랜지스터는, RST 트랜지스터로 할 수 있다.

[0022] 본 기술의 제1의 측면인 고체 촬상 소자는, 상기 반도체 기관의 상기 수광면과는 반대의 면에서 형성되고, 상기 전하 유지부로부터 상기 전하를 관독하는 제2의 중형 트랜지스터를 또한 구비할 수 있다.

[0023] 상기 고농도 OFD부에는, 상기 전하 유지부에 전하가 축적된 때에 상기 전하 유지부에 생기는 전압보다도 높은

전압이 인가되어 있도록 할 수 있다.

- [0024] 상기 고농도 OFD부에는, 상기 반도체 기관의 상기 수광면과는 반대의 면부터 상기 반도체 기관을 관통하는 관통 전극을 통하여 공급되는, 상기 전하 유지부에 전하가 축적된 때에 상기 전하 유지부에 생기는 전압보다도 높은 전압이 인가되어 있도록 할 수 있다.
- [0025] 상기 관통 전극은, 복수의 화소마다 마련되고, 상기 복수의 화소에 의해 공유되도록 할 수 있다.
- [0026] 본 기술의 제1의 측면인 고체 촬상 소자는, 상기 전위 장벽부의 포텐셜을 제어하는 제어부를 또한 구비할 수 있다.
- [0027] 상기 고농도 OFD부는, 상기 복수의 화소에 의해 공유되도록 할 수 있다.
- [0028] 상기 전하 유지부는, 상기 반도체 기관 내에 복수층 적층되어 있도록 할 수 있다.
- [0029] 본 기술의 제1의 측면인 고체 촬상 소자는, 상기 반도체 기관의 상기 수광면의 외측에 형성된 광전 변환막을 또한 구비할 수 있다.
- [0030] 본 기술의 제2의 측면인 전자 장치는, 고체 촬상 소자가 탑재된 전자 장치에서, 상기 고체 촬상 소자는, 입사광에 의하여 전하를 발생, 유지하는 전하 유지부와, 상기 전하 유지부에서 포화된 상기 전하가 배출되는 OFD부와, 상기 전하 유지부로부터 상기 OFD부에 유출되는 상기 전하의 장벽이 되는 전위 장벽부를 반도체 기관 내의 수광면측에 구비하고, 상기 OFD부는, 같은 형의 불순물의 농도가 다른 저농도 OFD부 및 고농도 OFD부로 이루어지고, 상기 고농도 OFD부와 상기 전위 장벽부는, 간격을 두고 형성되어 있다.

발명의 효과

- [0031] 본 기술의 제1의 측면에 의하면, 전하 유지부로부터의 오버플로를 안정적으로 행하고, Qs의 저하나 혼색의 발생을 억제하는 것이 가능해진다.
- [0032] 본 기술의 제2의 측면에 의하면, 고체 촬상 소자의 Qs의 저하나 혼색의 발생을 억제하는 것이 가능해진다.

도면의 간단한 설명

- [0033] 도 1은 종래의 CIS의 구성의 한 예를 도시하는 도면.
- 도 2는 본 기술을 적용한 고체 촬상 소자의 제1의 구성례를 도시하는 단면도.
- 도 3은 제1의 구성례에서의 PD 주변에서의 포텐셜을 도시하는 도면.
- 도 4는 고체 촬상 소자의 제1의 구성례의 제조 방법을 설명하기 위한 도면.
- 도 5는 본 기술을 적용한 고체 촬상 소자의 제2의 구성례를 도시하는 단면도.
- 도 6은 제2의 구성례에서의 PD 주변에서의 포텐셜을 도시하는 도면.
- 도 7은 고체 촬상 소자의 제2의 구성례의 제조 방법을 설명하기 위한 도면.
- 도 8은 본 기술을 적용한 고체 촬상 소자의 제3의 구성례를 도시하는 단면도.
- 도 9는 화소마다 관통 전극을 마련한 경우의 구성례를 도시하는 단면도.
- 도 10은 복수의 화소에서 관통 전극을 공유하는 경우의 구성례를 도시하는 단면도.
- 도 11은 도 10에 도시한 구성례에 대응하는 상면도.
- 도 12는 전위 장벽부의 포텐셜 제어를 위한 구성례를 도시하는 단면도.
- 도 13은 복수의 화소에서 고농도 OFD를 공유하는 경우의 구성례의 단면도.
- 도 14는 도 13에 도시한 구성례에 대응하는 상면도.
- 도 15는 제1의 구성례에 PD를 추가 적층한 변형례를 도시하는 단면도.
- 도 16은 제1의 구성례에 광전 변환막을 추가한 변형례를 도시하는 단면도.
- 도 17은 제2의 구성례에 드레인층을 추가한 변형례를 도시하는 단면도.

- 도 18은 제2의 구성례에 웰 분리층을 추가한 변형례를 도시하는 단면도.
- 도 19는 웰 분리층을 갖는 구성례를 도시하는 단면도.
- 도 20은 웰 분리층을 갖는 구성례를 도시하는 단면도.
- 도 21은 웰 분리층을 갖는 구성례를 도시하는 단면도.
- 도 22는 웰 분리층을 이용하지 않고서 같은 효과를 얻을 수 있는 구성례를 도시하는 단면도.
- 도 23은 제2의 구성례에 드레인층과 웰 분리층을 추가한 변형례를 도시하는 단면도.
- 도 24는 도 23에 도시한 변형례의 상면도.
- 도 25는 복수의 화소에서 종형 트랜지스터를 공유하는 경우의 구성례를 도시하는 상면도.
- 도 26은 본 기술의 실시의 형태인 고체 촬상 소자의 사용례를 도시하는 도면.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 본 기술을 실시하기 위한 최선의 형태(이하, 실시의 형태라고 칭한다)에 관해, 도면을 참조하면서 상세히 설명한다.
- [0035] <본 기술의 실시의 형태인 고체 촬상 소자의 제1의 구성례>
- [0036] 도 2는, 본 기술의 실시의 형태인 고체 촬상 소자의 제1의 구성례를 도시하는 블록 단면도이다. 또한, 도 2는, 1화소분을 도시하고 있고, 도 1에 도시된 종래의 CIS와 공통되는 구성 요소에 관해서는 동일한 부호를 붙이고 있기 때문에, 그 설명은 적절히 생략한다.
- [0038] 이 고체 촬상 소자(30)의 제1의 구성례는, Si 기판(11)의 이면 부근에 형성된 PD(전하 유지부)(31)를 가지며, 이면측에서 조사된 광에 응하여 화소 신호를 출력하는, 이른바 이면 조사형 CIS이다.
- [0039] 고체 촬상 소자(30)의 제1의 구성례에는, Si 기판(11)에 대해 수직 방향(종방향)으로 종형 트랜지스터(13)가 형성되어 있고, 표면측에 FD(14)가 형성되어 있고, PD(31)에 변환, 축적된 전하는, 종형 트랜지스터(13)를 통하여 FD(14)에 전송된다.
- [0040] PD(31)는, 예를 들면, Si 기판(11)의 P형 웰에 형성된 N+영역(N형의 불순물 농도 1E16 내지 1E18/cm³)이고, Si 기판(11)의 이면에 접촉하지 않도록, 그 이면부터 소정의 간격을 뺀 Si 기판(11)의 내부에 형성되어 있다.
- [0041] 또한, 고체 촬상 소자(30)에는, PD(31)의 횡방향으로 인접하여 형성된 N-영역(P형의 불순물 농도 1E16 내지 1E18/cm³)으로 이루어지는 전위 장벽부(32), 및, 전위 장벽부(32)의 횡방향으로 인접하여 형성된 PD(31)와 동일한 농도의 N+영역(N형의 불순물 농도 1E16 내지 1E18/cm³)으로 이루어지는 저농도 OFD(33)가 형성되어 있다. 전위 장벽부(32)의 포텐셜 제어에 관해서는, 도 12를 참조하여 후술한다.
- [0042] 또한, 고체 촬상 소자(30)에는, 저농도 OFD(33)와 중복되고, 전위 장벽부(32)로부터 간격을 둔 위치에, Si 기판(11)의 이면측에 접촉하도록, 저농도 OFD(33)보다도 고농도의 N+영역(N형의 불순물 농도 1E18 내지 1E20/cm³)으로 이루어지는 고농도 OFD(34)가 형성되어 있다. 고농도 OFD(34)는, PD(31)에 전하가 축적된 때의 PD(31)에 생기는 전위보다도 높은 전압으로 고정된다(상세는 도 9 내지 도 11을 참조하여 후술한다).
- [0043] 도 3은, 고체 촬상 소자(30)의 제1의 구성례에서의 PD(31) 주변의 포텐셜을 도시하고 있다. 동 도면에 도시되는 바와 같이, PD(31)에서 전하의 축적 시간 중에 포화된 전하는, 전위 장벽부(32)를 넘어서 저농도 OFD(33)에 흐르고, 또한, 고농도 OFD(34)에 배출된다.
- [0044] <고체 촬상 소자(30)의 제1의 구성례의 제조 방법>
- [0045] 다음에, 고체 촬상 소자(30)의 제1의 구성례의 제조 방법을 설명한다. 도 4는, 고체 촬상 소자(30)의 제1의 구성례의 제조 과정을 도시하고 있다.
- [0046] 처음에, 동 도A에 도시되는 바와 같이, Si 박막(SOI)(41)에 N형의 이온을 주입함에 의해, PD(전하 유지부)(31) 및 저농도 OFD(33)를 형성한다. 단, PD(31)와 저농도 OFD(33)는 동일 소재로 이루어지고, 이 단계에서 양자는 구별되지 않고 일체적으로 형성된다. 다음에, 동 도B에 도시되는 바와 같이, PD(31)와 저농도 OFD(33)의 사이에

P형의 이온을 주입함에 의해, 전위 장벽부(32)를 형성한다. 전위 장벽부(32)가 형성됨에 의해, PD(31)와 저농도 OFD(33)가 구별된다.

- [0047] 다음에, 동 도C에 도시되는 바와 같이, Si 박막(41)과 저농도 OFD에 겹쳐지도록 N형의 이온을 주입함에 의해, 고농도 OFD(34)를 형성한다. 이때, 고농도 OFD(34)를, 저농도 OFD(33)와 중복되고, 전위 장벽부(32)로부터 간격을 둔 위치에, Si 박막(41)의 이면측에 접촉하도록 형성한다. 또한, 전위 장벽부(32)보다도 먼저 고농도 OFD(34)를 형성하고, 고농도 OFD(34)를 형성한 후에 전위 장벽부(32)를 형성하도록 하여도 좋다.
- [0048] 최후에, 동 도D에 도시되는 바와 같이, Si 박막(41)부터 Si를 에피택셜 성장시킴에 의해 Si부(42)를 형성하고, Si부(42)에 중형 트랜지스터(13)나 FD(14) 등을 형성한다. 또한, PD(31)와 Si 박막(41)의 이면의 사이에 P형의 이온을 주입하여도 좋다.
- [0049] 이상과 같이 하여 생성된 고체 촬상 소자(30)의 제1의 구성례에서는, PD(31)에서 발생된 전하를 관독하는 경우, 그 전하는 중형 트랜지스터(13)를 통하여 FD(14)에 전송된다. 또한, PD(31)에서 발생된 전하가 포화된 경우, 포화된 전하는 전위 장벽부(32)를 넘어서, 저농도 OFD(33)에 흘러서 고농도 OFD(34)에 배출된다.
- [0050] 이와 같이, 고체 촬상 소자(30)의 제1의 구성례에서는, 전하를 관독할 때와, 포화된 전하를 배출할 때의 경로가 다르기 때문에, 예를 들면, PD(31)에서 전하를 관독할 때의 경로를 이용하여 전하의 배출도 행하는 구성과 비교하여, 보다 안정적으로 전하를 배출시킬 수 있다.
- [0051] 또한, 고체 촬상 소자(30)의 제1의 구성례에서는, 고농도 OFD(34)가 직접적으로 전위 장벽부(32)에 접하는 일 없이 형성되어 있기 때문에, 고농도 OFD(34)가 전위 장벽부(32)의 포텐셜의 높이에 대해 영향을 미치는 것을 억제할 수 있다. 따라서, Qs의 저하나, 인접 화소와의 혼색의 발생을 억제할 수 있다.
- [0052] <본 기술의 실시의 형태인 고체 촬상 소자의 제2의 구성례>
- [0053] 도 5는, 본 기술의 실시의 형태인 고체 촬상 소자의 제2의 구성례를 도시하는 블록 단면도이다. 또한, 도 5는, 1화소분을 도시하고 있고, 도 2에 도시된 제1의 구성례와 공통되는 구성 요소에 관해서는 동일한 부호를 붙이고 있기 때문에, 그 설명은 적절히 생략한다.
- [0054] 이 고체 촬상 소자(30)의 제2의 구성례는, 제1의 구성례와 마찬가지로 이면 조사형 CIS이고, 제1의 구성례에서의 고농도 OFD(34)를 삭제하고, 그 대신에 중형 트랜지스터(VG)(51) 및 OFD(52)를 마련한 것이다.
- [0055] 중형 트랜지스터(51)는, 저농도 OFD(33)에 접하고, 또한, 전위 장벽부(32)에 접하지 않는 위치에 Si 기관(11)에 대해 수직 방향(종방향)으로 형성된다. 중형 트랜지스터(51)는 PD(31)에 전하가 축적된 때의 PD(31)에 생기는 전위보다도 높은 전압으로 고정된다. OFD(52)는, Si 기관(11)의 표면측에 형성된다.
- [0056] 도 6은, 고체 촬상 소자(30) 제2의 구성례에서의 PD(31) 주변의 포텐셜을 도시하고 있다.
- [0057] 동 도면에 도시되는 바와 같이, PD(31)에서 전하의 축적 시간 중에 포화된 전하는 전위 장벽부(32)를 넘어서 저농도 OFD(33)에 흐르고, 또한, 중형 트랜지스터(51)를 통하여 OFD(52)에 배출된다.
- [0058] <고체 촬상 소자(30)의 제2의 구성례의 제조 방법>
- [0059] 다음에, 고체 촬상 소자(30)의 제2의 구성례의 제조 방법을 설명한다. 도 7은, 고체 촬상 소자(30)의 제2의 구성례의 제조 과정을 도시하고 있다.
- [0060] 처음에, 동 도A에 도시되는 바와 같이, Si 박막(SOI)(41)에 N형의 이온을 주입함에 의해, PD(전하 유지부)(31) 및 저농도 OFD(33)를 형성한다. 단, PD(31)와 저농도 OFD(33)는 동일 소재로 이루어지고, 이 단계에서 양자는 구별되지 않고 일체적으로 형성된다. 다음에, 동 도B에 도시되는 바와 같이, PD(31)와 저농도 OFD(33)의 사이에 P형의 이온을 주입함에 의해, 전위 장벽부(32)를 형성한다. 전위 장벽부(32)가 형성됨에 의해, PD(31)와 저농도 OFD(33)가 구별된다.
- [0061] 최후에, 동 도C에 도시되는 바와 같이, Si 박막(41)부터 Si를 에피택셜 성장시킴에 의해 Si부(42)를 형성하고, Si부(42)에 중형 트랜지스터(51) 및 OFD(52) 외에, 중형 트랜지스터(13)나 FD(14) 등을 형성한다. 또한, PD(31)와 Si 박막(41)의 이면의 사이에 P형의 이온을 주입하여도 좋다.
- [0062] 이상과 같이, 고체 촬상 소자(30)의 제2의 구성례는, 제1의 구성례에 비교하여 적은 공정으로 제조할 수 있다.
- [0063] 생성된 고체 촬상 소자(30)의 제2의 구성례에서는, PD(31)에서 발생된 전하를 관독하는 경우, 그 화소가 중형 트랜지스터(13)를 통하여 FD(14)에 전송된다. 또한, PD(31)에서 발생한 전하가 포화된 경우, 포화된 전하가 전

위 장벽부(32)를 넘어서, 저농도 OFD(33)에 흘러서 중형 트랜지스터(51)를 통하여 OFD(52)에 배출된다.

- [0064] 이와 같이, 고체 촬상 소자(30)의 제2의 구성례에서는, 전하를 판독할 때와, 포화된 전하를 배출할 때의 경로가 다르기 때문에, 예를 들면, PD(31)에서 전하를 판독할 때의 경로를 이용하여 전하의 배출도 행하는 구성과 비교하여, 보다 안정적으로 전하를 배출시킬 수 있다.
- [0065] 또한, 고체 촬상 소자(30)의 제2의 구성례에서는, 중형 트랜지스터(51)가 직접적으로 전위 장벽부(32)에 접하는 일 없이 형성되어 있기 때문에, 중형 트랜지스터(51)에 인가되어 있는 전압이 전위 장벽부(32)의 포텐셜의 높이에 대해 영향을 미치는 것을 억제할 수 있다. 따라서, Qs의 저하나, 인접 화소와의 혼색의 발생을 억제할 수 있다.
- [0066] <본 기술의 실시의 형태인 고체 촬상 소자의 제3의 구성례>
- [0067] 도 8은, 본 기술의 실시의 형태인 고체 촬상 소자의 제3의 구성례를 도시하는 블록 단면도이다. 또한, 도 8은, 1화소분을 도시하고 있고, 도 2에 도시된 제1의 구성례 또는 제도 5에 도시된 제2의 구성례와 공통되는 구성 요소에 관해서는 동일한 부호를 붙이고 있기 때문에, 그 설명은 적절히 생략한다.
- [0068] 이 고체 촬상 소자(30)의 제3의 구성례는, 제1의 구성례에, 제2의 구성례의 중형 트랜지스터(51) 및 OFD(52)를 추가한 것이다. 중형 트랜지스터(51)는, 고농도 OFD(34)에 접속되어 있다.
- [0069] 고체 촬상 소자(30)의 제3의 구성례에서는, PD(31)에서 발생된 전하를 판독하는 경우, 그 전하가 중형 트랜지스터(13)를 통하여 FD(14)에 전송된다. 또한, PD(31)에서 발생된 전하가 포화된 경우, 포화된 전하가 전위 장벽부(32)를 넘어서 저농도 OFD(33)에 흐르고, 고농도 OFD(34)에 배출되든지, 또는 중형 트랜지스터(51)를 통하여 OFD(52)에 배출된다.
- [0070] 이와 같이, 고체 촬상 소자(30)의 제3의 구성례에서는, 전하를 판독할 때와, 포화된 전하를 배출할 때의 경로가 다르기 때문에, 예를 들면, PD(31)에서 전하를 판독할 때의 경로를 이용하여 전하의 배출도 행하는 구성과 비교하여, 보다 안정적으로 전하를 배출시킬 수 있다.
- [0071] 또한, 고체 촬상 소자(30)의 제3의 구성례에서는, 고농도 OFD(34)나 중형 트랜지스터(51)가 직접적으로 전위 장벽부(32)에 접하는 일 없이 형성되어 있기 때문에, 이들이 전위 장벽부(32)의 포텐셜의 높이에 대해 영향을 미치는 것을 억제할 수 있다. 따라서, Qs의 저하나, 인접 화소와의 혼색의 발생을 억제할 수 있다.
- [0072] <고농도 OFD(34)의 전위 고정 방법>
- [0073] 상술한 바와 같이, PD(31)에서 포화된 전하의 배출처(排出先)인 고농도 OFD(34)는, PD(31)에 전하가 축적되고 있을 때의 PD(31)에 생기는 전위보다도 높은 전압으로 고정할 필요가 있다. 그래서, 고농도 OFD(34)의 전극이 Si 기판(11)의 이면측에 존재하는 경우, Si 기판(11)에 관통 전극을 마련하여 표면측의 전원과 고농도 OFD(34)를 전기적으로 접속하면 좋다.
- [0074] 도 9는, 화소마다 관통 전극을 마련한 경우의 구성례이다. 이 경우, 고전압의 전원(71)과 고농도 OFD(34)는, 배선(72), 관통 전극(73), 및 배선(74)을 통하여 접속되고, 고농도 OFD(34)가 고전압으로 고정된다.
- [0075] 도 10 및 도 11은, 복수의 화소에서 관통 전극을 공유하는 경우의 구성례이고, 도 10은 단면도를, 도 11은 상면도를 도시하고 있다. 이 경우, 화소마다 관통 전극(73)을 마련하는 경우에 비교하여, 각 화소가 차지하는 면적을 관통 전극(73)의 분만큼 삭감할 수 있다.
- [0076] <전위 장벽부(32)의 포텐셜 제어>
- [0077] 다음에, 도 12는, 전위 장벽부(32)의 포텐셜을 제어하기 위한 구성례를 도시하고 있다. 동 도A는, Si 기판(11)의 이면측에 게이트 전극(81)을 마련하여 전위 장벽부(32)와 접속한 구성례이다. 이 경우, 게이트 전극(81)부터 소정의 전압을 인가함에 의해, 전위 장벽부(32)의 포텐셜을 제어할 수 있다. 동 도B는, Si 기판(11)의 표면측부터 중형 트랜지스터(82)를 마련한 전위 장벽부(32)와 접속한 구성례이다. 이 경우, 중형 트랜지스터(82)로부터 소정의 전압을 인가함에 의해, 전위 장벽부(32)의 포텐셜을 제어할 수 있다.
- [0078] <본 기술의 실시의 형태인 고체 촬상 소자의 제1의 구성례의 변형례>
- [0079] 다음에, 도 13 및 도 14는, 도 2에 도시된 고체 촬상 소자의 제1의 구성례의 변형례(제1의 변형례)로서, 고농도 OFD(34)를 복수의 화소에서 공유하는 경우의 구성례이고, 도 13은 단면도를, 도 14는 상면도를 도시하고 있다. 또한, 도 14의 A 및 도 14의 B는, 고농도 OFD(34)를 2화소에서 공유하는 경우의 예를 도시하고, 도 14의 C는,

고농도 OFD(34)를 4화소에서 공유하는 경우의 예를 도시하고 있다.

- [0080] 인접하는 복수의 화소에서 고농도 OFD(34)를 공유함에 의해, 화소마다 고농도 OFD(34)를 마련하는 경우에 비교하여, 각 화소에서 고농도 OFD(34)가 차지하는 면적을 삭감할 수 있다.
- [0081] 도 15는, 고체 촬상 소자의 제1의 구성례의 다른 변형례(제2의 변형례)로서, Si 기판(11) 내에 PD(91)를 추가 적층한 구성례의 단면도를 도시하고 있다.
- [0082] 동 도면에 도시되는 바와 같이, Si 기판(11) 내에 복수의 PD(화소 유지부(31)와 PD(91))가 형성되어 있는 경우, 이면측에 가까운 쪽의 PD(31)에서는 주로 단파장측의 광을 광전 변환하고, 먼 쪽의 PD(91)에서는 주로 장파장측의 광을 광전 변환하도록 한다. 복수의 PD에 의해 다른 파장의 광에 의하여 광전 변환함에 의해 분광(分光)이 가능해진다. 또한, 복수의 PD의 출력을 조합시키면, Qs의 확대가 가능해진다. 또한, Si 기판(11) 내에 PD를 3층 이상 형성하도록 하여도 좋다.
- [0083] 도 16은, 고체 촬상 소자의 제1의 구성례의 또 다른 변형례(제3의 변형례)로서, 도 15의 제2의 변형례에, Si 기판(11)의 이면부터 떨어진 외측에 또한 유기 광전 변환막 등의 광전 변환막(92)을 추가한 구성례의 단면도를 도시하고 있다.
- [0084] 동 도면에 도시되는 바와 같이, 광전 변환막(92)을 마련한 경우, 광전 변환막(92)에 의해 광전 변환된 성분을 출력으로서 취출할 수 있고, 또한, 광전 변환막(92)을 투과한 광을 PD(31, 91) 각각에 의해 광전 변환할 수 있다. 복수의 PD(31, 91)와 광전 변환막(92)에 의해 다른 파장의 광에 의하여 광전 변환하면, 분광이 가능해진다.
- [0085] <본 기술의 실시의 형태인 고체 촬상 소자의 제2의 구성례의 변형례>
- [0086] 다음에, 도 17은, 도 5에 도시된 고체 촬상 소자의 제2의 구성례의 변형례(제4의 변형례)를 도시하고 있다.
- [0087] 이 제4의 변형례는, 도 5의 제2의 구성례에 대해, Si 기판(11)의 표면부터 떨어진 외측에 유기 광전 변환막 등의 광전 변환막(101)을 추가함과 함께, Si 기판(11)의 표면 내측에는, 광전 변환막(101)이 발생한 전하를 축적하기 위한 FD(103)가 추가되어 있다.
- [0088] 또한, 광전 변환막(101)의 암전류(暗電流) 대책으로서, FD(103)에는, RST 트랜지스터(104)를 통하여 GND 단자(105)가 접속되어 있다. 또한, GND 단자(105)의 전압은, 0V로 한정되는 것이 아니라, VDD보다도 낮은 전압이라면 좋다. 다른 구성례나 변형례에서도 마찬가지라고 한다.
- [0089] 또한, FD(103) 및 GND 단자(105)와 전하 유지부(31)와의 사이에는, 횡방향으로 늘어나는 N형 확산층으로 이루어지는 드레인층(106)이 형성되어 있고, 중형 트랜지스터(51)에 접속되어 있다.
- [0090] 제4의 변형례에서는, 전원에 접속되어 있는 중형 트랜지스터(51)로부터의 전력에 의해 N형 확산층의 드레인층(106)을 항상 온으로 함에 의해, 드레인층(106)이 FD(103)나 GND 단자(105)의 화소 트랜지스터, P형 웰 콘택트(107) 등으로부터 누설되는 전하를 회수하기 위한 드레인으로서 기능한다. 따라서 전하 유지부(31)의 암전류의 악화를 억제할 수 있다. 또한, 전력이 공급되고 있는 중형 트랜지스터(51)에는, 드레인층(106)과 마찬가지로, 누설되는 전하를 회수하기 위한 드레인으로서 작용을 기대할 수 있다. 중형 트랜지스터(51)에 의한 드레인으로서도 작용이 효과적인 경우, 드레인층(106)을 생략하여도 좋다.
- [0091] 또한, 상술한 제4의 변형례는, 도 8에 도시된 제3의 구성례에 적용할 수도 있다.
- [0092] <본 기술의 실시의 형태인 고체 촬상 소자의 제2의 구성례의 다른 변형례>
- [0093] 다음에, 도 18은, 도 5에 도시된 고체 촬상 소자의 제2의 구성례의 다른 변형례(제5의 변형례)이다.
- [0094] 이 제5의 변형례는, 도 5의 제2의 구성례에 대해, Si 기판(11)의 표면부터 떨어진 외측에 유기 광전 변환막 등의 광전 변환막(101)을 추가함과 함께, Si 기판(11)의 표면 내측에는, 광전 변환막(101)이 발생한 전하를 축적하기 위한 FD(103)가 추가되어 있다.
- [0095] 또한, 광전 변환막(101)의 암전류 대책으로서, FD(103)에는, RST 트랜지스터(104)를 통하여 GND 단자(105)가 접속되어 있다.
- [0096] 그리고, 제5의 변형례에서는, 여기까지 설명된 구성례나 변형례에서 생략되어 있던, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)가 도시되어 있다.
- [0097] 이 제5의 변형례는, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)를 사이에 끼우고 Si 기판(11) 내에 절연부

(111, 114)가 형성되어 있다.

- [0098] 또한, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방에는, 횡방향으로 늘어나는 N형 확산층으로 이루어지는 웰 분리층(115)이 형성되어 있다. 웰 분리층(115)은, 중형 트랜지스터(51)로부터 횡방향으로 연신되어 있고, 절연부(111, 114)와도 접하여 있다.
- [0099] 이와 같은 구조에 의해, 웰 영역 중, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방 영역은, 기타의 영역(FD(103))을 리셋하는 RST 트랜지스터(104) 등이 형성되어 있는 영역)으로부터 전기적으로 분리된 것이 되고, 양 영역의 전위는 다른 것이 된다. 제5의 변형례의 경우, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방 영역은, 기타의 웰 영역보다도 전위가 낮아진다.
- [0100] 이에 의해, FD(103)의 리셋 전위를 AMP 트랜지스터(112)의 입력 전압에 구애되지 않고 임의로 설정할 수 있기 때문에, AMP 트랜지스터(112)의 동작점에 기인한 랜덤 노이즈나 구동 능력(gm) 등의 활상 특성의 열화를 억제할 수 있다.
- [0101] 또한, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방 영역과, RST 트랜지스터(104) 등이 형성되어 있는 영역의 전위를 다른 것으로 함에 의해 얻어지는 상기 효과에 관해서만 주목한 경우, 웰 분리층(115)은 중형 트랜지스터(51)에 접속하지 않아도 좋다. 그 경우, 이하에 설명한 도 19 내지 도 22에 도시하는 구성례가 생각된다.
- [0102] 즉, 도 19에 도시되는 구성례는, Drain에 접속되어 있는 N형 영역(121)부터, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방에 웰 분리층(115)을 연신한 것이다. 이 경우, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방 영역은, 기타의 웰 영역보다도 전위가 낮아지고, 상승한 효과를 얻을 수 있다.
- [0103] 도 20에 도시되는 구성례는, Drain에 접속되어 있는 N형 영역(121)부터, RST 트랜지스터(104)의 하방에 웰 분리층(115)을 연신함에 의해, 웰 영역 중, RST 트랜지스터(104)의 하방 영역은, 기타의 영역(AMP 트랜지스터(112) 및 SEL 트랜지스터(113) 등이 형성되어 있는 영역)부터 전기적으로 분리된 것이 되고, 양 영역의 전위는 다른 것으로 된다. 이 경우, RST 트랜지스터(104)의 하방 영역은, 기타의 웰 영역보다도 전위가 높아지고, 상승한 효과를 얻을 수 있다.
- [0104] 또한, 도 18에 도시된 제5의 변형례를 도 20에 구성례와 마찬가지로 변형하고, 중형 트랜지스터(51)에서 연신한 웰 분리층(115)에 의해, RST 트랜지스터(104)의 하방 영역과, 기타의 영역(AMP 트랜지스터(112) 및 SEL 트랜지스터(113) 등이 형성되어 있는 영역)을 전기적으로 분리하여도 좋다.
- [0105] 도 21에 도시되는 구성례는, 도 20에 도시된 구성례에서의 각 반도체의 도전성을 반전시킨 것이다. 이 경우, RST 트랜지스터(104)의 하방 영역의 전위는, 기타의 웰 영역보다도 낮아지고, 상승한 효과를 얻을 수 있다.
- [0106] 도 22에 도시되는 구성례는, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)를 PMOS에 의해 형성하고, 그 하부를 N형 웰 영역에 의해 형성하고 있다. 이에 의해, 웰 분리층(115)을 형성하는 일 없고, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방 영역과, RST 트랜지스터(104) 등이 형성되어 있는 기타의 영역을 전기적으로 분리하고, 양 영역의 전위를 다른 것으로 하고 있다. 이 경우, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방 영역은, 기타의 웰 영역보다도 전위가 높아지고, 상승한 효과를 얻을 수 있다.
- [0107] <본 기술의 실시의 형태인 고체 활상 소자의 제2의 구성례의 또 다른 변형례>
- [0108] 다음에, 도 23은, 도 5에 도시된 고체 활상 소자의 제2의 구성례의 또 다른 변형례(제6의 변형례)이다. 구체적으로는, 도 17에 도시된 제4의 변형례와, 도 18에 도시된 제5의 변형례를 조합시킨 것이다. 도 24는, 도 23에 도시된 제6의 변형례의 상면도이다.
- [0109] 이 제6의 변형례에서는, 전원에 접속되어 있는 중형 트랜지스터(51)로부터의 전력에 의해 드레인층(106)을 항상 온으로 함에 의해, 드레인층(106)이 FD(103) 및 GND 단자(105)에서 누설된 전하를 회수하기 위한 드레인으로서 기능한다. 따라서 전하 유지부(31)의 암전류의 악화를 억제할 수 있다.
- [0110] 또한, 웰 분리층(115)이, 웰 영역 중, AMP 트랜지스터(112) 및 SEL 트랜지스터(113)의 하방 영역과, 기타의 영역을 전기적으로 분리하고, 양 영역의 전위가 다른 것으로 된다. 이에 의해, FD(103)의 리셋 전위를 AMP 트랜지스터(112)의 입력 전압에 구애되는 일 없이 임의로 설정할 수 있기 때문에, AMP 트랜지스터(112)의 동작점에 기인한 랜덤 노이즈나 구동 능력(gm) 등의 활상 특성의 열화를 억제할 수 있다.
- [0111] 또한, 상승한 제6의 변형례는, 도 8에 도시된 제3의 구성례에 적용할 수도 있다.

- [0112] 다음에, 도 25는, 도 23에 도시된 제6의 변형례에서의 종형 트랜지스터(51)를 복수의 화소에서 공유하는 경우의 구성례의 상면도를 도시하고 있다. 이 경우, 화소마다 종형 트랜지스터(51)를 마련하는 경우에 비교하여, 각 화소가 차지하는 면적을 축소할 수 있다.
- [0113] <고체 촬상 소자(30)의 사용례>
- [0114] 도 26은, 본 기술의 실시의 형태인 고체 촬상 소자(30)의 사용례를 도시하고 있다.
- [0115] 고체 촬상 소자(30)는, 예를 들면, 이하와 같이, 가시광이나, 적외광, 자외광, X선 등의 광을 센싱하는 다양한 케이스에 사용할 수 있다.
- [0116] · 디지털 카메라나, 카메라 기능 부착의 휴대 기기 등의, 감상용으로 제공되는 화상을 촬영하는 장치
- [0117] · 자동 정지 등의 안전운전이나, 운전자 상태의 인식 등을 위해, 자동차의 전방이나 후방, 주위, 차내 등을 촬영하는 차량탑재용 센서, 주행 차량이나 도로를 감시하는 감시 카메라, 차량 사이 등의 거리계측(測距)을 행하는 거리계측 센서 등의, 교통용으로 제공되는 장치
- [0118] · 유저의 제스처를 촬영하여, 그 제스처에 따른 기기 조작을 행하기 위해, TV나, 냉장고, 에어 컨디셔너 등의 가전에 제공되는 장치
- [0119] · 내시경이나, 적외광의 수광에 의한 혈관 촬영을 행하는 장치 등의, 의료나 헬스케어용으로 제공되는 장치
- [0120] · 방법 용도의 감시 카메라나, 인물 인증 용도의 카메라 등의, 보안용으로 제공되는 장치
- [0121] · 피부를 촬영한 피부 측정기나, 두피를 촬영하는 마이크로스코프 등의, 미용용으로 제공되는 장치
- [0122] · 스포츠 용도 등 용의 액션 카메라나 웨어러블 카메라 등의, 스포츠용으로 제공되는 장치
- [0123] · 밭이나 작물의 상태를 감시하기 위한 카메라 등의, 농업용으로 제공되는 장치
- [0124] 또한, 본 기술의 실시의 형태는, 상술한 실시의 형태로 한정되는 것이 아니고, 본 기술의 요지를 일탈하지 않는 범위에서 여러가지의 변경이 가능하다.
- [0125] 본 기술은 이하와 같은 구성도 취할 수 있다.
- [0126] (1)
- [0127] 입사광에 의하여 전하를 발생, 유지하는 전하 유지부와,
- [0128] 상기 전하 유지부에서 포화된 상기 전하가 배출되는 OFD부와,
- [0129] 상기 전하 유지부로부터 상기 OFD부에 유출되는 상기 전하의 장벽이 되는 전위 장벽부를 반도체 기관 내의 수광면측에 구비하고,
- [0130] 상기 OFD부는, 같은 형의 불순물의 농도가 다른 저농도 OFD부 및 고농도 OFD부로 이루어지고,
- [0131] 상기 고농도 OFD부와 상기 전위 장벽부는, 간격을 두고 형성되어 있는 고체 촬상 소자.
- [0132] (2)
- [0133] 상기 전하 유지부와 상기 저농도 OFD부는, 같은 형의 불순물의 농도가 동등한 상기 (1)에 기재된 고체 촬상 소자.
- [0134] (3)
- [0135] 상기 반도체 기관의 상기 수광면과는 반대의 면에서 형성되고, 상기 고농도 OFD부에 접하는 제1의 종형 트랜지스터를 또한 구비하는 상기 (1) 또는 (2)에 기재된 고체 촬상 소자.
- [0136] (4)
- [0137] 상기 제1의 종형 트랜지스터와 상기 전위 장벽부는, 간격을 두고 형성되어 있는 상기 (3)에 기재된 고체 촬상 소자.
- [0138] (5)
- [0139] 상기 반도체 기관에 형성되는 화소 트랜지스터와 상기 전하 유지부와 사이에, 상기 제1의 종형 트랜지스터로

부터 횡방향으로 연신되어 있는 드레인층을 또한 구비하는 상기 (3)에 기재된 고체 촬상 소자.

- [0140] (6)
- [0141] 상기 드레인층은, 상기 전하 유지부와 같은 형의 불순물의 확산층에서 형성되어 있는 상기 (5)에 기재된 고체 촬상 소자.
- [0142] (7)
- [0143] 상기 반도체 기관의 웰 영역 중, 소정의 화소 트랜지스터의 하부 영역과, 기타의 영역을 전기적으로 분리하는, 상기 제1의 중형 트랜지스터로부터 횡방향으로 연신되어 있는 웰 분리층을 또한 구비하는 상기 (3)부터 (6)의 어느 하나에 기재된 고체 촬상 소자.
- [0144] (8)
- [0145] 상기 웰 분리층에 의해 전기적으로 분리된, 상기 소정의 화소 트랜지스터의 상기 하부 영역의 전위는, 상기 기타의 영역의 전위보다도 낮은 상기 (7)에 기재된 고체 촬상 소자.
- [0146] (9)
- [0147] 상기 소정의 화소 트랜지스터는, AMP 트랜지스터 및 SEL 트랜지스터인 상기 (7) 또는 (8)에 기재된 고체 촬상 소자.
- [0148] (10)
- [0149] 상기 소정의 화소 트랜지스터로서의 상기 AMP 트랜지스터의 입력 전압이 되는 RST 전위는, 상기 AMP 트랜지스터의 드레인 전압보다도 낮은 상기 (9)에 기재된 고체 촬상 소자.
- [0150] (11)
- [0151] 상기 소정의 화소 트랜지스터는, RST 트랜지스터인 상기 (7)에 기재된 고체 촬상 소자.
- [0152] (12)
- [0153] 상기 반도체 기관의 상기 수광면과는 반대의 면에서 형성되고,
- [0154] 상기 전하 유지부로부터 상기 전하를 관통하는 제2의 중형 트랜지스터를 또한 구비하는 상기 (1)부터 (11)의 어느 하나에 기재된 고체 촬상 소자.
- [0155] (13)
- [0156] 상기 고농도 OFD부에는, 상기 전하 유지부에 전하가 축적된 때에 상기 전하 유지부에 생기는 전압보다도 높은 전압이 인가되어 있는 상기 (1)부터 (12)의 어느 하나에 기재된 고체 촬상 소자.
- [0157] (14)
- [0158] 상기 고농도 OFD부에는, 상기 반도체 기관의 상기 수광면과는 반대의 면부터 상기 반도체 기관을 관통하는 관통 전극을 통하여 공급되는, 상기 전하 유지부에 전하가 축적된 때에 상기 전하 유지부에 생기는 전압보다도 높은 전압이 인가되어 있는 상기 (1)부터 (13)의 어느 하나에 기재된 고체 촬상 소자.
- [0159] (15)
- [0160] 상기 관통 전극은, 복수의 화소마다 마련되고, 상기 복수의 화소에 의해 공유되는 상기 (14)에 기재된 고체 촬상 소자.
- [0161] (16)
- [0162] 상기 전위 장벽부의 포텐셜을 제어하는 제어부를 또한 구비하는 상기 (1)부터 (15)의 어느 하나에 기재된 고체 촬상 소자.
- [0163] (17)
- [0164] 상기 고농도 OFD부는, 상기 복수의 화소에 의해 공유되는 상기 (1)부터 (16)의 어느 하나에 기재된 고체 촬상 소자.
- [0165] (18)

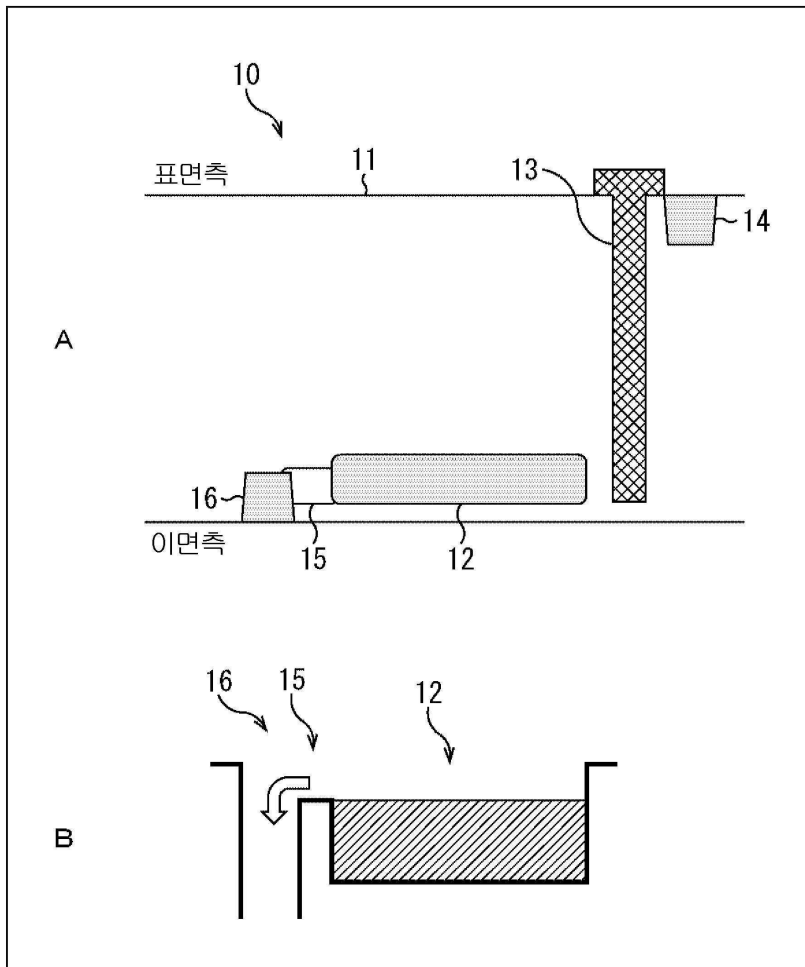
- [0166] 상기 전하 유지부는, 상기 반도체 기판 내에 복수층 적층되어 있는 상기 (1)부터 (17)의 어느 하나에 기재된 고체 활상 소자.
- [0167] (19)
- [0168] 상기 반도체 기판의 상기 수광면의 외측에 형성된 광전 변환막을 또한 구비하는 상기 (1)부터 (18)의 어느 하나에 기재된 고체 활상 소자.
- [0169] (20)
- [0170] 고체 활상 소자가 탑재된 전자 장치에서,
- [0171] 상기 고체 활상 소자는,
- [0172] 입사광에 의하여 전하를 발생, 유지하는 전하 유지부와,
- [0173] 상기 전하 유지부에서 포화된 상기 전하가 배출되는 OFD부와,
- [0174] 상기 전하 유지부로부터 상기 OFD부에 유출되는 상기 전하의 장벽이 되는 전위 장벽부를 반도체 기판 내의 수광면측에 구비하고,
- [0175] 상기 OFD부는, 같은 형의 불순물의 농도가 다른 저농도 OFD부 및 고농도 OFD부로 이루어지고,
- [0176] 상기 고농도 OFD부와 상기 전위 장벽부는, 간격을 두고 형성되어 있는 전자 장치.

부호의 설명

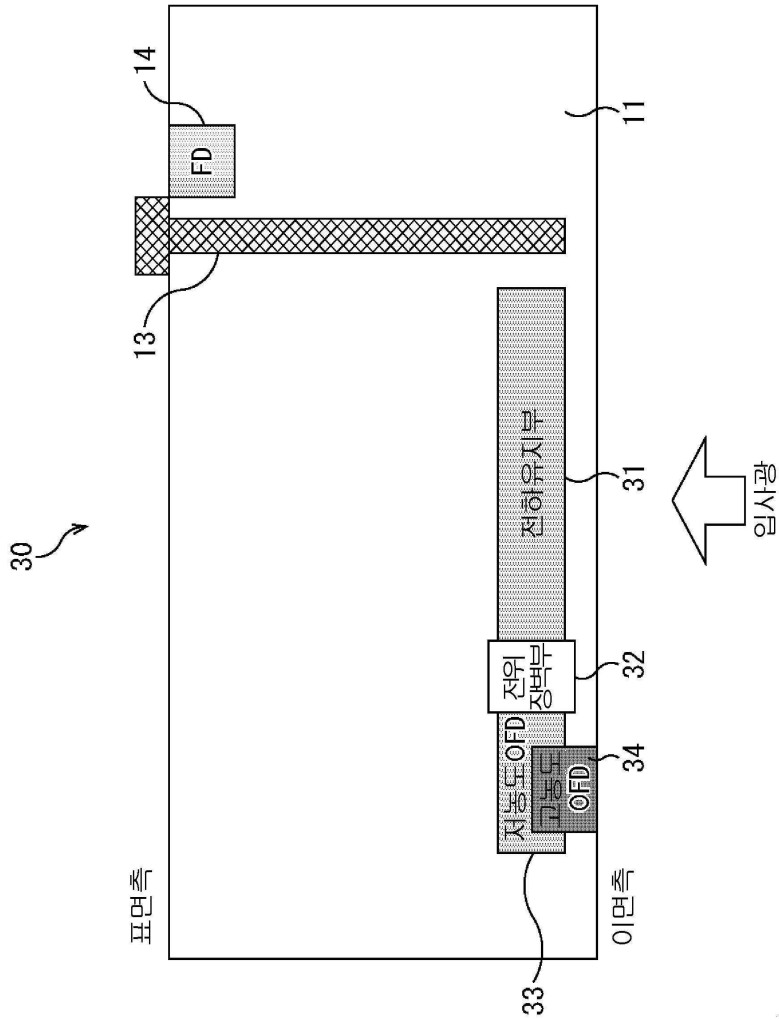
- [0177] 30 : 고체 활상 소자
- 31 : 전하 유지부
- 32 : 전위 장벽부
- 33 : 저농도 OFD
- 34 : 고농도 OFD
- 51 : 중형 트랜지스터
- 52 : OFD
- 71 : 전원
- 73 : 관통 전극
- 81 : 게이트 전극
- 82 : 중형 트랜지스터
- 91 : PD
- 92 : 광전 변환막
- 101 : 광전 변환막
- 106 : 드레인층
- 115 : 웰 분리층

도면

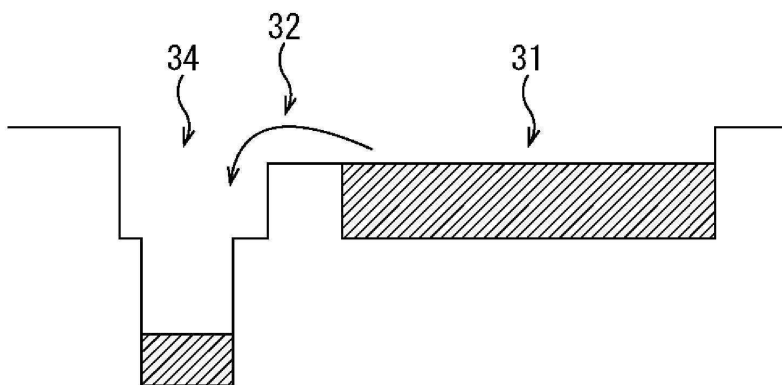
도면1



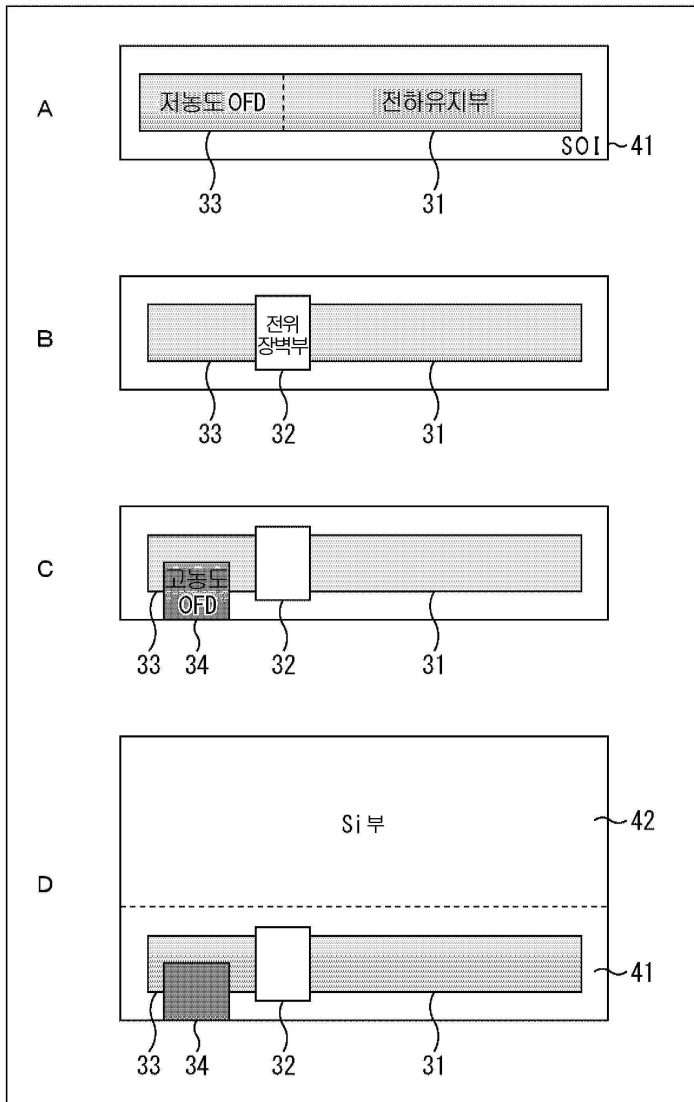
도면2



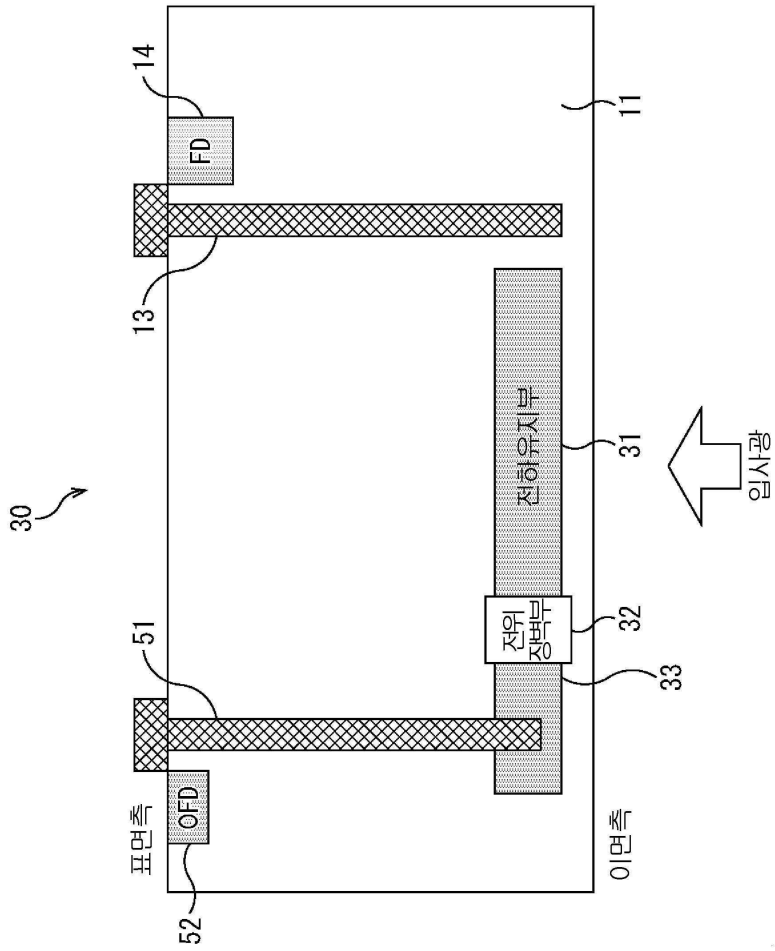
도면3



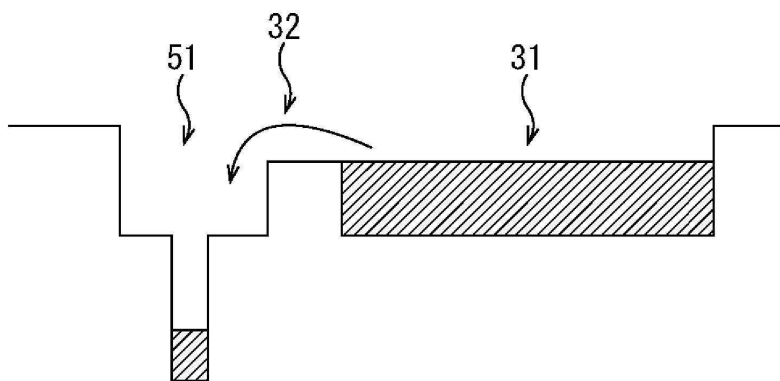
도면4



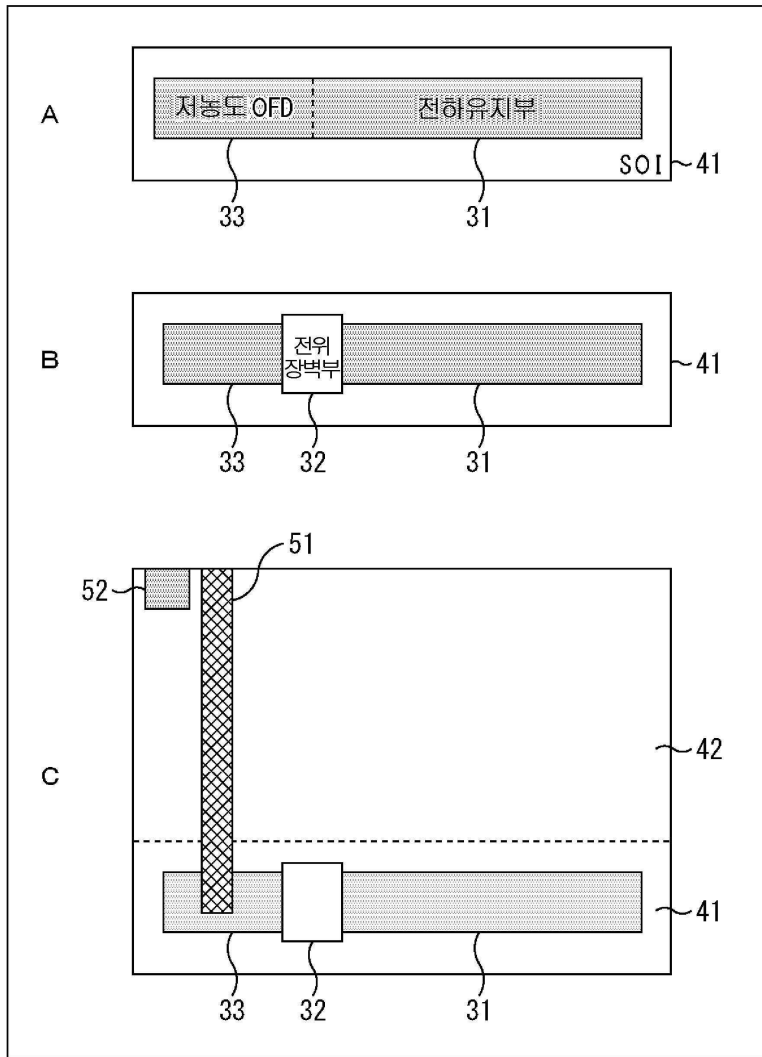
도면5



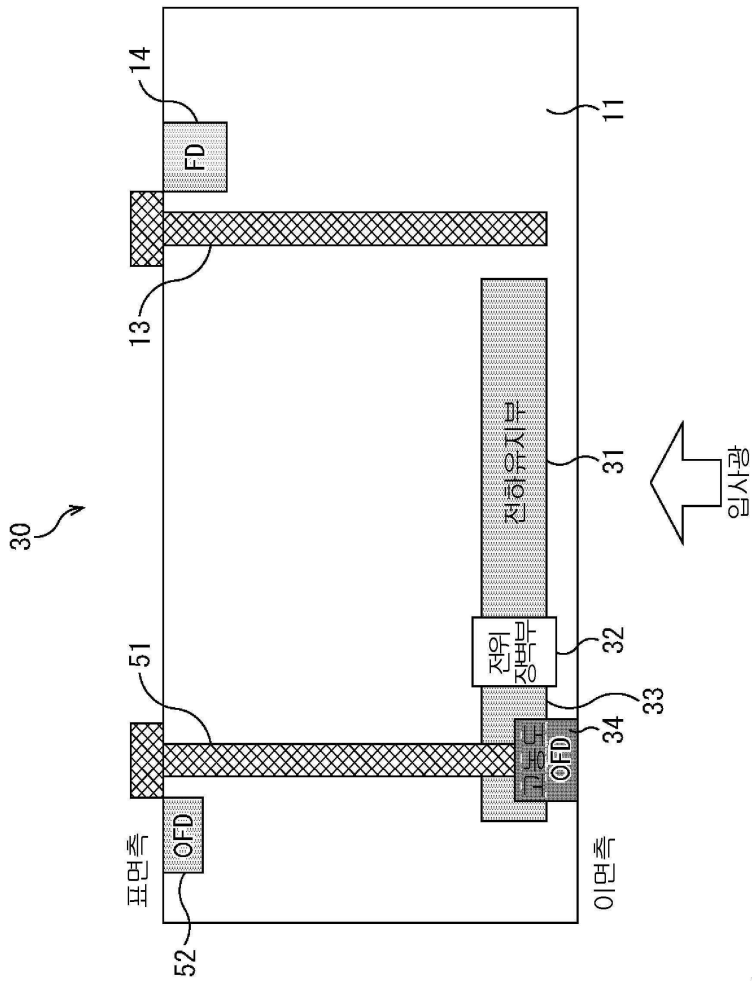
도면6



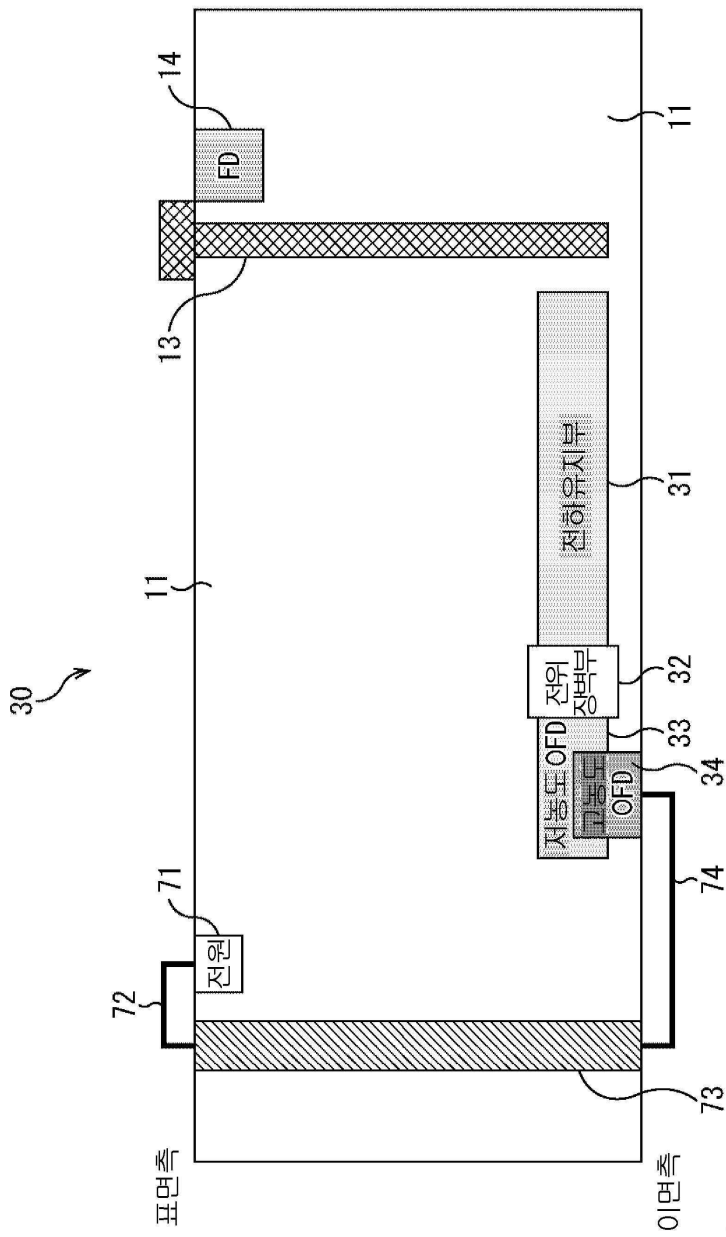
도면7



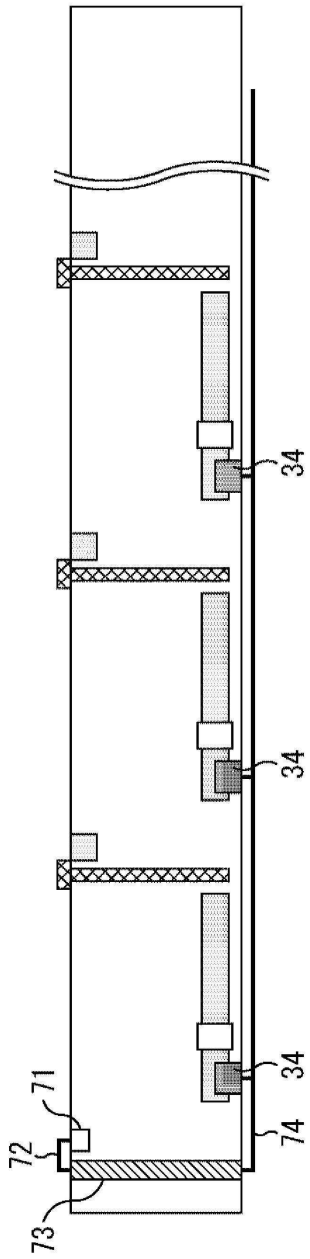
도면8



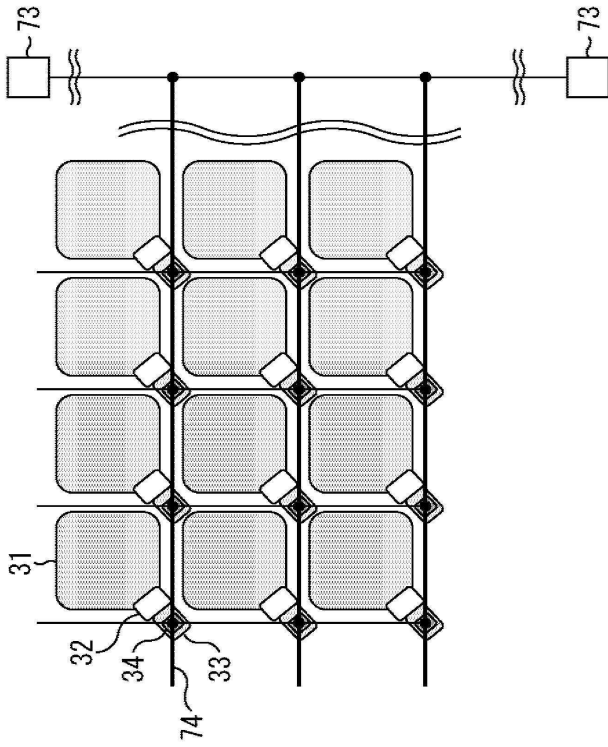
도면9



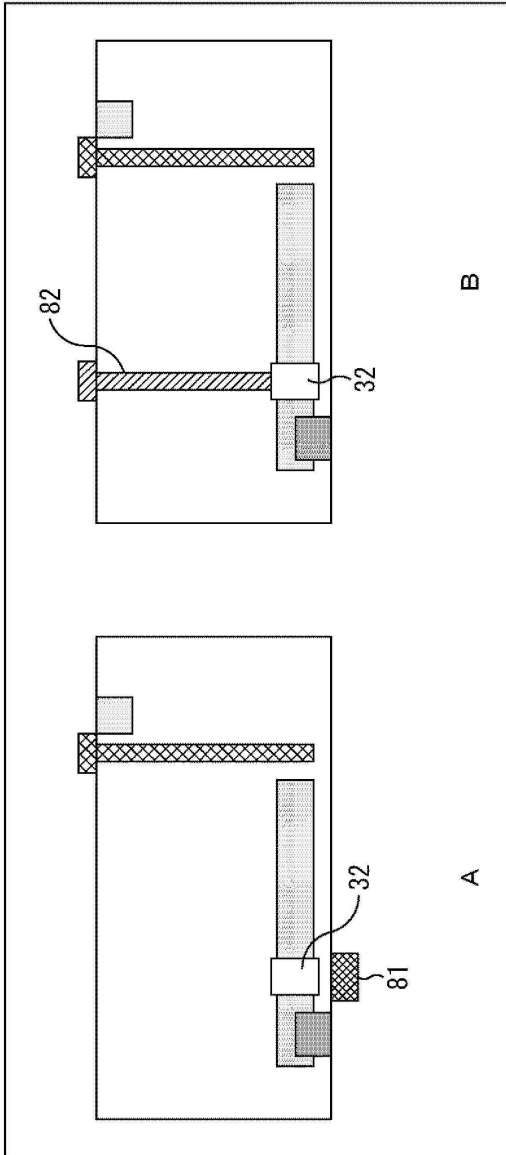
도면10



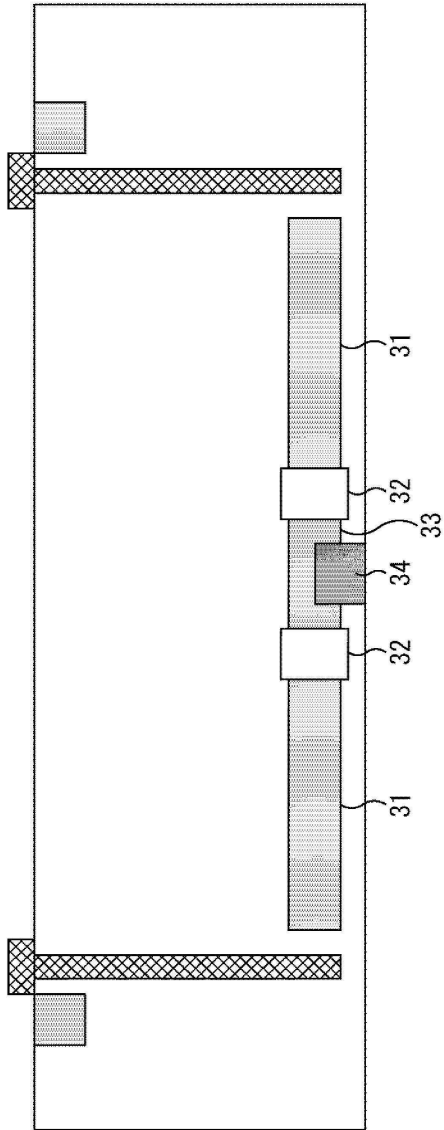
도면11



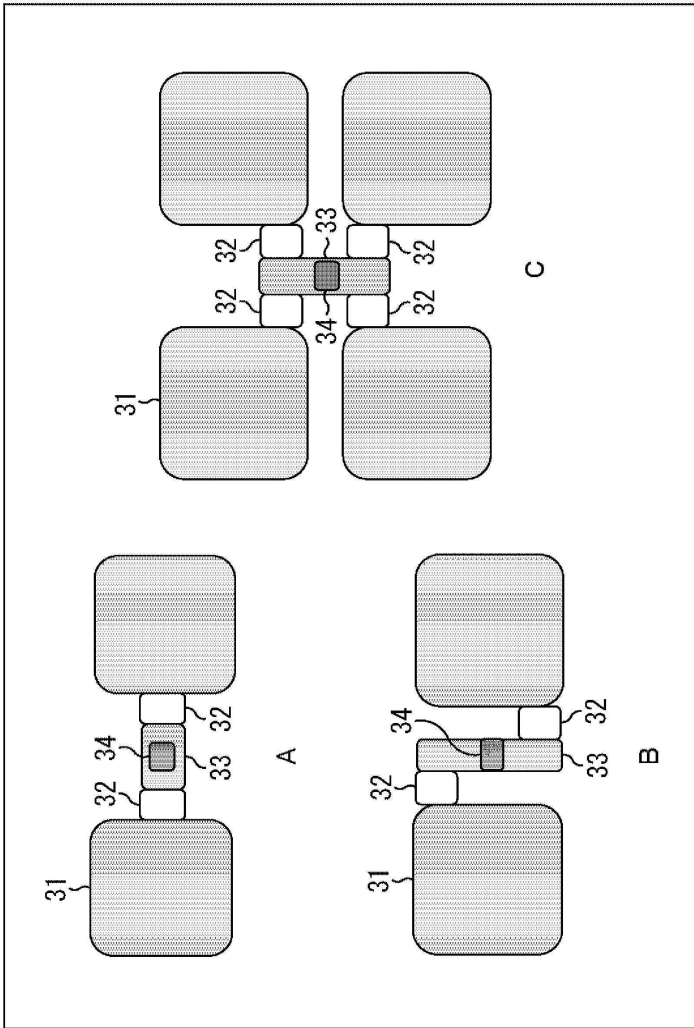
도면12



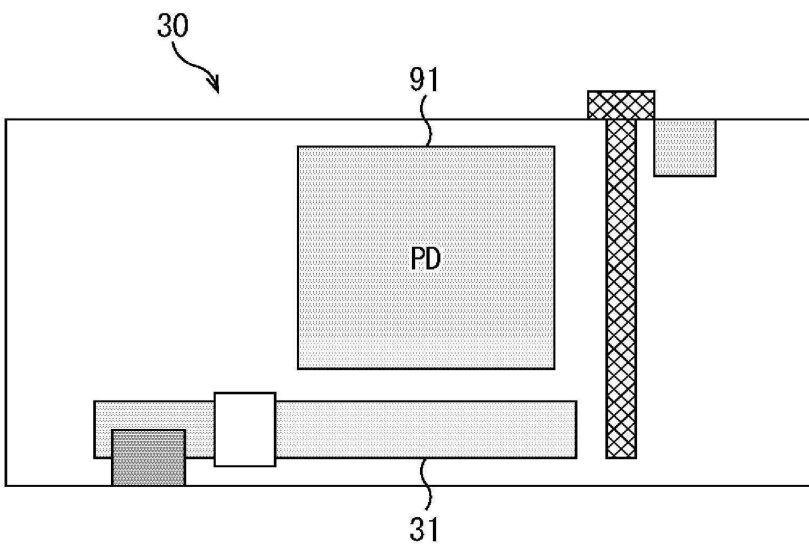
도면13



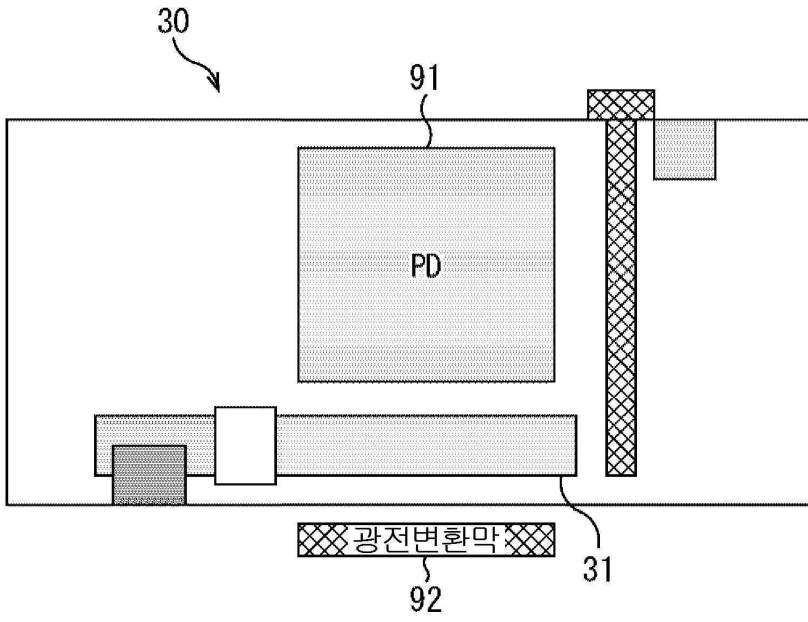
도면14



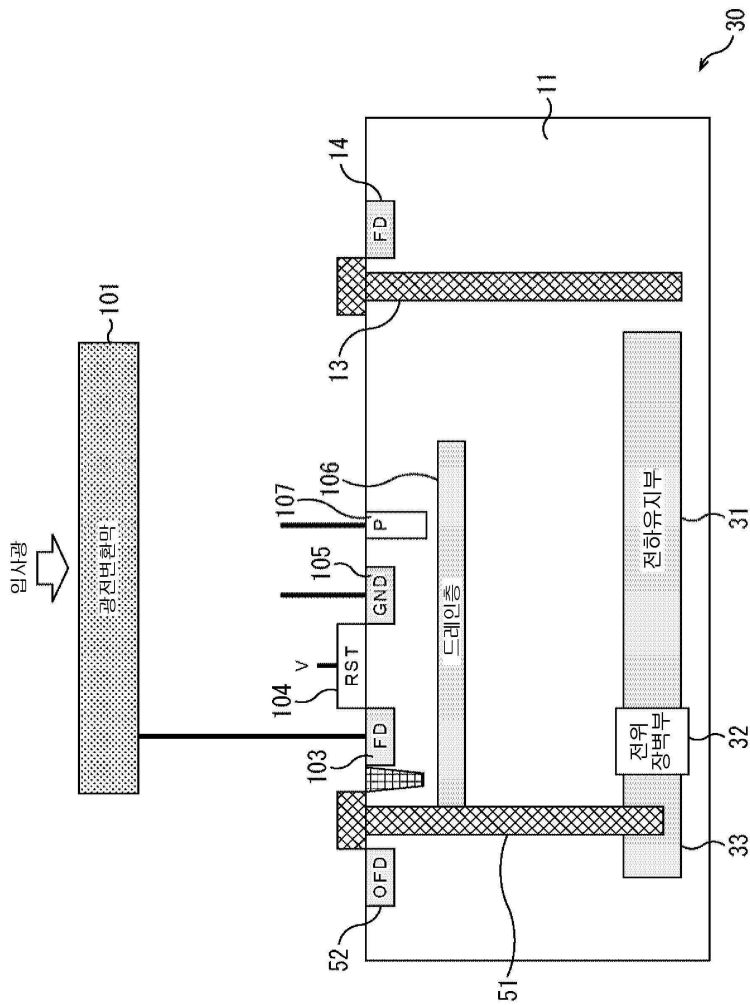
도면15



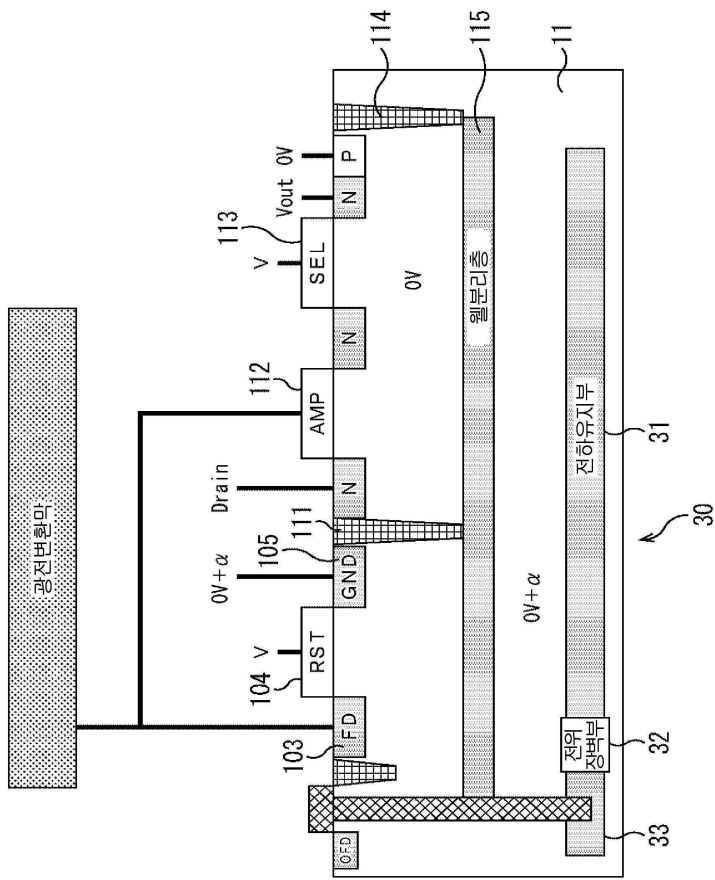
도면16



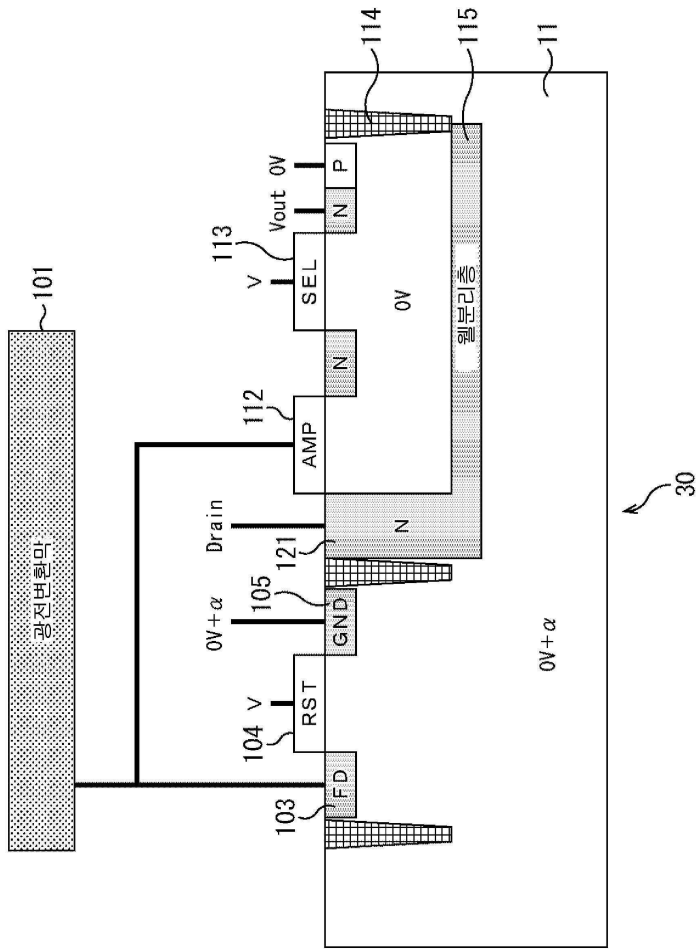
도면17



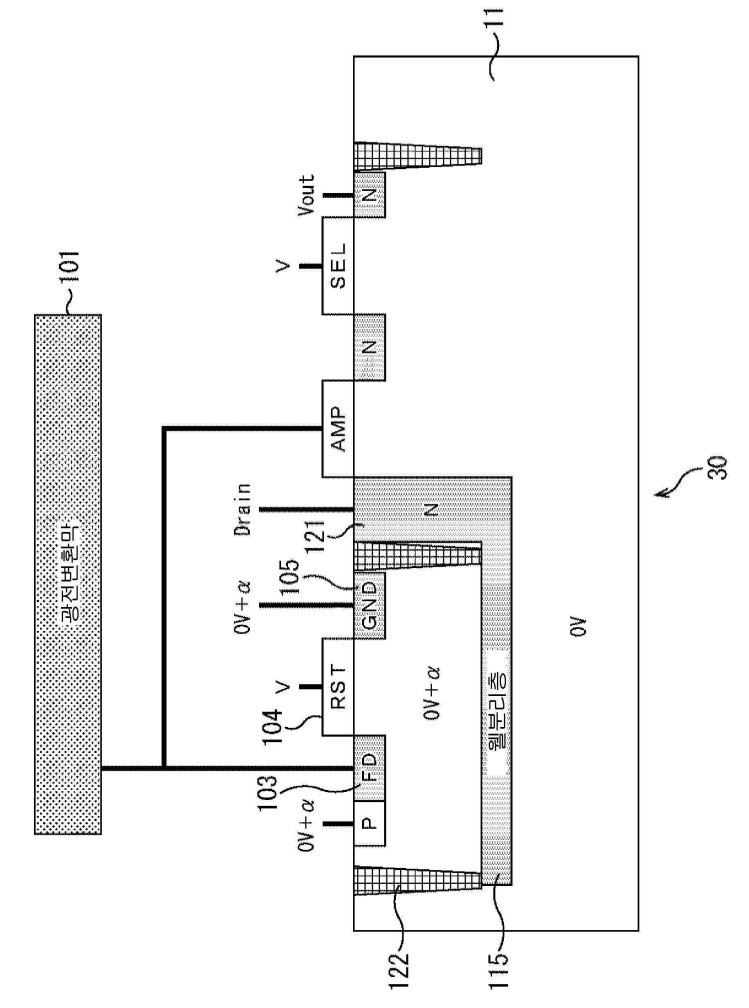
도면18



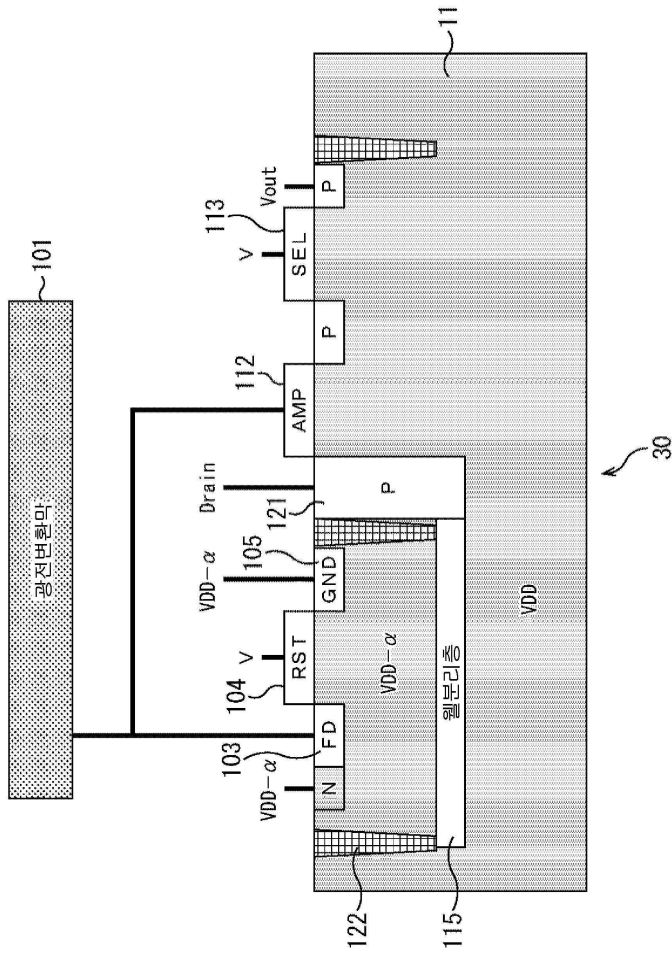
도면19



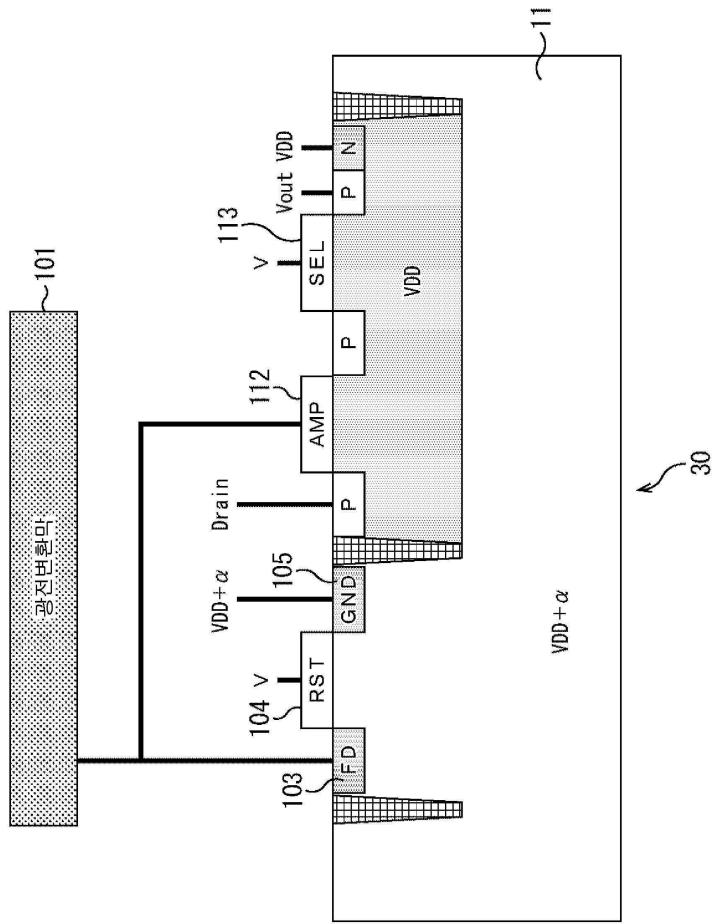
도면20



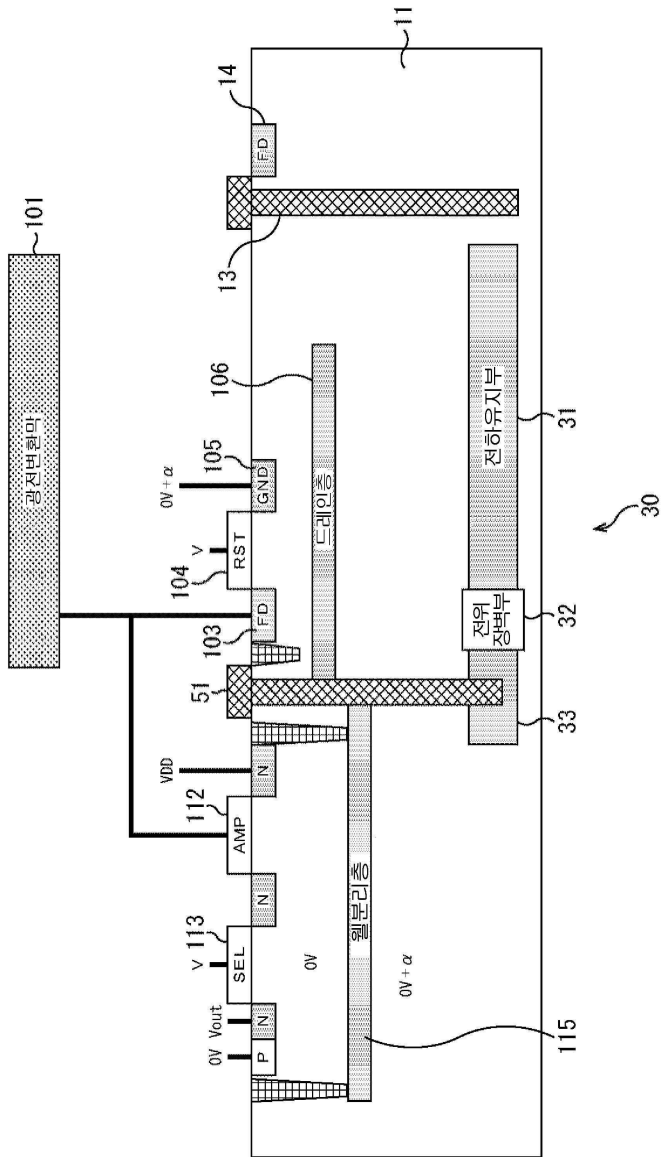
도면21



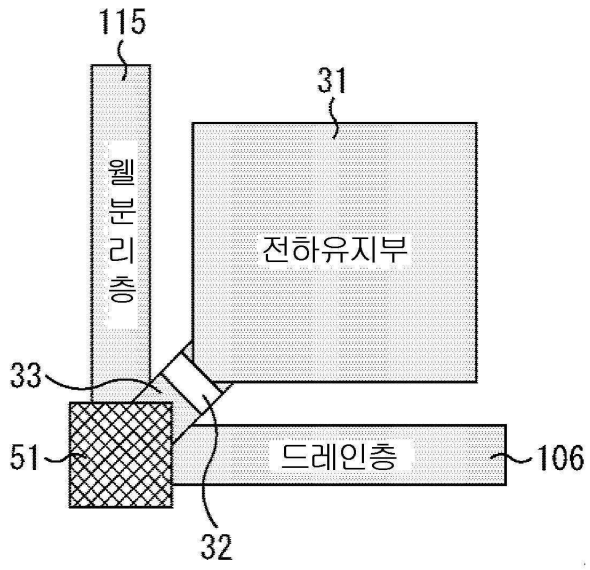
도면22



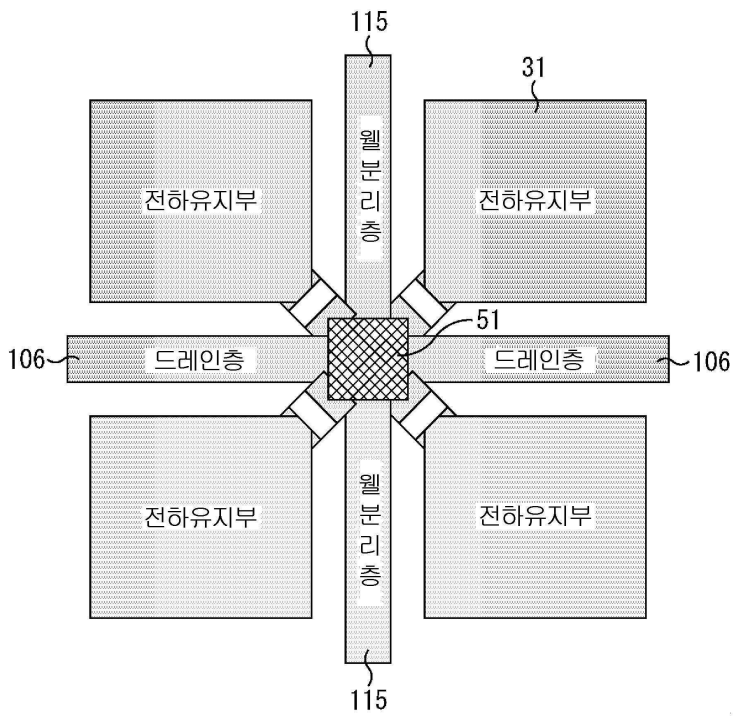
도면23



도면24



도면25



도면26

