

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-210653
(P2010-210653A)

(43) 公開日 平成22年9月24日(2010.9.24)

(51) Int.Cl.		F I	テーマコード (参考)		
G09G	3/36	(2006.01)	G09G 3/36	2H193	
G09G	3/20	(2006.01)	G09G 3/20	642A	5C006
G02F	1/133	(2006.01)	G09G 3/20	623X	5C080
			G09G 3/20	623G	
			G09G 3/20	623R	

審査請求 有 請求項の数 11 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2009-53310 (P2009-53310)
(22) 出願日 平成21年3月6日(2009.3.6)

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(74) 代理人 100090479
弁理士 井上 一
(74) 代理人 100104710
弁理士 竹腰 昇
(74) 代理人 100124682
弁理士 黒田 泰
(72) 発明者 森田 晶
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
Fターム(参考) 2H193 ZA04 ZB02 ZB03 ZC23 ZF23
ZF36 ZG51 ZR02

最終頁に続く

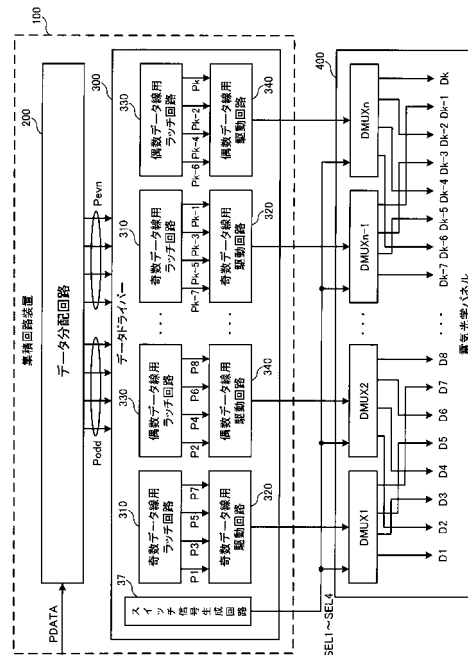
(54) 【発明の名称】 集積回路装置、電気光学装置及び電子機器

(57) 【要約】

【課題】表示ムラを低減できる集積回路装置、電気光学装置及び電子機器等を提供すること。

【解決手段】集積回路装置は、電気光学装置の複数のデータ線を駆動するデータドライバー300と、データドライバー300にデータを供給するデータ分配回路200とを含み、データドライバー300は、奇数番目のデータ線を駆動する奇数データ線用駆動回路320と、偶数番目のデータ線を駆動する偶数データ線用駆動回路340と、奇数データ線用ラッチ回路310と、偶数データ線用ラッチ回路330とを含み、データ分配回路200は、時系列に入力される画像データを受けて、奇数データ線用ラッチ回路310に対して、マルチプレクス数分の奇数データ線用画像データを供給し、偶数データ線用ラッチ回路330に対して、マルチプレクス数分の偶数データ線用画像データを供給する。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

電気光学装置の複数のデータ線を駆動するデータドライバーと、
前記データドライバーにデータを供給するデータ分配回路とを含み、
前記データドライバーは、
前記複数のデータ線のうちの奇数番目のデータ線を駆動する奇数データ線用駆動回路と

、
前記複数のデータ線のうちの偶数番目のデータ線を駆動する偶数データ線用駆動回路と

、
前記奇数データ線用駆動回路に対応して設けられる奇数データ線用ラッチ回路と、
前記偶数データ線用駆動回路に対応して設けられる偶数データ線用ラッチ回路とを含み

10

、
前記データ分配回路は、

時系列に入力される画像データを受けて、前記奇数データ線用ラッチ回路に対して、マルチプレクス数分の奇数データ線用画像データを供給し、前記偶数データ線用ラッチ回路に対して、マルチプレクス数分の偶数データ線用画像データを供給することを特徴とする集積回路装置。

【請求項 2】

請求項 1 において、

前記奇数データ線用ラッチ回路は、

前記奇数データ線用画像データをラッチして、前記奇数データ線用駆動回路に供給し、

前記奇数データ線用駆動回路は、

前記奇数データ線用画像データを受けて、マルチプレクスされた奇数データ線用データ信号を出力し、

前記偶数データ線用ラッチ回路は、

前記偶数データ線用画像データをラッチして、前記偶数データ線用駆動回路に供給し、

前記偶数データ線用駆動回路は、

前記偶数データ線用画像データを受けて、マルチプレクスされた偶数データ線用データ信号を出力し、

20

マルチプレクスされた前記奇数データ線用データ信号がデマルチプレクサーによりデマルチプレクスされることで得られたデマルチプレクス後のデータ信号が、1水平走査期間において、対応する前記奇数番目のデータ線に供給され、

30

マルチプレクスされた前記偶数データ線用データ信号が前記デマルチプレクサーによりデマルチプレクスされることで得られたデマルチプレクス後のデータ信号が、1水平走査期間において、対応する前記偶数番目のデータ線に供給されることを特徴とする集積回路装置。

【請求項 3】

請求項 2 において、

前記デマルチプレクサーに含まれる複数のデマルチプレクス用スイッチング素子をオン・オフ制御するためのデマルチプレクス用スイッチ信号を生成するスイッチ信号生成回路を有することを特徴とする集積回路装置。

40

【請求項 4】

請求項 3 において、

前記データ分配回路は、

少なくとも 4 マルチプレクス分の前記画像データを多相クロックによってラッチする第 1 のラッチ回路と、

前記画像データのうちの前記奇数データ線用画像データを第 1 のクロックに基づいてラッチする第 1 の奇数データ用ラッチ部と、前記画像データのうちの前記偶数データ線用画像データを第 2 のクロックに基づいてラッチする第 1 の偶数データ用ラッチ部とを有する第 2 のラッチ回路とを含むことを特徴とする集積回路装置。

50

【請求項 5】

請求項 4 において、

前記データ分配回路は、第 3 のラッチ回路を含み、

前記第 3 のラッチ回路は、

第 3 のクロックに基づいて、前記第 1 の奇数データ用ラッチ部のデータをラッチし、前記奇数データ線用ラッチ回路に対して供給する第 2 の奇数データ用ラッチ部と、

前記第 3 のクロックに基づいて、前記第 1 の偶数データ用ラッチ部のデータをラッチし、前記偶数データ線用ラッチ回路に対して供給する第 2 の偶数データ用ラッチ部とを含むことを特徴とする集積回路装置。

【請求項 6】

請求項 4 又は 5 において、

前記データ分配回路は、

前記第 1 のラッチ回路と前記第 2 のラッチ回路との間に設けられる分散切換え回路を含み、

前記分散切換え回路は、分散モードがイネーブルになったときに、

前記画像データのうちの前記奇数データ線用画像データを前記第 1 の奇数データ用ラッチ部へ出力し、

前記画像データのうちの前記偶数データ線用画像データを前記第 1 の偶数データ用ラッチ部へ出力することを特徴とする集積回路装置。

【請求項 7】

請求項 5 又は 6 において、

前記データ分配回路は、

前記第 2 のラッチ回路と前記第 3 のラッチ回路との間に設けられるシフト方向切換え回路を含み、

前記シフト方向切換え回路は、

第 1 のシフト方向のモードでは、

前記第 1 の奇数データ用ラッチ部のデータを前記第 2 の奇数データ用ラッチ部へ出力し、

前記第 1 の偶数データ用ラッチ部のデータを前記第 2 の偶数データ用ラッチ部へ出力し、

第 2 のシフト方向のモードでは、

前記第 1 の奇数データ用ラッチ部のデータの順序を逆にして、前記第 2 の偶数データ用ラッチ部へ出力し、

前記第 1 の偶数データ用ラッチ部のデータの順序を逆にして、前記第 2 の奇数データ用ラッチ部へ出力することを特徴とする集積回路装置。

【請求項 8】

請求項 4 において、

前記データ分配回路は、第 3 のラッチ回路を含み、

前記第 3 のラッチ回路は、共通ラッチ部を有し、

前記共通ラッチ部は、

第 3 のクロックに基づいて前記第 1 の奇数データ用ラッチ部のデータをラッチして、前記奇数データ線用ラッチ回路に対して供給し、

次に前記第 3 のクロックに基づいて前記第 1 の偶数データ用ラッチ部のデータをラッチして、前記偶数データ線用ラッチ回路に対して供給することを特徴とする集積回路装置。

【請求項 9】

請求項 8 において、

前記データ分配回路は、

前記第 2 のラッチ回路と前記第 3 のラッチ回路との間に設けられるシフト方向切換え回路を含み、

前記シフト方向切換え回路は、

10

20

30

40

50

第1のシフト方向のモードでは、

前記第1の奇数データ用ラッチ部のデータを前記共通ラッチ部に出力し、次に前記第1の偶数データ用ラッチ部のデータを前記共通ラッチ部に出力し、

第2のシフト方向モードでは、

前記第1の奇数データ用ラッチ部のデータの順序を逆にして、前記共通ラッチ部に出力し、次に前記第1の偶数データ用ラッチ部のデータの順序を逆にして、前記共通ラッチ部に出力することを特徴とする集積回路装置。

【請求項10】

請求項1乃至9のいずれかに記載の集積回路装置を含むことを特徴とする電気光学装置。

10

【請求項11】

請求項1乃至9のいずれかに記載の集積回路装置を含むことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路装置、電気光学装置及び電子機器等に関する。

【背景技術】

【0002】

近年ではハイビジョン映像等の高精細な映像技術が普及しており、液晶プロジェクター等の表示機器において高精細化・多階調化が進んでいる。高精細化・多階調化が進むと、多階調であるほど1階調当たりの階調電圧が小さくなるため、データ電圧にわずかな誤差が生じるだけで表示ムラが生じるという課題がある。

20

【0003】

ここで、本出願人は、各データ線駆動回路が1水平走査期間において複数の画素に対してデータ電圧を書き込むマルチプレクス駆動方式のドライバーを開発している。しかしながら、この方式のドライバーでは、マルチプレクス駆動するオペアンプのオフセット電圧のばらつきにより、表示画像に表示ムラ（スジ）が生じるという課題がある。

【0004】

なお特許文献1には、マルチプレクス駆動される複数のデータ線の駆動順番を水平走査期間毎に切り替えることで、データ電圧の誤差を平均化する手法が開示されている。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2004-45967号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の幾つかの態様によれば、表示ムラを低減できる集積回路装置、電気光学装置及び電子機器等を提供できる。

【課題を解決するための手段】

40

【0007】

本発明の一態様は、電気光学装置の複数のデータ線を駆動するデータドライバーと、前記データドライバーにデータを供給するデータ分配回路とを含み、前記データドライバーは、前記複数のデータ線のうちの奇数番目のデータ線を駆動する奇数データ線用駆動回路と、前記複数のデータ線のうちの偶数番目のデータ線を駆動する偶数データ線用駆動回路と、前記奇数データ線用駆動回路に対応して設けられる奇数データ線用ラッチ回路と、前記偶数データ線用駆動回路に対応して設けられる偶数データ線用ラッチ回路とを含み、前記データ分配回路は、時系列に入力される画像データを受けて、前記奇数データ線用ラッチ回路に対して、マルチプレクス数分の奇数データ線用画像データを供給し、前記偶数データ線用ラッチ回路に対して、マルチプレクス数分の偶数データ線用画像データを供給す

50

ることを特徴とする集積回路装置に係する。

【0008】

本発明の一態様によれば、時系列に入力される画像データを受けて、奇数データ線用画像データと偶数データ線用画像データとを分離してデータドライバーに供給することができるから、隣接する奇数番目のデータ線と偶数番目のデータ線とを、異なるデータ線駆動回路で駆動することができる。

【0009】

また本発明の一態様では、前記奇数データ線用ラッチ回路は、前記奇数データ線用画像データをラッチして、前記奇数データ線用駆動回路に供給し、前記奇数データ線用駆動回路は、前記奇数データ線用画像データを受けて、マルチプレクスされた奇数データ線用データ信号を出力し、前記偶数データ線用ラッチ回路は、前記偶数データ線用画像データをラッチして、前記偶数データ線用駆動回路に供給し、前記偶数データ線用駆動回路は、前記偶数データ線用画像データを受けて、マルチプレクスされた偶数データ線用データ信号を出力し、マルチプレクスされた前記奇数データ線用データ信号がデマルチプレクサーによりデマルチプレクスされることで得られたデマルチプレクス後のデータ信号が、1水平走査期間において、対応する前記奇数番目のデータ線に供給され、マルチプレクスされた前記偶数データ線用データ信号が前記デマルチプレクサーによりデマルチプレクスされることで得られたデマルチプレクス後のデータ信号が、1水平走査期間において、対応する前記偶数番目のデータ線に供給されてもよい。

10

【0010】

このようにすれば、隣接する奇数番目のデータ線と偶数番目のデータ線とを、異なるデータ線駆動回路でマルチプレクス駆動することができる。こうすることで、オペアンプの特性のばらつき等に起因する階調差を平均化することができるから、表示ムラを低減することができる。

20

【0011】

また本発明の一態様では、前記デマルチプレクサーに含まれる複数のデマルチプレクス用スイッチング素子をオン・オフ制御するためのデマルチプレクス用スイッチ信号を生成するスイッチ信号生成回路を有してもよい。

【0012】

このようにすれば、マルチプレクスされた奇数データ線用データ信号及びマルチプレクスされた偶数データ線用データ信号をデマルチプレクサーによりデマルチプレクスすることができる。

30

【0013】

また本発明の一態様では、前記データ分配回路は、少なくとも4マルチプレクス分の前記画像データを多相クロックによってラッチする第1のラッチ回路と、前記画像データのうちの前記奇数データ線用画像データを第1のクロックに基づいてラッチする第1の奇数データ用ラッチ部と、前記画像データのうちの前記偶数データ線用画像データを第2のクロックに基づいてラッチする第1の偶数データ用ラッチ部とを有する第2のラッチ回路とを含んでもよい。

【0014】

このようにすれば、時系列に入力される画像データを受けて、マルチプレクス数分の奇数データ線用画像データとマルチプレクス数分の偶数データ線用画像データとを分離してラッチすることができる。

40

【0015】

また本発明の一態様では、前記データ分配回路は、第3のラッチ回路を含み、前記第3のラッチ回路は、第3のクロックに基づいて、前記第1の奇数データ用ラッチ部のデータをラッチし、前記奇数データ線用ラッチ回路に対して供給する第2の奇数データ用ラッチ部と、前記第3のクロックに基づいて、前記第1の偶数データ用ラッチ部のデータをラッチし、前記偶数データ線用ラッチ回路に対して供給する第2の偶数データ用ラッチ部とを含んでもよい。

50

【0016】

このようにすれば、第3のクロックの各周期毎に、マルチプレクス数分の奇数データ線用画像データとマルチプレクス数分の偶数データ線用画像データとを、それぞれ奇数データ線用ラッチ回路及び偶数データ線用ラッチ回路に供給することができる。

【0017】

また本発明の一態様では、前記データ分配回路は、前記第1のラッチ回路と前記第2のラッチ回路との間に設けられる分散切換え回路を含み、前記分散切換え回路は、分散モードがイネーブルになったときに、前記画像データのうちの前記奇数データ線用画像データを前記第1の奇数データ用ラッチ部に出力し、前記画像データのうちの前記偶数データ線用画像データを前記第1の偶数データ用ラッチ部に出力してもよい。

10

【0018】

このようにすれば、分散モードがイネーブルになったときに、隣接する奇数番目のデータ線と偶数番目のデータ線とを異なるデータ線駆動回路でマルチプレクス駆動する分散駆動を有効にすることができる。一方、分散モードがディスイネーブルになったときに、分散駆動を無効にする、すなわち、分散駆動を行わないマルチプレクス駆動をすることができる。

【0019】

また本発明の一態様では、前記データ分配回路は、前記第2のラッチ回路と前記第3のラッチ回路との間に設けられるシフト方向切換え回路を含み、前記シフト方向切換え回路は、第1のシフト方向のモードでは、前記第1の奇数データ用ラッチ部のデータを前記第2の奇数データ用ラッチ部に出力し、前記第1の偶数データ用ラッチ部のデータを前記第2の偶数データ用ラッチ部に出力し、第2のシフト方向のモードでは、前記第1の奇数データ用ラッチ部のデータの順序を逆にして、前記第2の偶数データ用ラッチ部に出力し、前記第1の偶数データ用ラッチ部のデータの順序を逆にして、前記第2の奇数データ用ラッチ部に出力してもよい。

20

【0020】

このようにすれば、電気光学パネルに表示される画像を左右反転（ミラー反転）することができるから、前面投射型及び背面投射型の2つの方式のプロジェクター（投写型表示装置）に対応することができる。

【0021】

また本発明の一態様では、前記データ分配回路は、第3のラッチ回路を含み、前記第3のラッチ回路は、共通ラッチ部を有し、前記共通ラッチ部は、第3のクロックに基づいて前記第1の奇数データ用ラッチ部のデータをラッチして、前記奇数データ線用ラッチ回路に対して供給し、次に前記第3のクロックに基づいて前記第1の偶数データ用ラッチ部のデータをラッチして、前記偶数データ線用ラッチ回路に対して供給してもよい。

30

【0022】

このようにすれば、奇数データ用ラッチ部及び偶数データ用ラッチ部の2個のラッチ部を設ける必要がなく、共通ラッチ部が奇数データ線用画像データ及び偶数データ線用画像データの両方をラッチすることができる。さらに共通ラッチ部を用いることで、ラッチ部の個数が減り、第3のラッチ回路の素子数を減らすことができる。

40

【0023】

また本発明の一態様では、前記データ分配回路は、前記第2のラッチ回路と前記第3のラッチ回路との間に設けられるシフト方向切換え回路を含み、前記シフト方向切換え回路は、第1のシフト方向のモードでは、前記第1の奇数データ用ラッチ部のデータを前記共通ラッチ部に出力し、次に前記第1の偶数データ用ラッチ部のデータを前記共通ラッチ部に出力し、第2のシフト方向モードでは、前記第1の奇数データ用ラッチ部のデータの順序を逆にして、前記共通ラッチ部に出力し、次に前記第1の偶数データ用ラッチ部のデータの順序を逆にして、前記共通ラッチ部に出力してもよい。

【0024】

このようにすれば、電気光学パネルに表示される画像を左右反転（ミラー反転）するこ

50

とができるから、前面投射型及び背面投射型の２つの方式のプロジェクター（投写型表示装置）に対応することができる。

【 0 0 2 5 】

また本発明の他の態様は、上記に記載の集積回路装置を含む電気光学装置及び電子機器に関する。

【 図面の簡単な説明 】

【 0 0 2 6 】

【 図 1 】 液晶表示装置の構成例。

【 図 2 】 データドライバーの構成例。

【 図 3 】 マルチプレクス駆動の動作説明図。

10

【 図 4 】 マルチプレクス駆動の動作説明図。

【 図 5 】 図 5 (A)、図 5 (B) は分散駆動の説明図。

【 図 6 】 図 6 (A)、図 6 (B) は分散駆動の効果の説明図。

【 図 7 】 本実施形態の基本的な構成例。

【 図 8 】 データ分配回路の第 1 の構成例。

【 図 9 】 第 1 の構成例の動作説明図。

【 図 1 0 】 分散切換回路を付加した構成例。

【 図 1 1 】 シフト方向切換回路を付加した構成例。

【 図 1 2 】 データ分配回路の第 2 の構成例。

【 図 1 3 】 第 2 の構成例の動作説明図。

20

【 図 1 4 】 シフト方向切換回路を付加した構成例。

【 図 1 5 】 電子機器の構成例。

【 発明を実施するための形態 】

【 0 0 2 7 】

以下、本発明の好適な実施の形態について詳細に説明する。なお以下に説明する本実施形態は特許請求の範囲に記載された本発明の内容を不当に限定するものではなく、本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。

【 0 0 2 8 】

1. マルチプレクス駆動

本発明の幾つかの実施形態によれば、マルチプレクス駆動（線順次駆動）において、後述する分散駆動を用いることによって、オペアンプのオフセット電圧等に起因する表示ムラ（スジ）を低減することができる。本発明の実施形態を説明するに先立って、通常マルチプレクス駆動、すなわち分散駆動を行わないマルチプレクス駆動について以下に説明する。

30

【 0 0 2 9 】

1. 1. 液晶表示装置の構成例

図 1 ~ 図 4 を用いて、本実施形態が行うマルチプレクス駆動（線順次駆動）について説明する。

【 0 0 3 0 】

なお以下では、液晶プロジェクター等に用いられる単色表示の液晶パネルがドライバー（集積回路装置）により駆動される場合を例に説明する。但し本発明では、RGB 表示等の複数色表示の液晶パネルがドライバーにより駆動されてもよい。また本発明では、液晶パネル以外の電気光学パネルがドライバーにより駆動されてもよく、例えば有機 EL (Electro-Luminescence) パネル・無機 EL パネル等の EL パネルや電気泳動パネル (EPD: Electro-phoretic Display) などの電気光学パネル（広義には電気光学装置）にも適用できる。

40

【 0 0 3 1 】

また以下では、後述するデータ信号供給線に、データ信号としてデータ電圧が供給される場合を例に説明する。但し本発明では、データ信号供給線にデータ信号としてデータ電流が供給されてもよい。

50

【 0 0 3 2 】

図 1 に液晶表示装置 (LCD: Liquid Crystal Display、広義には電気光学装置) の構成例を示す。図 1 に示す構成例は、液晶パネル 1 2 (広義には、電気光学パネル)、ドライバー 6 0 (集積回路装置)、表示コントローラ 4 0、電源回路 5 0 を含む。なお、本発明の液晶表示装置は、図 1 の構成に限定されず、その構成要素の一部 (例えば表示コントローラ等) を省略したり他の構成要素を追加したりする等の種々の変形実施が可能である。例えば、図 1 には、後述するデマルチプレクサーが液晶パネルに含まれるものとして図示するが、本発明では、デマルチプレクサーが後述するデータドライバー 2 0 に含まれてもよい。

【 0 0 3 3 】

液晶パネル 1 2 は、例えばアクティブマトリクス型の液晶パネルで構成できる。このとき、液晶パネル 1 2 の液晶基板 (例えば、ガラス基板) には、図 1 の Y 方向に複数配列され、それぞれ X 方向に伸びる走査線 $G_1 \sim G_m$ (m は 2 以上の自然数) が配置される。また、液晶基板には、X 方向に複数配列され、それぞれ Y 方向に伸びるデータ線 $S_{11} \sim S_{81}$ 、 $S_{12} \sim S_{82}$ 、 \dots 、 $S_{1n} \sim S_{8n}$ (n は 2 以上の自然数) が配置される。さらに、液晶基板には、データ信号供給線 $S_1 \sim S_n$ (データ電圧供給線、またはデータ電流供給線) が設けられ、各データ信号供給線に対応してデマルチプレクサー $DMUX_1 \sim DMUX_n$ が設けられる。

【 0 0 3 4 】

また液晶基板には、走査線 $G_1 \sim G_m$ (ゲート線) とデータ線 $S_{11} \sim S_{81}$ 、 $S_{12} \sim S_{82}$ 、 \dots 、 $S_{1n} \sim S_{8n}$ (ソース線) との交差点に対応する位置に、薄膜トランジスタが設けられる。例えば、走査線 G_j (j は m 以下の自然数) とデータ線 S_{1i} (i は n 以下の自然数) との交差点に対応する位置に、薄膜トランジスタ T_{ji-1} が設けられる。

【 0 0 3 5 】

そして、例えば薄膜トランジスタ T_{ji-1} のゲート電極は走査線 G_j に接続され、ソース電極はデータ線 S_{1i} に接続され、ドレイン電極は画素電極 PE_{ji-1} に接続される。この画素電極 PE_{ji-1} と対向電極 CE (共通電極、コモン電極) との間には、液晶容量 CL_{ji-1} (液晶素子、広義には電気光学素子) が形成される。

【 0 0 3 6 】

デマルチプレクサー $DMUX_1 \sim DMUX_n$ は、データ信号供給線 (ソース信号供給線) に供給された時分割のデータ電圧 (またはデータ電流、広義にはデータ信号) をデータ線に分割 (分離、デマルチプレクス) して供給する。具体的には、デマルチプレクサー $DMUX_i$ は、各データ線に対応するスイッチ素子 (複数のデマルチプレクス用スイッチング素子) を含む。そして、データドライバー 2 0 からのデマルチプレクス用スイッチ信号 $SEL_1 \sim SEL_8$ (マルチプレクス制御信号) によってスイッチ素子がオン・オフ制御され、データ信号供給線 S_i に供給されたデータ電圧 (ソース電圧) がデータ線 $S_{1i} \sim S_{8i}$ に分割して供給される。

【 0 0 3 7 】

なお、図 1 においては、説明を簡単にするために、データ信号供給線 S_i に対応するデマルチプレクサー $DMUX_i$ 及びデータ線 $S_{1i} \sim S_{8i}$ のみを図示した。また、データ線 $S_{1i} \sim S_{8i}$ と走査線 G_j との交差点に対応する位置に設けられた薄膜トランジスタのみを図示した。但し、他のデータ信号供給線に対応するデマルチプレクサー及びデータ線、他のデータ線と走査線との交点に対応する位置に設けられた薄膜トランジスタについても同様である。

【 0 0 3 8 】

データドライバー 2 0 は、画像データ (階調データ) に基づいて時分割のデータ電圧をデータ信号供給線 $S_1 \sim S_n$ へ出力し、データ信号供給線 $S_1 \sim S_n$ を駆動する。一方、走査ドライバー 3 8 は、液晶パネル 1 2 の走査線 $G_1 \sim G_m$ を走査 (順次駆動) する。

【 0 0 3 9 】

10

20

30

40

50

表示コントローラ 40 は、データドライバ 20、走査ドライバ 38 及び電源回路 50 を制御する。例えば、表示コントローラ 40 は、データドライバ 20 及び走査ドライバ 38 に対して、動作モードの設定や内部で生成した垂直同期信号・水平同期信号の供給を行う。表示コントローラ 40 は、例えば図示しないホストコントローラ（例えば、CPU: Central Processing Unit）により設定された内容に従って、これらの制御を行う。

【0040】

電源回路 50 は、外部から供給される基準電圧（電源電圧）に基づいて、液晶パネル 12 の駆動に必要な各種の電圧レベル（例えば、階調電圧生成用の基準電圧）や、対向電極 CE の対向電極電圧 VCOM の電圧レベルを生成する。

10

【0041】

なお図 1 では、単色表示の液晶パネルにおいて、1本のデータ信号供給線から 8本のデータ線にデータ電圧が供給される場合を例に説明した。但し本発明では、1本のデータ信号供給線から他の本数のデータ線にデータ電圧が供給されてもよい。例えば、本発明では、RGB 表示の液晶パネルにおいて、1本のデータ信号供給線から R1・G1・B1・R2・G2・B2 に対応する 6本のデータ線にデータ電圧が供給されてもよい。

【0042】

1.2. データドライバ

図 2 に、図 1 のデータドライバ 20 の構成例を示す。データドライバ 20 は、シフトレジスタ 22、ラインラッチ 24、26、多重化回路 28、基準電圧発生回路 30（階調電圧発生回路）、DAC 32（Digital-to-Analog Converter、広義にはデータ電圧生成回路）、データ線駆動回路 34、マルチプレクス駆動制御部 36 を含む。

20

【0043】

シフトレジスタ 22 は、各データ線に対応して設けられ、順次接続された複数のフリップフロップを含む。このシフトレジスタ 22 は、クロック信号 CLK に同期して動作し、先頭のフリップフロップがイネーブル入出力信号 EIO を保持すると、順次隣接するフリップフロップにイネーブル入出力信号 EIO をシフトする。

【0044】

ラインラッチ 24 には、画像データ DIO（階調データ）が入力される。ラインラッチ 24 は、この画像データ DIO を、シフトレジスタ 22 からの順次シフトされたイネーブル入出力信号 EIO に同期してラッチする。

30

【0045】

ラインラッチ 26 は、水平同期信号 LP に同期して、ラインラッチ 24 でラッチされた 1 水平走査単位の画像データをラッチする。

【0046】

なお、クロック信号 CLK、イネーブル入出力信号 EIO、画像データ DIO、水平同期信号 LP は、例えば表示コントローラ 40 から入力される。

【0047】

多重化回路 28 は、ラインラッチ 26 からの各データ線に対応する画像データを受けて、8 本分のデータ線に対応する画像データを時分割多重し、各データ信号供給線に対応する時分割多重された画像データを出力する。多重化回路 28 は、マルチプレクス駆動制御部 36 からのマルチプレクス制御信号 SEL1 ~ SEL8 に基づいて、画像データを多重化する。

40

【0048】

マルチプレクス駆動制御部 36 は、データ電圧の時分割タイミングを規定するマルチプレクス制御信号 SEL1 ~ SEL8 を生成する。具体的には、マルチプレクス駆動制御部 36 はスイッチ信号生成回路 37 を含み、スイッチ信号生成回路 37 がマルチプレクス制御信号 SEL1 ~ SEL8 を生成する。そして、マルチプレクス駆動制御部 36 は、デマルチプレクス用スイッチ信号としてマルチプレクス制御信号 SEL1 ~ SEL8 をデマルチプレクサー DMUX1 ~ DMUXn に供給する。

50

【 0 0 4 9 】

基準電圧発生回路 30 は、複数の基準電圧（階調電圧）を生成し、D A C 3 2 に供給する。基準電圧発生回路 30 は、例えば電源回路 50 から供給される電圧レベルに基づいて、複数の基準電圧を生成する。

【 0 0 5 0 】

D A C 3 2 は、デジタルの画像データに基づいて、各データ線に供給すべきアナログの階調電圧を生成する。具体的には、D A C 3 2 は、多重化回路 28 からの時分割多重された画像データと、基準電圧発生回路 30 からの複数の基準電圧を受けて、時分割多重された画像データに対応する時分割多重された階調電圧を生成する。

【 0 0 5 1 】

データ線駆動回路 34 は、D A C 3 2 からの階調電圧をバッファリング（広義にはインピーダンス変換）してデータ信号供給線 S 1 ~ S n にデータ電圧を出力し、データ線 S 1 1 ~ S 8 1、S 1 2 ~ S 8 2、・・・、S 1 n ~ S 8 n を駆動する。例えば、データ線駆動回路 34 は、各データ信号供給線に設けられたボルテージフォロワー接続の演算増幅器（オペアンプ）により、階調電圧をバッファリングする。

【 0 0 5 2 】

1.3. マルチプレクス駆動の動作説明

図 3、図 4 に、マルチプレクス駆動回路 36 の動作説明図を示す。なお図 3、図 4 では、デマルチプレクサー D M U X i の動作例について説明するが、他のデマルチプレクサーの動作についても同様である。

【 0 0 5 3 】

図 3 に、多重化回路 28 の動作説明図を示す。ここで図 3 に示すように、データ線 S 1 i ~ S 8 i 用の画像データとして、画像データ G D 1 ~ G D 8 がラインラッチ 26 にラッチされるとする。

【 0 0 5 4 】

そうすると、多重化回路 28 は、図 3 の A 1 に示すようにマルチプレクス制御信号 S E L 1 がアクティブとなったときに、A 2 に示す画像データ G D 1 を、A 3 に示すように選択して出力する。そして、マルチプレクス制御信号 S E L 2 がアクティブとなったときに、画像データ G D 2 を選択して出力し、マルチプレクス制御信号 S E L 8 がアクティブとなったときに、画像データ G D 8 を選択して出力する。

【 0 0 5 5 】

このようにして、多重化回路 28 は、1 水平走査期間内に 1 度ずつアクティブとなるマルチプレクス制御信号 S E L 1 ~ S E L 8 に基づいて、画像データ G D 1 ~ G D 8 が時分割多重化された多重化データを生成する。

【 0 0 5 6 】

D A C 3 2 は、時分割多重化された画像データ G D 1 ~ G D 8 を受けて、各画像データに対応する階調電圧を、基準電圧（階調電圧）の中から選択して出力する。そして、D A C 3 2 は、時分割多重化された画像データを出力する。

【 0 0 5 7 】

図 4 に、デマルチプレクサー D M U X i の動作説明図を示す。図 4 に示すように、データ線駆動回路 34 は、D A C からの多重化された階調電圧を受けて、多重化されたデータ電圧 V 1 ~ V 8 を 1 水平走査期間内に出力する。

【 0 0 5 8 】

そして、デマルチプレクサー D M U X i は、図 4 の B 1 に示すようにマルチプレクス制御信号 S E L 1 がアクティブのときは、B 2 に示すデータ電圧 V 1 を、B 3 に示すようにデータ線 S 1 i に出力する。同様に、デマルチプレクサー D M U X i は、マルチプレクス制御信号 S E L 2 がアクティブのときは、データ電圧 V 2 をデータ線 S 2 i に出力し、マルチプレクス制御信号 S E L 8 がアクティブのときは、データ電圧 V 8 をデータ線 S 8 i に出力する。

【 0 0 5 9 】

10

20

30

40

50

このようにして、デマルチプレクサーDMUX_iは、データ信号供給線S_iに供給される多重化されたデータ電圧V₁～V₈を分離して、データ線S_{1i}～S_{8i}に出力する。

【0060】

2. 分散駆動のマルチプレクス駆動

2.1. 駆動方法

図5(A)及び図5(B)は、本実施形態の集積回路装置の特徴である分散駆動を説明する図である。図5(A)は通常マルチプレクス駆動、すなわち分散駆動を行わないマルチプレクス駆動を示し、図5(B)は分散駆動を行うマルチプレクス駆動を示す。いずれもマルチプレクス数を4とした場合を示すが、4より大きい値、例えば8としてもよい。なお、図5(A)、図5(B)では、液晶パネル(電気光学パネル)の一部のみを示した。

10

【0061】

通常マルチプレクス駆動では、図5(A)に示すように、例えばオペアンプOPA₁は、マルチプレクス制御信号SEL₁～SEL₄によって、データ線D₁～D₄を順次駆動する。同様に、オペアンプOPA₂は、データ線D₅～D₈を順次駆動する。

【0062】

分散駆動を行うマルチプレクス駆動では、図5(B)に示すように、例えばオペアンプOPA₁は、マルチプレクス制御信号SEL₁～SEL₄によって、データ線D₁、D₃、D₅、D₇を順次駆動する。また、オペアンプOPA₂は、SEL₁～SEL₄によって、データ線D₂、D₄、D₆、D₈を順次駆動する。すなわち、オペアンプOPA₁は奇数データ線をマルチプレクス駆動し、OPA₂は偶数データ線をマルチプレクス駆動する。

20

【0063】

図5(B)はマルチプレクス数を4、分散数を2とした場合であるが、他の値であってもよい。例えば、マルチプレクス数を8、分散数を2とした場合では、OPA₁がデータ線D₁、D₃、D₅、D₇、D₉、D₁₁、D₁₃、D₁₅をマルチプレクス駆動し、OPA₂がデータ線D₂、D₄、D₆、D₈、D₁₀、D₁₂、D₁₄、D₁₆をマルチプレクス駆動する。また、例えばマルチプレクス数を8、分散数を4とした場合では、OPA₁がD₁、D₅、D₉、D₁₃、D₁₇、D₂₁、D₂₅、D₂₉を、OPA₂がD₂、D₆、D₁₀、D₁₄、D₁₈、D₂₂、D₂₆、D₃₀を、OPA₃がD₃、D₇、D₁₁、D₁₅、D₁₉、D₂₃、D₂₇、D₃₁を、OPA₄がD₄、D₈、D₁₂、D₁₆、D₂₀、D₂₄、D₂₈、D₃₂を、それぞれマルチプレクス駆動する。

30

【0064】

以上説明したように、分散駆動では、隣り合うデータ線は異なるオペアンプによって駆動される。これが分散駆動の特徴である。

【0065】

2.2 分散駆動の効果

上述したようにデータ線駆動回路に設けられたボルテージフォロワー接続のオペアンプは、DACが生成した階調電圧をバッファリングして出力する。理想的な特性を持つオペアンプは、入力電圧と等しい電圧を出力するが、実際のオペアンプはオフセット電圧があるために、正しい階調電圧からオフセット電圧分だけ誤差を持った電圧を出力してしまう。このオフセット電圧はオペアンプを構成するトランジスタ等の素子特性のばらつきに起因するものであり、オフセット電圧値は個々のオペアンプでばらつきがある。

40

【0066】

上記のオフセット電圧は、例えば10mV程度であるが、電気光学パネルの多階調化に伴って1階調に相当する電圧が小さくなると、オフセット電圧による階調電圧のばらつきが無視できなくなる。すなわち、隣接する2つのオペアンプ間で階調電圧出力に1階調以上のばらつきが生じた場合には、画面上の表示ムラ(スジ)として認識されてしまうおそれがある。

【0067】

50

図6(A)は、通常マルチプレクス駆動の場合に、オペアンプのオフセット電圧によって表示ムラが現れることを示したものである。図6(A)では、32本のデータ線D1~D32について、8個のオペアンプOPA1~OPA8を用いて、マルチプレクス制御信号SEL1~SEL4によるマルチプレクス駆動を行う場合を示している。例として全データ線D1~D32に対して10階調に相当する電圧を出力するものとする。また、各オペアンプのオフセット電圧はその電圧に相当する階調で表して、例えばOPA1については1階調、OPA2については2階調、OPA3については0階調とし、以下OPA8まで図6(A)に示すような値になっているとする。この場合の実際に出力される階調電圧は、正しい階調電圧にオフセット電圧を加えた電圧になる。図6(A)では、実際に出力される階調電圧をそれに相当する階調で表している。

10

【0068】

図6(A)に示すように、データ線D5~D8については12階調、データ線D9~D12については10階調、データ線D13~D16については12階調、そしてデータ線D17~D20については10階調が出力される。すなわち4本のデータ線毎に2階調分の明暗差が生じることになり、これが画面上の表示ムラ(スジ)として認識されるおそれがある。

【0069】

図6(B)は、分散駆動を行うマルチプレクス駆動の場合を示す。オペアンプのオフセット電圧は、図6(A)の場合と同一である。図6(B)に示すように、例えばオペアンプOPA1は奇数番目のデータ線D1、D3、D5、D7をマルチプレクス駆動し、オペアンプOPA2は偶数番目のデータ線D2、D4、D6、D8をマルチプレクス駆動する。実際の出力階調を見ると、データ線D8~D17について12階調と10階調とが交互に現れているのが分かる。1本のデータ線毎に2階調分の明暗差が交互に現れているために、目視では平均化されて画面上の表示ムラ(スジ)は目立たなくなる。これが本実施形態の分散駆動による表示ムラを低減する効果である。

20

【0070】**3. 本実施形態の基本的な構成例**

上述したように、マルチプレクス駆動を行う場合に、オペアンプのオフセット電圧によって画面上に表示ムラ(スジ)が生じるおそれがある。本実施形態によれば、以下に説明する分散駆動を用いることによって上記の表示ムラを低減することができる。

30

【0071】

図7に本実施形態の基本的な構成例を示す。本実施形態の集積回路装置100は、電気光学パネル400(広義には電気光学装置)の複数のデータ線を駆動するデータドライバー300と、データドライバー300にデータを供給するデータ分配回路200とを含む。なお、本実施形態の集積回路装置100は図7の構成に限定されず、その構成要素の一部を省略したり、他の構成要素に置き換えたり、他の構成要素を追加するなどの種々の変形実施が可能である。

【0072】

データドライバー300は、複数のデータ線のうちの奇数番目のデータ線を駆動する奇数データ線用駆動回路320と、複数のデータ線のうちの偶数番目のデータ線を駆動する偶数データ線用駆動回路340と、奇数データ線用駆動回路320に対応して設けられる奇数データ線用ラッチ回路310と、偶数データ線用駆動回路340に対応して設けられる偶数データ線用ラッチ回路330とを含む。

40

【0073】

データ分配回路200は、時系列に入力される画像データPDATAを受けて、奇数データ線用ラッチ回路310に対して、マルチプレクス数分の奇数データ線用画像データPoddを供給する。また、偶数データ線用ラッチ回路330に対して、マルチプレクス数分の偶数データ線用画像データPevenを供給する。なお、奇数データ線用画像データPodd及び偶数データ線用画像データPevenは、マルチプレクス数分でなくてもよい。例えば、マルチプレクス数分より多くてもよい。

50

【 0 0 7 4 】

奇数データ線用駆動回路 3 2 0 は、マルチプレクス数分の奇数データ線用画像データ（例えば P 1、P 3、P 5、P 7）をマルチプレクス（時分割多重化）し、さらにアナログ信号に変換して電気光学パネル 4 0 0 に供給する。このマルチプレクスされた奇数データ線用データ信号（階調電圧信号）がデマルチプレクサー（例えば D M U X 1）によりデマルチプレクスされる。こうして得られたデマルチプレクス後のデータ信号（階調電圧信号）が、1水平走査期間において、対応する奇数番目のデータ線（例えば D 1、D 3、D 5、D 7）に供給される。

【 0 0 7 5 】

同様に、偶数データ線用駆動回路 3 4 0 は、マルチプレクス数分の偶数データ線用画像データ（例えば P 2、P 4、P 6、P 8）をマルチプレクス（時分割多重化）し、さらにアナログ信号に変換して電気光学パネル 4 0 0 に供給する。このマルチプレクスされた偶数データ線用データ信号（階調電圧信号）がデマルチプレクサー（例えば D M U X 2）によりデマルチプレクスされる。こうして得られたデマルチプレクス後のデータ信号（階調電圧信号）が、1水平走査期間において、対応する偶数番目のデータ線（例えば D 2、D 4、D 6、D 8）に供給される。

10

【 0 0 7 6 】

以上はデータ線 D 1 ~ D 8 について説明したが、他のデータ線についても同様である。例えば奇数データ線用画像データ P k - 7、P k - 5、P k - 3、P k - 1（k は 8 の倍数）がマルチプレクスされ、さらにアナログ信号に変換され、そしてデマルチプレクスされて、それぞれ対応する奇数番目のデータ線 D k - 7、D k - 5、D k - 3、D k - 1 に供給される。また、偶数データ線用画像データ P k - 6、P k - 4、P k - 2、P k がマルチプレクスされ、さらにアナログ信号に変換され、そしてデマルチプレクスされて、それぞれ対応する偶数番目のデータ線 D k - 6、D k - 4、D k - 2、D k に供給される。

20

【 0 0 7 7 】

図 7 の基本的な構成例では、集積回路装置 1 0 0 はデマルチプレクサー D M U X 1 ~ D M U X n に含まれる複数のデマルチプレクス用スイッチング素子をオン・オフ制御するためのデマルチプレクス用スイッチ信号（マルチプレクス制御信号）S E L 1 ~ S E L 4 を生成するスイッチ信号生成回路 3 7 を含む。なお、図 7 ではデマルチプレクサー D M U X 1 ~ D M U X n は電気光学パネル 4 0 0 に含まれているが、データドライバー 3 0 0 に含めてもよい。

30

【 0 0 7 8 】

4 . データ分配回路の第 1 の構成例

上述したようにマルチプレクス駆動に分散駆動を付加することで、オペアンプのオフセット電圧に起因する表示ムラを低減することができる。この分散駆動を実現するためには、時系列に入力される画像データ P D A T A を受けて、マルチプレクス数分の奇数データ線用画像データ P o d d と、マルチプレクス数分の偶数データ線用画像データ P e v n とを出力するデータ分配回路 2 0 0 が必要となる。

【 0 0 7 9 】

図 8 はデータ分配回路 2 0 0 の第 1 の構成例を示す。本構成例のデータ分配回路 2 0 0 は、第 1、第 2、第 3 のラッチ回路 2 1 0、2 2 0、2 3 0 a を含む。図 8 は説明の便宜上、マルチプレクス数を 4、分散数を 2 とした場合を示すが、上述したようにこれに限定されるものではない。

40

【 0 0 8 0 】

第 1 のラッチ回路 2 1 0 は、少なくとも 4 マルチプレクス分の画像データを多相クロックによってラッチする。例えば図 8 に示すように、8 の多相クロック M C K 1 ~ M C K 8 によって、8 の画像データ P 1 ~ P 8 がそれぞれ 8 のラッチ部 L A 1 ~ L A 8 にラッチされる。

【 0 0 8 1 】

第 2 のラッチ回路 2 2 0 は、画像データ P D A T A のうちの奇数データ線用画像データ

50

を第1のクロックCLK1に基づいてラッチする第1の奇数データ用ラッチ部221と、画像データPDATAのうち偶数データ線用画像データを第2のクロックCLK2に基づいてラッチする第1の偶数データ用ラッチ部222とを有する。例えば図8に示すように、第1の奇数データ用ラッチ部221は、第1のクロックCLK1に基づいて、奇数データ線用画像データP1、P3、P5、P7をラッチする。また、第1の偶数データ用ラッチ部222は、第2のクロックCLK2に基づいて、偶数データ線用画像データP2、P4、P6、P8をラッチする。

【0082】

第3のラッチ回路230aは、第2の奇数データ用ラッチ部231と第2の偶数データ用ラッチ部232とを含む。第2の奇数データ用ラッチ部231は、第3のクロックCLK3aに基づいて、第1の奇数データ用ラッチ部221のデータ（例えばP1、P3、P5、P7）をラッチし、奇数データ線用ラッチ回路310に対して供給する。また、第2の偶数データ用ラッチ部232は、第3のクロックCLK3aに基づいて、第1の偶数データ用ラッチ部222のデータ（例えばP2、P4、P6、P8）をラッチし、偶数データ線用ラッチ回路330に対して供給する。

10

【0083】

以上説明したように、図8に示すデータ分配回路の第1の構成例によれば、時系列に入力される画像データPDATAを受けて、マルチプレクス数分の奇数データ線用画像データPoddと、マルチプレクス数分の偶数データ線用画像データPevenとを出力することができる。こうすることで、上述した分散駆動が可能になり、その結果、オペアンプのオフセット電圧等に起因する表示ムラ（スジ）を低減することができる。

20

【0084】

なお、図8は一例として画像データP1～P8について図示したものである。P8より後の画像データP9、P10、・・・についても、CLK3aの各周期毎に、奇数データ線用画像データPk-7、Pk-5、Pk-3、Pk-1（kは8の倍数）及び偶数データ線用画像データPk-6、Pk-4、Pk-2、Pkが出力される。

【0085】

図9はデータ分配回路200の第1の構成例の各クロック信号と各ラッチ回路の動作の一例を示す。以下に、図9を用いてデータ分配回路200の動作を説明する。なお、図9は、図8と同様にマルチプレクス数を4、分散数を2とした場合を示すが、上述したようにこれに限定されるものではない。

30

【0086】

画像データPDATAによって、1水平走査期間にデータ線D1、D2、D3、・・・にそれぞれ供給される画像データP1、P2、P3、・・・（図9では文字Pを省略し、数字のみ記す）が時系列で入力される。多相クロックのうちMCK1により、画像データP1が第1のラッチ回路210のラッチ部LA1にラッチされる。これに続いて、画像データP2～P8がMCK2～8によりラッチ部LA2～LA8に順次ラッチされる。

【0087】

次に、第1のクロックCLK1により、画像データP1、P3、P5、P7が第1の奇数データ用ラッチ部221にラッチされ、続いて第2のクロックCLK2により、画像データP2、P4、P6、P8が第1の偶数データ用ラッチ部222にラッチされる。

40

【0088】

さらに第3のクロックCLK3aにより、画像データP1、P3、P5、P7が第2の奇数データ用ラッチ部231にラッチされ、画像データP2、P4、P6、P8が第2の偶数データ用ラッチ部232にラッチされる。このようにして、CLK3aの第1の周期の期間に、奇数データ線用画像データP1、P3、P5、P7及び偶数データ線用画像データP2、P4、P6、P8が出力される。

【0089】

画像データP9～P16についても同様にして、第3のクロックCLK3aの第2の周期の期間に、奇数データ線用画像データP9、P11、P13、P15及び偶数データ線

50

用画像データ P 1 0、P 1 2、P 1 4、P 1 6 が出力される。このようにして、1 水平走査期間に供給される全ての画像データが C L K 3 a の周期毎に順次出力される。

【 0 0 9 0 】

図 1 0 は、上述した第 1 の構成例 (図 8) に分散切換回路 2 4 0 を付加した構成例を示す。分散切換回路 2 4 0 は、第 1 のラッチ回路 2 1 0 と第 2 のラッチ回路 2 2 0 との間に設けられ、分散駆動を有効にするか、無効にするかを切り換えることができる。すなわち、分散モードがイネーブルになったときには、画像データ P D A T A のうちの奇数データ線用画像データ P o d d を第 1 の奇数データ用ラッチ部 2 2 1 に出力し、画像データ P D A T A のうちの偶数データ線用画像データ P e v n を第 1 の偶数データ用ラッチ部 2 2 2 に出力する。

10

【 0 0 9 1 】

一方、分散モードがディスイネーブルになったときには、奇数データ線用画像データと偶数データ線用画像データとを区別することなく、例えば画像データ P 1 ~ P 4 を第 1 の奇数データ用ラッチ部 2 2 1 に出力し、画像データ P 5 ~ P 8 を第 1 の偶数データ用ラッチ部 2 2 2 に出力する。このようにすることで、分散駆動を用いない通常のマルチプレクス駆動にも対応することができる。

【 0 0 9 2 】

分散モードの切り換えは、集積回路装置に含まれるモード設定用レジスタからの信号によって行うことができる。分散切換回路 2 4 0 は複数のスイッチ回路 (例えば S A 1 ~ S A 6) を含み、モード設定用レジスタからの信号により、これらのスイッチ回路の接続を切り換えることで上記のモード切り換えを行う。図 1 0 は分散モードをイネーブルにしたときの接続を示す。

20

【 0 0 9 3 】

図 1 1 は、上記の構成例 (図 1 0) にさらにシフト方向切換回路 2 5 0 a を付加した構成例を示す。シフト方向切換回路 2 5 0 a は、第 2 のラッチ回路 2 2 0 と第 3 のラッチ回路 2 3 0 a との間に設けられ、第 1 及び第 2 のシフト方向のモードを有する。シフト方向切換回路 2 5 0 a は、図 1 1 に示すように、複数のスイッチ回路 (例えば S B 1 ~ S B 8) を含み、これらのスイッチ回路を切り換えることで上記のモード切り換えを行う。

【 0 0 9 4 】

シフト方向のモードの切り換えは、集積回路装置に含まれるモード設定用レジスタからの信号によって、シフト方向切換回路 2 5 0 a のスイッチ回路を切り換えることで行うことができる。

30

【 0 0 9 5 】

シフト方向切換回路 2 5 0 a は、第 1 のシフト方向のモードでは、第 1 の奇数データ用ラッチ部 2 2 1 のデータを第 2 の奇数データ用ラッチ部 2 3 1 に出力し、第 1 の偶数データ用ラッチ部 2 2 2 のデータを第 2 の偶数データ用ラッチ部 2 3 2 に出力する。一方、第 2 のシフト方向のモードでは、第 1 の奇数データ用ラッチ部 2 2 1 のデータの順序を逆にして、第 2 の偶数データ用ラッチ部 2 3 2 に出力し、第 1 の偶数データ用ラッチ部 2 2 2 のデータの順序を逆にして、第 2 の奇数データ用ラッチ部 2 3 1 に出力する。

【 0 0 9 6 】

具体的には、第 1 のシフト方向のモードでは、例えば画像データが P 1、P 3、P 5、P 7 の順に奇数データ線用ラッチ回路 3 1 0 に供給され、P 2、P 4、P 6、P 8 の順に偶数データ線用ラッチ回路 3 3 0 に供給される。一方、第 2 のシフト方向のモードでは、例えば画像データが P 8、P 6、P 4、P 2 の順に奇数データ線用ラッチ回路 3 1 0 に供給され、P 7、P 5、P 3、P 1 の順に偶数データ線用ラッチ回路 3 3 0 に供給される。

40

【 0 0 9 7 】

第 2 のシフト方向のモードを用いることで、電気光学パネル 4 0 0 に表示される画像を左右反転 (ミラー反転) することができる。こうすることで、前面投射型及び背面投射型の 2 つの方式のプロジェクター (投写型表示装置) に対応することができる。

【 0 0 9 8 】

50

5. データ分配回路の第2の構成例

図12はデータ分配回路200の第2の構成例を示す。本構成例では、データ分配回路200は、第1、第2、第3のラッチ回路210、220、230bを含み、第1、第2のラッチ回路210、220は図8に示した第1の構成例と同一である。第3のラッチ回路230bは共通ラッチ部233を有する。なお、分散切換回路240は分散モードのイネーブル/ディスイネーブルを切り換えるためのものであり、無くてもよい。

【0099】

共通ラッチ部233は、第3のクロックCLK3bに基づいて第1の奇数データ用ラッチ部221のデータをラッチして、奇数データ線用ラッチ回路310に対して供給する。次に、第3のクロックCLK3bに基づいて第1の偶数データ用ラッチ部222のデータをラッチして、偶数データ線用ラッチ回路330に対して供給する。

10

【0100】

具体的には、例えば第3のクロックCLK3bの第1の周期T1の期間には、奇数データ線用画像データP1、P3、P5、P7が供給され、次にCLK3bの第2の周期T2の期間には、偶数データ線用画像データP2、P4、P6、P8が供給される。

【0101】

図13はデータ分配回路200の第2の構成例の各クロック信号と各ラッチ回路の動作の一例を示す。第1、第2のラッチ回路210、220の動作は、図9に示した第1の構成例と同一である。第3のラッチ回路230bの共通ラッチ部233は、図13に示すように、第3のクロックCLK3bの第1の周期T1の期間には画像データP1、P3、P5、P7を出力し、次にCLK3bの第2の周期T2の期間には画像データP2、P4、P6、P8を出力する。この後、CLK3bの周期毎に奇数データ線用画像データと偶数データ線用画像データとを交互に出力する。

20

【0102】

以上説明したように、図12に示すデータ分配回路200の第2の構成例によれば、時系列に入力される画像データPDATAを受けて、マルチプレクス数分の奇数データ線用画像データPoddと、マルチプレクス数分の偶数データ線用画像データPevenとを、第3のクロックCLK3bの周期毎に交互に出力することができる。こうすることで、上述した分散駆動が可能になり、その結果、オペアンプのオフセット電圧等に起因する表示ムラ(スジ)を低減することができる。さらに共通ラッチ部233を用いることで、奇数データ用ラッチ部及び偶数データ用ラッチ部の2個のラッチ部を設ける必要がなく、共通ラッチ部が奇数データ線用画像データ及び偶数データ線用画像データの両方をラッチすることができるから、第3のラッチ回路230bの素子数を減らすことができる。

30

【0103】

図14は、データ分配回路200の第2の構成例(図12)にシフト方向切換回路250bを付加したものである。シフト方向切換回路250bは、第2のラッチ回路220と第3のラッチ回路230bとの間に設けられ、第1及び第2のシフト方向のモードを有する。シフト方向切換回路250bは、図14に示すように、複数のスイッチ回路(例えばSD1~SD8)を含み、これらのスイッチ回路を切り換えることで上記のモード切り換えを行う。

40

【0104】

シフト方向切換回路250bは、第1のシフト方向のモードでは、第1の奇数データ用ラッチ部221のデータを共通ラッチ部233に出力し、次に第1の偶数データ用ラッチ部222のデータを共通ラッチ部233に出力する。一方、第2のシフト方向モードでは、第1の奇数データ用ラッチ部221のデータの順序を逆にして、共通ラッチ部233に出力し、次に第1の偶数データ用ラッチ部222のデータの順序を逆にして、共通ラッチ部233に出力する。

【0105】

具体的には、第1のシフト方向のモードでは、例えば第3のクロックCLK3bの第1の周期T1の期間には、画像データがP1、P3、P5、P7の順に奇数データ線用ラッ

50

チ回路 310 に供給され、CLK 3b の第 2 の周期 T2 の期間には、P2、P4、P6、P8 の順に偶数データ線用ラッチ回路 330 に供給される。一方、第 2 のシフト方向のモードでは、例えば第 3 のクロック CLK 3b の第 1 の周期 T1 の期間には、画像データが P8、P6、P4、P2 の順に奇数データ線用ラッチ回路 310 に供給され、CLK 3b の第 2 の周期 T2 の期間には、P7、P5、P3、P1 の順に偶数データ線用ラッチ回路 330 に供給される。

【0106】

第 2 のシフト方向のモードを用いることで、電気光学パネル 400 に表示される画像を左右反転（ミラー反転）することができる。こうすることで、前面投射型及び背面投射型の 2 つの方式のプロジェクター（投写型表示装置）に対応することができる。

10

【0107】

なお、図 12 乃至図 14 は説明の便宜上、マルチプレクス数を 4、分散数を 2 とした場合を示したが、上述したようにこれに限定されるものではない。

【0108】

6. 電子機器

図 15 に本実施形態の集積回路装置が適用されたプロジェクター（電子機器）の構成例を示す。

【0109】

プロジェクター 700（投写型表示装置）は、表示情報出力源 710、表示情報処理回路 720、ドライバー 100（集積回路装置）、液晶パネル 400（広義には電気光学パネル、より広義には電気光学装置）、クロック発生回路 750 及び電源回路 760 を含む。

20

【0110】

表示情報出力源 710 は、ROM（Read Only Memory）及び RAM（Random Access Memory）、光ディスク装置等のメモリー、画像信号を同調して出力する同調回路等を含み、クロック発生回路 750 からのクロック信号に基づいて、所定フォーマットの画像信号等の表示情報を表示情報処理回路 720 に出力する。

【0111】

表示情報処理回路 720 は、増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路、或いはクランプ回路等を含むことができる。

30

【0112】

ドライバー 100（集積回路装置）は、走査ドライバー（ゲートドライバー）及びデータドライバー（ソースドライバー）を含み、液晶パネル 400（電気光学パネル）を駆動する。電源回路 760 は、上述の各回路に電力を供給する。

【0113】

なお、以上のように本実施形態について詳細に説明したが、本発明の新規事項および効果から実体的に逸脱しない多くの変形が可能であることは当業者には容易に理解できるであろう。従って、このような変形例はすべて本発明の範囲に含まれるものとする。例えば、明細書又は図面において、少なくとも一度、より広義または同義な異なる用語と共に記載された用語は、明細書又は図面のいかなる箇所においても、その異なる用語に置き換えることができる。また集積回路装置、電気光学装置及び電子機器等の構成、動作も本実施形態で説明したものに限定されず、種々の変形実施が可能である。

40

【符号の説明】

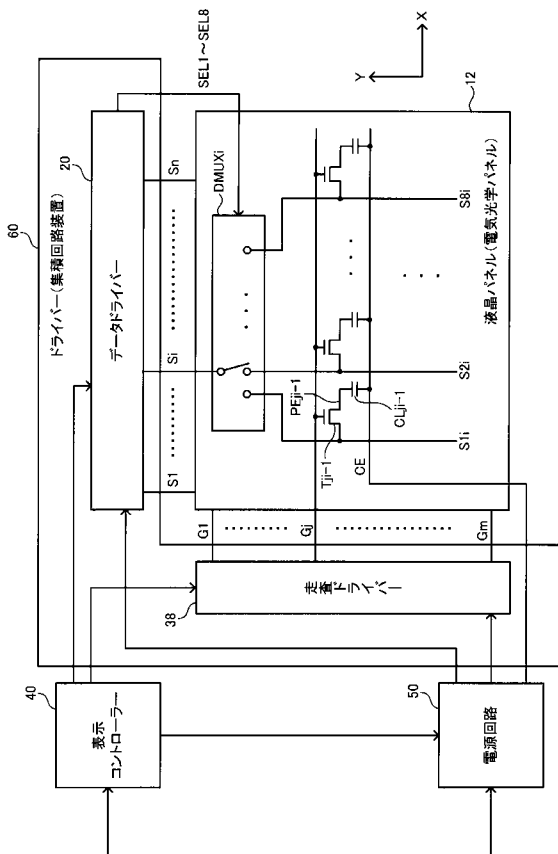
【0114】

12 電気光学パネル、20 データドライバー、22 シフトレジスター、
24 ラインラッチ、28 多重化回路、30 基準電圧発生回路、32 DAC、
34 データ線駆動回路、36 マルチプレクス駆動制御部、
37 スイッチ信号生成回路、38 走査ドライバー、40 表示コントローラー、
50 電源回路、60 集積回路装置、100 集積回路装置、
200 データ分配回路、210 第 1 のラッチ回路、220 第 2 のラッチ回路、

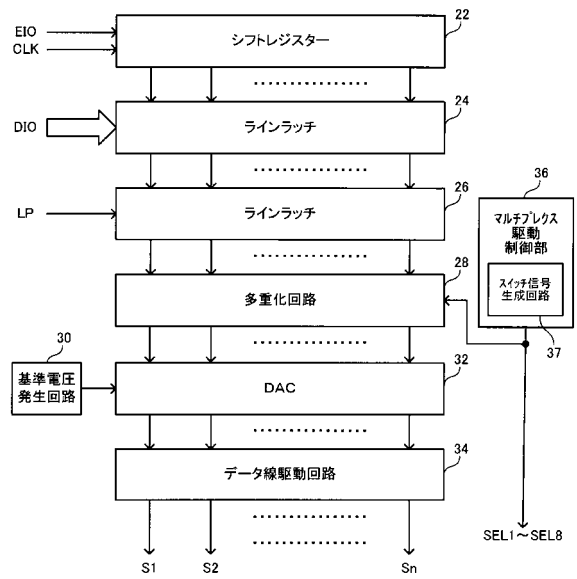
50

2 2 1 第 1 の 奇 数 データ 用 ラッチ 部、 2 2 2 第 1 の 偶 数 データ 用 ラッチ 部、
 2 3 0 a、 2 3 0 b 第 3 の ラッチ 回 路、 2 3 1 第 2 の 奇 数 データ 用 ラッチ 部、
 2 3 2 第 2 の 偶 数 データ 用 ラッチ 部、 2 3 3 共 通 ラッチ 部、 2 4 0 分 散 切 換 回 路、
 2 5 0 a、 2 5 0 b シ フ ト 方 向 切 換 回 路、 3 0 0 データ ド ライ バ ー、
 3 1 0 奇 数 データ 線 用 ラッチ 回 路、 3 2 0 奇 数 データ 線 用 駆 動 回 路、
 3 3 0 偶 数 データ 線 用 ラッチ 回 路、 3 4 0 偶 数 データ 線 用 駆 動 回 路、
 4 0 0 電 気 光 学 パ ネ ル、 7 0 0 電 子 機 器、 7 1 0 表 示 情 報 出 力 源、
 7 2 0 表 示 情 報 処 理 回 路、 7 5 0 ク ロ ッ ク 発 生 回 路、 7 6 0 電 源 回 路、
 P D A T A 画 像 データ、 P o d d 奇 数 データ 線 用 画 像 データ、
 P e v n 偶 数 データ 線 用 画 像 データ、 P 1 ~ P 8、 P k - 7 ~ P k 画 像 データ、
 D M U X 1 ~ D M U X n デ マ ル チ プ レ ク サ ー、
 D 1 ~ D 8、 D k - 7 ~ D k データ 線、 S E L 1 ~ S E L 4 マ ル チ プ レ ク ス 制 御 信 号

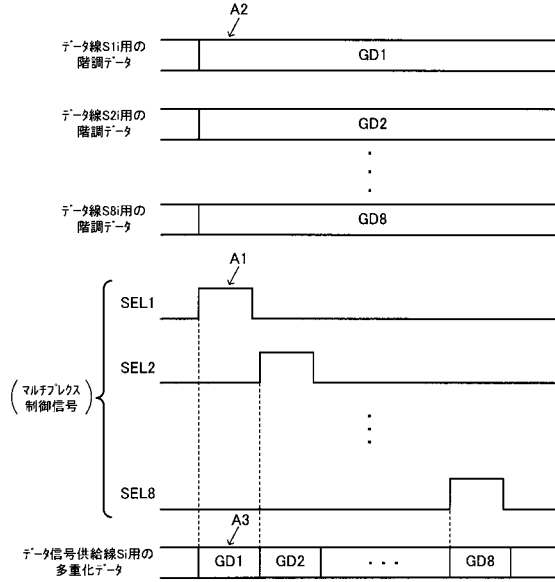
【 図 1 】



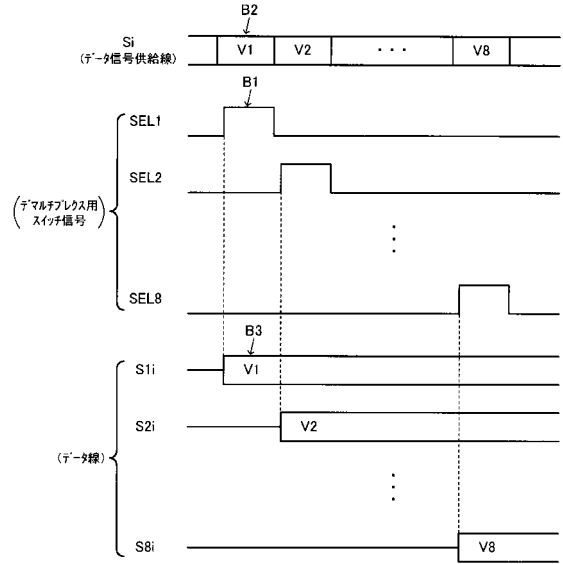
【 図 2 】



【 図 3 】

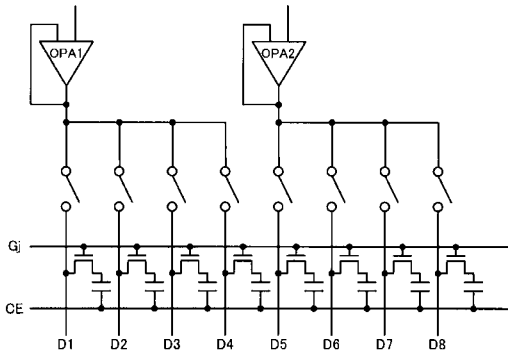


【 図 4 】

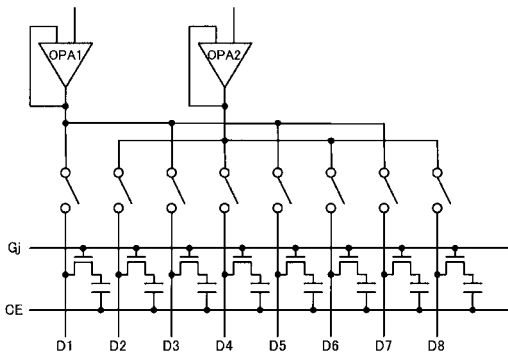


【 図 5 】

(A) 通常のマルチプレクス駆動



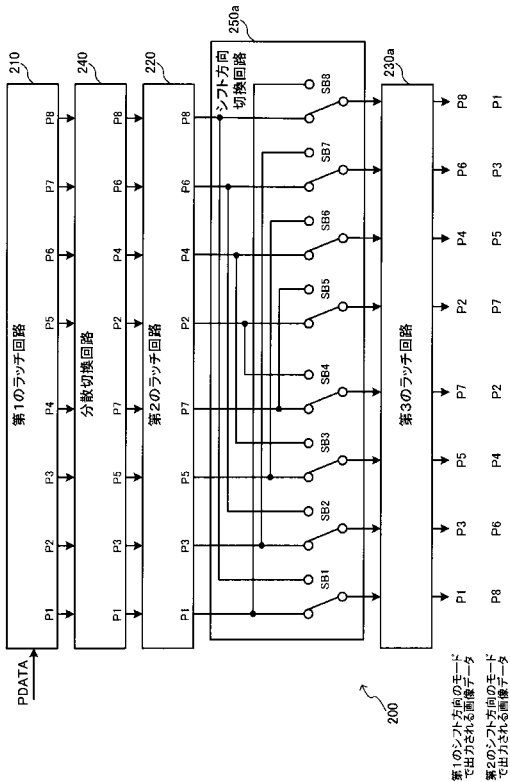
(B) 分散駆動のマルチプレクス駆動



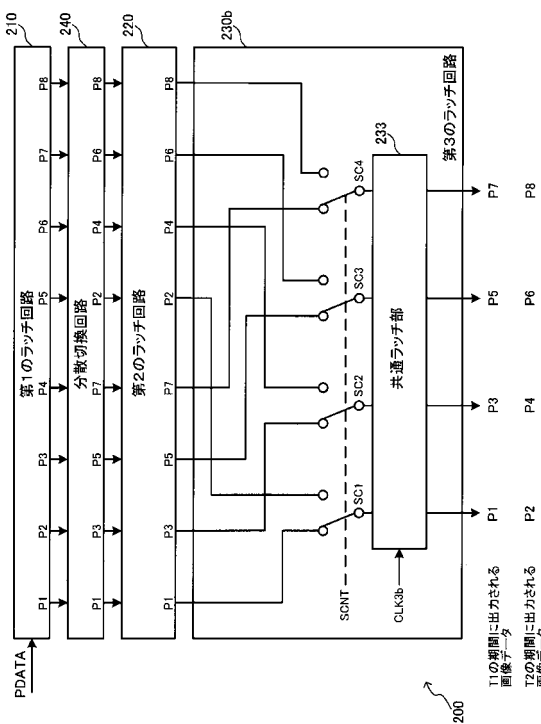
【 図 6 】

データ線	(A) 分散駆動を行わない場合				(B) 分散駆動を行う場合			
	OPA	SEL	出力階調 プゼット	実際の出力 階調	OPA	SEL	出力階調 プゼット	実際の出力 階調
D1	1	1	10	11	1	1	10	11
D2	1	2	10	11	2	1	10	2
D3	1	3	10	11	1	2	10	1
D4	1	4	10	11	2	2	10	2
D5	2	1	10	12	1	3	10	1
D6	2	2	10	12	2	3	10	2
D7	2	3	10	12	1	4	10	1
D8	2	4	10	12	2	4	10	2
D9	3	1	10	10	3	1	10	0
D10	3	2	10	10	1	10	0	10
D11	3	3	10	10	3	2	10	0
D12	3	4	10	10	2	10	0	10
D13	4	1	10	12	3	3	10	0
D14	4	2	10	12	4	3	10	0
D15	4	3	10	12	3	4	10	0
D16	4	4	10	12	4	4	10	0
D17	5	1	10	10	5	1	10	0
D18	5	2	10	10	6	1	10	1
D19	5	3	10	10	5	2	10	0
D20	5	4	10	10	6	2	10	1
D21	6	1	10	11	5	3	10	0
D22	6	2	10	11	6	3	10	1
D23	6	3	10	11	5	4	10	0
D24	6	4	10	11	6	4	10	1
D25	7	1	10	11	7	1	10	1
D26	7	2	10	11	8	1	10	2
D27	7	3	10	11	7	2	10	1
D28	7	4	10	11	8	2	10	2
D29	8	1	10	12	7	3	10	1
D30	8	2	10	12	8	3	10	2
D31	8	3	10	12	7	4	10	1
D32	8	4	10	12	8	4	10	2

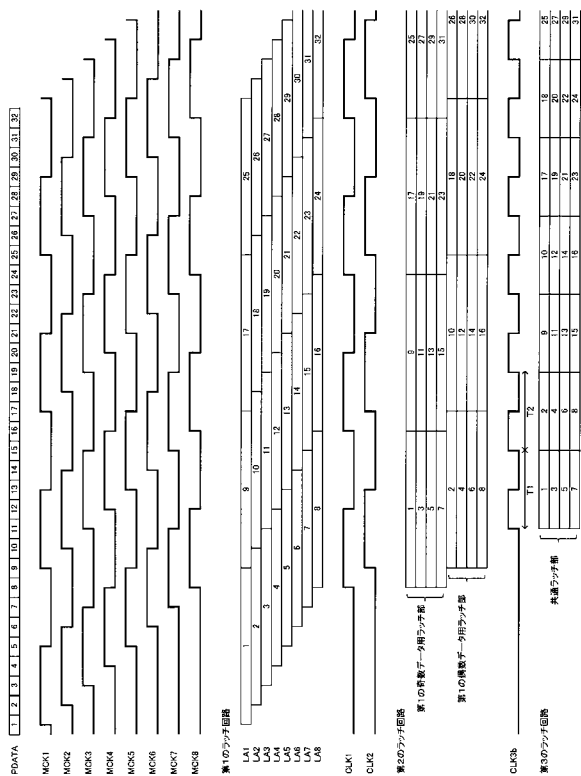
【図 1 1】



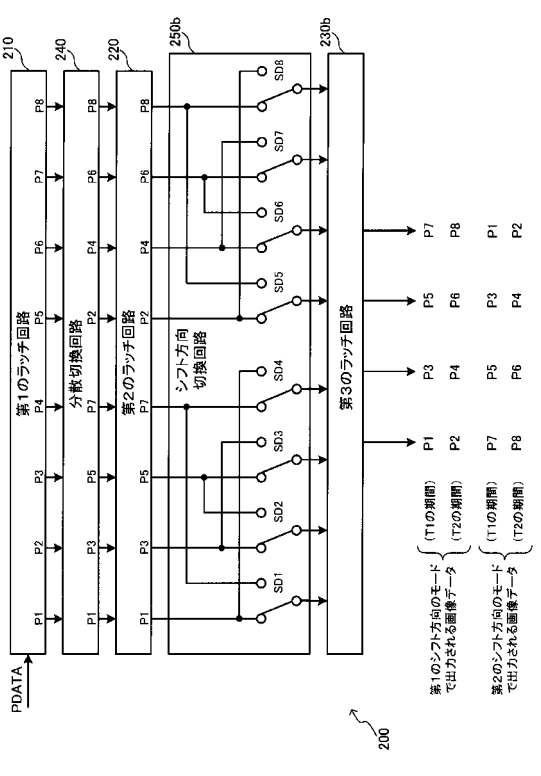
【図 1 2】



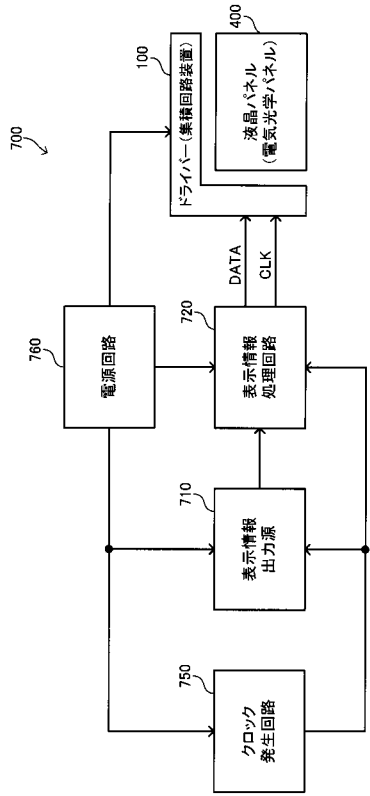
【図 1 3】



【図 1 4】



【図 15】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 3 D
G 0 9 G 3/20 6 2 3 H
G 0 2 F 1/133 5 0 5
G 0 2 F 1/133 5 5 0
G 0 9 G 3/20 6 1 1 H

Fターム(参考) 5C006 AA16 AA22 AC21 AF43 AF83 BB16 BC06 BC23 BF03 BF04
BF24 BF25 BF41 EB05 FA22 FA56
5C080 AA06 AA10 AA13 BB05 CC03 DD05 EE29 EE30 FF11 JJ02
JJ03 JJ04