



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0053563
 (43) 공개일자 2014년05월08일

(51) 국제특허분류(Int. Cl.)
B32B 15/08 (2006.01) *H05K 3/46* (2006.01)
H05K 1/18 (2006.01)
 (21) 출원번호 10-2012-0119643
 (22) 출원일자 2012년10월26일
 심사청구일자 없음

(71) 출원인
삼성전기주식회사
 경기도 수원시 영통구 매영로 150 (매탄동)
 (72) 발명자
김대준
 경기 수원시 영통구 매영로 150, (매탄동, 삼성전기)
김종식
 경기 수원시 영통구 매영로 150, (매탄동, 삼성전기)
 (74) 대리인
특허법인씨엔에스

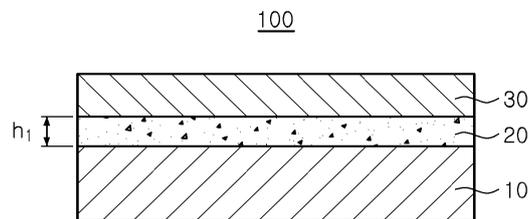
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 **적층 기재, 이를 이용한 기판의 제조 방법, 기판**

(57) 요약

본 발명은 절연 기재, 상기 절연 기재의 상면에 형성되며 상온에서 점착성을 갖는 점착층, 상기 점착층 상면에 형성된 이형 필름을 포함하는 적층 기재에 관한 것이다.

대표도 - 도2



특허청구의 범위

청구항 1

절연 기재;

상기 절연 기재의 상면에 형성되며 상온에서 점착성을 갖는 점착층; 및
상기 점착층 상면에 형성된 이형 필름을 포함하는 적층 기재.

청구항 2

제1 항에 있어서,

상기 절연 기재는 에폭시를 포함하는 적층 기재.

청구항 3

제1 항에 있어서,

상기 점착층은 아크릴계 점착제 및 실리콘계 점착제 중 적어도 하나를 포함하는 적층 기재.

청구항 4

제1 항에 있어서,

상기 점착층의 두께는 10 μ m 이하인 적층 기재.

청구항 5

제1 항에 있어서,

상기 이형 필름은 폴리에틸렌 테레프탈레이트(PolyEthylene Terephthalate)를 포함하는 적층 기재.

청구항 6

제1 항에 있어서,

상기 절연 기재 및 상기 점착층 사이에 형성된 밀착성 강화층을 더 포함하는 적층 기재.

청구항 7

제6 항에 있어서,

상기 밀착성 강화층은 아크릴(Acryl), 실리콘(Silicon) 및 우레탄(Urethane) 중 적어도 하나를 포함하는 적층 기재.

청구항 8

제6 항에 있어서,

상기 밀착성 강화층의 두께는 1 μ m 이하인 적층 기재.

청구항 9

양면에 회로 패턴이 형성되고 상하부가 관통되는 캐비티가 형성된 코어부를 마련하는 단계;

상기 캐비티의 하측을 차폐하도록 상기 코어부의 하면에 절연 기재 및 점착층을 구비한 적층 기재를 라미네이션 하는 단계;

상기 캐비티에 전자 부품을 내장하는 단계; 및

상기 코어부의 상면에 절연재를 라미네이션하는 단계를 포함하는 기관의 제조 방법.

청구항 10

절연 기재 및 점착층을 구비한 적층 기재;

상기 적층 기재의 상면에 형성된 캐비티를 구비한 코어부;

상기 코어부의 캐비티에 형성된 전자 부품; 및

상기 전자 부품 및 코어 기관의 상면에 형성된 절연재를 포함하는 기관.

청구항 11

제10 항에 있어서,

상기 절연 기재는 에폭시를 포함하는 기관.

청구항 12

제10 항에 있어서,

상기 점착층은 아크릴계 점착제 및 실리콘계 점착제 중 적어도 하나를 포함하는 기관.

청구항 13

제10 항에 있어서,

상기 적층 기재는 상기 절연 기재 및 상기 점착층 사이에 형성된 밀착성 강화층을 더 포함하는 기관.

청구항 14

제10 항에 있어서,

상기 밀착성 강화층은 아크릴(Acryl), 실리콘(Silicon) 및 우레탄(Urethane) 중 적어도 하나를 포함하는 기관.

명세서

기술분야

본 발명은 적층 기재, 상기 적층 기재를 이용한 기관의 제조 방법, 상기 적층 기재를 이용한 기관에 관한 것이다.

[0001]

배경 기술

- [0002] 경박 단소화되는 전자 제품의 발전 동향에 따라 하나의 패키지(package) 내에 능동 소자, 수동 소자 등을 임베딩(embedding) 시키는 임베디드 패키지(embedded package) 기판의 사용이 증가하고 있다.
- [0003] 현재의 임베디드 패키지 기판은 다이 플레이스(Die place)가 위치할 부분을 기계적으로 가공하고 칩(chip)을 임베딩(embedding)한 후 빌드업(build up)하여 제작된다. 이 후, 상기 빌드업(build up)된 적층체에 비아홀 등이 형성되고 회로 배선이 연결된다.
- [0004] 종래의 임베디드 패키지 기판에 사용되는 절연 기재는 단일층 구성으로 상온 및 중온에서 점착성이 없다. 따라서 종래의 절연 기재의 사용시에는 칩의 고정이 불가능하다.
- [0005] 따라서, 상기 임베디드 패키지 제조 공정에서, 칩(Chip)을 임시로 고정하기 위하여 점착 테이프가 사용된다.
- [0006] 그러나 상기 점착 테이프는 라미네이션 공정 후에 제거되어야 하는 구성이다. 또, 상기 점착 테이프가 제거되는 과정에서 잔사가 발생할 수 있다.
- [0007] 즉, 상기 점착 테이프에 의하여 칩을 임시로 고정하는 공정, 상기 점착 테이프를 제거하는 공정 등은 공정수, 소모성 재료비, 불량 등을 증가시키는 요인이 된다.
- [0008] 또, 상기 점착 테이프가 제거되는 공정에서 잔사 발생을 억제시키기 위한 구성이 추가되어야 한다.
- [0009] 따라서 점착 테이프를 사용하지 않고 단순한 제조 공정에 의하여 임베디드 패키지 기판을 제조하는 방법이 요구되고 있다.

선행기술문헌

특허문헌

- [0010] (특허문헌 0001) 일본공개특허 제2009-302563호

발명의 내용

해결하려는 과제

- [0011] 따라서, 본 명세서는 테이프 부착 및 박리 공정을 생략할 수 있는 적층 기재를 제공하고자 한다.
- [0012] 또, 본 명세서는 상온에서 점착성을 띠는 적층 기재를 제공하고자 한다.

과제의 해결 수단

- [0013] 본 발명의 일 실시예에 의한 적층 기재는 절연 기재, 상기 절연 기재의 상면에 형성되며 상온에서 점착성을 갖는 점착층, 상기 점착층 상면에 형성된 이형 필름을 포함할 수 있다.
- [0014] 상기 절연 기재는 에폭시를 포함할 수 있다.

- [0015] 상기 점착층은 아크릴계 점착제 및 실리콘계 점착제 중 적어도 하나를 포함할 수 있다.
- [0016] 상기 점착층의 두께는 10 μ m 이하일 수 있다.
- [0017] 상기 이형 필름은 폴리에틸렌 테레프탈레이트(PolyEthylene Terephthalate)를 포함할 수 있다.
- [0018] 상기 절연 기재 및 상기 점착층 사이에 형성된 밀착성 강화층을 더 포함할 수 있다.
- [0019] 상기 밀착성 강화층은 아크릴(Acryl), 실리콘(Silicon) 및 우레탄(Urethane) 중 적어도 하나를 포함할 수 있다.
- [0020] 상기 밀착성 강화층의 두께는 1 μ m 이하일 수 있다.
- [0021] 본 발명의 일 실시예에 의한 기관의 제조 방법은 양면에 회로 패턴이 형성되고 상하부가 관통되는 캐비티가 형성된 코어부를 마련하는 단계, 상기 캐비티의 하측을 차폐하도록 상기 코어부의 하면에 절연 기재 및 점착층을 구비한 적층 기재를 라미네이션하는 단계, 상기 캐비티에 전자 부품을 내장하는 단계, 상기 코어부의 상면에 절연재를 라미네이션하는 단계를 포함할 수 있다.
- [0022] 본 발명의 일 실시예에 의한 기관은 절연 기재 및 점착층을 구비한 적층 기재, 상기 적층 기재의 상면에 형성된 캐비티를 구비한 코어부, 상기 코어부의 캐비티에 형성된 전자 부품, 상기 전자 부품 및 코어 기관의 상면에 형성된 절연재를 포함할 수 있다.
- [0023] 상기 절연 기재는 에폭시를 포함할 수 있다.
- [0024] 상기 점착층은 아크릴계 점착제 및 실리콘계 점착제 중 적어도 하나를 포함할 수 있다.
- [0025] 상기 적층 기재는 상기 절연 기재 및 상기 점착층 사이에 형성된 밀착성 강화층을 더 포함할 수 있다.
- [0026] 상기 밀착성 강화층은 아크릴(Acryl), 실리콘(Silicon) 및 우레탄(Urethane) 중 적어도 하나를 포함할 수 있다.

발명의 효과

- [0027] 본 명세서의 개시에 의해, 테이프 부착 및 박리 공정을 생략할 수 있는 적층 기재를 제공할 수 있다.
- [0028] 또, 본 명세서의 개시에 의해, 상온에서 점착성을 띠는 적층 기재를 제공하여 기관 제조 공정을 단순화시킬 수 있다.

도면의 간단한 설명

- [0029] 도 1은 점착 테이프를 이용한 기관의 제조 방법을 나타내 도면이다.
- 도 2는 본 발명의 일 실시예에 의한 적층 기재의 단면을 나타낸 도면이다.

도 3은 본 발명의 다른 실시예에 의한 적층 기재의 단면을 나타낸 도면이다.

도 4는 본 발명의 일 실시예에 의한 기관의 제조 방법을 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 본 명세서에서 사용되는 기술적 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아님을 유의해야 한다. 또한, 본 명세서에서 사용되는 기술적 용어는 본 명세서에서 특별히 다른 의미로 정의되지 않는 한, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 의미로 해석되어야 하며, 과도하게 포괄적인 의미로 해석되거나, 과도하게 축소된 의미로 해석되지 않아야 한다. 또한, 본 명세서에서 사용되는 기술적인 용어가 본 발명의 사상을 정확하게 표현하지 못하는 잘못된 기술적 용어일 때에는, 당업자가 올바르게 이해할 수 있는 기술적 용어로 대체되어 이해되어야 할 것이다. 또한, 본 발명에서 사용되는 일반적인 용어는 사전에 정의되어 있는 바에 따라, 또는 전후 문맥상에 따라 해석되어야 하며, 과도하게 축소된 의미로 해석되지 않아야 한다.
- [0031] 또한, 본 명세서에서 사용되는 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "구성된다" 또는 "포함한다" 등의 용어는 명세서 상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다.
- [0032] 또한, 본 명세서에서 사용되는 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성 요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소도 제1 구성 요소로 명명될 수 있다.
- [0033] 또한, 본 명세서에서, 일 구성이 다른 구성 상에 있다고 언급되는 경우에 그것은 일 구성이 다른 구성 상에 직접 형성되거나 일 구성과 다른 구성 사이에 제 3의 구성이 개재될 수도 있다는 것을 의미한다.
- [0034] 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성 요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0035] 또한, 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 발명의 사상을 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 발명의 사상이 제한되는 것으로 해석되어서는 아니 됨을 유의해야 한다.
- [0036] 도 1은 점착 테이프를 이용한 기관의 제조 방법을 나타내 도면이다.
- [0037] 기관은 중심층을 형성하는 코어부(300), 기관에 내장되는 칩(307), 기관의 양면을 커버하는 제1 절연체(320) 및 제2 절연체(330)를 포함할 수 있다.
- [0038] 상기 칩(307)은 수동 소자, 능동 소자 등의 일반적인 전자 부품을 의미할 수 있다.
- [0039] 이러한 기관을 제조하기 위해, 아래와 같은 공정을 수행한다.
- [0040] 먼저, 도 1(a)에 도시된 바와 같이, 코어부(300)를 마련할 수 있다.
- [0041] 상기 코어부(300)에는 회로 패턴이(310)이 형성될 수 있다.
- [0042] 또, 상기 코어부(300)에는 코어부의 상부에서 하부로 관통되는 캐비티(305)가 형성될 수 있다. 즉, 코어부(300)에는 칩(307)이 내장될 수 있도록 캐비티(305)가 형성된다.
- [0043] 코어부(300)를 마련한 다음, 도 1(b)에 도시된 바와 같이 코어부(300)의 하면에 점착 테이프(1)를 라미네이션하

여 캐비티(305)의 하측을 차폐할 수 있다.

- [0044] 다음으로, 도 1(c)에 도시된 바와 같이, 상기 점착 테이프(1)에 칩(307)을 점착시켜 캐비티(305)에 칩(307)을 내장시킬 수 있다.
- [0045] 다음으로, 도 1(d)에 도시된 바와 같이, 코어부(300)의 상면에 제1 절연체(320)를 라미네이션할 수 있다. 상기 제1 절연체(320)는 반경화 상태일 수 있다. 반경화 상태의 제1 절연체(320)를 라미네이션하면, 제1 절연체(320)가 캐비티(305)로 유입된다.
- [0046] 다음으로, 도 1(e)에 도시된 바와 같이, 점착 테이프(1)를 제거할 수 있다. 상기 점착 테이프(1)가 제거되는 과정에서 상기 점착 테이프(1)가 부착되었던 상기 코어 기판(300) 및 회로 패턴(310)의 일 면에 잔사가 발생할 수 있다.
- [0047] 특히, 표면에 회로 패턴이 형성되어 있거나, 적층 재료와의 접착력 향상을 위하여 요철부가 존재하는 기판에 대하여 진공/열압 공정을 수행하는 경우, 점착 테이프에 대한 국부적인 심한 눌림과 테이프 기재의 변형이 발생할 수 있다.
- [0048] 이러한 조건에서는 점착 테이프의 제거 시에 과도한 잔사가 발생한다.
- [0049] *점착 테이프의 제거 시에 잔사를 줄이기 위한 방법으로 점착체 자체의 응집력을 증가시키는 방안, 점착력을 약화시키는 방안, 점착제와 기재와의 부착력을 증가시키는 방법 등이 있다.
- [0050] 그러나 이러한 방법만으로는 점착 테이프의 잔사 발생을 줄이는데에 한계가 있다.
- [0051] 한편, 기판 제조 공정시에 요철부에 잔사가 남는 경우, 잔사 제거를 위한 추가 공정이 필요하다. 또한, 기판의 폐기 비율도 증가한다.
- [0052] 다음으로, 도 2(f)에 도시된 바와 같이, 코어기판(300)의 하면에 제2 절연체(330)를 라미네이션할 수 있다. 상기 제2 절연체(330)는 상기 제1 절연체(320)와 같이 반경화 상태일 수 있다.
- [0053] 도 2는 본 발명의 일 실시예에 의한 적층 기재의 단면을 나타낸 도면이다.
- [0054]
- [0055] 도 2를 참조하면, 상기 적층 기재(100)는 절연 기재(10), 상기 절연 기재(10)의 상면에 형성된 점착층(20), 상기 점착층의 상면에 형성된 이형 필름(30)을 포함할 수 있다.
- [0056] 상기 절연 기재(10)는 절연층이 형성된 실리콘 또는 폴리머 복합체 기반 기재일 수 있다. 예컨대, 상기 폴리머 복합체 기반 기재는 인쇄회로기판에 자주 사용되는 폴리이미드 또는 에폭시로 형성될 수 있다.
- [0057] 또, 상기 절연 기재(10)는 에폭시 수지에 글래스 피버(Glass Fiber) 등이 보강된 재료에 의하여 형성될 수 있다. 또, 상기 절연 기재(20)는 에폭시 수지에 실리카 등의 무기 필러(Filler)를 블렌딩한 재료에 의하여 형성될 수 있다. 이 때, 상기 절연 기재(10)는 열경화 과정을 거치면서 절연재로서의 기능이 발현될 수 있다.
- [0058]
- [0059] 상기 점착층(20)은 상온에서 점착성을 갖는 재료에 의하여 형성될 수 있다.
- [0060] 예컨대, 상기 점착층(20)은 점착력을 갖는 점착 수지들, 예를 들면 아크릴 수지, 실리콘 수지, 에폭시 수지 등

에 의하여 형성될 수 있다.

- [0061] 또, 상기 점착층(20)은 아크릴(Acryl)계 점착제, 실리콘(Silicone)계 점착제, 우레탄(Urethane)계 점착제 등을 포함할 수 있다.
- [0062] 이 때, 상기 아크릴계 점착제는 아크릴계 모노머(아크릴산 알킬 에스테르, 메타크릴산 메틸 등), 관능기 함유 모노머, 기타 첨가제 등이 중합되어 제조될 수 있다.
- [0063] 또, 상기 실리콘계 점착제는 M단위(Monofunctional)와 D단위(Difunctional)의 실리콘 검, M단위(Monofunctional)와 Q단위(Tetrafunctional)의 실리콘 레진, 톨루엔과 크실렌 등의 유기 용제 등으로 구성된 고분자 물질을 이용한다. 상기 고분자 물질은 과산화물이나 백금 촉매에 의하여 가교 반응되어 응집력이 높아지고 점착제로 사용가능하다.
- [0064] 한편, 본 발명의 실시예는 이에 한정되지 않고, 상온에서 점착성을 가질 수 있는 점착 물질이라면 본 발명의 점착층(20)에 적용되어 사용될 수 있다.
- [0065] 이와 같이, 상기 점착층(20)은 상온에서 점착성을 갖기 위한 구성을 구비하여 상온에서도 점착성을 띌 수 있다.
- [0066] 한편, 상기 점착층의 두께(h1)는 10 μ m 이하인 것이 바람직하다.
- [0067] 왜냐하면, 상기 점착층의 두께(h1)가 10 μ m를 초과하는 경우, 절연재의 기계적, 전기적 특성을 저하시킬 수 있기 때문이다.
- [0068] 더 바람직하게는, 상기 점착층의 두께(h1)는 2 μ m 이하일 수 있다.
- [0069] 왜냐하면, 상기 점착층의 두께(h1)는 점착성을 유지하면서 최대한 박막으로 형성되는 것이 절연재의 기계적, 전기적 특성면에서 바람직하기 때문이다.
- [0070] 상기 이형 필름(30)은 상기 점착층(20)의 점착력을 보존하기 위하여 사용된다. 예컨대, 상기 점착층(20)의 보관 시에는 상기 이형 필름(30)이 부착될 수 있다. 그리고 상기 적층 기재(100)를 사용해야 할 경우, 상기 이형 필름(30)이 제거될 수 있다.
- [0071] 상기 이형 필름은 폴리에틸렌 테레프탈레이트(PolyEthylene Terephthalate)를 포함할 수 있다.
- [0072]
- [0073] 상기 적층 기재(100)의 제조 방법은 이형 필름(30)의 일 면상에 점착층(20)을 코팅하여 필름화하는 단계, 상기 필름화된 점착층(20)에 구조층(10)을 라미네이션하는 단계를 포함할 수 있다.
- [0074] 또는, 상기 적층 기재(100)의 제조 방법은 이형 필름(30)의 일 면상에 점착층(20)을 코팅하여 필름화하는 단계, 상기 필름화된 점착층을 구조층(10)의 일 면에 코팅하는 단계를 포함할 수 있다.
- [0075] 도 3은 본 발명의 다른 실시예에 의한 적층 기재의 단면을 나타낸 도면이다.
- [0076]
- [0077] 도 3을 참조하면, 상기 적층 기재(100)는 절연 기재(10), 상기 절연 기재(10)의 상면에 형성된 점착층(20), 상기 점착층(20)의 상면에 형성된 밀착성 강화층(40), 상기 밀착성 강화층(40)의 상면에 형성된 이형 필름(30)을 포함할 수 있다.
- [0078] 여기서, 상기 절연 기재(10), 상기 점착층(20), 상기 이형 필름(30)은 앞에서 전술한 것과 동일한 구성이므로 구체적인 설명은 생략하기로 한다.

- [0079] 상기 밀착성 강화층(40)은 상기 절연 기재(10)와 상기 점착층(20) 간의 접합성을 향상시킬 수 있다.
- [0080] 상기 밀착성 강화층(40)은 아크릴(Acryl), 실리콘(Silicone), 우레탄(Urethane) 등을 포함할 수 있다.
- [0081] 또, 상기 밀착성 강화층(40)을 구성하는 재료는 상기 절연 기재(10) 및 점착층(20)의 구성 재료에 따라 적절하게 선택되어질 수 있다.
- [0082] 상기 점착층(20)이 상기 절연 기재(10)에서 박리되는 경우, 기관 제조 수율이 악화될 수 있다. 따라서 상기 밀착성 강화층(40)은 기관 제조 수율 향상에 기여할 수 있다.
- [0083] 한편, 상기 밀착성 강화층의 두께(h2)는 1 μ m 이하인 것이 바람직하다.
- [0084] 왜냐하면, 상기 밀착성 강화층의 두께(h2)가 1 μ m를 초과하는 경우에는 밀착성 증가의 효과보다는 밀착성 강화층 자체의 파괴로 인하여 성능 저하가 발생될 수 있기 때문이다.
- [0085] 도 4는 본 발명의 일 실시예에 의한 기관의 제조 방법을 나타낸 도면이다.
- [0086]
- [0087] 먼저, 도 4(a)에 도시된 바와 같이, 코어부(300)를 마련할 수 있다. 상기 코어부(300)에는 회로 패턴이(310)이 형성될 수 있다.
- [0088] 또, 상기 코어부(300)에는 코어부의 상부에서 하부로 관통되는 캐비티(305)가 형성될 수 있다. 즉, 코어부(300)에는 칩(307, 전자 부품)이 내장될 수 있도록 캐비티(305)가 형성된다. 캐비티(305) 내부에는 추후 공정에 의해 칩(307)이 내장되는데, 칩(307)을 내장시키도록 충분한 공간을 형성하기 위해 칩(307)의 단면적보다 캐비티(305)의 단면적이 넓게 형성될 수 있다.
- [0089] 코어부(300)를 마련한 다음, 도 4(b)에 도시된 바와 같이 코어부(300)의 하면에 절연 기재 및 점착층을 구비한 적층 기재(100)를 라미네이션하여 캐비티(305)의 하측을 차폐할 수 있다.
- [0090] 다음으로, 도 4(c)에 도시된 바와 같이, 상기 적층 기재(100)에 칩(307)을 점착시켜 캐비티(305)에 칩(307)을 내장시킬 수 있다.
- [0091] 따라서, 본 발명의 일 실시예에 의할 때, 칩(307)을 고정시키기 위한 별도의 점착 테이프가 사용될 필요가 없다.
- [0092] 이 때, 상기 적층 기재(100)는 상기 점착층(20)에 의하여 상온에서 점착성을 띌 수 있다.
- [0093] 따라서 상기 적층 기재(100)에 칩(307)을 고정시키려는 공정에서 고온, 고압을 가하는 공정이 생략될 수 있다.
- [0094] 다음으로, 도 4(d)에 도시된 바와 같이, 코어부(300)의 상면에 절연재(500)를 라미네이션할 수 있다. 상기 절연재(500)는 반경화 상태일 수 있다. 반경화 상태의 절연재(500)를 라미네이션하면, 절연재(500)가 캐비티(305)로 유입된다.
- [0095] 다음으로, 도 4(d)에 도시된 상기 적층체에 고온, 고압을 가하여 절연재를 반경화 상태의 재료를 경화시키고 기관을 완성할 수 있다.
- [0096] 기관의 제조에 있어서, 상기와 같은 적층 기재가 사용되는 경우, 테이프 부착 및 박리 공정이 생략될 수 있다. 따라서 본 발명의 일 실시예에 의하면 테이프 박리 시의 잔사 발생 문제가 발생하지 않으며, 미세거 잔사로 인한 제품 폐기 비용이 절감될 수 있다.

[0097] 기관의 제조에 있어서, 상기와 같은 적층 기재가 사용되는 경우, 상온에서 전자 부품의 부착이 가능하므로 전자 부품의 부착을 위한 별도의 공정이 생략될 수 있다.

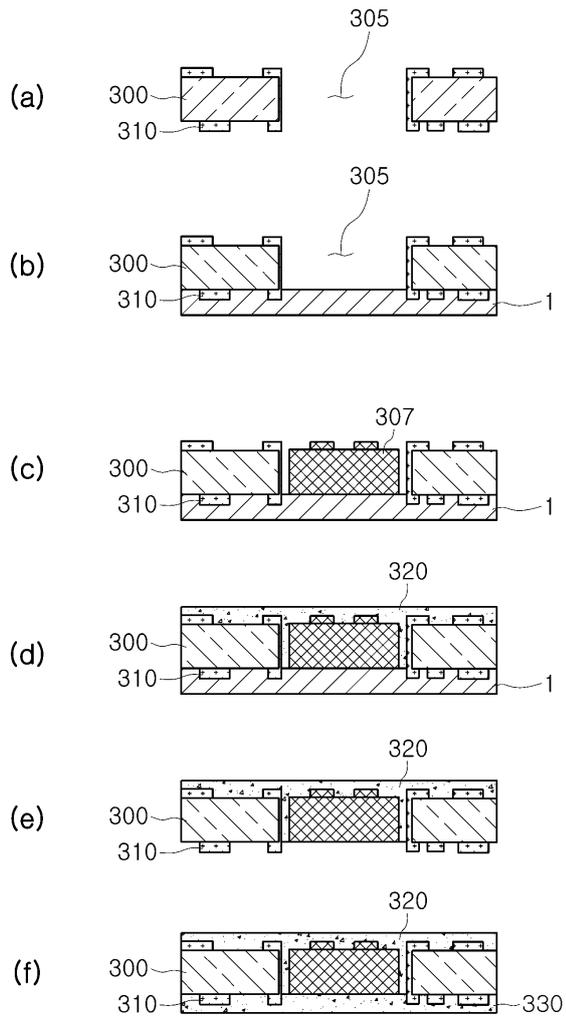
[0098] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속한다.

부호의 설명

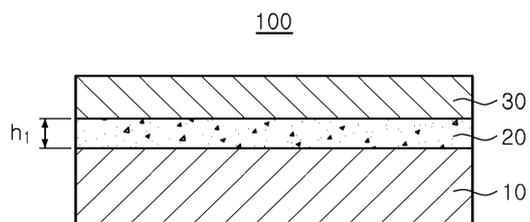
- [0099] 10 : 절연 기재
20 : 점착층
30 : 이형 필름
40 : 밀착성 강화층
100 : 적층 기재
300 : 코어부
500 : 절연재

도면

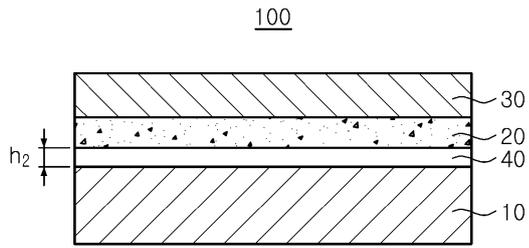
도면1



도면2



도면3



도면4

