

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5211007号
(P5211007)

(45) 発行日 平成25年6月12日(2013.6.12)

(24) 登録日 平成25年3月1日(2013.3.1)

(51) Int.Cl.		F I			
HO 1 L	31/10	(2006.01)	HO 1 L	31/10	E
GO 1 C	3/06	(2006.01)	GO 1 C	3/06	1 2 O Q
HO 1 L	27/146	(2006.01)	HO 1 L	27/14	A

請求項の数 26 (全 57 頁)

(21) 出願番号	特願2009-233670 (P2009-233670)	(73) 特許権者	000005326
(22) 出願日	平成21年10月7日(2009.10.7)		本田技研工業株式会社
(65) 公開番号	特開2011-82357 (P2011-82357A)		東京都港区南青山二丁目1番1号
(43) 公開日	平成23年4月21日(2011.4.21)	(74) 代理人	100077665
審査請求日	平成23年11月24日(2011.11.24)		弁理士 千葉 剛宏
		(74) 代理人	100116676
			弁理士 宮寺 利幸
		(74) 代理人	100149261
			弁理士 大内 秀治
		(72) 発明者	神山 智幸
			埼玉県和光市中央1丁目4番1号 株式会
			社本田技術研究所内
		(72) 発明者	是角 圭祐
			埼玉県和光市中央1丁目4番1号 株式会
			社本田技術研究所内

最終頁に続く

(54) 【発明の名称】 光電変換素子、受光装置、受光システム及び測距装置

(57) 【特許請求の範囲】

【請求項1】

光を検知して光電子に変換する光電変換素子において、
半導体基体上に絶縁体を介して形成された第1電極を有する1つの第1MOSダイオードと、

前記半導体基体上に絶縁体を介して形成された第2電極を有する複数の第2MOSダイオードとを有し、

前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、

前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置されていることを特徴とする光電変換素子。

【請求項2】

請求項1記載の光電変換素子において、

前記第1MOSダイオードの前記第1電極下の電位と、前記第2MOSダイオードの前記第2電極下の電位をそれぞれ独立に制御して、少なくとも前記第2MOSダイオードでの光電変換により発生した光電子を、前記第1MOSダイオードへ移動させることを特徴とする光電変換素子。

【請求項3】

請求項1又は2記載の光電変換素子において、

10

20

前記第1MOSダイオードのうち、前記第1電極における前記1つの電極部位の基部に対応した部分が、電荷集積部として構成されていることを特徴とする光電変換素子。

【請求項4】

請求項1～3のいずれか1項に記載の光電変換素子において、

前記第1MOSダイオードにおける前記第1電極の前記枝分かれ部位と、前記第2MOSダイオードの前記第2電極は、それぞれ矩形形状を有することを特徴とする光電変換素子。

【請求項5】

請求項1～3のいずれか1項に記載の光電変換素子において、

前記第1MOSダイオードにおける前記第1電極の各前記枝分かれ部位は、上面から見たとき、幅が前記1つの電極部位に向かって徐々に大きくなる形状を有し、

前記第2MOSダイオードにおける各前記第2電極は、上面から見たとき、幅が前記第1電極の前記1つの電極部位に向かって徐々に小さくなる形状を有することを特徴とする光電変換素子。

【請求項6】

請求項1～5のいずれか1項に記載の光電変換素子において、

前記第1MOSダイオードにおける前記第1電極の各前記枝分かれ部位の給電端子、並びに前記第2MOSダイオードにおける各前記第2電極の給電端子は、上面から見たとき、前記電荷集積部から最も離れた位置に形成されていることを特徴とする光電変換素子。

【請求項7】

入射光の輝度情報を得ることを特徴とする受光装置であって、

前記入射光を検知して光電子に変換する光電変換素子と、

前記光電変換素子により発生した前記光電子を集めるための電荷集積部と、

前記光電子を一定期間蓄積するキャパシタと、

前記光電子を排出する電荷排出部と、

前記電荷集積部と前記キャパシタとの間に配置され、前記電荷集積部に集められた前記光電子を、前記キャパシタへ移動させるMOS型の第1スイッチング素子と、

前記電荷集積部と前記電荷排出部との間に配置され、前記電荷集積部から前記電荷排出部への前記光電子の排出を制御するMOS型の第2スイッチング素子とを備え、

前記光電変換素子は、

第1電極を有する1つの第1MOSダイオードと、

第2電極を有する複数の第2MOSダイオードとを有し、

前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、

前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、

前記光電変換素子からの前記光電子を、選択的に前記第1スイッチング素子及び前記第2スイッチング素子を開閉制御して前記キャパシタへ転送させて、前記キャパシタに転送された前記光電子の量(電荷量)に基づいて入射光の輝度情報を得ることを特徴とする受光装置。

【請求項8】

請求項7記載の受光装置において、

前記電荷集積部は、前記光電変換素子に接続され、

前記電荷排出部は、前記電荷集積部を間に挟んで、前記キャパシタと対向配置されていることを特徴とする受光装置。

【請求項9】

請求項7又は8記載の受光装置において、

前記キャパシタは、MIMキャパシタ、MOSキャパシタ、埋込型フォトダイオード構造又はpn接合の寄生容量にて構成されていることを特徴とする受光装置。

10

20

30

40

50

【請求項 10】

請求項 7 ~ 9 のいずれか 1 項に記載の受光装置において、
少なくとも前記電荷集積部、前記第 1 スイッチング素子、前記第 2 スイッチング素子及び前記キャパシタは、遮光された領域に形成されていることを特徴とする受光装置。

【請求項 11】

入射光の輝度情報を得ることを特徴とする受光装置であって、
前記入射光を検知して光電子に変換する光電変換素子と、
前記光電変換素子により発生した前記光電子を集めるための電荷集積部と、
前記光電子を一定期間蓄積する第 1 キャパシタ及び第 2 キャパシタと、
前記光電子を排出する電荷排出部と、
前記電荷集積部と前記第 1 キャパシタとの間に配置され、前記電荷集積部に集められた光電子を、前記第 1 キャパシタへ選択的に振り分ける MOS 型の第 1 スイッチング素子と

10

、
前記電荷集積部と前記第 2 キャパシタとの間に配置され、前記電荷集積部に集められた光電子を、前記第 2 キャパシタへ選択的に振り分ける MOS 型の第 2 スイッチング素子と

、
前記電荷集積部から前記電荷排出部へ前記光電子の排出を制御する MOS 型の第 3 スイッチング素子とを備え、

前記光電変換素子は、

第 1 電極を有する 1 つの第 1 MOS ダイオードと、

20

第 2 電極を有する複数の第 2 MOS ダイオードとを有し、

前記第 1 MOS ダイオードの前記第 1 電極は、上面から見たとき、1 つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、

前記第 2 MOS ダイオードの各前記第 2 電極は、上面から見たとき、前記第 1 電極とは分離され、且つ、前記第 1 電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、

前記光電変換素子からの前記光電子を、選択的に前記第 1 スイッチング素子 ~ 前記第 3 スイッチング素子をオン / オフ制御して前記第 1 キャパシタ及び前記第 2 キャパシタへ転送させて、前記第 1 キャパシタ及び前記第 2 キャパシタに転送された前記光電子の量 (電荷量) に基づいて入射光の輝度情報を得ることを特徴とする受光装置。

30

【請求項 12】

請求項 11 記載の受光装置において、
前記電荷集積部は、前記光電変換素子に接続され、
前記電荷排出部は、前記電荷集積部を間に挟んで、前記光電変換素子と対向配置され、
前記第 1 キャパシタ及び前記第 2 キャパシタは、前記電荷集積部を間に挟んで、互いに対向配置されていることを特徴とする受光装置。

【請求項 13】

請求項 11 又は 12 記載の受光装置において、
前記第 1 キャパシタ及び前記第 2 キャパシタは、MIM キャパシタ、MOS キャパシタ、埋込型フォトダイオード構造又は p n 接合の寄生容量にて構成されていることを特徴とする受光装置。

40

【請求項 14】

請求項 11 ~ 13 のいずれか 1 項に記載の受光装置において、
少なくとも前記電荷集積部、前記第 1 スイッチング素子 ~ 前記第 3 スイッチング素子、前記第 1 キャパシタ及び前記第 2 キャパシタは、遮光された領域に形成されていることを特徴とする受光装置。

【請求項 15】

対象物に対してパルス光を放射する発光装置と、
前記パルス光の反射光を受光し、受光量に応じた出力を行う受光装置と、
前記発光装置及び前記受光装置を制御する制御装置とを有する受光システムであって、

50

前記受光装置は、
 前記反射光を検知して光電子に変換する光電変換素子と、
 前記光電変換素子により発生した光電子を集めるための電荷集積部と、
 前記光電子を一定期間蓄積する一対のキャパシタと、
 前記光電子を排出する電荷排出部と、
 前記電荷集積部と前記一対のキャパシタとの間に配置され、前記電荷集積部に集められた光電子を、前記発光装置の駆動に同期して、前記一対のキャパシタへ選択的に振り分けるMOS型の一対のスイッチング素子と、
 前記発光装置の駆動に同期して、前記電荷集積部から前記電荷排出部へ前記光電子の排出を制御するMOS型の第3スイッチング素子を備え、
 前記光電変換素子は、
 第1電極を有する1つの第1MOSダイオードと、
 第2電極を有する複数の第2MOSダイオードとを有し、
 前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、
 前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、

10

前記制御装置は、
 前記発光装置から前記パルス光が放射されていない期間のうちの第1期間に、前記一対のスイッチング素子のうち、第1スイッチング素子をオンにして、前記光電変換素子からの前記光電子を、前記一対のキャパシタのうち、第1キャパシタに転送し、
 前記発光装置から前記パルス光が出射されている期間のうちの第2期間に、前記一対のスイッチング素子のうち、第2スイッチング素子をオンにして、前記光電変換素子からの前記光電子を、前記一対のキャパシタのうち、第2キャパシタに転送し、
 前記第1期間及び前記第2期間以外の期間に、前記第3スイッチング素子をオンにして、前記光電変換素子からの前記光電子を、前記電荷排出部に排出するように制御し、
 前記第1キャパシタに転送された光電子の量(電荷量)と前記第2キャパシタに転送された光電子の量(電荷量)に基づいて、前記反射光の輝度情報を得ることを特徴とする受光システム。

20

30

【請求項16】

請求項15記載の受光システムにおいて、
 前記第1キャパシタ及び前記第2キャパシタの電位を初期電位にするための電源とMOS構造の第1リセットスイッチ及び第2リセットスイッチとを有することを特徴とする受光システム。

【請求項17】

請求項15又は16記載の受光システムにおいて、
 前記第1キャパシタ及び前記第2キャパシタに蓄積された光電子の量に基づく電位に応じたレベルの電気信号にそれぞれ変換する第1アンプ及び第2アンプを有することを特徴とする受光システム。

40

【請求項18】

請求項15～17のいずれか1項に記載の受光システムにおいて、
 前記第1スイッチング素子及び前記第2スイッチング素子によって転送された前記光電子を一時的に保持するMOSキャパシタ又は埋込型フォトダイオード構造の寄生容量にて構成された第1電荷保持部及び第2電荷保持部と、
 前記第1電荷保持部及び前記第2電荷保持部にそれぞれ一時的に保持された前記光電子を前記第1キャパシタ及び前記第2キャパシタに転送するMOS型のスイッチング素子にて構成された第1電荷転送部及び第2電荷転送部とを有することを特徴とする受光システム。

【請求項19】

50

対象物に対してパルス光を放射する発光装置と、
 前記パルス光の反射光を受光し、受光量に応じた出力を行う受光装置と、
 前記発光装置及び前記受光装置を制御する制御装置とを有する受光システムであって、
 前記受光装置は、
 前記反射光を検知して光電子に変換する光電変換素子と、
 前記光電変換素子により発生した光電子を集めるための電荷集積部と、
 前記光電子を一定期間蓄積する第1キャパシタ～第4キャパシタと、
 前記光電子を排出する電荷排出部と、
 前記電荷集積部と前記第1キャパシタ～前記第4キャパシタとの間に配置され、前記パ
 ルス光の放射に同期して、前記光電子を前記第1キャパシタ～前記第4キャパシタに対し 10
 て振り分けるMOS型の第1スイッチング素子～第4スイッチング素子と、
 前記電荷集積部と前記電荷排出部との間に配置され、前記電荷集積部から前記電荷排出
 部への前記光電子の供給を制御するMOS型の第5スイッチング素子とを備え、
 前記光電変換素子は、
 第1電極を有する1つの第1MOSダイオードと、
 第2電極を有する複数の第2MOSダイオードとを有し、
 前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から
 複数の枝分かれ部位に分岐配列されたくし歯形状を有し、
 前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは 20
 分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に
 配置され、
 前記制御装置は、
 前記発光装置による前記パルス光の放射及び前記第1スイッチング素子～前記第4スイ
 ッチング素子のオン/オフを制御し、
 前記第1スイッチング素子～前記第4スイッチング素子が全てオフのとき、前記第5ス
 イッチング素子をオンにして、前記光電子を外部に排出させ、
 前記第1スイッチング素子～前記第4スイッチング素子に転送された前記光電子の量（
 電荷量）に基づいて、前記反射光の輝度情報を得ることを特徴とする受光システム。
 【請求項20】
 請求項19記載の受光システムにおいて、 30
 前記第1キャパシタ～前記第4キャパシタの電位を初期電位にするための電源とMOS
 構造の第1リセットスイッチ～第4リセットスイッチとを有することを特徴とする受光シ
 ステム。
 【請求項21】
 請求項19又は20記載の受光システムにおいて、
 前記第1キャパシタ～前記第4キャパシタに蓄積された光電子の量に基づく電位に応じ
 たレベルの電気信号にそれぞれ変換する第1アンプ～第4アンプを有することを特徴とす
 る受光システム。
 【請求項22】
 請求項19～21のいずれか1項に記載の受光システムにおいて、 40
 前記第1スイッチング素子～前記第4スイッチング素子によって転送された前記光電子
 を一時的に保持するMOSキャパシタ又は埋込型フォトダイオード構造の寄生容量にて構
 成された第1電荷保持部～第4電荷保持部と、
 前記第1電荷保持部～前記第4電荷保持部にそれぞれ一時的に保持された前記光電子を
 前記第1キャパシタ～前記第4キャパシタに転送するMOS型のスイッチング素子にて構
 成された第1電荷転送部～第4電荷転送部とを有することを特徴とする受光システム。
 【請求項23】
 請求項15～22のいずれか1項に記載の受光システムにおいて、
 前記受光装置の構成要素が、複数の画素が設けられたラインセンサアレイ又は二次元イ
 メージセンサアレイの1画素分の構成要素を構成していることを特徴とする受光システム 50

【請求項 2 4】

対象物に対してパルス光を放射する発光装置と、
 前記パルス光の反射光を受光し、受光量に応じた出力を行う受光装置と、
 前記発光装置及び前記受光装置を制御する制御装置と、
 前記受光装置の出力を用いてタイム・オブ・フライト法により前記対象物までの距離を演算する演算装置と、を有する測距装置であって、
 前記受光装置は、
 前記反射光を検知して光電子に変換する光電変換素子と、
 前記光電変換素子により発生した前記光電子を集めるための電荷集積部と、
 前記光電子を一定期間蓄積する第 1 キャパシタ～第 4 キャパシタと、
 前記光電子を排出する電荷排出部と、
 前記電荷集積部と前記第 1 キャパシタ～前記第 4 キャパシタとの間に配置され、前記パルス光の放射に同期して、前記光電子を前記第 1 キャパシタ～前記第 4 キャパシタに対して振り分ける MOS 型の第 1 スイッチング素子～第 4 スイッチング素子と、
 前記電荷集積部と前記電荷排出部との間に配置され、前記電荷集積部から前記電荷排出部への前記光電子の供給を制御する MOS 型の第 5 スイッチング素子と、を備え、
 前記光電変換素子は、
 第 1 電極を有する 1 つの第 1 MOS ダイオードと、
 第 2 電極を有する複数の第 2 MOS ダイオードとを有し、
 前記第 1 MOS ダイオードの前記第 1 電極は、上面から見たとき、1 つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、
 前記第 2 MOS ダイオードの各前記第 2 電極は、上面から見たとき、前記第 1 電極とは分離され、且つ、前記第 1 電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、
 前記パルス光の放射開始時点を時点 T_{eu} 、
 前記パルス光の放射終了時点を時点 T_{ed} 、
 前記光電変換素子に対する前記反射光の入射終了時点を時点 T_{rd} 、
 前記第 1 スイッチング素子～前記第 4 スイッチング素子をオンする時点を時点 T_{g1u} 、
 T_{g2u} 、 T_{g3u} 、 T_{g4u} 、
 前記第 1 スイッチング素子～前記第 4 スイッチング素子をオフする時点を時点 T_{g1d} 、
 T_{g2d} 、 T_{g3d} 、 T_{g4d} 、
 前記時点 T_{g1u} から前記時点 T_{g1d} までの期間を期間 P_1 、
 前記時点 T_{g2u} から前記時点 T_{g2d} までの期間を期間 P_2 、
 前記時点 T_{g3u} から前記時点 T_{g3d} までの期間を期間 P_3 、
 前記時点 T_{g4u} から前記時点 T_{g4d} までの期間を期間 P_4 、
 前記時点 T_{g4u} から前記時点 T_{rd} までの期間を期間 P_{sr} 、
 前記期間 P_1 の間に前記第 1 キャパシタに蓄積される前記光電子の量を電荷量 Q_1 、
 前記期間 P_2 の間に前記第 2 キャパシタに蓄積される前記光電子の量を電荷量 Q_2 、
 前記期間 P_3 の間に前記第 3 キャパシタに蓄積される前記光電子の量を電荷量 Q_3 、
 前記期間 P_4 の間に前記第 4 キャパシタに蓄積される前記光電子の量を電荷量 Q_4 、
 前記パルス光が放射されてから前記対象物で反射して前記反射光として戻ってくるまでの期間を往復期間 P 、前記発光装置及び前記受光装置と前記対象物との距離を距離 D としたとき、
 前記制御装置は、
 (1) $P_1 = P_3$ 、
 (2) $P_2 = P_4$ 、及び
 (3) $T_{g1u} < T_{g1d}$ $T_{g2u} < T_{g2d}$ $T_{eu} < T_{g3u} < T_{g3d}$ T_{g4u} $T_{ed} < T_{g4d}$ 、又は、 $T_{eu} < T_{g3u} < T_{g3d}$ T_{g4u} $T_{ed} < T_{g4d} < T_{g1u} < T_{g1d}$ $T_{g2u} < T_{g2d}$

10

20

30

40

50

となるように、前記発光装置による前記パルス光の放射及び前記第 1 スwitching 素子～前記第 4 スwitching 素子のオン/オフを制御し、

前記第 1 スwitching 素子～前記第 4 スwitching 素子が全てオフとなっているとき、前記第 5 スwitching 素子をオンにして前記光電子を外部に排出させ、

前記演算装置は、

前記第 3 キャパシタに蓄積され、環境光と前記反射光に対応する前記電荷量 Q_3 と、前記第 1 キャパシタに蓄積され、前記環境光に対応する前記電荷量 Q_1 との差に基づいて、前記期間 P_3 における前記反射光の光量情報を取得し、

前記第 4 キャパシタに蓄積され、前記環境光と前記反射光に対応する前記電荷量 Q_4 と、前記第 2 キャパシタに蓄積され、前記環境光に対応する前記電荷量 Q_2 との差に基づいて、前記期間 P_{sr} における前記反射光の光量情報を取得し、

前記期間 P_3 における前記反射光の光量情報及び前記期間 P_{sr} における前記反射光の光量情報の比と、前記期間 P_3 及び前記期間 P_{sr} の比とに基づいて前記往復期間 P を演算し、

前記往復期間 P に基づいて前記距離 D を測定することを特徴とする測距装置。

【請求項 25】

請求項 24 記載の測距装置において、

前記時点 T_{ed} と前記時点 T_{g4u} が等しいとき、下記の式 (1) に基づいて、前記往復期間 P を演算し、

$$P = \{ (Q_4 - Q_2) / (Q_3 - Q_1) \} \times P_3 \quad \dots (1)$$

前記時点 T_{ed} が前記時点 T_{g4u} よりも後であるとき、下記の式 (2) に基づいて、前記往復期間 P を演算することを特徴とする測距装置。

$$P = [(Q_4 - Q_2) / (Q_3 - Q_1)] \times P_3 - (T_{ed} - T_{g4u}) \quad \dots (2)$$

【請求項 26】

請求項 24 又は 25 記載の測距装置において、

前記制御装置は、測定周期毎に前記発光装置に前記パルス光を複数回放射させ、

前記演算装置は、前記第 1 キャパシタ～前記第 4 キャパシタのそれぞれに前記光電子を複数回蓄積した後の前記電荷量 Q_1 ～前記電荷量 Q_4 を用いて前記往復期間 P を演算することを特徴とする測距装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光量に応じた量の電荷に変換する光電変換素子と、該光電変換素子に入射される光のうち、ある一定期間の輝度情報を得るようにした受光装置と、該光電変換素子を用いて環境光による影響を抑制した受光システムと、該受光システムを用いてタイム・オブ・フライト (TOF) 法の原理を応用した測距装置に関する。

【背景技術】

【0002】

従来、環境光による影響を取り除いて、高い SN 比での信号検出が可能なイメージセンサが提案されている (非特許文献 1 参照)。このイメージセンサは、電荷振り分け転送方式によって変調光成分を検出するものであるが、画素回路は、通常の PG (フォトゲート) 方式イメージセンサを 2 つ、受光部である PG を共通にして組み合わせたような構造となっている。1 つの受光部を挟んで、2 つの転送ゲートがあり、各転送ゲートの外側にそれぞれ信号電荷蓄積部が設けられた構成を有する。また、この非特許文献 2 では、感度向上のために、ポリシリコンによって形成された PG の割合を低減した構造が提案されている。すなわち、PG の形状をくし歯状にした例が開示されている。

【0003】

また、イメージセンサの応用例として、対象物への距離を非接触に測定する測距システムとしてタイム・オブ・フライト (TOF) 法を用いたものが知られている。TOF 法は

、対象物に対して光を放射し、光が放射されてから対象物に当たってはねかえって来るまでの期間を測定し、この期間と光速に基づいて対象物までの距離を測定する（非特許文献2参照）。

【0004】

非特許文献2では、測距システムにおけるパルス光の放射タイミングや2つの受光素子の動作タイミングが具体的に説明されている。すなわち、パルス光の放射と放射停止を同じ長さ（発光素子の駆動デューティが50%）で繰り返すと共に、パルス光の放射と放射停止に同期させて、交互に2つの方向に電荷を転送させる（非特許文献2の図1参照）。そして、2つの出力電圧の相違に基づきパルス光が対象物で反射して戻って来るまでの期間を判定する。

10

【先行技術文献】

【非特許文献】

【0005】

【非特許文献1】山本幸司「振り分け転送方式および部分領域高速読み出し方式による変調光成分検出可能なCMOSイメージセンサに関する研究」奈良先端科学技術大学院大学物質創成科学研究科 2006年3月

【非特許文献2】宮川良平、金出武雄「CCD-Based Range-Finding Sensor」、IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 44, NO. 10、1997年10月、p.1648~1652

20

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところで、TOF法により測距装置を実現するためには、受光した光電子（光電変換によって得られた電荷）を高速に移動する必要がある。

【0007】

非特許文献1に記載のイメージセンサは、感度向上のために、PGの形状をくし歯状にした例が開示されている。この場合、受光部のうち、PGの部分は蓄積電荷（光電子）を出力側へ転送する機能を有するが、PG以外の部分はそのような機能を持っていない。従って、受光部に蓄積された光電子を全て出力側に転送するには時間がかかるという問題がある。

30

【0008】

また、あるタイミングで環境光と変調光とが混在した光を受光し、別のタイミングで変調光を受光するには、変調光の放射と放射停止に同期させて、交互に2つの方向に電荷を転送させる必要がある。そのためには、光電変換素子において光電変換された光電子を、速い速度で、所望のゲート電極を介して各ノードへ転送させる必要がある。特に、十分な信号/ノイズ比（S/N比）を獲得するためには、大きな受光面積を有する光電変換素子が必要となる。しかし、大きな光電変換素子を使用した場合、出力させるノードまでの距離が長くなり、光電変換された光電子を速い速度で所望のノードへ転送することが難しくなる。

40

【0009】

さらには、光電変換素子から2つのノードに光電子を振り分ける場合に、光電変換素子から各ゲート電極までの距離が異なっていると、光電変換素子の変換効率の面内の分布の存在や、光電子の移動経路の差異などの要因により、2つのノードへの転送効率に差異が生じることとなり、S/N比を低下させる原因となる。

【0010】

本発明は、このような課題を考慮してなされたものであり、光電変換によって得られた光電子を所望の領域に高速に移動させて、集積させることができ、TOF法の原理を応用した測距装置を実現させることができるほか、様々な受光装置に適用させることができる光電変換素子を提供することを目的とする。

50

【 0 0 1 1 】

また、本発明の他の目的は、上述した効果を有する光電変換素子を使用して、ある一定期間の入射光の輝度情報を高精度に得ることができ、電子シャッタの機能をも兼ね備えた受光装置を提供することにある。

【 0 0 1 2 】

また、本発明の他の目的は、S/N比の向上、環境光のノイズ成分による影響の低減を図ることができ、必要な光成分の検出を高精度に行うことができる受光システムを提供することにある。

【 0 0 1 3 】

また、本発明の他の目的は、S/N比の向上、環境光のノイズ成分による影響の低減を図ることができ、対象物までの距離を高精度に測定することができる測距装置を提供することを目的とする。

10

【課題を解決するための手段】

【 0 0 1 4 】

[1] 第1の本発明に係る光電変換素子は、光を検知して光電子に変換する光電変換素子において、半導体基体上に絶縁体を介して形成された第1電極を有する1つの第1MOSダイオードと、前記半導体基体上に絶縁体を介して形成された第2電極を有する複数の第2MOSダイオードとを有し、前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置されていることを特徴とする。

20

【 0 0 1 5 】

[2] 第1の本発明において、前記第1MOSダイオードの前記第1電極下の電位と、前記第2MOSダイオードの前記第2電極下の電位をそれぞれ独立に制御して、少なくとも前記第2MOSダイオードでの光電変換により発生した光電子を、前記第1MOSダイオードへ移動させることを特徴とする。

【 0 0 1 6 】

[3] 第1の本発明において、前記第1MOSダイオードのうち、前記第1電極における前記1つの電極部位の基部に対応した部分が、電荷集積部として構成されていることを特徴とする。

30

【 0 0 1 7 】

[4] 第1の本発明において、前記第1MOSダイオードにおける前記第1電極の前記枝分かれ部位と、前記第2MOSダイオードの前記第2電極は、それぞれ矩形形状を有することを特徴とする。

【 0 0 1 8 】

[5] 第1の本発明において、前記第1MOSダイオードにおける前記第1電極の各前記枝分かれ部位は、上面から見たとき、幅が前記1つの電極部位に向かって徐々に大きくなる形状を有し、前記第2MOSダイオードにおける各前記第2電極は、上面から見たとき、幅が前記第1電極の前記1つの電極部位に向かって徐々に小さくなる形状を有することを特徴とする。

40

【 0 0 1 9 】

[6] 第1の本発明において、前記第1MOSダイオードにおける前記第1電極の各前記枝分かれ部位の給電端子、並びに前記第2MOSダイオードにおける各前記第2電極の給電端子は、上面から見たとき、前記電荷集積部から最も離れた位置に形成されていることを特徴とする。

【 0 0 2 0 】

[7] 第2の本発明に係る受光装置は、入射光の輝度情報を得ることを特徴とする受光装置であって、前記入射光を検知して光電子に変換する光電変換素子と、前記光電変換素子により発生した前記光電子を集めるための電荷集積部と、前記光電子を一定期間蓄積す

50

るキャパシタと、前記光電子を排出する電荷排出部と、前記電荷集積部と前記キャパシタとの間に配置され、前記電荷集積部に集められた前記光電子を、前記キャパシタへ移動させるMOS型の第1スイッチング素子と、前記電荷集積部と前記電荷排出部との間に配置され、前記電荷集積部から前記電荷排出部への前記光電子の排出を制御するMOS型の第2スイッチング素子とを備え、前記光電変換素子は、第1電極を有する1つの第1MOSダイオードと、第2電極を有する複数の第2MOSダイオードとを有し、前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、前記光電変換素子からの前記光電子を、

10

選択的に前記第1スイッチング素子及び前記第2スイッチング素子を開閉制御して前記キャパシタへ転送させて、前記キャパシタに転送された前記光電子の量(電荷量)に基づいて入射光の輝度情報を得ることを特徴とする。

【0021】

[8] 第2の本発明において、前記電荷集積部は、前記光電変換素子に接続され、前記電荷排出部は、前記電荷集積部を間に挟んで、前記キャパシタと対向配置されていることを特徴とする。

【0022】

[9] 第2の本発明において、前記キャパシタは、MIMキャパシタ、MOSキャパシタ、埋込型フォトダイオード構造又はpn接合の寄生容量にて構成されていることを特徴とする。

20

【0023】

[10] 第2の本発明において、少なくとも前記電荷集積部、前記第1スイッチング素子、前記第2スイッチング素子及び前記キャパシタは、遮光された領域に形成されていることを特徴とする。

【0024】

[11] 第3の本発明に係る受光装置は、入射光の輝度情報を得ることを特徴とする受光装置であって、前記入射光を検知して光電子に変換する光電変換素子と、前記光電変換素子により発生した前記光電子を集めるための電荷集積部と、前記光電子を一定期間蓄積する第1キャパシタ及び第2キャパシタと、前記光電子を排出する電荷排出部と、前記電荷集積部と前記第1キャパシタとの間に配置され、前記電荷集積部に集められた光電子を、前記第1キャパシタへ選択的に振り分けるMOS型の第1スイッチング素子と、前記電荷集積部と前記第2キャパシタとの間に配置され、前記電荷集積部に集められた光電子を、前記第2キャパシタへ選択的に振り分けるMOS型の第2スイッチング素子と、前記電荷集積部から前記電荷排出部へ前記光電子の排出を制御するMOS型の第3スイッチング素子とを備え、前記光電変換素子は、第1電極を有する1つの第1MOSダイオードと、第2電極を有する複数の第2MOSダイオードとを有し、前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、前記光電変換素子からの前記光電子を、選択的に前記第1スイッチング素子～前記第3スイッチング素子をオン/オフ制御して前記第1キャパシタ及び前記第2キャパシタへ転送させて、前記第1キャパシタ及び前記第2キャパシタに転送された前記光電子の量(電荷量)に基づいて入射光の輝度情報を得ることを特徴とする。

30

40

【0025】

[12] 第3の本発明において、前記電荷集積部は、前記光電変換素子に接続され、前記電荷排出部は、前記電荷集積部を間に挟んで、前記光電変換素子と対向配置され、前記第1キャパシタ及び前記第2キャパシタは、前記電荷集積部を間に挟んで、互いに対向配置されていることを特徴とする。

50

【 0 0 2 6 】

[1 3] 第 3 の本発明において、前記第 1 キャパシタ及び前記第 2 キャパシタは、M I M キャパシタ、M O S キャパシタ、埋込型フォトダイオード構造又は p n 接合の寄生容量にて構成されていることを特徴とする。

【 0 0 2 7 】

[1 4] 第 3 の本発明において、少なくとも前記電荷集積部、前記第 1 スイッチング素子～前記第 3 スイッチング素子、前記第 1 キャパシタ及び前記第 2 キャパシタは、遮光された領域に形成されていることを特徴とする。

【 0 0 2 8 】

[1 5] 第 4 の本発明に係る受光システムは、対象物に対してパルス光を放射する発光装置と、前記パルス光の反射光を受光し、受光量に応じた出力を行う受光装置と、前記発光装置及び前記受光装置を制御する制御装置とを有する受光システムであって、前記受光装置は、前記反射光を検知して光電子に変換する光電変換素子と、前記光電変換素子により発生した光電子を集めるための電荷集積部と、前記光電子を一定期間蓄積する一対のキャパシタと、前記光電子を排出する電荷排出部と、前記電荷集積部と前記一対のキャパシタとの間に配置され、前記電荷集積部に集められた光電子を、前記発光装置の駆動に同期して、前記一対のキャパシタへ選択的に振り分ける M O S 型の一対のスイッチング素子と、前記発光装置の駆動に同期して、前記電荷集積部から前記電荷排出部へ前記光電子の排出を制御する M O S 型の第 3 スイッチング素子を備え、前記光電変換素子は、第 1 電極を有する 1 つの第 1 M O S ダイオードと、第 2 電極を有する複数の第 2 M O S ダイオードとを有し、前記第 1 M O S ダイオードの前記第 1 電極は、上面から見たとき、1 つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、前記第 2 M O S ダイオードの各前記第 2 電極は、上面から見たとき、前記第 1 電極とは分離され、且つ、前記第 1 電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、前記制御装置は、前記発光装置から前記パルス光が放射されていない期間のうちの第 1 期間に、前記一対のスイッチング素子のうち、第 1 スイッチング素子をオンにして、前記光電変換素子からの前記光電子を、前記一対のキャパシタのうち、第 1 キャパシタに転送し、前記発光装置から前記パルス光が出射されている期間のうちの第 2 期間に、前記一対のスイッチング素子のうち、第 2 スイッチング素子をオンにして、前記光電変換素子からの前記光電子を、前記一対のキャパシタのうち、第 2 キャパシタに転送し、前記第 1 期間及び前記第 2 期間以外の期間に、前記第 3 スイッチング素子をオンにして、前記光電変換素子からの前記光電子を、前記電荷排出部に排出するように制御し、前記第 1 キャパシタに転送された光電子の量（電荷量）と前記第 2 キャパシタに転送された光電子の量（電荷量）に基づいて、前記反射光の輝度情報を得ることを特徴とする。

【 0 0 2 9 】

[1 6] 第 4 の本発明において、前記第 1 キャパシタ及び前記第 2 キャパシタの電位を初期電位にするための電源と M O S 構造の第 1 リセットスイッチ及び第 2 リセットスイッチとを有することを特徴とする。

【 0 0 3 0 】

[1 7] 第 4 の本発明において、前記第 1 キャパシタ及び前記第 2 キャパシタに蓄積された光電子の量に基づく電位に応じたレベルの電気信号にそれぞれ変換する第 1 アンプ及び第 2 アンプを有することを特徴とする。

【 0 0 3 1 】

[1 8] 第 4 の本発明において、前記第 1 スイッチング素子及び前記第 2 スイッチング素子によって転送された前記光電子を一時的に保持する M O S キャパシタ又は埋込型フォトダイオード構造の寄生容量にて構成された第 1 電荷保持部及び第 2 電荷保持部と、前記第 1 電荷保持部及び前記第 2 電荷保持部にそれぞれ一時的に保持された前記光電子を前記第 1 キャパシタ及び前記第 2 キャパシタに転送する M O S 型のスイッチング素子にて構成された第 1 電荷転送部及び第 2 電荷転送部とを有することを特徴とする。

【 0 0 3 2 】

10

20

30

40

50

[1 9] 第5の本発明に係る受光システムは、対象物に対してパルス光を放射する発光装置と、前記パルス光の反射光を受光し、受光量に応じた出力を行う受光装置と、前記発光装置及び前記受光装置を制御する制御装置とを有する受光システムであって、前記受光装置は、前記反射光を検知して光電子に変換する光電変換素子と、前記光電変換素子により発生した光電子を集めるための電荷集積部と、前記光電子を一定期間蓄積する第1キャパシタ～第4キャパシタと、前記光電子を排出する電荷排出部と、前記電荷集積部と前記第1キャパシタ～前記第4キャパシタとの間に配置され、前記パルス光の放射に同期して、前記光電子を前記第1キャパシタ～前記第4キャパシタに対して振り分けるMOS型の第1スイッチング素子～第4スイッチング素子と、前記電荷集積部と前記電荷排出部との間に配置され、前記電荷集積部から前記電荷排出部への前記光電子の供給を制御するMOS型の第5スイッチング素子とを備え、前記光電変換素子は、第1電極を有する1つの第1MOSダイオードと、第2電極を有する複数の第2MOSダイオードとを有し、前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、前記制御装置は、前記発光装置による前記パルス光の放射及び前記第1スイッチング素子～前記第4スイッチング素子のオン/オフを制御し、前記第1スイッチング素子～前記第4スイッチング素子が全てオフのとき、前記第5スイッチング素子をオンにして、前記光電子を外部に排出させ、前記第1スイッチング素子～前記第4スイッチング素子に転送された前記光電子の量(電荷量)に基づいて、前記反射光の輝度情報を得ることを特徴とする。

【 0 0 3 3 】

[2 0] 第5の本発明において、前記第1キャパシタ～前記第4キャパシタの電位を初期電位にするための電源とMOS構造の第1リセットスイッチ～第4リセットスイッチとを有することを特徴とする。

【 0 0 3 4 】

[2 1] 第5の本発明において、前記第1キャパシタ～前記第4キャパシタに蓄積された光電子の量に基づく電位に応じたレベルの電気信号にそれぞれ変換する第1アンプ～第4アンプを有することを特徴とする。

【 0 0 3 5 】

[2 2] 第5の本発明において、前記第1スイッチング素子～前記第4スイッチング素子によって転送された前記光電子を一時的に保持するMOSキャパシタ又は埋込型フォトダイオード構造の寄生容量にて構成された第1電荷保持部～第4電荷保持部と、前記第1電荷保持部～前記第4電荷保持部にそれぞれ一時的に保持された前記光電子を前記第1キャパシタ～前記第4キャパシタに転送するMOS型のスイッチング素子にて構成された第1電荷転送部～第4電荷転送部とを有することを特徴とする。

【 0 0 3 6 】

[2 3] 第4及び第5の本発明において、前記受光装置の構成要素が、複数の画素が設けられたラインセンサアレイ又は二次元イメージセンサアレイの1画素分の構成要素を構成していることを特徴とする。

【 0 0 3 7 】

[2 4] 第6の本発明に係る測距装置は、対象物に対してパルス光を放射する発光装置と、前記パルス光の反射光を受光し、受光量に応じた出力を行う受光装置と、前記発光装置及び前記受光装置を制御する制御装置と、前記受光装置の出力を用いてタイム・オブ・フライト法により前記対象物までの距離を演算する演算装置と、を有する測距装置であって、前記受光装置は、前記反射光を検知して光電子に変換する光電変換素子と、前記光電変換素子により発生した前記光電子を集めるための電荷集積部と、前記光電子を一定期間蓄積する第1キャパシタ～第4キャパシタと、前記光電子を排出する電荷排出部と、前記電荷集積部と前記第1キャパシタ～前記第4キャパシタとの間に配置され、前記パルス光の放射に同期して、前記光電子を前記第1キャパシタ～前記第4キャパシタに対して振り

分けるMOS型の第1スイッチング素子～第4スイッチング素子と、前記電荷集積部と前記電荷排出部との間に配置され、前記電荷集積部から前記電荷排出部への前記光電子の供給を制御するMOS型の第5スイッチング素子と、を備え、前記光電変換素子は、第1電極を有する1つの第1MOSダイオードと、第2電極を有する複数の第2MOSダイオードとを有し、前記第1MOSダイオードの前記第1電極は、上面から見たとき、1つの電極部位から複数の枝分かれ部位に分岐配列されたくし歯形状を有し、前記第2MOSダイオードの各前記第2電極は、上面から見たとき、前記第1電極とは分離され、且つ、前記第1電極における前記複数の枝分かれ部位間にそれぞれ入れ子状に配置され、前記パルス光の放射開始時点を時点 T_{eu} 、前記パルス光の放射終了時点を時点 T_{ed} 、前記光電変換素子に対する前記反射光の入射終了時点を時点 T_{rd} 、前記第1スイッチング素子～前記第4スイッチング素子をオンする時点を時点 T_{g1u} 、 T_{g2u} 、 T_{g3u} 、 T_{g4u} 、前記第1スイッチング素子～前記第4スイッチング素子をオフする時点を時点 T_{g1d} 、 T_{g2d} 、 T_{g3d} 、 T_{g4d} 、前記時点 T_{g1u} から前記時点 T_{g1d} までの期間を期間 P_1 、前記時点 T_{g2u} から前記時点 T_{g2d} までの期間を期間 P_2 、前記時点 T_{g3u} から前記時点 T_{g3d} までの期間を期間 P_3 、前記時点 T_{g4u} から前記時点 T_{g4d} までの期間を期間 P_4 、前記時点 T_{g4u} から前記時点 T_{rd} までの期間を期間 P_{sr} 、前記期間 P_1 の間に前記第1キャパシタに蓄積される前記光電子の量を電荷量 Q_1 、前記期間 P_2 の間に前記第2キャパシタに蓄積される前記光電子の量を電荷量 Q_2 、前記期間 P_3 の間に前記第3キャパシタに蓄積される前記光電子の量を電荷量 Q_3 、前記期間 P_4 の間に前記第4キャパシタに蓄積される前記光電子の量を電荷量 Q_4 、前記パルス光が放射されてから前記対象物で反射して前記反射光として戻ってくるまでの期間を往復期間 P 、前記発光装置及び前記受光装置と前記対象物との距離を距離 D としたとき、前記制御装置は、

(1) $P_1 = P_3$ 、

(2) $P_2 = P_4$ 、及び

(3) $T_{g1u} < T_{g1d}$ $T_{g2u} < T_{g2d}$ $T_{eu} < T_{g3u} < T_{g3d}$ T_{g4u} $T_{ed} < T_{g4d}$ 、又は、 $T_{eu} < T_{g3u} < T_{g3d}$ T_{g4u} $T_{ed} < T_{g4d} < T_{g1u} < T_{g1d}$ $T_{g2u} < T_{g2d}$

となるように、前記発光装置による前記パルス光の放射及び前記第1スイッチング素子～前記第4スイッチング素子のオン/オフを制御し、前記第1スイッチング素子～前記第4スイッチング素子が全てオフとなっているとき、前記第5スイッチング素子をオンにして前記光電子を外部に排出させ、前記演算装置は、前記第3キャパシタに蓄積され、環境光と前記反射光に対応する前記電荷量 Q_3 と、前記第1キャパシタに蓄積され、前記環境光に対応する前記電荷量 Q_1 との差に基づいて、前記期間 P_3 における前記反射光の光量情報を取得し、前記第4キャパシタに蓄積され、前記環境光と前記反射光に対応する前記電荷量 Q_4 と、前記第2キャパシタに蓄積され、前記環境光に対応する前記電荷量 Q_2 との差に基づいて、前記期間 P_{sr} における前記反射光の光量情報を取得し、前記期間 P_3 における前記反射光の光量情報及び前記期間 P_{sr} における前記反射光の光量情報の比と、前記期間 P_3 及び前記期間 P_{sr} の比とに基づいて前記往復期間 P を演算し、前記往復期間 P に基づいて前記距離 D を測定することを特徴とする。

【0038】

[25] 第6の本発明において、前記時点 T_{ed} と前記時点 T_{g4u} が等しいとき、下記の式(1)に基づいて、前記往復期間 P を演算し、

$$P = \{ (Q_4 - Q_2) / (Q_3 - Q_1) \} \times P_3 \quad \dots (1)$$

前記時点 T_{ed} が前記時点 T_{g4u} よりも後であるとき、下記の式(2)に基づいて、前記往復期間 P を演算することを特徴とする。

$$P = [(Q_4 - Q_2) / (Q_3 - Q_1)] \times P_3 - (T_{ed} - T_{g4u}) \quad \dots (2)$$

【0039】

[26] 第6の本発明において、前記制御装置は、測定周期毎に前記発光装置に前記パ

10

20

30

40

50

ルス光を複数回放射させ、前記演算装置は、前記第 1 キャパシタ～前記第 4 キャパシタのそれぞれに前記光電子を複数回蓄積した後の前記電荷量 Q_1 ～前記電荷量 Q_4 を用いて前記往復期間 P を演算することを特徴とする。

【発明の効果】

【0040】

以上説明したように、本発明に係る光電変換素子によれば、光電変換によって得られた光電子を所望の領域に高速に移動させて、集積させることができ、TOF法の原理を応用した測距装置を実現させることができるほか、様々な受光装置に適用させることができる。

【0041】

また、本発明に係る受光装置によれば、上述した効果を有する光電変換素子を使用したので、ある一定期間の入射光の輝度情報を高精度に得ることができ、電子シャッタの機能をも兼ね備えさせることができる。

【0042】

また、本発明に係る発光システムによれば、 S/N 比の向上、環境光のノイズ成分による影響の低減を図ることができ、必要な光成分の検出を高精度に行うことができる。

【0043】

また、本発明に係る測距装置によれば、 S/N 比の向上、環境光のノイズ成分による影響の低減を図ることができ、対象物までの距離を高精度に測定することができる。

【図面の簡単な説明】

【0044】

【図1】第1光電変換素子を上面から見て示す図である。

【図2】図1におけるII-II線上の断面図である。

【図3】第1光電変換素子の動作を示すタイミングチャートである。

【図4】図4A～図4Cは第1光電変換素子の動作（図3における時点 t_1 、 t_2 及び t_3 での動作）を示すポテンシャル図である。

【図5】第1光電変換素子の動作（図3における時点 t_4 での動作）を示すポテンシャル図である。

【図6】第2光電変換素子を上面から見て示す図である。

【図7】図7Aは図6におけるVIIA-VIIA線上のポテンシャル図であり、図7Bは図6におけるVIIB-VIIB線上のポテンシャル図である。

【図8】図6におけるVIII-VIII線上のポテンシャル図である。

【図9】第2光電変換素子の動作（図3における時点 t_4 での動作）を示すポテンシャル図である。

【図10】第1受光装置及び第2受光装置を示す構成図である。

【図11】第1受光装置の第1受光部を上面から見て示す図である。

【図12】第2受光装置の第2受光部を上面から見て示す図である。

【図13】第1受光システム及び第2受光システムを示す構成図である。

【図14】第1受光システムの第1受光部を示す回路図である。

【図15】第1受光システムの動作を示すタイミングチャートである。

【図16】環境光の影響を低減する手法の基本原理を示すタイミングチャートである。

【図17】図17Aは環境光の影響を低減する手法の基本原理を示す説明図であり、図17Bは太陽光の光ショットノイズによる影響を示す説明図である。

【図18】図18Aは図17Aに示す1つのサイクルを複数回繰り返して信号光成分の S/N を向上させる方法を示す説明図であり、図18Bはランダムな光ショットノイズによる影響を示す説明図である。

【図19】第2受光システムの第2受光部を示す回路図である。

【図20】第2受光システムの動作を示すタイミングチャートである。

【図21】第1測距装置及び第2測距装置を示す構成図である。

【図22】第1測距装置における第3受光装置のセンサアレイを有する第3受光部を示す

10

20

30

40

50

構成図である。

【図23】第3受光部の各画素の構成を示す回路図である。

【図24】測距のためのサイクルのタイミングチャートである。

【図25】各第2蓄積期間Tca2での放射光、反射光、第1スイッチング素子～第5スイッチング素子のオン/オフタイミングの一例を示すタイミングチャートである。

【図26】各第2蓄積期間Tca2での放射光、反射光、第1スイッチング素子～第5スイッチング素子のオン/オフタイミングの他の例を示すタイミングチャートである。

【図27】第2測距装置に設置される第4受光装置の第4受光部における各画素の構成を示す回路図である。

【図28】光電変換素子の変形例を示す断面図である。

10

【図29】第3光電変換素子を上面から見て示す図である。

【図30】図29におけるXXX-XXX線上の断面図である。

【図31】第3光電変換素子の動作(図3における時点t2等での動作)を示すポテンシャル図である。

【図32】第4光電変換素子を上面から見て示す図である。

【図33】図32におけるXXXIII-XXXIII線上の断面図である。

【図34】第4光電変換素子の動作を示すポテンシャル図である。

【図35】第5光電変換素子を上面から見て示す図である。

【図36】図35におけるXXXVI-XXXVI線上の断面図である。

【図37】第5光電変換素子の動作を示すタイミングチャートである。

20

【図38】図38Aは第5光電変換素子の動作(図37における時点t11での動作)を示すポテンシャル図であり、図38Bは同じく時点t12での動作を示すポテンシャル図であり、図38Cは時点t11での動作を示す他のポテンシャル図である。

【図39】第6光電変換素子を上面から見て示す図である。

【図40】図40Aは図39におけるXLA-XLA線上のポテンシャル図であり、図40Bは図39におけるXLB-XLB線上のポテンシャル図である。

【図41】図39におけるXLI-XLI線上のポテンシャル図である。

【図42】第7光電変換素子を上面から見て示す図である。

【図43】図42におけるXLIII-XLIII線上のポテンシャル図である。

【発明を実施するための形態】

30

【0045】

以下、本発明に係る光電変換素子、発光装置、受光システム及び測距装置の実施の形態例を図1～図43を参照しながら説明する。

【0046】

[第1光電変換素子10A]

先ず、第1の実施の形態に係る光電変換素子(以下、第1光電変換素子10Aと記す)は、図1及び図2に示すように、半導体基体12(図2参照)上に絶縁体14を介して形成された第1電極16aを有する1つの第1MOSダイオード18aと、半導体基体12上に絶縁体14を介して形成された第2電極16bを有する複数の第2MOSダイオード18bとを有する。具体的には、例えば半導体基体12は、図2に示すように、p型不純物拡散領域が形成されている。そして、半導体基体12上に例えばSiO₂等からなる絶縁層(絶縁体14)を介してポリシリコンや金属等の導電層による第1電極16a及び第2電極16bが形成されることで、上述した第1MOSダイオード18a及び第2MOSダイオード18bが構成されている。

40

【0047】

第1MOSダイオード18aの第1電極16aは、上面から見たとき、1つの電極部位20から複数の枝分かれ部位22に分岐配列されたくし歯形状を有し、第2MOSダイオード18bの各第2電極16bは、上面から見たとき、第1電極16aとは分離され、且つ、第1電極16aにおける複数の枝分かれ部位22間にそれぞれ入れ子状に配置されている。第1MOSダイオード18aにおける第1電極16aの枝分かれ部位22と、第2

50

MOSダイオード18bの第2電極16bは、それぞれ矩形形状を有する。

【0048】

また、第1電極16aにおける1つの電極部位20の基部24（長さ方向中央部）には、第1光電変換素子10Aにより発生した光電子を集めるための電荷集積部26が形成されている。電荷集積部26は、1つの電極部位20の基部24から枝分かれ部位22とは反対方向に延在して形成されている。この電荷集積部26は、構成上、第1光電変換素子10Aに含めてもよいし、含めなくてもよい。

【0049】

さらに、第1MOSダイオード18aにおける第1電極16aの各枝分かれ部位22の第1給電端子28a、並びに第2MOSダイオード18bにおける各第2電極16bの第2給電端子28bは、上面から見たとき、電荷集積部26から最も離れた位置に形成されている。すなわち、電荷集積部26から離れた各枝分かれ部位22の末端に形成されている。

10

【0050】

そして、第1給電端子28aに第1電圧V1が印加され、第2給電端子28bに第2電圧V2がそれぞれ独立して印加されるように図示しない金属配線がなされている。

【0051】

第1電圧V1は低レベルV1L～高レベルV1Hにわたって変化し、第2電圧V2は低レベルV2L～高レベルV2Hにわたって変化する。レベルの大小関係は、少なくともV1H>V2Hとなっている。V1LとV2Lの関係は、共に同じか、あるいはV1L>V2Lでもよい。また、V1LとV2Lは、0Vや負の電圧であってもよい。

20

【0052】

ここで、第1光電変換素子10Aの動作について、図3のタイミングチャート、図4A～図4C及び図5のポテンシャル図も参照して説明する。なお、図4A～図4C及び図5のポテンシャル図は、電荷として光電子30を対象としていることから、直感的にわかるように、電位が高いほどポテンシャル位置32が低くなるように図示されている。

【0053】

まず、図3の時点t1においては、第1電圧V1及び第2電圧V2が共に低レベルV1L及びV2Lであることから、図4Aに示すように、第1電極16a下のポテンシャル位置32aと第2電極16b下のポテンシャル位置32bはほぼ同じである。

30

【0054】

その後、時点t2において、第1電圧V1が高レベルV1H、第2電圧V2が高レベルV2Hになると、図4Bに示すように、第1電極16a下のポテンシャル位置32aと第2電極16b下のポテンシャル位置32bが共に低くなり、V1H>V2Hであることから、第1電極16a下のポテンシャル位置32aは第2電極16b下のポテンシャル位置32bよりも低くなる。つまり、第2電極16b下から第1電極16a下にかけてポテンシャル位置が低くなるポテンシャル勾配34が形成されることとなる。このことから、第2電極16b下に発生した光電子30は、ポテンシャル勾配34によって、第1電極16a下、すなわち、複数の枝分かれ部位22下に移動する。

【0055】

40

その後、時点t3において、第2電圧V2のみが低レベルV2Lになると、図4Cに示すように、第2電極16b下のポテンシャル位置32bのみが高くなり、ポテンシャル勾配34が急峻になることから、第2電極16b下の光電子30は、第1電極16aの複数の枝分かれ部位22下に高速に移動する。

【0056】

その後、時点t4において、第1電圧V1が低レベルV1Lになると、図5に示すように、第1電極16a下のポテンシャル位置32aが上昇することになるが、第1電極16aの第1給電端子28aが電荷集積部26から最も離れた位置に形成されていることから、第1電極16a下のポテンシャル位置32aのうち、第1給電端子28a直下の部分のポテンシャル位置32aが早く上昇し、徐々に電荷集積部26に近い方のポテンシャル位

50

置 3 2 a が上昇することとなる。これは、第 1 電極 1 6 a の正電荷がシンクされた結果、第 1 給電端子 2 8 a 直下の部分の電位が低下して、過渡的に第 1 電極 1 6 a 全体にわたり電位が低下することで、第 1 電極 1 6 a 下のポテンシャル位置 3 2 a が上昇するためである。このことから、第 1 電極 1 6 a の枝分かれ部位 2 2 下の長さ方向においても、ポテンシャル勾配 3 4 が形成され、時間の経過に伴って、ポテンシャル勾配 3 4 が電荷集積部 2 6 に向けて平行移動し、光電子 3 0 は高速に電荷集積部 2 6 に移動することとなる。

【 0 0 5 7 】

このように、第 1 光電変換素子 1 0 A においては、第 1 電極 1 6 a に印加される第 1 電圧 V 1 及び第 2 電極 1 6 b に印加される第 2 電圧 V 2 を独立に制御することで、隣接する第 1 電極 1 6 a 下と第 2 電極 1 6 b 下に形成されるポテンシャル位置の差によるポテンシャル勾配 3 4 を形成するようにしたので、光電変換にて得られた光電子 3 0 を、高速、且つ、電極下に電荷残りが生じることなく、効率的に電荷集積部 2 6 に転送集積することが可能となる。

10

【 0 0 5 8 】

しかも、第 1 電極 1 6 a の第 1 給電端子 2 8 a を電荷集積部 2 6 から最も離れた位置に形成するようにしたので、第 1 電極 1 6 a 下のポテンシャル位置 3 2 a を、第 1 給電端子 2 8 a 直下の部分を起点として連続的に上昇させることが可能になる。第 1 電極 1 6 a 下のポテンシャル位置 3 2 a の上昇によって、電界が発生し、第 1 電極 1 6 a 下の光電子 3 0 を高速に移動させることができる。その結果、第 1 電極 1 6 a 下の例えば複数の枝分かれ部位 2 2 下の光電子 3 0 を、電荷集積部 2 6 に高速に移動させることができる。

20

【 0 0 5 9 】

[第 2 光電変換素子 1 0 B]

次に、第 2 の実施の形態に係る光電変換素子（以下、第 2 光電変換素子 1 0 B と記す）について図 6 ~ 図 9 を参照しながら説明する。

【 0 0 6 0 】

この第 2 光電変換素子 1 0 B は、図 6 に示すように、上述した第 1 光電変換素子 1 0 A とほぼ同様の構成を有するが、第 1 電極 1 6 a 及び第 2 電極 1 6 b の形状、特に、上面から見た形状が異なっている。

【 0 0 6 1 】

すなわち、第 1 電極 1 6 a の各枝分かれ部位 2 2 は、上面から見たとき、電極幅が 1 つの電極部位 2 0 に向かって徐々に広がる形状を有し、各第 2 電極 1 6 b は、上面から見たとき、電極幅が第 1 電極 1 6 a の 1 つの電極部位 2 0 に向かって徐々に狭くなる形状を有する。

30

【 0 0 6 2 】

第 1 電極 1 6 a 下のポテンシャル位置 3 2 a に注目して見た場合、電極幅が狭い部分は、図 7 A 及び図 7 B に示すように、半導体基体 1 2（シリコン基板）の表面電位の影響を受けることから、該部分のポテンシャル位置 3 2 a 1 は高くなり、幅が広い部分のポテンシャル位置 3 2 c 2 は低くなる。従って、第 1 電極 1 6 a の枝分かれ部位 2 2 のポテンシャル位置 3 2 a は、図 8 に示すように、幅が広がるに従って低下し、1 つの部位 2 0 に向かって徐々に下り傾斜することとなる。

40

【 0 0 6 3 】

このため、図 3 の時点 t 4 において、第 1 電圧 V 1 のみが低レベル V 1 L になると、上述したように、第 1 給電端子 2 8 a 直下の部分のポテンシャル位置 3 2 a が早く上昇し、徐々に電荷集積部 2 6 に近い方のポテンシャル位置 3 2 a が上昇していくことになるが、このとき、図 9 に示すように、ポテンシャル位置 3 2 a が 1 つの電極部位 2 0 に向かって下り傾斜していることから、光電子 3 0 はより高速に電荷集積部 2 6 に移動することとなる。

【 0 0 6 4 】

[第 1 受光装置 1 0 0 A]

次に、第 1 の実施の形態に係る受光装置（以下、第 1 受光装置 1 0 0 A と記す）につい

50

て図10及び図11を参照しながら説明する。

【0065】

第1受光装置100Aは、図10に示すように、レンズ102と、第1受光部104Aとを有する。レンズ102を通過した入射光Laは、第1受光部104Aに集光される。レンズ102は、直線状又はマトリクス状に配列された複数のレンズであってもよい。

【0066】

第1受光部104Aは、図11に示すように、光電変換素子10と、光電変換素子10により発生した光電子を集めるための電荷集積部26と、光電子を一定期間蓄積するキャパシタCaと、光電子を排出する電荷排出部108と、電荷集積部26とキャパシタCaとの間に配置され、電荷集積部26に集められた光電子を、キャパシタCaへ移動させる第1スイッチング素子SW1と、電荷集積部26と電荷排出部108との間に配置され、電荷集積部26から電荷排出部108への光電子の排出を制御する第2スイッチング素子SW2とを備えている。電荷排出部108は、電荷集積部26を間に挟んでキャパシタCaと対向配置されている。この実施の形態では、特に、電荷集積部26の中心に対して線対称の位置にキャパシタCaと電荷排出部108とを配置するようにしている。キャパシタCaは、MIMキャパシタ、MOSキャパシタ、埋込型フォトダイオード構造又はpn接合の寄生容量にて構成されている。

【0067】

光電変換素子10は、上述した第1光電変換素子10Aや第2光電変換素子10Bが用いられる。図11では、光電変換素子10として第1光電変換素子10Aを用いた例を示している。

【0068】

第1スイッチング素子SW1は、電荷集積部26とキャパシタCaとの間に配置されたゲート電極と、該ゲート電極下の絶縁体と、該絶縁体下の半導体基体12にて構成されたMOS構造を有する。第2スイッチング素子SW2は、電荷集積部26と電荷排出部108との間に配置されたゲート電極と、該ゲート電極下の絶縁体と、該絶縁体下の半導体基体12にて構成されたMOS構造を有する。従って、第1スイッチング素子SW1及び第2スイッチング素子SW2は、ゲート電極に高レベル電圧が印加されることでオンとされ、ゲート電極に低レベル電圧(0Vあるいは負電圧)が印加されることでオフとされる。

【0069】

なお、少なくとも電荷集積部26、キャパシタCa、第1スイッチング素子SW1及び第2スイッチング素子SW2は、遮光された領域Zに形成されている。

【0070】

この第1受光装置100Aを使用するときは、先ず、特定の入射光Laの輝度情報を取得したい期間(有効期間と記す)に入射した光が光電変換素子10において光電子に変換され、光電子は、上述した動作に従って電荷集積部26に高速に転送されて集積される。その後、第1スイッチング素子SW1がオンされることで、電荷集積部26の光電子はキャパシタCaに転送され、キャパシタCaに転送された光電子の量(電荷量)に基づいて入射光Laの輝度情報が得られることとなる。なお、第1スイッチング素子SW1は所定期間経過後にオフとされる。

【0071】

一方、有効期間以外に入射した不要な光も光電変換素子10において光電子に変換され、光電子は、上述した動作に従って電荷集積部26に高速に転送されて集積される。その後、第2スイッチング素子SW2がオンされることで、電荷集積部26の不要な光電子は電荷排出部108に転送され、排出されることとなる。第2スイッチング素子SW2も所定期間経過後にオフとされる。

【0072】

ところで、輝度情報のS/N比を向上させる手法として、一定期間内に、有効期間を複数設定し、有効期間内に得られた光電子を集積する方法がある。特に、有効期間を短く設定することで、環境光の影響をできるだけ除去することが考えられる。例えば一定期間内

10

20

30

40

50

に複数の周期を設定し、各周期を100 μ sec未満とし、さらに、各周期内にそれぞれ有効期間を設定し、各有効期間のデューティを短くすることが考えられる。

【0073】

このような手法を採用したとき、光電変換素子10にて光電変換された光電子を高速にノード（光電子を電気信号に変換する部位）に転送する必要がある。特に、高いS/N比を得るためには、受光面積の大きな光電変換素子が必要となる。しかし、受光面積の大きな光電変換素子を用いた場合、ノードまでの距離が長くなり、光電子を高速にノードまで転送することが難しくなる。例えば第1受光装置100Aに通常の光電変換素子（従来の光電変換素子）を設置して使用した場合を想定して説明すると、第1スイッチング素子SW1がオンとなっている時間が数百ns程度の場合、光電変換素子において光電変換して得られた光電子は、第1スイッチング素子SW1に到達する前に、第1スイッチング素子SW1がオフとなってしまう、第1スイッチング素子SW1を通じてキャパシタに転送することができない。結果的に、第2スイッチング素子SW2を通じて電荷排出部に転送され、排出されることとなる。

10

【0074】

また、従来においては、光電変換素子からの光電子をそれぞれ別の経路を通じて2つのノードに振り分ける構造（非特許文献1参照）がある。このような場合、各ノードに至るまでの電極（ゲート電極）の位置や長さが異なってくることから、光電変換素子の変換効率の面内の分布の存在や、光電子の移動経路の差異等の要因により、各ノードへの転送効率に差異が生じ、S/N比を低下させる原因となる。

20

【0075】

そこで、この第1受光装置100Aにおいては、光電変換素子10として、上述した第1光電変換素子10Aや第2光電変換素子10Bを使用するようにしている。この場合、光電変換素子10内にポテンシャル勾配34が形成されることから、光電子が電界によって高速に移動させることが可能となり、有効期間に得られた光電子を第1スイッチング素子SW1を通じてキャパシタCaに転送することができる。もちろん、光電変換素子10として、第2光電変換素子10Bを使用することで、さらに光電子を高速に移動させることができる。

【0076】

従って、第1受光装置100Aは、高いS/N比を獲得する必要があるアプリケーションに適用可能となり、例えば受光面積が大きく、光電子を出力させるノードまでの距離が長い場合に好適となる。しかも、1つの電荷集積部26に集積するようにしており、電荷集積部26の中心に対して線対称の位置にキャパシタCaと電荷排出部108とを配置するようにしているため、2つ以上のノードに光電子を振り分ける場合においても、電子の移動経路が同一となることから、各ノードへの転送効率に差異を生じさせることはない。

30

【0077】

[第2受光装置100B]

次に、第2の実施の形態に係る受光装置（以下、第2受光装置100Bと記す）について図10及び図12を参照しながら説明する。

【0078】

この第2受光装置100Bは、上述した第1受光装置100Aと同様に、図10に示すように、レンズ102と、第2受光部104Bとを有する。

40

【0079】

第2受光部104Bは、上述した第1受光装置100Aの第1受光部104Aとほぼ同様の構成を有するが、図12に示すように、光電子をそれぞれ一定期間蓄積する第1キャパシタCa1及び第2キャパシタCa2を有する点で異なる。

【0080】

すなわち、電荷排出部108は、電荷集積部26を間に挟んで、光電変換素子10と対向配置され、第1キャパシタCa1及び第2キャパシタCa2は、電荷集積部26を間に挟んで、互いに対向配置されている。この実施の形態では、特に、電荷集積部26の中心

50

に対して線対称の位置に第1キャパシタC a 1と第2キャパシタC a 2とを配置するようにしている。

【0081】

また、電荷集積部26と第1キャパシタC a 1との間に配置され、電荷集積部26に集められた光電子を、第1キャパシタC a 1へ移動させる第1スイッチング素子S W 1と、電荷集積部26と第2キャパシタC a 2との間に配置され、電荷集積部26に集められた光電子を、第2キャパシタC a 2へ移動させる第2スイッチング素子S W 2と、電荷集積部26と電荷排出部108との間に配置され、電荷集積部26から電荷排出部108への光電子の排出を制御する第3スイッチング素子S W 3とを備えている。

【0082】

第1キャパシタC a 1及び第2キャパシタC a 2は、MIMキャパシタ、MOSキャパシタ、埋込型フォトダイオード構造又はpn接合の寄生容量にて構成されている。

【0083】

第1スイッチング素子S W 1は、電荷集積部26と第1キャパシタC a 1との間に配置されたゲート電極と、該ゲート電極下の絶縁体と、該絶縁体下の半導体基体12にて構成されたMOS構造を有し、第2スイッチング素子S W 2は、電荷集積部26と第2キャパシタC a 2との間に配置されたゲート電極と、該ゲート電極下の絶縁体と、該絶縁体下の半導体基体12にて構成されたMOS構造を有する。第3スイッチング素子S W 3は、電荷集積部26と電荷排出部108との間に配置されたゲート電極と、該ゲート電極下の絶縁体と、該絶縁体下の半導体基体12にて構成されたMOS構造を有する。従って、第1スイッチング素子S W 1～第3スイッチング素子S W 3は、ゲート電極に高レベル電圧が印加されることでオンとされ、ゲート電極に低レベル電圧(0Vあるいは負電圧)が印加されることでオフとされる。

【0084】

なお、少なくとも電荷集積部26、第1キャパシタC a 1、第2キャパシタC a 2、第1スイッチング素子S W 1～第3スイッチング素子S W 3は、遮光された領域Zに形成されている。

【0085】

この第2受光装置100Bでは、第1キャパシタC a 1及び第2キャパシタC a 2を有することから、得られた輝度情報から環境光によるノイズを除去する際に好適である。

【0086】

すなわち、先ず、環境光の輝度情報をノイズ情報として取得したい期間(第1有効期間と記す)に入射した光が光電変換素子10において光電子に変換され、光電子は、上述した動作に従って電荷集積部26に高速に転送されて集積される。その後、第1スイッチング素子S W 1がオンされることで、電荷集積部26の光電子は第1キャパシタC a 1に転送され、第1キャパシタC a 1に転送された光電子の量(電荷量)に基づいて環境光の輝度情報が得られることとなる。なお、第1スイッチング素子S W 1は所定期間経過後にオフとされる。

【0087】

次に、特定の入射光L aの輝度情報を取得したい期間(第2有効期間と記す)に入射した光が光電変換素子10において光電子に変換され、光電子は、上述した動作に従って電荷集積部26に高速に転送されて集積される。その後、第2スイッチング素子S W 2がオンされることで、電荷集積部26の光電子は第2キャパシタC a 2に転送され、第2キャパシタC a 2に転送された光電子の量(電荷量)に基づいて特定の入射光L aの輝度情報が得られることとなる。なお、第2スイッチング素子S W 2は所定期間経過後にオフとされる。得られた特定の入射光の輝度情報には、環境光によるノイズ情報が含まれているため、第1キャパシタC a 1を通じて取得した環境光の輝度情報と差分をとることによって、環境光によるノイズが除去された輝度情報を得ることができる。

【0088】

一方、第1有効期間及び第2有効期間以外に入射した光も光電変換素子10において光

10

20

30

40

50

電子に変換され、光電子は、上述した動作に従って電荷集積部 26 に高速に転送されて集積される。その後、第 3 スイッチング素子 SW3 がオンされることで、電荷集積部 26 の光電子は電荷排出部 108 に転送され、排出されることとなる。

【0089】

この第 2 受光装置 100B においても、光電変換素子 10 として、上述した第 1 光電変換素子 10A や第 2 光電変換素子 10B を使用するようにしているため、第 1 有効期間に得られた光電子を第 1 スイッチング素子 SW1 を通じて高速に第 1 キャパシタ Ca1 に転送することができ、第 2 有効期間に得られた光電子を第 2 スイッチング素子 SW2 を通じて高速に第 2 キャパシタ Ca2 に転送することができる。しかも、電荷集積部 26 の中心に対して線対称の位置に第 1 キャパシタ Ca1 と第 2 キャパシタ Ca2 とを配置するようにしている。

10

【0090】

従って、第 2 受光装置 100B においても、上述した第 1 受光装置 100A と同様の効果を奏する。さらに、環境光によるノイズ成分を除去することができることから、特定の入射光 La の輝度情報を精度よく取得することができ、S/N 比の向上を図ることができる。

【0091】

[第 1 受光システム 200A]

次に、第 1 の実施の形態に係る受光システム（以下、第 1 受光システム 200A と記す）について図 13 ~ 図 15 を参照しながら説明する。

20

【0092】

第 1 受光システム 200A は、図 13 に示すように、発光装置 202 と、上述の第 1 受光装置 100A と、制御装置 204 と、演算装置 206 と、これら発光装置 202、第 1 受光装置 100A、制御装置 204 及び演算装置 206 に所定の電源電圧を供給する第 1 電源 208A 及び第 2 電源 208B とを有する。なお、簡単のため、図 13 において、第 1 電源 208A 及び第 2 電源 208B から各装置への電源線の表示を省略する。

【0093】

この第 1 受光システム 200A では、発光装置 202 から出射されたパルス光 Lp が被写体 W で反射し、第 1 受光装置 100A に入射する。なお、説明の便宜のため、発光装置 202 から被写体 W までのパルス光 Lp を放射光 Le、被写体 W から第 1 受光装置 100A までのパルス光 Lp を反射光 Lr と呼ぶ。

30

【0094】

制御装置 204 は、第 1 受光装置 100A で受光された光から被写体 W からの反射光 Lr の成分を取得するように制御する。

【0095】

<発光装置 202>

発光装置 202 は、制御装置 204 からの指令に基づきパルス光 Lp を出力する発光部 210 を有する。この第 1 受光システム 200A において、発光装置 202 の発光部 210 は、発光点（エミッタ）を直線状に設けた半導体レーザーを積層（直列接続）して、面発光が可能とされたものである。

40

【0096】

発光部 210 は、波長が 870 ナノメートル [nm] の赤外光を 100 ワット [W] の出力で放射可能である。また、各サイクル Cm（測定値を求める周期）において、複数回の露光処理（電荷蓄積処理）が行われる（図 24 参照）。露光処理の周期（図 24 の第 2 蓄積期間 Tca2 参照）が 100 [マイクロ秒] であるところ、発光部 210 は、パルス光 Lp を 100 [ナノ秒] の出力時間（パルス幅）で出力する。換言すると、発光部 210 の駆動デューティは、0.1 [%] である。

【0097】

なお、発光部 210 は、リニアアレイ状の発光点を有していてもよく、あるいは、マトリックス状に並べられた複数の発光点を有するものであってもよい。発光素子としてレー

50

ザダイオードや発光ダイオード（LED）等のその他の発光素子を用いてもよい。また、発光部210が放射するパルス光Lpは、その他の波長でもよく、例えば、700nmより長く1050nm以下としてもよい。さらに、発光部210の出力は、その他の値でもよく、例えば、20[W]より大きく10[kW]以下としてもよい。さらにまた、パルス光Lpのパルス幅は、その他の長さでもよく、例えば、10[ナノ秒]以上1[ミリ秒]以下としてもよい。加えて、発光部210の駆動デューティは、その他の値でもよく、例えば、0.01[%]以上1[%]以下としてもよい。

【0098】

<第1受光装置100A>

上述したので、ここではその重複説明を省略するが、図14を用いて、回路構成としての第1受光装置100A、特に、第1受光部104Aを説明する。

10

【0099】

すなわち、第1受光部104Aは、図14に示すように、上述した光電変換素子10と、電荷集積部26と、キャパシタCaと、電荷排出部108と、第1スイッチング素子SW1と、第2スイッチング素子SW2とを備え、さらに、リセットスイッチSRと、アンプAPとを有する。

【0100】

(第1スイッチング素子SW1、キャパシタCa)

第1スイッチング素子SW1は、例えばnチャネル型MOSトランジスタにて構成され、ソースが電荷集積部26に接続され、ドレインがキャパシタCaに接続され、ゲートが図示しないゲート駆動回路に接続されている。従って、ゲートに対するゲート駆動回路からのゲート駆動信号（読取信号Sg）に応じて第1スイッチング素子SW1のオン・オフを選択的に制御することにより、電荷集積部26に存在する光電子がキャパシタCaに転送される。

20

【0101】

(第2スイッチング素子SW2、電荷排出部108)

第2スイッチング素子SW2は、例えばnチャネル型MOSトランジスタにて構成され、ソースに電荷集積部26が接続され、ドレインに電荷排出部108が接続され、該電荷排出部108には、第1電源208Aからの正の電源電圧Vddが供給されている。また、ゲートには図示しないゲート駆動回路が接続されている。従って、ゲート駆動回路からゲートにゲート駆動信号（電荷排出信号Se）を供給すること（ゲートに供給される電圧を高レベルにすること）により、ゲートをオンにし、電荷集積部26に存在する光電子を、キャパシタCaに転送することなく、電荷排出部108を通じて排出することができる。

30

【0102】

(リセットスイッチSR)

リセットスイッチSRは、例えばnチャネル型MOSトランジスタにて構成され、ソースには第1スイッチング素子SW1とキャパシタCaとの接点a1が接続され、ドレインには第2電源208Bからのリセット電圧Vrが供給されている。また、ゲートには図示しないゲート駆動回路が接続されている。従って、ゲートに対するゲート駆動回路からのゲート駆動信号（リセット信号Sr）によってリセットスイッチSRをオンにすることにより、キャパシタCaの電位を一定のリセット電位にすることができる。すなわち、キャパシタCaをリセットすることができる。

40

【0103】

(アンプAP)

アンプAPは、例えばnチャネル型MOSトランジスタにて構成された出力素子TRと、出力素子TRのソースと出力ライン212との間に接続された例えばnチャネル型MOSトランジスタによる出力スイッチSELとを有する。出力素子TRのゲートには、第1スイッチング素子SW1とキャパシタCaとの接点a1が接続され、ドレインには第1電源208Aからの正の電源電圧Vddが供給され、ソースには出力スイッチSELのドレ

50

インが接続されている。出力スイッチSELは、ゲートに図示しないゲート駆動回路が接続され、ソースに出力ライン212が接続されている。

【0104】

従って、出力スイッチSELのゲートに対するゲート駆動回路からのゲート駆動信号（出力選択信号Ss）によって出力スイッチSELをオンにすることにより、キャパシタCaに蓄積された光電子（電荷量Q）に応じた電圧が出力素子TRにて増幅されて出力電圧Voutとして取り出されることになる。

【0105】

<第1受光システム200Aの動作>

次に、第1受光システム200Aの動作について図15を参照しながら説明する。なお、図15において、V1は光電変換素子10（第1光電変換素子10A又は第2光電変換素子10B）の第1電極16aに印加される第1電圧V1、V2は同じく第2電極16bに印加される第2電圧を示す。また、発光装置202からのパルス光Lpの発光時間はWLであり、第1スイッチング素子SW1及び第2スイッチング素子がオンしている期間はそれぞれWD1、WD2である。

10

【0106】

まず、第1受光システム200Aの制御装置204は、一定の周期（サイクル）毎に発光装置202を駆動して、各サイクル毎に発光時間WLのパルス光Lpを放射する。発光装置202から出射されたパルス光Lp（放射光Le）が被写体Wで反射し、反射光Lrとして第1受光装置100Aに入射する。第1受光装置100Aに入射した光は光電変換素子10にて光電子に変換されて電荷集積部26に高速に転送される。

20

【0107】

第1スイッチング素子SW1は、電荷集積部26に転送された光電子をキャパシタCaに転送する。すなわち、キャパシタCaに転送された光電子は、入射した反射光Lrを光電変換して得られた光電子（電荷量Q）である。従って、電荷量Qによって、反射光強度の情報を取得することができる。

【0108】

なお、第1スイッチング素子SW1がオンとなっていない場合に光電変換された光電子は、不要な光電子であるため、この不要な光電子を第2スイッチング素子SW2をオンにして電荷排出部108に排出する。

30

【0109】

ここで、第1受光システム200Aの具体的な動作タイミングについて図15を参照しながら説明する。

【0110】

最初に、第1受光システム200Aの初期設定として、第2スイッチング素子SW2及びリセットスイッチSRを全てオンにし、第1スイッチング素子SW1及び出力スイッチSELを共にオフにする。これにより、光電変換素子10に蓄積されている不要な光電子が排出されると共に、キャパシタCaの電位がリセット電位Vrに設定される。その後、リセットスイッチSRがオフとされる。

【0111】

初期設定が終了した後、反射光強度を取得するためのサイクルが1回のみ、あるいは複数回繰り返されることになる。

40

【0112】

各サイクルは、図15に示すように、最初の時点t1において、制御装置204による発光装置202の駆動によって、発光装置202から1つのパルス光Lpが出射されることになる。従って、時点t1で第2スイッチング素子SW2をオフにし、該時点t1から読取期間WD1にわたり第1スイッチング素子SW1をオン（第2スイッチング素子SW2はオフのまま）にする。また、時点t1から光電変換素子10の第1電極16a及び第2電極16bに供給される第1電圧V1及び第2電圧V2をそれぞれ高レベルVH1及びVH2にする。これにより、光電変換素子10での光電変換によって得られた光電子が第

50

1 電極 1 6 a 下及び第 2 電極 1 6 b 下に蓄積されることとなるが、その一部は、電荷集積部 2 6 に向かって移動し、第 1 スイッチング素子 S W 1 を通じてキャパシタ C a に転送される。パルス光 L p の放射期間 W L が経過した後の時点 t 2 において第 2 電圧 V 2 が低レベル V 2 L となり、これによって形成されたポテンシャル勾配 3 4 によって第 2 電極 1 6 b 下の光電子が第 1 電極 1 6 a 下に高速に転送され、その後の時点 t 3 において第 1 電圧 V 1 が低レベル V 1 L になると、第 1 電極 1 6 a 下の光電子が電荷集積部 2 6 に高速に転送され、第 1 スイッチング素子 S W 1 を通じてキャパシタ C a に転送される。

【 0 1 1 3 】

その後の時点 t 4 において、第 1 スイッチング素子 S W 1 をオフにし、該時点 t 4 から次のサイクルの開始時点までの期間（電荷排出期間 W D 2）にわたり第 2 スイッチング素子 S W 2 をオン（第 1 スイッチング素子 S W 1 はオフのまま）にする。これによって、電荷排出期間 W D 2 において光電変換素子 1 0 に発生した不要な光電子は第 2 スイッチング素子 S W 2 及び電荷排出部 1 0 8 を介して排出される。なお、電荷排出期間 W D 2 においても、光電変換素子 1 0 の第 1 電極 1 6 a 及び第 2 電極 1 6 b に供給される第 1 電圧 V 1 及び第 2 電圧 V 2 を、期間 W D 1 と同様に制御することで、第 1 電極 1 6 a 及び第 2 電極 1 6 b を含む光電変換素子 1 0 で発生した光電子を、光電変換素子 1 0 に電荷が残らないように、電荷排出部 1 0 8 を介して排出させる。

【 0 1 1 4 】

所定回数のサイクルが終了した段階で、出力スイッチ S E L をオンすることによって、出力ライン 2 1 2 には、キャパシタ C a に蓄積された光電子（電荷量 Q）に応じた電圧が出力素子 T R にて増幅されて出力電圧 V o u t として出力されることになる。出力電圧 V o u t は図示しない A / D 変換器にてデジタルデータに変換されて演算装置 2 0 6 に供給される。

【 0 1 1 5 】

[第 2 受光システム 2 0 0 B]

次に、第 2 の実施の形態に係る受光システム（以下、第 2 受光システム 2 0 0 B と記す）について図 1 3、図 1 6 ~ 図 2 0 を参照しながら説明する。

【 0 1 1 6 】

第 2 受光システム 2 0 0 B は、上述した第 1 受光システム 2 0 0 A とほぼ同様の構成を有するが、図 1 3 に示すように、第 2 受光装置 1 0 0 B を使用し、制御装置 2 0 4 によって、第 2 受光装置 1 0 0 B で受光された光から環境光 L s の成分を除去して被写体 W からの反射光 L r の成分を取得するように制御することで、環境光 L s に依存しない反射光強度の情報を取得することができる点で異なる。

【 0 1 1 7 】

< 環境光 L s の影響を低減する基本原理 >

ここで、環境光 L s の影響を低減する基本原理、特に、連続光を用いた場合の基本原理について、図 1 6 ~ 図 1 8 B を参照しながら説明する。

【 0 1 1 8 】

まず、図 1 6 に示すように、最初の 1 フレーム期間 F 1 において、被写体 W に連続光を照射しないときの光電子を取り込み、該光電子から未照射時の輝度値を得、次の 2 フレーム期間 F 2 において、被写体 W に連続光を照射したときの光電子を取り込み、該光電子から照射時の輝度値を得、これらの輝度値の差を取得することで、環境光 L s（主に太陽光成分）の影響を低減することができる。この場合、第 1 フレーム期間 F 1 と第 2 フレーム期間 F 2 の組み合わせを 1 つのサイクルとした場合、1 つのサイクルに対する連続光のデューティ比は 5 0 % となる。また、1 つのフレーム期間としては、撮像装置による撮影期間である例えば 1 / 6 0 [秒] が用いられる。

【 0 1 1 9 】

そして、最初の 1 フレーム期間 F 1 においては、連続光を出射せずに受光し、続く第 2 フレーム期間 F 2 において、該第 2 フレーム期間 F 2 にわたって連続光を出射させながら受光することから、この第 1 フレーム期間 F 1 から第 2 フレーム期間 F 2 にわたって、環

10

20

30

40

50

境光によるノイズ成分も取り込まれることになる。

【 0 1 2 0 】

従って、図 1 7 A に示すように、第 2 フレーム期間 F 2 の輝度値（信号光成分 + 太陽光成分）から第 1 フレーム期間 F 1 の輝度値（太陽光成分）を差し引くことによって、理想的には太陽光成分による影響が除去され、信号光成分のみが得られることになる。

【 0 1 2 1 】

しかし、太陽光のような強い環境光が存在する環境では、光ショットノイズの影響があり、しかも、光ショットノイズは、ランダム性を有することから、上述した輝度値の差を演算するだけでは、環境光の影響の除去は十分ではないことがわかる。すなわち、図 1 7 B に示すように、第 1 フレーム期間 F 1 で発生した光ショットノイズ成分と、第 2 フレーム期間 F 2 で発生した光ショットノイズ成分が異なる場合、その差分が信号光成分に重畳されることになる。

【 0 1 2 2 】

また、太陽光のような強い環境光が存在する環境では、例えば図 1 7 A に示すように、信号光成分よりも太陽光成分が大きいことから（信号光成分の S / N 比が低い）、信号光成分の入力ダイナミックレンジが小さくなるという問題がある。一般的な撮像素子は、入射光量に対する信号出力の有効範囲（ダイナミックレンジ）が限られており、太陽光が入射してしまうと、信号出力が飽和してしまう等の悪影響を及ぼすことが知られている。そこで、例えば図 1 8 A に示すように、1 つのサイクル（1 フレーム期間 F 1 と 2 フレーム期間 F 2 での露光と、第 2 フレーム期間 F 2 の輝度値（信号光成分 + 太陽光成分）から第 1 フレーム期間 F 1 の輝度値（太陽光成分）を差し引く動作）を複数回繰り返して信号光成分を蓄積することによって、信号光成分の S / N 比を向上させることが考えられる。図 1 8 A の例では 3 つのサイクル（サイクル 1 ~ 3）を示している。しかし、上述したように（図 1 7 B 参照）、各フレーム期間において、ランダムな光ショットノイズが入り込み、しかも、差演算においても、一部残存することから、図 1 8 B に示すように、信号光成分の蓄積と共に、残存するノイズ成分も蓄積することになり、差演算後の S / N 比が低くなるという問題がある。

【 0 1 2 3 】

信号光成分の S / N 比を向上させるためには、連続光のパワーを高めることが考えられる。しかし、1 つのフレーム期間にわたって連続光を出射させることから、発熱や消費電力が増加するという新たな問題が生じる。発熱に対しては例えば冷却機構を別途用意することで対応できるが、受光システムの製造コスト、ランニングコストが高くなり、サイズも大きくなるという問題がある。従って、連続光のパワーを上げることには限界がある。

【 0 1 2 4 】

一方、上述した発光装置 2 0 2 では、発光部 2 1 0 から高い出力を有するパルス幅の短いパルス光 L p を出射することから、該発光装置 2 0 2 を用いた第 2 受光システム 2 0 0 B では、上述したような連続光による各種問題を解決することができる。

【 0 1 2 5 】

[第 2 受光システム 2 0 0 B の詳細]

< 発光装置 2 0 2 >

発光装置 2 0 2 は、第 1 受光システム 2 0 0 A の発光装置 2 0 2 とほぼ同様の構成を有するため、その説明を省略する。

【 0 1 2 6 】

< 第 2 受光装置 1 0 0 B >

上述したので（図 1 2 参照）、ここではその重複説明を省略するが、図 1 9 を用いて、回路構成として第 2 受光装置 1 0 0 B を説明する。

【 0 1 2 7 】

すなわち、第 2 受光装置 1 0 0 B は、図 1 9 に示すように、上述した光電変換素子 1 0、電荷集積部 2 6、第 1 キャパシタ C a 1、第 2 キャパシタ C a 2、電荷排出部 1 0 8、第 1 スイッチング素子 S W 1 ~ 第 3 スイッチング素子 S W 3 とを備え、さらに、第 1 リセ

10

20

30

40

50

ットスイッチSR1、第2リセットスイッチSR2、第1アンプAP1及び第2アンプAP2を有する。

【0128】

(第1スイッチング素子SW1、第1キャパシタCa1)

第1スイッチング素子SW1は、例えばnチャンネル型MOSトランジスタにて構成され、ソースが電荷集積部26に接続され、ドレインが第1キャパシタC1に接続され、ゲートが図示しないゲート駆動回路に接続されている。従って、ゲートに対するゲート駆動回路からのゲート駆動信号(第1読取信号Sg1)に応じて第1スイッチング素子SW1のオン・オフを選択的に制御することにより、電荷集積部26に存在する光電子が第1キャパシタCa1に転送される。

10

【0129】

(第2スイッチング素子SW2、第2キャパシタCa2)

第2スイッチング素子SW2は、例えばnチャンネル型MOSトランジスタにて構成され、ソースが電荷集積部26に接続され、ドレインが第2キャパシタCa2に接続され、ゲートが図示しないゲート駆動回路に接続されている。従って、ゲートに対するゲート駆動回路からのゲート駆動信号(第2読取信号Sg2)に応じて第2スイッチング素子SW2のオン・オフを選択的に制御することにより、電荷集積部26に存在する光電子が第2キャパシタCa2に転送される。

【0130】

(第3スイッチング素子SW3、電荷排出部108)

第3スイッチング素子SW3は、例えばnチャンネル型MOSトランジスタにて構成され、ソースに電荷集積部26が接続され、ドレインに電荷排出部108が接続され、該電荷排出部108には、第1電源208Aからの正の電源電圧Vddが供給されている。また、ゲートには図示しないゲート駆動回路が接続されている。従って、ゲート駆動回路からゲートにゲート駆動信号(電荷排出信号Se)を供給することにより、ゲートをオンにし、電荷集積部26に存在する光電子を、第1キャパシタCa1や第2キャパシタCa2に転送することなく、電荷排出部108を通じて排出することができる。

20

【0131】

(第1リセットスイッチSR1、第2リセットスイッチSR2)

第1リセットスイッチSR1及び第2リセットスイッチSR2は、例えばnチャンネル型MOSトランジスタにて構成されている。第1リセットスイッチSR1のソースに第1スイッチング素子SW1と第1キャパシタC1との接点a1が接続され、第2リセットスイッチSR2のソースに第2スイッチング素子SW2と第2キャパシタC2との接点a2が接続されている。各ドレインには第2電源208Bからのリセット電圧Vrが供給され、各ゲートには図示しないゲート駆動回路が接続されている。従って、各ゲートに対するゲート駆動回路からのゲート駆動信号(第1リセット信号Sr1及び第2リセット信号)によって第1リセットスイッチSR1及び第2リセットスイッチSR2を選択的に又は一斉にオンにすることにより、第1キャパシタCa1及び第2キャパシタCa2の電位をそれぞれ一定のリセット電位にすることができる。すなわち、第1キャパシタCa1及び第2リセットCa2をリセットすることができる。

30

40

【0132】

(第1アンプAP1)

第1アンプAP1は、例えばnチャンネル型MOSトランジスタにて構成された第1出力素子TR1と、第1出力素子TR1のソースと第1出力ライン212aとの間に接続された例えばnチャンネル型MOSトランジスタによる第1出力スイッチSEL1とを有する。第1出力素子TR1のゲートには、第1スイッチング素子SW1と第1キャパシタC1との接点a1が接続され、ドレインには第1電源208Aからの正の電源電圧Vddが供給され、ソースには第1出力スイッチSEL1のドレインが接続されている。第1出力スイッチSEL1は、ゲートに図示しないゲート駆動回路が接続され、ソースに第1出力ライン212aが接続されている。従って、第1出力スイッチSEL1のゲートに対するゲ-

50

ト駆動回路からのゲート駆動信号（第1出力選択信号 S_{s1} ）によって第1出力スイッチ S_{EL1} をオンにすることにより、第1キャパシタ C_{a1} に蓄積された光電子（電荷量 Q_1 ）に応じた電圧が第1出力素子 T_{R1} にて増幅されて第1出力電圧 V_{out1} として取り出されることになる。

【0133】

（第2アンプ A_{P2} ）

第2アンプ A_{P2} は、例えば n チャネル型 MOS トランジスタにて構成された第2出力素子 T_{R2} と、第2出力素子 T_{R2} のソースと第2出力ライン $212b$ との間に接続された例えば n チャネル型 MOS トランジスタによる第2出力スイッチ S_{EL2} とを有する。第2出力素子 T_{R2} のゲートには、第2スイッチング素子 S_{W2} と第2キャパシタ C_{a2} との接点 a_2 が接続され、ドレインには第1電源 $208A$ からの正の電源電圧 V_{dd} が供給され、ソースには第2出力スイッチ S_{EL2} のドレインが接続されている。第2出力スイッチ S_{EL2} は、ゲートに図示しないゲート駆動回路が接続され、ソースに第2出力ライン $212b$ が接続されている。従って、第2出力スイッチ S_{EL2} のゲートに対するゲート駆動回路からのゲート駆動信号（第2出力選択信号 S_{s2} ）によって第2出力スイッチ S_{EL2} をオンにすることにより、第2キャパシタ C_{a2} に蓄積された光電子（電荷量 Q_2 ）に応じた電圧が第2出力素子 T_{R2} にて増幅されて第2出力電圧 V_{out2} として取り出されることになる。

10

【0134】

<第2受光システム $200B$ の動作>

20

次に、第2受光システム $200B$ の動作について図20を参照しながら説明する。なお、図20において、第1スイッチング素子 S_{W1} ～第3スイッチング素子 S_{W3} がオンしている期間はそれぞれ $WD1$ ～ $WD3$ である。

【0135】

先ず、第2受光システム $200B$ の制御装置 204 は、一定の周期（サイクル）毎に、ある一定期間 WS を置いて発光装置 202 を駆動して、各サイクル毎に発光時間 WL のパルス光 L_p を放射する。一定期間 WS は、環境光 L_s の輝度情報を読み取る期間であり、この一定期間 WS に第2受光装置 $100B$ に入射した光は光電変換素子 10 にて光電子に変換されて電荷集積部 26 に高速に転送される。

【0136】

30

第1スイッチング素子 S_{W1} は、電荷集積部 26 に転送された光電子を第1キャパシタ C_{a1} に転送する。すなわち、第1キャパシタ C_{a1} に転送された光電子は、入射した環境光 L_s を光電変換して得られた光電子（電荷量 Q_1 ）である。従って、電荷量 Q_1 によって、環境光強度の情報を取得することができる。

【0137】

一定期間 WS 経過後に、発光装置 202 から出射されたパルス光 L_p （放射光 L_e ）が被写体 W で反射し、反射光 L_r として第2受光装置 $100B$ に入射する。第2受光装置 $100B$ に入射した光は光電変換素子 10 にて光電子に変換されて電荷集積部 26 に高速に転送される。

【0138】

40

第2スイッチング素子 S_{W2} は、電荷集積部 26 に転送された光電子を第2キャパシタ C_{a2} に転送する。すなわち、第2キャパシタ C_{a2} に転送された光電子は、入射した環境光 L_s と反射光 L_r （パルス光 L_p が被写体 W に反射したことによる反射光）を光電変換して得られた光電子（電荷量 Q_2 ）である。

【0139】

従って、下記式（ F_1 ）に示すように、これら電荷量 Q_1 及び Q_2 の差をとることによって、環境光に依存しない反射光強度の情報を取得することができる。

$$\text{反射光強度} = Q_2 - Q_1 \quad \dots \dots (F_1)$$

【0140】

なお、第1スイッチング素子 S_{W1} 及び第2スイッチング素子 S_{W2} が共にオンとなっ

50

ていない（共にオフとなっている）場合に光電変換された光電子は、不要な光電子であるため、この不要な光電子を、第3スイッチング素子SW3をオンにして電荷排出部108に排出する。

【0141】

ここで、第2受光システム200Bの具体的な動作タイミングについて図20を参照しながら説明する。

【0142】

最初に、上述した第1受光システム200Aと同様に、第2受光システム200Bの初期設定として、第3スイッチング素子SW3、第1リセットスイッチSR1及び第2リセットスイッチSR2を全てオンにし、第1スイッチング素子SW1、第2スイッチング素子SW2、第1出力スイッチSEL1及び第2出力スイッチSEL2を共にオフにする。これにより、光電変換素子10に蓄積されている不要な光電子が排出されると共に、第1キャパシタCa1及び第2キャパシタCa2の各電位がリセット電位に設定される。その後、第1リセットスイッチSR1及び第2リセットスイッチSR2がオフとされる。また、同時に、光電変換素子10の第1電極16a及び第2電極16bに供給される第1電圧V1及び第2電圧V2を、期間WD3に図示するタイミングと同様な動作で制御することで、第1電極16a及び第2電極16bを含む光電変換素子10で発生した光電子を、光電変換素子10に電荷が残らないように、電荷排出部108を介して排出させ光電変換素子10を初期化する。

【0143】

初期設定が終了した後、反射光強度を取得するためのサイクルが1回のみ、あるいは複数回繰り返されることになる。

【0144】

各サイクルは、図20に示すように、第1受光システム200Aの場合とは異なり、最初の時点t1から一定期間WSを置いて、制御装置204による発光装置202の駆動によって、発光装置202から1つのパルス光Lpが出射されることになる。従って、一定期間WSは、上述したように環境光Lsを取り込む期間となる。

【0145】

そして、時点t1で第3スイッチング素子SW3をオフにし、該時点t1から第1読取期間WD1にわたり第1スイッチング素子SW1をオン（第2スイッチング素子SW2及び第3スイッチング素子SW3はオフのまま）にする。また、上述した第1受光システム200Aと同様に、時点t1から光電変換素子10の第1電極16a及び第2電極16bに供給される第1電圧V1及び第2電圧V2をそれぞれ高レベルVH1及びVH2にし、その後の時点t2において第2電圧V2を低レベルV2Lにし、その後の時点t3において第1電圧V1を低レベルV1Lにする。この一連の電圧変化によって、第2電極16b下の光電子が第1電極16a下に高速に移動し、第1電極16a下の光電子が電荷集積部26に高速に転送され、第1スイッチング素子SW1を通じて第1キャパシタCa1に転送される。

【0146】

その後の時点t4において、第1スイッチング素子SW1をオフにすると共に、発光装置202から1つのパルス光Lpを出射させる。また、時点t4から第2読取期間WD2にわたり第2スイッチング素子SW2をオン（第1スイッチング素子SW1及び第3スイッチング素子SW3はオフのまま）にする。また、時点t4から光電変換素子10の第1電極16a及び第2電極16bに供給される第1電圧V1及び第2電圧V2をそれぞれ高レベルVH1及びVH2にし、その後の時点t5において第2電圧V2を低レベルV2Lにし、その後の時点t6において第1電圧V1を低レベルV1Lにする。この一連の電圧変化によって、第2電極16b下の光電子が第1電極16a下に高速に移動し、第1電極16a下の光電子が電荷集積部26に高速に転送され、第2スイッチング素子SW2を通じて第2キャパシタCa2に転送される。

【0147】

その後の時点 t_7 において、第2スイッチング素子 SW_2 をオフにし、該時点 t_7 から次のサイクルの開始時点までの期間（電荷排出期間 WD_3 ）にわたり第3スイッチング素子 SW_3 をオン（第1スイッチング素子 SW_1 及び第2スイッチング素子は共にオフのまま）にする。これによって、電荷排出期間 WD_3 において光電変換素子 10 に発生した不要な光電子は第3スイッチング素子 SW_3 及び電荷排出部 108 を介して排出される。

【0148】

所定回数のサイクルが終了した段階で、第1出力スイッチ SEL_1 をオンすることによって、第1出力ライン 212a には、第1キャパシタ Ca_1 に蓄積された光電子（電荷量 Q_1 ）に応じた電圧が第1出力素子 TR_1 にて増幅されて第1出力電圧 V_{out1} として出力され、その後、第2出力スイッチ SEL_2 をオンすることによって、第2出力ライン 212b には、第2キャパシタ Ca_2 に蓄積された光電子（電荷量 Q_2 ）に応じた電圧が第2出力素子 TR_2 にて増幅されて第2出力電圧 V_{out2} として出力されることになる。

10

【0149】

第1出力ライン 212a 及び第2出力ライン 212b から出力された第1出力電圧 V_{out1} 及び第2出力電圧 V_{out2} は、図示しない A/D 変換器にてそれぞれデジタルの第1数値データ D_1 及び第2数値データ D_2 に変換されて演算装置 206 に供給される。

【0150】

演算装置 206 では、供給された第1数値データ D_1 及び第2数値データ D_2 に基づいて下記式（ F_2 ）を演算することによって、反射光強度データ D_r を得る。

20

$$D_r = D_2 - D_1 \quad \dots\dots\dots (F_2)$$

【0151】

上述した発光装置 202 は、パルス光 L_p のパルス幅を 1 [ナノ秒] より長く、且つ、0.25 [秒] 未満としているため、パルス光 L_p のパルス幅を 1 フレーム期間の 1 [%] 以下、例えば 0.1 [%] 以下の時間的長さに設定することが可能である。つまり、パルス幅を大幅に短く設定することができることから、1つのパルス光 L_p のパワーを高くすることができ、環境光成分に対する反射光成分（信号光）の S/N 比を大幅に向上させることができる。第2読取期間 WD_2 もパルス光 L_p のパルス幅に合わせて短く設定することができ、しかも、環境光 L_s のみを読み取る第1読取期間 WD_1 を上述した第2読取期間 WD_2 と同じ時間的長さにできる等、読取時間を短くすることができるため、環境光 L_s の入射光量を低減でき、環境光 L_s に起因する光ショットノイズ成分を低減することができる。

30

【0152】

また、第1読取期間 WD_1 と第2読取期間 WD_2 に挟まれる時間的長さをほぼ 0 にすることができることから、被写体 W にパルス光 L_p を照射しない期間（第1読取期間 WD_1 ）における光電子の取り込み（未放射時の輝度値の取得）と、パルス光 L_p を照射した期間（第2読取期間 WD_2 ）における光電子の取り込み（放射時の輝度値の取得）を、短時間に切り換えることが可能となり、未放射時の輝度値と放射時の輝度値の取得にかかる同時性を格段に向上させることができる。

【0153】

また、上述したサイクルを複数回繰り返す場合は、第1キャパシタ Ca_1 及び第2キャパシタ Ca_2 に蓄積される光電子の量を増やすことができる。この場合においても、パルス光列のパルス周期に対するパルス光 L_p のデューティ比が 1 [%] 以下（例えば 0.1 [%] 以下）に設定されることから、パルス光列に含まれる各パルス光 L_p のパワーを連続光よりも高くすることが可能となり、各パルス幅での環境光 L_s （ノイズ成分）に対する反射光 L_r （信号光成分）の S/N 比を大幅に向上させることができる。このように、パルス光 L_p のデューティ比を小さくすることで、大きな出力を有したパルス光を用いても、発光休止時に放熱させることができるため、放熱特性を良好にできる。しかも、複数サイクルにわたって第1キャパシタ Ca_1 及び第2キャパシタ Ca_2 にそれぞれ光電子を蓄積することから、信号光成分を増やすことができ、その後の信号処理の精度を高めるこ

40

50

とが可能となる。また、各サイクルにおいて、第1読取期間WD1における光電子の取り込みと、第2読取期間WD2における光電子の取り込みを、短時間に切り換えることができるため、未放射時の輝度値と放射時の輝度値の取得にかかる同時性を格段に向上させることができる。

【0154】

[第1測距装置300A]

次に、第1の実施の形態に係る測距装置(以下、第1測距装置300Aと記す)について図21~図26を参照しながら説明する。

【0155】

第1測距装置300Aは、後述するイメージセンサ302の各画素304の出力に基づき測定した距離を用いた三次元画像を取得するものであり、上述した発光装置202、制御装置204、演算装置206、第1電源208A及び第2電源208Bに加えて、第3受光装置100Cとを有する。

10

【0156】

第1測距装置300Aでは、制御装置204からの指令に応じて発光装置202の発光部210から射出されたパルス光Lpが対象物Wで反射し、第3受光装置100Cに入射する。第3受光装置100Cには、太陽光等の環境光Lsも入射する。第3受光装置100Cは、制御装置204からの指令に基づき受光量に応じた電荷を示す信号(蓄積電荷信号Sc1、Sc2)を演算装置206に出力する。演算装置206は、パルス光Lpが発光装置202から第3受光装置100Cまで到達する期間(往復期間P)[s]を算出し、この往復期間Pに基づいて第1測距装置300Aと対象物Wとの距離D[m]を演算する。演算装置206の演算結果は、例えば、図示しない表示装置に出力される。

20

【0157】

<第3受光装置100C>

第3受光装置100Cは、レンズ102と、第3受光部104Cとを有する。レンズ102を通過した反射光Lr及び環境光Lsは、第3受光部104Cに集光される。レンズ102は、直線状又はマトリックス状に配列された複数のレンズであってもよい。

【0158】

第3受光部104Cは、図22に示すように、マトリックス状に画素304が配置されたイメージセンサ302と、ゲート駆動回路306と、垂直選択回路308と、サンプルホールド回路310と、水平選択回路312と、出力バッファ314と、A/D変換器316とを有する。

30

【0159】

イメージセンサ302は、各画素304の受光量に応じた蓄積電荷信号Sc1、Sc2を水平選択回路312を介して出力する。第1電源208Aは、イメージセンサ302に対して正の電源電圧Vddを印加し、第2電源208Bは、イメージセンサ302に対してリセット電圧Vrを印加する。

【0160】

ゲート駆動回路306は、各種ゲート駆動信号を出力することによりイメージセンサ302の第1スイッチング素子SW1~第5スイッチング素子SW5(図23参照)、第1リセットスイッチSR1~第4リセットスイッチSR4を選択的にオン/オフ制御する。

40

【0161】

垂直選択回路308は、マルチプレクサ(図示せず)を有し、読出しを行う画素304が属する行に対して選択的に第1出力選択信号Ss1~第4出力選択信号Ss4を出力し、当該画素304から蓄積電荷信号Sc1、Sc2を出力させる。水平選択回路312は、別のマルチプレクサ(図示せず)を有し、読出しを行う画素304が属する列を選択する。

【0162】

図23に示すように、画素304から読み出された蓄積電荷信号Sc1、Sc2は、第1定電流回路58a、第2定電流回路58bにより、第1出力電圧Vout1及び第2出

50

力電圧 V_{out2} 、第3出力電圧 V_{out3} 及び第4出力電圧 V_{out4} に変換され、サンプルホールド回路 310 に一旦蓄積された後、水平選択回路 312 から出力される。そして、蓄積電荷信号 $Sc1$ 、 $Sc2$ は、出力バッファ 314 及び A/D 変換器 316 を介して演算装置 206 に送信される。この蓄積電荷信号 $Sc1$ 、 $Sc2$ を受信した演算装置 206 は、蓄積電荷信号 $Sc1$ 、 $Sc2$ から反射光 Lr の光量 (光量 Ar) を判定して、第1測距装置 300A と対象物 W との距離 D を演算する (詳細は後述する。)。

【0163】

<画素 304 >

図 23 には、1つの画素 304 の回路図が示されている。図 23 に示すように、画素 304 は、上述した光電変換素子 10、電荷集積部 26、第1キャパシタ $Ca1$ ~ 第4キャパシタ $Ca4$ 、電荷排出部 108、第1スイッチング素子 $SW1$ ~ 第5スイッチング素子 $SW5$ とを備え、さらに、第1リセットスイッチ $SR1$ ~ 第4リセットスイッチ $SR4$ 、第1アンプ $AP1$ ~ 第4アンプ $AP4$ を有する。図 23 において、回路図を見易くするために、電荷集積部 26 を2つの接点で示したが、実際には1つの電荷集積部 26 にて構成されるものである。また、第1キャパシタ $Ca1$ と第3キャパシタ $Ca3$ は、電荷集積部 26 の中心に対して線対称の位置に配置され、第2キャパシタ $Ca2$ と第4キャパシタ $Ca4$ も、電荷集積部 26 の中心に対して線対称の位置に配置されている。同様に、第1キャパシタ $Ca1$ と第2キャパシタ $Ca2$ も、電荷集積部 26 の中心に対して線対称の位置に配置され、第3キャパシタ $Ca3$ と第4キャパシタ $Ca4$ も、電荷集積部 26 の中心に対して線対称の位置に配置されている。

【0164】

(第1スイッチング素子 $SW1$ 、第1キャパシタ $Ca1$)

上述した第2受光装置 100B の第1スイッチング素子 $SW1$ 及び第1キャパシタ $Ca1$ と同様の構成を有するため、ここではその説明を省略する。

【0165】

(第2スイッチング素子、第2キャパシタ)

上述した第2受光装置 100B の第2スイッチング素子 $SW2$ 及び第2キャパシタ $Ca2$ と同様の構成を有するため、ここではその説明を省略する。

【0166】

(第3スイッチング素子 $SW3$ 、第3キャパシタ $Ca3$)

第3スイッチング素子 $SW3$ は、例えば n チャネル型 MOS トランジスタにて構成され、ソースが電荷集積部 26 に接続され、ドレインが第3キャパシタ $Ca3$ に接続され、ゲートがゲート駆動回路 306 に接続されている。従って、ゲートに対するゲート駆動回路 306 からのゲート駆動信号 (第3読取信号 $Sg3$) に応じて第3スイッチング素子 $SW3$ のオン・オフを選択的に制御することにより、電荷集積部 26 に存在する光電子が第3キャパシタ $Ca3$ に転送される。

【0167】

(第4スイッチング素子 $SW4$ 、第4キャパシタ $Ca4$)

第4スイッチング素子 $SW4$ は、例えば n チャネル型 MOS トランジスタにて構成され、ソースが電荷集積部 26 に接続され、ドレインが第4キャパシタ $Ca4$ に接続され、ゲートがゲート駆動回路 306 に接続されている。従って、ゲートに対するゲート駆動回路 306 からのゲート駆動信号 (第4読取信号 $Sg4$) に応じて第4スイッチング素子 $SW4$ のオン・オフを選択的に制御することにより、電荷集積部 26 に存在する光電子が第4キャパシタ $Ca4$ に転送される。

【0168】

(第5スイッチング素子 $SW5$ 、電荷排出部 108)

第5スイッチング素子 $SW5$ は、例えば n チャネル型 MOS トランジスタにて構成され、ソースに電荷集積部 26 が接続され、ドレインに電荷排出部 108 が接続され、該電荷排出部 108 には、第1電源 208A からの正の電源電圧 V_{dd} が供給されている。また、ゲートにはゲート駆動回路 306 からの電荷排出信号 Se が供給されるようになってい

10

20

30

40

50

る。

【0169】

従って、ゲートに電荷排出信号 S_e を供給すること（ゲートに供給される電圧を高レベルにすること）により、ゲートをオンにし、電荷集積部 26 に存在する不要な光電子を、第1キャパシタ C_{a1} ~ 第4キャパシタ C_{a4} に転送することなく、電荷排出部 108 を通じて排出することができる。

【0170】

すなわち、第1スイッチング素子 SW_1 ~ 第4スイッチング素子 SW_4 の全てがオフにされているとき（光電変換素子 10 で発生した光電子を第1キャパシタ C_{a1} ~ 第4キャパシタ C_{a4} に振り分けないとき）に、ゲート駆動回路 306 から第5スイッチング素子 SW_5 のゲートに電荷排出信号 S_e を送信すること（ゲートに供給される電圧を高レベルにすること）により、第5スイッチング素子 SW_5 をオンにし、光電変換素子 10 で発生した不要な光電子を、第1キャパシタ C_{a1} ~ 第4キャパシタ C_{a4} に振り分けることなく、電荷排出部 108 に排出することができる。これにより、第1キャパシタ C_{a1} ~ 第4キャパシタ C_{a4} には、第1スイッチング素子 SW_1 ~ 第4スイッチング素子 SW_4 がオンしている期間に光電変換素子 10 で発生した光電子のみを振り分けることが可能となる。その結果、後述する方法により、第1測距装置 300A と対象物 W との距離 D を測定することが可能となる。

【0171】

（第1リセットスイッチ SR_1 ~ 第4リセットスイッチ SR_4 ）

第1リセットスイッチ SR_1 ~ 第4リセットスイッチ SR_4 は、例えば n チャンネル型 MOS トランジスタにて構成されている。第1リセットスイッチ SR_1 のソースに第1スイッチング素子 SW_1 と第1キャパシタ C_{a1} との接点 a_1 が接続され、第2リセットスイッチ SR_2 のソースに第2スイッチング素子 SW_2 と第2キャパシタ C_{a2} との接点 a_2 が接続されている。同様に、第3リセットスイッチ SR_3 のソースに第3スイッチング素子 SW_3 と第3キャパシタ C_{a3} との接点 a_3 が接続され、第4リセットスイッチ SR_4 のソースに第4スイッチング素子 SW_4 と第4キャパシタ C_{a4} との接点 a_4 が接続されている。各ドレインには第2電源 208B からのリセット電圧 V_r が供給され、各ゲートにはゲート駆動回路 306 が接続されている。

【0172】

従って、各ゲートに対するゲート駆動回路 306 からのゲート駆動信号（第1リセット信号 S_{r1} ~ 第4リセット信号 S_{r4} ）によって第1リセットスイッチ SR_1 ~ 第4リセットスイッチ SR_4 を選択的に又は一斉にオンにすることにより、第1キャパシタ C_{a1} ~ 第4キャパシタ C_{a4} の電位をそれぞれ一定のリセット電位にすることができる。すなわち、第1キャパシタ C_{a1} ~ 第4リセット C_{a4} をリセットすることができる。

【0173】

（第1アンプ AP_1 、第2アンプ AP_2 ）

上述した第2受光装置 100B の第1アンプ AP_1 及び第2アンプ AP_2 と同様の構成を有するため、ここではその詳細説明を省略するが、第1アンプ AP_1 の第1出力スイッチ SEL_1 のソースが第1出力ライン 212a に接続され、ゲートには垂直選択回路 308 からの第1出力選択信号 S_{s1} が供給されるようになっている。同様に、第2アンプ AP_2 の第2出力スイッチ SEL_2 のソースが第1出力ライン 212a に接続され、ゲートには垂直選択回路 308 からの第2出力選択信号 S_{s2} が供給されるようになっている。

【0174】

従って、第1出力スイッチ SEL_1 のゲートに対する第1出力選択信号 S_{s1} によって第1出力スイッチ SEL_1 をオンにすることにより、第1キャパシタ C_{a1} に蓄積された光電子（電荷量 Q_1 ）に応じた電圧が第1出力素子 TR_1 にて増幅され、第1出力ライン 212a を介して第1出力電圧 V_{out1} として取り出されることになる。同様に、第2出力スイッチ SEL_2 のゲートに対する第2出力選択信号 S_{s2} によって第2出力スイッチ SEL_2 をオンにすることにより、第2キャパシタ C_{a2} に蓄積された光電子（電荷量

10

20

30

40

50

Q2) に応じた電圧が第2出力素子TR2にて増幅され、第1出力ライン212aを介して第2出力電圧Vout2として取り出されることになる。

【0175】

(第3アンプAP3)

第3アンプAP3は、例えばnチャンネル型MOSトランジスタにて構成された第3出力素子TR3と、第3出力素子TR3のソースと第2出力ライン212bとの間に接続された例えばnチャンネル型MOSトランジスタによる第3出力スイッチSEL3とを有する。第3出力素子TR3のゲートには、第3スイッチング素子SW3と第3キャパシタCa3との接点a3が接続され、ドレインには第1電源208Aからの正の電源電圧Vddが供給され、ソースには第3出力スイッチSEL3のドレインが接続されている。第3出力スイッチSEL3は、ソースに第2出力ライン212bが接続され、ゲートには、垂直選択回路308からの第1出力選択信号Ss3が供給されるようになっている。

10

【0176】

従って、第3出力スイッチSEL3のゲートに対する第3出力選択信号Ss3によって第3出力スイッチSEL3をオンにすることにより、第3キャパシタCa3に蓄積された光電子(電荷量Q3)に応じた電圧が第3出力素子TR3にて増幅され、第2出力ライン212bを介して第3出力電圧Vout3として取り出されることになる。

【0177】

(第4アンプAP4)

第4アンプAP4は、例えばnチャンネル型MOSトランジスタにて構成された第4出力素子TR4と、第4出力素子TR4のソースと第2出力ライン212bとの間に接続された例えばnチャンネル型MOSトランジスタによる第4出力スイッチSEL4とを有する。第4出力素子TR4のゲートには、第4スイッチング素子SW4と第4キャパシタCa4との接点a4が接続され、ドレインには第1電源208Aからの正の電源電圧Vddが供給され、ソースには第4出力スイッチSEL4のドレインが接続されている。第4出力スイッチSEL4は、ソースに第2出力ライン212bが接続され、ゲートには、垂直選択回路308からの第4出力選択信号Ss4が供給されるようになっている。

20

【0178】

従って、第4出力スイッチSEL4のゲートに対する第4出力選択信号Ss4によって第4出力スイッチSEL4をオンにすることにより、第4キャパシタCa4に蓄積された光電子(電荷量Q4)に応じた電圧が第4出力素子TR4にて増幅され、第2出力ライン212bを介して第4出力電圧Vout4として取り出されることになる。

30

【0179】

[第1測距装置300Aと対象物Wとの距離Dの測定方法]

次に、第1測距装置300Aと対象物Wとの距離Dを測定する方法について説明する。

【0180】

(1) サイクルCm

図24に示すように、第1測距装置300Aでは、各サイクルCm(測定値を求める周期)[回/s]は、第1キャパシタCa1~第4キャパシタCa4に電荷を累積的に蓄積する第1蓄積期間Tca1と、第1キャパシタCa1~第4キャパシタCa4に累積的に蓄積された電荷を読み出す読出期間Trとからなる。さらに、第1蓄積期間Tca1は、画素304にパルス光Lpを露光し、第1キャパシタCa1~第4キャパシタCa4に電荷を蓄積する処理(電荷蓄積処理)を1回行うための第2蓄積期間Tca2を複数含む。第1測距装置300Aにおいて、第1蓄積期間Tca1及び読出期間Trは、10[ミリ秒]である。また、各第2蓄積期間Tca2は、100[マイクロ秒]である。さらに、各第2蓄積期間Tca2におけるパルス光Lpの出力時間(パルス幅)は、100[ナノ秒]である。従って、各第2蓄積期間Tca2における発光部210の駆動デューティは、0.1[%]である。

40

【0181】

なお、上述したように、第1測距装置300Aは、測定結果を三次元画像として出力可

50

能であるため、各サイクル C_m は、三次元画像のフレームレート[フレーム/秒]としても定義可能である。

【0182】

第1測距装置300Aでは、第1蓄積期間 T_{ca1} において電荷蓄積処理を100回行い、これに伴って、第1キャパシタ C_{a1} ～第4キャパシタ C_{a4} に蓄積された電荷量 Q_1 ～ Q_4 に基づいて往復期間 P 及び距離 D を測定する。

【0183】

(2)測定方法の概要(1つの電荷蓄積期間 T_{ca2} を対象とした場合)

上記のように、第1測距装置300Aでは、第1蓄積期間 T_{ca1} 全体で第1キャパシタ C_{a1} ～第4キャパシタ C_{a4} に蓄積された電荷量 Q_1 ～ Q_4 に基づいて往復期間 P 及び距離 D を測定するが、発明の理解を容易化するため、以下では、まずは、1つの第2蓄積期間 T_{ca2} のみで第1キャパシタ C_{a1} ～第4キャパシタ C_{a4} に蓄積された電荷量 Q_1 ～ Q_4 に基づいて往復期間 P 及び距離 D を求める場合を説明する。

【0184】

図25には、第2蓄積期間 T_{ca2} における放射光 L_e 、反射光 L_r 、並びに第1スイッチング素子 SW_1 ～第5スイッチング素子 SW_5 のオン/オフのタイミングチャートが示されている。

【0185】

詳細は後述するが、第1測距装置300Aでは、反射光 L_r の強度 I_r [W]が一定であれば、反射光 L_r が光電変換素子10に入射した期間(反射光入射期間 P_{ri})[s]と、反射光入射期間 P_{ri} における反射光 L_r の累積光量(反射光測定光量 A_{mr})[J]とが比例関係にあることを利用して、距離 D を測定する。

【0186】

すなわち、第1基準期間としての期間 P_1 において、環境光 L_s のみが光電変換素子10に入射しているときの累積光量(環境光基準光量 A_{rs})[J](第1キャパシタ C_{a1} の電荷量 Q_1)を求め、第2基準期間としての期間 $P_3(=P_1)$ において、環境光 L_s 及び反射光 L_r が光電変換素子10に入射しているときの累積光量(合成光基準光量 A_{ri})[J](第3キャパシタ C_{a3} の電荷量 Q_3)を求める。また、第1測定期間としての期間 P_2 において、環境光 L_s のみが光電変換素子10に入射しているときの累積光量(環境光測定光量 A_{ms})[J](第2キャパシタ C_{a2} の電荷量 Q_2)を求め、第2測定期間としての期間 $P_4(=P_2)$ において、環境光 L_s 及び反射光 L_r が光電変換素子10に入射しているときの累積光量(合成光測定光量 A_{mi})[J](第4キャパシタ C_{a4} の電荷量 Q_4)を求める。期間 P_4 では、環境光 L_s 及び反射光 L_r の両方が入射する期間(期間 P_{sr})[s]と、環境光 L_s のみが入射する期間(期間 P_s)[s]が存在する。期間 P_{sr} は、対象物 W までの距離 D に比例する。

【0187】

ここで、合成光基準光量 A_{ri} と環境光基準光量 A_{rs} との差(反射光基準光量 A_{rr})[J]と合成光測定光量 A_{mi} と環境光測定光量 A_{ms} との差(反射光測定光量 A_{mr})[J]との比($A_{ri} - A_{rs} : A_{mi} - A_{ms}$)と、期間 $P_3(=P_1)$ と反射光入射期間 P_{ri} との比($P_3 : P_{ri}$)とが等しい。これを利用して、第1測距装置300Aから出射されたパルス光 L_p が対象物 W に当たって第1測距装置300Aに戻って来るまでの期間(往復期間 P)を求める。そして、往復期間 P に基づいて第1測距装置300Aと対象物 W との距離 D を測定する。

【0188】

(3)測定方法の詳細(1つの第2蓄積期間 T_{ca2} を対象とした場合)

(a)タイミングチャートの説明

図25において、時点 T_{eu} は、放射光 L_e の放射開始時点を、時点 T_{ed} は、放射光 L_e の放射終了時点を、期間 P_e は、時点 T_{eu} から時点 T_{ed} までの期間を示す。時点 T_{ru} は、光電変換素子10に対する反射光 L_r の入射開始時点を、時点 T_{rd} は、光電変換素子10に対する反射光 L_r の入射終了時点を、期間 P_r は、時点 T_{ru} から時点 T

10

20

30

40

50

r dまでの期間を示す。

【0189】

時点Tg1u、Tg2u、Tg3u、Tg4uは、第1スイッチング素子SW1～第4スイッチング素子SW4をオンする時点を、ここから時点Tg1d、Tg2d、Tg3d、Tg4dは、第1スイッチング素子SW1～第4スイッチング素子SW4をオフする時点を、期間P1は、時点Tg1uから時点Tg1dまでの期間を、期間P2は、時点Tg2uから時点Tg2dまでの期間を、期間P3は、時点Tg3uから時点Tg3dまでの期間を、期間P4は、時点Tg4uから時点Tg4dまでの期間を示す。期間Psrは、時点Tg4uから時点Trdまでの期間を、期間Psは、時点Trdから時点Tg4dまでの期間を示す。

10

【0190】

時点Td1u、Td2uは、第5スイッチング素子SW5をオンする時点を、時点Td1d、Td2dは、第5スイッチング素子SW5をオフする時点を、期間P5は、時点Td1uから時点Td1dまでの期間を、期間P6は、時点Td2uから時点Td2dまでの期間を示す。

【0191】

反射光Lrが光電変換素子10に入射している期間Prは、時点Teuから時点Truまで又は時点Tedから時点Trdまでの遅れ(往復期間P)が発生するものの、期間Peと等しく(Pe=Pr)、例えば、10[ナノ秒]以上1[マイクロ秒]以下に設定可能であり、第1測距装置300Aでは、100[ナノ秒]である。また、制御装置204において、期間P1と期間P3及び期間P2と期間P4はそれぞれ等しく設定される(P1=P3及びP2=P4)。期間P1、P3は、例えば、10[ナノ秒]以上90[ナノ秒]以下に設定可能であり、第1測距装置300Aでは、30[ナノ秒]である。期間P2は、例えば、10[ナノ秒]以上90[ナノ秒]以下に設定可能であり、第1測距装置300Aでは、70[ナノ秒]である。また、期間P5は、例えば、0[秒]以上90[ナノ秒]以下に設定可能であり、第1測距装置300Aでは、70[ナノ秒]である。期間P6は、例えば、10[マイクロ秒]以上1[ミリ秒]以下に設定可能であり、第1測距装置300Aでは、約100[マイクロ秒]である。このため、期間P1～P6のうち期間P6が非常に長い。

20

【0192】

図25からわかるように、第1測距装置300Aの第2蓄積期間Tca2では、先ず、第1スイッチング素子SW1をオンにし(期間P1)、第1スイッチング素子SW1をオフにするのと同時に第2スイッチング素子SW2をオンにする(期間P2)。第2スイッチング素子SW2をオフにするの同时对象物Wに対して放射光Leを出射し、第5スイッチング素子SW5をオンする(期間P5)。放射光Leの出力中(期間Pe)、光電変換素子10に対する反射光Lrの入射が開始する(時点Tru)。放射光Leの出射開始(時点Teu)から期間P5経過後に第5スイッチング素子SW5をオフにすると共に第3スイッチング素子SW3をオンにする(期間P3)。期間Peの経過後に、放射光Leの出射を終了すると共に第3スイッチング素子SW3をオフにし、第4スイッチング素子SW4をオンにする(期間P4)。第4スイッチング素子SW4をオンにしている間(期間P4)、光電変換素子10に対する反射光Lrの入射が終了する(時点Trd)。換言すると、期間P4が、第1測距装置300Aの測定レンジ(測定可能な距離の範囲)[m]を規定する。第4スイッチング素子SW4をオフにするの同时对象物Wに対して放射光Leを出射し、第5スイッチング素子SW5をオンにする(期間P6)。期間P6が経過すると第5スイッチング素子SW5をオフにし、1回の第2蓄積期間Tca2を終了する(時点Td2d)。それと同時に、次の第2蓄積期間Tca2が開始され、第1スイッチング素子SW1はオンとなる(時点Tg1u)。なお、第3受光装置100C及び発光装置202の各部位の制御は、制御装置204において行われる。また、制御装置204を半導体プロセスにて作製する場合は、温度補償等の観点から、第3受光部104Cと共に同一のシリコン基板上にCMOSプロセスで作製することが望ましい。

30

40

50

【 0 1 9 3 】

(b) 測定原理の説明

(i) 反射光基準光量 A_{rr} の演算

第1測距装置300Aと対象物Wとがそれぞれ固定されていれば、対象物Wで反射して第1測距装置300Aに戻って来る反射光 L_r は、一定の強度（単位時間当たりの光量）であると言える。また、期間 P_1 は、環境光 L_s のみが光電変換素子10に入射する期間に設定されるため、第1キャパシタ C_{a1} には、環境光 L_s のみに伴う光電子が蓄積される。一方、期間 P_3 は、環境光 L_s と反射光 L_r の両方が光電変換素子10に入射する期間に設定されるため、第3キャパシタ C_{a3} には、環境光 L_s と反射光 L_r の両方に伴う光電子が蓄積される。さらに、期間 P_1 と期間 P_3 は同じ長さである。

10

【 0 1 9 4 】

このため、第3キャパシタ C_{a3} に蓄積されている電荷量 Q_3 と第1キャパシタ C_{a1} に蓄積されている電荷量 Q_1 との差は、期間 P_3 (= 期間 P_1) における反射光 L_r の累積光量（反射光基準光量 A_{rr} ）を示す。

【 0 1 9 5 】

(i i) 反射光測定光量 A_{mr} 及び往復期間 P の演算

第1測距装置300Aと対象物Wとがそれぞれ固定されていれば、対象物Wで反射して第1測距装置300Aに戻って来る反射光 L_r は、一定の強度であると言える。また、期間 P_2 は、環境光 L_s のみが光電変換素子10に入射する期間に設定されるため、第2キャパシタ C_{a2} には、環境光 L_s のみに伴う光電子が蓄積される。一方、期間 P_4 は、環境光 L_s と反射光 L_r が光電変換素子10に入射する期間（期間 P_{sr} ）と環境光 L_s のみが光電変換素子10に入射する期間（期間 P_s ）の両方を含む期間に設定されるため、第4キャパシタ C_{a4} には、環境光 L_s と反射光 L_r の両方に伴う光電子が蓄積される。さらに、期間 P_2 と期間 P_4 は同じ長さである。

20

【 0 1 9 6 】

このため、第4キャパシタ C_{a4} に蓄積されている電荷量 Q_4 と第2キャパシタ C_{a2} に蓄積されている電荷量 Q_2 との差は、期間 P_4 (= 期間 P_2) における反射光 L_r の累積光量（反射光測定光量 A_{mr} ）を示す。ここで、第1測距装置300Aでは、期間 P_4 は、放射光 L_e の出射を終了する時点 T_{ed} と同時に開始される。このため、期間 P_4 では、パルス往復期間 P に対応する反射光 L_r が光電変換素子10に入射し、第4キャパシタ C_{a4} に光電子が蓄積される。従って、第4キャパシタ C_{a4} に蓄積されている電荷量 Q_4 は、期間 P_4 全体における環境光 L_s の累積光量（環境光測定光量 A_{ms} ）と、往復期間 P における反射光 L_r の累積光量（反射光測定光量 A_{mr} ）との和（合成光測定光量 A_{mi} ）に対応するものである。このため、電荷量 Q_4 と電荷量 Q_2 との差は、反射光測定光量 A_{mr} に対応する電荷量を示す。ここで、往復期間 P は、第1測距装置300Aと対象物Wとの距離 D に依存する。このため、反射光測定光量 A_{mr} （電荷量 Q_4 と電荷量 Q_2 の差に対応）と反射光基準光量 A_{rr} （電荷量 Q_3 と電荷量 Q_1 の差に対応）との比は、往復期間 P と期間 P_3 (= 期間 P_1) との比に等しい（ $A_{mr} : A_{rr} = Q_4 - Q_2 : Q_3 - Q_1 = P : P_3$ ）。従って、下記の式（F3）により往復期間 P を演算することができる。

30

$$P = \{ (Q_4 - Q_2) / (Q_3 - Q_1) \} \times P_3 \quad \dots\dots (F3)$$

40

【 0 1 9 7 】

(i i i) 距離 D の演算

往復期間 P がわかれば、第1測距装置300Aと対象物Wとの距離 D は、下記の式（F4）により演算することができる。なお、式（F4）において、 c は、光速（約30万[キロメートル毎秒]）を示す定数であり、また、 $c \times P$ を2で割っているのは、往復期間 P において、パルス光 L_p は、第1測距装置300Aと対象物Wとの間を往復し、距離 D の2倍の距離を進んでいるためである。

$$D = c \times P / 2 \quad \dots\dots (F4)$$

【 0 1 9 8 】

50

(i v) その他

画素304の初期設定(リセット動作)としては、下記のような処理がなされる。すなわち、先ず、第1リセットスイッチSR1~第4リセットスイッチSR4に対して第1リセット信号Sr1~第4リセット信号Sr4を送信すること(第1リセットスイッチSR1~第4リセットスイッチSR4の各ゲートに供給される電圧を高レベルにすること)に応じて第1リセットスイッチSR1~第4リセットスイッチSR4を一斉にオンにする。同時に、第5スイッチング素子SW5に電荷排出信号Sdeを送信すること(第5スイッチング素子SW5のゲートに供給される電圧を高レベルにすること)により、第5スイッチング素子SW5をオンにする。このとき、第5スイッチング素子SW5と、光電変換素子10の第1電極16a及び第2電極16bに供給される第1電圧V1及び第2電圧V2を、上述した図20の期間WD3に図示するタイミングと同様な動作で制御することで、第1電極16a及び第2電極16bを含む光電変換素子10で発生した光電子を、光電変換素子10に電荷が残らないように電荷排出部108を介して排出させ、光電変換素子10を初期化する(ただし、図20におけるSW3は、画素304においては、SW5に相当する)。

10

【0199】

さらに、第1スイッチング素子SW1~第4スイッチング素子SW4に対してゲート駆動信号Sg1~Sg4は送信されず(第1スイッチング素子SW1~第4スイッチング素子SW4の各ゲートに供給される電圧を低レベルにし)、第1スイッチング素子SW1~第4スイッチング素子SW4をオフにしておく。この処理により、第1キャパシタCa1~第4キャパシタCa4は、リセット電位に設定される。この後、第1リセットスイッチSR1~第4リセットスイッチSR4に対する第1リセット信号Sr1~第4リセット信号Sr4の送信を停止し(第1リセットスイッチSR1~第4リセットスイッチSR4の各ゲートに供給される電圧を低レベルにし)た後、上述した図25に示すタイミングでの処理が行われる。

20

【0200】

(4)測定方法の詳細(第1蓄積期間Tca1を対象とした場合)

上記項目(2)、(3)では、1個の第2蓄積期間Tca2を対象とした場合を説明したが、第1測距装置300Aでは、100個の第2蓄積期間Tca2(すなわち、第1蓄積期間Tca1)において第1キャパシタCa1~第4キャパシタCa4に蓄積した電荷量Q1~Q4(ここでは、「電荷量sQ1~sQ4」と称する。)を用いて、上記と同様に往復期間Pを演算する。

30

【0201】

電荷量sQ1は、第1番目から第100番目までの各第2蓄積期間Tca2で第1キャパシタCa1に蓄積された電荷量Q1の合計である。同様に、電荷量sQ2~sQ4は、第1番目から第100番目までの各第2蓄積期間Tca2で第2キャパシタCa2~第4キャパシタCa4に蓄積された電荷量Q2~Q4の合計である。

【0202】

この場合、上述した式(F3)に準じた下記の式(F5)により往復期間Pを演算することができる。

40

$$P = \{ (sQ4 - sQ2) / (sQ3 - sQ1) \} \times P3 \dots\dots (F5)$$

【0203】

上記式(F5)にて求めた往復距離Pに基づいて、上述した式(F4)によって、第1測距装置300Aと対象物Wとの距離Dを求めることができる。これらの演算は、演算装置206にて求めることができる。

【0204】

このように、100個の第2蓄積期間Tca2に、第1キャパシタCa1~第4キャパシタCa4に蓄積された電荷量sQ1~sQ4によって距離を求めるようにすれば、信号光成分を増やすことができ、その後の信号処理の精度(距離演算の精度)を高めることが可能となる。

50

【 0 2 0 5 】

(5) その他

なお、第 1 測距装置 3 0 0 A では、複数の画素 3 0 4 それぞれにおいて電荷量 $Q_1 \sim Q_4$ (電荷情報) を用いて、距離 D を測定する。これにより、各画素 3 0 4 の距離情報を組み合わせることにより 3 次元画像を得ることができる。

【 0 2 0 6 】

[第 1 測距装置 3 0 0 A による効果]

以上のような第 1 測距装置 3 0 0 A では、距離測定にあたってのダイナミックレンジを向上させることができると共に、環境光 L_s の影響を軽減又は排除することが可能となる。その結果、距離測定の精度を向上することが可能となる。

10

【 0 2 0 7 】

すなわち、第 1 測距装置 3 0 0 A では、光電変換素子 1 0 に環境光 L_s のみが入射する期間 P_1 に蓄積される電荷量 Q_1 と、光電変換素子 1 0 に環境光 L_s と反射光 L_r の両方が入射する期間 P_3 に蓄積される電荷量 Q_3 を求める。期間 P_1 と期間 P_3 とは同じ長さに設定されることから、電荷量 Q_3 と電荷量 Q_1 の差 ($Q_3 - Q_1$) から、期間 P_3 における反射光 L_r に対応する電荷量 (期間 P_3 における反射光 L_r の基準光量 A_{rr} に対応する) を求めることができる。

【 0 2 0 8 】

また、光電変換素子 1 0 に環境光 L_s のみが入射する期間 P_2 に蓄積される電荷量 Q_2 と、期間 P_4 に蓄積される電荷量 Q_4 を求める。期間 P_4 には、環境光 L_s と反射光 L_r の両方が光電変換素子 5 0 に入射していた期間 (期間 P_{sr}) と、環境光 L_s のみが光電変換素子 5 0 に入射していた期間 (期間 P_s) が含まれる。期間 P_2 と期間 P_4 は同じ長さに設定されることから、電荷量 Q_4 と電荷量 Q_2 の差 ($Q_4 - Q_2$) から、期間 P_4 のうち期間 P_{sr} に対応する電荷量 (期間 P_{sr} における反射光 L_r の光量に対応する) を求めることができる。

20

【 0 2 0 9 】

ここで、反射光 L_r が光電変換素子 1 0 に入射している間、反射光 L_r の強度 I_r が一定であるとすると、電荷量 Q_4 及び電荷量 Q_2 の差と電荷量 Q_3 及び電荷量 Q_1 の差との比 ($Q_4 - Q_2 : Q_3 - Q_1$) は、期間 P_{sr} と期間 P_3 との比 ($P_{sr} : P_3$) と等しい。このため、期間 P_{sr} は、下記の式 (F 6) で求めることができる。

30

$$P_{sr} = \{ (Q_4 - Q_2) / (Q_3 - Q_1) \} \times P_3 \quad \dots \dots (F 6)$$

【 0 2 1 0 】

ここで、時点 T_{ed} と時点 T_{g4u} が等しいため、期間 P_{sr} は往復期間 P と等しい。従って、上記式 (F 6) より往復期間 P を演算することが可能であり、その結果、往復期間 P と光速に基づき距離 D を求めることができる。

【 0 2 1 1 】

このように、第 1 測距装置 3 0 0 A では、環境光 L_s によって生じる電荷量 Q_2 を取り除くため、環境光 L_s の影響を排除又は軽減することができる。

【 0 2 1 2 】

また、距離 D が短くなる程、反射光 L_r の入射期間 (すなわち、期間 P_{sr}) が短くなり、距離 D が長くなる程、期間 P_{sr} が長くなる。一般に、同じ対象物 W であれば、距離 D が短い程、反射光 L_r の強度 I_r は大きくなり、距離 D が長い程、強度 I_r は小さくなる。このため、距離 D が短い場合、強度 I_r の大きい反射光 L_r を短期間入射させ、距離 D が長い場合、強度 I_r の小さい反射光 L_r を長期間入射させることとなる。その結果、距離 D の変化量と比較して、期間 P_{sr} に入射する反射光 L_r の光量 A_r の変化量は小さくなる。このことは、第 1 測距装置 3 0 0 A のダイナミックレンジの向上につながる。

40

【 0 2 1 3 】

第 1 測距装置 3 0 0 A では、各サイクル C_m にパルス光 L_p を 1 0 0 回放射し、第 1 キャパシタ $C_{a1} \sim$ 第 4 キャパシタ C_{a4} それぞれに 1 0 0 回光電子を蓄積した後の電荷量 $Q_1 \sim Q_4$ を用いて往復期間 P を演算する。一般に、環境光 L_s (例えば、太陽光) の

50

強度は常に変化している。各サイクルC_mにパルス光L_pを100回放射し、これに応じた回数だけ光電子を蓄積した後の電荷量Q₁～Q₄を用いて往復期間Pを演算することで、環境光L_sの強度を平均化することができる。その結果、環境光L_sによって生じる電荷量を取り除く精度を高め、測定精度を向上させることができる。

【0214】

第1測距装置300Aでは、パルス光L_pのパルス幅(出力期間)は、10[マイクロ秒](=100[ナノメートル]×100回)であり、各サイクルC_m(20[ミリ秒])の0.05[%]としている。これに合わせて、第1スイッチング素子SW₁～第4スイッチング素子SW₄をオンにする期間P₁～P₄も短く設定している。このため、仮に同じ周波数のパルス光を用いている他の測距装置が周囲に存在した場合でも、他の測距装置がパルス光を出力するタイミングと第1測距装置300Aがパルス光L_pを出力するタイミングとが被る可能性が低くなる。その結果、他の測距装置との干渉(他の測距装置からのパルス光を第1測距装置300Aからのパルス光L_pと誤認識すること)の可能性を低くすることができる。

10

【0215】

加えて、第1スイッチング素子SW₁～第4スイッチング素子SW₄をオンしている期間P₁～P₄も短く設定しているため、期間P₁～P₄において光電変換素子10に環境光L_sが入射する期間を短くすることができる。これにより、ノイズ成分としての環境光L_sの影響を小さくし、信号/ノイズ比(S/N)を向上することができる。特に、環境光L_sが太陽光の場合、太陽光のショットノイズを低減することができる。

20

【0216】

第1測距装置300Aでは、各サイクルC_mに対して、第1スイッチング素子SW₁～第4スイッチング素子SW₄をオンしている期間P₁～P₄を非常に短く設定している。このため、前回以前のサイクルC_mで放射したパルス光L_pが今回のサイクルC_mで検出される現象(エイリアシング現象)が生じる可能性を減少させることができる。すなわち、第1測距装置300Aの各第2蓄積期間T_{ca2}は100[マイクロ秒]であり、パルス光L_pの放射期間P_eが短いため、パルス光L_pの放射間隔も約100[マイクロ秒]となる。光速cは、約30万[キロメートル毎秒]であるため、対象物Wの実際の位置が、第1測距装置300Aが出力した距離Dよりも15[キロメートル](=100[μs]×30[Mm/s]/2)遠い位置に存在すれば、エイリアシング現象が発生している可能性が存在する。しかし、発光部210により対象物Wに照射されるパルス光L_pの強度は、距離Dの二乗に応じて減少するため、距離Dよりも15[キロメートル]遠い位置からの反射光L_rの強度I_rは、距離Dに対象物Wがある場合の強度I_rと比べて非常に小さくなり、光電変換素子10ではほとんど検出できない。よって、第1測距装置300Aでは、エイリアシング現象の発生を防止することができる。

30

【0217】

[他のタイミングチャート]

上記の例では、図25のタイミングチャートにより、第1スイッチング素子SW₁～第4スイッチング素子SW₄を制御したが、これに限られない。例えば、図25の期間P₃、P₄を期間P₁、P₂より前に位置させてもよい。また、時点T_{g1d}と時点T_{g2u}を同時にしたが、時点T_{g2u}を時点T_{g1d}よりも後にすることもできる。時点T_{g2d}と時点T_{eu}の関係、時点T_{g3d}と時点T_{g4u}の関係も同様である。さらに、時点T_{g4u}は、時点T_{ed}との相関関係がわかっているならば、時点T_{ed}と同時でなくてもよい。

40

【0218】

図26には、時点T_{ed}を時点T_{g4u}より後にしたタイミングチャートが示されている。この場合、往復期間Pは下記の式(F7)により演算することができる。

$$P = [(Q_4 - Q_2) / (Q_3 - Q_1)] \times P_3 \quad (T_{ed} - T_{g4u}) \dots \dots \dots (F7)$$

【0219】

50

あるいは、時点 T e d を時点 T g 4 u より前にすることもできる。この場合、往復期間 P は下記の式 (F 8) により演算することができる。

$$P = [(Q 4 - Q 2) / (Q 3 - Q 1)] \times P 3 + (T g 4 u - T e d) \dots \dots \dots (F 8)$$

【 0 2 2 0 】

上記の例では、環境光 L s の影響を排除又は軽減するために期間 P 1、P 2 を設けたが、例えば、暗室等の環境光 L s が存在しない場所又は反射光 L r に対して環境光 L s が小さく、環境光 L s の影響が小さい場合であれば、期間 P 3、P 4 のみから往復期間 P を求めることもできる。すなわち、下記の式 (F 9) により往復期間 P を演算する。

$$P = (Q 4 / Q 3) \times P 3 \dots \dots \dots (F 9)$$

10

【 0 2 2 1 】

[第 2 測距装置 3 0 0 B]

次に、本実施の形態に係る第 2 の測距装置 (以下、第 2 測距装置 3 0 0 B と記す) について図 2 1 及び図 2 7 を参照しながら説明する。

【 0 2 2 2 】

この第 2 測距装置 3 0 0 B は、図 2 1 に示すように、上述した第 1 測距装置 3 0 0 A とほぼ同様の構成を有するが、第 3 受光装置 1 0 0 C に代えて、第 4 受光部 1 0 4 D (図 2 7 参照) を有する第 4 受光装置 1 0 0 D を使用している点で異なる。

【 0 2 2 3 】

< 第 4 受光装置 1 0 0 D の概要 >

20

この第 4 受光装置 1 0 0 D は、リセットノイズを除去する際に好適な信号出力を行う。すなわち、上述した第 3 受光装置 1 0 0 C では、第 1 キャパシタ C a 1 ~ 第 4 キャパシタ C a 4 を一斉にリセットした後、第 1 スイッチング素子 S W 1 ~ 第 4 スイッチング素子 S W 4 をそれぞれオンすることによって、電荷集積部 2 6 に存在する光電子を第 1 キャパシタ C a 1 ~ 第 4 キャパシタ C a 4 に振り分けるようにしている。さらに、信号量を大きくするために、この動作を複数回おこなった後に、信号量を電圧変換して外部回路に読み出す。しかし、各周期のリセットにおいて (フレーム間で)、構成回路のノイズに起因して、リセット電圧は一定ではないために、第 1 キャパシタ C a 1 ~ 第 4 キャパシタ C a 4 には、フレーム間で異なるレベルのリセットノイズ成分が付加されることになる。

【 0 2 2 4 】

30

そこで、第 4 受光装置 1 0 0 D では、第 1 キャパシタ C a 1 ~ 第 4 キャパシタ C a 4 がリセットされた直後の電位を読み出し (リセット電圧読出し)、その後に蓄積された信号電荷による電圧出力を読み出して (信号読出し)、それぞれ差分演算することにより、リセットノイズ成分をも除去できるようにしたものである。

【 0 2 2 5 】

< 第 4 受光装置 1 0 0 D の詳細 >

第 4 受光装置 1 0 0 D の第 4 受光部 1 0 4 D は、図 2 7 に示すように、上述した第 3 受光装置 1 0 0 C とほぼ同様の構成を有するが、第 1 電荷保持部 C b 1 ~ 第 4 電荷保持部 C b 4 と、第 1 電荷転送部 S T 1 ~ 第 4 電荷転送部 S T 4 とを有する点で異なる。

【 0 2 2 6 】

40

(第 1 電荷保持部 C b 1 ~ 第 4 電荷保持部 C b 4 / 第 1 電荷転送部 S T 1 ~ 第 4 電荷保持部 S T 4)

第 1 電荷保持部 C b 1 は、第 1 スイッチング素子 S W 1 のドレインに接続された例えば M O S 型構造のキャパシタにて構成され、ゲートにはゲート駆動回路 3 0 6 からのゲート駆動信号 (第 1 蓄積信号 S a 1 (高レベル) / 第 1 排出信号 S b 1 (低レベル)) が供給されるようになっている。

【 0 2 2 7 】

第 1 電荷転送部 S T 1 は、例えば n チャンネル型 M O S トランジスタにて構成され、ソースが第 1 電荷保持部 C b 1 に接続され、ドレインが第 1 キャパシタ C a 1 に接続されており、ゲートには、ゲート駆動回路 3 0 6 からのゲート駆動信号 (第 1 転送信号 S t 1) が

50

供給されるようになっている。

【0228】

従って、第1電荷保持部Cb1のゲートに対するゲート駆動回路306からの第1蓄積信号Sa1の供給によって、該第1電荷保持部Cb1のゲート下のポテンシャル位置が低下し、第1スイッチング素子SW1を通じて転送された光電子が一時的に蓄積されることとなる。その後、第1電荷保持部Cb1のゲートに対する第1排出信号Sb1の供給と共に、第1電荷転送部ST1のゲートに対する第1転送信号St1（高レベル）の供給によって、第1電荷保持部Cb1に蓄積されていた光電子が第1キャパシタCa1に転送されることになる。第1電荷保持部Cb1のゲートと第1電荷転送部ST1のゲートとをそれぞれ独立に制御することができるため、第1電荷保持部Cb1にて電荷残りを生じさせずに第1キャパシタCa1に転送することができる。

10

【0229】

第2電荷保持部Cb2～第4電荷保持部Cb4、並びに第2電荷転送部ST1～第4電荷転送部ST4についても同様であり、第2電荷保持部Cb2～第4電荷保持部Cb4の各ゲートにはゲート駆動回路306からのゲート駆動信号（第2蓄積信号Sa2～第4蓄積信号Sa4（高レベル）/第2排出信号Sb2～第4排出信号Sb4（低レベル））が供給されるようになっており、第2電荷転送部ST2～第4電荷転送部ST4の各ゲートには、ゲート駆動回路306からのゲート駆動信号（第2転送信号St2～第4転送信号St4）が供給されるようになっている。

20

【0230】

なお、第1電荷保持部Cb1～第4電荷保持部Cb4は、埋込型フォトダイオード構造の寄生容量にて構成してもよい。

【0231】

[第2測距装置300Bの動作]

第2測距装置300Bの動作は、上述した第1測距装置300Aとほぼ同じであり、例えば図24及び図25に示すように、各サイクルCmの第1蓄積期間Tca1において、第1電荷保持部Cb1～第4電荷保持部Cb4の各ゲートに第1蓄積信号Sa1～第4蓄積信号Sa4が供給され、これにより、各第2蓄積期間Tca2の期間P1に第1スイッチング素子SW1を通じて転送された光電子が第1電荷保持部Cb1に蓄積され、期間P2に第2スイッチング素子SW2を通じて転送された光電子が第2電荷保持部Cb2に蓄積され、期間P3に第3スイッチング素子SW3を通じて転送された光電子が第3電荷保持部Cb3に蓄積され、期間P4に第4スイッチング素子SW4を通じて転送された光電子が第4電荷保持部Cb4に蓄積される。

30

【0232】

このように、信号電荷が、第1電荷保持部Cb1～第4電荷保持部Cb4に蓄積された後、各サイクルCmの読出期間Trの初期設定手段として、第1キャパシタCa1～第4キャパシタCa4をリセットする。具体的には、第1リセットスイッチSR1～第4リセットスイッチSR4に対して第1リセット信号Sr1～第4リセット信号Sr4を送信すること（第1リセットスイッチSR1～第4リセットスイッチSR4の各ゲートに供給される電圧を高レベルにすること）に応じて第1リセットスイッチSR1～第4リセットスイッチSR4を一斉にオンして、所定のリセット電圧Vrに設定する。その後、第1出力スイッチSEL1～第4出力スイッチSEL4を順番にオンしていくことで、第1出力ライン212aに、第1キャパシタCa1～第4キャパシタCa4のリセット電圧を、第1出力電圧Vout1～第4出力電圧Vout4として外部回路に出力する（リセット電圧読出し）。

40

【0233】

そして、第1キャパシタCa1～第4キャパシタCa4のリセット電圧読出しの直後に信号を読み出す。具体的には、第1電荷保持部Cb1～第4電荷保持部Cb4の各ゲートに第1排出信号Sb1～第4排出信号Sb4が供給されると共に、第1電荷転送部ST1～第4電荷転送部ST4の各ゲートに第1転送信号St1～第4転送信号St4が供給さ

50

れることにより、第1電荷保持部C b 1～第4電荷保持部C b 4に蓄積されていた光電子がそれぞれ第1キャパシタC a 1～第4キャパシタC a 4に転送されることとなる。そして、第1出力スイッチS E L 1～第4出力スイッチS E L 4を順番にオンしていくことで、第1出力ライン2 1 2 aに、第1キャパシタC a 1に蓄積された光電子(電荷量Q 1)に応じた電圧と、第2キャパシタC a 2に蓄積された光電子(電荷量Q 2)に応じた電圧とが、それぞれ第1出力素子T R 1及び第2出力素子T R 2にて増幅されて、第1出力電圧V o u t 1及び第2出力電圧V o u t 2として出力され、第2出力ライン2 1 2 bに、第3キャパシタC a 3に蓄積された光電子(電荷量Q 3)に応じた電圧と、第4キャパシタC a 4に蓄積された光電子(電荷量Q 4)に応じた電圧とが、それぞれ第3出力素子T R 3及び第4出力素子T R 4にて増幅されて、第3出力電圧V o u t 3及び第4出力電圧V o u t 4として出力されることになる(信号読出し)。

10

【0234】

リセット電圧読出しにて読み出されたりセット電圧と、信号読出しにて読み出された信号電圧との差分を求めることによって、リセット電圧値の影響を受けない、信号を読出すことができる。なお、差分を求める手法としては、例えば相関2重サンプリング回路(C D S回路: C o r r e l l a t e d D o u b l e S a m p l i n g回路)によって実現することができる。

【0235】

なお、本発明に係る光電変換素子、受光装置、受光システム及び測距装置は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を採り得ることはもちろんである。以下にいくつかの変形例を記載する。

20

【0236】

[光電変換素子10の変形例]

例えば、図28に示すように、p型不純物拡散領域の表面にn型不純物拡散領域が形成されている埋め込み型M O Sダイオードを使用してもよい。

【0237】

[第3光電変換素子10C]

第3の実施の形態に係る光電変換素子(以下、第3光電変換素子10Cと記す)は、図29及び図30に示すように、上述した第1光電変換素子とほぼ同様の構成を有するが、第1M O Sダイオードと第2M O Sダイオード間に埋め込みフォトダイオードB P Dが形成されている点で異なる。

30

【0238】

第1光電変換素子では、第1M O Sダイオードと第2M O Sダイオード間に光電子に対して障壁となるポテンシャル(第2電極下のポテンシャル位置よりも高いポテンシャル位置)が存在する場合がある。そこで、この第3光電変換素子では、第1M O Sダイオードと第2M O Sダイオード間に埋め込みフォトダイオードを形成することにより、図31に示すように、第1M O Sダイオード18aと第2M O Sダイオード18b間に、第2電極16b下のポテンシャル位置32bよりも低く、且つ、第1電極16a下のポテンシャル位置32aよりも高いポテンシャル位置32cが形成されるようにしている(なお、ここで第1M O Sダイオード18aと第2M O Sダイオード18b間には、各M O Sダイオードの電極に異なる電位を印加している)。これにより、例えば図3の時点t 2等において、第2電極16b下の光電子30は、ポテンシャル障壁に妨げられることなく、第1電極16a下に高速に移動することになる。また、埋め込みフォトダイオードB P Dは、完全空乏化デバイスであり、電化残りを抑制して光電子の完全転送が可能である。また、表面にp型の高濃度領域が存在することから、暗電流の発生を抑えるのに有利である。

40

【0239】

[第4光電変換素子10D]

次に、第4の実施の形態に係る光電変換素子(以下、第4光電変換素子10Dと記す)は、図32及び図33に示すように、上述した第1光電変換素子10Aとほぼ同様の構成を有するが、第2電極16bが存在せず、代わりに、第1M O Sダイオード18a間に埋

50

め込みフォトダイオード BPD が形成されている点で異なる。つまり、埋め込みフォトダイオード BPD は、上面から見たとき、第 1 電極 16 a における複数の枝分かれ部位 22 間にそれぞれ入れ子状に配置されている。なお、第 1 MOS ダイオード 18 a における第 1 電極 16 a の枝分かれ部位 22 と、埋め込みフォトダイオード BPD は、上面から見たとき、それぞれ矩形形状を有する。もちろん、第 1 電極 16 a の枝分かれ部位 22 の電極幅を 1 つの電極部位 20 に向かって徐々に広がる形状にしてもよい。

【0240】

ここで、第 4 光電変換素子 10 D の動作について説明する。まず、露光の初期段階において、第 1 電圧 V1 を高レベル V1H にすると、図 34 に示すように、第 1 電極 16 a 下のポテンシャル位置 32 a が低くなり、埋め込みフォトダイオード BPD から第 1 電極 16 a 下にかけてポテンシャル位置が低くなるポテンシャル勾配 34 が形成されることとなる。このことから、埋め込みフォトダイオード BPD で発生した光電子 30 は、ポテンシャル勾配 34 によって、第 1 電極 16 a 下、すなわち、複数の枝分かれ部位 22 下に高速に移動する。

10

【0241】

その後、露光の終了段階で、第 1 電圧 V1 が低レベル V1L になると、上述したように（図 5 参照）、第 1 電極 16 a の枝分かれ部位 22 下の長さ方向においても、ポテンシャル勾配 34 が形成され、時間の経過に伴って、ポテンシャル勾配 34 が電荷集積部 26 に向けて平行移動し、光電子 30 は高速に電荷集積部 26 に移動することとなる。

20

【0242】

このように、第 4 光電変換素子 10 D においては、第 1 電極 16 a に印加される第 1 電圧 V1 を制御することで、隣接する第 1 電極 16 a 下と埋め込みフォトダイオード BPD に形成されるポテンシャル位置の差によるポテンシャル勾配 34 を形成するようにしたので、光電変換にて得られた光電子 30 を、高速、且つ、電極下に電荷残りが生じることなく、効率的に電荷集積部 26 に転送集積することが可能となる。しかも、第 1 電極 16 a の第 1 給電端子 28 a を電荷集積部 26 から最も離れた位置に形成するようにしたので、第 1 電極 16 a 下の例えば複数の枝分かれ部位 22 下の光電子 30 を、電荷集積部 26 に高速に移動させることができる。

【0243】

[第 5 光電変換素子 10 E]

次に、第 5 の実施の形態に係る光電変換素子（以下、第 5 光電変換素子 10 E と記す）は、図 35 及び図 36 に示すように、上述した第 1 光電変換素子 10 A とほぼ同様の構成を有するが、第 1 電極 16 a が存在せず、代わりに、埋め込みフォトダイオード BPD が形成されている点で異なる。つまり、埋め込みフォトダイオード BPD は、上面から見たとき、1 つの部位 20 から複数の枝分かれ部位 22 に分岐配列されたくし歯形状を有し、第 2 MOS ダイオード 18 b の各第 2 電極 16 b は、上面から見たとき、埋め込みフォトダイオード BPD における複数の枝分かれ部位 22 間にそれぞれ入れ子状に配置されている。

30

【0244】

また、埋め込みフォトダイオード BPD における 1 つの部位 20 の基部 24（長さ方向中央部）には、第 5 光電変換素子 10 E により発生した光電子を集めるための電荷集積部 26 が同じく埋め込みフォトダイオード BPD によって形成されている。電荷集積部 26 は、1 つの部位 20 の基部 24 から枝分かれ部位 22 とは反対方向に延在して形成されている。

40

【0245】

ここで、第 5 光電変換素子 10 E の動作について、図 37 のタイミングチャート、図 38 A ~ 図 38 C のポテンシャル図も参照して説明する。

【0246】

まず、図 37 の時点 t11（露光の初期段階）において、第 2 電圧 V2 を高レベル V2H にすると、図 38 A に示すように、第 2 電極 16 b 下のポテンシャル位置 32 b が低く

50

なり、露光により発生した光電子30は、第2電極16b下に蓄積されると共に、第2電極16bに隣接する埋め込みフォトダイオードBPDに移動する。

【0247】

その後、時点t12（露光の終了段階）において、第2電圧V2が低レベルV2Lになると、図38Bに示すように、第2電極16b下のポテンシャル位置32bが高くなり、第2電極16b下から埋め込みフォトダイオードBPDにかけてポテンシャル位置が低くなるポテンシャル勾配34が形成されることとなる。このことから、第2電極16b下に蓄積していた光電子30は、ポテンシャル勾配34によって、埋め込みフォトダイオードBPD、すなわち、複数の枝分かれ部位22下に高速に移動し、さらに、電荷集積部26に向けて移動する。なお、図37の時点t11（露光の初期段階）において、第2電圧V2を高レベルV2Hに設定するが、この高レベルV2Hは、第2電極16bに隣接する埋め込みフォトダイオードBPDのポテンシャルより高いポテンシャルが形成するような電圧に設定することが望ましいが、図38Cに示すように、第2電極16bに隣接する埋め込みフォトダイオードBPDのポテンシャルより低いポテンシャルが形成されるようにしてもよく限定されるものではない。

【0248】

[第6光電変換素子10F]

次に、第6の実施の形態に係る光電変換素子（以下、第6光電変換素子10Fと記す）は、図39に示すように、上述した第5光電変換素子10Eとほぼ同様の構成を有するが、埋め込みフォトダイオードBPDと第2電極16bの形状、特に、上面から見た形状が異なっている。

【0249】

すなわち、埋め込みフォトダイオードBPDの各枝分かれ部位22は、上面から見たとき、幅が1つの部位20に向かって徐々に大きくなる形状を有し、各第2電極16bは、上面から見たとき、電極幅が埋め込みフォトダイオードBPDの1つの部位20に向かって徐々に小さくなる形状を有する。

【0250】

埋め込みフォトダイオードBPDのポテンシャル位置32c1に注目して見た場合、幅が狭い部分は、図40A及び図40Bに示すように、半導体基体12（シリコン基板）の表面電位の影響を受けることから、該部分のポテンシャル位置32c1は高くなり、幅が広い部分のポテンシャル位置32c2は低くなる。従って、埋め込みフォトダイオードBPDの枝分かれ部位22のポテンシャル位置32cは、図41に示すように、幅が広くなるに従って低下し、1つの部位20に向かって徐々に下り傾斜することとなる。これにより、光電子30は電荷集積部26に向かって高速に移動することとなる。

【0251】

[第7光電変換素子10G]

次に、第7の実施の形態に係る光電変換素子（以下、第7光電変換素子10Gと記す）は、図42に示すように、上述した第6光電変換素子10Fとほぼ同様の構成を有するが、埋め込みフォトダイオードBPDにおける1つの部位20の幅が、両端から中央の基部24に向かって徐々に広く形成されている点で異なる。すなわち、電荷集積部26につながる基部24の幅が最も大きくなるように形成されている。

【0252】

埋め込みフォトダイオードBPDにおける1つの部位20におけるポテンシャル位置32cに注目して見た場合、図43に示すように、幅の狭い部分のポテンシャル位置32c1は高くなり、幅が広い部分のポテンシャル位置32c2は低くなる。従って、従って、埋め込みフォトダイオードBPDにおける1つの部位20のポテンシャル位置32cは、両端から基部24に向かって徐々に低下、すなわち、下り傾斜することとなる。このように、埋め込みフォトダイオードBPDにおける1つの部位20の両端から基部24（すなわち電荷集積部26）に向かって下り傾斜のポテンシャル勾配が形成されることから、光電子30は電荷集積部26に向かってより高速に移動することとなる。

【符号の説明】

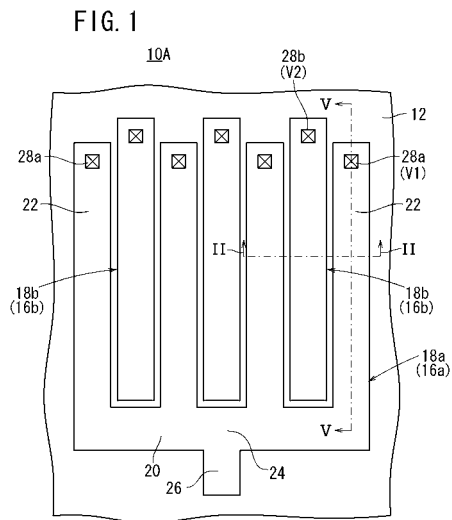
【0253】

- 10A ~ 10G ... 第1光電変換素子 ~ 第7光電変換素子
- 12 ... 半導体基体
- 14 ... 絶縁体
- 16a ... 第1電極
- 16b ... 第2電極
- 18a ... 第1MOSダイオード
- 18b ... 第2MOSダイオード
- 20 ... 1つの電極部位 (1つの部位)
- 22 ... 枝分かれ部位
- 24 ... 基部
- 26 ... 電荷集積部
- 100A ~ 100D ... 第1受光装置 ~ 第4受光装置
- 104A ~ 104D ... 第1受光部 ~ 第4受光部
- 108 ... 電荷排出部
- 200A ... 第1受光システム
- 200B ... 第2受光システム
- 202 ... 発光装置
- 204 ... 制御装置
- 206 ... 演算装置
- 300A ... 第1測距装置
- 300B ... 第2測距装置
- 302 ... イメージセンサ
- 304 ... 画素
- Ca ... キャパシタ
- Ca1 ~ Ca4 ... 第1キャパシタ ~ 第4キャパシタ
- SW1 ~ SW5 ... 第1スイッチング素子 ~ 第5スイッチング素子
- Cb1 ~ Cb4 ... 第1電荷保持部 ~ 第4電荷保持部
- ST1 ~ ST4 ... 第1電荷転送部 ~ 第4電荷転送部

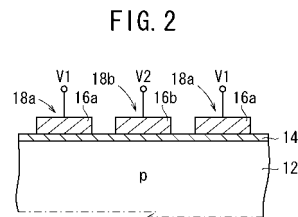
10

20

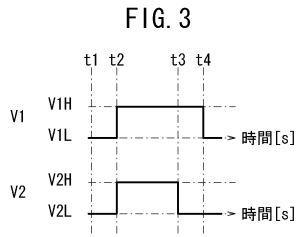
【図1】



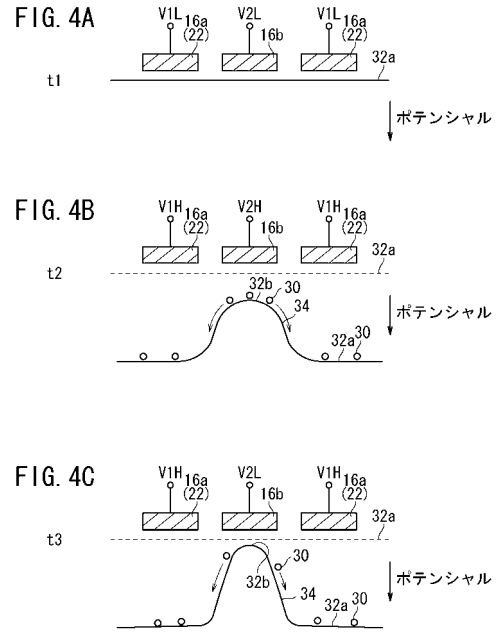
【図2】



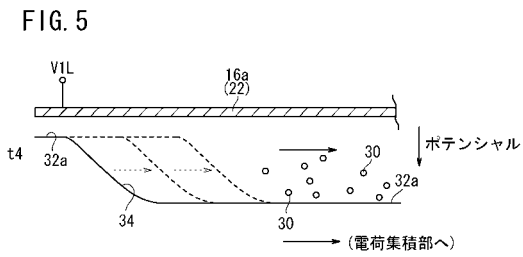
【 図 3 】



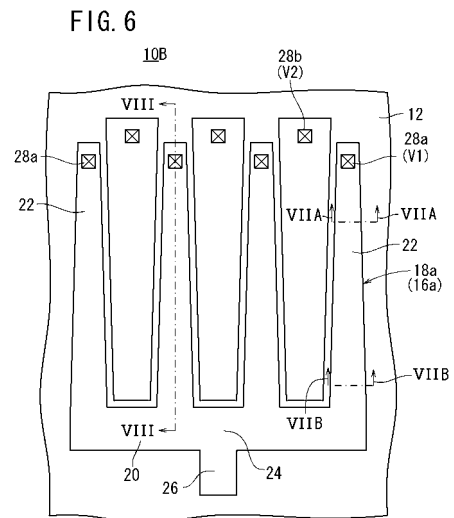
【 図 4 】



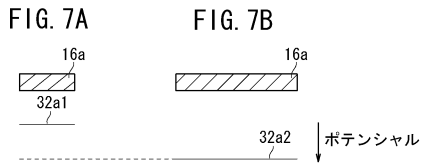
【 図 5 】



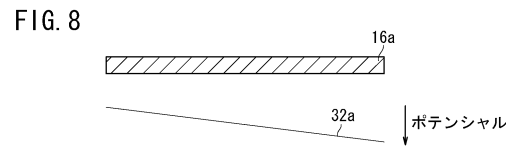
【 図 6 】



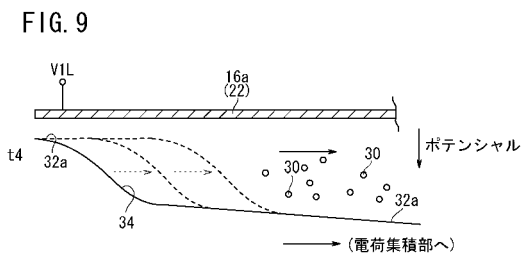
【 図 7 】



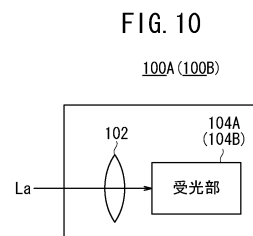
【 図 8 】



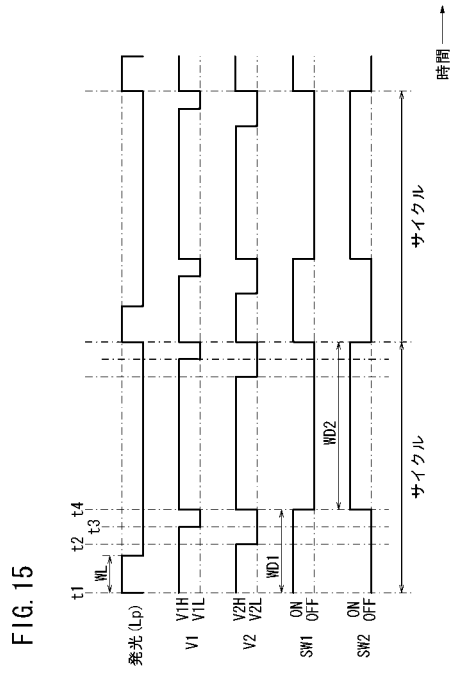
【 図 9 】



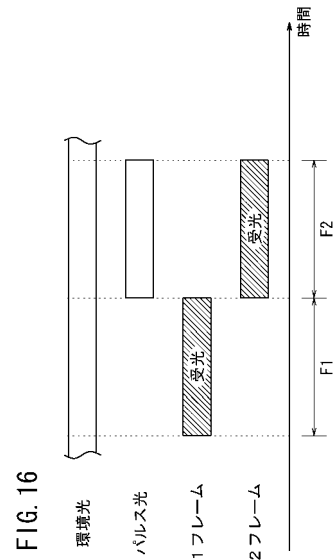
【 図 10 】



【 図 1 5 】



【 図 1 6 】



【 図 1 7 】

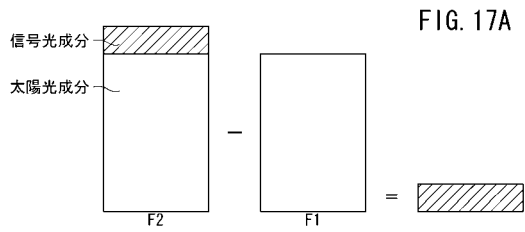


FIG. 17A

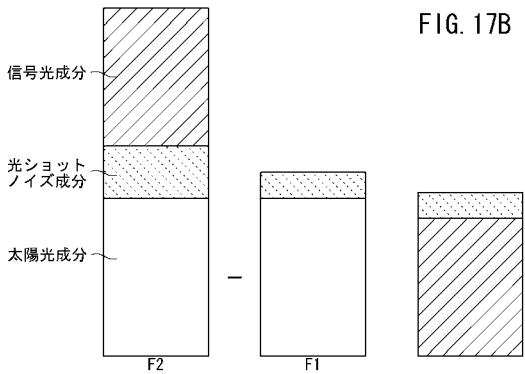


FIG. 17B

【 図 1 8 】

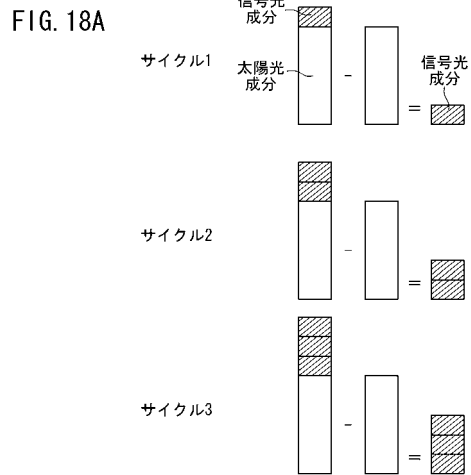


FIG. 18A

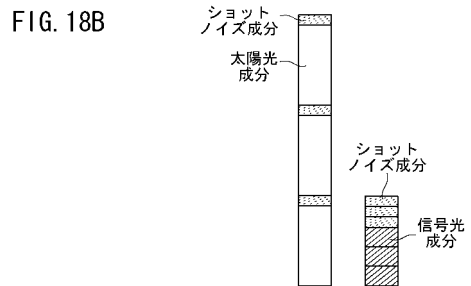
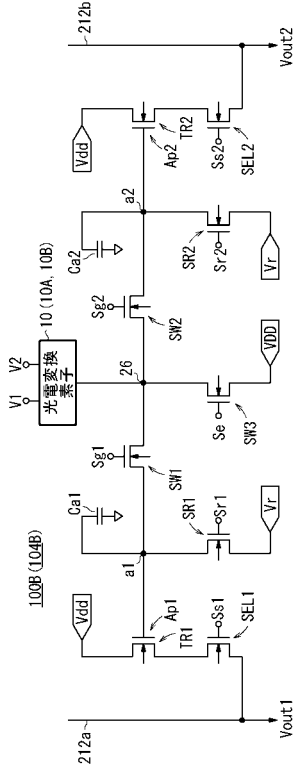


FIG. 18B

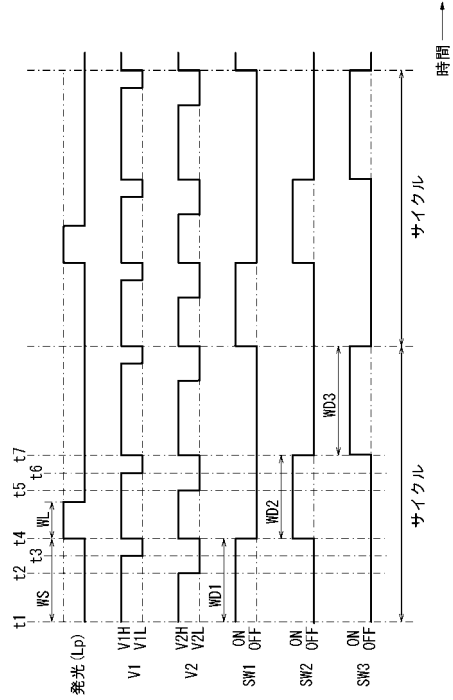
【 図 19 】

FIG. 19



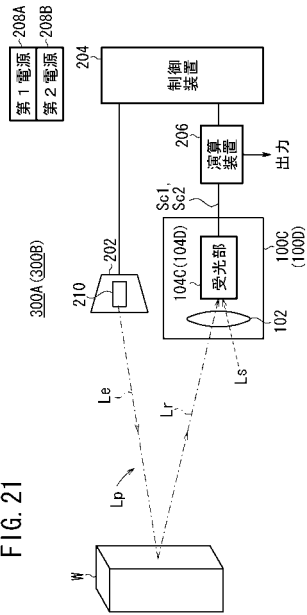
【 図 20 】

FIG. 20



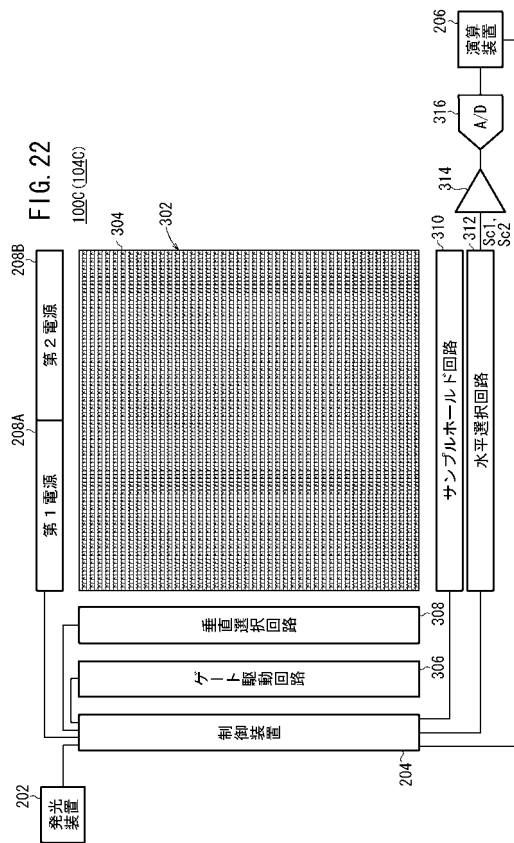
【 図 21 】

FIG. 21



【 図 22 】

FIG. 22



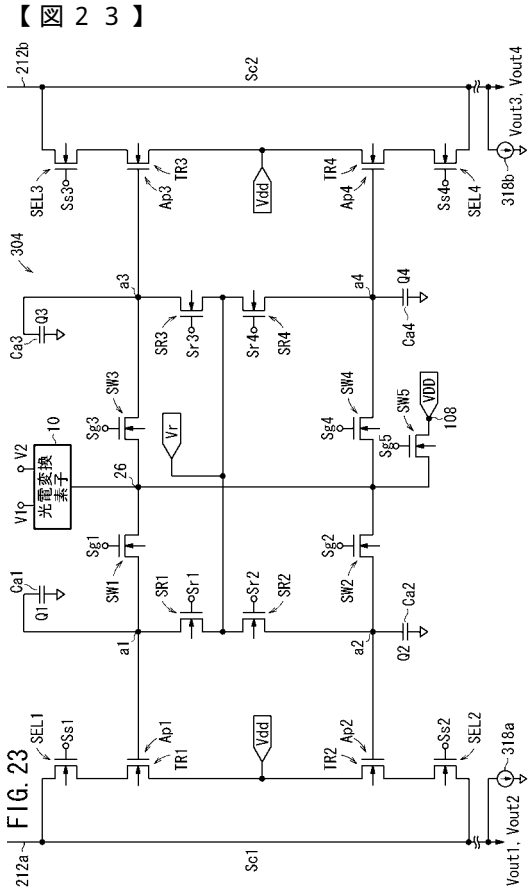


FIG. 23

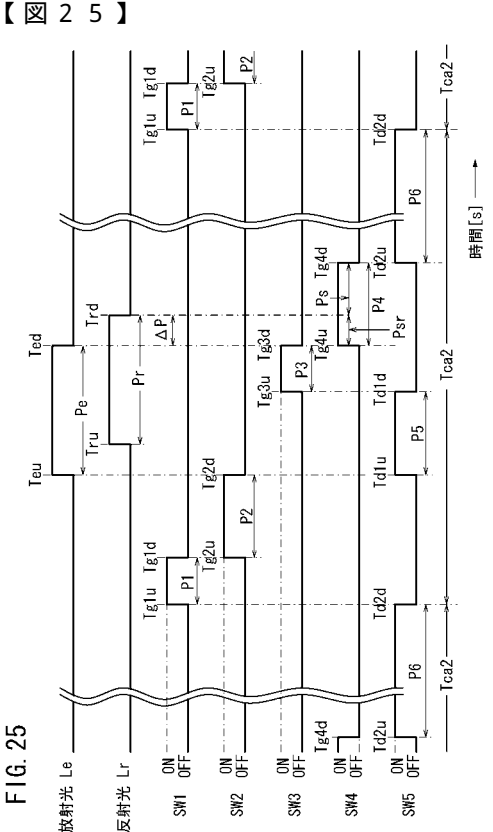


FIG. 25

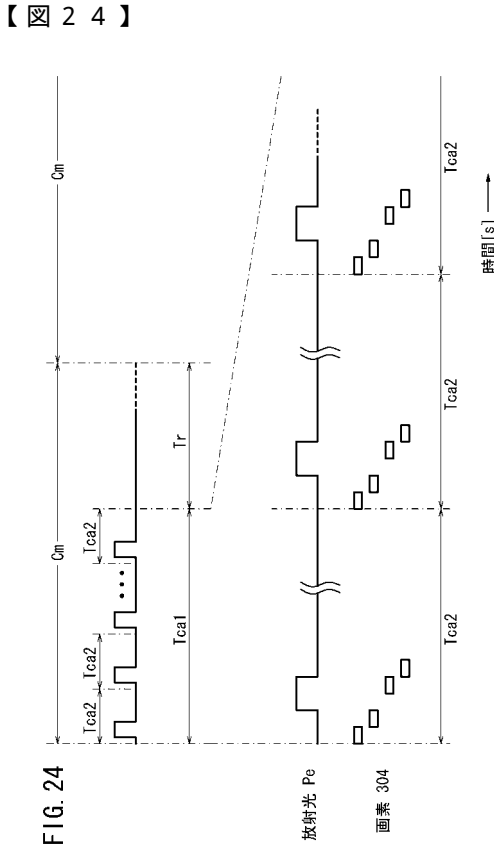


FIG. 24

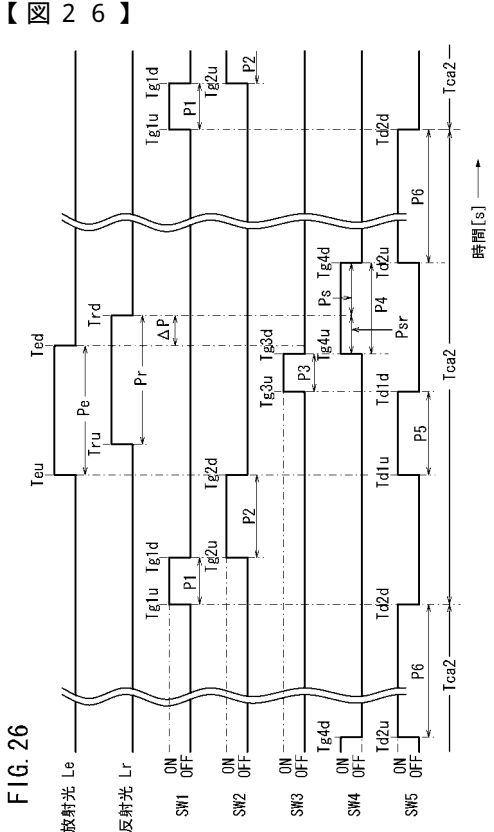


FIG. 26

【 27 】

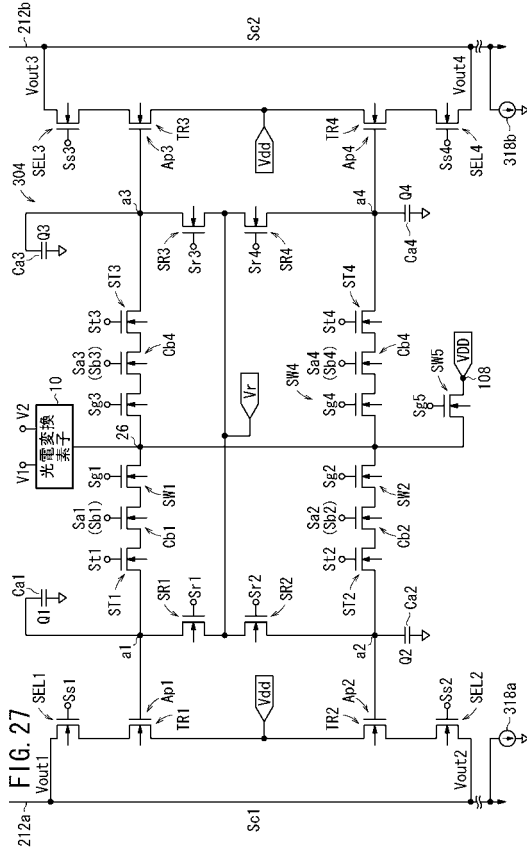


FIG. 27

【 29 】

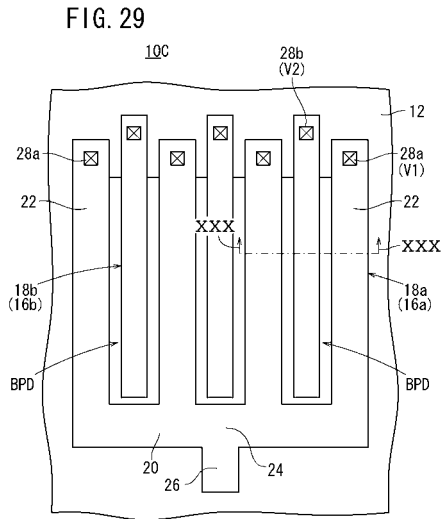


FIG. 29

【 28 】

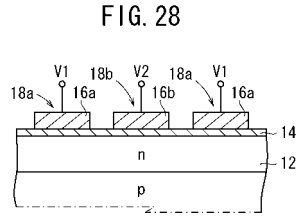


FIG. 28

【 30 】

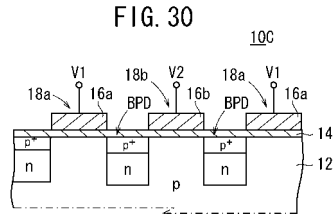
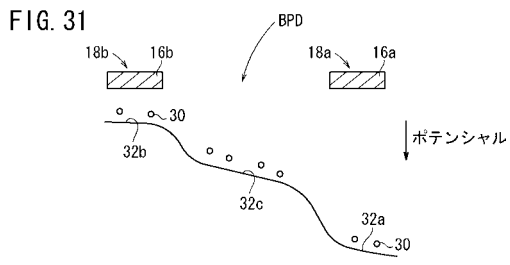
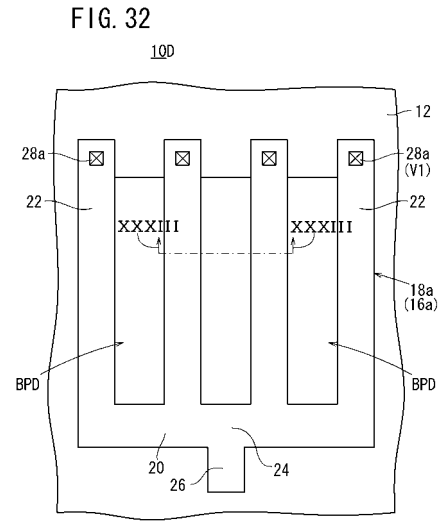


FIG. 30

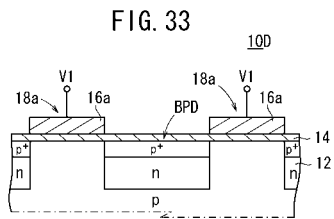
【 図 3 1 】



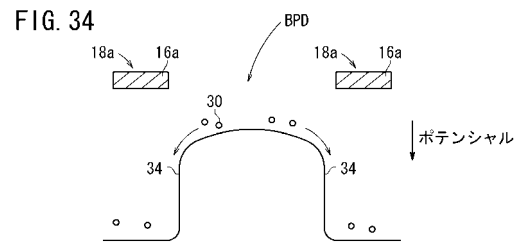
【 図 3 2 】



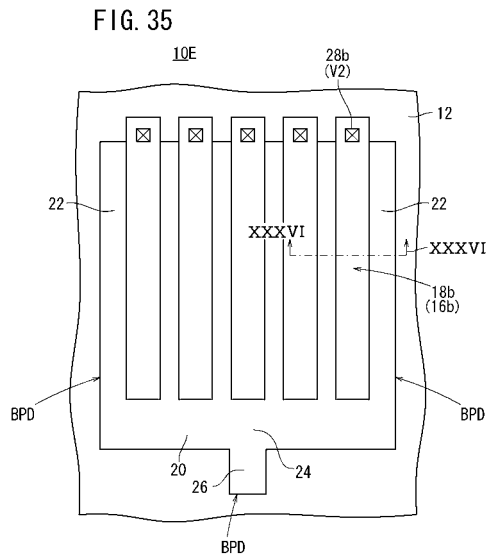
【 図 3 3 】



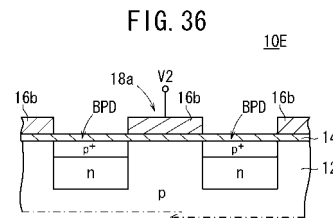
【 図 3 4 】



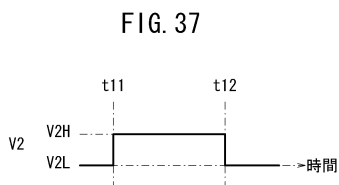
【 図 3 5 】



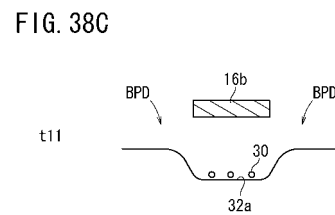
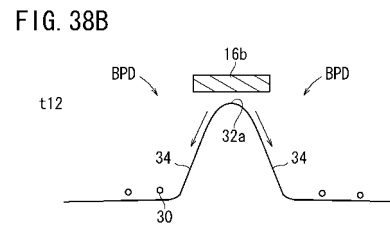
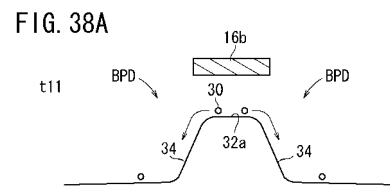
【 図 3 6 】



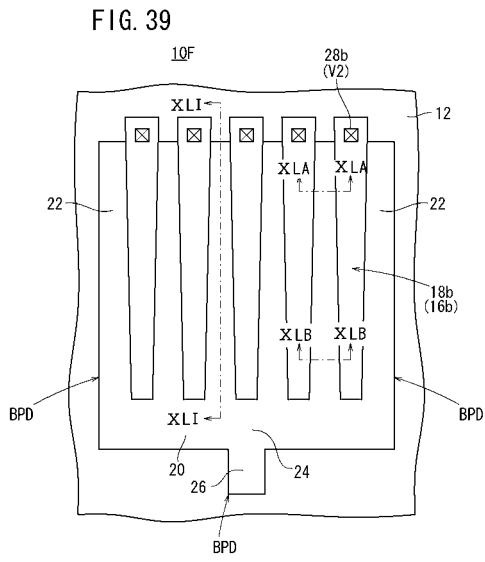
【 図 3 7 】



【 図 3 8 】



【 図 3 9 】

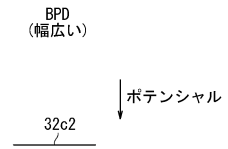


【 図 4 0 】

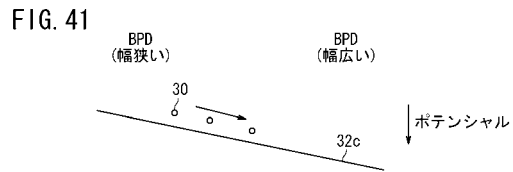
FIG. 40A



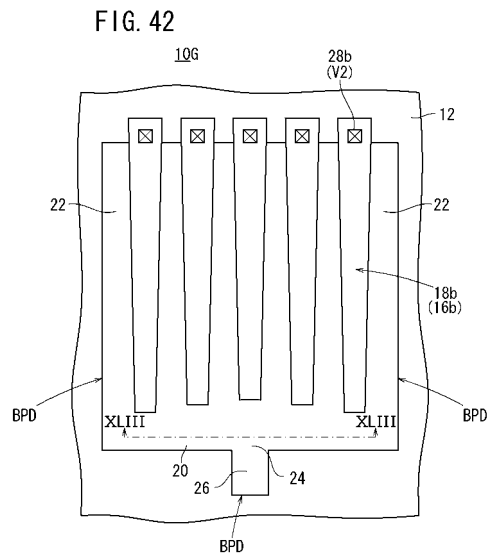
FIG. 40B



【 図 4 1 】

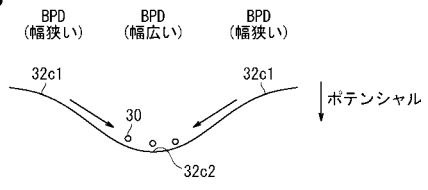


【 図 4 2 】



【 図 4 3 】

FIG. 43



フロントページの続き

審査官 吉野 三寛

- (56)参考文献 特開2005-302888(JP,A)
特開2008-4692(JP,A)
特開平8-56011(JP,A)
特開2007-95849(JP,A)
特開2009-174830(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 31/10 - 31/119
G01C 3/00 - 3/32
H01L 27/14