



(12) 发明专利

(10) 授权公告号 CN 103309137 B

(45) 授权公告日 2015. 05. 20

(21) 申请号 201310051693. 2

(22) 申请日 2013. 02. 17

(30) 优先权数据

61/611, 075 2012. 03. 15 US

(73) 专利权人 苹果公司

地址 美国加利福尼亚

(72) 发明人 Z·莫尔

(74) 专利代理机构 中国国际贸易促进委员会专利商标事务所 11038

代理人 边海梅

US 2011295331 A1, 2011. 12. 01, 说明书第 137、245、432-433 段、附图 38.

US 2009090937 A1, 2009. 04. 09, 说明书第 82 段、附图 5.

CN 203385981 U, 2014. 01. 08, 权利要求 1-9.

CN 102193295 A, 2011. 09. 21, 全文.

JP 2007035668 A, 2007. 02. 08, 全文.

审查员 郭晓

(51) Int. Cl.

G03B 21/14(2006. 01)

G03B 21/20(2006. 01)

G03B 35/00(2006. 01)

G02B 27/09(2006. 01)

G02B 27/42(2006. 01)

H01S 5/40(2006. 01)

H01S 5/42(2006. 01)

(56) 对比文件

US 2011295331 A1, 2011. 12. 01, 说明书第 137、245、432-433 段、附图 38.

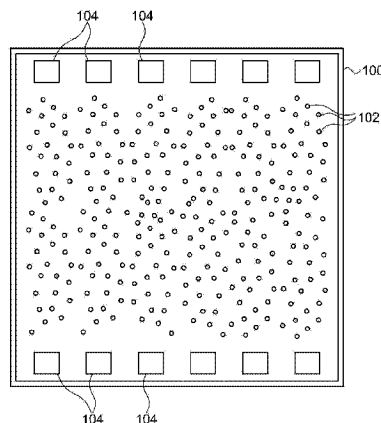
权利要求书2页 说明书7页 附图7页

(54) 发明名称

光电设备及用于制造光电设备的方法

(57) 摘要

本发明公开了一种结构光的投影机。一种光电设备,包括半导体基板和按不规则晶格的二维图案布置在基板上的发光元件的单片阵列。



1. 一种光电设备,包括:
 - 半导体基板;
 - 发光元件的单片阵列,其按不规则晶格的二维图案布置在所述半导体基板上;
 - 投影透镜,所述投影透镜安装在所述半导体基板上并被配置成采集和聚焦由所述发光元件发射的光,以便投影含有与所述半导体基板上的所述发光元件的所述二维图案对应的光图案的光束;以及
 - 衍射光学元件 DOE,所述衍射光学元件被安装在所述半导体基板上并被配置成通过产生所述光图案的多个彼此相邻的复制品来扩展所投影的光束。
2. 根据权利要求 1 所述的设备,其中所述发光元件包括垂直腔面发射激光 VCSEL 二极管。
3. 根据权利要求 1 所述的设备,其中所述发光元件的所述二维图案是不相关图案。
4. 根据权利要求 1 所述的设备,其中所述投影透镜和所述 DOE 形成在单个光学基板的相对侧上。
5. 一种光电设备,包括:
 - 半导体基板;
 - 发光元件的单片阵列,其按不规则晶格的二维图案布置在所述半导体基板上;
 - 其中所述发光元件包括第一组发光元件和第二组发光元件,其中所述第一组发光元件和所述第二组发光元件按相应的第一图案和第二图案被交错布置在所述半导体基板上;以及
 - 第一导体和第二导体,所述第一导体和所述第二导体被分别连接以分开驱动所述第一组发光元件和所述第二组发光元件,使得所述设备可选择地按所述第一图案和所述第二图案中的任一个或两个发射光。
6. 根据权利要求 5 所述的设备,且包括:
 - 投影光学器件,其被配置成将由所述发光元件发射的光投影到物体上;以及
 - 成像设备,其被配置成在只有所述第一组发光元件被驱动以发射光从而将低分辨率图案投影到所述物体上时以低分辨率模式捕捉所述物体的图像,并且在所述第一组发光元件和所述第二组发光元件二者都被驱动以发射光从而将高分辨率图案投影到所述物体上时以高分辨率模式捕捉所述物体的图像。
7. 一种光电设备,包括:
 - 半导体基板;
 - 发光元件的单片阵列,其按不规则晶格的二维图案布置在所述半导体基板上;以及
 - 单一的衍射光学元件 DOE,所述衍射光学元件被安装在所述半导体基板上并被配置成采集和聚焦由所述发光元件发射的光,以便投影含有与所述半导体基板上的所述发光元件的所述二维图案对应的光图案的光束,同时通过产生所述光图案的多个彼此相邻的复制品来扩展所投影的光束。
8. 一种用于制造光电设备的方法,所述方法包括:
 - 提供半导体基板;
 - 按不规则晶格的二维图案在所述半导体基板上形成发光元件的单片阵列;
 - 将投影透镜安装在所述半导体基板上,以便采集和聚焦由所述发光元件发射的光,从

而投影含有与所述半导体基板上的所述发光元件的所述二维图案对应的光图案的光束；以及

将衍射光学元件 DOE 安装在所述半导体基板上，以便通过产生所述光图案的多个彼此相邻的复制品来扩展所投影的光束。

9. 根据权利要求 8 所述的方法，其中所述发光元件包括垂直腔面发射激光 VCSEL 二极管。

10. 根据权利要求 8 所述的方法，其中所述发光元件的所述二维图案是不相关图案。

11. 根据权利要求 8 所述的方法，其中所述投影透镜和所述 DOE 在单一的光学基板的相对侧上形成。

12. 一种用于制造光电设备的方法，所述方法包括：

提供半导体基板；

按不规则晶格的二维图案在所述半导体基板上形成发光元件的单片阵列；

其中形成所述单片阵列包括形成第一组发光元件和第二组发光元件，其中所述第一组发光元件和所述第二组发光元件按相应的第一图案和第二图案被交错布置在所述半导体基板上；以及

分开驱动所述第一组发光元件和所述第二组发光元件，使得所述设备可选择地按所述第一图案和所述第二图案中的任一个或两个发射光。

13. 根据权利要求 12 所述的方法，且包括：

将由所述发光元件发射的光投影到物体上；

在只有所述第一组发光元件被驱动以发射光从而将低分辨率图案投影到所述物体上时，按低分辨率模式捕捉所述物体的第一图像，以及

在所述第一组发光元件和所述第二组发光元件二者都被驱动以发射光从而将高分辨率图案投影到所述物体上时，按高分辨率模式捕捉第二图像。

14. 一种用于制造光电设备的方法，所述方法包括：

提供半导体基板；

按不规则晶格的二维图案在所述半导体基板上形成发光元件的单片阵列；以及

在所述半导体基板上安装单一的衍射光学元件 DOE 以采集和聚焦由所述发光元件发射的光，以便投影含有与所述半导体基板上的所述发光元件的所述二维图案对应的光图案的光束，同时通过产生所述光图案的多个彼此相邻的复制品来扩展所投影的光束。

光电设备及用于制造光电设备的方法

技术领域

[0001] 本发明大体上涉及光学设备和光电设备,且尤其涉及用于图案的投影的设备。

背景技术

[0002] 紧凑的光学投影机被用在各种应用中。例如,这样的投影机可用于为了三维(3D)映射(也称为深度映射)的目的将编码光或结构光的图案投射到物体上。在这方面,美国专利申请公布 2008/0240502,其公开通过引用被并入本文,描述了一种照明组件,其中,光源,例如激光二极管或 LED,使用光辐射透照透明物体,以便将图案投影到物体上。(在本说明书中和在权利要求书中所使用的术语“光的”和“光”通常是指可见光、红外线和紫外线辐射中的任何和全部。)图像捕捉组件捕捉被投影到物体上的图案的图像,并且处理器处理该图像,以便重建该物体的 3D 图。

[0003] PCT 国际公布 WO 2008/120217,其公开通过引用被并入本文,描述了在上面提到的美国专利申请公布 2008/0240502 中示出的种类的照明组件的另外的方面。在一种实施方式中,透明物体包括布置在非均匀图案中的微透镜的阵列。该微透镜产生焦点的相应的图案,该图案被投影到物体上。

[0004] 在一些应用中,光学投影机通过一个或多个衍射光学元件(DOE)投影光。例如,美国专利申请公布 2009/0185274,其公开通过引用被并入本文,描述了用于投影图案的装置,该装置包括被一起配置成衍射输入束以便至少部分地覆盖一表面的两个 DOE。DOE 的组合减少了零阶(非衍射)束中的能量。在一种实施方式中,第一 DOE 产生多个束的图案,且第二 DOE 作为图案发生器以在所述束的每一个上形成衍射图案。类似种类的布置在美国专利申请公布 2010/0284082 中被描述,该专利申请的公开也通过引用被并入本文。

[0005] 作为另一个例子,美国专利申请公布 2011/0188054,其公开通过引用被并入本文,描述了在单一的集成封装中包括光电部件和光学元件的光子模块。在一种实施方式中,集成的光子学模块(IPM)包括以光电元件的二维矩阵的形式的辐射源,该辐射源被布置在基板上并在垂直于该基板的方向上发出辐射。这样的 IPM 通常包括多个平行的行的发射器,例如发光二极管(LED)或垂直腔面发射激光(VCSEL)二极管,这在 X-Y 平面中形成了栅格。来自发射器的辐射被引导到光学模块中,光学模块包括合适的图案化的元件和投影透镜,投影透镜将所得到的图案投影到场景上。

发明内容

[0006] 在下文中被描述的本发明的实施方式提供了用于图案化的光的投影的改进的设备和方法。

[0007] 因此,根据本发明的一种实施方式,提供了一种光电设备,其包括半导体基板和发光元件的单片阵列,所述发光元件以不规则晶格的二维图案被布置在所述基板上。

[0008] 在所公开的实施方式中,发光元件包括垂直腔面发射激光(VCSEL)二极管。

[0009] 在一些实施方式中,发光元件的二维图案是不相关图案。

[0010] 在一种实施方式中,发光元件包括第一和第二组发光元件,其中,所述第一和第二组按相应的第一和第二图案被交错布置在基板上,并且其中所述设备包括第一和第二导体,第一和第二导体被分别连接以分开驱动第一和第二组发光元件,使得所述设备可选择地按第一和第二图案中的一个或两个发射光。所述设备还可包括投影光学器件和成像设备,投影光学器件被配置为将由发光元件发射的光投影到物体上,成像设备被配置成在当只有第一组发光元件被驱动以发射光从而将低分辨率图案投影到物体上时以低分辨率模式捕捉物体的图像,并且被配置成在当第一和第二组发光元件两者都被驱动以发射光从而将高分辨率图案投影到物体上时以高分辨率模式捕捉物体的图像。

[0011] 在一些实施方式中,所述设备包括投影透镜,投影透镜被安装在半导体基板上并被配置为采集并聚焦由发光元件发射的光,以便投影含有与基板上的发光元件的二维图案对应的光图案的光束。所述设备还可包括衍射光学元件(DOE),所述 DOE 被安装在基板上并被配置为通过产生图案的多个彼此相邻的复制品来扩展所投影的光束。投影透镜和 DOE 可形成在单一光学基板的相对侧上。

[0012] 可选地,所述设备包括单一的衍射光学元件(DOE),DOE 被安装在半导体基板上并被配置为采集和聚焦由发光元件发射的光,以便投影含有与基板上的发光元件的二维图案对应的光图案的光束,同时通过产生该图案的多个彼此相邻的复制品来扩展所投影的光束。

[0013] 另外,根据本发明的一种实施方式,提供了一种用于图案投影的方法,该方法包括产生具有施加在其上的图案的光束。该光束使用投影透镜被投影,以便将图案投射到空间中的具有第一角范围的第一区域上。场乘法器被应用以扩展被投影透镜投影的光束,以便将图案投射到空间中的具有比第一角范围大至少 50%的第二角范围的第二区域上。

[0014] 另外,根据本发明的一种实施方式,提供了一种用于制造光电设备的方法。所述方法包括提供半导体基板以及以不规则晶格的二维图案在基板上形成发光元件的单片阵列。

[0015] 从结合附图的本发明的实施方式的如下详细描述中,本发明将被更充分地理解,在附图中:

附图说明

[0016] 图 1 是根据本发明的一种实施方式的 3D 映射系统的示意性侧视图;

[0017] 图 2 是根据本发明的一种实施方式的图案化的发射器阵列已形成在其上的半导体管芯的示意性顶视图;

[0018] 图 3A-3C 是根据本发明的实施方式的集成的光学投影模块的示意性侧视图;

[0019] 图 4A 和图 4B 是根据本发明的实施方式的由光学投影模块投影的图案的示意性前视图;以及

[0020] 图 5 是根据本发明的可选实施方式的图案化的发射器阵列已形成在其上的半导体管芯的示意性顶视图。

具体实施方式

[0021] 概述

[0022] 在许多光学投影应用中,图案必须被投影在广角范围内。例如,在上面的背景技

术部分中被描述的所述种类的 3D 映射应用中,往往希望的是,用于创建映射(map)的光的图案应投影在 90° 或更大的场内。在传统的光学设计中,在这样的广视场(FOV)范围内达到合理的光学质量需要使用昂贵的多元件投影光学器件。对于消费者应用而言,这样的光学器件的成本和大小二者都可能使人望而却步,消费者应用通常需要紧凑的廉价的解决方案。

[0023] 在下文中被描述的本发明的一些实施方式借助场乘法器解决了这些需求,场乘法器跟随光学系列中的投影光学器件并扩展在其上投影所需的图案的场,同时保持所投影的图案的光学质量。场乘法器的添加使得使用紧凑的廉价的投影光学器件在广的区域范围内投影图案成为可能,所述投影光学器件本身具有相对窄的 FOV。

[0024] 在所公开的实施方式中,光学装置包括束源,束源生成图案化的光束。投影透镜投影图案化的光束,并且在没有场乘法器的情况下,将把图案投射到空间中的具有一定的角范围的与投影透镜的视场(FOV)对应的给定区域上。(如本说明书的上下文中和在权利要求书中所使用的术语“透镜”,除非另外明确说明,指的是简单透镜以及复合的多元件透镜)。场乘法器被插入到投影透镜的 FOV 中——在透镜和空间中的给定区域之间——并扩展所投影的束,使得图案被投射到空间中的具有比投影透镜的 FOV 大至少 50% 的角范围的区域上。根据设计,跟随场乘法器的被扩展的束可以是投影透镜的 FOV 的两倍或甚至更多。

[0025] 在一些实施方式中,束源包括发光元件的单片阵列,所述发光元件的单片阵列按与施加在光束上的图案对应的二维图案被布置在半导体基板上。

[0026] 系统描述

[0027] 图 1 是根据本发明的一种实施方式的 3D 映射系统 20 的示意性侧视图。系统 20 在这里被描述为使用在下面被描述的所述种类的场乘法器的一个例子,而不是通过限制的方式。类似地,本发明的原理可应用在其它种类的光学投影系统中,所述光学投影系统要求广的 FOV 并可受益于由所公开的实施方式提供的紧凑和成本低的优点。

[0028] 系统 20 包括投影组件 30,投影组件 30 将图案化的束 38 投影到物体 28 的表面——在该例子中是系统用户的手。成像组件 32 捕捉该表面上的所投影的图案的图像并处理该图像,以便获得该表面的 3D 图。为了这个目的,组件 32 通常包括物镜光学器件 40 和捕捉图像的图像传感器 42 以及处理该图像以生成 3D 映射的数字处理器(未示出)。系统 20 的图像捕捉和处理方面的细节在例如上面提及的美国专利申请公布 2010/0118123 以及美国专利申请公布 2010/0007717 中被描述,这两个专利申请公布的公开通过引用被并入本文。

[0029] 投影组件 30 包括图案化的束发生器 34 和场乘法器 36,图案化的束发生器 34 投影具有一定的 FOV 的图案化的照射束,场乘法器 36 扩展所投影的束以创建具有较广的 FOV 的图案化的束 38。在这个例子中,图案包括随机或拟随机排列的在黑色背景上的高对比度的光点,如在上面提到的专利申请公布中所解释的。可选地,任何其它合适类型的图案(包括图像)可以这种形式被投影。

[0030] 集成的图案发生器

[0031] VCSEL 阵列可被有利地用于制造紧凑的高强度的光源和投影机。在传统的 VCSEL 阵列中,激光二极管被布置在规则的晶格中,例如,诸如在上面提及的美国专利申请公布 2011/0188054 中所描述的直线栅格图案,或六边形晶格图案。如在本说明书的上下文和权

利要求书中所使用的术语“规则晶格”指的是其图案中的相邻元件之间(例如,在 VCSEL 阵列中的相邻发射器之间)的间距恒定的二维图案。在这个意义上说,术语“规则晶格”与周期性晶格同义。

[0032] 在下文中被描述的本发明的实施方式偏离了该模型,并且作为替代,提供了其中激光二极管被布置在不规则晶格的图案中的 VCSEL 阵列。光学器件可被耦合,以将由 VCSEL 阵列的元件发射的光的图案投影到空间中,成为相应的点的图案,其中每个点包含由阵列中的相应的激光二极管发射的光。通常(尽管不是必需的),从作为横向移位的函数的激光二极管的位置的自相关对大于二极管尺寸的任何移位不重要的这种意义上说,阵列中的激光二极管位置的图案以及因此点的图案是不相关的。随机的、伪随机的和准周期的图案是这样的不相关图案的例子。被投影的光图案因此也将是不相关的。

[0033] 这类图案化的 VCSEL 阵列被特别用于制造集成的图案投影模块,如下所述。与在本领域中已知的投影设备相比,这样的模块具有设计和制造简单的优点,并且可以实现成本和尺寸的减小以及更好的性能。

[0034] 图 2 是根据本发明的一种实施方式的光电设备的示意性顶视图,其包括半导体管芯 100, VCSEL 二极管 102 的单片阵列已经按不规则晶格的二维图案形成在半导体管芯 100 上。该阵列借助与用来制造 VCSEL 阵列的在本领域中已知的相同种类的光刻方法形成在半导体基板上,同时合适的薄膜层结构形成激光二极管,且导体将电力和接地连接从接触焊盘 104 提供给阵列中的激光二极管 102。

[0035] 图 2 的不规则晶格排列简单地通过适当设计的光刻掩模来实现,光刻掩模被用来按任何所需的二维图案制造阵列。可选地,其它种类的表面发射元件如发光二极管(LED)的不规则阵列可以这种方式被类似地制造(尽管非相干光源,如 LED,可能较不适合于一些图案投影应用)。

[0036] 图 2 所示的所述种类的单片 VCSEL 阵列具有高的功率可扩展性的优点。例如,使用目前的技术,具有 0.3mm² 的有效区域的管芯可包含 200 个发射器,其具有约 500mW 或更大的总的光功率输出。VCSEL 二极管发射圆形束,且可被设计成发射具有单一的横向模式的圆形高斯束,这有利于创建高对比度和高密度的点图案。因为 VCSEL 发射波长作为温度的函数是相对稳定的,所以所述点图案在操作期间将同样是稳定的,即使没有阵列的有效冷却。

[0037] 图 3A 是根据本发明的一种实施方式的集成的光学投影模块 110 的示意性侧视图,其包含 VCSEL 阵列,例如图 2 所示的阵列。VCSEL 管芯 100 通常在晶片级被测试,且然后被切割并连同合适的电连接 116、118 安装在合适的子座 114 上。该电连接以及可能的控制电路(未示出)也可通过导线接合导体 122 耦合到管芯 100。

[0038] 安装在管芯上方的合适的间隔器 122 上的透镜 120,采集并投影 VCSEL 发射器的输出束。为了温度稳定性,可以使用玻璃透镜。被间隔器 126 定位的衍射光学元件(DOE) 124 创建了图案的多个复制品 128,该复制品 128 在扩展的角范围内成扇形展开。例如,DOE 可包括 Damman 光栅或类似元件,如在上提及的美国专利申请公布 2009/0185274 和 2010/0284082 中所描述的。

[0039] 图 4A 是根据本发明的一种实施方式由光学投影模块 110 投影的扩展的图案 160 的示意性前视图。该图示出了由 DOE124 创建的所述种类的扇出图案。在这个例子中,DOE 将所投影的束扩展成了 11×11 个块 162 的阵列,所述块 162 的中心在各自的轴 164 上,尽

管可以可选地产生更多或更少数量的块。图 4A 中的每个块 162 (由于枕形失真,其具有扭曲的正方形的形状) 包含亮点 166 的图案,亮点 166 的图案是 VCSEL 阵列的图案的复制品。

[0040] 通常,在这个例子中,相邻的块 162 之间的扇出角在 $4-8^\circ$ 的范围内。假设每个这样的块例如包含不相关的图案中的约 200 个点,这约 200 个点与 VCSEL 阵列中的约 200 个激光二极管 102 对应,则图 4A 所示的 11×11 个扇出图案 160 将包含多于 20,000 个点。DOE124 被设计成使得图案的所投影的复制品覆盖(tile)空间的表面或区域,正如例如在美国专利申请公布 2010/0284082 中所描述的。

[0041] 图 3B 是根据本发明的可选实施方式的集成的光学投影模块 130 的示意性侧视图,该模块含有不规则的 VCSEL 阵列,例如图 2 所示的阵列。在本实施方式中,模块 110 的折射投影透镜 120 被衍射透镜 130 代替。透镜 130 和扇出 DOE134 (类似于 DOE124) 可形成在同一光学基板 132 的相对侧上。虽然衍射透镜对波长变化是敏感的,但是 VCSEL 元件的波长的相对稳定性使这种方法成为可行的。DOE134 由安装在间隔器 140 上的视窗 138 保护。

[0042] 图 3C 是根据本发明的又一实施方式的集成的光学投影模块 150 的示意性侧视图,该模块含有不规则的 VCSEL 阵列。在这里,衍射透镜和扇出 DOE 的功能被结合在形成在光学基板 152 上的单一衍射元件 154 中,光学基板 152 也用作视窗。元件 154 执行聚焦和扇出两个功能:它采集并聚焦由管芯 100 上的发光元件发射的光,以便投射含有与基板上的发光元件的二维图案对应的光图案的光束,同时通过产生如上所示的图案的多个彼此相邻的复制品来扩展所投影的光束。

[0043] 在图 3A-C 所示的模块的组装期间,DOE 通常相对于 VCSEL 管芯 100 在四个维度(X、Y、Z 和旋转)上对准。图 3B 和图 3C 的实施方式在对准方面可以是有利的,因为被用来制造 VCSEL 阵列和 DOE/ 衍射透镜结构二者的光刻工艺精确到约 $1 \mu\text{m}$,从而允许简单地通过匹配基准标记在 X、Y 和旋转上的无源对准。由于制造的高精度,Z- 对准(即,VCSEL 管芯和 DOE 及透镜之间的距离)只需要小范围的移动。Z- 对准因此可在 VCSEL 阵列处于通电中时被有源地实现或者可能使用高度测量设备例如共聚焦显微镜,例如,来测量 VCSEL 表面和 DOE 表面之间的距离而无源地完成。

[0044] 图 3A-C 的模块可用作 3D 映射系统 20 中的图案投影机。平铺的图案(例如,如图 4A 所示) 被投影到感兴趣的物体上,且成像模块 32 捕捉物体 28 上的图案的图像。正如前面所解释的,与成像模块相关联的处理器在图像中的每个点处测量图案相对于已知基准的局部横向移位,并因此基于该局部移位通过三角测量发现那一点的深度坐标。

[0045] 与图 4A 中的块 162 中的一个对应的图案的每个复制品是内部不相关的,但通常与相邻的块是高度相关的。因为图案的每个复制品包含分布在 相对小的角范围内的相对少量的点 166,所以当物体上的图案的横向移位约为块 162 的间距或比块 162 的间距大时,在深度坐标中有模糊的可能性。为了减小这种模糊性,VCSEL 管芯 100 可使用更大数量的激光二极管来制造,且投影模块的光学器件因此可以产生更大的块;但这种解决方案增加了 VCSEL 管芯和光学器件二者的复杂性和成本。

[0046] 图 4B 是根据解决了相邻块之间的相关问题的本发明的可选实施方式的由光学投影模块投影的扩展图案 170 的示意性前视图。(图 3A 和图 3B 的基于 DOE 的场乘法器可类似地被配置为产生与图案 160 或 170 一样的图案。) 在图 4B 中示出的这种交错的平铺的图案通过适当设计的扇出 DOE 来产生。在该设计中,图案中的块中的至少一些相对于相邻的块

被横向偏移了一个偏移量,该偏移量是所述间距的一部分。具体地,在该例子中,块 172 相对于相邻的块 174 被横向偏移了半个块。(假设在深度测量中只有水平横向移位被使用,在这个例子中偏移量是在垂直方向上)。

[0047] 由于块之间的这个偏移量,清晰的深度测量的范围被有效地加倍。其它交错,其中,相邻的块被移位了块间距的 1/3 或 1/4,例如,可以提供更大范围的清晰测量。给出这些及其它扇出图案的 DOE 可使用本领域已知的方法例如基于 Gerchberg-Saxton 算法的方法被设计。

[0048] 图 5 是根据本发明的另一实施方式的单片 VCSEL 阵列已经形成在其上的半导体管芯 180 的示意性顶视图。该阵列类似于图 2 的阵列,不同的是,在图 5 的实施方式中有两组由单独的导体 186 和 188 驱动的 VCSEL 二极管 182 和 184。在图中,二极管 182 和 184 被示出为具有不同的形状,但这种形状区别只是为了视觉上的清晰,并且事实上,在两个组中的所有 VCSEL 二极管通常具有相同的形状。

[0049] 在图中示出的两组 VCSEL 二极管 182 和 184 可与成像模块 32 (图 1) 中的高分辨率图像传感器 42 共同使用,以实现深度映射系统 20 中的缩放功能。为所述两个组馈电的单独的电力线可通过在 VCSEL 管芯的单一金属层内为所述两个组提供单独的电力迹线,或者通过添加金属层来实现,使得每个组被不同的层馈电。所述两个组可含有相同或不同数量的二极管,这取决于系统的所需的性能特性。图像传感器被假设成支持相邻的检测器元件的像素合并(binning)(这以降低的分辨率为代价来提供增强的灵敏度和速度)、感测区域的裁剪和可调的时钟速率。这些功能由各种市售的图像传感器给出。

[0050] 在广角模式下,两组 VCSEL 二极管中的一组(例如,二极管 182)接收电力,而另一组被断开。因此,被供电的组可以高功率被驱动,以增加图案中的各个点的亮度而不超过 VCSEL 管芯的总的额定功率。(由于在这种模式下有效的相邻发射器之间的距离增加,这减小了相关的热效应,所以每个发射器的更高的功率是可能的。)同时,图像传感器 42 在像素合并模式下操作,并因此形成系统的整个视场的低分辨率图像。因为图像传感器的检测器元件被合并(bin),所以该图像传感器可以高速度捕捉并输出图像。处理器测量在该图像中的图案的横向移位,以便产生初始的低分辨率深度图。

[0051] 处理器可分割并分析所述低分辨率深度图,以便识别在视场内的潜在的感兴趣的物体,例如人体。在这个阶段,处理器可以选择放大感兴趣的物体。为了这个目的,处理器对两个组中的所有 VCSEL 二极管 182 和 184 上电,以便产生高分辨率图案。处理器还指示图像传感器 42 在裁剪(crop)模式下操作,以便只扫描视场内的感兴趣的物体在其中被发现区域。在该阶段,图像传感器通常以全分辨率(在被裁剪的区域内)被读出,而无需像素合并,并且图像传感器因此能够捕捉高分辨率图案的高分辨率图像。由于读出区域的裁剪,图像传感器也能够以高分辨率模式下以高速输出图像。现在,处理器测量在该后者的图像中的图案的横向移位,以便形成感兴趣的物体的高分辨率的深度图。

[0052] 上面所描述的实施方式最优地使用了基于 VCSEL 的图案投影机的电力资源和图像传感器的检测资源二者。在广角模式和缩放模式这两个模式下,图像传感器的扫描速度和灵敏度可被调整(通过像素合并、裁剪和时钟速率调整)为通常以恒定的帧速率例如 30 帧/秒提供适当分辨率的深度映射。

[0053] 虽然上述实施方式中的一些实施方式具体涉及基于图案的 3D 映射,但是上面所

描述的图案投影机同样可用在使用图案化的光的其它应用中，包括 2D 和 3D 二种成像应用。因此，将理解，上面所描述的实施方式通过示例的方式被引用，并且本发明不限于已在上文中被特别示出和描述的内容。相反，本发明的范围包括在上文中所描述的各种特征的组合和子组合二者以及本领域技术人员在阅读上述描述时将发生的和在现有技术中未公开的其变化和修改。

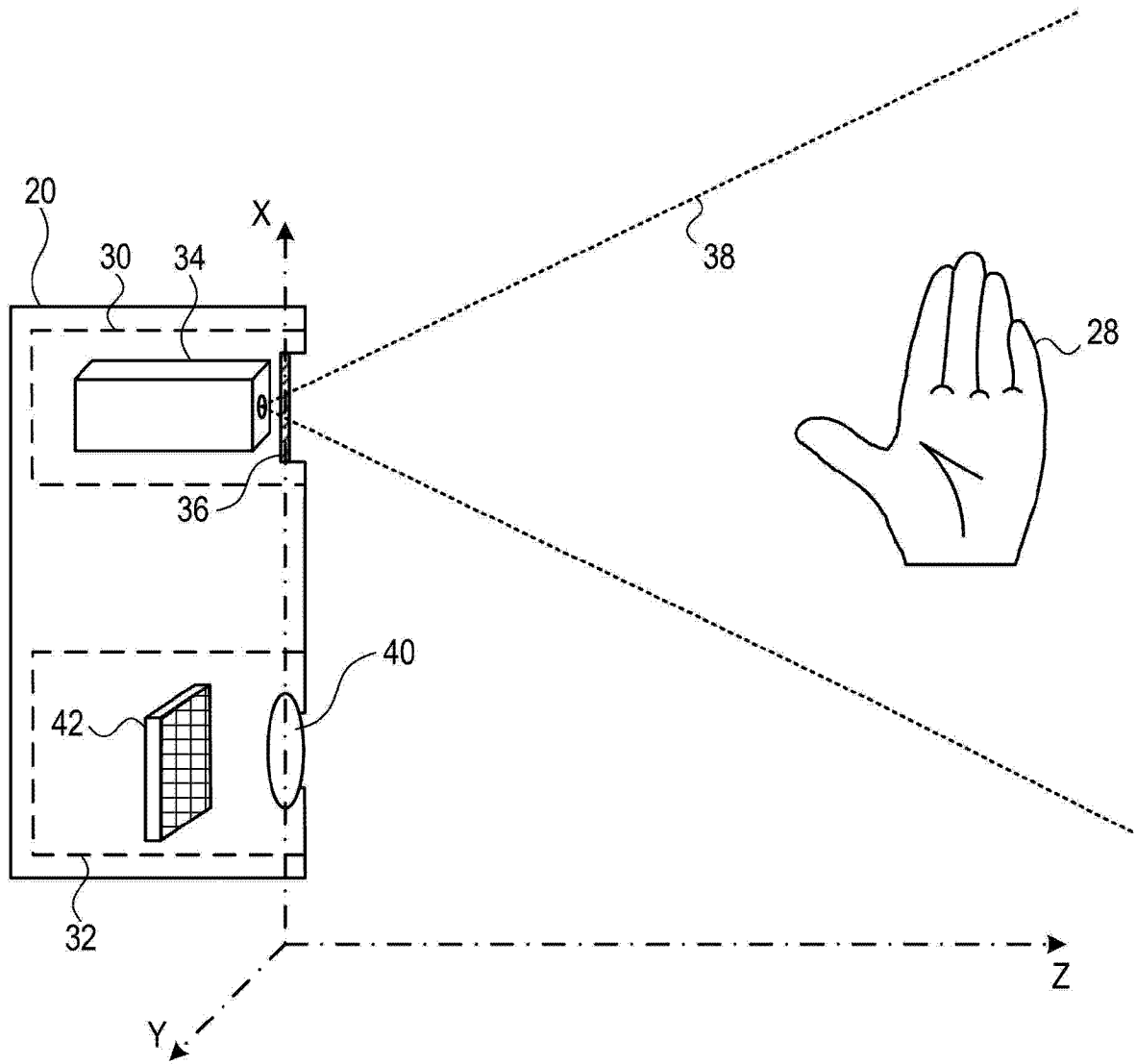


图 1

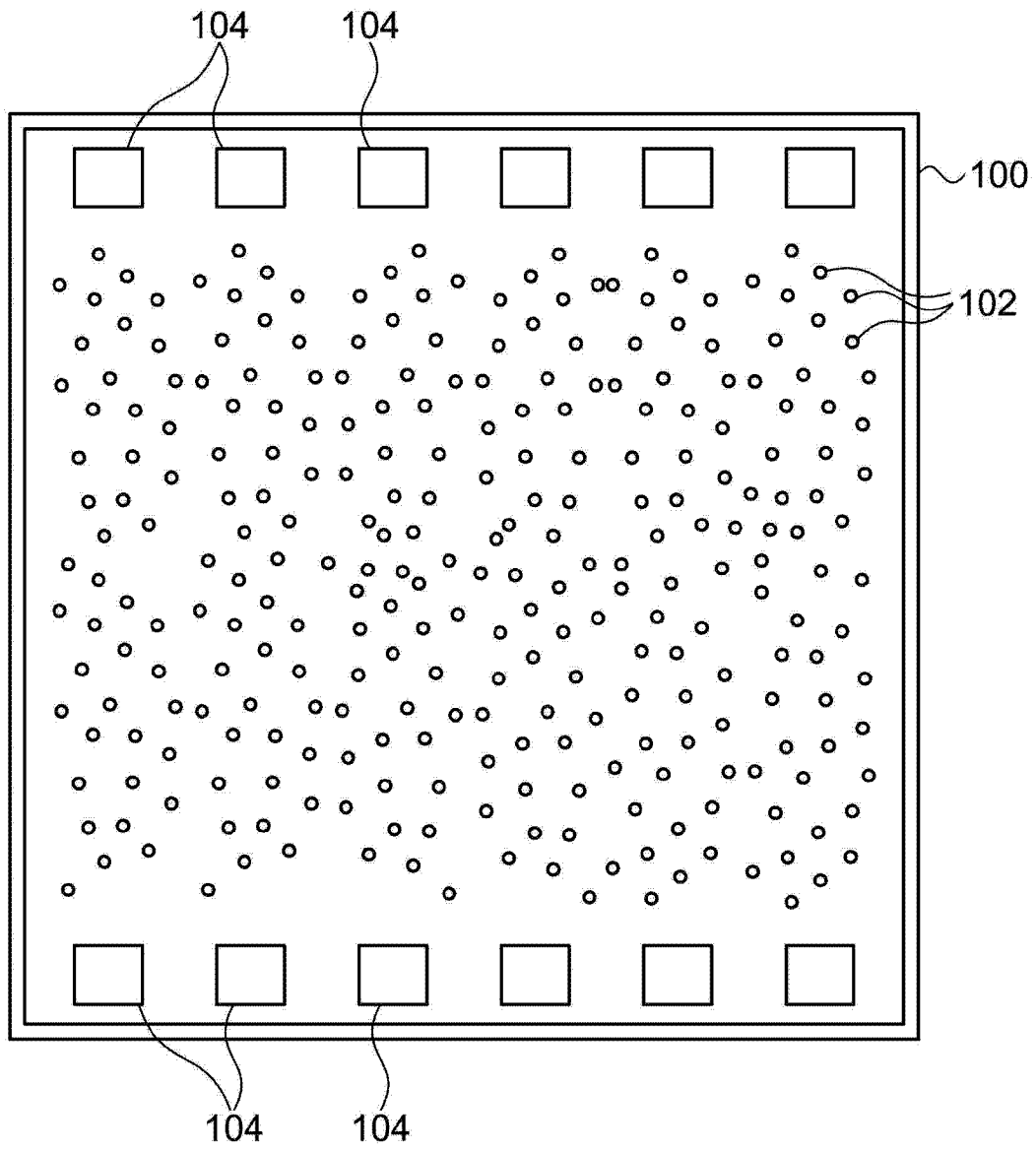


图 2

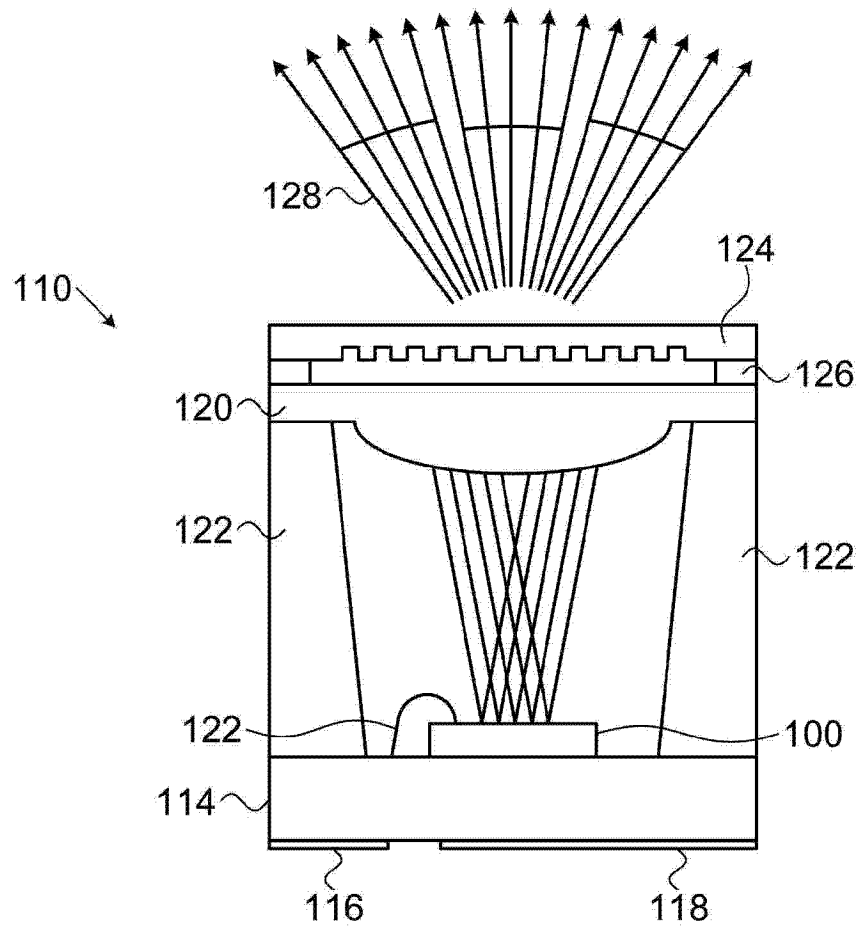


图 3A

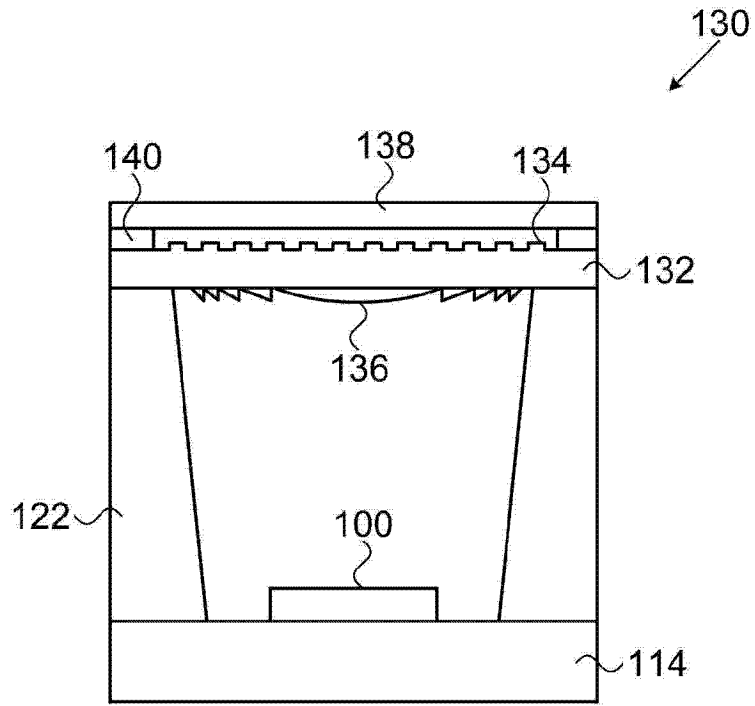


图 3B

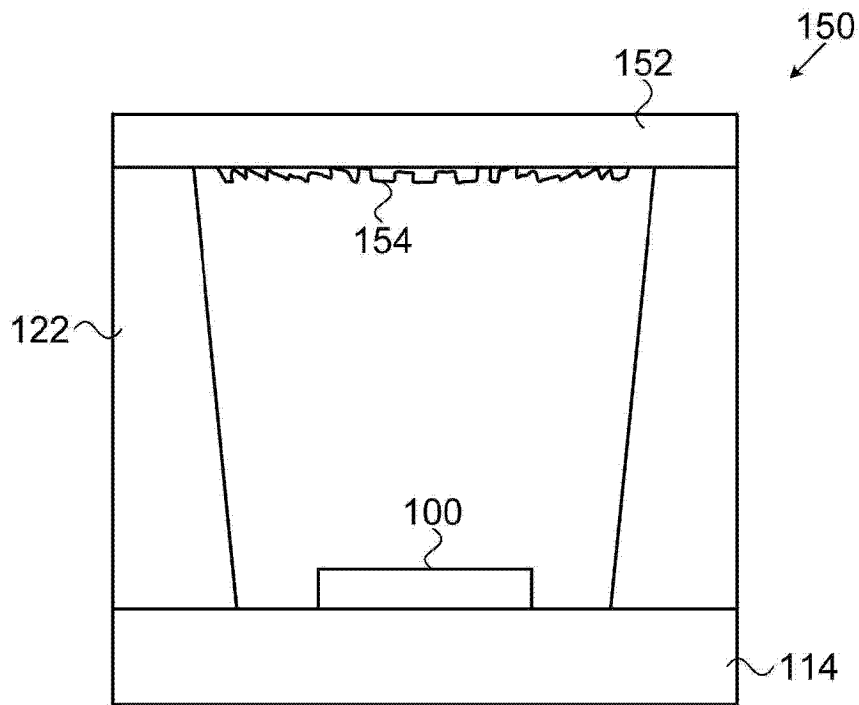


图 3C

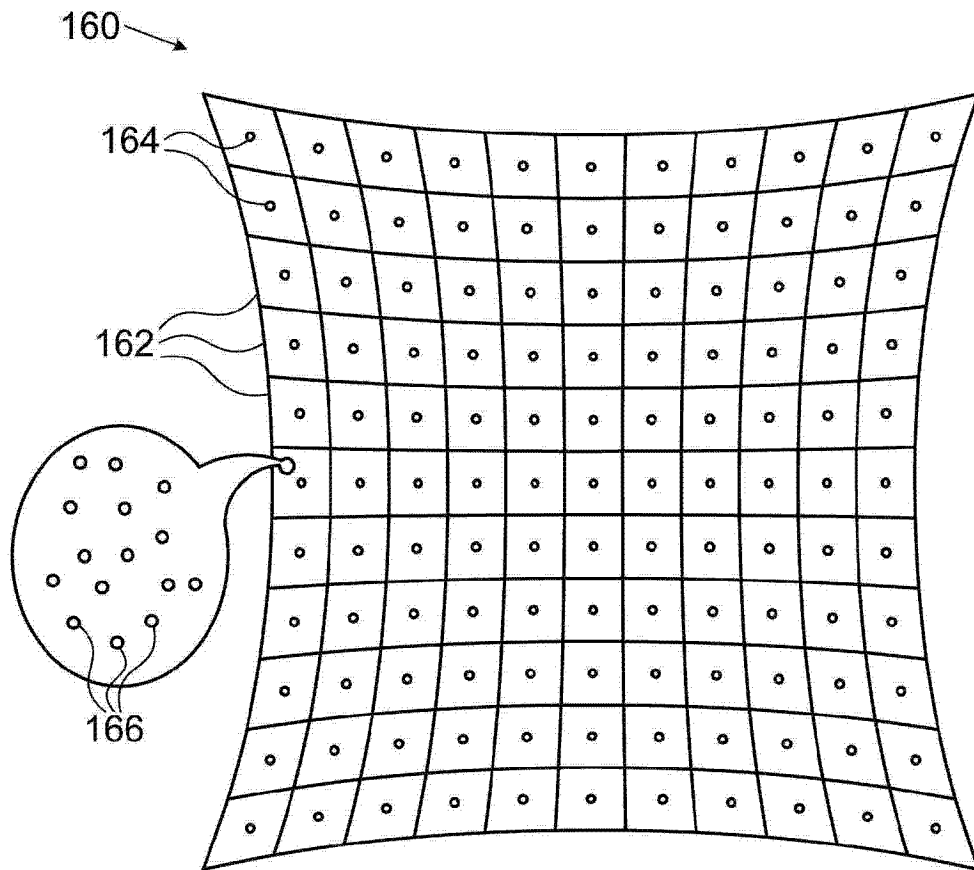


图 4A

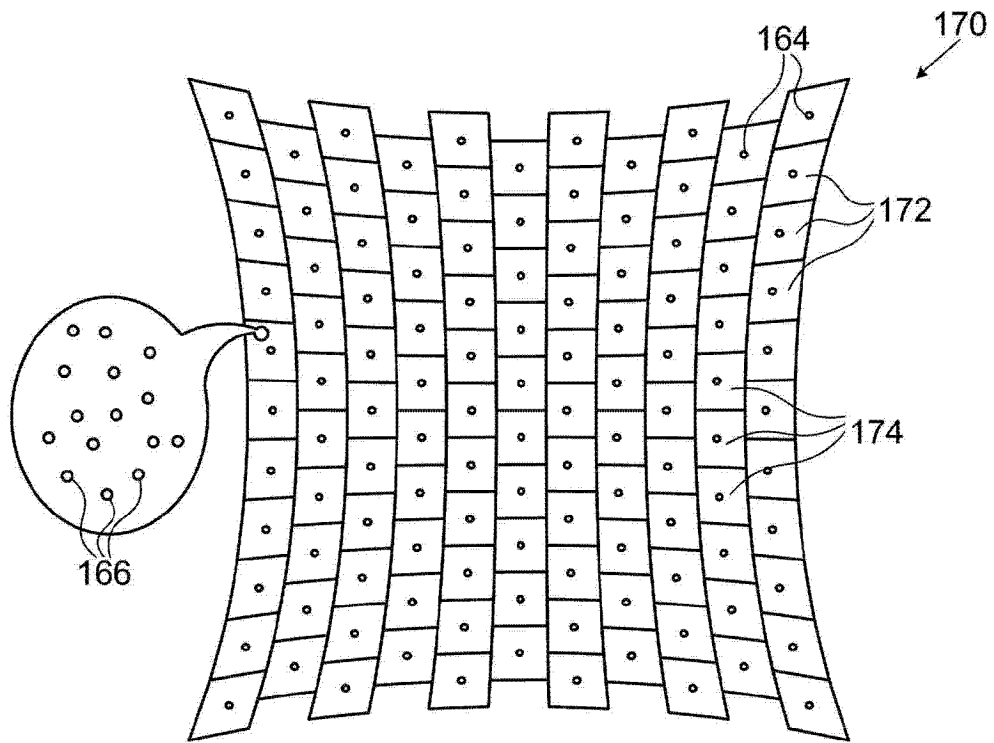


图 4B

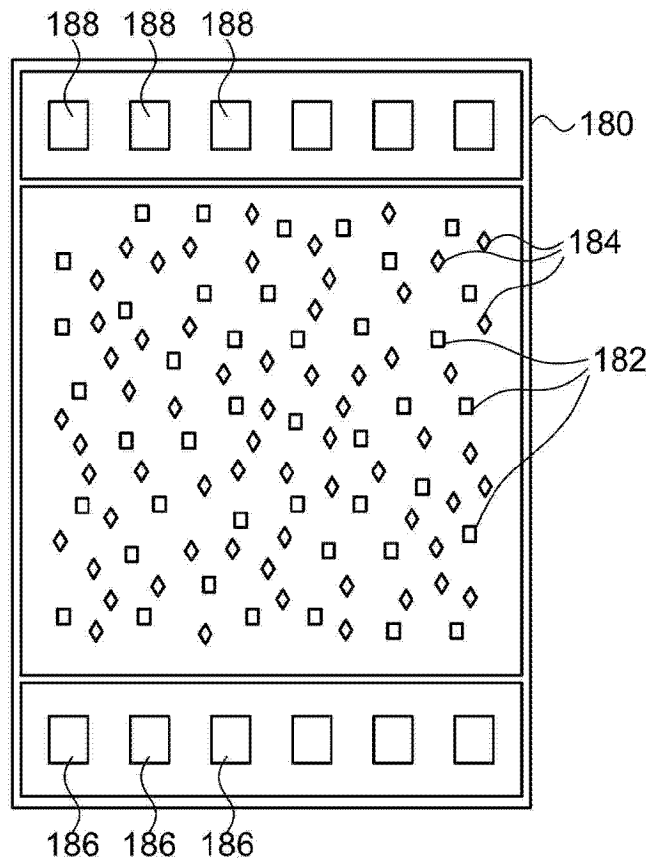


图 5