

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-210347
(P2010-210347A)

(43) 公開日 平成22年9月24日(2010.9.24)

(51) Int.Cl.	F I	テーマコード (参考)
G 0 1 D 5/244 (2006.01)	G O 1 D 5/244	2 C 4 8 0
B 4 1 J 19/18 (2006.01)	B 4 1 J 19/18	2 F 0 7 7
	B 4 1 J 19/18	N

審査請求 有 請求項の数 10 O L (全 21 頁)

(21) 出願番号 特願2009-55566 (P2009-55566)
(22) 出願日 平成21年3月9日(2009.3.9)

(特許庁注：以下のものは登録商標)

1. EEPROM

(71) 出願人 000005267
ブラザー工業株式会社
愛知県名古屋市瑞穂区苗代町15番1号
(74) 代理人 110000578
名古屋国際特許業務法人
(72) 発明者 冢▲崎▼ 健一
愛知県名古屋市瑞穂区苗代町15番1号
ブラザー工業株式会社内
Fターム(参考) 2C480 CA01 CA11 CA31 CB02 CB35
EA02 EA05 EA06
2F077 AA25 NN30 PP19 TT47 TT59
TT66

(54) 【発明の名称】 エンコーダ信号処理装置、エンコーダ信号処理方法、及び搬送装置

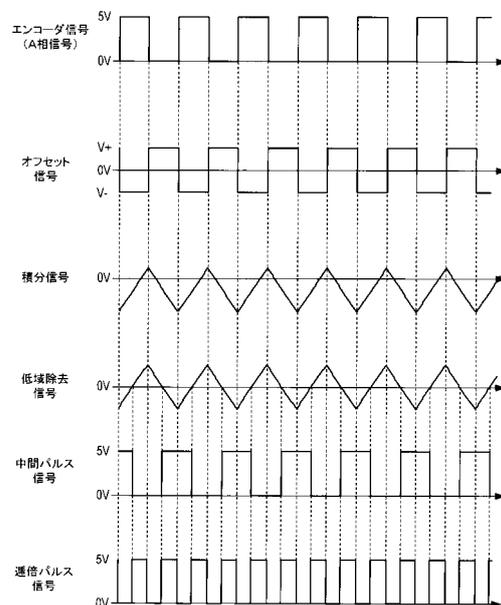
(57) 【要約】

【課題】 装置構成の大型化やコストアップを抑えつつ、高い精度で、エンコーダの分解能を向上させることを目的とする。

【解決手段】 C Rリアエンコーダから入力されるエンコーダ信号を、0 Vを中心に振幅するオフセット信号に変換する。そして、このオフセット信号を積分回路で積分することにより三角波形状の積分信号を生成し、その生成した積分信号を低域除去フィルタに通すことで、直流成分が除去された低域除去信号を生成する。更に、低域除去信号におけるゼロクロスタイミング毎に二値化を行うことで中間パルス信号を生成する。この中間パルス信号は、元のエンコーダ信号に対して90度の位相差を有するものである。そして、この中間パルス信号と元のエンコーダ信号の排他的論理和を演算することで、元のエンコーダ信号が2通倍された通倍パルス信号を生成する。

【選択図】 図4

<定速駆動時>



【特許請求の範囲】**【請求項 1】**

検出対象物の移動量に応じてエンコーダから出力されるパルス状のエンコーダ信号を処理するエンコーダ信号処理装置であって、

前記エンコーダから出力された前記エンコーダ信号に基づき、該エンコーダ信号がハイレベル又はローレベルのうちいずれか一方のレベルの間は増加して他方のレベルの間は減少するような増減波形を生成する増減波形生成手段と、

前記増減波形生成手段により生成された前記増減波形に基づき、該増減波形における増加期間中の所定のタイミング及び減少期間中における所定のタイミング毎に論理が反転する、二値化された中間パルス信号を生成する中間パルス信号生成手段と、

前記エンコーダから出力された前記エンコーダ信号と前記中間パルス信号生成手段にて生成された前記中間パルス信号との排他的論理和を演算することにより、前記エンコーダ信号を2 逡倍した逡倍パルス信号を生成する逡倍パルス信号生成手段と、

を備えていることを特徴とするエンコーダ信号処理装置。

10

【請求項 2】

請求項 1 に記載のエンコーダ信号処理装置において、

前記増減波形生成手段は、前記エンコーダ信号を前記増減波形に変換する積分回路を備えている

ことを特徴とするエンコーダ信号処理装置。

【請求項 3】

請求項 2 に記載のエンコーダ信号処理装置において、

前記積分回路は、能動素子を有するアクティブ回路として構成され、前記エンコーダ信号を三角波形状の前記増減波形に変換する

ことを特徴とするエンコーダ信号処理装置。

20

【請求項 4】

請求項 1 ~ 請求項 3 の何れか 1 項に記載のエンコーダ信号処理装置において、

前記エンコーダから出力された前記エンコーダ信号を、その振幅の中間値が 0 V となるようにオフセットするオフセット手段を備え、

前記増減波形生成手段は、前記オフセット手段により前記オフセットされた後の前記エンコーダ信号に基づいて前記増減波形を生成するよう構成されており、

前記中間パルス信号生成手段は、前記増減波形生成手段により生成された前記増減波形が 0 V となるタイミングであるゼロクロスタイミング毎に論理が反転するような前記中間パルス信号を生成する

ことを特徴とするエンコーダ信号処理装置。

30

【請求項 5】

請求項 4 に記載のエンコーダ信号処理装置において、

前記増減波形生成手段により生成された前記増減波形から直流成分を除去する直流成分除去手段を備え、

前記中間パルス信号生成手段は、前記直流成分除去手段による前記直流成分除去後の前記増減波形に基づいて前記中間パルス信号を生成する

ことを特徴とするエンコーダ信号処理装置。

40

【請求項 6】

請求項 1 ~ 請求項 3 の何れか 1 項に記載のエンコーダ信号処理装置において、

前記増減波形生成手段により生成された前記増減波形から直流成分を除去する直流成分除去手段を備え、

前記中間パルス信号生成手段は、前記直流成分除去手段による前記直流成分除去後の前記増減波形に基づき、該増減波形が 0 V となるタイミングであるゼロクロスタイミング毎に論理が反転するような前記中間パルス信号を生成する

ことを特徴とするエンコーダ信号処理装置。

【請求項 7】

50

請求項 1 ~ 請求項 6 の何れか 1 項に記載のエンコーダ信号処理装置を 1 つの単位信号処理装置として、複数の該単位信号処理装置が n 段接続（但し、 n は自然数）されることにより、全体として、前記エンコーダから出力された前記エンコーダ信号を 2^n 通倍した通倍パルス信号を生成するよう構成されている

ことを特徴とするエンコーダ信号処理装置。

【請求項 8】

検出対象物の移動量に応じてエンコーダから出力されるパルス状のエンコーダ信号を処理するエンコーダ信号処理方法であって、

前記エンコーダから出力された前記エンコーダ信号に基づき、該エンコーダ信号がハイレベル又はローレベルのうちいずれか一方のレベルの間は増加して他方のレベルの間は減少するような増減波形を生成する増減波形生成手順と、

前記増減波形生成手順により生成された前記増減波形に基づき、該増減波形における増加期間中の所定のタイミング及び減少期間中における所定のタイミング毎に論理が反転する、二値化された中間パルス信号を生成する中間パルス信号生成手順と、

前記エンコーダから出力された前記エンコーダ信号と前記中間パルス信号生成手順にて生成された前記中間パルス信号との排他的論理和を演算することにより、前記エンコーダ信号を 2 通倍した通倍パルス信号を生成する通倍パルス信号生成手順と、

を備えていることを特徴とするエンコーダ信号処理方法。

【請求項 9】

モータを備え、該モータの回転駆動力を搬送対象に作用させることにより該搬送対象を搬送する搬送機構と、

前記搬送対象の移動量に応じてパルス状のエンコーダ信号を出力するエンコーダと、

前記エンコーダから出力される前記エンコーダ信号を処理するための、請求項 1 ~ 請求項 7 の何れか 1 項に記載のエンコーダ信号処理装置と、

前記エンコーダ信号処理装置により生成された前記通倍パルス信号に基づいて、前記搬送対象の位置及び速度の少なくとも一方を検出する搬送状態検出手段と、

前記搬送状態検出手段による検出結果に基づいて、前記モータによる前記搬送対象の搬送をフィードバック制御する制御手段と、

を備えていることを特徴とする搬送装置。

【請求項 10】

請求項 9 に記載の搬送装置において、

前記搬送状態検出手段は、前記搬送対象の搬送開始後、予め設定された一定期間は、前記エンコーダから出力される前記エンコーダ信号に基づいて前記検出を行い、該一定期間が経過した後に、前記通倍パルス信号生成手段により生成された前記通倍パルス信号に基づいて前記検出を行う

ことを特徴とする搬送装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、エンコーダから出力されるパルス状のエンコーダ信号を処理するエンコーダ信号処理方法、エンコーダ信号処理装置、及びこれを搭載した搬送装置に関する。

【背景技術】

【0002】

従来より、モータによって駆動対象を駆動するよう構成された各種装置として、駆動対象の位置或いはモータの回転位置を検出するための位置センサを備え、位置センサからの位置検出信号に基づいてモータの位置制御や速度制御等を行うよう構成されたものが知られている。このような装置としては、例えば、記録ヘッドが搭載されたキャリッジをモータによって主走査方向へ移動させつつ用紙等への画像形成を行うインクジェットプリンタや、画像読取用のラインセンサをモータによって副走査方向へ移動させつつ原稿の画像を読み取るスキャナ装置などがある。

10

20

30

40

50

【0003】

このように位置センサを用いたモータ制御が行われる各種装置においては、モータ制御を高精度に行う（延いては駆動対象の駆動を高精度に制御する）ために、位置センサの検出精度の向上が要求される。

【0004】

一方、モータ制御における位置センサとしては、円周に沿って所定間隔でスリットが形成された円板状のエンコーダホイールを有するロータリエンコーダや、直線状に所定間隔でスリットが形成されたリニアスケールを有するリニアエンコーダなどの、各種デジタルエンコーダ（以下単に「エンコーダ」という）が広く用いられている。

【0005】

エンコーダを用いた位置検出結果に基づいてモータを位置制御する場合、位置検出の精度は、エンコーダの分解能に依存する。そのため、高精度に位置検出を行ってモータ制御の精度を高めるためには、例えばスリットの形成間隔を短くするなどして高分解能化されたエンコーダを用いる必要がある。

【0006】

しかし、スリットの形成間隔を短くする等の手法によってエンコーダの分解能を高める方法は、製造上の問題やコストの問題などから、実用上の限界がある。

そこで、エンコーダを構成するエンコーダホイールやリニアスケールに工夫を加えることなくエンコーダの位置検出精度を向上させる方法として、エンコーダパルスの間隔より十分高速なクロックを用いてエンコーダスリット間隔を計測し、その計測結果に基づいてエンコーダによる位置検出精度を高分解能化する方法が提案されている（例えば、特許文献1参照。）。

【0007】

また別の方法として、エンコーダを構成する受光素子であるフォトダイオードの配列に工夫を加える方法が提案されている。具体的には、スリット配列ピッチの1/8の幅のフォトダイオードが等間隔で4つ配列されてなる第1のフォトダイオード群と、同じくスリット配列ピッチの1/8の幅のフォトダイオードが等間隔で4つ配列されると共に第1のフォトダイオード群に対してスリット配列ピッチの1/8だけずらした位置に配列されてなる第2のフォトダイオード群とを有し、第1のフォトダイオード群が出力する出力信号に基づいて第1の矩形波信号を出力し、第2のフォトダイオード群が出力する出力信号に基づいて第1の矩形波信号と90°の位相差を有する第2の矩形波信号を出力することで、エンコーダの分解能を向上するものである（例えば、特許文献2参照。）。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2005-91047号公報

【特許文献2】特開2006-119037号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

しかしながら、特許文献1で提案されている方法は、過去のエンコーダパルス間のクロック数に基づいて高分解能化が行われるため、高い精度で高分解能化を行うのは困難である。特に、速度変動が生じた場合には正確な位置検出情報を得ることができなくなる。

【0010】

また、特許文献2で提案されている方法は、フォトダイオードの数を増やす必要があることから、装置の大型化やコストアップを招くおそれがある。

本発明は上記課題に鑑みなされたものであり、装置構成の大型化やコストアップを抑えつつ、高い精度で、エンコーダの分解能を向上させることを目的とする。

【課題を解決するための手段】

【0011】

上記課題を解決するためになされた請求項 1 に記載の発明は、検出対象物の移動量に応じてエンコーダから出力されるパルス状のエンコーダ信号を処理するエンコーダ信号処理装置であって、エンコーダから出力されたエンコーダ信号に基づき、該エンコーダ信号がハイレベル又はローレベルのうちいずれか一方のレベルの間は増加して他方のレベルの間は減少するような増減波形を生成する増減波形生成手段と、この増減波形生成手段により生成された増減波形に基づき、該増減波形における増加期間中の所定のタイミング及び減少期間中における所定のタイミング毎に論理が反転する、二値化された中間パルス信号を生成する中間パルス信号生成手段と、エンコーダから出力されたエンコーダ信号と中間パルス信号生成手段にて生成された中間パルス信号との排他的論理和を演算することにより、エンコーダ信号を 2 逡倍した逡倍パルス信号を生成する逡倍パルス信号生成手段と、を備えている。

10

【0012】

上記構成のエンコーダ信号処理装置では、エンコーダ信号（パルス信号）から増減波形が生成され、更にその増減波形から中間パルス信号が生成される。この中間パルス信号は、増減波形における増加期間及び減少期間のそれぞれにおける所定のタイミングで論理が反転するようなパルス信号であるため、エンコーダ信号に対して位相がずれた信号となる。

【0013】

そのため、このようにエンコーダ信号に対して位相がずれた中間パルス信号と、エンコーダ信号との、排他的論理和を演算することで、エンコーダ信号が 2 逡倍された逡倍パルス信号を生成することができる。

20

【0014】

従って、請求項 1 に記載のエンコーダ信号処理装置によれば、エンコーダのスリット幅やスリット間隔を短くしたり受光素子を増やしたりすることなく、逡倍パルス信号（エンコーダ信号の 2 逡倍信号）を生成できるため、装置構成の大型化やコストアップを抑えつつ、高い精度で、エンコーダの分解能を、自身が元々有する物理分解能よりも向上させることができる。

【0015】

しかも、従来のように過去の情報（パルス間隔等）に基づいて高分解能化するのではなく、現在出力されているエンコーダ信号からリアルタイムに逡倍パルス信号を生成するため、検出対象物に速度変動が生じて、その速度変動が考慮された精度の良い逡倍パルス信号を生成できる。

30

【0016】

次に、請求項 2 に記載の発明は、請求項 1 に記載のエンコーダ信号処理装置において、増減波形生成手段は、エンコーダ信号を増減波形に変換する積分回路を備えている。

周知のように、積分回路は、入力信号の積分出力を行う回路であって、パルス信号が入力された場合にそのパルス信号のレベル変化に応じて増減する波形が出力される。

【0017】

そのため、増減波形生成手段として、積分回路を備え、この積分回路によってエンコーダ信号を増減波形に変換するよう構成することで、増減波形生成手段を簡易的に構成でき、ひいてはエンコーダ信号処理装置の構成を簡素化できる。

40

【0018】

ここで、積分回路の構成は種々考えられ、例えば、抵抗とコンデンサで構成されたごく簡易的な構成のもの（即ち、パッシブ回路として構成された積分回路）もあれば、オペアンプ等の能動素子を用いて構成された高性能のもの（即ち、アクティブ回路として構成された積分回路）もあり、何れの構成であっても上記請求項 2 のエンコーダ信号処理装置を実現することは可能である。

【0019】

一方、エンコーダ信号に対してより適切な中間パルス信号を生成するためには、その元になる増減波形は、直線性の高い三角波形状のものが好ましく、直線性の高い三角波が生

50

成できれば、その三角波に基づいて容易に中間パルス信号を生成できる。これに対し、積分回路として、例えばパッシブ回路として構成されたものを用いた場合、時定数等の回路定数にもよるが、直線性の高い三角波を生成するのは容易ではない。

【0020】

そこで、積分回路は、請求項3に記載のように、能動素子を有するアクティブ回路として構成され、エンコーダ信号を三角波形状の増減波形に変換するものであるとよい。

このように積分回路をアクティブ回路として構成することで、増減波形として、直線性の高い三角波を生成でき、これにより精度良く且つ容易に中間パルス信号を生成することができる。

【0021】

次に、請求項4に記載の発明は、請求項1～請求項3の何れか1項に記載のエンコーダ信号処理装置において、エンコーダから出力されたエンコーダ信号を、その振幅の中間値が0Vとなるようにオフセットするオフセット手段を備え、増減波形生成手段は、このオフセット手段によりオフセットされた後のエンコーダ信号に基づいて増減波形を生成するよう構成されている。そして、中間パルス信号生成手段は、増減波形生成手段により生成された増減波形が0Vとなるタイミングであるゼロクロスタイミング毎に論理が反転するような中間パルス信号を生成する。

【0022】

つまり、エンコーダ信号から直接増減波形を生成するのではなく、エンコーダ信号を一旦オフセットさせてその振幅の中心が0Vとなるようにした上で、そのオフセット後の信号から増減波形を生成するのである。これにより、0V（或いはその近傍）を中心に増減する増減波形を生成することができる。

【0023】

そのため、その増減波形が0Vとなるゼロクロスタイミング毎に論理が反転するような中間パルス信号を生成することで、中間パルス信号を容易に生成することが可能となる。特に、増減波形が直線性の高い三角波であれば、エンコーダ信号に対する中間パルス信号の位相差を90度により近づける（或いは一致させる）ことができ、最終的に生成される逡倍パルス信号の精度をより高めることができる。

【0024】

そして、上記のようにオフセット手段を備えたエンコーダ信号処理装置においては、さらに、請求項5に記載のように、増減波形生成手段により生成された増減波形から直流成分を除去する直流成分除去手段を備えるようにし、中間パルス信号生成手段は、その直流成分除去手段による直流成分除去後の増減波形に基づいて中間パルス信号を生成するようにするとよい。

【0025】

オフセット手段によってエンコーダ信号をオフセットすることで、理論的には、0Vを中心に増減するような増減波形を生成することができる。しかし、増減波形生成手段による増減波形生成の開始タイミング（積分回路を用いた構成においては積分開始タイミング）や、検出対象物の速度変動等によって、増減波形の振幅中心は必ずしも0Vとなるとは限らない。換言すれば、所定の直流成分を含む増減波形が生成されることもあり得る。そのため、場合によってはゼロクロスタイミングが発生しないような増減波形が生成される可能性もある。

【0026】

そこで、請求項5に記載のエンコーダ信号処理装置のように、得られた増減波形から直流成分を除去することで、増減波形生成の開始タイミングや検出対象物の速度変動等によらず、増減波形の振幅中心を0Vにより近づける（或いは一致させて）ことができ、中間パルス信号が確實且つ高精度に生成されるようにすることができる。そのため、最終的に生成される逡倍パルス信号の精度を更に高くすることができる。

【0027】

次に、請求項6に記載の発明は、請求項1～請求項3の何れか1項に記載のエンコーダ

10

20

30

40

50

信号処理装置において、増減波形生成手段により生成された増減波形から直流成分を除去する直流成分除去手段を備え、中間パルス信号生成手段は、その直流成分除去手段による直流成分除去後の増減波形に基づき、該増減波形が0Vとなるタイミングであるゼロクロスタイミング毎に論理が反転するような中間パルス信号を生成する。

【0028】

即ち、上記請求項4に記載の発明では、増減波形そのものが0Vを中心に増減する波形となるよう、エンコーダ信号を予めその振幅の中心値が0Vとなるようにオフセットするようにし、更に請求項5に記載の発明では、増減波形のゼロクロスポイントが確実に発生するよう、増減波形から直流成分を除去するようにした。

【0029】

これに対し、請求項6に記載のエンコーダ信号処理装置は、上記請求項4、請求項5のようなエンコーダ信号のオフセットは行わず、増減波形生成手段によって増減波形が生成された後で、その増減波形に含まれる直流成分を除去するようにしている。

【0030】

そのため、このように構成された請求項6に記載のエンコーダ信号処理装置によっても、振幅中心が0Vに近い（或いは一致した）増減波形を生成でき、中間パルス信号を確実に高精度に生成させることができる。そのため、最終的に生成される逡倍パルス信号の精度を更に高くすることができる。

【0031】

次に、請求項7に記載の発明は、請求項1～請求項6の何れか1項に記載のエンコーダ信号処理装置を1つの単位信号処理装置として、複数の該単位信号処理装置がn段接続（但し、nは自然数）されることにより、全体として、エンコーダから出力されたエンコーダ信号を 2^n 逡倍した逡倍パルス信号を生成するよう構成された、エンコーダ信号処理装置である。

【0032】

即ち、請求項1～請求項6の何れか1項に記載のエンコーダ信号処理装置（以下「単位装置」ともいう）によって、エンコーダ信号を2逡倍した逡倍パルス信号が生成される。換言すれば、1つの単位装置によって、入力されたパルス信号に対してその周波数が2逡倍された逡倍パルス信号を出力することができる。

【0033】

そこで、この単位装置を複数（n個）、多段接続して、前段側で生成・出力された逡倍パルス信号を更にその後段の単位装置へ入力することで、全体として、元のエンコーダ信号が 2^n 逡倍された逡倍パルス信号を生成することができ、エンコーダの分解能をより向上させることができる。

【0034】

次に、請求項8に記載の発明は、検出対象物の移動量に応じてエンコーダから出力されるパルス状のエンコーダ信号を処理するエンコーダ信号処理方法であって、エンコーダから出力されたエンコーダ信号に基づき、該エンコーダ信号がハイレベル又はローレベルのうちいずれか一方のレベルの間は増加して他方のレベルの間は減少するような増減波形を生成する増減波形生成手順と、この増減波形生成手順により生成された増減波形に基づき、該増減波形における増加期間中の所定のタイミング及び減少期間中における所定のタイミング毎に論理が反転する、二値化された中間パルス信号を生成する中間パルス信号生成手順と、エンコーダから出力されたエンコーダ信号と中間パルス信号生成手順にて生成された中間パルス信号との排他的論理和を演算することにより、エンコーダ信号を2逡倍した逡倍パルス信号を生成する逡倍パルス信号生成手順と、を備えている。

【0035】

このような請求項8に記載のエンコーダ信号処理装置によれば、エンコーダ信号（パルス信号）から増減波形が生成され、更にその増減波形から中間パルス信号が生成されて、その中間パルス信号とエンコーダ信号の排他的論理和が演算されることで、エンコーダ信号が2逡倍された逡倍パルス信号が生成される。そのため、請求項1に記載の発明と同様

10

20

30

40

50

、装置構成の大型化やコストアップを抑えつつ、高い精度で、エンコーダの分解能を、自身が元々有する物理分解能よりも向上させることができる。

【0036】

次に、請求項9に記載の発明は、モータを備え、該モータの回転駆動力を搬送対象に作用させることにより該搬送対象を搬送する搬送機構と、搬送対象の移動量に応じてパルス状のエンコーダ信号を出力するエンコーダと、このエンコーダから出力されるエンコーダ信号を処理するための、請求項1～請求項7の何れか1項に記載のエンコーダ信号処理装置と、このエンコーダ信号処理装置により生成された逡倍パルス信号に基づいて、搬送対象の位置及び速度の少なくとも一方を検出する搬送状態検出手段と、この搬送状態検出手段による検出結果に基づいて、モータによる搬送対象の搬送をフィードバック制御する制御手段と、を備えていることを特徴とする搬送装置である。

10

【0037】

このように構成された請求項9に記載の搬送装置によれば、エンコーダ信号がエンコーダ信号処理装置によって逡倍され、その逡倍された逡倍パルス信号に基づいて搬送対象のフィードバック制御が行われる。そのため、装置構成の大型化やコストアップを抑えつつ、制御手段による制御性能を高めることができる。

【0038】

次に、請求項10に記載の発明は、請求項9に記載の搬送装置において、搬送状態検出手段は、搬送対象の搬送開始後、予め設定された一定期間は、エンコーダから出力されるエンコーダ信号に基づいて検出を行い、該一定期間が経過した後に、逡倍パルス信号生成手段により生成された逡倍パルス信号に基づいて前記検出を行う。

20

【0039】

エンコーダ信号処理装置の構成によっては、逡倍パルス信号の生成開始直後から必ずしも安定した逡倍パルスが生成されるとは限らず、安定した逡倍パルスが生成されるまでには所定時間を要する可能性もある。

【0040】

そこで、搬送装置を請求項10に記載のように構成し、搬送開始後から一定期間経過後に逡倍パルス信号を用いるようにすることで、安定した逡倍パルス信号に基づく、搬送対象の高精度な制御が可能となる。

【図面の簡単な説明】

30

【0041】

【図1】実施形態のインクジェットプリンタの電氣的構成を表すブロック図である。

【図2】実施形態のインクジェットプリンタにおける画像形成機構の概略構成を表す説明図である。

【図3】第1実施形態の逡倍パルス生成部の概略構成を表す説明図である。

【図4】キャリッジが定速駆動されているときの逡倍パルス生成部の動作状態を表すタイムチャートである。

【図5】キャリッジが減速駆動されているときの逡倍パルス生成部の動作状態を表すタイムチャートである。

【図6】キャリッジに速度変動が生じているときの逡倍パルス生成部の動作状態を表すタイムチャートである。

40

【図7】キャリッジの駆動開始時における逡倍パルス生成部の動作状態を表すタイムチャートである。

【図8】ASICにて行われるキャリッジ駆動処理を表すフローチャートである。

【図9】第2実施形態の逡倍パルス生成部の概略構成を表す説明図である。

【発明を実施するための形態】

【0042】

以下に、本発明の好適な実施形態を図面に基づいて説明する。

〔第1実施形態〕

(1) インクジェットプリンタの構成

50

図 1 に、本発明が適用された実施形態のインクジェットプリンタ 1 の電氣的構成を示す。

【 0 0 4 3 】

本実施形態のインクジェットプリンタ 1 は、用紙トレイに收容された用紙 P (図 1 では図示略。図 2 参照。) を一枚ずつ分離・搬送しつつ、用紙 P への画像形成を行うものであり、図 1 に示すように、用紙 P へインク液滴を吐出するためのノズルが複数配列されてなる記録ヘッド 1 1 と、この記録ヘッドが搭載されたキャリッジ 1 2 と、記録ヘッド 1 1 による用紙 P への画像形成の際にキャリッジ 1 2 を主走査方向 (用紙 P が搬送される副走査方向と直交する方向) へ往復駆動させるための駆動源であるキャリッジ (C R) モータ 1 3 と、キャリッジ 1 2 の移動量 (位置や速度) を検出するための C R リニアエンコーダ 1 4 と、用紙 P を副走査方向へ搬送する搬送ローラ (図示略) の駆動源であるラインフィード (L F) モータ 2 1 と、 L F モータ 2 1 の回転量 (ひいては用紙 P の搬送量) を検出するための L F ロータリエンコーダ 2 2 と、を備えている。

10

【 0 0 4 4 】

なお、 C R モータ 1 3 及び L F モータ 2 1 は、本実施形態ではいずれも直流モータである。また、 C R リニアエンコーダ 1 4 及び L F ロータリエンコーダ 2 2 は、本実施形態ではいずれも、インクリメンタル型の光学式エンコーダである。

【 0 0 4 5 】

また、インクジェットプリンタ 1 は、記録ヘッド 1 1 を駆動してインク液滴を吐出させるための記録ヘッドドライバ 1 5 と、 C R モータ 1 3 を駆動させるための C R モータドライバ 1 6 と、 L F モータ 2 1 を駆動させるための L F モータドライバ 2 3 と、を備え、更に、各ドライバ 1 5 , 1 6 , 2 3 に対して駆動指令を出力することによりこれらの動作を制御する A S I C 2 と、を備えている。

20

【 0 0 4 6 】

ここで、インクジェットプリンタ 1 における、キャリッジ 1 2 、 C R モータ 1 3 、及び C R リニアエンコーダ 1 4 等からなる画像形成機構の具体的構成について、図 2 を用いて説明する。図 2 は、本実施形態のインクジェットプリンタ 1 における画像形成機構の概略構成を表す説明図である。

【 0 0 4 7 】

図 2 に示すように、本実施形態のインクジェットプリンタ 1 における画像形成機構では、ガイド軸 4 1 が、用紙 P の幅方向 (主走査方向) に設置され、このガイド軸 4 1 に、記録ヘッド 1 1 を搭載したキャリッジ 1 2 が挿通されている。

30

【 0 0 4 8 】

キャリッジ 1 2 は、ガイド軸 4 1 に沿って設けられた無端ベルト 4 2 に連結され、その無端ベルト 4 2 は、ガイド軸 4 1 の一端側に設置された C R モータ 1 3 の駆動プーリ 4 3 と、ガイド軸 4 1 の他端側に設置された従動プーリ 4 4 との間に掛け止められている。これにより、キャリッジ 1 2 は、無端ベルト 4 2 を介して伝達される C R モータ 1 3 の駆動力により、ガイド軸 4 1 に沿って主走査方向に往復駆動される。

【 0 0 4 9 】

また、ガイド軸 4 1 の近傍には、主走査方向に所定の間隔でスリットが形成されたリニアスケール 4 6 が、ガイド軸 4 1 に沿って (即ちキャリッジ 1 2 の移動経路に沿って) 設置されている。また、キャリッジ 1 2 におけるリニアスケール 4 6 と対向する位置には、リニアスケール 4 6 を挟んで図示しない発光部および受光部が配置された検出部 4 7 が備えられており、上述のリニアスケール 4 6 と共に C R リニアエンコーダ 1 4 を構成している。

40

【 0 0 5 0 】

検出部 4 7 は、キャリッジ 1 2 の移動に応じて、互いに位相差 (本実施形態においては、 90 度) を有する 2 種類のパルス信号 (A 相信号 , B 相信号) を出力する。そして、 A , B 各相のパルス信号は、キャリッジ 1 2 の移動方向が図中左方向 (駆動プーリ 4 3 側から従動プーリ 4 4 側に向かう方向。以下「順方向」ともいう。) である場合は、 A 相信号

50

が B 相信号に対して位相が進み、逆に図中右方向（従動プーリ 4 4 側から駆動プーリ 4 3 側に向かう方向。以下「逆方向」ともいう。）である場合は、A 相信号は B 相信号に対して位相が遅れるようにされている。

【0051】

この A, B 各相のパルス信号は、ASIC 2 内の CR リニアエンコーダ処理部 3 4 に入力される。

CR リニアエンコーダ処理部 3 4 は、CR リニアエンコーダ 1 4 から入力される A, B 各相のパルス信号に基づき、キャリッジ 1 2 の位置や速度、移動方向など（以下、まとめて「駆動状態」ともいう）を検出する。そして、その検出結果は、記録制御部 3 1 及び CR モータ制御部 3 2 へ出力される。

10

【0052】

また、CR リニアエンコーダ処理部 3 4 は、A, B 各相のパルス信号のうち、A 相信号に基づいて、位置や速度を検出する。但し、本実施形態の CR リニアエンコーダ処理部 3 4 は、A 相信号をそのまま用いて位置や速度を検出するのではなく、A 相信号を逡倍パルス生成部 3 6 にて 2 逡倍する。そして、その 2 逡倍された逡倍パルス信号に基づいて、位置や速度の検出を行う。

【0053】

つまり、この A 相信号は、本発明のエンコーダ信号に相当するものである。そのため、以下の説明では、CR リニアエンコーダ 1 4 からの A 相信号（即ち 2 逡倍されるパルス信号）を、「エンコーダ信号」とも称することとする。なお、逡倍パルス生成部 3 6 の詳細構成については後で詳述する。

20

【0054】

記録制御部 3 1 は、CR リニアエンコーダ処理部 3 4 により検出されたキャリッジ 1 2 の駆動状態（位置、速度、移動方向など）に基づいて、記録ヘッド 1 1 を駆動させるための駆動指令を生成し、記録ヘッドドライバ 1 5 へ出力する。記録ヘッドドライバ 1 5 は、記録制御部 3 1 から入力された駆動指令に従って記録ヘッド 1 1 へ駆動電圧を印加することにより、インク液滴を吐出させる。

【0055】

CR モータ制御部 3 2 は、CR リニアエンコーダ処理部 3 4 により検出されたキャリッジ 1 2 の駆動状態に基づいて、CR モータ 1 3 を制御するための操作量を生成する。そして、その生成した操作量に対応した駆動指令（PWM 信号など）を CR モータドライバ 1 6 へ出力する。つまり、CR モータ制御部 3 2 は、キャリッジ 1 2 の実際の駆動状態に基づき、キャリッジ 1 2 のフィードバック制御を行う。

30

【0056】

CR モータドライバ 1 6 は、CR モータ 1 3 へ電力を供給して CR モータ 1 3 を回転させるための、例えば H ブリッジ回路等からなるものであり、CR モータ制御部 3 2 から入力された駆動指令に従って CR モータ 1 3 へ電力を供給し、CR モータ 1 3 を回転させる。

【0057】

一方、LF ロータリエンコーダ 2 2 は、円周に沿って所定間隔でスリットが形成され、LF モータ 2 1 の回転と共に回転するエンコーダホイール（図示略）を有し、LF モータ 2 1 の回転に応じて（即ち用紙 P の搬送に応じて）互いに位相がずれた 2 つのパルス信号（A 相信号、B 相信号）を出力するものであり、これら各パルス信号は、ASIC 2 内の LF ロータリエンコーダ処理部 3 5 に入力される。

40

【0058】

LF ロータリエンコーダ処理部 3 5 は、LF ロータリエンコーダ 2 2 から入力される A, B 各相のパルス信号に基づき、用紙 P の位置や速度などを検出する。そして、その検出結果は、LF モータ制御部 3 3 へ出力される。

【0059】

LF モータ制御部 3 3 は、LF ロータリエンコーダ処理部 3 5 により検出された用紙 P

50

の位置や速度などに基づいて、L F モータ 2 1 を制御するための操作量を生成する。そして、その生成した操作量に対応した駆動指令（P W M 信号など）を L F モータドライバ 2 3 へ出力する。

【 0 0 6 0 】

L F モータドライバ 2 3 は、L F モータ 2 1 へ電力を供給して L F モータ 2 1 を回転させるための、例えば H ブリッジ回路等からなるものであり、L F モータ制御部 3 3 から入力された駆動指令に従って L F モータ 2 1 へ電力を供給し、L F モータ 2 1 を回転させる。

【 0 0 6 1 】

また、インクジェットプリンタ 1 は、A S I C 2 を含む、当該インクジェットプリンタ 1 の各部を統括的に制御する C P U 3 と、C P U 3 が実行するプログラム等が記憶された R O M 4 と、C P U 3 によるプログラム実行時に作業領域として使用される R A M 5 と、各種設定情報等が記憶される E E P R O M 6 と、図示しないパーソナルコンピュータ（P C）等に接続され、P C 等から送信されてくる画像形成指令や画像データ等の各種データを受信したり当該インクジェットプリンタ 1 の動作状態等の各種データを P C 等へ送信したりするためのインタフェース（I / F）7 と、各種操作ボタンや表示装置等（図示略）を備えた操作部 8 と、を備え、これら及び A S I C 2 がバス 9 を介して互いに接続されている。

【 0 0 6 2 】

このように構成されたインクジェットプリンタ 1 において、記録ヘッド 1 1 による用紙 P への画像形成が行われる際は、待機領域（図 2 参照）に停止中のキャリッジ 1 2 が記録領域に向かって（つまり順方向へ）加速し始め、やがて所定の目標一定速度に到達する。なお、本実施形態では、少なくとも記録領域においては、その目標一定速度で定速移動される。

【 0 0 6 3 】

そして、記録領域を目標一定速度で定速移動されている間、記録ヘッド 1 1 から用紙 P へインク液滴が吐出され、用紙 P への 1 ライン分の画像形成が行われる。その後、キャリッジ 1 2 は減速し、調整領域内で停止する。停止後、キャリッジ 1 2 は、この調整領域から待機領域へ向かう方向（つまり逆方向へ）再び移動し始め、記録領域において次の 1 ライン分の画像形成が行われる。そして、その後キャリッジ 1 2 は減速し、待機領域内で停止する。

【 0 0 6 4 】

このように、キャリッジ 1 2 が主走査方向へ往復移動され、その度に記録ヘッド 1 1 により 1 ラインずつ画像形成が行われることで、最終的に用紙 P への 1 ページ分の画像形成がなされる。

【 0 0 6 5 】

（ 2 ） 逓倍パルス生成部の構成

次に、本実施形態のインクジェットプリンタ 1 において、A S I C 2 内の C R リニアエンコーダ処理部 3 4 が備える逓倍パルス生成部 3 6 の構成について、図 3 を用いて説明する。

【 0 0 6 6 】

逓倍パルス生成部 3 6 は、上述したように、C R リニアエンコーダ 1 4 から入力されるエンコーダ信号（A 相信号）を 2 逓倍した逓倍パルス信号を生成するものであり、図 3 に示すように、エンコーダ信号を、その振幅の中心値が 0 V となるようにオフセットするオフセット回路 5 1 と、オフセット回路 5 1 によりオフセットされた信号（オフセット信号）を積分することにより三角波形状の積分信号を生成する積分回路 5 2 と、積分回路 5 2 により生成された積分信号から直流成分を除去する低域除去フィルタ 5 3 と、低域除去フィルタ 5 3 により直流成分が除去された積分信号（低域除去信号）に基づき、そのゼロクロスタイミング（低域除去信号の値が 0 になるタイミング）毎に信号レベル（論理）が反転するような中間パルス信号を生成する中間パルス信号生成回路 5 4 と、中間パルス信号

10

20

30

40

50

生成回路 5 4 により生成された中間パルス信号とエンコーダ信号の排他的論理和を演算することにより、エンコーダ信号が 2 通倍された通倍パルス信号を出力する X O R ゲート 5 5 と、この通倍パルス信号及びエンコーダ信号のうち何れか一方を選択して出力する選択スイッチ 5 6 と、を備えている。

【 0 0 6 7 】

以下、通倍パルス生成部 3 6 を構成する上記各回路等について、図 4 を用いながらより具体的に説明する。図 4 は、キャリッジ 1 2 が定速駆動されているときの、当該通倍パルス生成部 3 6 の動作状態（生成される各種信号の状態）を表すタイムチャートである。

【 0 0 6 8 】

図 4 に示すように、本実施形態では、C R リニアエンコーダ 1 4 から、エンコーダ信号（A 相信号）として、ローレベル時が 0 V でハイレベル時が 5 V のパルス信号が入力される。

10

【 0 0 6 9 】

オフセット回路 5 1 は、正（V +）・負（V -）の電源が供給されるコンパレータ 6 1 を備えており、エンコーダ信号は、抵抗 R 1 を介してコンパレータ 6 1 の反転入力端子に入力される。なお、V + と V - は、互いに絶対値は同じで符号（正負）が逆の電圧であることを意味する。コンパレータ 6 1 の非反転入力端子は、抵抗 R 2 を介して所定の比較電圧 V r を供給する電圧源に接続されている。本実施形態では、比較電圧 V r は一例として 2 . 5 V である。

【 0 0 7 0 】

このように構成されたオフセット回路 5 1 では、反転入力端子に入力されるエンコーダ信号と比較電圧 V r との比較結果に応じた信号が生成される。即ち、エンコーダ信号が比較電圧 V r より小さい場合は、コンパレータ 6 1 の出力はハイレベル（V +）となる。一方、エンコーダ信号が比較電圧 V r 以上の場合は、コンパレータ 6 1 からの出力はローレベル（V -）となる。

20

【 0 0 7 1 】

そのため、オフセット回路 5 1 からは、図 4 に示すように、エンコーダ信号がハイレベル（5 V）のときはローレベル（V -）、エンコーダ信号がローレベル（0 V）のときはハイレベル（V +）となるようなオフセット信号が出力される。即ち、このオフセット信号は、振幅の中間値が 0 V となる信号であり、例えば V + を 2 . 5 V、V - を - 2 . 5 V にすれば、振幅 5 V のエンコーダ信号を、振幅を変えずにそのままオフセットさせた信号となる。

30

【 0 0 7 2 】

積分回路 5 2 は、本実施形態では、図示は省略したものの、オペアンプを用いたアクティブ回路として構成された周知の積分回路である。また、本実施形態の積分回路 5 2 は、入力信号がハイレベルの間は減少してローレベルの間は増加する、反転型の回路である。

【 0 0 7 3 】

そのため、図 4 に示すように、入力されるオフセット信号がローレベル（V -）の間は増加してハイレベル（V +）の間は減少する、三角波形状の積分信号が出力される。また、上述のように本実施形態の積分回路 5 2 はアクティブ回路として構成されているため、図 4 に示すように、直線性の高い三角波形状の積分信号が生成される。

40

【 0 0 7 4 】

低域除去フィルタ 5 3 は、積分回路 5 2 から出力された積分信号から直流成分を除去するために設けられているものである。積分回路 5 2 からの積分信号は、オフセット回路 5 1 からのオフセット信号の状態や積分回路 5 2 における積分開始タイミング等の種々の要因により、必ずしも 0 V を中心として増減する三角波とはならない。

【 0 0 7 5 】

そこで、積分信号を低域除去フィルタ 5 3 に通すことで、積分信号から直流成分が除去された低域除去信号、即ち、0 V を中心に増減する三角波形状の信号を得るようにしている。

50

【 0 0 7 6 】

中間パルス信号生成回路 5 4 は、電圧 $V +$ (例えば 5 V) の単電源により動作するコンパレータ 6 2 を備えており、低域除去フィルタ 5 3 からの低域除去信号は、抵抗 $R 3$ を介してコンパレータ 6 2 の反転入力端子に入力される。コンパレータ 6 2 の非反転入力端子は、抵抗 $R 4$ を介してグランド電位 (0 V) に接続されている。

【 0 0 7 7 】

このように構成された中間パルス信号生成回路 5 4 では、反転入力端子に入力される低域除去信号とグランド電位との比較結果に応じた信号が生成される。即ち、低域除去信号が 0 V より小さい場合は、コンパレータ 6 2 の出力はハイレベルとなる。一方、低域除去信号が 0 V 以上の場合は、コンパレータ 6 2 の出力はローレベルとなる。

10

【 0 0 7 8 】

そのため、中間パルス信号生成回路 5 4 からは、図 4 に示すように、低域除去信号が 0 V となるゼロクロスタイミング毎に論理が反転する中間パルス信号が生成される。つまり、中間パルス信号生成回路 5 4 は、低域除去信号に対し、そのゼロクロスにおいて二値化を行うことで、結果として、エンコーダ信号よりも 90 度位相がずれた中間パルス信号を生成するのである。

【 0 0 7 9 】

XOR ゲート 5 5 は、入力される 2 つの信号の排他的論理和を演算する周知のゲート回路であり、エンコーダ信号及び中間パルス信号が入力され、両者の排他的論理和が演算される。ここで、中間パルス信号は、エンコーダ信号に対して位相が 90 度ずれた信号である。

20

【 0 0 8 0 】

そのため、XOR ゲート 5 5 からは、図 4 に示すように、エンコーダ信号が 2 通倍された通倍パルス信号が出力される。

このようにして、通倍パルス生成部 3 6 では、エンコーダ信号が 2 通倍された通倍パルス信号が生成されるわけだが、この通倍パルス信号の生成は、図 4 に例示したような、キャリッジ 1 2 が定速駆動されている場合に限らず、例えば減速駆動されている間、或いは速度変動が生じている間であっても、正常に生成される。

【 0 0 8 1 】

図 5 に、キャリッジ 1 2 が減速駆動されているときの通倍パルス生成部 3 6 の動作状態を、図 6 に、キャリッジ 1 2 に速度変動が生じているときの通倍パルス生成部 3 6 の動作状態を、それぞれ示す。

30

【 0 0 8 2 】

キャリッジ 1 2 が減速駆動されている間は、図 5 に示すように、エンコーダ信号の周期が大きくなる。但し、周期増大に伴い、エンコーダ信号におけるローレベル期間及びハイレベル期間は共に同じ傾向で長くなる。そのため、積分信号の振幅の中心値が大きく変動することはなく、しかも積分信号は更に低域除去フィルタ 5 3 を通されるため、安定した低域除去信号が生成される。これにより、安定した中間パルス信号が生成され、ひいては安定した通倍パルス信号が生成される。

【 0 0 8 3 】

キャリッジ 1 2 に速度変動が生じている場合は、図 6 に示すように、エンコーダ信号の周期が不規則に変化し、これに伴い、エンコーダ信号のローレベル期間及びハイレベル期間も不規則に変化する。そのため、積分回路 5 2 からの積分信号は、0 V に対して正・負いずれかに偏った不安定な状態となる期間も生じる。

40

【 0 0 8 4 】

しかし、低域除去フィルタ 5 3 によって積分信号に含まれる直流成分が除去されることで、図 6 に示すように、0 V を中心として振幅する安定した低域除去信号が得られる。これにより、安定した中間パルス信号が生成され、ひいては安定した通倍パルス信号が生成される。

【 0 0 8 5 】

50

ところで、逡倍パルス生成部 3 6 には、当該逡倍パルス生成部 3 6 から最終的に出力される信号を選択するための選択スイッチ 5 6 が設けられている。そのため、逡倍パルス生成部 3 6 からは、エンコーダ信号又は逡倍パルス信号のうち、選択スイッチ 5 6 によって選択されたいずれか一方の信号が出力される。

【 0 0 8 6 】

既述の通り、C R リニアエンコーダ処理部 3 4 では、基本的には、逡倍パルス生成部 3 6 により生成された逡倍パルス信号に基づいて、キャリッジ 1 2 の位置や速度の検出が行われる。

【 0 0 8 7 】

しかし、キャリッジ 1 2 の駆動開始タイミングと積分回路 5 2 による積分開始タイミングの関係によっては、キャリッジ駆動開始時にすでに積分回路 5 2 による積分が進んでいて、積分信号が 0 V から大きく外れている可能性がある。また、仮にキャリッジ 1 2 の駆動開始に同期させて積分回路 5 2 による積分を開始させたとしても、キャリッジ 1 2 の駆動開始時の位置によっては、やはり、積分信号が 0 V よりも正・負いずれかに偏ってしまうおそれがある。

10

【 0 0 8 8 】

つまり、キャリッジ 1 2 の駆動開始直後は、積分信号が 0 V から大きく外れた不安定な状態にある可能性があり、そのような不安定な積分信号からは逡倍パルス信号が正常に生成されないおそれがある。

【 0 0 8 9 】

その様子を具体的に例示したのが、図 7 である。図 7 は、キャリッジ 1 2 の駆動開始時（初期加速時）における逡倍パルス生成部 3 6 の動作状態を表すタイムチャートである。図 7 の例では、インクジェットプリンタ 1 の電源が投入された時刻 t_0 から実際にキャリッジ駆動が開始される時刻 t_1 までの間、オフセット信号のレベルが不変（図 7 ではハイレベル一定）のため、積分信号は 0 V から減少し続けている。

20

【 0 0 9 0 】

そのため、たとえ積分信号を低域除去フィルタ 5 3 に通したとしても、時刻 t_1 でキャリッジ駆動が開始された後、すぐには低域除去信号の信号レベルが安定せず、0 V を中心として増減する安定した低域除去信号（三角波）となるまでには時間を有する。

【 0 0 9 1 】

そこで、C R リニアエンコーダ処理部 3 4 は、キャリッジ 1 2 が駆動開始された場合、低域除去信号の振幅中心が 0 V に落ち着くまでは、逡倍パルス生成部 3 6 が生成した逡倍パルスは用いずにエンコーダ信号をそのまま用いてキャリッジ 1 2 の駆動状態の検出を行う。そのため、キャリッジ 1 2 が駆動開始される際、選択スイッチ 5 6 をエンコーダ信号側に切り替え、逡倍パルス生成部 3 6 からはエンコーダ信号が出力されるようにしておく。

30

【 0 0 9 2 】

そして、C R リニアエンコーダ処理部 3 4 は、キャリッジ 1 2 の駆動開始後、T 秒が経過して、低域除去信号が 0 V を中心に振幅（増減）する安定した状態にほぼ近づいたとき（時刻 t_2 ）、選択スイッチ 5 6 を X O R ゲート 5 5 側に切り替える。これにより、以後、逡倍パルス生成部 3 6 からは逡倍パルス信号が出力され、この逡倍パルス信号に基づいてキャリッジ 1 2 の駆動状態が検出される。

40

【 0 0 9 3 】

そのため、時刻 t_2 以後は、C R リニアエンコーダ 1 4 が持つ元々の物理分解能の 2 倍の分解能を有するリニアエンコーダからのエンコーダ信号に基づいてキャリッジ 1 2 の駆動状態が検出されることと等価となり、キャリッジ 1 2 の駆動が高精度に制御されることとなる。

【 0 0 9 4 】

（ 3 ）キャリッジ駆動処理の説明

次に、キャリッジ 1 2 の駆動を制御するために A S I C 2 において行われる、キャリッ

50

ジ駆動処理について、図 8 を用いて説明する。図 8 は、A S I C 2 のうち、特に C R リニアエンコーダ処理部 3 4 及び C R モータ制御部 3 2 により行われるキャリッジ駆動処理を表すフローチャートである。このキャリッジ駆動処理は、外部の P C 等から画像形成指示があったり、或いは操作部 8 の操作によって画像形成指示がなされるなどして、用紙 P への画像形成が行われる際に、C P U 3 からの指令を受けて行われる。

【 0 0 9 5 】

このキャリッジ駆動処理が開始されると、まず S 1 1 0 にて、キャリッジ 1 2 の 1 ライン分の駆動が開始される。この駆動開始タイミングは、図 7 に例示したタイムチャートにおける時刻 t 1 に対応する。

【 0 0 9 6 】

そして、S 1 2 0 にて、その駆動開始時から T 秒経過したか否かが判断され、まだ T 秒経過していない場合は (S 1 2 0 : N O)、選択スイッチ 5 6 がエンコーダ信号側に切り換えられる。そのため、逓倍パルス生成部 3 6 からは、C R リニアエンコーダ 1 4 から入力されたエンコーダ信号 (A 相信号) がそのまま出力される。

【 0 0 9 7 】

これにより、続く S 1 5 0 では、逓倍パルス生成部 3 6 から出力されるエンコーダ信号に基づいて各種の制御演算処理がなされ、キャリッジ 1 2 が駆動される。そして、S 1 6 0 にて 1 ライン分の駆動が終了したか否かが判断され、まだ終了していない場合は (S 1 6 0 : N O)、S 1 2 0 に戻り、再び、駆動開始時から T 秒経過したか否かが判断される。そのため、C R モータ制御部 3 2 では、駆動開始時から T 秒経過するまでは、逓倍パルス信号ではなく元のエンコーダ信号に基づいて各種の制御演算がなされる。

【 0 0 9 8 】

一方、キャリッジ 1 2 の駆動開始時から T 秒が経過すると (S 1 2 0 : Y E S)、S 1 4 0 にて、選択スイッチ 5 6 が逓倍パルス信号側に切り換えられる。そのため、逓倍パルス生成部 3 6 からは逓倍パルス信号が出力される。なお、この駆動開始時から T 秒経過したタイミングは、図 7 に例示したタイムチャートにおける時刻 t 2 に対応する。

【 0 0 9 9 】

これにより、以後は 1 ライン駆動終了まで、逓倍パルス信号に基づいて各種の制御処理がなされる。そして、キャリッジ 1 2 の 1 ライン分の駆動が終了すると (S 1 6 0 : Y E S)、続く S 1 7 0 にて、全ライン分の駆動が終了したか否か、即ち用紙 P の 1 ページ分の駆動が終了したか否かが判断される。そして、まだ全ライン分の駆動が終了していない場合は (S 1 7 0 : N O)、S 1 1 0 に戻るが、全ライン分の駆動が終了すると (S 1 7 0 : Y E S)、このキャリッジ駆動処理が終了する。

【 0 1 0 0 】

(4) 第 1 実施形態の効果等

以上説明した本実施形態のインクジェットプリンタ 1 では、C R リニアエンコーダ 1 4 からのエンコーダ信号 (A 相信号) に基づいて逓倍パルス生成部 3 6 が逓倍パルス信号を生成する。そして、この逓倍パルス信号の生成は、リニアスケール 4 6 のスリット幅やスリット間隔を短くしたり、或いは検出部 4 7 における受光部を増やしたりすることなく行われる。

【 0 1 0 1 】

そのため、装置構成の大型化やコストアップを抑えつつ、高い精度で、C R リニアエンコーダ 1 4 の分解能を、自身が元々有する物理分解能よりも向上させることができる。

しかも、従来のように過去の情報 (パルス間隔等) に基づいて高分解能化するのではなく、現在出力されているエンコーダ信号からリアルタイムに逓倍パルス信号を生成するため、キャリッジ 1 2 に速度変動が生じても、その速度変動が考慮された精度の良い逓倍パルス信号を生成できる。

【 0 1 0 2 】

また、逓倍パルス生成部 3 6 では、エンコーダ信号を積分回路 5 2 に入力する前に、オフセット回路 5 1 により、エンコーダ信号のオフセットを行い、0 V を中心に振幅するよ

10

20

30

40

50

うなオフセット信号に変換している。そして、そのオフセット信号を積分回路52に入力するようにしている。

【0103】

そのため、積分回路52においては、速度変動が大きくない限り、0V（或いはその近傍）を中心に増減するような積分信号（三角波）が生成され、これにより、中間パルス信号生成回路54において安定した中間パルス信号を容易に生成させることができる。

【0104】

特に、本実施形態では、積分回路52がアクティブ回路として構成されているため、直線性の高い三角波形状の積分信号が生成される。つまり、0Vを中心に振幅し且つ直線性の高い積分信号が生成される。そのため、中間パルス信号生成回路54は、エンコーダ信号に対して90度の位相差を有する中間パルス信号を精度良く且つ容易に生成することができ、ひいては、最終的に生成される逡倍パルス信号の精度をより高めることができる。

【0105】

更に、本実施形態では、積分信号を低域除去フィルタ53に通して直流成分を除去した上で、中間パルス信号を生成するようにしている。そのため、積分回路52による積分信号の生成開始タイミングやキャリッジ12の速度変動等によらず、低域除去信号として、積分信号の振幅中心がより0Vに近づいた（或いは一致した）信号を生成することができ、これにより中間パルス信号を確実且つより高精度に生成することができる。そのため、逡倍パルス信号の精度をさらに高めることができる。

【0106】

そして、インクジェットプリンタ1においては、上記のように生成された逡倍パルス信号に基づいてキャリッジ12の駆動制御（フィードバック制御）が行われる。そのため、装置構成の大型化やコストアップを抑えつつ、キャリッジ12の制御性能を高めることができる。

【0107】

また、キャリッジ12の駆動期間中、常に逡倍パルス信号を用いるのではなく、駆動開始後から一定期間（T秒間）はエンコーダ信号をそのまま用い、駆動開始から一定期間（T秒間）経過後に逡倍パルス信号を用いるようにしている。そのため、駆動開始直後の、不安定な状態になっているおそれがある逡倍パルス信号を用いることによる悪影響を防ぐことができ、安定した逡倍パルス信号に基づくより高精度なキャリッジ12の制御が可能となる。

【0108】

ここで、本実施形態の構成要素と本発明の構成要素の対応関係を明らかにする。本実施形態において、オフセット回路51は本発明のオフセット手段に相当し、積分回路52は本発明の増減波形生成手段に相当し、低域除去フィルタ53は本発明の直流成分除去手段に相当し、中間パルス信号生成回路54は本発明の中間パルス信号生成手段に相当し、XORゲート55は本発明の逡倍パルス信号生成手段に相当し、CRリニアエンコーダ処理部34は本発明の搬送状態検出手段に相当し、CRモータ制御部32は本発明の制御手段に相当する。

【0109】

[第2実施形態]

次に、逡倍パルス生成部として、上記第1実施形態のインクジェットプリンタ1における逡倍パルス生成部36とは異なる構成例を、第2実施形態として説明する。

【0110】

図9に、本実施形態の逡倍パルス生成部70の構成を示す。本実施形態の逡倍パルス生成部70では、図9に示す通り、複数（ n 個。 n は自然数。）の逡倍パルス出力回路80-1, 80-2, ..., 80- n が多段接続されている。

【0111】

各逡倍パルス出力回路80-1, 80-2, ..., 80- n はいずれも、全く同じ回路構成である。そのため、図9では、初段の逡倍パルス出力回路80-1のみ、その内部

10

20

30

40

50

回路を図示し、他の各逓倍パルス出力回路 80 - 2 , . . . , 80 - n についてはその内部回路の図示を省略している。

【0112】

そして、逓倍パルス出力回路 80 - 1 は、図 3 に示した第 1 実施形態の逓倍パルス生成部 36 と比較して明らかなように、図 3 の逓倍パルス生成部 36 から選択スイッチ 56 を省いた構成、即ち、入力信号を 2 逓倍した逓倍パルス信号を生成するための、オフセット回路 51 , 積分回路 52 , 低域除去フィルタ 53 , 中間パルス信号生成回路 54 , 及び X O R ゲート 55 からなる構成となっている。

【0113】

そして、このように構成された逓倍パルス出力回路が n 個多段接続され、最終段の逓倍パルス出力回路 80 - n からの逓倍パルス信号が選択スイッチ 56 に入力されている。このような構成により、当該逓倍パルス生成部 70 に入力されたエンコーダ信号は、まず初段の逓倍パルス出力回路 80 - 1 において 2 逓倍される。そして、その 2 逓倍された逓倍パルス信号が、次段の逓倍パルス出力回路 80 - 2 に入力され、ここでさらに 2 逓倍されて、結果として元のエンコーダ信号が 4 逓倍された逓倍パルス信号が生成される。この逓倍パルス信号は、更に、後段側に接続された各逓倍パルス出力回路において、順次、2 逓倍されていき、最終段の逓倍パルス出力回路 80 - n からは、元のエンコーダ信号が 2^n 逓倍された逓倍パルス信号が出力される。

10

【0114】

従って、本実施形態の逓倍パルス生成部 70 によれば、C R リニアエンコーダ 14 の分解能をより高めることができ、理論的には無限大に高めることができる。また、多段接続する逓倍パルス出力回路の数を適宜設定することで、逓倍パルスの逓倍数を所望の値に設定できる。

20

【0115】

そして、この逓倍パルス生成部 70 を、第 1 実施形態のインクジェットプリンタ 1 において第 1 実施形態の逓倍パルス生成部 36 の代わりに設けることで、キャリッジ 12 の制御性能をより一層高めることができる。

【0116】

[変形例]

以上、本発明の実施の形態について説明したが、本発明の実施の形態は、上記実施形態に何ら限定されるものではなく、本発明の技術的範囲に属する限り種々の形態を採り得ることはいうまでもない。

30

【0117】

例えば、上記第 1 実施形態では、逓倍パルス生成部 36 において、入力されるエンコーダ信号をまずオフセットさせて 0 V を中心に振幅するオフセット信号に変換した上で、積分回路 52 に入力するようにしたが、エンコーダ信号をそのまま、オフセットさせずに積分回路 52 に入力するようにしてもよい。その主な理由は、次の 2 つである。

【0118】

まず、積分回路 52 は、各種回路素子（オペアンプ、抵抗、コンデンサ等）から構成されているため、その回路構成上、入力信号に対して数学上の厳密な意味での積分が行われるわけではなく、エンコーダ信号がローレベル（0 V）になると、積分信号のレベルが維持されず、ハイレベル（5 V）の間に積分された電圧（詳しくは、積分回路 52 を構成するコンデンサに充電された電圧に応じた値）が放電されることによってその値は徐々に減少していく。このことは、積分回路 52 がパッシブ回路かアクティブ回路かに関係なく、一般的な積分回路の入出力特性としてよく知られていることである。そのため、ローレベルが 0 V のエンコーダ信号をそのまま積分回路 52 に入力しても、三角波形状の積分信号を得ることができる。

40

【0119】

また、積分回路 52 による積分信号は、低域除去フィルタ 53 によってその直流成分が除去される。そのため、エンコーダ信号をオフセットすることなくそのまま積分したこと

50

が原因となって積分信号の振幅中心が0Vからずれていたとしても、低域除去フィルタ53を通すことによって直流成分が除去され、振幅中心を0Vに合わせることができる。

【0120】

このような理由から、エンコーダ信号をオフセット回路51でオフセットさせなくても、0Vを中心に振幅する低域除去信号を生成でき、よって逡倍パルス信号を生成することができるのである。

【0121】

但し、第1実施形態のようにエンコーダ信号を予めオフセット回路51でオフセットさせれば、低域除去フィルタ53に入力される前の積分信号そのものを、0V（或いはその近傍）を中心に振幅する安定した三角波形状の波形として生成することができる。そして、その安定した積分信号をさらに低域除去フィルタ53に通すことで、中間パルス信号生成回路54においてより精度の高い（エンコーダ信号との位相差がより90度に近い）中間パルス信号を生成でき、結果としてより精度の高い逡倍パルス信号を生成できる。

【0122】

また、上記実施形態では、積分回路52として、オペアンプ等の能動素子を有するアクティブ回路として構成されたものを用いたが、このように積分回路52をアクティブ回路にて構成するのはあくまでも一例であり、要求される仕様（精度）によっては、例えば抵抗とコンデンサからなる、パッシブ回路にて構成されたごく簡易的な積分回路を用いることもできる。

【0123】

更に、エンコーダ信号（パルス信号）から三角波を生成するための回路として、必ずしも積分回路52を用いる必要はなく、パルス信号を三角波に変換可能なあらゆる種類の回路を用いることができる。

【0124】

また、上記実施形態では、積分信号に含まれる直流成分を除去するために低域除去フィルタ53を設けたが、積分信号として、0V（或いはその近傍）を中心に振幅する信号を生成できるのであれば、必ずしもこの低域除去フィルタ53を設ける必要はない。

【0125】

また、上記実施形態では、CRリニアエンコーダ14から入力されるA、B各相のパルス信号のうちA相信号から逡倍パルス信号を生成するようにしたが、B相信号から逡倍パルス信号を生成してもよいし、A相信号及びB送信号の双方を逡倍パルス信号化するようにし、これら2つの逡倍パルス信号を用いてキャリッジ12の駆動を制御するようにしてもよい。

【0126】

また、上記実施形態において、LFロータリエンコーダ22から出力されるA、B各相のパルス信号についても、例えばLFロータリエンコーダ処理部35内に逡倍パルス生成部36を設けることで、2逡倍することもできる。

【0127】

つまり、本発明は、エンコーダ信号の出力源がロータリエンコーダかそれともリニアエンコーダか、またこれらエンコーダが光学式エンコーダかそれとも異なる方式（例えば磁気式）のエンコーダか、といった、エンコーダの種類に関係なく、検出対象物の移動量に応じてパルス信号を出力するあらゆる種類のエンコーダに対して適用することができる。

【0128】

特に、ロータリエンコーダに本発明を適用すると、エンコーダホイールのスリット数を増やすことなく分解能を上げることができるため、エンコーダの分解能を高めつつ、エンコーダホイールの大きさを小さくすることも可能である。

【符号の説明】

【0129】

1...インクジェットプリンタ、2...ASIC、3...CPU、4...ROM、5...RAM、6...EEPROM、7...I/F、8...操作部、9...バス、11...記録ヘッド、12...キャ

10

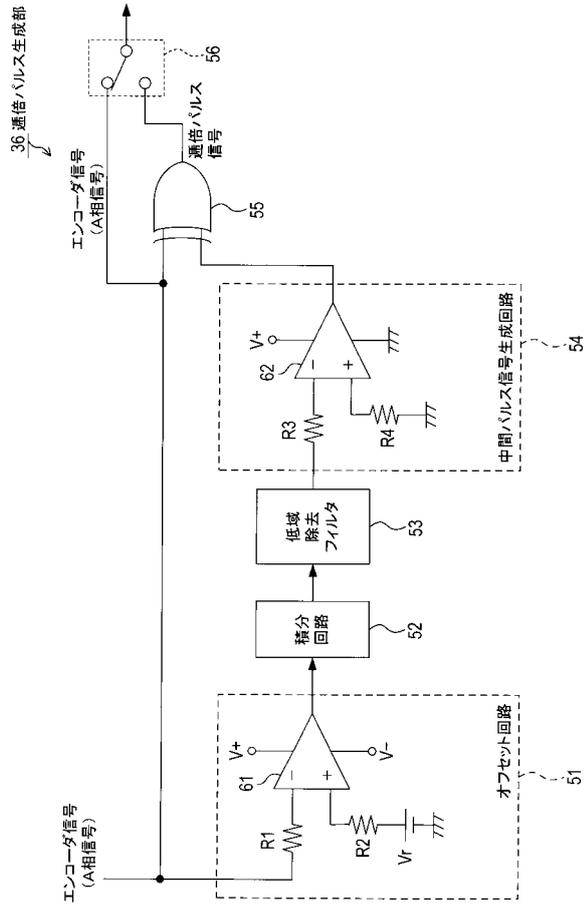
20

30

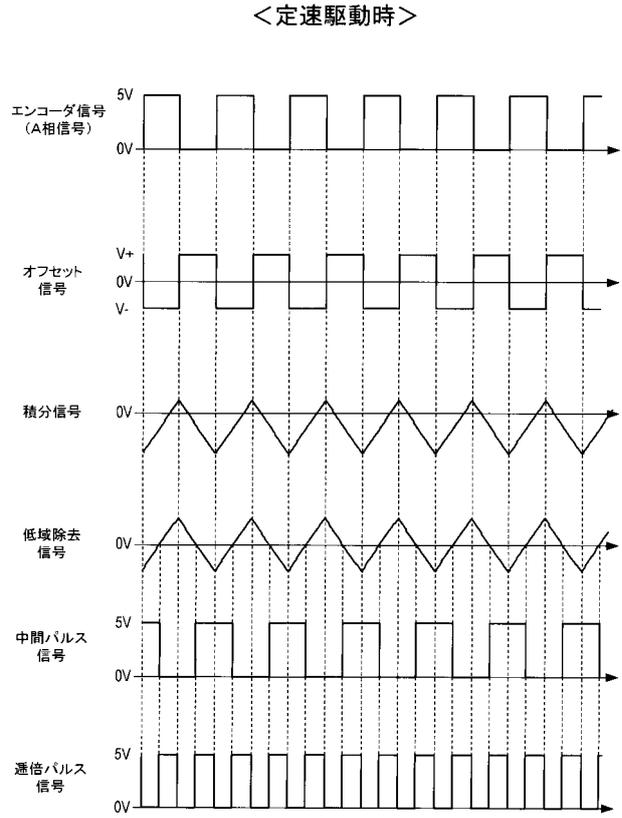
40

50

【 図 3 】

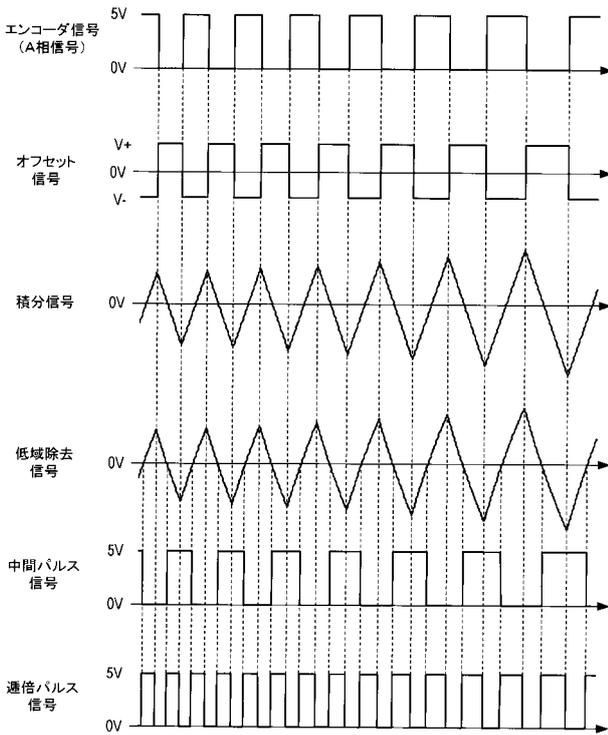


【 図 4 】



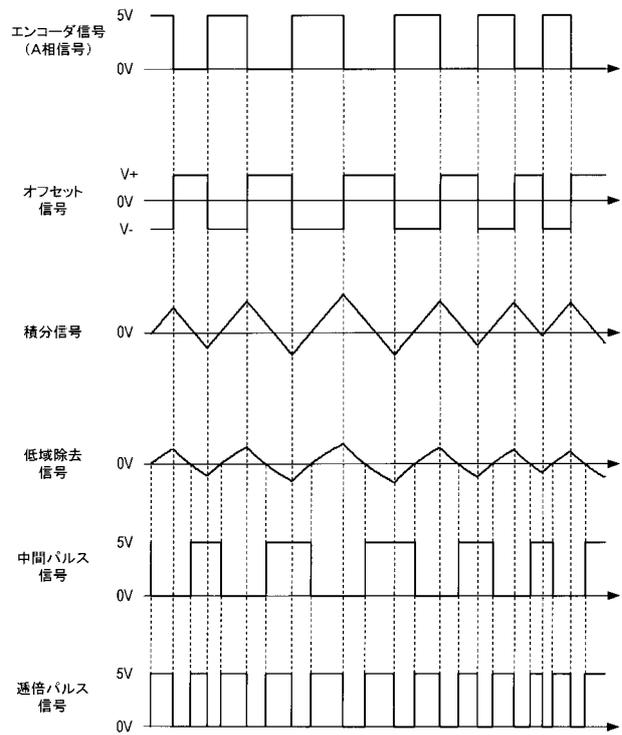
【 図 5 】

< 減速駆動時 >

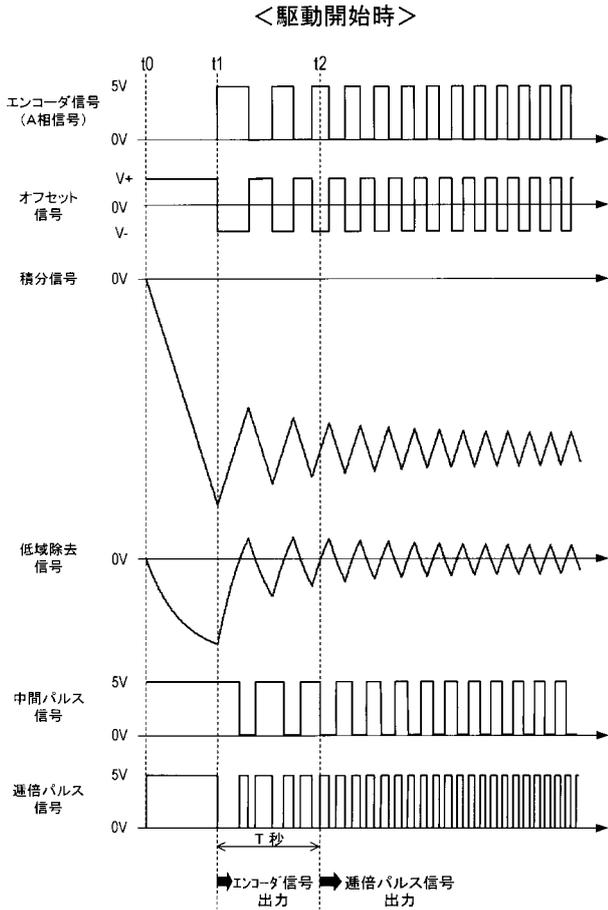


【 図 6 】

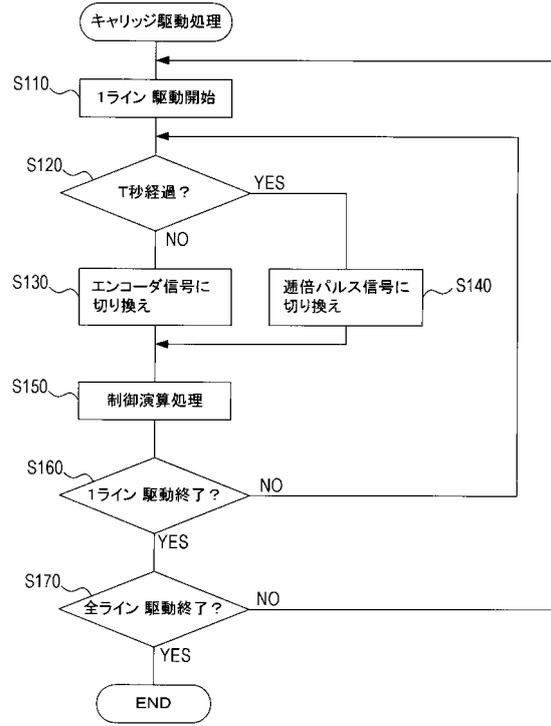
< 速度変動時 >



【 図 7 】



【 図 8 】



【 図 9 】

