

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2011年4月7日(07.04.2011)

(10) 国際公開番号  
WO 2011/040108 A1

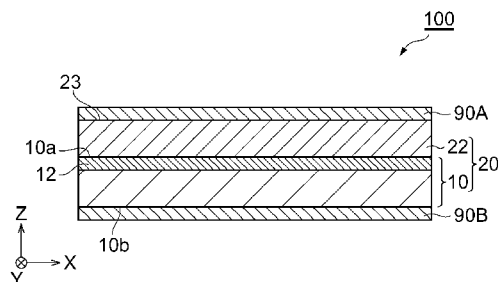
- (51) 国際特許分類:  
C30B 29/38 (2006.01) H01L 21/205 (2006.01)  
C23C 16/34 (2006.01) H01L 33/32 (2010.01)  
C30B 29/40 (2006.01)
- (21) 国際出願番号: PCT/JP2010/061910
- (22) 国際出願日: 2010年7月14日(14.07.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2009-228598 2009年9月30日(30.09.2009) JP
- (71) 出願人(米国を除く全ての指定国について): 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目5番33号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 石橋 恵二 (ISHIBASHI Keiji) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内 Hyogo (JP).
- (74) 代理人: 長谷川 芳樹, 外(HASEGAWA Yoshiaki et al.); 〒1000005 東京都千代田区丸の内二丁目1番1号 丸の内 MY PLAZA (明治安
- 田生命ビル) 9階 創英国際特許法律事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:  
— 国際調査報告(条約第21条(3))

[続葉有]

(54) Title: III NITRIDE SEMICONDUCTOR SUBSTRATE, EPITAXIAL SUBSTRATE, AND SEMICONDUCTOR DEVICE

(54) 発明の名称: III族窒化物半導体基板、エピタキシャル基板及び半導体デバイス

[図9]



(57) Abstract: In a semiconductor device (100), a surface layer (12) contains a sulfide at a density of  $30 \times 10^{10}$  to  $2000 \times 10^{10}$  particles/cm<sup>2</sup> in terms of S content and an oxide at a concentration of 2 to 20 at% in terms of O content. In the semiconductor device (100), the occurrence of pile-up of C in the interface between an epitaxial layer (22) and a III nitride semiconductor substrate (10) can be prevented. In this manner, by preventing the occurrence of pile-up of C, the formation of a high-resistance layer in the interface between an epitaxial layer (22) and a III nitride semiconductor substrate (10) can be prevented. Thus, the electrical resistance in the interface between the epitaxial layer (22) and the III nitride semiconductor substrate (10) can be reduced, and the crystal quality of the epitaxial layer (22) can be improved. Consequently, the luminous intensity and the yield of the semiconductor device (100) can be improved.

(57) 要約:

[続葉有]



WO 2011/040108 A1

---

半導体デバイス100では、S換算で $30 \times 10^{10}$ 個/cm<sup>2</sup>~ $2000 \times 10^{10}$ 個/cm<sup>2</sup>の硫化物、及び、O換算で2at%~20at%の酸化物が表面層12に存在することにより、エピタキシャル層22とIII族窒化物半導体基板10との界面においてCがパイルアップすることを抑制できる。このようにCのパイルアップを抑制することで、エピタキシャル層22とIII族窒化物半導体基板10との界面における高抵抗層の形成が抑制される。これにより、エピタキシャル層22とIII族窒化物半導体基板10との界面における電気抵抗を低減することができると共に、エピタキシャル層22の結晶品質を向上させることができる。したがって、半導体デバイス100の発光強度及び歩留を向上させることができる。

## 明 細 書

発明の名称：

### I I I 族窒化物半導体基板、エピタキシャル基板及び半導体デバイス 技術分野

[0001] 本発明は、I I I 族窒化物半導体基板、エピタキシャル基板及び半導体デバイスに関する。

### 背景技術

[0002] 近年、化合物半導体を始めとする半導体は、その種々の特性を活かして応用範囲が更に広がっている。例えば、化合物半導体は、エピタキシャル層を積層するための下地基板として有用であり、発光ダイオード、レーザダイオード等の半導体デバイスに用いられている。

[0003] 下地基板として半導体基板を用いる場合、半導体基板の表面をひずみのない鏡面とする必要がある。そのため、半導体の単結晶インゴットに前加工（例えば、切断、ラッピング、エッチング）を施して半導体基板を得た後、半導体基板の表面に対して鏡面研磨が施されている。

[0004] 半導体基板としては、例えば下記特許文献 1～3 に記載されたものが知られている。特許文献 1 では、気相エピタクシー（VPE）によって結晶成長させた結晶性 I I I - V 族窒化物（例えば（Al、Ga、In）-N）を切断した後に前加工を施して得られる半導体基板が開示されている。特許文献 1 では、前加工として、半導体基板の表面を機械的研磨した後に、機械的研磨により生じた表面損傷を除去するために化学的研磨（CMP）を施すことが開示されている。

[0005] 特許文献 2 には、 $Al_xGa_yIn_zN$  ( $0 < y \leq 1$ 、 $x + y + z = 1$ ) ウエハの表面を CMP により研磨して RMS 基準の表面粗さを  $0.15 \text{ nm}$  未満とすることにより、表面の欠陥や汚染が低減された半導体基板が開示されている。特許文献 2 では、CMP を行うに際し、砥粒として  $Al_2O_3$  又は  $SiO_2$  を用いることや、研磨液に酸化剤を添加して pH を調整することが開示さ

れている。

- [0006] 特許文献3には、エピタキシャル層と半導体基板との界面にパイルアップ（蓄積）されたSiがデバイスの特性を低下させているとの推測のもとに、エピタキシャル層と半導体基板との界面におけるSi濃度を $8 \times 10^{17} \text{ cm}^{-3}$ 以下とした半導体基板が開示されている。

## 先行技術文献

### 特許文献

- [0007] 特許文献1：米国特許6596079号明細書  
特許文献2：米国特許6488767号明細書  
特許文献3：特許第3183335号公報

## 発明の概要

### 発明が解決しようとする課題

- [0008] しかしながら、上記特許文献1～3に記載された半導体基板の上にエピタキシャル層（井戸層）を配置してなる積層体を用いた発光ダイオードでは、発光強度及び歩留を向上させるには限界がある。そのため、発光ダイオードの発光強度及び歩留を高度に両立することが可能な半導体基板の開発が強く切望されている。
- [0009] 本発明は上記課題を解決するためになされたものであり、半導体デバイスの発光強度及び歩留を高度に両立することが可能なIII族窒化物半導体基板、エピタキシャル基板及び半導体デバイスを提供することを目的とする。

### 課題を解決するための手段

- [0010] 本発明者らは、鋭意研究の末に、半導体基板の表面にC（炭素）等の不純物が存在すると、半導体基板の表面上にエピタキシャル層を形成した際にCが界面にパイルアップし、エピタキシャル層／半導体基板界面に電気抵抗の高い層（以下、「高抵抗層」という）が形成されてしまうことを見出した。また、高抵抗層が形成されることにより、エピタキシャル層／半導体基板界面の電気抵抗が増加してしまい、発光強度及び歩留が低下してしまうことを

見出した。

- [0011] 更に、本発明者らは、半導体デバイスに用いられるⅢⅢⅢ族窒化物半導体基板において、特定量の硫化物及び酸化物が基板表面に存在することにより、エピタキシャル層と半導体基板との界面においてCがパイルアップすることを抑制可能であることを見出した。このようにCのパイルアップを抑制することで、エピタキシャル層と半導体基板との界面における高抵抗層の形成が抑制される。これにより、エピタキシャル層と半導体基板との界面における電気抵抗を低減することができると共に、エピタキシャル層の結晶品質を向上させることができる。したがって、発光ダイオードの発光強度及び歩留を向上させることができる。
- [0012] すなわち、本発明は、半導体デバイスに用いられるⅢⅢⅢ族窒化物半導体基板であって、ⅢⅢⅢ族窒化物半導体基板の表面に表面層を有し、表面層が、S換算で $30 \times 10^{10}$ 個/cm<sup>2</sup>～ $2000 \times 10^{10}$ 個/cm<sup>2</sup>の硫化物、及び、O換算で2at%～20at%の酸化物を含む。ここで、表面層は、S換算で $30 \times 10^{10}$ 個/cm<sup>2</sup>～ $2000 \times 10^{10}$ 個/cm<sup>2</sup>の硫化物がTXRF（全反射蛍光X線分析）によって計測され、O換算で2at%～20at%の酸化物がAES（オージェ電子分光分析）によって計測され得る厚みを有する層である。
- [0013] また、表面層はS換算で $40 \times 10^{10}$ 個/cm<sup>2</sup>～ $1500 \times 10^{10}$ 個/cm<sup>2</sup>の硫化物を含むことが好ましい。この場合、エピタキシャル層と半導体基板との界面における高抵抗層の形成を更に抑制し、半導体デバイスの発光強度及び歩留を更に向上させることができる。
- [0014] また、表面層はO換算で3at%～16at%の酸化物を含むことが好ましい。この場合、エピタキシャル層と半導体基板との界面における高抵抗層の形成を更に抑制し、半導体デバイスの発光強度及び歩留を更に向上させることができる。
- [0015] 更に、本発明者らは、特定量の塩化物、又は、特定量のシリコン化合物が基板表面に存在することにより、エピタキシャル層と半導体基板との界面に

おける高抵抗層の形成を更に抑制し、半導体デバイスの発光強度及び歩留を更に向上させることができることを見出した。

[0016] すなわち、表面層はC<sub>1</sub>換算で $120 \times 10^{10}$ 個/cm<sup>2</sup>~ $15000 \times 10^{10}$ 個/cm<sup>2</sup>の塩化物を含むことが好ましい。また、表面層はSi換算で $100 \times 10^{10}$ 個/cm<sup>2</sup>~ $12000 \times 10^{10}$ 個/cm<sup>2</sup>のシリコン化合物を含むことが好ましい。

[0017] 更に、本発明者らは、基板表面における炭素化合物の含有量を特定量以下とすることにより、エピタキシャル層と半導体基板との界面における高抵抗層の形成を更に抑制し、半導体デバイスの発光強度及び歩留を更に向上させることができることを見出した。

[0018] すなわち、表面層における炭素化合物の含有量はC換算で22at%以下であることが好ましい。

[0019] また、本発明者らは、基板表面における銅化合物が高抵抗層の形成に寄与することを見出した。更に、基板表面における銅化合物の含有量を特定量以下とすることにより、エピタキシャル層と半導体基板との界面における高抵抗層の形成を更に抑制し、半導体デバイスの発光強度及び歩留を更に向上させることができることを見出した。

[0020] すなわち、表面層における銅化合物の含有量はCu換算で $150 \times 10^{10}$ 個/cm<sup>2</sup>以下であることが好ましい。

[0021] また、表面層の表面粗さはRMS基準で5nm以下であることが好ましい。この場合、エピタキシャル層の結晶品質を更に向上させることが可能であり、半導体デバイスの発光強度及び歩留を更に向上させることができる。

[0022] また、表面層の転位密度は $1 \times 10^6$ 個/cm<sup>2</sup>以下であることが好ましい。この場合、エピタキシャル層の結晶品質を更に向上させることができるため、半導体デバイスの発光強度及び歩留を更に向上させることができる。

[0023] また、c軸に対する表面の法線軸の傾斜角度は10°~81°であることが好ましい。この場合、ピエゾ電界を低減すると共にエピタキシャル層の転位密度を低減することができるため、半導体デバイスの発光強度及び歩留を

更に向上させることができる。

[0024] また、表面の面方位は、 $\{20-21\}$  面、 $\{10-11\}$  面、 $\{20-2-1\}$  面、 $\{10-1-1\}$  面、 $\{11-22\}$  面、 $\{22-43\}$  面、 $\{11-21\}$  面、 $\{11-2-2\}$  面、 $\{22-4-3\}$  面、及び $\{11-2-1\}$  面のいずれかであることが好ましい。この場合、エピタキシャル層のインジウム (In) の取り込み効率を向上させることができるため、良好な発光特性が得られる。

[0025] 本発明に係るエピタキシャル基板は、上記 III 族窒化物半導体基板と、III 族窒化物半導体基板の表面層上に形成されたエピタキシャル層とを有し、エピタキシャル層が III 族窒化物半導体を含む。

[0026] 本発明に係るエピタキシャル基板では、上記 III 族窒化物半導体基板を有しているため、エピタキシャル層と半導体基板との界面において C がパイルアップすることを抑制可能である。したがって、エピタキシャル層と半導体基板との界面における高抵抗層の形成を抑制し、半導体デバイスの発光強度及び歩留を向上させることができる。

[0027] また、エピタキシャル基板は、エピタキシャル層が量子井戸構造を有する活性層を有し、活性層が波長  $430\text{ nm} \sim 550\text{ nm}$  の光を発生するように設けられていることが好ましい。

[0028] 本発明に係る半導体デバイスは、上記エピタキシャル基板を備える。

[0029] 本発明に係る半導体デバイスでは、上記エピタキシャル基板を備えているため、エピタキシャル層と半導体基板との界面において C がパイルアップすることを抑制可能である。したがって、エピタキシャル層と半導体基板との界面における高抵抗層の形成を抑制し、半導体デバイスの発光強度及び歩留を向上させることができる。

### 発明の効果

[0030] 本発明によれば、半導体デバイスの発光強度及び歩留を高度に両立することが可能な III 族窒化物半導体基板、エピタキシャル基板及び半導体デバイスが提供される。

## 図面の簡単な説明

- [0031] [図1] 第1実施形態に係るⅢⅢⅢ族窒化物半導体基板を示す概略断面図である。
- [図2] ドライエッチングに用いることが可能な装置を示す図である。
- [図3] ポリシングに用いることが可能な装置を示す図である。
- [図4] 第1実施形態に係るエピタキシャル基板を示す概略断面図である。
- [図5] 第2実施形態に係るエピタキシャル基板を示す概略断面図である。
- [図6] 第3実施形態に係るエピタキシャル基板を示す平面図である。
- [図7] 第3実施形態に係るエピタキシャル基板を作製する手順を示した図である。
- [図8] 第3実施形態に係るエピタキシャル基板の変形例を示す平面図である。
- [図9] 第1実施形態に係る半導体デバイスを示す概略断面図である。
- [図10] 第2実施形態に係る半導体デバイスを示す概略断面図である。

## 発明を実施するための形態

- [0032] 以下、図面を参照しながら、本発明に係るⅢⅢⅢ族窒化物半導体基板、エピタキシャル基板及び半導体デバイスの好適な実施形態について詳細に説明する。

- [0033] (ⅢⅢⅢ族窒化物半導体基板)

図1は、第1実施形態に係るⅢⅢⅢ族窒化物半導体基板10を示す概略断面図である。ⅢⅢⅢ族窒化物半導体基板10(以下、「窒化物基板10」という)は、図1に示すように、互いに対向する表面10a及び裏面10bを有しており、表面10aには、表面層12が形成されている。

- [0034] 窒化物基板10の構成材料としては、ウルツ鉱型構造を有する結晶が好ましく、例えば、GaN、AlN、InN、AlGa<sub>n</sub>N、InGa<sub>n</sub>Nが挙げられる。GaNからなる窒化物基板10は、HVPE法、フラックス法等によって作製できる。AlNからなる窒化物基板10は、HVPE法、昇華法等によって作製できる。InN、AlGa<sub>n</sub>N、InGa<sub>n</sub>Nからなる窒化物基板10は、HVPE法等によって作製できる。



- [0035] 窒化物基板 10 は、表面 10 a 上に所望の半導体層（エピタキシャル層）をエピタキシャル成長させることが可能である。表面 10 a の品質は、エピタキシャル層の形成に適していることが好ましい。表面 10 a の品質は、基板内部のバルク部分における結晶品質とは異なり、表面組成や粗さ、加工変質層により影響を受けやすい。
- [0036] ここで、加工変質層とは、結晶の研削又は研磨によって結晶の表面側領域に形成される結晶格子が乱れた層をいう。加工変質層は、結晶を劈開面で破断した断面を SEM 観察や TEM 観察、CL（カソードルミネセンス）観察することにより、その存在及びその厚さを確認できる。加工変質層の厚さは、20 nm 以下が好ましく、10 nm 以下がより好ましい。加工変質層の厚さが厚いと、エピタキシャル層のモフォロジー及び結晶性が低下する傾向がある。
- [0037] CL 観察とは、III 族窒化物半導体結晶に励起光として電子線を入射させて、III 族窒化物半導体結晶から放出される可視光又は可視波長領域に近い波長の光を観察することをいう。III 族窒化物半導体結晶の CL 観察を行うと、表面状態が良好な結晶領域では光が観察され、結晶が乱れた加工変質層の領域では光が観察されず、黒い直線状の陰影として観察される。
- [0038] 窒化物基板 10 を半導体デバイスに用いる場合には、窒化物基板 10 とエピタキシャル層との界面に高抵抗層が形成されることを抑制することが好ましい。高抵抗層の存在に起因して上記界面の電気抵抗が高くなってしまうと、半導体デバイスの発光効率が低下してしまう。特に、半導体デバイスに大きな電流を注入した場合には、発光効率は著しく低下してしまう。
- [0039] このような高抵抗層の形成を抑制する観点から、表面層 12 は硫化物及び酸化物を含む。
- [0040] 表面層 12 は、S 換算で  $30 \times 10^{10}$  個/cm<sup>2</sup> ~  $2000 \times 10^{10}$  個/cm<sup>2</sup> の硫化物、及び、O 換算で 2 at% ~ 20 at% の酸化物を含む。硫化物の含有量は、S 換算で  $40 \times 10^{10}$  個/cm<sup>2</sup> ~  $1500 \times 10^{10}$  個/cm<sup>2</sup> が好ましく、 $100 \times 10^{10}$  個/cm<sup>2</sup> ~  $500 \times 10^{10}$  個/cm<sup>2</sup> がより好

ましい。酸化物の含有量は、O換算で3 a t % ~ 16 a t %が好ましく、4 a t % ~ 12 a t %がより好ましい。硫化物の含有量が $30 \times 10^{10}$ 個/cm<sup>2</sup>未満、又は、酸化物の含有量が2 a t %未満であると、半導体基板とエピタキシャル層との界面に高抵抗層が形成し、界面の高抵抗化により半導体デバイスの歩留が低下する。硫化物の含有量が $2000 \times 10^{10}$ 個/cm<sup>2</sup>を超える、又は、酸化物の含有量が20 a t %を超えると、エピタキシャル層の結晶品質が低下し、エピタキシャル層におけるPL（フォトルミネッセンス）法により発光させた光の強度（PL強度）が低下する。

[0041] 表面層12は、Cl換算で $120 \times 10^{10}$ 個/cm<sup>2</sup> ~  $15000 \times 10^{10}$ 個/cm<sup>2</sup>の塩化物を含むことが好ましい。塩化物の含有量は、Cl換算で $350 \times 10^{10}$ 個/cm<sup>2</sup> ~  $10000 \times 10^{10}$ 個/cm<sup>2</sup>がより好ましく、 $1000 \times 10^{10}$ 個/cm<sup>2</sup> ~  $5000 \times 10^{10}$ 個/cm<sup>2</sup>が更に好ましい。塩化物の含有量が $120 \times 10^{10}$ 個/cm<sup>2</sup>未満であると、半導体基板とエピタキシャル層との界面に高抵抗層が形成され易く、界面の高抵抗化により半導体デバイスの歩留が低下する傾向がある。塩化物の含有量が $15000 \times 10^{10}$ 個/cm<sup>2</sup>を超えると、エピタキシャル層の結晶品質が低下し易く、エピタキシャル層のPL強度が低下する傾向がある。

[0042] 表面層12は、Si換算で $100 \times 10^{10}$ 個/cm<sup>2</sup> ~  $12000 \times 10^{10}$ 個/cm<sup>2</sup>のシリコン化合物を含むことが好ましい。シリコン化合物の含有量は、Si換算で $500 \times 10^{10}$ 個/cm<sup>2</sup> ~  $8000 \times 10^{10}$ 個/cm<sup>2</sup>がより好ましく、 $1000 \times 10^{10}$ 個/cm<sup>2</sup> ~  $5000 \times 10^{10}$ 個/cm<sup>2</sup>が更に好ましい。シリコン化合物の含有量が $100 \times 10^{10}$ 個/cm<sup>2</sup>未満であると、半導体基板とエピタキシャル層との界面に高抵抗層が形成され易く、界面の高抵抗化により半導体デバイスの歩留が低下する傾向がある。シリコン化合物の含有量が $12000 \times 10^{10}$ 個/cm<sup>2</sup>を超えると、エピタキシャル層の結晶品質が低下し易く、エピタキシャル層のPL強度が低下する傾向がある。

[0043] 表面層12は、炭素化合物を含んでいてもよい。表面層12における炭素

化合物の含有量は、C換算で22at%以下が好ましく、18at%以下がより好ましく、15at%以下が更に好ましい。炭素化合物の含有量が22at%を超えると、エピタキシャル層の結晶品質が低下し易く、エピタキシャル層のPL強度が低下する傾向があると共に、半導体基板とエピタキシャル層との界面に高抵抗層が形成され易く、界面の高抵抗化により半導体デバイスの歩留が低下する傾向がある。

[0044] 表面層12は、銅化合物を含んでいてもよい。表面層12における銅化合物の含有量は、Cu換算で $150 \times 10^{10}$ 個/cm<sup>2</sup>以下が好ましく、 $100 \times 10^{10}$ 個/cm<sup>2</sup>以下がより好ましく、 $50 \times 10^{10}$ 個/cm<sup>2</sup>以下が更に好ましい。銅化合物の含有量が $150 \times 10^{10}$ 個/cm<sup>2</sup>を超えると、エピタキシャル層の結晶品質が低下し易く、エピタキシャル層のPL強度が低下する傾向があると共に、半導体基板とエピタキシャル層との界面に高抵抗層が形成され易く、界面の高抵抗化により半導体デバイスの歩留が低下する傾向がある。

[0045] 表面層12の組成は、S、Si、Cl及びCuについては、TXRF（全反射蛍光X線分析）で定量することができる。TXRFは、X線の進入深さから、表面から5nm程度までの組成を評価する。O及びCについては、AES（オージェ電子分光分析）で定量することができる。AESは、0.1%の分解能がある。AESは、オージェ電子の脱出深さから表面から5nm程度の組成を評価する。なお、表面層12は、含有成分をTXRFやAESによって計測され得る厚みを有する層であり、例えば5nm程度の厚さを有する。

[0046] 表面層12と窒化物基板10内部のバルク部分との組成の違いは、SIMS（二次イオン質量分析）により深さ方向の分析を行うことで評価することができる。また、窒化物基板10内部、窒化物基板10とエピタキシャル層との界面、及び、エピタキシャル層内部の組成の違いについてもSIMSで評価することができる。

[0047] 窒化物基板10における表面層12の表面粗さは、エピタキシャル層の結

晶品質を更に向上させ、素子発光の積分強度を更に向上させることができる観点から、RMS基準で5 nm以下が好ましく、3 nm以下がより好ましく、1 nm以下が更に好ましい。また、優れた生産性とエピタキシャル層の結晶品質とを両立させる観点からは、表面粗さは1 nm～3 nmが好ましい。ここで、RMS基準の表面粗さ（二乗平均粗さ）は、AFM（原子間力顕微鏡）を用いて、表面10 aの10 μm角の領域を基準面積として測定することができる。

[0048] 表面層12の転位密度は、 $1 \times 10^6$ 個/cm<sup>2</sup>以下が好ましく、 $1 \times 10^5$ 個/cm<sup>2</sup>以下がより好ましく、 $1 \times 10^4$ 個/cm<sup>2</sup>以下が更に好ましい。転位密度が $1 \times 10^6$ 個/cm<sup>2</sup>を超えると、エピタキシャル層の結晶品質が低下し易く、半導体デバイスの発光強度が低下する傾向がある。一方、結晶作製時の優れたコスト・生産性の観点から、転位密度は $1 \times 10^2$ 個/cm<sup>2</sup>以上が好ましい。転位密度は、CL観察を行い、表面層12の10 μm角領域内の非発光となる点の数をカウントして算出することができる。

[0049] 窒化物基板10の表面10 aの面方位は、エピタキシャル層のインジウムの取り込み効率を向上させる観点では、ウルツ鉱型構造の{20-21}面、{10-11}面、{20-2-1}面、{10-1-1}面、{11-22}面、{22-43}面、{11-21}面、{11-2-2}面、{22-4-3}面、及び{11-2-1}面のいずれかであることが好ましい。表面10 aの面方位は、例えばX線回折装置を用いて測定することができる。

[0050] c軸に対する表面10 aの法線軸の傾斜角度（オフ角）は10°～81°であることが好ましく、17°～80°がより好ましく、63°～79°が更に好ましい。傾斜角度が10°以上であることにより、ウルツ鉱型構造の自発分極によるピエゾ電界が抑制されるため、発光デバイスのPL強度を向上させることができる。傾斜角度が81°以下であることにより、エピタキシャル層（井戸層）の転位密度を低減し、半導体デバイスのPL強度を向上させることができる。

- [0051] 次に、窒化物基板 10 の製造方法について説明する。
- [0052] まず、HVPE法等により III 族窒化物半導体結晶を c 軸方向や m 軸方向に成長させた後に、その結晶に外周加工を施して成形し、III 族窒化物半導体のインゴットを得る。次に、得られたインゴットを所望の角度でワイヤソーやブレードソーを用いて切断して、表面 10 a が所望のオフ角を有する窒化物基板 10 を得る。なお、下地基板として半極性基板を用い、半極性基板の上に III 族窒化物半導体の結晶を成長させて、表面が所望のオフ角を有するインゴットを用いてもよい。
- [0053] 次に、基板表面を平坦化するため、グラインディング加工（研削）やラッピング加工等の機械加工を行う。研削には、硬質砥粒としてダイヤモンド、SiC、BN、Al<sub>2</sub>O<sub>3</sub>、Cr<sub>2</sub>O<sub>3</sub>、ZrO<sub>2</sub>等を含む砥石を用いることができる。ラッピング加工には、硬質砥粒としてダイヤモンド、SiC、BN、Al<sub>2</sub>O<sub>3</sub>、Cr<sub>2</sub>O<sub>3</sub>、ZrO<sub>2</sub>等を含む一般的な研磨剤を用いることができる。
- [0054] 砥粒は、機械的な作用や特性を考慮して適宜選定される。例えば、研磨レートを上げる観点から、高硬度で粒径の大きな砥粒が使用される。表面を平滑にする観点や、加工変質層の形成を抑制する観点から、低硬度で粒径の小さな砥粒が使用される。また、研磨時間を短縮し、かつ、平滑な表面を得る観点から、研磨処理の進行に伴い粒度の大きな砥粒から小さな砥粒へ変化させる多段階の研磨が好適である。
- [0055] 窒化物基板 10 に研削やラッピング加工を施した後、窒化物基板 10 の表面 10 a の表面粗さの低減や加工変質層の除去のため、表面 10 a に対してドライエッチングやCMP等の表面仕上げを行う。なお、ドライエッチングは、研削やラッピング加工の前に行ってもよい。
- [0056] ドライエッチングとしては、RIE（反応性イオンエッチング）、誘導結合プラズマRIE（ICP-RIE）、ECR（電子サイクロトロン共鳴）-RIE、CAIBE（化学アシストイオンビームエッチング）、RIBE（反応性イオンビームエッチング）等が挙げられ、中でも反応性イオンエ

チングが好ましい。反応性イオンエッチングには、例えば、図2に示すドライエッチング装置16を用いることができる。

- [0057] ドライエッチング装置16は、チャンバ16aを備えている。チャンバ16a内には、平行平板型の上部電極16b及び下部電極16cと、上部電極16bと対向するように下部電極16c上に配置された基板支持台16dとが設けられている。チャンバ16a内には、ガス源に接続されたガス供給口16eと、真空ポンプに接続されたガス排気口16fとが設けられている。チャンバ16aの外部には、下部電極16cに接続された高周波電源16gが配置されている。
- [0058] ドライエッチング装置16では、ガス供給口16eからガスをチャンバ16a内に供給し、高周波電源16gから高周波電力を下部電極16cに供給することにより、チャンバ16a内にプラズマを発生させることができる。基板支持台16d上に窒化物基板10を配置することで、窒化物基板10の表面10aをドライエッチングすることができる。
- [0059] ガス供給口16eから供給されるエッチングガスとして硫黄系ガスを用いることにより、高いエッチングレートが得られると共に、表面層12の硫化物の含有量を調整することができる。硫黄系ガスとしては、例えば、 $H_2S$ 、 $SO_2$ 、 $SF_4$ 、 $SF_6$ 等を用いることができる。同様に、エッチングガスとして塩素系ガスを用いることにより、高いエッチングレートが得られると共に、表面層12の塩化物の含有量を調整することができる。塩素系ガスとしては、例えば、 $Cl_2$ 、 $HCl$ 、 $CCl_4$ 、 $BCl_3$ 、 $SiCl_4$ 、 $SiHCl_3$ を用いることができる。表面層12のシリコン化合物、炭素化合物の含有量は、エッチングガスとして、例えば $SiCl_4$ 、 $SiHCl_3$ 、 $CH_4$ 、 $C_2H_2$ を用いることで調整することができる。なお、ガスの種類、ガス流量、チャンバ内の圧力、エッチングのパワーを調整することで、表面層12の含有成分の含有量を制御することもできる。
- [0060] 反応性イオンエッチングでは、チャンバ内の圧力を $P$  (Pa)、ガス流量を $Q$  (sccm)、チャンバ容積を $V$  (L)としたときに、下記式(1)を

満たすことが好ましい。

$$0.05 \leq PV/Q \leq 3.0 \quad \dots (1)$$

PV/Qが0.05よりも小さい場合には、表面粗さが増加する傾向がある。PV/Qが3.0よりも大きい場合には、表面改質の効果が小さくなる傾向がある。

[0061] CMPには、例えば、図3に示すポリシング装置18を用いることができる。ポリシング装置18は、定盤18a、ポリシングパッド18b、結晶ホルダ18c、重り18d、及び、スラリー液供給口18eを備えている。

[0062] ポリシングパッド18bは、定盤18a上に載置されている。定盤18a及びポリシングパッド18bは、定盤18aの中心軸線X1を中心に回転可能である。結晶ホルダ18cは、窒化物基板10をその下面に支持するための部品である。窒化物基板10には、結晶ホルダ18cの上面に載置された重り18dによって荷重が加えられる。結晶ホルダ18cは、軸線X1と略平行であり且つ軸線X1から変位した位置に中心軸線X2を有しており、この中心軸線X2を中心に回転可能である。スラリー液供給口18eは、ポリシングパッド18b上にCMP溶液のスラリーSを供給する。

[0063] このポリシング装置18によれば、定盤18a及びポリシングパッド18bと、結晶ホルダ18cとを回転させ、スラリーSをポリシングパッド18b上に供給し、窒化物基板10の表面10aをポリシングパッド18bに接触させることによって、表面10aのCMPを行うことができる。

[0064] 表面層12の含有成分の含有量は、CMP溶液の添加物、pH、酸化還元電位により調整することができる。CMP溶液には砥粒を添加することができる。砥粒の材質としては、 $ZrO_2$ 、 $SiO_2$ 、 $CeO_2$ 、 $MnO_2$ 、 $Fe_2O_3$ 、 $Fe_3O_4$ 、 $NiO$ 、 $ZnO$ 、 $CoO$ 、 $Co_3O_4$ 、 $GeO_2$ 、 $CuO$ 、 $Ga_2O_3$ 、 $In_2O_3$ からなる群より選ばれる少なくとも一種の金属酸化物を用いることができる。砥粒の材質としては、Si、Cu、Cu-Zn合金、Cu-Sn合金、 $Si_3N_4$ 、SiAlON、等の化合物を用いることもできる。砥粒の材質は、洗浄性を高める観点から、イオン化傾向の高い材質が好まし

く、Hよりもイオン化傾向が高い材質であると、洗浄による除去効率を特に向上させることができる。なお、砥粒を含まないCMP溶液を用いてもよい。砥粒としてSi、Si<sub>3</sub>N<sub>4</sub>、SiAlON、等を用いることにより、表面層12のシリコン化合物の含有量を調整することができる。砥粒としてCu、Cu-Zn合金、Cu-Sn合金、等を用いることにより、表面層12の銅化合物の含有量を調整することができる。

- [0065] CMP後に表面10aに砥粒が残存することを十分に抑制する観点から、CMP溶液には界面活性剤を添加することができる。界面活性剤としては、例えば、カルボン酸型、スルホン酸型、硫酸エステル型、第4級アンモニウム塩型、アルキルアミン塩型、エステル型、エーテル型が挙げられる。
- [0066] CMP溶液の溶媒としては、非極性溶媒が好ましい。非極性溶媒としては、炭化水素、四塩化炭素、ジエチルエーテル等が挙げられる。非極性溶媒を用いることにより、金属酸化物である砥粒と基板との固体接触を促進させることができるため、効率よく基板表面の金属組成を制御することができる。
- [0067] CMP溶液の半導体基板に対する化学的な作用（メカノケミカル効果）は、CMP溶液のpHや酸化還元電位により調整することができる。CMP溶液のpHは、1~6又は8.5~14が好ましく、1.5~4又は10~13がより好ましい。pH調整剤としては、塩酸、硝酸、硫酸、リン酸等の無機酸、蟻酸、酢酸、クエン酸、リンゴ酸、酒石酸、コハク酸、フタル酸、マレイン酸、フマル酸等の有機酸、KOH、NaOH、NH<sub>4</sub>OH、有機アルカリ、アミン等のアルカリの他に硫酸塩、炭酸塩、リン酸塩等の塩を用いることができる。pH調整剤として有機酸を使用することにより、無機酸、無機塩と比較して、同じpHでも不純物の除去効果を向上させることができる。有機酸としてはジカルボン酸（2価カルボン酸）が好ましい。
- [0068] pH調整剤及び酸化剤として、硫酸等の硫黄原子を含む酸、硫酸ナトリウム等の硫酸塩、チオ硫酸ナトリウム等のチオ硫酸塩を用いることにより、表面層12の硫化物の含有量を調整することができる。塩酸等の塩素原子を含む酸、塩化カリウム等の塩、次亜塩素酸、次亜塩素酸ナトリウム、次亜塩素



酸カルシウム等の次亜塩素酸塩、トリクロロイソシアヌル酸等の塩素化イソシアヌル酸、ジクロロイソシアヌル酸ナトリウム等の塩素化イソシアヌル酸塩、を用いることにより、表面層 1 2 の塩化物の含有量を調整することができる。炭酸、炭酸塩、クエン酸、シュウ酸、フマル酸、フタル酸、リンゴ酸等の有機酸、有機酸塩等を用いることにより、表面層 1 2 の炭素化合物の含有量を調整することができる。

[0069] CMP 溶液の酸化還元電位は、酸化剤を用いて調整することができる。CMP 溶液に酸化剤を添加して酸化還元電位を増加させることにより、砥粒の除去効果を高く維持しつつ研磨レートを向上させると共に、表面層 1 2 の酸化物の含有量を調整することができる。酸化剤としては、特に制限はないが、酸化還元電位を十分に高める観点から、次亜塩素酸、次亜塩素酸ナトリウム、次亜塩素酸カルシウム等の次亜塩素酸塩、トリクロロイソシアヌル酸等の塩素化イソシアヌル酸、ジクロロイソシアヌル酸ナトリウム等の塩素化イソシアヌル酸塩等の塩素系酸化剤、硫酸、チオ硫酸ナトリウム等のチオ硫酸塩等の硫黄系酸化剤、過マンガン酸カリウム等の過マンガン酸塩、ニクロム酸カリウム等のニクロム酸塩、臭素酸カリウム等の臭素酸塩、チオ硫酸ナトリウム等のチオ硫酸塩、過硫酸アンモニウム、過硫酸カリウム等の過硫酸塩、硝酸、過酸化水素水、オゾン等が好ましく用いられる。これらの中でも、硫黄系酸化剤や塩素系酸化剤を用いることにより、研磨レートを向上させることや、研磨後の表面層 1 2 の硫化物や塩化物の含有量を上記好適な含有量に調整することができる。

[0070] ここで、CMP 溶液の pH の値を  $x$  とし、酸化還元電位の値を  $y$  (mV) としたときに、 $x$  及び  $y$  の関係は、下記式 (2) を満たすことが好ましい。

$$-50x + 1400 \leq y \leq -50x + 1900 \quad \dots (2)$$

$y$  が式 (2) の上限値を超えると、ポリシングパッドや研磨設備への腐食作用が強くなり、安定した状態で研磨することが困難となる傾向があると共に、基板表面の酸化が過度に進行する傾向がある。 $y$  が式 (2) の下限値未満であると、基板表面の酸化作用が弱くなり易く、研磨レートが低下する傾向

がある。

- [0071] CMP溶液の粘度を制御することにより、表面層12の含有成分の含有量を調整することができる。CMP溶液の粘度は、 $2\text{ mPa}\cdot\text{s}\sim 30\text{ mPa}\cdot\text{s}$ が好ましく、 $5\text{ mPa}\cdot\text{s}\sim 10\text{ mPa}\cdot\text{s}$ がより好ましい。CMP溶液の粘度が $2\text{ mPa}\cdot\text{s}$ より低いと、表面層12の含有成分の含有量が上述した所望の値よりも高くなる傾向があり、 $30\text{ mPa}\cdot\text{s}$ を超えると、表面層12の含有成分の含有量が上述した所望の値よりも低くなる傾向がある。なお、CMP溶液の粘度は、エチレングリコール等の高粘度の有機化合物やベーマイト等の無機化合物を添加することで調整できる。
- [0072] CMP溶液の硫酸イオンの濃度や接触係数Cにより、表面層12の硫化物の含有量を調整することができる。接触係数Cとは、CMP溶液の粘度 $\eta$  ( $\text{mPa}\cdot\text{s}$ )、研磨時の周速度 $V$  ( $\text{m}/\text{s}$ )、研磨時の圧力 $P$  ( $\text{kPa}$ )を用いて、「 $C = \eta \times V / P$ 」で定義される。接触係数Cは、 $1.0 \times 10^{-6}\text{ m}\sim 2.0 \times 10^{-6}\text{ m}$ が好ましい。接触係数Cが $1.0 \times 10^{-6}\text{ m}$ 未満であると、CMPにおける半導体基板への負荷が強くなり易く、表面層12の硫化物の含有量が過剰量となる傾向がある。接触係数Cが $2.0 \times 10^{-6}\text{ m}$ を超えると、研磨レートが低下する傾向があると共に、表面層12の硫化物の含有量が小さくなる傾向がある。
- [0073] 研磨時の圧力は、 $3\text{ kPa}\sim 80\text{ kPa}$ が好ましく、 $10\text{ kPa}\sim 60\text{ kPa}$ がより好ましい。圧力が $3\text{ kPa}$ 未満であると、研磨レートが実用上不十分となる傾向があり、 $80\text{ kPa}$ を超えると、基板の表面品質が低下する傾向がある。
- [0074] 窒化物基板10によれば、S換算で $30 \times 10^{10}\text{ 個}/\text{cm}^2\sim 2000 \times 10^{10}\text{ 個}/\text{cm}^2$ の硫化物、及び、O換算で $2\text{ at}\%\sim 20\text{ at}\%$ の酸化物が表面層12に存在することにより、エピタキシャル層と窒化物基板10との界面においてCがパイルアップすることを抑制することができる。このようにCのパイルアップを抑制することで、エピタキシャル層と窒化物基板10との界面における高抵抗層の形成が抑制される。これにより、エピタキシャル

層と窒化物基板 10 との界面における電気抵抗を低減することができると共に、エピタキシャル層の結晶品質を向上させることができる。したがって、半導体デバイスの発光強度及び歩留を向上させることができる。

[0075] (エピタキシャル基板)

図 4 は、第 1 実施形態に係るエピタキシャル基板 20 を示す概略断面図である。エピタキシャル基板 20 は、図 4 に示すように、ベース基板としての上記窒化物基板 10 と、窒化物基板 10 の表面 10 a 上に積層されたエピタキシャル層 22 とを有している。

[0076] エピタキシャル層 22 は、例えば III 族窒化物半導体を含む。III 族窒化物半導体としては、ウルツ鉱型構造を有する結晶が好ましく、例えば、GaN、AlN、InN、AlGa<sub>N</sub>、InGa<sub>N</sub> が挙げられる。エピタキシャル層 22 は、HVPE 法、MOCVD 法、VOC 法、MBE 法、昇華法等の気相成長法により形成することができる。窒化物基板 10 上にエピタキシャル層 22 を設けることにより、PL 強度を向上させることができる。

[0077] 図 5 は、第 2 実施形態に係るエピタキシャル基板 30 を示す概略断面図である。エピタキシャル基板 30 は、図 5 に示すように、窒化物基板 10 の表面 10 a 上に、複数層により構成されたエピタキシャル層 32 が形成されている。窒化物基板 10 上にエピタキシャル層 32 を設けることにより、PL 強度を向上させることができる。

[0078] エピタキシャル層 32 は、第 1 の半導体領域 32 a と、第 2 の半導体領域 32 b と、第 1 の半導体領域 32 a 及び第 2 の半導体領域 32 b の間に設けられた活性層 32 c とを備える。第 1 の半導体領域 32 a は、一又は複数の n 型半導体層を有し、例えば、厚さ 1 μm の n 型 GaN 層 32 d、及び、厚さ 150 nm の n 型 Al<sub>0.1</sub>Ga<sub>0.9</sub>N 層 32 e を有する。第 2 の半導体領域 32 b は、一又は複数の p 型半導体層を有し、例えば、厚さ 20 nm の p 型 Al<sub>0.2</sub>Ga<sub>0.8</sub>N 層 32 f、及び、厚さ 150 nm の p 型 GaN 層 32 g を有する。エピタキシャル層 32 では、n 型 GaN 層 32 d、n 型 Al<sub>0.1</sub>Ga<sub>0.9</sub>N 層 32 e、活性層 32 c、p 型 Al<sub>0.2</sub>Ga<sub>0.8</sub>N 層 32 f、及び、p 型 GaN 層 32 g が

窒化物基板 10 上にこの順序で積層されている。

- [0079] 活性層 32c は、例えば、波長 430 nm ~ 550 nm の光を発生するように設けられている。活性層 32c は、例えば、4 層の障壁層と 3 層の井戸層とを有し、障壁層及び井戸層が交互に積層された多重量子井戸構造 (MQW) を有する。障壁層は、例えば、厚さ 10 nm の GaN 層である。井戸層は、例えば、厚さ 3 nm の  $Ga_{0.85}In_{0.15}N$  層である。
- [0080] エピタキシャル層 32 は、例えば、MOCVD (有機金属化学気相堆積) 法により、n 型 GaN 層 32d、n 型  $Al_{0.1}Ga_{0.9}N$  層 32e、活性層 32c、p 型  $Al_{0.2}Ga_{0.8}N$  層 32f 及び p 型 GaN 層 32g を窒化物基板 10 上に順次エピタキシャル成長させて形成することができる。
- [0081] 図 6 は、第 3 実施形態に係るエピタキシャル基板 40 を示す平面図である。エピタキシャル基板 40 は、図 6 に示すように、窒化物基板 10 の表面 10a 上に配置されたエピタキシャル層 42 を有する。
- [0082] エピタキシャル層 42 は、所定の転位密度より小さい転位密度を有する複数の低転位密度領域 44A と、該所定の転位密度より大きい転位密度を有する複数の高転位密度領域 44B とを有する。この所定の転位密度は、例えば  $8 \times 10^7 \text{ cm}^{-2}$  である。
- [0083] 低転位密度領域 44A 及び高転位密度領域 44B の各々は、窒化物基板 10 の表面 10a の平面方向 (図 6 中の Y 方向) に互いに略平行にストライプ状に伸びており、エピタキシャル層 42 の裏面から表面にかけて形成されている。エピタキシャル層 42 は、低転位密度領域 44A 及び高転位密度領域 44B が交互に並ぶストライプ構造を有している。エピタキシャル層 42 は、例えば GaN により構成されており、上記ストライプ構造により結晶内の転位密度が低減されている。低転位密度領域 44A 及び高転位密度領域 44B は、走査型電子顕微鏡 (例えば、日立製作所製 S-4300) を用いて CL 観察することにより確認することができる。
- [0084] 次に、図 7 を用いてエピタキシャル基板 40 の製造方法について説明する。まず、図 7 (a) に示すように、下地基板となる窒化物基板 10 の表面 1

0 a 上に、例えば図 7 (a) の Y 方向に伸びるようにストライプ状のマスク層 4 6 をパターンニング形成する。マスク層 4 6 は、例えば SiO<sub>2</sub> により形成されている。

[0085] 次に、図 7 (b) に示すように、上記マスク層 4 6 が形成された表面 1 0 a 上に、気相成長法によりエピタキシャル層 4 2 をファセット成長させる。気相成長法としては、HVPE 法、MOCVD 法、VOC 法、MBE 法、昇華法等を用いることができる。エピタキシャル層 4 2 をファセット成長によって厚膜成長させていくと、マスク層 4 6 がエピタキシャル層 4 2 によって覆われ、マスク層 4 6 上に位置する部分に高転位密度領域 4 4 B が形成される。

[0086] 高転位密度領域 4 4 B は、上記ストライプ構造だけでなく、図 8 (a) に示すように、ストライプ状の高転位密度領域 4 4 B が互いに直交したスクエア構造や、図 8 (b) に示すように、ドット状の高転位密度領域 4 4 B が互いに所定間隔をおいて規則的に配列されたドット構造であってもよい。このようなスクエア構造やドット構造の高転位密度領域 4 4 B は、ストライプ構造同様、マスク層 4 6 を用いたエピタキシャル層 4 2 のパターンニング形成により得ることができる。

[0087] (半導体デバイス)

図 9 は、第 1 実施形態に係る半導体デバイス 1 0 0 を示す概略断面図である。半導体デバイス 1 0 0 は、図 9 に示すように、エピタキシャル基板 2 0 と、エピタキシャル層 2 2 の表面 2 3 全体を覆って形成された電極 9 0 A と、窒化物基板 1 0 の裏面 1 0 b 全体を覆って形成された電極 9 0 B とを有する。電極 9 0 A, 9 0 B は、例えば金属蒸着により形成される。電極 9 0 A, 9 0 B の形成位置は、必要に応じて適宜変更可能であり、電極 9 0 B が窒化物基板 1 0 に電氣的に接続されており、電極 9 0 A がエピタキシャル層 2 2 に電氣的に接続されていればよい。

[0088] 図 1 0 は、第 2 実施形態に係る半導体デバイス 2 0 0 を示す概略断面図である。半導体デバイス 2 0 0 は、図 1 0 に示すように、エピタキシャル基板

30と、エピタキシャル層32の表面33の全体を覆って形成された第1の電極（p側電極）92Aと、窒化物基板10の裏面10bの一部を覆って形成された第2の電極（n側電極）92Bとを有する。半導体デバイス200のサイズは、例えば400 $\mu$ m角や2mm角である。導電体91Aは、はんだ層93を介して電極92Aに電氣的に接続されている。導電体91Bは、ワイヤ94を介して電極92Bに電氣的に接続されている。

[0089] 半導体デバイス200は、以下の手順により製造することができる。まず、上述した方法により窒化物基板10を得る。次に、窒化物基板10の表面10a上にエピタキシャル層32を積層する。更に、エピタキシャル層32の表面33上に電極92Aを形成すると共に窒化物基板10の裏面10b上に電極92Bを形成する。続いて、電極92Aをはんだ層93により導電体91Aに電氣的に接続すると共に電極92Bをワイヤ94により導電体91Bに電氣的に接続する。

[0090] なお、本発明は上記実施形態に限られるものではない。上記の説明に記載された{20-21}面、M面、A面等の面方位は、その記載自体により特定されるものだけでなく、結晶学的に等価な面及び方位を含む。例えば、{20-21}面とは、{20-21}面のみならず、(02-21)面、(0-221)面、(2-201)面、(-2021)面、(-2201)面を含む。

## 実施例

[0091] 以下、本発明を実施例により詳述するが、本発明の範囲はこれらの実施例に限定されるものではない。

[0092] (1) GaN基板の作製

まず、n型GaN結晶（ドーパント：O）をHVPE法によりc軸方向に成長させた。次に、GaN結晶をc軸に垂直にスライスし、表面が(0001)面である直径50mm×厚さ0.5mmのGaN基板を得た。

[0093] 続いて、GaN基板の表面、及び、表面と反対側の裏面にドライエッチングを施し加工変質層を除去した。ドライエッチングには、図2と同様の構成

を有するRIE装置を用いた。真空チャンバの容積(V)は20Lとした。基板支持台の材質はSiCとした。エッチングガスにはCl<sub>2</sub>、CH<sub>4</sub>を用い、ガス流量(Q)は30sccmとした。圧力(P)4.0Pa、パワー50W~200Wでドライエッチングを行った(PV/Q=2.67)。

[0094] (2) GaN基板表面のラッピング

GaN基板の裏面((000-1)面)をセラミックス製の結晶ホルダにワックスで貼り付けた。ラップ装置に直径380mmの定盤を設置し、ダイヤモンドの砥粒が分散されたスラリーをスラリー供給口から定盤に供給しながら、定盤をその回転軸を中心にして回転させた。次に、結晶ホルダ上に重りを載せることによりGaN基板を定盤に押し付けながら、GaN基板を結晶ホルダの回転軸を中心にして回転させることにより、n型GaN結晶の表面のラッピングを行った。

[0095] ラッピングは以下の条件で行った。定盤としては銅定盤、錫定盤を用いた。砥粒としては砥粒径が9μm、3μm、2μmの3種類のダイヤモンドの砥粒を準備し、ラッピングの進行と共に、砥粒径が小さい砥粒を段階的に用いた。研磨圧力は100g/cm<sup>2</sup>~500g/cm<sup>2</sup>とし、GaN基板及び定盤の回転数はいずれも30回/min~60回/minとした。以上のラッピングによりGaN結晶基板の表面が鏡面となったことを確認した。

[0096] (3) GaN基板表面のCMP

図3と同様の構成を有するポリシング装置を用いて、GaN基板の表面のCMPを行った。CMPは以下の条件で行った。ポリシングパッドとしては、ポリウレタンのスウェードパッド(ニッタ・ハース株式会社製、Supreme RN-R)を用いた。定盤としては、直径380mmの円形のステンレス鋼定盤を用いた。GaN基板とポリシングパッドとの接触係数Cは、 $1.0 \times 10^{-6} \text{m}$ ~ $2.0 \times 10^{-6} \text{m}$ とした。ポリシング圧力は10kPa~80kPaとし、GaN基板及びポリシングパッドの回転数はいずれも30回/min~120回/minとした。スラリー(CMP溶液)には、砥粒として粒径200nmのシリカ粒子を水に20質量%分散させた。スラリーにはpH調整

剤として、クエン酸、 $H_2SO_4$ を添加し、酸化剤としてジクロロイソシアヌル酸ナトリウムを添加して、スラリーのpH及び酸化還元電位を下記式(3)の範囲に調整した(x: pH、y: 酸化還元電位(mV))。

$$-50x + 1400 \leq y \leq -50x + 1900 \quad \dots (3)$$

[0097] ドライエッチング、CMPの条件を適宜変更することにより、表面組成が異なるGaN基板を作製した。GaN基板の表面の硫化物、シリコン化合物、塩化物及び銅化合物の含有量の評価はTXRFにより行い、酸化物及び炭素化合物の含有量の評価はAESにより行った。TXRFはX線の線源にW封入型X線管球を用い、X線出力は電圧40kV、電流40mAとし、入射角度 $0.05^\circ$ で測定を行った。AESは、加速電圧10keVで測定を行った。GaN基板の表面におけるRMS基準の表面粗さの評価は、GaN基板表面の $10\mu m \times 10\mu m$ の範囲内におけるAFM観察により行った。転位密度の評価は、カソードルミネッセンスにより行った。GaN基板の表面組成、表面粗さ及び転位密度を表1~7に示す。

[0098] (4) GaN基板を含む半導体デバイスの作製

GaN基板をMOCVD装置内に配置して、MOCVD法により、厚さ $1\mu m$ のn型GaN層(ドーパント: Si)、厚さ $150nm$ のn型 $Al_{0.1}Ga_{0.9}N$ 層(ドーパント: Si)、活性層、厚さ $20nm$ のp型 $Al_{0.2}Ga_{0.8}N$ 層(ドーパント: Mg)、及び、厚さ $150nm$ のp型GaN層(ドーパント: Mg)をGaN基板の表面側に順次形成して、GaN基板上にエピタキシャル層を形成した。ここで、活性層は、4層の障壁層と3層の井戸層とを有しており、障壁層及び井戸層が交互に積層された多重量子井戸構造とした。障壁層は厚さ $10nm$ のGaN層とし、井戸層は厚さ $3nm$ の $Ga_{0.85}In_{0.15}N$ 層とした。

[0099] 以上のように形成したエピタキシャル層について、PL強度の評価を行った。PL強度の評価は、波長 $325nm$ のHe-Cdレーザを励起光源に用い、波長 $460nm$ の強度を評価した。PL強度の測定結果を表1~7に示す。



[0100] 次に、Ga<sub>0.9</sub>N基板の裏面（（000-1）面）側に、厚さ200nmのTi層、厚さ1000nmのAl層、厚さ200nmのTi層、厚さ2000nmのAu層からなる積層体を形成した。積層体を窒素雰囲気中で加熱することにより、直径100μmのn側電極（第1の電極）を形成した。また、p型Ga<sub>0.9</sub>N層上に、厚さ4nmのNi層、厚さ4nmのAu層からなる積層体を形成した。積層体を窒素雰囲気中で加熱することにより、p側電極（第2の電極）を形成した。以上の工程により得られた積層物を2mm角に加工した。更に、AuSnで形成されたはんだ層でp側電極を導電体にボンディングし、n側電極と導電体とをワイヤでボンディングして、LEDを得た。

[0101] 積分球を用いてLEDの光出力（PL強度）を注入電流4Aの条件で測定した。LEDの光出力は、積分球内に載置されたLEDに所定の電流を注入し、そのLEDから集光された光をディテクタによって測定した。また、光出力が2W以上であるLEDを良好に作製された半導体デバイスとして、200個のLEDにおける歩留を算出した。LEDの素子歩留を表1~7に示す。

[0102] [表1]

		比較例			実施例								比較例		
		1-1	1-2	1-3	1-1	1-2	1-3	1-4	1-5	1-6	1-7	1-8	1-4	1-5	1-6
S量	10 <sup>10</sup> 個/cm <sup>2</sup>	20	20	30	30	40	100	500	1500	2000	30	2000	2000	3000	3000
O量	at%	1	2	1	2	3	7	12	16	20	20	2	24	20	24
PL強度	a.u.	9.5	9.9	9.8	10.0	10.0	10.1	10.2	10.0	9.9	9.8	9.7	4.2	5.1	2.3
素子歩留	%	22	48	49	71	79	84	82	79	70	71	69	44	45	18

[0103] [表2]

		実施例								
		2-1	2-2	2-3	2-4	2-5	2-6	2-7	2-8	2-9
S量	10 <sup>10</sup> 個/cm <sup>2</sup>	85	85	85	85	85	85	85	85	85
O量	at%	4	4	4	4	4	4	4	4	4
Cl量	10 <sup>10</sup> 個/cm <sup>2</sup>	90	120	350	1000	5000	8000	10000	15000	20000
PL強度	a.u.	14.2	14.3	14.4	14.4	14.3	14.1	14.0	12.3	9.5
素子歩留	%	70	75	82	86	87	84	82	77	69

[0104]

[表3]

		実施例							
		3-1	3-2	3-3	3-4	3-5	3-6	3-7	3-8
S量	$10^{10}$ 個/cm <sup>2</sup>	1800	1800	1800	1800	1800	1800	1800	1800
O量	at%	16	16	16	16	16	16	16	16
Si量	$10^{10}$ 個/cm <sup>2</sup>	80	100	500	3000	5000	8000	12000	16000
PL強度	a.u.	13.8	14.0	14.1	14.2	14.3	14.1	12.4	10.1
素子歩留	%	70	75	81	85	83	80	75	69

[0105] [表4]

		実施例					
		4-1	4-2	4-3	4-4	4-5	4-6
S量	$10^{10}$ 個/cm <sup>2</sup>	100	100	100	100	100	100
O量	at%	17	17	17	17	17	17
C量	at%	6	10	15	18	22	35
PL強度	a.u.	13.4	13.3	13.2	12.9	11.1	9.4
素子歩留	%	87	86	86	84	80	68

[0106] [表5]

		実施例					
		5-1	5-2	5-3	5-4	5-5	5-6
S量	$10^{10}$ 個/cm <sup>2</sup>	1600	1600	1600	1600	1600	1600
O量	at%	2	2	2	2	2	2
Cu量	$10^{10}$ 個/cm <sup>2</sup>	5	10	50	100	150	300
PL強度	a.u.	15.2	15.0	14.9	14.8	12.1	9.6
素子歩留	%	88	87	87	85	79	71

[0107] [表6]

		実施例				
		6-1	6-2	6-3	6-4	6-5
S量	$10^{10}$ 個/cm <sup>2</sup>	100	100	100	100	100
O量	at%	18	18	18	18	18
粗さ	nm	0.4	1.0	3.0	5.0	6.0
PL強度	a.u.	15.3	15.3	14.2	11.0	9.3
素子歩留	%	86	86	82	75	67

[0108] [表7]

		実施例					
		7-1	7-2	7-3	7-4	7-5	7-6
S量	$10^{10}$ 個/cm <sup>2</sup>	100	100	100	100	100	100
O量	at%	2.5	2.5	2.5	2.5	2.5	2.5
転位密度	個/cm <sup>2</sup>	$1 \times 10^2$	$1 \times 10^3$	$1 \times 10^4$	$1 \times 10^5$	$1 \times 10^6$	$1 \times 10^7$
PL強度	a.u.	15.1	14.2	13.0	11.7	9.8	8.6
素子歩留	%	85	85	82	79	75	66

[0109] 表1～7に示されるように、実施例1-1～1-8、2-1～2-9、3-1～3-8、4-1～4-6、5-1～5-6、6-1～6-5、7-1

～7-6は、硫化物の含有量がS換算で $30 \times 10^{10}$ 個/cm<sup>2</sup>～ $2000 \times 10^{10}$ 個/cm<sup>2</sup>の範囲であると共に、酸化物の含有量がO換算で2at%～20at%の範囲であるため、良好な光出力及び素子歩留が得られた。一方、比較例1-1～1-6では、硫化物及び酸化物の少なくとも一方の含有量が上記範囲から外れているため、光出力や素子歩留が低下していることが確認された。

[0110] また、表2に示されるように、塩化物の含有量がCl換算で $120 \times 10^{10}$ 個/cm<sup>2</sup>～ $15000 \times 10^{10}$ 個/cm<sup>2</sup>である実施例2-2～2-8では、光出力及び素子歩留のいずれもが特に優れていることが確認された。表3に示されるように、シリコン化合物の含有量がSi換算で $100 \times 10^{10}$ 個/cm<sup>2</sup>～ $12000 \times 10^{10}$ 個/cm<sup>2</sup>である実施例3-2～3-7では、光出力及び素子歩留のいずれもが特に優れていることが確認された。表4に示されるように、炭素化合物の含有量がC換算で22at%以下である実施例4-1～4-5では、光出力及び素子歩留のいずれもが特に優れていることが確認された。表5に示されるように、銅化合物の含有量がCu換算で $150 \times 10^{10}$ 個/cm<sup>2</sup>以下である実施例5-1～5-5では、光出力及び素子歩留のいずれもが特に優れていることが確認された。表6に示されるように、表面粗さが5nm以下である実施例6-1～6-4では、光出力及び素子歩留のいずれもが特に優れていることが確認された。表7に示されるように、転位密度が $1 \times 10^6$ 個/cm<sup>2</sup>以下である実施例7-1～7-5では、光出力及び素子歩留のいずれもが特に優れていることが確認された。

### 符号の説明

[0111] 10…窒化物基板（III族窒化物半導体基板）、10a…表面、12…表面層、20, 30, 40…エピタキシャル基板、22, 32, 42, 52…エピタキシャル層、32c, 52e…活性層、100, 200…半導体デバイス。

## 請求の範囲

- [請求項1] 半導体デバイスに用いられるⅢⅢⅢ族窒化物半導体基板であって、前記ⅢⅢⅢ族窒化物半導体基板の表面に表面層を有し、前記表面層が、S換算で $30 \times 10^{10}$ 個/cm<sup>2</sup>～ $2000 \times 10^{10}$ 個/cm<sup>2</sup>の硫化物、及び、O換算で2at%～20at%の酸化物を含む、ⅢⅢⅢ族窒化物半導体基板。
- [請求項2] 前記表面層がS換算で $40 \times 10^{10}$ 個/cm<sup>2</sup>～ $1500 \times 10^{10}$ 個/cm<sup>2</sup>の前記硫化物を含む、請求項1に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項3] 前記表面層がO換算で3at%～16at%の前記酸化物を含む、請求項1又は2に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項4] 前記表面層がCl換算で $120 \times 10^{10}$ 個/cm<sup>2</sup>～ $15000 \times 10^{10}$ 個/cm<sup>2</sup>の塩化物を含む、請求項1～3のいずれか一項に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項5] 前記表面層がSi換算で $100 \times 10^{10}$ 個/cm<sup>2</sup>～ $12000 \times 10^{10}$ 個/cm<sup>2</sup>のシリコン化合物を含む、請求項1～4のいずれか一項に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項6] 前記表面層における炭素化合物の含有量がC換算で22at%以下である、請求項1～5のいずれか一項に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項7] 前記表面層における銅化合物の含有量がCu換算で $150 \times 10^{10}$ 個/cm<sup>2</sup>以下である、請求項1～6のいずれか一項に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項8] 前記表面層の表面粗さがRMS基準で5nm以下である、請求項1～7のいずれか一項に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項9] 前記表面層の転位密度が $1 \times 10^6$ 個/cm<sup>2</sup>以下である、請求項1～8のいずれか一項に記載のⅢⅢⅢ族窒化物半導体基板。
- [請求項10] c軸に対する前記表面の法線軸の傾斜角度が1°～81°である

、請求項 1～9 のいずれか一項に記載の III 族窒化物半導体基板。

[請求項11]

前記表面の面方位が、 $\{20-21\}$  面、 $\{10-11\}$  面、 $\{20-2-1\}$  面、 $\{10-1-1\}$  面、 $\{11-22\}$  面、 $\{22-43\}$  面、 $\{11-21\}$  面、 $\{11-2-2\}$  面、 $\{22-4-3\}$  面、及び  $\{11-2-1\}$  面のいずれかである、請求項 1～10 のいずれか一項に記載の III 族窒化物半導体基板。

[請求項12]

請求項 1～11 のいずれか一項に記載の III 族窒化物半導体基板と、前記 III 族窒化物半導体基板の前記表面層上に形成されたエピタキシャル層とを有し、前記エピタキシャル層が III 族窒化物半導体を含む、エピタキシャル基板。

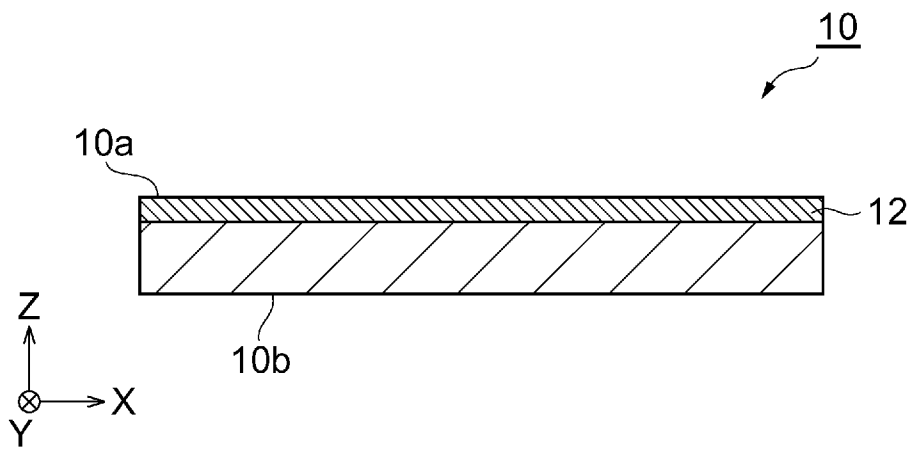
[請求項13]

前記エピタキシャル層が量子井戸構造を有する活性層を有し、前記活性層が波長 430 nm～550 nm の光を発生するように設けられている、請求項 12 に記載のエピタキシャル基板。

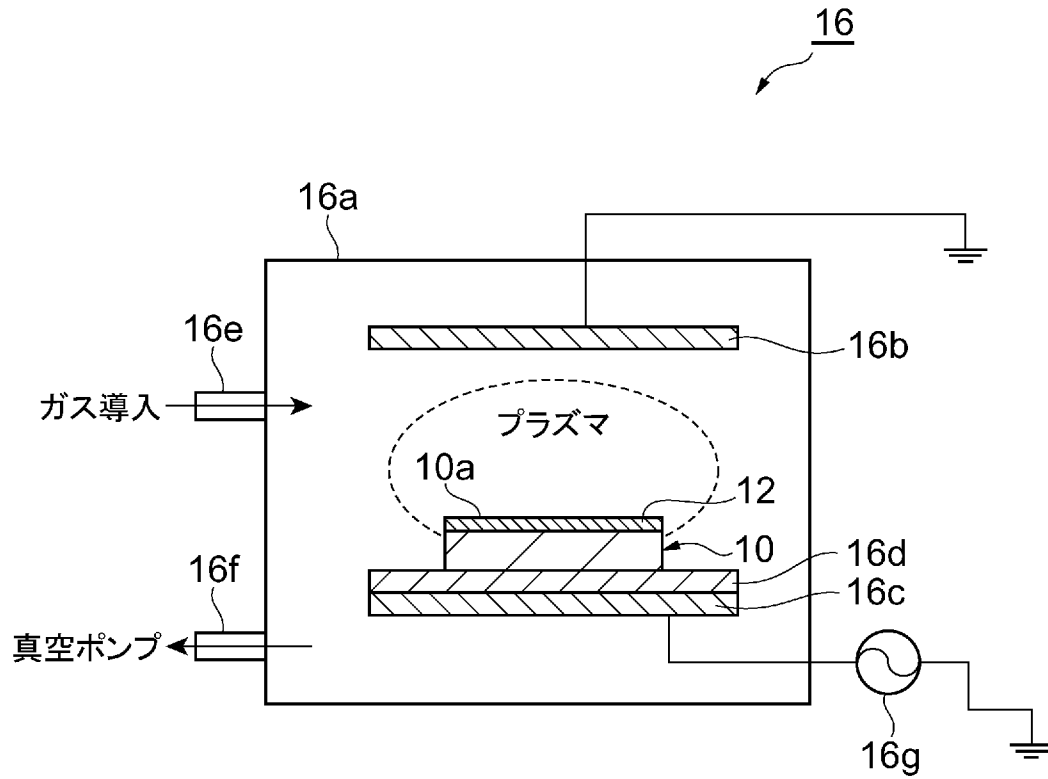
[請求項14]

請求項 12 又は 13 に記載のエピタキシャル基板を備える、半導体デバイス。

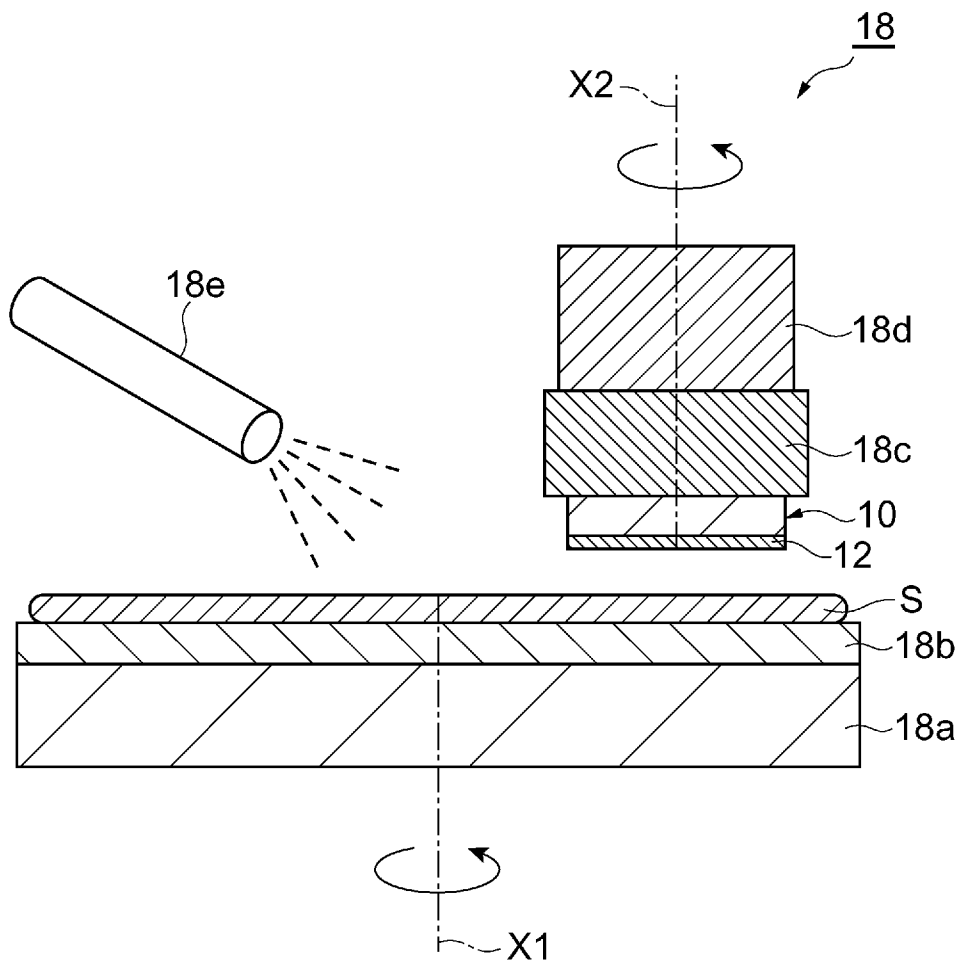
[図1]



[図2]

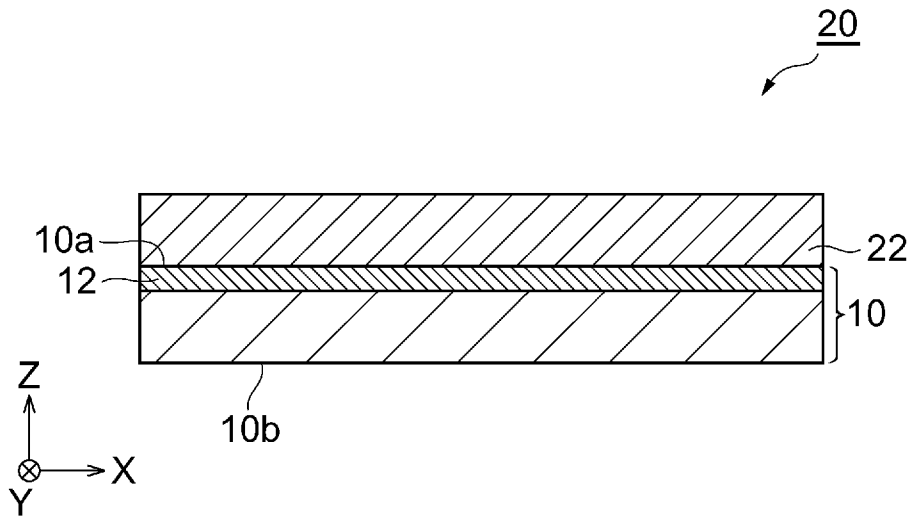


[図3]

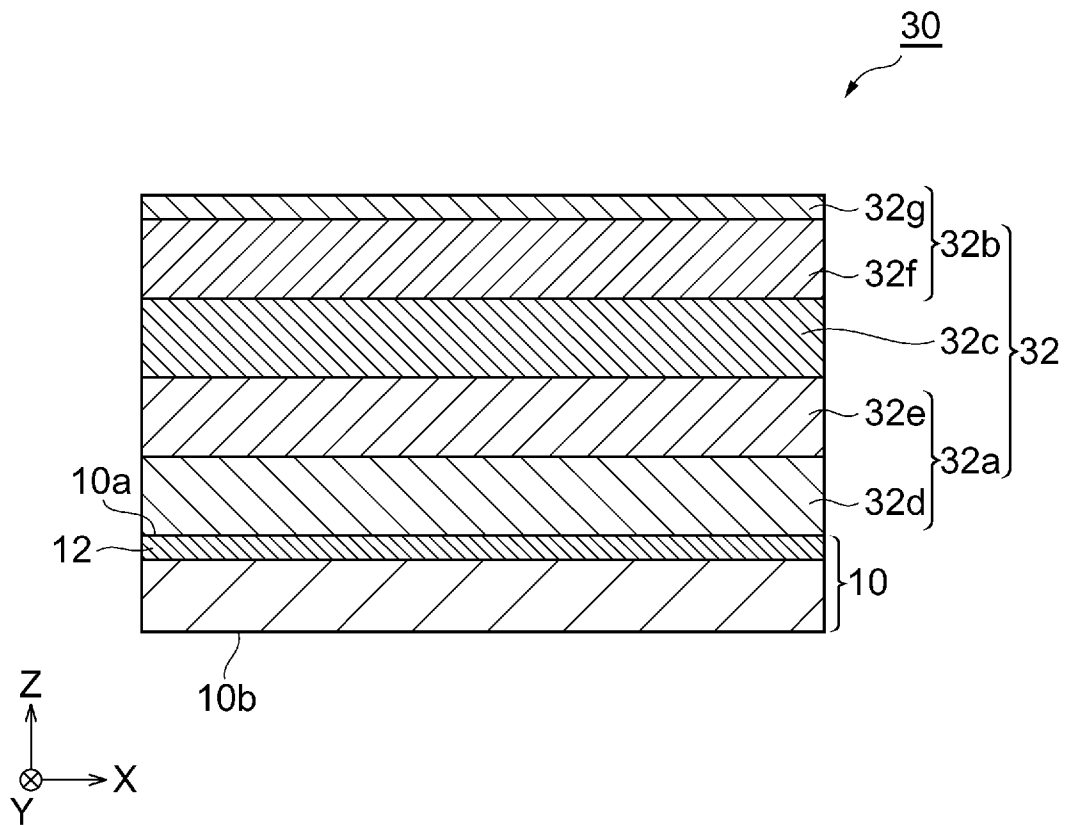




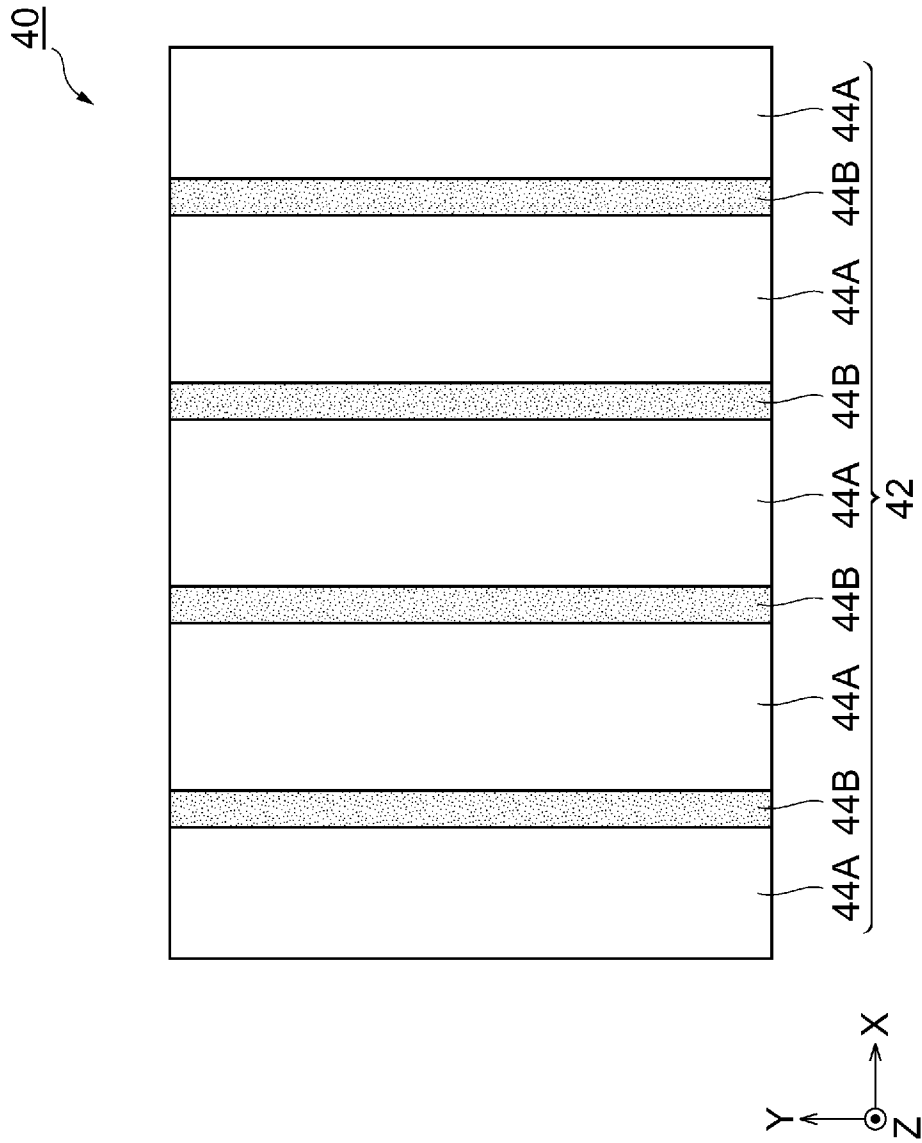
[図4]



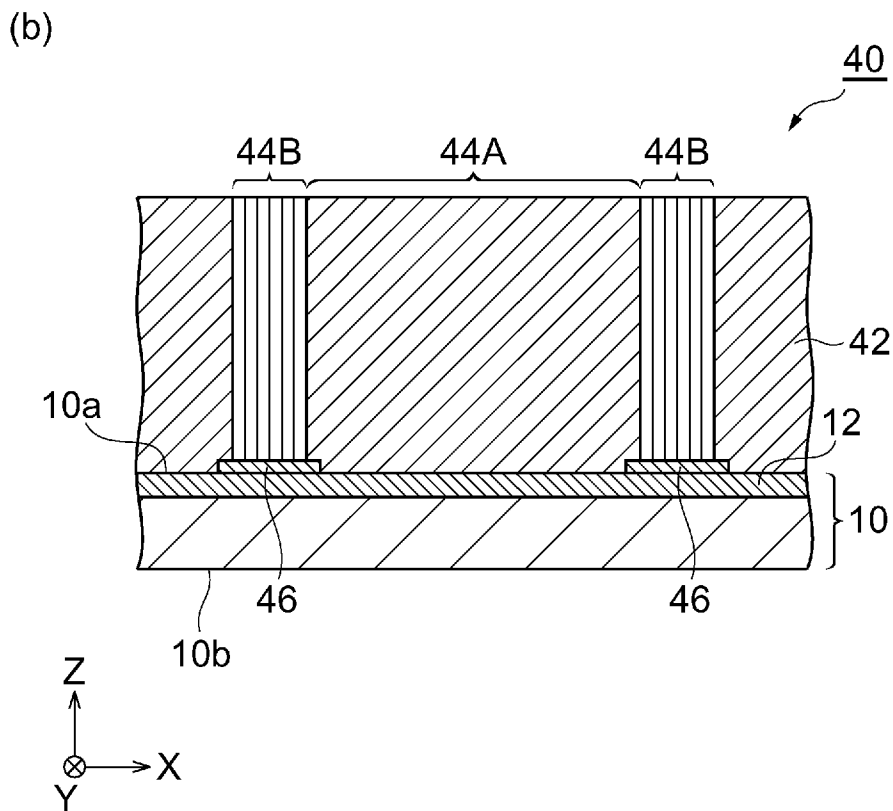
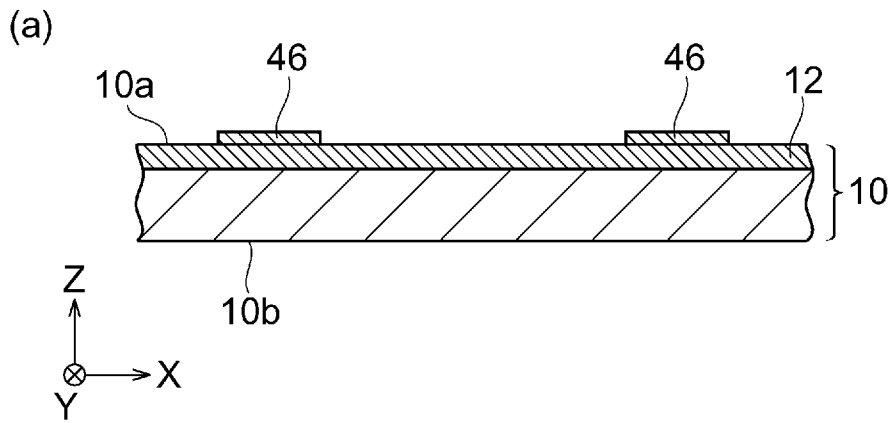
[図5]



[図6]

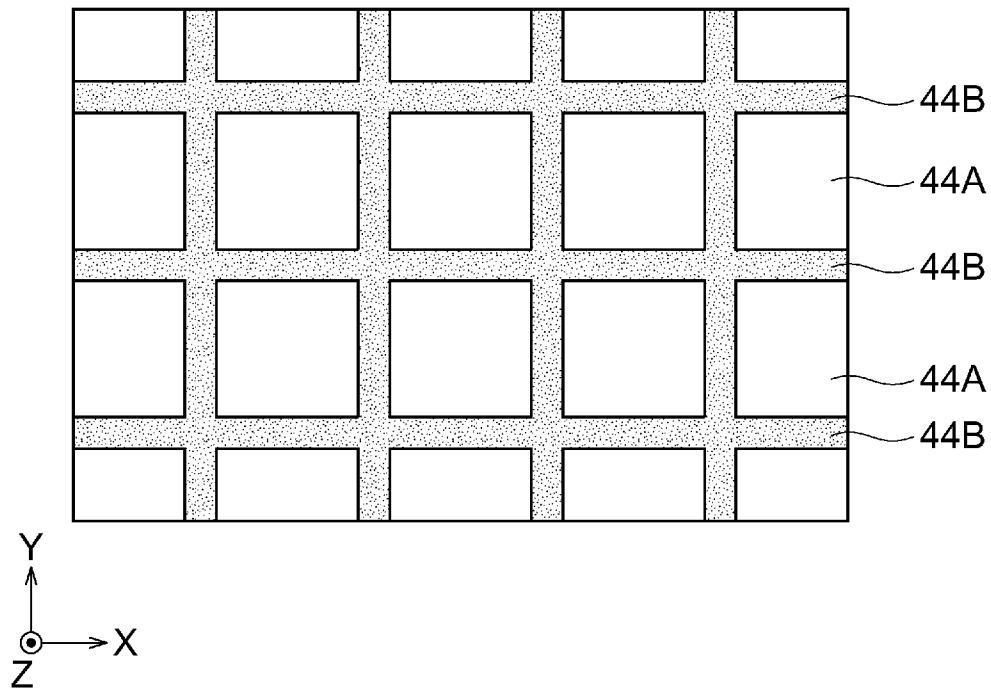


[図7]

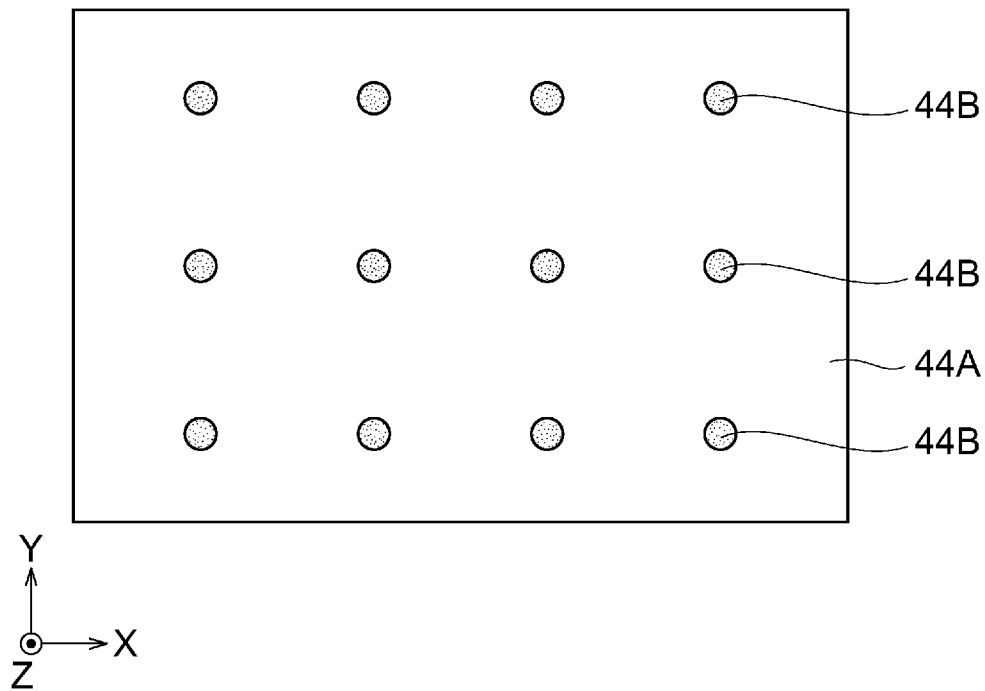


[図8]

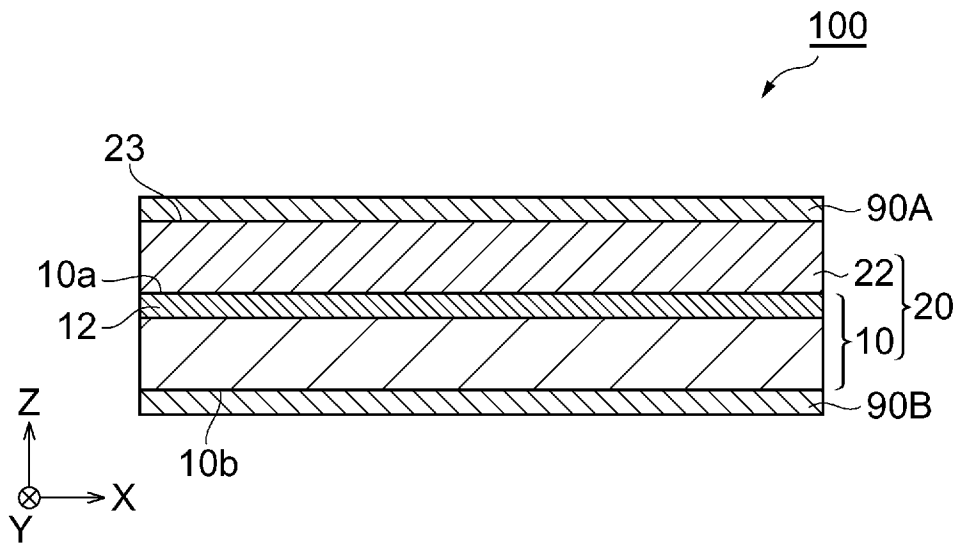
(a)



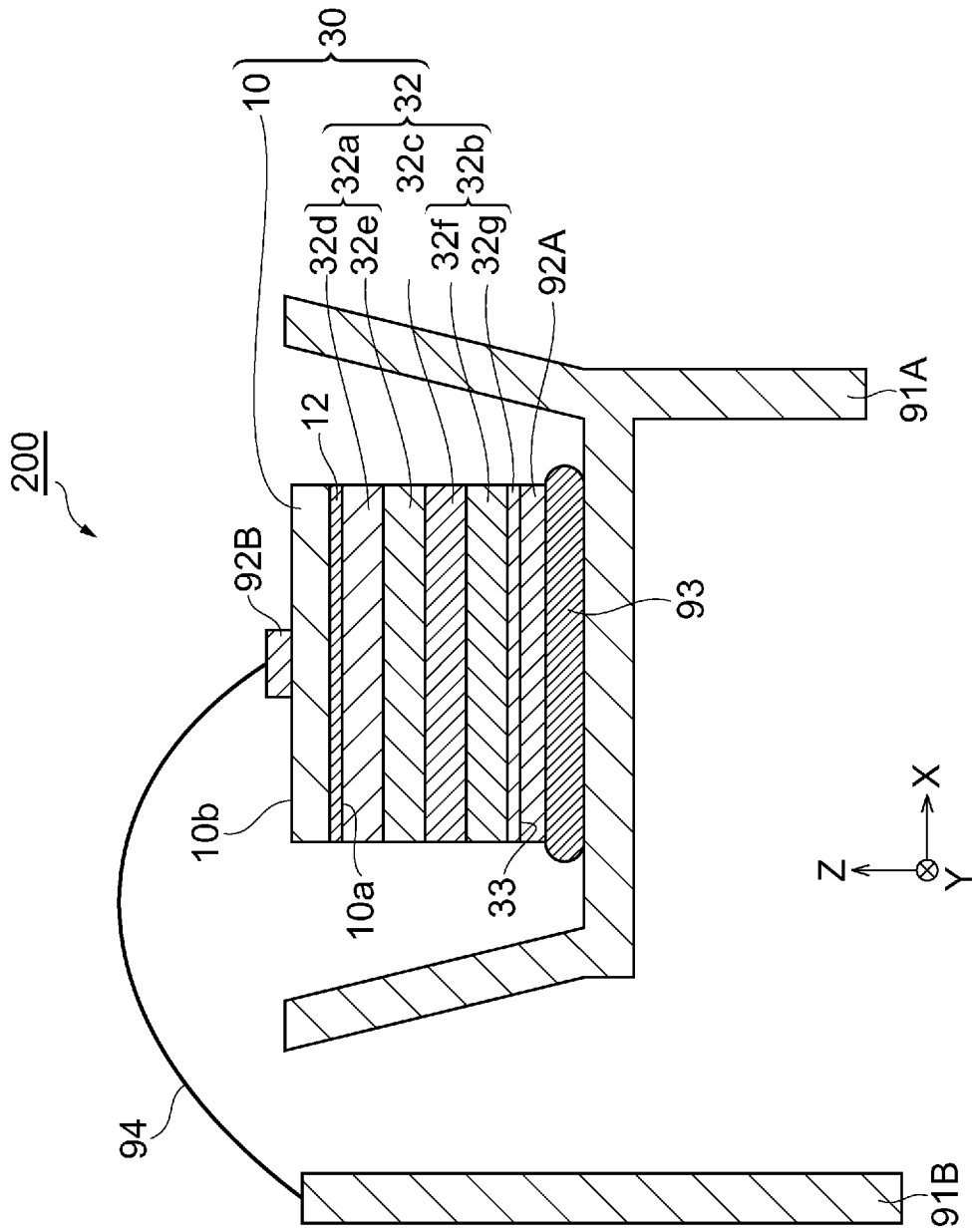
(b)



[図9]



[10]



**INTERNATIONAL SEARCH REPORT**

International application No. PCT/JP2010/061910
--

**A. CLASSIFICATION OF SUBJECT MATTER**  
*C30B29/38* (2006.01) i, *C23C16/34* (2006.01) i, *C30B29/40* (2006.01) i, *H01L21/205* (2006.01) i, *H01L33/32* (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
 C30B1/00-35/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 4333820 B1 (Sumitomo Electric Industries, Ltd.), 16 September 2009 (16.09.2009), claim 1; paragraphs [0015], [0028], [0029], [0036], [0087] to [0089], [0091], [0113] to [0116], [0121]; fig. 4, 5, 13 (Family: none)	1-14

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 29 July, 2010 (29.07.10)	Date of mailing of the international search report 10 August, 2010 (10.08.10)
---	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.



A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. C30B29/38(2006.01)i, C23C16/34(2006.01)i, C30B29/40(2006.01)i, H01L21/205(2006.01)i, H01L33/32(2010.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. C30B1/00-35/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2010年
日本国実用新案登録公報	1996-2010年
日本国登録実用新案公報	1994-2010年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 4333820 B1 (住友電気工業株式会社) 2009.09.16, 請求項1, 【0015】, 【0028】, 【0029】, 【0036】, 【0087】 - 【0089】, 【0091】, 【0113】 - 【0116】, 【0121】, 図4, 5, 13 (ファミリーなし)	1-14

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日

29.07.2010

国際調査報告の発送日

10.08.2010

国際調査機関の名称及びあて先  
 日本国特許庁 (ISA/JP)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)	4G	4140
櫻木 伸一郎		
電話番号 03-3581-1101 内線	3416	