

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2013-532934
(P2013-532934A)

(43) 公表日 平成25年8月19日(2013.8.19)

(51) Int.Cl.	F I	テーマコード (参考)
HO2M 3/155 (2006.01)	HO2M 3/155	T 5F102
HO1L 21/338 (2006.01)	HO1L 29/80	H 5H730
HO1L 29/778 (2006.01)		
HO1L 29/812 (2006.01)		

審査請求 有 予備審査請求 未請求 (全 15 頁)

(21) 出願番号 特願2013-519788 (P2013-519788)
 (86) (22) 出願日 平成23年7月13日 (2011.7.13)
 (85) 翻訳文提出日 平成25年3月11日 (2013.3.11)
 (86) 国際出願番号 PCT/US2011/043813
 (87) 国際公開番号 W02012/009410
 (87) 国際公開日 平成24年1月19日 (2012.1.19)
 (31) 優先権主張番号 12/837,092
 (32) 優先日 平成22年7月15日 (2010.7.15)
 (33) 優先権主張国 米国 (US)

(71) 出願人 592054856
 クリー インコーポレイテッド
 CREE INC.
 アメリカ合衆国 ノースカロライナ州 2
 7703 ダラム シリコン ドライブ
 4600
 (74) 代理人 100092093
 弁理士 辻居 幸一
 (74) 代理人 100082005
 弁理士 熊倉 禎男
 (74) 代理人 100067013
 弁理士 大塚 文昭
 (74) 代理人 100086771
 弁理士 西島 孝喜

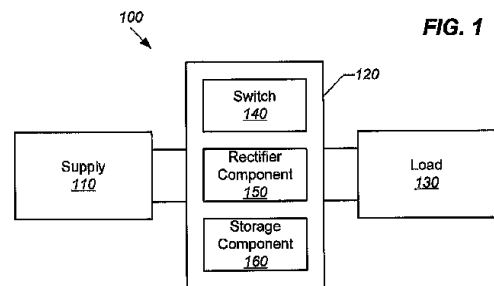
最終頁に続く

(54) 【発明の名称】 スイッチング及び整流のための高電子移動度トランジスタを含む電力変換回路

(57) 【要約】

電力変換回路が、蓄積コンポーネントと、第1の電界効果トランジスタを含み、第1及び第2のバイアス状態を有する整流コンポーネントと、第2の電界効果トランジスタを含み、第1及び第2の動作状態を有するスイッチとを含む。第1及び第2の電界効果トランジスタは、高電子移動度トランジスタ (HEMT) である。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

蓄積コンポーネントと、

第 1 の電界効果トランジスタを含み、第 1 及び第 2 のバイアス状態を有する整流コンポーネントと、

第 2 の電界効果トランジスタを含み、第 1 及び第 2 の動作状態を有するスイッチと、
を含み、

前記第 1 及び第 2 の電界効果トランジスタは、それぞれ、第 1 及び第 2 の高電子移動度トランジスタ (H E M T) を含む、

ことを特徴とする電力変換回路。

10

【請求項 2】

前記スイッチが前記第 1 の動作状態に構成され、前記整流コンポーネントが前記第 1 のバイアス状態にあるとき、電源からのエネルギーが前記蓄積コンポーネント内に蓄積され、前記スイッチが前記第 2 の動作状態に構成され、前記整流コンポーネントが前記第 2 のバイアス状態にあるとき、前記蓄積コンポーネント内に蓄積されたエネルギーが負荷に放出されることを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 3】

前記整流コンポーネントは、前記第 1 の電界効果トランジスタのソース・ノードに接続されたカソードと、前記第 1 の電界効果トランジスタのゲート・ノードに接続されたアノードとを有する半導体ダイオードをさらに含むことを特徴とする、請求項 1 に記載の電力変換回路。

20

【請求項 4】

前記半導体ダイオードは、ホットキャリア・ダイオードであることを特徴とする、請求項 3 に記載の電力変換回路。

【請求項 5】

前記半導体ダイオードは、ショットキー・ダイオードを含むことを特徴とする、請求項 3 に記載の電力変換回路。

【請求項 6】

前記半導体ダイオードは、シリコン・ショットキー・ダイオードを含むことを特徴とする、請求項 5 に記載の電力変換回路。

30

【請求項 7】

前記第 1 の H E M T は、少なくとも 1 つのヘテロ接合を導電性チャネルとして含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 8】

前記第 2 の H E M T は、少なくとも 1 つのヘテロ接合を導電性チャネルとして含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 9】

前記電力変換回路は、直流 - 直流 (D C - D C) 電力変換回路であり、前記スイッチはハードスイッチング・モードで動作可能であることを特徴とする、請求項 1 に記載の電力変換回路。

40

【請求項 10】

前記電力変換回路は直流 - 直流 (D C - D C) 電力変換回路であり、前記スイッチは共振スイッチング・モードで動作可能であることを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 11】

前記電力変換回路は直流 - 直流 (D C - D C) 電力変換回路であり、前記蓄積コンポーネント、前記整流器、及び前記スイッチは、バック構成、ブースト構成、バック・ブースト構成、C u k 構成、シングルエンド一次インダクタ変換器 (S E P I C) 構成、又はゼータ構成で構成されることを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 12】

50

前記蓄積コンポーネントは磁界蓄積コンポーネントを含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 13】

前記磁界蓄積コンポーネントはインダクタ及び / 又は変圧器を含むことを特徴とする、請求項 12 に記載の電力変換回路。

【請求項 14】

前記蓄積コンポーネントは電界蓄積コンポーネントを含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 15】

前記電界蓄積コンポーネントはコンデンサを含むことを特徴とする、請求項 14 に記載の電力変換回路。 10

【請求項 16】

前記第 1 及び第 2 の H E M T は、第 1 及び第 2 の G a N H E M T を含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 17】

共振スイッチ動作モードで動作するときに約 10 MHz 乃至 100 MHz の範囲内のスイッチング周波数を有し、少なくとも約 95% の効率を有することを特徴とする電力変換回路。

【請求項 18】

前記電力変換回路は約 600 V までの電圧で動作することを特徴とする、請求項 17 に記載の電力変換回路。 20

【請求項 19】

ハードスイッチング動作モードで動作するときに約 1 MHz 乃至 10 MHz の範囲内のスイッチング周波数を有し、少なくとも約 95% の効率を有することを特徴とする電力変換回路。

【請求項 20】

前記電力変換回路は約 600 V までの電圧で動作することを特徴とする、請求項 17 に記載の電力変換回路。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は電力変換に関し、より具体的には、比較的高周波数及び比較的高電圧で動作する電力変換回路に関する。

本発明は、海軍研究事務所契約番号第 05 - C - 0226 号のもとの政府支援によって行われた。政府は本発明において一定の権利を有している。

【背景技術】

【0002】

電力変換回路は、バッテリー、電源装置、電力供給網などの電源からの電力を、電気で動作するいずれかのデバイス、装置、又はコンポーネントなどの負荷に、好ましくは可能な限り小さい損失で伝えるために使用することができる。一般に、電力変換回路は、入力電圧とは異なるレベルを有する出力電圧を供給する。1つのタイプの電力変換回路は、直流 - 直流 (DC - DC) 回路である。DC - DC 電力変換器は、典型的には、電源からの入力エネルギーを一時的に蓄え、次いで、そのエネルギーを異なる電圧レベルで出力負荷に放出することによって動作する。スイッチング・モード DC - DC 変換回路は、一般に、不要な電力を熱として損失する線形電圧レギュレータよりも電力効率が高い。例えば、低周波数変圧器を無くすことによってこうした回路のコンポーネントのサイズ及び重量を低減させることができるので、一般に、スイッチング・モード電力変換回路は、より高い周波数で動作させることが望ましい。 40

【先行技術文献】

【特許文献】

50

【 0 0 0 3 】

【特許文献 1】米国特許第 5, 1 9 2, 9 8 7 号

【特許文献 2】米国特許第 5, 2 9 6, 3 9 5 号

【特許文献 3】米国特許第 6, 3 1 6, 7 9 3 号

【特許文献 4】米国特許出願公開第 2 0 0 5 / 0 1 7 0 5 7 4 号

【発明の概要】

【 0 0 0 4 】

本発明の主題の幾つかの実施形態において、電力変換回路が、蓄積コンポーネントと、第 1 の電界効果トランジスタを含み、かつ、第 1 及び第 2 のバイアス状態を有する整流コンポーネントと、第 2 の電界効果トランジスタを含み、かつ、第 1 及び第 2 の動作状態を有するスイッチとを含む。第 1 及び第 2 の電界効果トランジスタは、高電子移動度トランジスタ (H E M T) である。

10

【 0 0 0 5 】

他の実施形態において、スイッチが第 1 の動作状態に構成され、整流コンポーネントが第 1 のバイアス状態にあるとき、電源からのエネルギーは蓄積コンポーネント内に蓄えられ、スイッチが第 2 の動作状態に構成され、整流コンポーネントが第 2 のバイアス状態にあるとき、蓄積コンポーネント内に蓄えられたエネルギーは負荷に放出される。

【 0 0 0 6 】

さらに他の実施形態において、整流コンポーネントは、第 1 の電界効果トランジスタのソース・ノードに接続されたカソードと、第 1 の電界効果トランジスタのゲート・ノードに接続されたアノードとを有する半導体ダイオードをさらに含む。

20

さらに他の実施形態において、半導体ダイオードはホットキャリア・ダイオードである。

さらに他の実施形態において、半導体ダイオードはショットキー・ダイオードを含む。

さらに他の実施形態において、半導体ダイオードはシリコン・ショットキー・ダイオードを含む。

【 0 0 0 7 】

さらに他の実施形態において、第 1 の H E M T は少なくとも 1 つのヘテロ接合を導電性チャネルとして含む。

さらに他の実施形態において、第 2 の H E M T は少なくとも 1 つのヘテロ接合を導電性チャネルとして含む。

30

【 0 0 0 8 】

さらに他の実施形態において、電力変換回路は直流 - 直流 (D C - D C) 電力変換回路であり、スイッチはハードスイッチング・モードで動作可能である。

さらに他の実施形態において、電力変換回路は直流 - 直流 (D C - D C) 電力変換回路であり、スイッチは共振スイッチング・モードで動作可能である。

【 0 0 0 9 】

さらに他の実施形態において、電力変換回路は直流 - 直流 (D C - D C) 電力変換回路であり、蓄積コンポーネント、整流器、及びスイッチは、バック (B u c k) 構成、ブースト構成、バック - ブースト構成、C u k 構成、シングルエンド一次インダクタ変換器 (S i n g l e E n d e d P r i m a r y I n d u c t o r C o n v e r t e r 、 S E P I C) 構成、又はゼータ (Z e t a) 構成で構成される。

40

【 0 0 1 0 】

さらに他の実施形態において、蓄積コンポーネントは磁界蓄積コンポーネントを含む。

さらに他の実施形態において、磁界蓄積コンポーネントはインダクタ及び / 又は変圧器を含む。

さらに他の実施形態において、蓄積コンポーネントは電界蓄積コンポーネントを含む。

さらに他の実施形態において、電界蓄積コンポーネントはコンデンサを含む。

【 0 0 1 1 】

さらに他の実施形態において、第 1 及び第 2 の H E M T は第 1 及び第 2 の G a N H E

50

MTを備える。

【0012】

本発明主題のさらに別の実施形態において、電力変換回路は、共振スイッチング動作モードで動作するとき、凡そ10MHz乃至100MHzの範囲内のスイッチング周波数を有し、少なくとも約95%の効率を有する。

さらに別の実施形態において、電力変換回路は約600Vまでの電圧で動作する。

【0013】

本発明主題の他の実施形態において、電力変換回路は、ハードスイッチング動作モードで動作するとき、約1MHz乃至10MHzの範囲内のスイッチング周波数を有し、少なくとも約95%の効率を有する。

さらに他の実施形態において、電力変換回路は約600Vまでの電圧で動作する。

【0014】

本発明主題の実施形態による他の電力変換回路が、添付の図面及び以下の詳細な説明を検討することにより当業者には明白となるであろう。全てのそれら付加的な電力変換回路は、本説明に含まれ、本発明主題の範囲内にあり、添付の特許請求の範囲によって保護されることが意図されている。

【0015】

添付の図面は、本発明のさらに進んだ理解をもたらすために含まれ、本出願に組み込まれてその一部分を構成するものであり、本発明主題のある特定の実施形態を示す。

【図面の簡単な説明】

【0016】

【図1】本発明主題の幾つかの実施形態による、スイッチング及び整流のためのGaN高電子移動度トランジスタ(HEMT)を含む電力変換回路のブロック図である。

【図2】本発明主題の幾つかの実施形態による、電力変換回路内で使用するための整流コンポーネントの回路図である。

【図3】本発明主題の幾つかの実施形態による、ブースト直流-直流(DC-DC)電力変換回路の回路図である。

【図4】図3のブースト電力変換回路のシミュレーション結果の表である。

【発明を実施するための形態】

【0017】

ここで、本発明の実施形態が示されている添付図面を参照して、本発明の実施形態が以下により完全に説明される。しかしながら、本発明は、多くの異なる形態で具体化することができ、本明細書で述べられる実施形態に限定されると解釈すべきではない。むしろ、これらの実施形態は、本開示が十分かつ完全なものとなるように、そして当業者に本発明の範囲を十分に伝えられるように提供される。全体を通して、同様の番号は同様の要素を指す。

【0018】

第1、第2などの用語は、本明細書では、種々の要素を説明するために用いることができるが、これらの要素は、これらの用語によって限定されるべきではないことが理解されるであろう。これらの用語は、1つの要素を別の要素と区別するためだけに用いられている。例えば、本発明の範囲から逸脱することなく、第1の要素を第2の要素と称することもでき、同様に、第2の要素を第1の要素と称することもできる。本明細書で用いられる「及び/又は」という用語は、関連した列挙された項目の1つ又はそれ以上のいずれか及び全ての組み合わせを含む。

【0019】

本明細書で用いられる用語は、特定の実施形態を説明するためだけのものであり、本発明を限定することを意図したものではない。本明細書で用いられる単数形「1つの(a)」、「1つの(an)」及び「その(the)」は、文脈が明らかにそうでないことを示していない限り、複数形も含むことが意図される。さらに、本明細書で用いられるとき、「含む(comprise)」、「含んでいる(comprising)」、「含む(i

10

20

30

40

50

n c l u d e) 」及び/又は「含んでいる (i n c l u d i n g) 」という用語は、言及された特徴、整数、ステップ、動作、要素、及び/又はコンポーネントの存在を指定するが、1つ又はそれ以上の他の特徴、整数、ステップ、動作、要素、コンポーネント、及び/又はそれらの群の存在又は付加を排除するものではないことがさらに理解されるであろう。

【0020】

特に断りのない限り、本明細書で用いられる全ての用語（技術用語及び科学用語を含む）は、本発明が属する技術分野の当業者によって一般的に理解される意味と同じ意味を有するものである。さらに、本明細書で用いられる用語は、本明細書及び関連のある技術分野の文脈内でのその意味と矛盾しない意味を有するものと解釈されるべきであり、本明細書で明白にそのように定義されない限り、理想化された又は過度に形式的な意味合いで解釈されるべきではないことが、さらに理解されるであろう。

10

【0021】

ある要素が別の要素「に接続される」又は「に結合される」と言及されている場合、これは、直接、他の要素に接続され、若しくは結合されていることもあり、又は、介在する要素が存在することもあることもまた理解されるであろう。対照的に、ある要素が別の要素「に直接接続される」又は「に直接結合される」ものとして言及される場合、介在する要素は存在しない。

【0022】

本発明の幾つかの実施形態が、その層及び/又は領域の多数キャリアの濃度を示す n 型又は p 型などの導電性を有することを特徴とする半導体層及び/又は領域に関して説明される。従って、N型材料は、負に帯電した電子の多数平衡濃度を有し、P型材料は、正に帯電した正孔の多数平衡濃度を有する。

20

【0023】

本発明主題の幾つかの実施形態は、比較的高電圧の電力変換回路の動作周波数は、スイッチング機能及び/又は整流機能を与えるように、変調ドープ電界効果トランジスタ (M O D E F T) としても知られる高電子移動度トランジスタ (H E M T) を用いて増大させることができるとの認識から生じ得る。幾つかの実施形態において、H E M T は G a N デバイスとして具体化することができる。

【0024】

H E M T デバイスにおいては、異なるバンドギャップ・エネルギーを有する2つの半導体材料のヘテロ接合において2次元電子ガス (2 D E G) を形成することができる。より小さいバンドギャップの材料が、より広いバンドギャップ材料よりも大きい電子親和力を有することができる。2 D E G は、非ドープの (意図せずドープされた) より小さいバンドギャップの材料中の蓄積層であり、例えば、 10^{13} キャリア / cm^2 を超える比較的高いシート電子濃度を含むことができる。さらに、広バンドギャップ半導体中に発生する電子が2 D E G まで移って、イオン化不純物散乱が減少されることによる比較的高い電子移動度が可能になる。比較的高いキャリア濃度と比較的高いキャリア移動度を組み合わせ、比較的大きい相互コンダクタンスを H E M T に与えることができ、また、高周波の用途では、金属半導体電界効果トランジスタ (M E S F E T) と比べて、性能の利点をもたらすことができる。

30

40

【0025】

窒化ガリウム / 窒化アルミニウムガリウム (G a N / A l G a N) 材料系で製造される高電子移動度トランジスタは、例えば、比較的高い破壊電界、比較的広いバンドギャップ、比較的大きい伝導帯オフセット、及び/又は比較的高い飽和電子ドリフト速度などの材料特性の組み合わせにより、大量の無線周波数 (R F) 電力を発生させることが可能である。2 D E G 内の電子の大部分は、A l G a N における分極に起因するものである。

【0026】

G a N / A l G a N 系の H E M T は、既の実証されている。例えば、特許文献1及び特許文献2は、A l G a N / G a N H E M T 構造体及び製造方法を説明している。さらに

50

、同一出願人による、引用により本明細書に組み入れられるSheppard他による特許文献3は、半絶縁性炭化シリコン基板と、基板上の窒化アルミニウムバッファ層と、バッファ層上の絶縁性窒化ガリウム層と、窒化ガリウム層上の窒化アルミニウムガリウムバリア層と、窒化アルミニウムガリウム活性構造体上の不動態化層とを有するHEMTデバイスを記載する。さらに、同一出願人による、引用により本明細書に組み入れられるSheppard他による特許文献4は、保護層、及び/又は、デバイスのオーミック・コンタクトのアニール中に起こり得るトランジスタのゲート領域における半導体への損傷を減らすことができる低損傷のリセス生成技術、を含むHEMTデバイスを説明している。

【0027】

ここで図1を参照すると、本発明主題の幾つかの実施形態による電力変換回路100が、示されるように接続されている、電源110、変換回路120、及び負荷130を含む。電源110は、交流(AC)又は直流(DC)電源とすることができる。図1に示すように、変換回路120は、スイッチ140、整流コンポーネント150、及び蓄積コンポーネント160を含む。負荷130は、電源110から受け取った入力電圧/電流に応じて、変換回路120が生成する出力電圧/電流を受け取るいずれかの装置又はデバイスとすることができる。本発明の主題の幾つかの実施形態によると、スイッチ140は少なくとも1つのHEMTを含み、整流コンポーネント150は少なくとも1つのHEMTを含む。幾つかの実施形態において、スイッチ140及び整流コンポーネント150に用いるHEMTは、GaNデバイスとすることができる。HEMTの各々は、少なくとも1つのヘテロ接合を導電性チャネルとして含むことができる。本発明の主題の種々の実施形態によると、蓄積コンポーネント160は、磁界蓄積コンポーネント及び/又は電界蓄積コンポーネントを含むことができる。幾つかの実施形態において、磁界蓄積コンポーネントはインダクタ及び/又は変圧器を含むことができる。さらに別の実施形態において、電界蓄積コンポーネントは、コンデンサを含むことができる。

【0028】

ここで本発明の主題の幾つかの実施形態による電力変換回路100の動作を説明する。スイッチ140は、例えば、開状態又は閉状態、オン状態又はオフ状態といった、少なくとも2つの動作状態に設定することができる。整流コンポーネント150は、例えば、順方向バイアス状態又は逆方向バイアス状態といった、少なくとも2つの動作状態にバイアスをかけることができる。スイッチ140が第1の動作状態にあるとき、整流コンポーネント150は第1のバイアス状態にあり、電源110からのエネルギーは蓄積コンポーネント160内に蓄えられる。スイッチ140が第2の動作状態に移行すると、整流コンポーネント150は第2のバイアス状態になり、蓄積コンポーネント160内に蓄えられたエネルギーが負荷130に放出される。負荷130に伝達される電圧/電流は、スイッチ140がその動作状態の1つにあるわずかな時間である、スイッチ140のデューティ・サイクルに基づいて調整することができる。

【0029】

幾つかの実施形態において、変換回路120は、DC-DC電力変換回路を含むことができ、例えば、ハードスイッチング・モード又は共振スイッチング・モードで動作するように構成することができる。ハードスイッチング・モードにおいて、スイッチ140は、比較的高電圧及び/又は電流において動作状態の間で切り換えることができる。これとは対照的に、スイッチ140は、スイッチに印加される電圧/電流を形成するインダクタンス・キャパシタンス(LC)回路を使用して、電圧及び/又は電流がほぼゼロであるときにスイッチが動作状態の間で移行する共振スイッチング・モードで動作するように構成することができる。DC-DC電力変換回路は、例えば、これらに限定されるものではないが、バック構成、ブースト構成、バック・ブースト構成、Cuk構成、シングルエンド一次インダクタ変換器(Single Ended Primary Inductor Converter、SEPIC)構成、又はゼータ構成で構成することができる。

【0030】

図2は、本発明主題の幾つかの実施形態による整流コンポーネント150を示す回路図

10

20

30

40

50

である。整流回路200は、整流器アノード200及び整流器カソード210を含み、それらの間に、電流が比較的低い順方向電圧降下特性を有した状態で第1の方向に流れることができ、実質的に第2の方向に流れることが防止される。整流回路200は、カソード210に接続された、整流回路の整流信号出力ノードとすることができる出力部を有するデプレッション・モード半導体202を含む。

【0031】

幾つかの実施形態において、デプレッション・モード半導体202は、HEMTデバイスを含むことができる。デプレッション・モード半導体202は、例えば、特に、いずれかの半導体デバイスを用いたJFET、GaN HEMT、MESFET、SiC MESFET、及び/又は、いずれかの半導体デバイス内のMOSFETなどの、いずれかの
10
双方向導及び順方向遮断デプレッション・モード・デバイスを含むことができる。HEMT202は、少なくとも1つのヘテロ接合を導電性チャネルとして含むことができる。幾つかの実施形態において、デプレッション・モード半導体202は、他の材料の中でも、GaN、AlGAs、及び/又はGaAsを含むことができる。デプレッション・モード半導体202は、ソース・ノード112、ゲート・ノード114、及び/又はドレイン・ノード113を含むことができる。

【0032】

整流回路200は、カソード208及びアノード206を含むホットキャリア半導体ダイオード204を含むことができる。幾つかの実施形態において、ホットキャリア・ダイオードは、低い順方向電圧降下及び非常に速いスイッチング動作によって特徴付けること
20
ができ、多数キャリア半導体と呼ぶことができる。カソード208は、デプレッション・モード半導体202のソース・ノード212に接続することができ、アノード206はデプレッション・モード半導体202のゲート・ノード214に接続することができる。幾つかの実施形態において、デプレッション・モード半導体202のゲート・ノード214とホットキャリア半導体ダイオード204のアノード206との間の接続によって定められるノードは、整流器アノード220に接続することができる。

【0033】

幾つかの実施形態において、ホットキャリア半導体ダイオード204はショットキー・ダイオードを含むことができる。ホットキャリア半導体ダイオード204は、低い順方向電圧降下を有するいずれかの低電圧の多数キャリア高速ダイオードを含むことができる。
30
例えば、ホットキャリア半導体ダイオード104は、例えばSi、SiC、GaN、GaAsなどのいずれかの半導体内に、ショットキー・ダイオード、接合障壁ショットキー(JBS)ダイオード等を含むことができる。幾つかの実施形態において、ホットキャリア半導体ダイオード204は、シリコン・ショットキー・ダイオードを含む。従って、整流回路200は、本発明の主題の幾つかの実施形態に従って互いに組み合わせて用いられる、HEMT及びシリコン・ショットキー・ダイオードを含むことができる。整流回路内に用いられるHEMTは、GaNデバイスとして具体化することができる。このように、低い順方向電圧降下を有する高電圧高速整流器を、高電圧高速ノーマリオン(normally-on)型電界効果トランジスタと低電圧高速ダイオードを含む組み合わせによって
40
実現することができる。本明細書で説明される整流回路200は、カソード整流器と呼ぶことができる。

【0034】

幾つかの実施形態において、上述のようなホットキャリア半導体ダイオード204及びデプレッション・モード・トランジスタ202を単一のデバイスに統合して、オンチップ・デバイスを形成することができる。

【0035】

次に、本発明の主題の幾つかの実施形態による整流回路200の動作を説明する。初めに、電流がアノードからカソードに流れる順方向バイアスの場合について説明する。幾つかの実施形態において、これは整流器アノード220に適用されたAC入力信号のサイクルの前半に対応することができる。電圧がアノード206上でカソード208より高くな
50

ると、ホットキャリア半導体ダイオード204は順方向にバイアスをかけられ、従って、小さい電圧降下を伴って導電性となる。ホットキャリア半導体ダイオード204の伝導電圧(小さい電圧降下を引いた)が、デプレッション・モード半導体202のソース・ノード212に印加される。AC入力信号もまたデプレッション・モード・トランジスタ202のゲート・ノード214に適用されるので、デプレッション・モード半導体202のゲート・ソース接合の僅かな順方向バイアスが達成される。

【0036】

デプレッション・モード半導体のゲート・ソース接合の順方向バイアスの結果として、デプレッション・モード半導体202は、ソース・ノード212からドレイン・ノード213へ向かって導電性となる。結果として生じる整流器アノード220から整流器カソード210までの電圧降下は、ホットキャリア半導体ダイオード204の電圧降下に、デプレッション・モード半導体202のソース・ノード212からドレイン・ノード213までの抵抗による電圧降下を加えたものとなる。

10

【0037】

ここで電流が整流器カソード210から整流器アノード220へ流れる逆バイアスの場合について説明する。幾つかの実施形態において、これは整流器アノード220に適用されたAC入力信号のサイクルの後半に対応することができる。この静止状態下では、ホットキャリア半導体ダイオード204は、遮断状態又は非導電状態になり得る。この点で、デプレッション・モード半導体202のソース・ノード212の電圧は、フローティング状態とすることができる。ゲートからソースまでの電圧降下が閾値電圧を下回ると、デプレッション・モード半導体のゲート・ソース接合に逆バイアスをかけられた結果として、デプレッション・モード半導体202は、遮断モード及び/又は非導電性モードになり得る。

20

【0038】

デプレッション・モード半導体202が非導電性モードにあるとき、整流回路200は導電しない。幾つかの実施形態において、ホットキャリア半導体ダイオード204の両端にかかる逆電圧を、デプレッション・モード半導体202の閾値電圧に制限することができる。従って、結果として得られる整流回路200は、低電圧高速ホットキャリア半導体ダイオード204のスイッチング特性と共に、高電圧デプレッション・モード半導体202の高電圧及び低容量特性を有することができる。幾つかの実施形態において、ホットキャリア半導体ダイオード204は、デプレッション・モード半導体の閾値電圧を維持することだけを必要とする。このように、デプレッション・モード半導体202の高速特性を利用して、同期整流を用いる必要なしに、低い順方向電圧降下を有するダイオードを形成することができる。

30

【0039】

デプレッション・モード半導体202は、電界効果トランジスタ(FET)を含むことができる。例えば、本発明の主題の幾つかの実施形態によると、整流回路の整流信号出力ノードに接続された高速高電圧ノーマリオン型FET202と、FET202のソース・ノード212に接続されたカソード208及びFET202のゲート・ノード214に接続されたアノード206を有する高速低電圧ダイオード204とを含む、高電圧低容量整流回路を設けることができる。幾つかの実施形態において、ダイオード204は、ショットキー・ダイオードとすることができる。他の実施形態において、ダイオード204は、シリコン・ショットキー・ダイオードとすることができる。幾つかの実施形態において、FET202は、少なくとも1つのヘテロ接合を導電性チャネルとして組み込むHEMT回路を含む。FET202は、本発明の主題の幾つかの実施形態によるHEMTを含むことができる。FET202内に用いられるHEMTは、GaNデバイスとして具体化することができる。

40

【0040】

同一出願人による、引用により本明細書に組み入れられる、Callanan他による米国特許出願第12/506,610号は、図2の整流回路200の例示的な実施形態を

50

詳細に説明する。

【0041】

図3は、本発明の主題の幾つかの実施形態による、ブーストDC-DC電力変換回路300の回路図である。ブースト電力変換回路300は電源電圧 V_i を含み、これは電圧変換回路によりコンデンサ C_1 及び抵抗器 R_1 で表される負荷に結合される。電圧変換回路は、インダクタ L_1 で表される蓄積コンポーネントと、ダイオード D_2 及びFETトランジスタ J_2 で表される整流コンポーネントと、FETトランジスタ J_1 で表されるスイッチとを含む。制御信号 V_{ctrl} は、トランジスタ J_1 のデューティ・サイクルを調節するのに用いられる。ダイオード D_2 及びトランジスタ J_2 は、図2の整流回路200に関して上述したように具体化することができる。両方のトランジスタ J_1 及び J_2 は、HEMTとすることができる。幾つかの実施形態において、トランジスタ J_1 及び J_2 は、GaN HEMTとすることができる。

10

【0042】

次に、ブーストDC-DC電力変換回路300の例示的な動作を説明する。スイッチング・トランジスタ J_1 がオンになると、インダクタ L_1 を通る電流が増大する。スイッチング・トランジスタ J_1 がオフになると、インダクタ L_1 を通る電流はもはやトランジスタ J_1 を流れて流れず、代わりにダイオード D_1 及びトランジスタ J_2 を流れてコンデンサ C_1 を充電する。従って、トランジスタ J_2 がオフ状態に移行すると、トランジスタ J_1 がオン状態にある間にインダクタ L_1 内に蓄積されたエネルギーが、負荷に移動する。

20

【0043】

両方のトランジスタ J_1 及び J_2 が共にGaN HEMTである図3のブーストDC-DC電力変換回路300を、PSPICEを用いてシミュレートした。シミュレーションの際に用いられたパラメータが、図4に示される。その結果は、ブーストDC-DC電力変換回路300内にスイッチング機能及び整流機能を与えるためのGaN HEMTの使用が、比較的高い効率の、非常に高い周波数(例えば、20MHzを上回る)及び高い電力(例えば、100Wを上回る)における動作を可能にすることを示す。例えば、スイッチング及び整流コンポーネントの低容量による高電圧及び高周波数能力の特有の組み合わせが、そのような電力変換回路内の受動部品容積の大きさを2桁低減させることを可能にする。従って、本発明の主題の幾つかの実施形態によると、比較的低容量のスイッチング及び整流コンポーネントを用いて、約600Vまでの比較的高電圧で動作することができる電力変換回路を提供することができる。さらに、低容量のスイッチング及び整流コンポーネントにより、電力変換回路が、少なくとも95%の効率を維持しながら、共振スイッチ動作モードにおいて約10MHzから100MHzまでの範囲の周波数、及びハードスイッチ動作モードにおいて約1MHzから10MHzまでの範囲の周波数で動作することが可能になる。

30

【0044】

図面及び本明細書において、本発明の典型的な好ましい実施形態が開示され、特定の用語が用いられたが、これらは、一般的及び記述的な意味で用いられただけであり、限定目的では用いられていず、本発明の範囲は、以下の特許請求の範囲において説明される。

40

【符号の説明】

【0045】

- 100：電力変換回路
- 110：電源
- 120：変換回路
- 130：負荷
- 140：スイッチ
- 150：整流コンポーネント
- 160：蓄積コンポーネント
- 200：整流回路

50

- 202 : デプレッション・モード半導体 (F E T)
- 204 : ホットキャリア半導体ダイオード
- 206 : アノード
- 208 : カソード
- 210 : 整流器カソード
- 212 : ソース・ノード
- 213 : ドレイン・ノード
- 214 : ゲート・ノード
- 220 : 整流器アノード
- 300 : ブースト D C - D C 電力変換回路

【 図 1 】

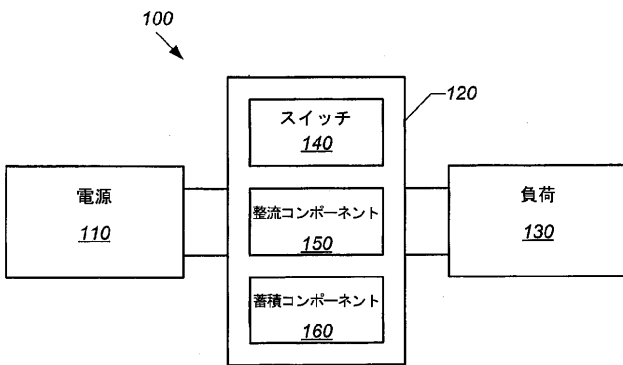


FIG. 1

【 図 2 】

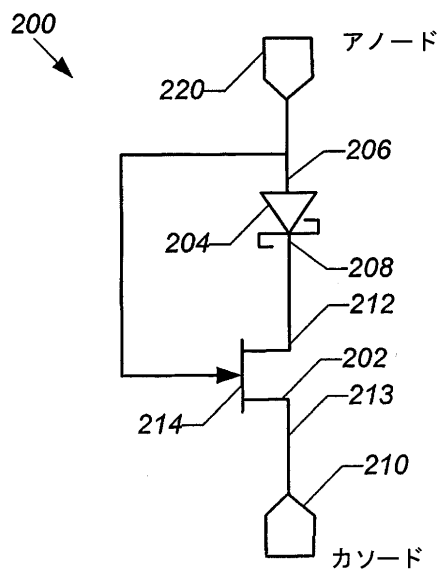


FIG. 2

【 図 3 】

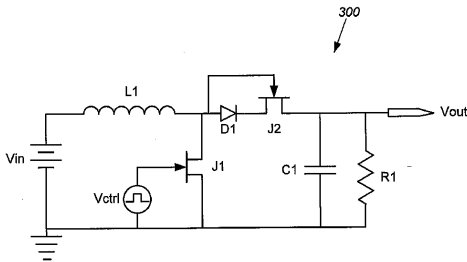


FIG. 3

【 図 4 】

パラメータ	値
周波数	20 MHz
デューティ・サイクル (Vctrl)	~50%
入力電圧 (Vin)	175 VDC
入力電力	184.5 W
出力電圧 (Vout)	350 VDC
出力電力	175 W
効率	94.9%
J 2 電力損失	1.3 W
J 1 電力損失	8.1 W

FIG. 4

【 手続補正書 】

【 提出日 】平成25年3月11日 (2013.3.11)

【 手続補正 1 】

【 補正対象書類名 】特許請求の範囲

【 補正対象項目名 】全文

【 補正方法 】変更

【 補正の内容 】

【 特許請求の範囲 】

【 請求項 1 】

蓄積コンポーネントと、

第 1 の電界効果トランジスタを含み、第 1 及び第 2 のバイアス状態を有する整流コンポーネントと、

第 2 の電界効果トランジスタを含み、第 1 及び第 2 の動作状態を有するスイッチと、
を含み、前記第 1 及び第 2 の電界効果トランジスタは、それぞれ、第 1 及び第 2 の高電子移動度トランジスタ (HEMT) を含む、
ことを特徴とする電力変換回路。

【 請求項 2 】

前記スイッチが前記第 1 の動作状態に構成され、前記整流コンポーネントが前記第 1 のバイアス状態にあるとき、電源からのエネルギーが前記蓄積コンポーネント内に蓄積され、前記スイッチが前記第 2 の動作状態に構成され、前記整流コンポーネントが前記第 2 のバイアス状態にあるとき、前記蓄積コンポーネント内に蓄積されたエネルギーが負荷に放出されることを特徴とする、請求項 1 に記載の電力変換回路。

【 請求項 3 】

前記整流コンポーネントは、前記第 1 の電界効果トランジスタのソース・ノードに接続

されたカソードと、前記第 1 の電界効果トランジスタのゲート・ノードに接続されたアノードとを有する半導体ダイオードをさらに含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 4】

前記蓄積コンポーネントは磁界蓄積コンポーネントを含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 5】

前記蓄積コンポーネントは電界蓄積コンポーネントを含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 6】

前記第 1 及び第 2 の H E M T は、第 1 及び第 2 の G a N H E M T を含むことを特徴とする、請求項 1 に記載の電力変換回路。

【請求項 7】

共振スイッチ動作モードで動作するときに約 1 0 M H z 乃至 1 0 0 M H z の範囲内のスイッチング周波数を有し、少なくとも約 9 5 % の効率を有することを特徴とする電力変換回路。

【請求項 8】

前記電力変換回路は約 6 0 0 V までの電圧で動作することを特徴とする、請求項 7 に記載の電力変換回路。

【請求項 9】

ハードスイッチング動作モードで動作するときに約 1 M H z 乃至 1 0 M H z の範囲内のスイッチング周波数を有し、少なくとも約 9 5 % の効率を有することを特徴とする電力変換回路。

【請求項 1 0】

前記電力変換回路は約 6 0 0 V までの電圧で動作することを特徴とする、請求項 9 に記載の電力変換回路。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2011/043813
A. CLASSIFICATION OF SUBJECT MATTER IPC(8) - H02M 7/00 (2011.01) USPC - 363/123 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC(8) - H01L 29/15, 31/0256; H02M 7/00 (2011.01) USPC - 257/78; 363/123, 125 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) MicroPatent, Google Patents, Google Scholar		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6,930,893 B2 (VINCIARELLI) 16 August 2005 (16.08.2005) entire document	17
---		18-20
Y	US 2008/0084197 A1 (WILLIAMS et al) 10 April 2008 (10.04.2008) entire document	1-16
Y	US 2010/0060362 A1 (KANAYA et al) 11 March 2010 (11.03.2010) entire document	1-16
Y	US 2010/0117095 A1 (ZHANG) 13 May 2010 (13.05.2010) entire document	3-6
Y	US 7,742,318 B2 (FU et al) 22 June 2010 (22.06.2010) entire document	10
Y	US 2010/0019279 A1 (CHEN et al) 28 January 2010 (28.01.2010) entire document	16
Y	US 6,452,365 B1 (MAJUMDAR et al) 17 September 2002 (17.09.2002) entire document	18, 20
Y	US 7,599,196 B2 (ALEXANDER) 06 October 2009 (06.10.2009) entire document	19
Y	US 6,151,222 A (BARRETT) 21 November 2000 (21.11.2000) entire document	19
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/>		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 07 November 2011		Date of mailing of the international search report 22 NOV 2011
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, Virginia 22313-1450 Facsimile No. 571-273-3201		Authorized officer: Blaine R. Copenheaver PCT Helpdesk: 571-272-4300 PCT OSP: 571-272-7774

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(74)代理人 100109070
弁理士 須田 洋之

(74)代理人 100109335
弁理士 上杉 浩

(72)発明者 キャラナン ロバート ジョセフ
アメリカ合衆国 ノースカロライナ州 27612 ローリー ベネットウッド コート 5629

Fターム(参考) 5F102 GB01 GC01 GD01 GL04 GM04 GQ01
5H730 AA14 AS01 AS04 AS05 BB13 BB14 BB15 BB17 DD04 ZZ15