

1. 一种像素驱动电路,其特征在于,包括驱动晶体管、第一开关、第二开关、第三开关、第四开关、第一电容、第二电容、充电电压端、初始电压信号端、数据电压信号端、复位电压信号端和驱动电压信号端;所述驱动晶体管设有栅极端、源极端和漏极端;

所述第一电容连接于所述源极端和所述栅极端之间,所述第二电容连接于所述源极端和所述充电电压端,所述充电电压端通过所述第一开关和所述第二开关分别连接于所述复位电压信号端和所述数据电压信号端;所述漏极端通过所述第三开关连接于所述驱动电压信号端,所述栅极端通过所述第四开关连接于所述初始电压信号端。

2. 如权利要求1所述的像素驱动电路,其特征在于,还包括第一控制信号端,所述第一控制信号端连接于所述第一开关的控制端和所述第二开关的控制端,以控制所述第一开关和所述第二开关的通断。

3. 如权利要求1所述的像素驱动电路,其特征在于,还包括第二控制信号端,所述第二控制信号端连接于所述第三开关的控制端,以控制所述第三开关的通断。

4. 如权利要求1所述的像素驱动电路,其特征在于,还包括第三控制信号端,所述第三控制信号端连接于所述第四开关的控制端,以控制所述第四开关的通断。

5. 如权利要求1~4任一项所述的像素驱动电路,其特征在于,还包括第五开关、第四控制信号端、发光二极管和负极电压信号端,所述第四控制信号端连接于所述第五开关的控制端,以控制所述第五开关的通断;所述发光二极管具有正极端和负极端,所述第五开关连接于所述源极端和所述正极端之间,以控制所述驱动晶体管与所述发光二极管的通断,所述负极端连接于所述负极电压信号端。

6. 一种显示面板,其特征在于,包括权利要求1~5任一项所述的像素驱动电路。

7. 一种像素驱动方法,其特征在于,应用于权利要求1所述的像素驱动电路,包括所述像素驱动电路还包括发光二极管,所述源极端连接于所述发光二极管;

复位存储阶段,在所述充电电压端加载数据电压,及在所述栅极端加载初始电压,及在所述漏极端加载驱动电压以对所述源极端充电,直到所述源极端电位和所述栅极端电位之差为 V_{th} ,所述 V_{th} 为所述驱动晶体管的阈值电压,并所述 V_{th} 存储于所述第一电容中;

电荷分享阶段,在所述充电电压端加载复位电压以改变所述栅极端电位和所述源极端电位,以使所述驱动晶体管的驱动电流稳定;

发光阶段,在所述充电电压端加载所述复位电压,且在所述漏极端加载所述驱动电压以导通所述驱动晶体管和所述发光二极管。

8. 如权利要求7所述的像素驱动方法,其特征在于,

所述像素驱动电路还包括第五开关、第一控制信号端、第二控制信号端、第三控制信号端和第四控制信号端;所述第五开关连接于所述源极端和所述发光二极管之间;所述第一控制信号端连接于所述第一开关的控制端和所述第二开关的控制端,所述第二控制信号端连接于所述第三开关的控制端,所述第三控制信号端连接于所述第四开关的控制端,所述第四控制信号端连接于所述第五开关的控制端;

所述复位存储阶段,设置所述第一控制信号端和所述第四控制信号端加载低电平信号,且所述第二控制信号端和所述第三控制信号端加载高电平信号,以使所述第二开关、所述第三开关和所述第四开关导通,及所述第一开关和所述第五开关关断,所述充电电压端通过所述第二开关加载所述数据电压,所述数据电压为 V_{data} ,所述栅极端通过所述第四开

关加载所述初始电压,所述初始电压为 V_{ini} ,所述驱动电压通过所述第三开关和所述驱动晶体管对所述源极端充电,直至所述源极端的电位为 $V_{ini}-V_{th}$ 。

9. 如权利要求8所述的像素驱动方法,其特征在于,

所述电荷分享阶段,设置所述第一控制信号端加载高电平信号,且所述第二控制信号端、所述第三控制信号端和所述第四控制信号端加载低电平信号,以使所述第一开关导通,及所述第二开关、所述第三开关、所述第四开关和所述第五开关关断,所述充电电压端通过所述第一开关加载所述复位电压,所述复位电压为 V_{ref} ,并使得所述栅极端的电位为 $V_{ini}+(V_{ref}-V_{data})$;所述源极端的电位为 $V_{ini}-V_{th}+\delta V$,所述栅极端电位与所述源极端的电位之差为 $V_{ref}-V_{data}+V_{th}-\delta V$,所述 $\delta V=(V_{ref}-V_{data})\cdot C2/(C1+C2)$,所述 $C1$ 为所述第一电容的电容值,所述 $C2$ 为所述第二电容的电容值,以使所述驱动电流与所述阈值电压无关。

10. 如权利要求9所述的像素驱动方法,其特征在于,

提供的所述像素驱动电路还包括负极电压信号端,所述发光二极管具有正极端和负极端,所述第五开关连接于所述源极端和所述正极端之间,所述负极端连接于所述负极电压信号端;

所述发光阶段,设置所述第一控制信号端、所述第二控制信号端和所述第四控制信号端加载高电平信号,且所述第三控制信号端加载低电平信号,以使所述第一开关、所述第三开关和所述第五开关导通,及所述第二开关和所述第四开关关断,所述充电电压端通过所述第一开关加载所述复位电压,以使所述源极端的电位不变,所述第三开关、所述驱动晶体管及所述第五开关导通使得所述驱动电压端与所述负极电压信号端导通,以便于所述驱动电流驱动所述发光二极管发光。

显示面板、像素驱动电路及其驱动方法

技术领域

[0001] 本发明涉及显示技术领域,具体涉及一种像素驱动电路及该像素驱动电路的驱动方法和包括该像素驱动电路的显示面板。

背景技术

[0002] 由于发光二极管(Organic Light Emitting Diode,OLED)显示面板制备过程不稳定性和技术受限等原因,OLED显示面板内每个像素单元的驱动晶体管的阈值电压会有差别,这样会造成每个像素单元中发光二极管的电流不一致,从而引起OLED显示面板的亮度不均匀。

[0003] 另外,随着驱动晶体管驱动时间的推移,会造成驱动晶体管材料老化、变异,从而导致驱动晶体管的阈值电压发生漂移等问题。而且,驱动晶体管材料的老化程度不同,导致OLED显示面板内各个驱动晶体管的阈值电压的漂移量不同,也会造成OLED显示面板显示的不均匀现象,并且这种显示不均匀现象会随着驱动时间的推移和驱动晶体管材料的老化变得更严重。

发明内容

[0004] 针对以上的问题,本发明的目的是提供一种像素驱动电路及其驱动方法和包括该像素驱动电路的显示面板,以提高显示面板的亮度均匀性。

[0005] 为了解决背景技术中存在的问题,本发明提供了一种像素驱动电路,包括驱动晶体管、第一开关、第二开关、第三开关、第四开关、第一电容、第二电容、充电电压端、初始电压信号端、数据电压信号端、复位电压信号端和驱动电压信号端;所述驱动晶体管设有栅极端、源极端和漏极端;

[0006] 所述第一电容连接于所述源极端和所述栅极端之间,所述第二电容连接于所述源极端和所述充电电压端,所述充电电压端通过所述第一开关和所述第二开关分别连接于所述复位电压信号端和所述数据电压信号端;所述漏极端通过所述第三开关连接于所述驱动电压信号端,所述栅极端通过所述第四开关连接于所述初始电压信号端。

[0007] 一种实施方式中,所述像素驱动电路还包括第一控制信号端,所述第一控制信号端连接于所述第一开关的控制端和所述第二开关的控制端,以控制所述第一开关和所述第二开关的通断。

[0008] 一种实施方式中,所述像素驱动电路还包括第二控制信号端,所述第二控制信号端连接于所述第三开关的控制端,以控制所述第三开关的通断。

[0009] 一种实施方式中,所述像素驱动电路还包括第三控制信号端,所述第三控制信号端连接于所述第四开关的控制端,以控制所述第四开关的通断。

[0010] 一种实施方式中,所述像素驱动电路还包括第五开关、第四控制信号端、发光二极管和负极电压信号端,所述第四控制信号端连接于所述第五开关的控制端,以控制所述第五开关的通断;所述发光二极管具有正极端和负极端,所述第五开关连接于所述源极端和

所述正极端之间,以控制所述驱动晶体管与所述发光二极管的通断,所述负极端连接于所述负极电压信号端。

[0011] 本发明实施例提供了一种显示面板,包括上述任一实施方式所述的像素驱动电路。

[0012] 本发明实施例提供了一种像素驱动方法,包括

[0013] 提供像素驱动电路,包括驱动晶体管、发光二极管、第一电容、第二电容、充电电压端、数据电压信号端及复位电压信号端;所述驱动晶体管设有栅极端、源极端和漏极端;所述第一电容连接于所述源极端和所述栅极端之间,所述第二电容连接于所述源极端和所述充电电压端,所述充电电压端连接于所述复位电压信号端和所述数据电压信号端;所述源极端连接于所述发光二极管;

[0014] 复位存储阶段,在所述充电电压端加载数据电压,及在所述栅极端加载初始电压,及在所述漏极端加载驱动电压以对所述源极端充电,直到所述源极端电位和所述栅极端电位之差为 V_{th} ,所述 V_{th} 为所述驱动晶体管的阈值电压,并所述 V_{th} 存储于所述第一电容中;

[0015] 电荷分享阶段,在所述充电电压端加载复位电压以改变所述栅极端电位和所述源极端电位,以使所述驱动晶体管的驱动电流稳定;

[0016] 发光阶段,在所述充电电压端加载所述复位电压,且在所述漏极端加载所述驱动电压以导通所述驱动晶体管和所述发光二极管。

[0017] 一种实施方式中,提供的所述像素驱动电路还包括第一开关、第二开关、第三开关、第四开关、第五开关、初始电压信号端、驱动电压信号端、第一控制信号端、第二控制信号端、第三控制信号和第四控制信号端;所述充电电压端通过所述第一开关和所述第二开关分别连接于所述复位电压信号端和所述数据电压信号端;所述漏极端通过所述第三开关连接于所述驱动电压信号端,所述栅极端通过所述第四开关连接于所述初始电压信号端;所述第五开关连接于所述源极端和所述发光二极管之间;所述第一控制信号端连接于所述第一开关的控制端和所述第二开关的控制端,所述第二控制信号端连接于所述第三开关的控制端,所述第三控制信号端连接于所述第四开关的控制端,所述第四控制信号端连接于所述第五开关的控制端;

[0018] 所述复位存储阶段,设置所述第一控制信号端和所述第四控制信号端加载低电平信号,且所述第二控制信号端和所述第三控制信号端加载高电平信号,以使所述第二开关、所述第三开关和所述第四开关导通,及所述第一开关和所述第五开关关断,所述充电电压端通过所述第二开关加载所述数据电压,所述数据电压为 V_{data} ,所述栅极端通过所述第四开关加载所述初始电压,所述初始电压为 V_{ini} ,所述驱动电压通过所述第三开关和所述驱动晶体管对所述源极端充电,直至所述源极端的电位为 $V_{ini}-V_{th}$ 。

[0019] 一种实施方式中,所述电荷分享阶段,设置所述第一控制信号端加载高电平信号,且所述第二控制信号端、所述第三控制信号端和所述第四控制信号端加载低电平信号,以使所述第一开关导通,及所述第二开关、所述第三开关、所述第四开关和所述第五开关关断,所述充电电压端通过所述第一开关加载所述复位电压,所述复位电压为 V_{ref} ,并使得所述栅极端的电位为 $V_{ini}+(V_{ref}-V_{data})$;所述源极端的电位为 $V_{ini}-V_{th}+\delta V$,所述栅极端电位与所述源极端的电位之差为 $V_{ref}-V_{data}+V_{th}-\delta V$,所述 $\delta V=(V_{ref}-V_{data}) * C_2 / (C_1+C_2)$,所述 C_1 为所述第一电容的电容值,所述 C_2 为所述第二电容的电容值,以使所述驱动电流与

所述阈值电压无关。

[0020] 一种实施方式中,提供的所述像素驱动电路还包括负极电压信号端,所述发光二极管具有正极端和负极端,所述第五开关连接于所述源极端和所述正极端之间,所述负极端连接于所述负极电压信号端;

[0021] 所述发光阶段,设置所述第一控制信号端、所述第二控制信号端和所述第四控制信号端加载高电平信号,且所述第三控制信号端加载低电平信号,以使所述第一开关、所述第三开关和所述第五开关导通,及所述第二开关和所述第四开关关断,所述充电电压端通过所述第一开关加载所述复位电压,以使所述源极端的电位不变,所述第三开关、所述驱动晶体管及所述第五开关导通使得所述驱动电压端与所述负极电压信号端导通,以便于所述驱动电流驱动所述发光二极管发光。

[0022] 本发明提供的像素驱动电路,包括驱动晶体管,所述驱动晶体管设有栅极端、源极端和漏极端;设置所述第一电容连接于所述源极端和所述栅极端之间,所述第二电容连接于所述源极端和充电电压端,所述充电电压端通过所述第一开关和所述第二开关分别连接于所述复位电压信号端和所述数据电压信号端;所述漏极端通过所述第三开关连接于所述驱动电压信号端,所述栅极端通过所述第四开关连接于所述初始电压信号端。所述驱动电压信号端给源极端充电至栅极端与源极端的电位差为驱动晶体管的阈值电压 V_{th} ,再通过复位电压信号端给充电电压端充电,以使栅极端与源极端的电位差为 $V_{ref}-V_{data}+V_{th}-\delta V$,使得驱动电流 $I=k(V_{ref}-V_{data}-\delta V)^2$,其中 δV 与 V_{th} 无关,以使驱动电流与所述阈值电压 V_{th} 无关,从而使流过发光二极管的电流稳定,保证所述发光二极管的发光亮度均匀。

[0023] 本发明提供的像素驱动方法,通过所述驱动电压信号端给源极端充电至栅极端与源极端的电位差为驱动晶体管的阈值电压 V_{th} ,再通过复位电压信号端给充电电压端充电,以使栅极端与源极端的电位差为 $V_{ref}-V_{data}+V_{th}-\delta V$,使得驱动电流 $I=k(V_{ref}-V_{data}-\delta V)^2$,其中 δV 与 V_{th} 无关,以使驱动电流与所述阈值电压 V_{th} 无关,从而使流过发光二极管的电流稳定,保证所述发光二极管的发光亮度均匀。

[0024] 本发明提供的显示面板,包括上述像素驱动电路,可以使所述驱动晶体管产生的驱动电流与所述驱动晶体管的阈值电压无关,从而使所述驱动晶体管产生的驱动电流稳定,消除了像素单元中由于驱动晶体管老化或制作工艺限制造成的阈值电压漂移的问题,从而使流过发光二极管的电流稳定,保证所述发光二极管的发光亮度均匀,改善画面的显示效果。

附图说明

[0025] 为了更清楚地说明本发明实施例的技术方案,下面将对实施例中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0026] 图1是本发明第一实施例提供的像素驱动电路结构示意图。

[0027] 图2是本发明第二实施例提供的像素驱动电路结构示意图。

[0028] 图3是本发明实施例提供的一种显示面板的结构示意图。

[0029] 图4是本发明实施例提供的像素驱动电路的时序图。

[0030] 图5是本发明实施例提供的一种像素驱动方法流程图。

- [0031] 图6是本发明实施例提供的像素驱动电路的复位阶段的状态图。
[0032] 图7是本发明实施例提供的像素驱动电路的存储阶段的状态图。
[0033] 图8是本发明实施例提供的像素驱动电路的发光阶段的状态图。

具体实施方式

[0034] 下面将结合本发明实施例中的附图,对本发明实施例的技术方案进行清楚、完整地描述。

[0035] 请参阅图1,图1是本发明第一实施例提供的像素驱动电路,包括驱动晶体管T0、第一开关T1、第二开关T2、第三开关T3、第四开关T4、第一电容C11、第二电容C12、充电电压端n、初始电压信号端VINI、数据电压信号端VDATA、复位电压Vref信号端VREF和驱动电压信号端OVDD。所述驱动晶体管T0设有栅极端g、源极端s和漏极端d。

[0036] 所述第一电容C11连接于所述源极端s和所述栅极端g之间,以存储所述栅极端g和所述源极端s之间的电位差。所述第二电容C12连接于所述源极端s和所述充电电压端n,所述充电电压端n通过所述第一开关T1和所述第二开关T2分别连接于所述复位电压信号端VREF和所述数据电压信号端VDATA,以在所述充电电压端n加载复位电压Vref或数据电压Vdata。所述漏极端d通过所述第三开关T3连接于所述驱动电压信号端OVDD,以在所述漏极端d加载驱动电压Vdd。所述栅极端g通过所述第四开关T4连接于所述初始电压信号端VINI,以在所述栅极端g加载初始电压Vini。本实施例所述的开关包括但不限于开关电路、薄膜晶体管等具有控制电路通断功能的模块。

[0037] 本实施例提供的像素驱动电路通过驱动方法控制在复位存储阶段所述第二开关T2、所述第三开关T3和所述第四开关T4导通,及所述第一开关T1关断,使所述栅极端g加载所述初始电压Vini,所述漏极端d加载所述驱动电压Vdd,所述驱动电压Vdd通过所述第三开关T3和所述驱动晶体管T0对所述源极端s充电,直至所述栅极端g与所述源极端s之间的电位差为所述驱动晶体管T0的阈值电压Vth;在电荷分享阶段所述第一开关T1导通,及所述第二开关T2、所述第三开关T3和所述第四开关T4关断,使所述充电电压端n加载复位电压Vref,以使所述栅极端g的电位和所述源极端s的电位变化,进而所述驱动晶体管T0产生的驱动电流I与所述驱动晶体管T0的阈值电压Vth无关,从而使所述驱动晶体管T0产生的驱动电流I稳定。

[0038] 一种实施方式中,所述的像素驱动电路还包括第一控制信号端Scan1,所述第一控制信号端Scan1连接于所述第一开关T1的控制端和所述第二开关T2的控制端,以控制所述第一开关T1和所述第二开关T2的通断。

[0039] 一种实施方式中,所述的像素驱动电路还包括第二控制信号端Scan2,所述第二控制信号端Scan2连接于所述第三开关T3的控制端,以控制所述第三开关T3的通断。

[0040] 一种实施方式中,所述的像素驱动电路还包括第三控制信号端Scan3,所述第三控制信号端Scan3连接于所述第四开关T4的控制端,以控制所述第四开关T4的通断。

[0041] 请参阅图2,图2是本发明第二实施例提供的像素驱动电路,包括第一实施例提供的像素驱动电路,使所述驱动晶体管T0产生的驱动电流I稳定。本实施例还包括发光二极管L、第五开关T5及负极电压信号端OVSS。所述发光二极管L可以是有机发光二极管等。所述发光二极管L具有正极端和负极端,所述第五开关T5连接于所述源极端s和所述正极端之间,

以控制所述驱动晶体管T0与所述发光二极管L的通断,所述负极端连接于所述负极电压信号端OVSS。当所述第三开关T3、所述驱动晶体管T0、所述第五开关T5导通时,所述驱动电压信号端OVDD与所述负极电压信号端OVSS导通,所述驱动晶体管T0产生的驱动电流I驱动所述发光二极管L发光。本实施例中所述驱动电流I与所述驱动晶体管T0的阈值电压 V_{th} 无关,消除了像素单元中由于驱动晶体管T0老化或制作工艺限制造成的阈值电压 V_{th} 漂移的问题,从而使流过发光二极管L的电流稳定,保证所述发光二极管L的发光亮度均匀,改善画面的显示效果。

[0042] 一种实施方式中,所述的像素驱动电路还包括第四控制信号端Scan4,所述第四控制信号端Scan4连接于所述第五开关T5的控制端,以控制所述第五开关T5的通断。

[0043] 一种实施方式中,所述第一开关T1、所述驱动晶体管T0、所述第三开关T3、所述第四开关T4、所述第五开关T5均为N型薄膜晶体管,当上述开关的控制端施加高电平电压时,开关处于导通状态,当上述开关的控制端施加低电平电压时,开关处于关断状态。所述第二开关T2为P型薄膜晶体管,当开关的控制端施加低电平电压时,所述第二开关T2处于导通状态,当开关的控制端施加高电平电压时,所述第二开关T2处于关断状态。在其他实施方式中,所述第一开关T1、所述驱动晶体管T0、所述第二开关T2、所述第三开关T3、所述第四开关T4、所述第五开关T5还可以为其他P型或/和N型薄膜晶体管组合,本申请不做限定。

[0044] 本申请实施例中,像素驱动电路应用于显示面板或显示装置时,所述的控制信号端可以连接于显示面板或显示装置中的扫描信号线。

[0045] 请参阅图3,本发明实施例还提供了一种显示面板100,包括上述任一种实施例提供的像素驱动电路,还包括初始电压信号线V1、数据电压信号线V2、驱动电压信号线V3、负极电压信号线V4及复位电压信号线V5。所述初始电压信号端VINI连接于所述初始电压信号线V1,以加载初始电压 V_{ini} 。所述数据电压信号端VDATA连接于所述数据电压信号线V2,以加载数据电压 V_{data} 。所述驱动电压信号端OVDD连接于所述驱动电压信号线V3,以加载驱动电压 V_{dd} 。所述负极电压信号端OVSS连接于所述负极电压信号线V4,以加载负极电压 V_{ss} 。所述复位电压信号端VREF连接于所述复位电压信号线V5,以加载复位电压 V_{ref} 。具体地,所述显示面板可以包括多个像素阵列,每个像素对应上述本实施例实施方式中的任一像素驱动电路。由于所述像素驱动电路消除了阈值电压对驱动电流I的影响,使得发光二极管L显示稳定,改善了显示面板显示亮度的均匀性,因此可以极大的提升显示品质。

[0046] 请参阅一并参阅图4~图8,图4是本发明实施例提供的像素驱动电路的时序图。图5是本发明实施例提供的一种像素驱动方法S100,用于驱动上述实施例所述的像素驱动电路,包括

[0047] S101、请参阅图2及图3,提供像素驱动电路,包括驱动晶体管T0、发光二极管L、第一电容C11、第二电容C12、充电电压端n、数据电压信号端VDATA及复位电压信号端VREF。所述驱动晶体管T0设有栅极端g、源极端s和漏极端d。所述第一电容C11连接于所述源极端s和所述栅极端g之间,所述第二电容C12连接于所述源极端s和所述充电电压端n,所述充电电压端n连接于所述复位电压信号端VREF和所述数据电压信号端VDATA。所述源极端s连接于所述发光二极管L。

[0048] 进一步地,所述像素驱动电路还包括第一开关T1、第二开关T2、第三开关T3、第四开关T4、第五开关T5、初始电压信号端VINI、驱动电压信号端OVDD、第一控制信号端Scan1、

第二控制信号端Scan2、第三控制信号端Scan3和第四控制信号端Scan4。所述充电电压端n通过所述第一开关T1和所述第二开关T2分别连接于所述复位电压信号端VREF和所述数据电压信号端VDATA。所述漏极端d通过所述第三开关T3连接于所述驱动电压信号端OVDD，所述栅极端g通过所述第四开关T4连接于所述初始电压信号端VINI。所述第五开关T5连接于所述源极端s和所述发光二极管L之间。所述第一控制信号端Scan1连接于所述第一开关T1的控制端和所述第二开关T2的控制端，所述第二控制信号端Scan2连接于所述第三开关T3的控制端，所述第三控制信号端Scan3连接于所述第四开关T4的控制端，所述第四控制信号端Scan4连接于所述第五开关T5的控制端。

[0049] 进一步地，所述像素驱动电路还包括负极电压信号端OVSS，所述发光二极管L具有正极端和负极端，所述第五开关T5连接于所述源极端s和所述正极端之间，所述负极端连接于所述负极电压信号端OVSS。

[0050] 所述初始电压信号端VINI连接于初始电压信号线V1，用于加载初始电压Vini。所述数据电压信号端VDATA连接于数据电压信号线V2，用于加载数据电压Vdata。所述驱动电压信号端OVDD连接于驱动电压信号线V3，用于加载驱动电压Vdd。所述负极电压信号端OVSS连接于负极电压信号线V4，用于加载负极电压Vss。所述复位电压信号端VREF连接于复位电压信号线V5，用于加载复位电压Vref。

[0051] S102、请一并参阅图4至图6，进入复位阶段t1，在所述充电电压端n加载数据电压Vdata，及在所述栅极端g加载初始电压Vini，及在所述漏极端d加载驱动电压Vdd以对所述源极端s充电，直到所述栅极端g电位和所述源极端s电位之差为Vth，所述Vth为所述驱动晶体管T0的阈值电压，并所述Vth存储于所述第一电容C11中。

[0052] 一种实施方式中，设置所述第一控制信号端Scan1和所述第四控制信号端Scan4加载低电平信号，且所述第二控制信号端Scan2和所述第三控制信号端Scan3加载高电平信号，以使所述第二开关T2、所述第三开关T3和所述第四开关T4导通，及所述第一开关T1和所述第五开关T5关断，所述充电电压端n通过所述第二开关T2加载所述数据电压Vdata，所述栅极端g通过所述第四开关T4加载所述初始电压Vini，所述驱动电压Vdd通过所述第三开关T3和所述驱动晶体管T0对所述源极端s充电，直至所述源极端s的电位为Vini-Vth。

[0053] S103、请一并参阅图4、图5及图7，进入电荷分享阶段t2，在所述充电电压端n加载复位电压Vref以改变所述栅极端g和所述源极端s的电位，以使所述驱动晶体管T0的驱动电流稳定。

[0054] 一种实施方式中，设置所述第一控制信号端Scan1和所述第三控制信号端Scan3加载高电平信号，且所述第二控制信号端Scan2和所述第四控制信号端Scan4加载低电平信号，以使所述第一开关T1导通，及所述第二开关T2、所述第三开关T3、所述第四开关T4和所述第五开关T5关断，所述充电电压端n通过所述第一开关T1加载所述复位电压Vref，以改变所述栅极端g和所述源极端s的电位。由电荷分享原理可知，所述栅极端g的电位为Vini+(Vref-Vdata)；所述源极端s的电位为Vini-Vth+ δV ，所述栅极端g电位与所述源极端s的电位之差Vgs为Vref-Vdata+Vth- δV ，所述 $\delta V = (Vref-Vdata) * C2 / (C1+C2)$ ，所述C1为所述第一电容C11的电容值，所述C2为所述第二电容C12的电容值。根据晶体管I-V曲线方程 $I = k(Vgs-Vth)^2$ ，可计算得到 $I = k[(Vref-Vdata) * C1 / (C1+C2)]^2$ ，k为驱动晶体管T0的本征导电因子，由驱动晶体管T0本身特性决定。可知，驱动电流I与驱动晶体管T0的阈值电压Vth无

关,从而使所述驱动晶体管T0的驱动电流I稳定。

[0055] S104、请一并参阅图4、图5及图8,进入发光阶段t3,在所述充电电压端n加载所述复位电压Vref,且在所述漏极端d加载所述驱动电压Vdd以导通所述驱动晶体管T0和所述发光二极管L。

[0056] 一种实施方式中,设置所述第一控制信号端Scan1、所述第二控制信号端Scan2和所述第四控制信号端Scan4加载高电平信号,且所述第三控制信号端Scan3加载低电平信号,以使所述第一开关T1、所述第三开关T3和所述第五开关T5导通,及所述第二开关T2和所述第四开关T4关断,所述充电电压端n通过所述第一开关T1加载所述复位电压Vref,以使所述源极端s的电位不变,则驱动电流I不变。所述第三开关T3、所述驱动晶体管T0及所述第五开关T5导通使得所述驱动电压Vdd端与所述负极电压信号端OVSS导通,以使驱动电流I驱动所述发光二极管L发光。因此,本申请实施例提供的像素驱动方法消除了阈值电压Vth对发光二极管L的影响,可提高面板显示的均匀性,提高发光效率。

[0057] 综上所述,虽然本发明已以较佳实施例揭露如上,但该较佳实施例并非用以限制本发明,该领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

[0058] 以上所述是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也视为本发明的保护范围。

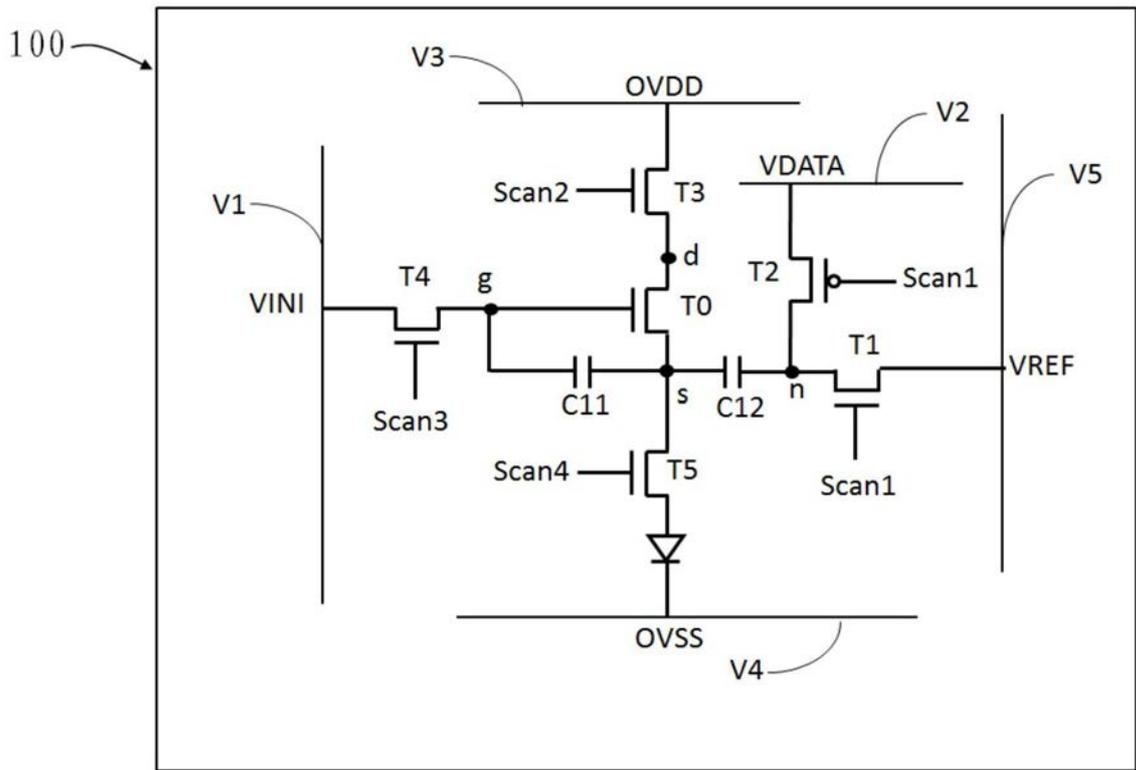


图3

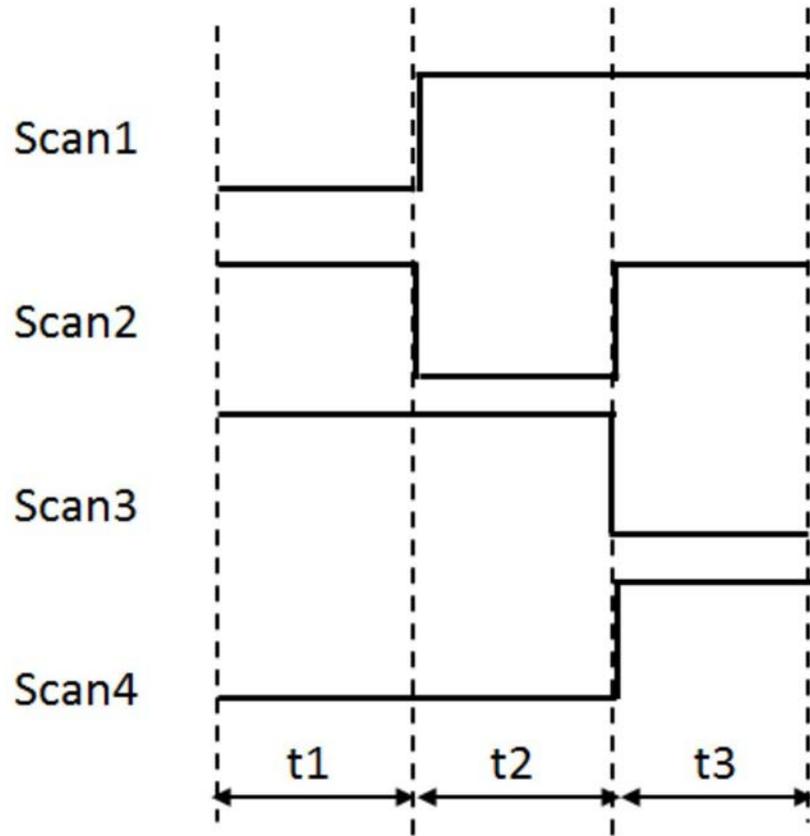


图4

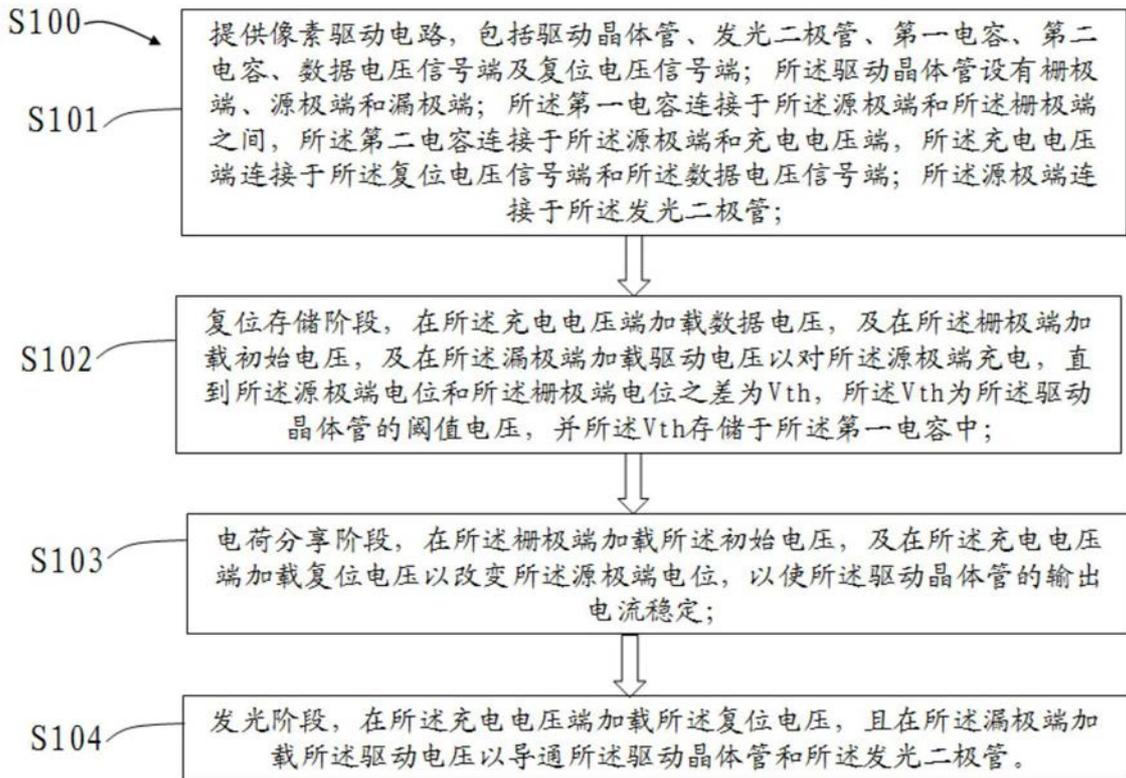


图5

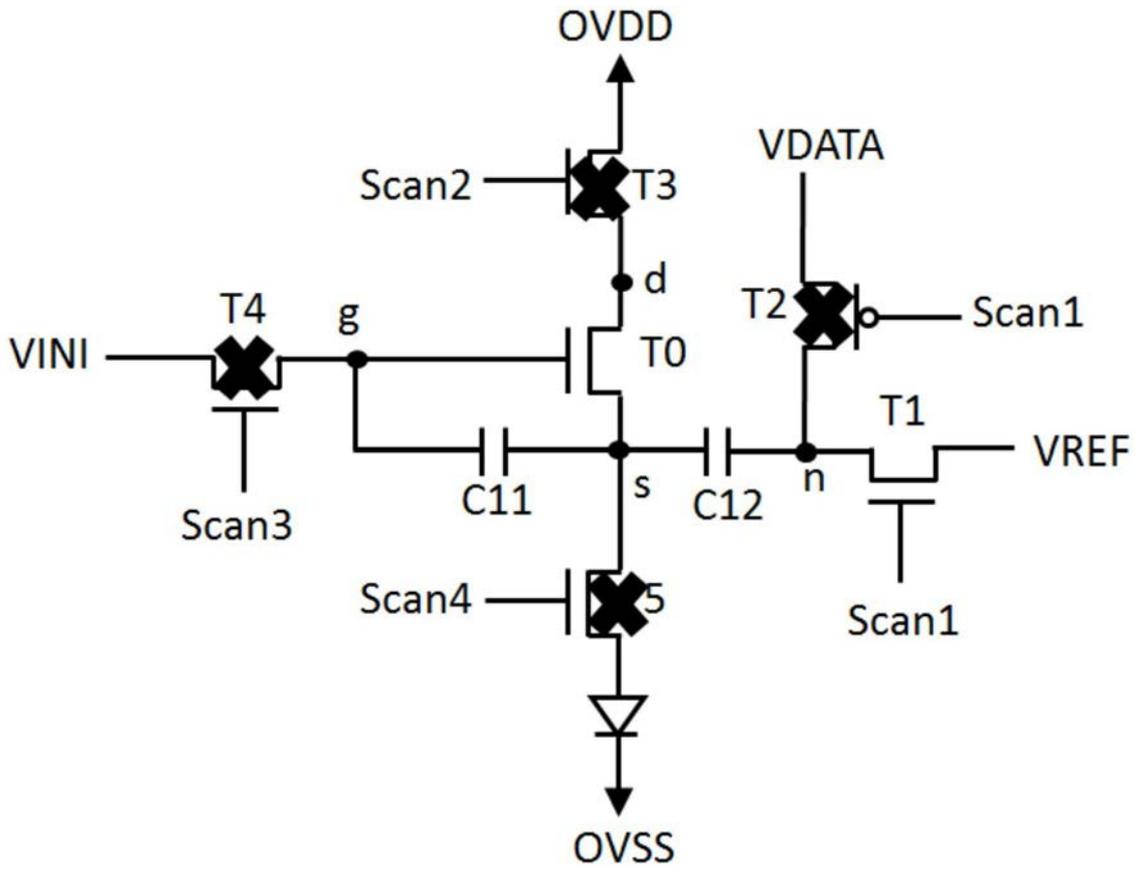


图7

