

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4791108号
(P4791108)

(45) 発行日 平成23年10月12日(2011.10.12)

(24) 登録日 平成23年7月29日(2011.7.29)

(51) Int. Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1333 (2006.01)	GO2F 1/1333
GO2F 1/133 (2006.01)	GO2F 1/133 530
GO9F 9/30 (2006.01)	GO9F 9/30 349Z

請求項の数 4 (全 11 頁)

(21) 出願番号 特願2005-250697(P2005-250697)
 (22) 出願日 平成17年8月31日(2005.8.31)
 (65) 公開番号 特開2007-65239(P2007-65239A)
 (43) 公開日 平成19年3月15日(2007.3.15)
 審査請求日 平成19年10月12日(2007.10.12)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100088672
 弁理士 吉竹 英俊
 (74) 代理人 100088845
 弁理士 有田 貴弘
 (72) 発明者 中川 直紀
 東京都千代田区丸の内二丁目2番3号 三
 菱電機株式会社内
 (72) 発明者 川淵 真嗣
 東京都千代田区丸の内二丁目2番3号 三
 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項1】

透明な絶縁基板と、
 前記絶縁基板上に並列に形成された複数の第1配線と、
 前記絶縁基板上に並列に形成された前記複数の第1配線と交差する複数の第2配線と、
 前記第1及び第2配線に電氣的に接続され、前記絶縁基板上において前記複数の第1及び第2配線の各交差部に形成された複数の画素ユニットと、
 前記絶縁基板上において前記複数の画素ユニットのうち少なくとも一つの内部に形成された光センサ回路と、

前記光センサ回路に電氣的に接続され、前記絶縁基板上において前記複数の第1配線と平行に形成された第3配線と
 を備え、

前記複数の第1配線のうち前記第3配線の両隣に位置する二つの第1配線と、前記第3配線との間にはそれぞれ、前記画素ユニットが配置され、

前記複数の画素ユニットのうち前記光センサ回路が形成された第1画素ユニットの面積が、前記光センサ回路が形成されない第2画素ユニットの面積より大きいことにより、前記第1画素ユニットの開口率と、前記第2画素ユニットの開口率とが略等しい

画像表示装置。

【請求項2】

請求項1に記載の画像表示装置であって、

10

20

前記光センサ回路は、前記複数の画素ユニットのうち隣接する少なくとも二つにまたがって形成された
画像表示装置。

【請求項 3】

請求項 1 に記載の画像表示装置であって、

前記第 1 画素ユニットの前記第 2 配線の延在方向における寸法が、前記第 2 配線の延在方向において隣接する前記第 2 画素ユニットの前記第 2 配線の延在方向における寸法よりも大きく、

前記複数の画素ユニットには、前記第 2 配線の延在方向に隣接して配置された赤色、緑色、青色の各画素ユニットが含まれ、

前記赤色の画素ユニット、前記緑色の画素ユニットおよび前記青色の画素ユニットが一組となって、前記画像表示装置の表示領域における 1 ドットを構成し、

前記 1 ドット内の前記赤色の画素ユニット、前記緑色の画素ユニットおよび前記青色の画素ユニットのうち、少なくとも一つが前記第 1 画素ユニットであり、他の少なくとも一つが前記第 2 画素ユニットであって、

前記 1 ドットの前記第 2 配線の延在方向における寸法は、前記表示領域の前記第 2 配線の延在方向における寸法を、前記第 2 配線の延在方向における前記表示領域のドット数で除した値である

画像表示装置。

【請求項 4】

請求項 1 に記載の画像表示装置であって、

前記第 1 画素ユニットの前記第 1 配線の延在方向における寸法が、前記第 1 配線の延在方向において隣接する前記第 2 画素ユニットの前記第 1 配線の延在方向における寸法よりも大きく、

隣接する前記第 1 及び第 2 画素ユニットの前記第 1 配線の延在方向における各寸法の和は、前記画像表示装置の表示領域の前記第 1 配線の延在方向における寸法を、前記第 1 配線の延在方向における前記表示領域のドット数で除した値の二倍である

画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、光センサを用いたタッチセンサ内蔵型液晶ディスプレイ等の、光センサ内蔵型の画像表示装置に関する。

【背景技術】

【0002】

ユーザが画面に触れたことを感知するタッチセンサを画素内に内蔵したアクティブマトリックス型液晶表示装置は、パネル外部にタッチセンサを装着せずに済む。そのため、モジュール全体の厚みを薄くできる等、多くの利点を有する。このタッチセンサとしては、例えば光センサが採用される。

【0003】

下記非特許文献 1 の図 2 においては、R・G・B等の各画素のうち 1 つの画素の領域内に、Photo TFTとして光センサ用のフォトトランジスタが、および、Readout TFTとして光センサからの信号読み出し用のトランジスタが、ともに設けられたタッチセンサ内蔵型液晶ディスプレイが示されている。そして、この液晶ディスプレイでは、Readout TFTのソース（またはドレイン）に信号読み出し用配線がReadoutとして接続されている。信号読み出し用配線Readoutは、データ用配線Dataに隣接して設けられている。

【0004】

なお、この出願の発明に関連する先行技術文献情報としては非特許文献 1 以外に、次のものがある。

【0005】

10

20

30

40

50

【特許文献1】特開平10-90655号公報

【非特許文献1】Willem den Boer et al. 「56.3:Active Matrix LCD with Integrated Optical Touch Screen」SID 2003 DIGEST, pp.1494-1497

【発明の開示】

【発明が解決しようとする課題】

【0006】

上記非特許文献1においては、信号読み出し用配線Readoutは、データ用配線Dataに隣接して並行に設けられている。よって、データ用配線における電位変動が信号読み出し用配線上の信号に影響しやすく、信号の検出感度を低下させやすい。すなわち、光センサの信号読み出し用配線がデータ用配線と隣接して平行に配置されているため、配線間の静電容量により、データ用配線からのノイズがセンサ感度低下の原因となっていた。

10

【0007】

なお、上記特許文献1においても、その図2にて、表示用トランジスタ27に接続する信号線31と、光電変換素子用トランジスタ28に接続する信号線32とが、隣接して並行に設けられている。よって、データ用配線における電位変動の信号読み出し用配線上の信号への影響の問題は、上記非特許文献1の場合と同様に、起こりうる。

【0008】

また、上記非特許文献1においては、光センサはR・G・B等の各画素のうち特定の1画素（例えばB画素）にのみ配置されていて、隣接する画素（例えばR画素およびG画素）には、光センサを構成するPhoto TFTおよび信号読み出し用のReadout TFTは形成されていない。このため、光センサを配置した画素（例えばB画素）の開口率は小さくなり、光センサを配置しない画素（例えばR画素およびG画素）の開口率は大きくなる。よって、光センサを配置した画素（例えばB画素）と光センサを配置しない画素（例えばR画素およびG画素）との間で、輝度の差が発生しやすい。画素間で輝度の差が存在すると、表示ムラを招きやすい。

20

【0009】

この場合、輝度の差の発生を防止しようとすると、光センサを配置しない画素（例えばR画素およびG画素）の開口率を、光センサを配置した画素（例えばB画素）の開口率に一致させるほかない。しかし、その場合は、ディスプレイ全体の輝度が低下してしまう。

【0010】

この発明は上記の事情に鑑みてなされたもので、光センサからの信号の検出感度低下を抑制可能な光センサ内蔵型の画像表示装置を実現することを目的とする。また、画素間で輝度の差が発生しにくい画像表示装置の実現をも目的とする。

30

【課題を解決するための手段】

【0011】

本発明は、透明な絶縁基板と、前記絶縁基板上に並列に形成された複数の第1配線と、前記絶縁基板上に並列に形成された前記複数の第1配線と交差する複数の第2配線と、前記第1及び第2配線に電気的に接続され、前記絶縁基板上において前記複数の第1及び第2配線の各交差部に形成された複数の画素ユニットと、前記絶縁基板上において前記複数の画素ユニットのうち少なくとも一つの内部に形成された光センサ回路と、前記光センサ回路に電気的に接続され、前記絶縁基板上において前記複数の第1配線と平行に形成された第3配線とを備え、前記複数の第1配線のうち前記第3配線の両隣に位置する二つの第1配線と、前記第3配線との間にはそれぞれ、前記画素ユニットが配置され、前記複数の画素ユニットのうち前記光センサ回路が形成された第1画素ユニットの面積が、前記光センサ回路が形成されない第2画素ユニットの面積より大きいことにより、前記第1画素ユニットの開口率と、前記第2画素ユニットの開口率とが略等しい画像表示装置である。

40

【発明の効果】

【0012】

本発明によれば、複数の第1配線のうち第3配線の両隣に位置する二つの第1配線と、第3配線との間にはそれぞれ、画素ユニットが配置されている。よって、少なくとも画素

50

ユニットの幅だけ第3配線とその両隣の第1配線との間の距離をとることができ、光センサ回路に電氣的に接続された第3配線と、画素ユニットに電氣的に接続された第1配線との間の静電容量値を抑制することができる。よって、第1配線上の電位変動の影響が当該静電容量を介して第3配線に伝達されにくく、光センサからの信号の検出感度低下を抑制可能な光センサ内蔵型の画像表示装置を実現することができる。また、複数の画素ユニットのうち光センサ回路が形成された第1画素ユニットの面積が、光センサ回路が形成されない第2画素ユニットの面積より大きいことにより、第1画素ユニットの開口率と、第2画素ユニットの開口率とが略等しい。よって、画素間で輝度の差がより発生しにくい。

【発明を実施するための最良の形態】

【0013】

10

<実施の形態1>

本実施の形態は、複数のデータ用配線のうち信号読み出し用配線の両隣に位置する二つのデータ用配線と、信号読み出し用配線との間にそれぞれ、画素ユニットを配置した画像表示装置である。このような構成を採用することで、少なくとも画素ユニットの幅だけ信号読み出し用配線とその両隣のデータ用配線との間の距離をとることができ、光センサ回路に電氣的に接続された信号読み出し用配線と、画素ユニットに電氣的に接続されたデータ用配線との間の静電容量値を抑制することができる。

【0014】

図1は、本実施の形態に係る画像表示装置の一部の回路図である。また、図2は本実施の形態に係る画像表示装置の上面図、図3は図2中の切断線III-IIIにおける断面図である。なお、本実施の形態に係る画像表示装置は、タッチセンサたる光センサ回路を画素ユニット内に内蔵したアクティブマトリックス型の液晶表示装置である。

20

【0015】

図1ないし図3に示すとおり、本実施の形態に係る画像表示装置は、透明な絶縁基板（例えばガラス基板）11と、絶縁基板11上に並列に形成された複数のデータ用配線2と、絶縁基板11上に並列に形成され、データ用配線2と交差する複数のゲート電極配線1と、データ用配線2およびゲート電極配線1に電氣的に接続され、絶縁基板11上においてデータ用配線2およびゲート電極配線1の各交差部に形成された複数の画素ユニットPr1, Pg1, Pb1, Pr2, Pg2, Pb2と、絶縁基板11上に並列に形成され、ゲート電極配線1に平行に形成された複数の蓄積容量配線3と、を備える。

30

【0016】

このうち、画素ユニットPr1, Pr2は赤色の画素ユニットであり、画素ユニットPg1, Pg2は緑色の、画素ユニットPb1, Pb2は青色の、各画素ユニットである。また、赤色、緑色、青色の各画素ユニットPr1, Pb1, Pg1は一組として、カラー画像における1ドット（1絵素）となる。なお、各画素ユニットPr1, Pg1, Pb1, Pr2, Pg2, Pb2はいずれも、蓄積容量4、薄膜トランジスタ5および画素電極9を有する。薄膜トランジスタ5のソース/ドレインの一方は、蓄積容量4の一方電極および画素電極9に接続され、薄膜トランジスタ5のソース/ドレインの他方は、データ用配線2に接続される。また、薄膜トランジスタ5のゲートはゲート電極配線1に接続され、蓄積容量4の他方電極は蓄積容量配線3に接続される。

40

【0017】

なお、本発明における画素ユニットとは、一つの画素を構成するのに必要な回路の構成単位を指す。また、赤色の画素ユニットPr1、緑色の画素ユニットPg1および青色の画素ユニットPb1は、ゲート電極配線1の延在方向に隣接して配置され、それらが一組となつて、画像表示装置の表示領域における1ドット（絵素）を構成する。画素ユニットPr2, Pg2, Pb2も他の1ドットを構成し、図には現れていない他の画素ユニットについても同様である。

【0018】

また、本実施の形態に係る画像表示装置は、絶縁基板11上において画素ユニットPg1内に形成された光センサ回路と、光センサ回路に電氣的に接続され、絶縁基板11上に

50

においてデータ用配線 2 と平行に形成された光センサ信号読み出し用配線 10 と、を備える。

【0019】

光センサ回路は、光センサとして機能する薄膜トランジスタ 6、光センサ用蓄積容量 7 および信号読み出し用の薄膜トランジスタ 8 を有する。薄膜トランジスタ 8 のソース/ドレインの一方は、光センサ用蓄積容量 7 の一方電極および薄膜トランジスタ 6 のソース/ドレインの一方に接続され、薄膜トランジスタ 8 のソース/ドレインの他方は、光センサ信号読み出し用配線 10 に接続される。また、薄膜トランジスタ 8 のゲートはゲート電極配線 1 に接続され、薄膜トランジスタ 6 のゲートおよびソース/ドレインの他方並びに光センサ用蓄積容量 7 の他方電極は蓄積容量配線 3 に接続される。光センサ回路は、例えばカラー画像における 2 ドットにつき一つ、設けられる。なお、上記においては、画素ユニット Pg 1 内に光センサ回路が形成されるとしたが、もちろん画素ユニット Pg 1 内に代わって、画素ユニット Pr 1 内に光センサ回路が形成されても、また、画素ユニット Pr 1 内に光センサ回路が形成されてもよい。

10

【0020】

なお、図 3 に示すように、絶縁基板 11 の表面には蓄積容量配線 3 が形成されている。また、図 3 には現れてはいないが、ゲート電極配線 1 も絶縁基板 11 の表面に形成されている。そして、絶縁基板 11 の表面と、ゲート電極配線 1 および蓄積容量配線 3 とを覆うように第 1 層間絶縁膜 12 が形成されている。

【0021】

第 1 層間絶縁膜 12 の表面には、データ用配線 2 および光センサ信号読み出し用配線 10 が形成されている。そして、第 1 層間絶縁膜 12 の表面と、データ用配線 2 および光センサ信号読み出し用配線 10 とを覆うように第 2 層間絶縁膜 13 が形成されている。第 2 層間絶縁膜 13 上には、画素電極 9 が形成されている。

20

【0022】

光センサ回路を構成する薄膜トランジスタ 6、光センサ用蓄積容量 7 および薄膜トランジスタ 8 と、画素ユニットを構成する蓄積容量 4、薄膜トランジスタ 5 および画素電極 9 とは、いずれも共通する半導体製造プロセス（フォトリソグラフィ工程や、エッチング工程、CVD (Chemical Vapor Deposition) 工程等）によって、第 1 層間絶縁膜 12 および第 2 層間絶縁膜 13 の内部あるいはそれらの表面に、形成される。

30

【0023】

本実施の形態においては、複数のデータ用配線 2 のうち光センサ信号読み出し用配線 10 の両隣に位置する二つのデータ用配線 2 と、光センサ信号読み出し用配線 10 との間にはそれぞれ、画素ユニット Pg 1, Pb 1 が配置されている。すなわち、本実施の形態においては、画素ユニット Pg 1, Pb 1 の中央に、光センサ回路の信号読み出し用配線 10 を配置し、この信号読み出し用配線 10 に画素ユニット Pg 1, Pb 1 の各画素電極 9 を挟んで対称に、両隣にデータ用配線 2 を配置しているのである。

【0024】

よって、本実施の形態に係る画像表示装置によれば、少なくとも画素ユニット Pg 1, Pb 1 の幅だけ光センサ信号読み出し用配線 10 とその両隣のデータ用配線 2 との間の距離をとることができ、光センサ回路に電氣的に接続された光センサ信号読み出し用配線 10 と、画素ユニット Pg 1, Pb 1 に電氣的に接続されたデータ用配線 2 との間の静電容量値を抑制することができる。よって、データ用配線 2 上の電位変動の影響が当該静電容量を介して光センサ信号読み出し用配線 10 に伝達されにくく、光センサからの信号の検出感度低下を抑制可能な光センサ内蔵型の画像表示装置を実現することができる。

40

【0025】

なお、本実施の形態においては、薄膜トランジスタ 5 を用いたアクティブマトリクス型の液晶表示装置を例に採り説明を行ったが、本発明の適用は、必ずしもこのような液晶表示装置に限られるものではない。例えば薄膜トランジスタの代わりにダイオードを用いたアクティブマトリクス型の液晶表示装置や、その他、パッシブマトリクス型の液晶

50

表示装置に本発明を適用しても良い（ダイオードを用いたアクティブマトリクス型液晶表示装置の場合は、薄膜トランジスタの代わりにダイオードが画素ユニットを構成し、パッシブマトリクス型液晶表示装置の場合は、縦方向電極と横方向電極との交差部の各電極配線が画素ユニットを構成する）。

【 0 0 2 6 】

また、液晶表示装置に限られるものでもなく、上記と同様のマトリクス状の信号配線と、光センサ回路およびその信号読み出し線とを有する画像表示装置（例えばプラズマディスプレイパネルや有機ELパネル等）に本発明を適用しても良い。さらに、光センサ回路についても、薄膜トランジスタ6に代わってフォトダイオード等、その他の受光素子を採用しても良い。

10

【 0 0 2 7 】

< 実施の形態 2 >

本実施の形態は、実施の形態1に係る画像表示装置の変形例であって、実施の形態1に係る画像表示装置において、光センサ回路を、複数の画素ユニットのうち隣接する少なくとも二つにまたがって形成するものである。

【 0 0 2 8 】

図4は、本実施の形態に係る画像表示装置の一部の回路図である。また、図5は本実施の形態に係る画像表示装置の上面図である。図4および図5においては、光センサ回路を構成する薄膜トランジスタ6、8および光センサ用蓄積容量7が、画素ユニットPg1内にだけでなく、画素ユニットPg1に隣接する画素ユニットPb1内にもまたがって形成

20

【 0 0 2 9 】

すなわち、本実施の形態では、薄膜トランジスタ6については実施の形態1の場合と同様、画素ユニットPg1内に形成するが、薄膜トランジスタ8および光センサ用蓄積容量7については、画素ユニットPg1に隣接する画素ユニットPb1内に形成するのである。これに伴い、図5に示すように、薄膜トランジスタ6のソース/ドレインの一方と光センサ用蓄積容量7の一方電極および薄膜トランジスタ8のソース/ドレインの一方とを接続するための配線パターンが追加されている。

【 0 0 3 0 】

なお、薄膜トランジスタ8および光センサ用蓄積容量7が画素ユニットPb1内に形成されている点以外の装置構成は、実施の形態1の場合と同じであるので、説明を省略する。

30

【 0 0 3 1 】

本実施の形態に係る画像表示装置によれば、光センサ回路は、複数の画素ユニットのうち隣接する少なくとも二つ（例えば画素ユニットPg1およびPb1）にまたがって形成されている。よって、光センサ回路が一つの画素ユニット内に形成される場合に比べ、画素ユニット一つ当たり占有する光センサ回路の面積を減少させることができる。その結果、光センサ回路を配置した画素ユニットの開口率の低下を抑制することができ、画素間で輝度の差が発生しにくい画像表示装置を実現することができる。

【 0 0 3 2 】

< 実施の形態 3 >

本実施の形態は、実施の形態2に係る画像表示装置の変形例であって、実施の形態2に係る画像表示装置において、光センサ回路が形成された画素ユニットの面積を、光センサ回路が形成されない画素ユニットの面積よりも大きくすることにより、両画素ユニットの開口率を略等しくしたものである。

40

【 0 0 3 3 】

図6は、本実施の形態に係る画像表示装置の一部の回路図である。また、図7は本実施の形態に係る画像表示装置の上面図である。図6および図7においては、画素ユニットPg1、Pb1のゲート電極配線1の延在方向における寸法Xg、Xbが、ゲート電極配線1の延在方向において隣接する画素ユニットPr1のゲート電極配線1の延在方向にお

50

る寸法 X_r よりも大きい。また、画素ユニット P_{g1} , P_{b1} のデータ用配線 2 の延在方向における寸法 Y_2 が、データ用配線 2 の延在方向において隣接する画素ユニット P_{g2} , P_{b2} のデータ用配線 2 の延在方向における寸法 Y_1 よりも大きい。

【0034】

これにより、光センサ回路が形成された画素ユニット P_{g1} , P_{b1} の面積が、光センサ回路が形成されない画素ユニット P_{r1} , P_{g2} , P_{b2} の面積よりも大きい。このように、画素ユニット P_{g1} , P_{b1} の面積を、光センサ回路が形成されない画素ユニット P_{r1} , P_{g2} , P_{b2} の面積よりも大きくすることにより、画素ユニット P_{g1} , P_{b1} の開口率と、画素ユニット P_{r1} , P_{g2} , P_{b2} の開口率とが略等しくなるよう、図 7 における回路パターンを設計する。

10

【0035】

なお、上記においては、寸法 X_g , X_b を寸法 X_r よりも大きくし、寸法 Y_2 を寸法 Y_1 よりも大きくすると述べたが、寸法 X_g , X_b は寸法 X_r と等しいまま寸法 Y_2 を寸法 Y_1 よりも大きくすることにより、あるいは、寸法 Y_2 は寸法 Y_1 と等しいまま寸法 X_g , X_b を寸法 X_r よりも大きくすることにより、画素ユニット P_{g1} , P_{b1} の面積を、画素ユニット P_{r1} , P_{g2} , P_{b2} の面積よりも大きくしてもよい。

【0036】

赤色の画素ユニット P_{r1} 、緑色の画素ユニット P_{g1} および青色の画素ユニット P_{b1} で構成される、画像表示装置の表示領域における 1 ドットのゲート電極配線 1 の延在方向における寸法 ($X_r + X_g + X_b$) は、全表示領域のゲート電極配線 1 の延在方向における寸法を、ゲート電極配線 1 の延在方向における全表示領域のドット数で除した値となっている。すなわち、1 ドットのゲート電極配線 1 の延在方向における寸法 ($X_r + X_g + X_b$) は、ゲート電極配線 1 の延在方向におけるドットピッチに等しい。

20

【0037】

また、画素ユニット P_{g1} , P_{b1} のデータ用配線 2 の延在方向における寸法 Y_2 が、データ用配線 2 の延在方向において隣接する画素ユニット P_{g2} , P_{b2} のデータ用配線 2 の延在方向における寸法 Y_1 よりも大きく、隣接するそれら画素ユニット P_{g1} , P_{b1} , P_{g2} , P_{b2} のデータ用配線 2 の延在方向における各寸法の和 ($Y_1 + Y_2$) は、全表示領域のデータ用配線 2 の延在方向における寸法を、データ用配線 2 の延在方向における全表示領域のドット数で除した値の二倍となっている。すなわち、画素ユニット P_{g1} , P_{b1} , P_{g2} , P_{b2} のデータ用配線 2 の延在方向における寸法の和 ($Y_1 + Y_2$) の $1/2$ (平均値) は、データ用配線 2 の延在方向におけるドットピッチに等しい。

30

【0038】

なお、開口率調整のために画素ユニット P_{r1} , P_{g1} , P_{b1} , P_{r2} , P_{g2} , P_{b2} の平面形状を変更した点以外の装置構成は、実施の形態 2 の場合と同じであるので、説明を省略する。

【0039】

本実施の形態に係る画像表示装置によれば、複数の画素ユニットのうち光センサ回路が形成された画素ユニット P_{g1} , P_{b1} の面積が、光センサ回路が形成されない画素ユニット P_{r1} , P_{g2} , P_{b2} の面積より大きいことにより、画素ユニット P_{g1} , P_{b1} の開口率と、画素ユニット P_{r1} , P_{g2} , P_{b2} の開口率とが略等しい。よって、画素間で輝度の差がより発生しにくい。

40

【0040】

また、画素ユニット P_{g1} , P_{b1} のゲート電極配線 1 の延在方向における寸法 X_g , X_b が、ゲート電極配線 1 の延在方向において隣接する画素ユニット P_{r1} のゲート電極配線 1 の延在方向における寸法 X_r よりも大きい。よって、画素ユニット P_{g1} , P_{b1} の面積を画素ユニット P_{r1} の面積より大きくすることができる。また、1 ドット内の赤色の画素ユニット P_{r1} 、緑色の画素ユニット P_{g1} および青色の画素ユニット P_{b1} のうち、少なくとも一つが光センサ回路が形成される画素ユニットであり、他の少なくとも一つが光センサ回路が形成されない画素ユニットである。よって、1 ドットのゲート電極

50

配線 1 の延在方向における寸法 ($X_r + X_g + X_b$) を変更することなく、1 ドット内の光センサ回路が形成された画素ユニットおよび光センサ回路が形成されない画素ユニットのゲート電極配線 1 の延在方向における寸法 X_r , X_g , X_b を調整することにより、光センサ回路が形成された画素ユニットおよび光センサ回路が形成されない画素ユニットの開口率を調整することができる。

【 0 0 4 1 】

また、画素ユニット P_{g1} , P_{b1} のデータ用配線 2 の延在方向における寸法 Y_2 が、データ用配線 2 の延在方向において隣接する画素ユニット P_{g2} , P_{b2} のデータ用配線 2 の延在方向における寸法 Y_1 よりも大きい。よって、画素ユニット P_{g1} , P_{b1} の面積を画素ユニット P_{g2} , P_{b2} の面積より大きくすることができる。また、隣接する画素ユニット P_{g1} , P_{b1} , P_{g2} , P_{b2} のデータ用配線 2 の延在方向における各寸法の和 ($Y_1 + Y_2$) は、画像表示装置の表示領域のデータ用配線 2 の延在方向における寸法を、データ用配線 2 の延在方向における表示領域のドット数で除した値の二倍である。よって、データ用配線 2 の延在方向における隣接 2 ドット分の寸法を変更することなく、隣接する画素ユニット P_{g1} , P_{b1} , P_{g2} , P_{b2} のデータ用配線 2 の延在方向における各寸法 Y_1 , Y_2 を調整することにより、光センサ回路が形成された画素ユニットおよび光センサ回路が形成されない画素ユニットの開口率を調整することができる。

10

【 図面の簡単な説明 】

【 0 0 4 2 】

【 図 1 】 実施の形態 1 に係る画像表示装置の回路図である。

20

【 図 2 】 実施の形態 1 に係る画像表示装置の上面図である。

【 図 3 】 実施の形態 1 に係る画像表示装置の断面図である。

【 図 4 】 実施の形態 2 に係る画像表示装置の回路図である。

【 図 5 】 実施の形態 2 に係る画像表示装置の上面図である。

【 図 6 】 実施の形態 3 に係る画像表示装置の回路図である。

【 図 7 】 実施の形態 3 に係る画像表示装置の上面図である。

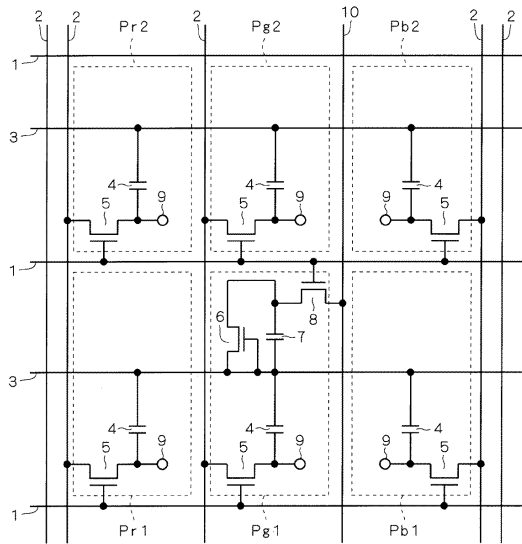
【 符号の説明 】

【 0 0 4 3 】

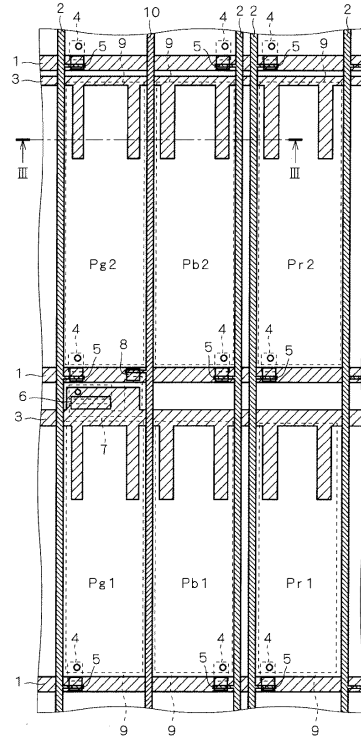
1 ゲート電極線、2 データ用配線、3 蓄積容量配線、4 蓄積容量、5 薄膜トランジスタ、6 薄膜フォトリソトランジスタ、7 光センサ用蓄積容量、8 薄膜トランジスタ、9 画素電極、10 光センサ信号読み出し用配線、11 絶縁基板、 P_{r1} , P_{g1} , P_{b1} , P_{r2} , P_{g2} , P_{b2} 画素ユニット。

30

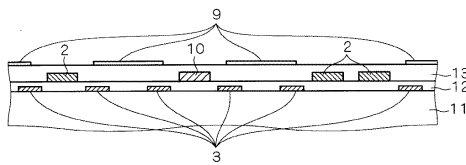
【図1】



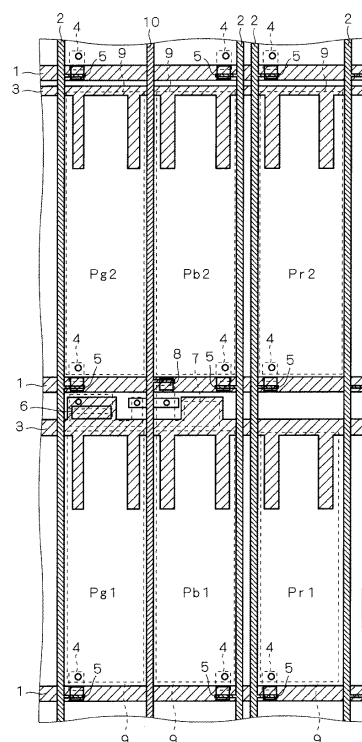
【図2】



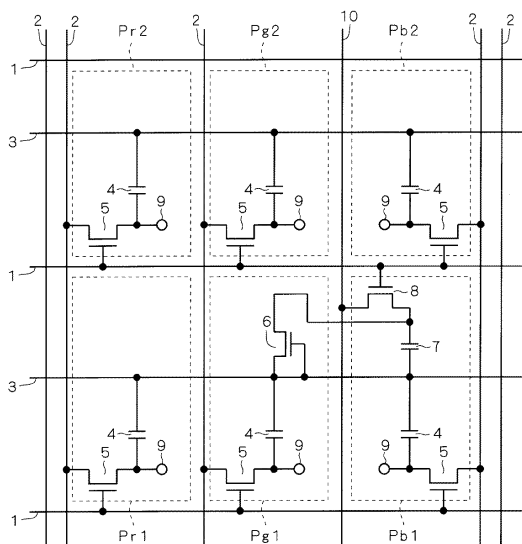
【図3】



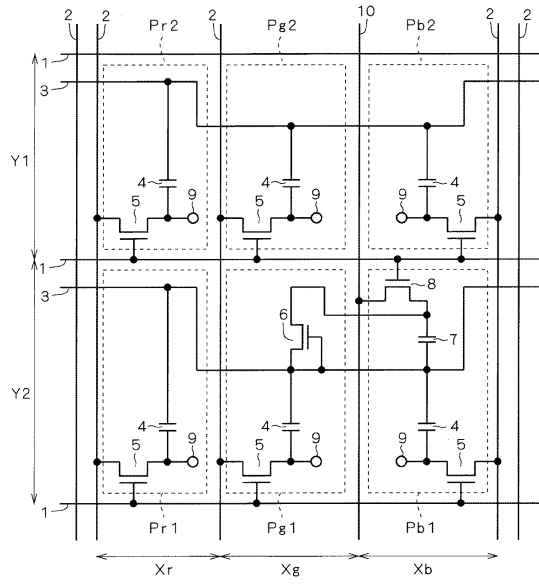
【図5】



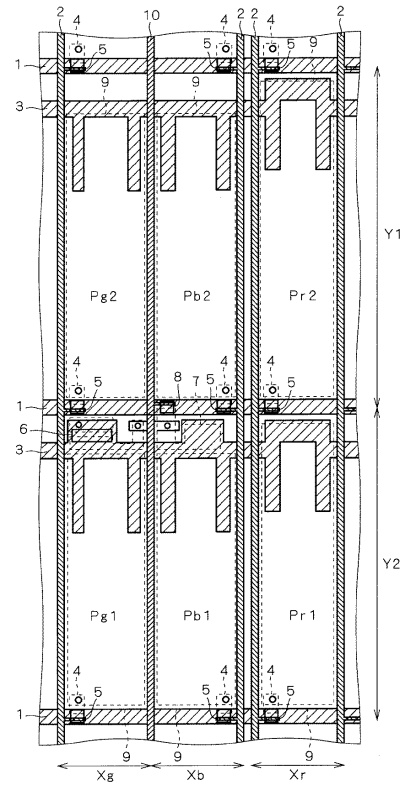
【図4】



【図6】



【図7】



フロントページの続き

(72)発明者 升谷 雄一
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

審査官 鈴木 俊光

(56)参考文献 特開2003-344876(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F	1/1368
G02F	1/1333
G02F	1/1343
G02F	1/133
G09F	9/30