



(12) 发明专利申请

(10) 申请公布号 CN 103545216 A

(43) 申请公布日 2014.01.29

(21) 申请号 201210316835.9

(22) 申请日 2012.08.31

(30) 优先权数据

101125348 2012.07.13 TW

(71) 申请人 力祥半导体股份有限公司

地址 中国台湾新竹县竹北市台元一街5号9
楼之6

(72) 发明人 詹前陵 李祈祥

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 臧建明

(51) Int. Cl.

H01L 21/336 (2006.01)

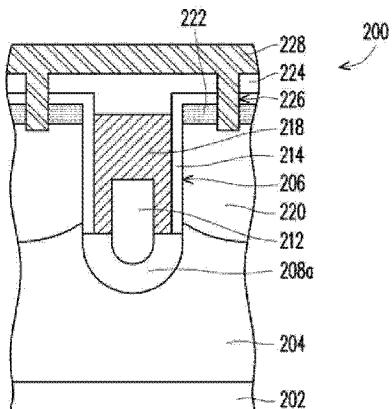
权利要求书3页 说明书6页 附图4页

(54) 发明名称

沟槽式栅极金氧半场效晶体管的制造方法

(57) 摘要

本发明提供一种沟槽式栅极金氧半场效晶体管的制造方法。此方法包括：在衬底上形成磊晶层。在磊晶层中形成沟槽。在磊晶层及沟槽的表面上顺应性地形成第一绝缘层。在沟槽的底部形成第一导体层。移除部分第一绝缘层，以形成裸露的第一导体层上部的第二绝缘层。进行氧化制程，将第一导体层氧化成第三绝缘层，上述氧化制程同时在磊晶层的表面及沟槽的侧壁上形成第四绝缘层。在沟槽中形成第二导体层。二主体层分别形成于沟槽两侧的磊晶层中。二掺杂区分别形成于沟槽两侧的主体层中。



1. 一种沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,包括:

在具有第一导电型的衬底上形成具有所述第一导电型的磊晶层;

在所述磊晶层中形成沟槽;

在所述磊晶层及所述沟槽的表面上顺应性地形成第一绝缘层及第一导体层;

在所述沟槽中填满第二绝缘层;

移除部分所述第一导体层,以形成第二导体层在所述第二绝缘层的下方;

移除所述第二绝缘层及部分所述第一绝缘层,以形成第三绝缘层在所述第二导体层的下方;

进行氧化制程,将所述第二导体层氧化成第四绝缘层,所述氧化制程同时在所述磊晶层的表面及所述沟槽的侧壁上形成第五绝缘层;

在所述沟槽中形成第三导体层;

在所述沟槽两侧的所述磊晶层中分别形成具有第二导电型的二主体层;以及

在所述沟槽两侧的所述主体层中分别形成具有所述第一导电型的二掺杂区。

2. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,形成所述第二绝缘层的方法包括:

在所述磊晶层上形成绝缘材料层,且所述绝缘材料层填满所述沟槽;以及

进行回蚀刻制程,移除部分所述绝缘材料层。

3. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,形成所述第二导体层的方法包括以所述第二绝缘层为罩幕,进行非等向性干蚀刻制程。

4. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,形成所述第三绝缘层的方法包括以所述第二导体层为罩幕,进行非等向性干蚀刻制程。

5. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,形成所述第三导体层的方法包括:

在所述磊晶层上形成导体材料层,且所述导体材料层填满所述沟槽;以及

进行回蚀刻制程,移除部分所述导体材料层。

6. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,在进行所述氧化制程的步骤之后以及形成所述第三导体层的步骤之前,还包括:

移除所述第五绝缘层及部分所述第四绝缘层;以及

在所述磊晶层及所述沟槽的表面上形成第六绝缘层。

7. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,在形成所述掺杂区的步骤之后,还包括:

在所述第三导体层及所述掺杂区上形成介电层;

形成贯穿所述介电层及所述掺杂区的二开口;以及

在所述介电层上形成第四导体层,其中所述第四导体层填入所述开口以与所述主体层电性连接。

8. 根据权利要求 7 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,所述第四导体层的材料包括金属。

9. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法,其特征在于,所述第一导体层的材料包括未掺杂多晶硅。

10. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 所述第三导体层的材料包括掺杂多晶硅。

11. 根据权利要求 1 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 所述第一导电型为 N 型, 所述第二导电型为 P 型; 或所述第一导电型为 P 型, 所述第二导电型为 N 型。

12. 一种沟槽式栅极金氧半场效晶体管的制造方法, 包括:

在具有第一导电型的衬底上形成具有所述第一导电型的磊晶层;

在所述磊晶层中形成沟槽;

在所述磊晶层及所述沟槽的表面上顺应性地形成第一绝缘层;

在所述沟槽的底部形成第一导体层;

移除部分所述第一绝缘层, 以形成裸露的所述第一导体层上部的第二绝缘层;

进行氧化制程, 将所述第一导体层氧化成第三绝缘层, 所述氧化制程同时在所述磊晶层的表面及所述沟槽的侧壁上形成第四绝缘层;

在所述沟槽中形成第二导体层;

在所述沟槽两侧的所述磊晶层中分别形成具有第二导电型的二主体层; 以及

在所述沟槽两侧的所述主体层中分别形成具有所述第一导电型的二掺杂区。

13. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 形成所述第一导体层的方法包括:

在所述磊晶层上形成导体材料层, 且所述导体材料层填满所述沟槽; 以及

进行回蚀刻制程, 移除部分所述导体材料层。

14. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 形成所述第二绝缘层的方法包括进行回蚀刻法, 直到裸露出所述第一导体层的 2/3 至 4/5 的高度。

15. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 形成所述第二导体层的方法包括:

在所述磊晶层上形成导体材料层, 且所述导体材料层填满所述沟槽; 以及

进行回蚀刻制程, 移除部分所述导体材料层。

16. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 在进行所述氧化制程的步骤之后以及形成所述第二导体层的步骤之前, 还包括:

移除所述第四绝缘层、部分所述第三绝缘层及部分所述第二绝缘层; 以及

在所述磊晶层及所述沟槽的表面上形成一第五绝缘层。

17. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 在形成所述掺杂区的步骤之后, 还包括:

在所述第二导体层及所述掺杂区上形成介电层;

形成贯穿所述介电层及所述掺杂区的二开口; 以及

在所述介电层上形成第三导体层, 其中所述第三导体层填入所述开口以与所述主体层电性连接。

18. 根据权利要求 17 所述的沟槽式栅极金氧半场效晶体管的制造方法, 其特征在于, 所述第三导体层的材料包括金属。

19. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法，其特征在于，所述第一导体层的材料包括未掺杂多晶硅。

20. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法，其特征在于，所述第二导体层的材料包括掺杂多晶硅。

21. 根据权利要求 12 所述的沟槽式栅极金氧半场效晶体管的制造方法，其特征在于，所述第一导电型为 N 型，所述第二导电型为 P 型；或所述第一导电型为 P 型，所述第二导电型为 N 型。

沟槽式栅极金氧半场效晶体管的制造方法

技术领域

[0001] 本发明是有关于一种半导体元件的制造方法,且特别是有关于一种沟槽式栅极金氧半场效晶体管 (trench gate metal-oxide-semiconductor field effect transistor, trench gate MOSFET) 的制造方法。

背景技术

[0002] 沟槽式金氧半导体场效晶体管被广泛地应用在电力开关 (power switch) 元件上,例如电源供应器、整流器或低压马达控制器等等。一般而言,沟槽式金氧半导体场效晶体管多采取垂直结构的设计,以提升元件密度。其利用晶片的背面作为漏极,而在晶片的正面制作多个晶体管的源极以及栅极。由于多个晶体管的漏极是并联在一起的,因此其所耐受的电流大小可以相当大。

[0003] 沟槽式金氧半导体场效晶体管的工作损失可分成切换损失 (switching loss) 及导通损失 (conducting loss) 两大类,其中因输入电容 C_{iss} 所造成的切换损失会因操作频率的提高而增加。输入电容 C_{iss} 包括栅极对源极的电容 C_{gs} 以及栅极对漏极的电容 C_{gd} 。降低栅极对漏极的电容 C_{gd} 就可以有效地降低切换损失。

[0004] 现有技术的一种做法是在沟槽内填入绝缘层,再以回蚀刻法移除部分绝缘层,以在沟槽的底部形成厚氧化层来降低栅极对漏极的电容 C_{gd} 。然而,此种做法非常困难,且需要精确的控制来避免通道偏移 (channel offset)。

发明内容

[0005] 有鉴于此,本发明提供一种能够以较佳的制程控制来形成具有厚底氧化物 (thick bottom oxide, TBOX) 的沟槽式金氧半导体场效晶体管的方法。

[0006] 本发明提供一种沟槽式栅极金氧半场效晶体管的制造方法。在具有第一导电型的衬底上形成具有第一导电型的磊晶层。在磊晶层中形成沟槽。在磊晶层及沟槽的表面上顺应性地形成第一绝缘层及第一导体层。在沟槽中填满第二绝缘层。移除部分第一导体层,以形成第二导体层在第二绝缘层的下方。移除第二绝缘层及部分第一绝缘层,以形成第三绝缘层在第二导体层的下方。进行氧化制程,将第二导体层氧化成第四绝缘层,上述氧化制程同时在磊晶层的表面及沟槽的侧壁上形成第五绝缘层。在沟槽中形成第三导体层。在沟槽两侧的磊晶层中分别形成具有第二导电型的二主体层。在沟槽两侧的主体层中分别形成具有第一导电型的二掺杂区。

[0007] 在本发明的一实施例中,形成上述第二绝缘层的方法包括:在磊晶层上形成绝缘材料层,且绝缘材料层填满沟槽;以及进行回蚀刻制程,移除部分绝缘材料层。

[0008] 在本发明的一实施例中,形成上述第二导体层的方法包括以第二绝缘层为罩幕,进行非等向性干蚀刻制程。

[0009] 在本发明的一实施例中,形成上述第三绝缘层的方法包括以第二导体层为罩幕,进行非等向性干蚀刻制程。

[0010] 在本发明的一实施例中,形成上述第三导体层的方法包括:在磊晶层上形成导体材料层,且导体材料层填满沟槽;以及进行回蚀刻制程,移除部分导体材料层。

[0011] 在本发明的一实施例中,在进行氧化制程的步骤之后以及形成第三导体层的步骤之前,上述方法还包括:移除第五绝缘层及部分第四绝缘层;以及在磊晶层及沟槽的表面上形成第六绝缘层。

[0012] 在本发明的一实施例中,在形成掺杂区的步骤之后,上述方法还包括:在第三导体层及掺杂区上形成介电层;形成贯穿介电层及掺杂区的二开口;以及在介电层上形成第四导体层,其中第四导体层填入开口以与主体层电性连接。

[0013] 在本发明的一实施例中,上述第四导体层的材料包括金属。

[0014] 在本发明的一实施例中,上述第一导体层的材料包括未掺杂多晶硅。

[0015] 在本发明的一实施例中,上述第三导体层的材料包括掺杂多晶硅。

[0016] 在本发明的一实施例中,上述第一导电型为N型,第二导电型为P型;或第一导电型为P型,第二导电型为N型。

[0017] 本发明还提供一种沟槽式栅极金氧半场效晶体管的制造方法。在具有第一导电型的衬底上形成具有第一导电型的磊晶层。在磊晶层中形成沟槽。在磊晶层及沟槽的表面上顺应性地形成第一绝缘层。在沟槽的底部形成第一导体层。移除部分第一绝缘层,以形成裸露的第一导体层上部的第二绝缘层。进行氧化制程,将第一导体层氧化成第三绝缘层,上述氧化制程同时在磊晶层的表面及沟槽的侧壁上形成第四绝缘层。在沟槽中形成第二导体层。在沟槽两侧的磊晶层中分别形成具有第二导电型的二主体层。在沟槽的两侧的主体层中分别形成具有第一导电型的二掺杂区。

[0018] 在本发明的一实施例中,形成上述第一导体层的方法包括:在磊晶层上形成导体材料层,且导体材料层填满沟槽;以及进行回蚀刻制程,移除部分导体材料层。

[0019] 在本发明的一实施例中,形成上述第二绝缘层的方法包括进行回蚀刻法,直到裸露出第一导体层的2/3至4/5的高度。

[0020] 在本发明的一实施例中,形成上述第二导体层的方法包括:在磊晶层上形成导体材料层,且导体材料层填满沟槽;以及进行回蚀刻制程,移除部分导体材料层。

[0021] 在本发明的一实施例中,在进行氧化制程的步骤之后以及形成第二导体层的步骤之前,上述方法还包括:移除第四绝缘层、部分第三绝缘层及部分第二绝缘层;以及在磊晶层及沟槽的表面上形成第五绝缘层。

[0022] 在本发明的一实施例中,在形成掺杂区的步骤之后,上述方法还包括:在第二导体层及掺杂区上形成介电层;形成贯穿介电层及掺杂区的二开口;以及在介电层上形成第三导体层,其中第三导体层填入开口以与主体层电性连接。

[0023] 在本发明的一实施例中,上述第三导体层的材料包括金属。

[0024] 在本发明的一实施例中,上述第一导体层的材料包括未掺杂多晶硅。

[0025] 在本发明的一实施例中,上述第二导体层的材料包括掺杂多晶硅。

[0026] 在本发明的一实施例中,上述第一导电型为N型,第二导电型为P型;或第一导电型为P型,第二导电型为N型。

[0027] 基于上述,在本发明的方法中,先在沟槽底部留下多晶硅层,再进行氧化制程将此多晶硅层转化为氧化硅层,因此能够以较佳的制程控制来形成具有厚底氧化物(TBOX)的

沟槽式金氧半导体场效晶体管。本发明的步骤简单，且可精确地控制厚底氧化物的厚度，是一相当有竞争力的方法。

[0028] 为让本发明的上述特征和优点能更明显易懂，下文特举实施例，并配合附图作详细说明如下。

附图说明

[0029] 图 1A 至 1H 是本发明的第一实施例所示出的一种沟槽式栅极金氧半场效晶体管的制造方法的剖面示意图；

[0030] 图 2A 至 2F 是本发明的第二实施例所示出的一种沟槽式栅极金氧半场效晶体管的制造方法的剖面示意图。

[0031] 附图标记说明：

[0032] 100、200 : 沟槽式栅极金氧半场效晶体管；

[0033] 102、202 : 衬底；

[0034] 104、204 : 硼晶层；

[0035] 105 : 罩幕层；

[0036] 107、206 : 沟槽；

[0037] 108、108a、112a、114、116、208、208a、212、214 : 绝缘层；

[0038] 110、110a、118、128、210a、218、228 : 导体层；

[0039] 112 : 绝缘材料层；

[0040] 120、220 : 主体层；

[0041] 122、222 : 掺杂区；

[0042] 124、224 : 介电层；

[0043] 126、226 : 开口；

[0044] 210 : 导体材料层。

具体实施方式

[0045] 第一实施例

[0046] 图 1A 至 1H 是本发明的第一实施例所示出的一种沟槽式栅极金氧半场效晶体管的制造方法的剖面示意图。

[0047] 首先，请参照图 1A，在具有第一导电型的衬底 102 上依序形成具有第一导电型的硼晶层 104 及罩幕层 105。衬底 102 例如是 N 型重掺杂的硅衬底。硼晶层 104 例如是 N 型轻掺杂的硼晶层，且其形成方法包括进行选择性硼晶生长 (selective epitaxy growth, SEG) 制程。罩幕层 105 的材料例如是氮化硅，且其形成方法包括进行化学气相沉积制程。接着，以罩幕层 105 为罩幕，进行蚀刻制程，以在硼晶层 104 中形成沟槽 107。之后，移除罩幕层 105。

[0048] 然后，请参照图 1B，在硼晶层 104 及沟槽 107 的表面上顺应性地形成绝缘层 108 及导体层 110。绝缘层 108 的材料例如为氧化硅，且其形成方法包括进行热氧化法或化学气相沉积制程。导体层 110 的材料例如是未掺杂多晶硅，且其形成方法包括进行化学气相沉积制程。之后，在导体层 110 上形成绝缘材料层 112，且绝缘材料层 112 填满沟槽 107。绝缘

材料层 112 的材料例如为四乙氧基硅烷 (tetraethosiloxane, TEOS) 氧化硅, 且其形成方法包括进行化学气相沉积。

[0049] 之后, 请参照图 1C, 进行回蚀刻制程, 移除部分绝缘材料层 112, 以形成填满沟槽 107 的绝缘层 112a。在一实施例中, 回蚀刻制程裸露出导体层 110 的顶面, 其可使用时间模式来控制绝缘层 112a 的厚度。

[0050] 接着, 请参照图 1D, 移除部分导体层 110, 以形成导体层 110a 在绝缘层 112a 的下方。形成导体层 110a 的方法包括以绝缘层 112a 为罩幕, 进行非等向性干蚀刻制程。此外, 由于上述方法是以绝缘层 112a 为罩幕, 因此为一种自对准制程 (self-aligned process), 其中导体层 110a 位于绝缘层 112a 的正下方, 且导体层 110a 与绝缘层 112a 的边界切齐。

[0051] 然后, 请参照图 1E, 移除绝缘层 112a 及部分绝缘层 108, 以形成绝缘层 108a 在导体层 110a 的下方。形成绝缘层 108a 的方法包括以导体层 110a 为罩幕, 进行非等向性干蚀刻制程。此外, 由于上述方法是以导体层 110a 为罩幕, 因此为一种自对准制程, 其中绝缘层 108a 位于导体层 110a 的正下方, 且绝缘层 108a 与导体层 110a 的边界切齐。

[0052] 之后, 请参照图 1F, 进行氧化制程, 将导体层 110a 氧化成绝缘层 114, 此氧化制程同时在磊晶层 104 的表面及沟槽 107 的侧壁上形成绝缘层 116。绝缘层 114 及绝缘层 116 的材料例如是氧化硅。在一实施例中, 上述氧化制程将导体层 110a 全部氧化, 如图 1F 所示。在另一实施例中 (未示出), 上述氧化制程仅将部份导体层 110a 氧化。

[0053] 特别要说明的是, 倘使上述氧化制程所形成的绝缘层 116 的厚度未达到制程需求 (例如过厚或过薄), 也可以选择性地进行下列步骤。首先, 进行蚀刻制程, 以移除绝缘层 116 及部分绝缘层 114。然后, 进行热氧化制程或化学气相沉积制程, 以在磊晶层 104 及沟槽 107 的表面上形成具有所需厚度的绝缘层 (未示出)。

[0054] 然后, 请参照图 1G, 在沟槽 107 中形成导体层 118。形成导体层 118 的方法包括在磊晶层 104 上形成导体材料层 (未示出), 且导体材料层填满沟槽 107。导体材料层的材料例如是掺杂多晶硅, 且其形成方法包括进行化学气相沉积制程。然后, 进行回蚀刻制程, 移除部分导体材料层。

[0055] 接着, 请参照图 1H, 在沟槽 107 两侧的磊晶层 104 中分别形成具有第二导电型的二主体层 120。主体层 120 例如是 P 型主体层, 且其形成方法包括进行离子植入制程。然后, 在沟槽 107 的两侧的主体层 120 中分别形成具有第一导电型的二掺杂区 122。掺杂区 122 例如是 N 型重掺杂区, 且其形成方法包括进行离子植入制程。

[0056] 接下来, 在导体层 118 及掺杂区 122 上形成介电层 124。介电层 124 的材料例如是氧化硅、硼磷硅玻璃 (BPSG)、磷硅玻璃 (PSG)、氟硅玻璃 (FSG) 或未掺杂的硅玻璃 (USG), 且其形成方法包括进行化学气相沉积制程。接着, 形成贯穿介电层 124 及掺杂区 122 的二开口 126。形成开口的方法包括进行微影蚀刻制程。之后, 在介电层 124 上形成导体层 128, 其中导体层 128 填入开口 126 以与主体层 120 电性连接。导体层 128 的材料可以是诸如铝的金属, 且其形成方法包括进行化学气相沉积制程。至此, 完成第一实施例的沟槽式栅极金氧半场效晶体管 100 的制造, 其中衬底 102 作为漏极, 掺杂区 122 作为源极, 导体层 118 作为栅极, 且绝缘层 116 作为栅氧化层。另外, 沟槽 107 底部的由绝缘层 108a 及绝缘层 114 构成的厚氧化层可以有效降低栅极对漏极的电容 C_{gd} , 提升元件的效能。

[0057] 第二实施例

[0058] 图 2A 至 2F 是本发明的第二实施例所示出的一种沟槽式栅极金氧半场效晶体管的制造方法的剖面示意图。

[0059] 首先,请参照图 2A,在具有第一导电型的衬底 202 上形成具有第一导电型的磊晶层 204。衬底 202 例如是 N 型硅衬底。磊晶层 204 例如是 N 型磊晶层。然后,在磊晶层 204 中形成沟槽 206。形成磊晶层 204 与沟槽 206 的方法请参见第一实施例,在此不再赘述。

[0060] 接着,在磊晶层 204 及沟槽 206 的表面上顺应性地形成绝缘层 208。绝缘层 208 的材料例如为氧化硅,且其形成方法包括进行热氧化法或化学气相沉积制程。然后,在绝缘层 208 上形成导体材料层 210,且导体材料层 210 填满沟槽 206。导体材料层 210 的材料例如是未掺杂多晶硅,且其形成方法包括进行化学气相沉积制程。

[0061] 之后,请参照图 2B,进行回蚀刻制程,移除部分导体材料层 210,以在沟槽 206 的底部形成导体层 210a。在一实施例中,回蚀刻制程裸露出绝缘层 208 的顶面及部分侧壁,其可使用时间模式来控制导体层 210a 的厚度。

[0062] 接着,请参照图 2C,移除部分绝缘层 208,以形成裸露出导体层 210a 上部的绝缘层 208a。形成绝缘层 208a 的方法包括进行回蚀刻法,直到裸露出导体层 210a 的 2/3 至 4/5 的高度。在一实施例中,可使用时间模式来控制导体层 210a 的裸露出来的高度。

[0063] 接下来,请参照图 2D,进行氧化制程,将导体层 210a 氧化成绝缘层 212,此氧化制程同时在磊晶层 204 的表面及沟槽 206 的侧壁上形成绝缘层 214。绝缘层 212 及绝缘层 214 的材料例如是氧化硅。在一实施例中,上述氧化制程将导体层 210a 全部氧化,如图 2D 所示。在另一实施例中(未示出),上述氧化制程仅将部份导体层 210a 氧化。

[0064] 特别要说明的是,倘使上述氧化制程所形成的绝缘层 214 的厚度未达到制程需求,也可以选择性地进行下列步骤。首先,进行蚀刻制程,以移除绝缘层 214、部分绝缘层 212 及部分绝缘层 208a。然后,进行热氧化制程或化学气相沉积制程,以在磊晶层 204 及沟槽 206 的表面上形成具有所需厚度的绝缘层(未示出)。

[0065] 然后,请参照图 2E,在沟槽 206 中形成导体层 218。形成导体层 218 的方法包括在磊晶层 204 上形成导体材料层(未示出),且导体材料层填满沟槽 206。导体材料层的材料例如是掺杂多晶硅,且其形成方法包括进行化学气相沉积制程。然后,进行回蚀刻制程,移除部分导体材料层。

[0066] 接着,请参照图 2F,在沟槽 206 两侧的磊晶层 204 中分别形成具有第二导电型的二主体层 220。主体层 220 例如是 P 型主体层。之后,在沟槽 206 的两侧的主体层 220 中分别形成具有第一导电型的二掺杂区 222。掺杂区 222 例如是 N 型重掺杂区。之后,在导体层 218 及掺杂区 222 上形成介电层 224。接着,形成贯穿介电层 224 及掺杂区 222 的二开口 226。接着,在介电层 224 上形成导体层 228,其中导体层 228 填入开口 226 以与主体层 220 电性连接。主体层 220、掺杂区 222 及导体层 228 的材料及形成方法请参见第一实施例,在此不再赘述。至此,完成第二实施例的沟槽式栅极金氧半场效晶体管 200 的制造,其中衬底 202 作为漏极,掺杂区 222 作为源极,导体层 218 作为栅极,且绝缘层 214 作为栅氧化层。另外,沟槽 206 底部的由绝缘层 208a 及绝缘层 212 构成的厚氧化层可以有效降低栅极对漏极的电容 C_{gd} ,提升元件的效能。

[0067] 在以上的实施例中,是以第一导电型为 N 型,第二导电型为 P 型为例来说明,但本发明并不以此为限。熟知此技艺者应了解,第一导电型也可以为 P 型,而第二导电型为 N 型。

[0068] 综上所述,在本发明的方法中,先在沟槽底部留下多晶硅层,再进行氧化制程将此多晶硅层转化为氧化硅层,因此能够以较佳的制程控制来形成具有厚底氧化物(TBOX)的沟槽式金氧半导体场效晶体管。此厚底氧化物的厚度可以通过底绝缘层(如第一实施例的绝缘层108a或第二实施例的绝缘层208a)的厚度及后续多晶硅层(如第一实施例的导体层110a或第二实施例的导体层210a)的厚度来精确地控制,方法简单、制程裕度宽,且可避免现有技术中的通道偏移的问题。

[0069] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

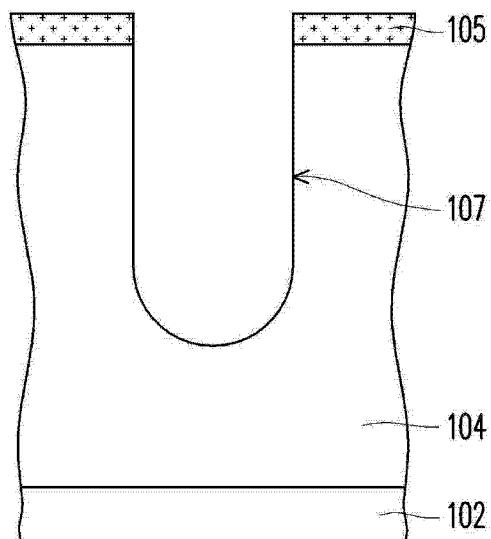


图 1A

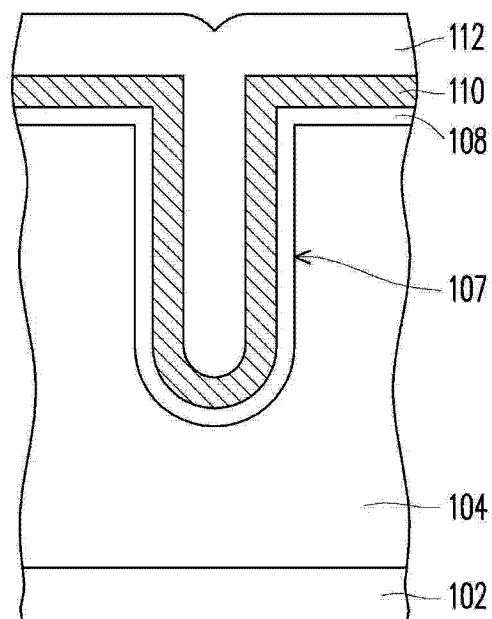


图 1B

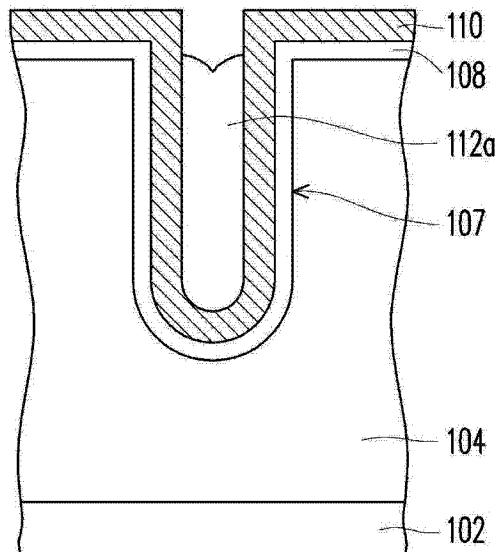


图 1C

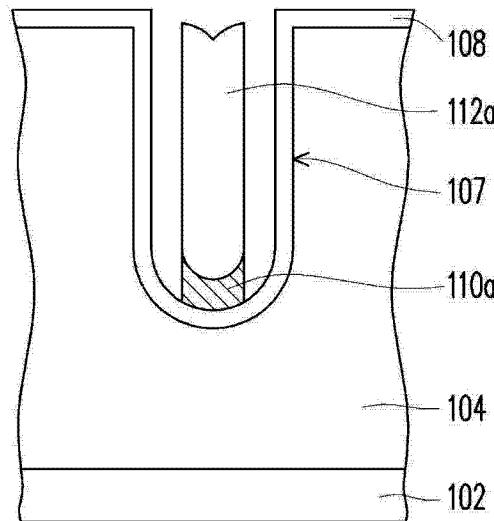


图 1D

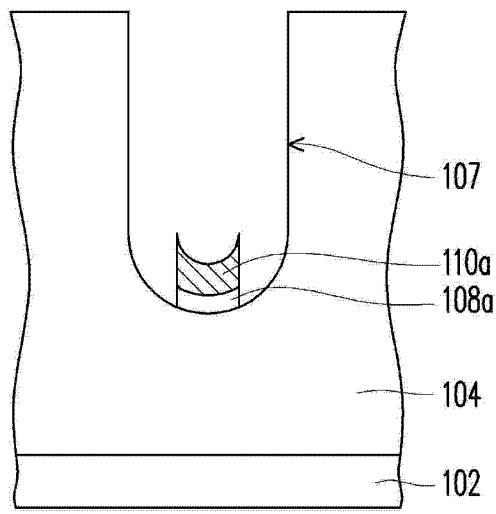


图 1E

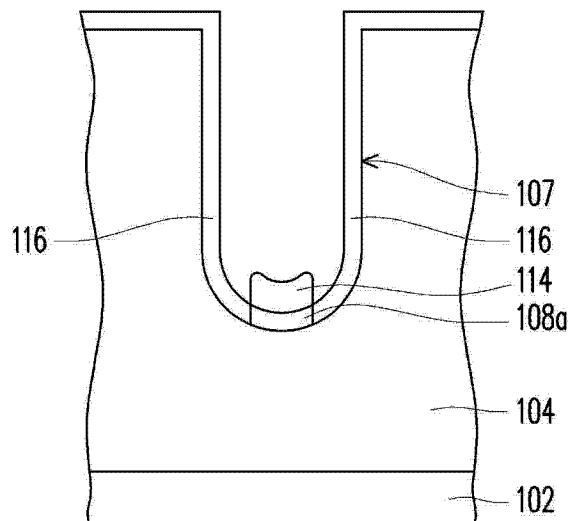


图 1F

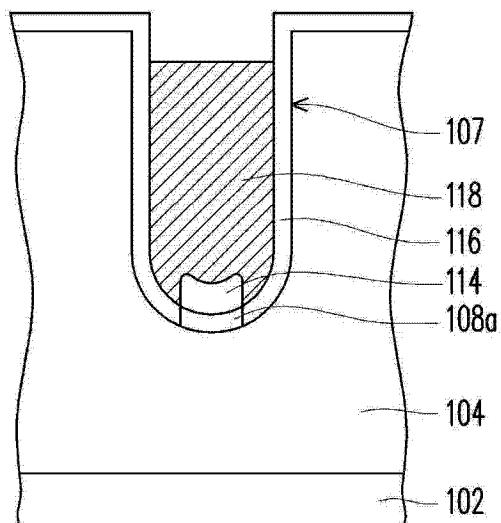


图 1G

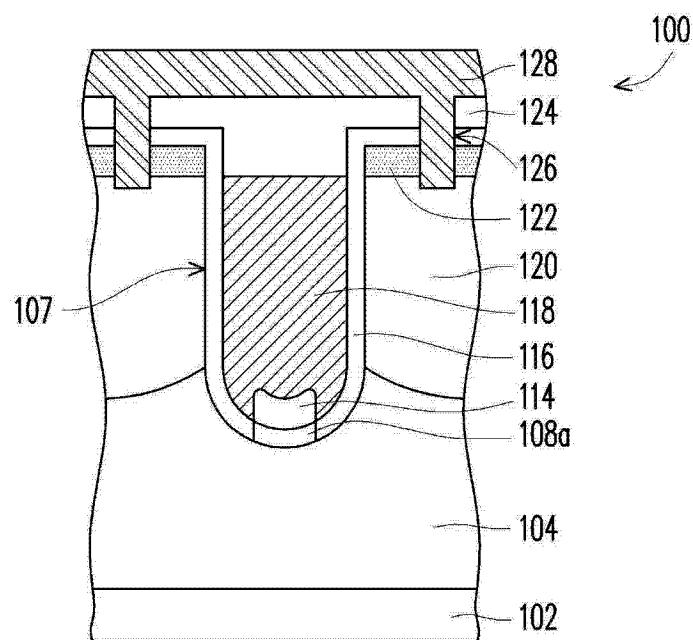


图 1H

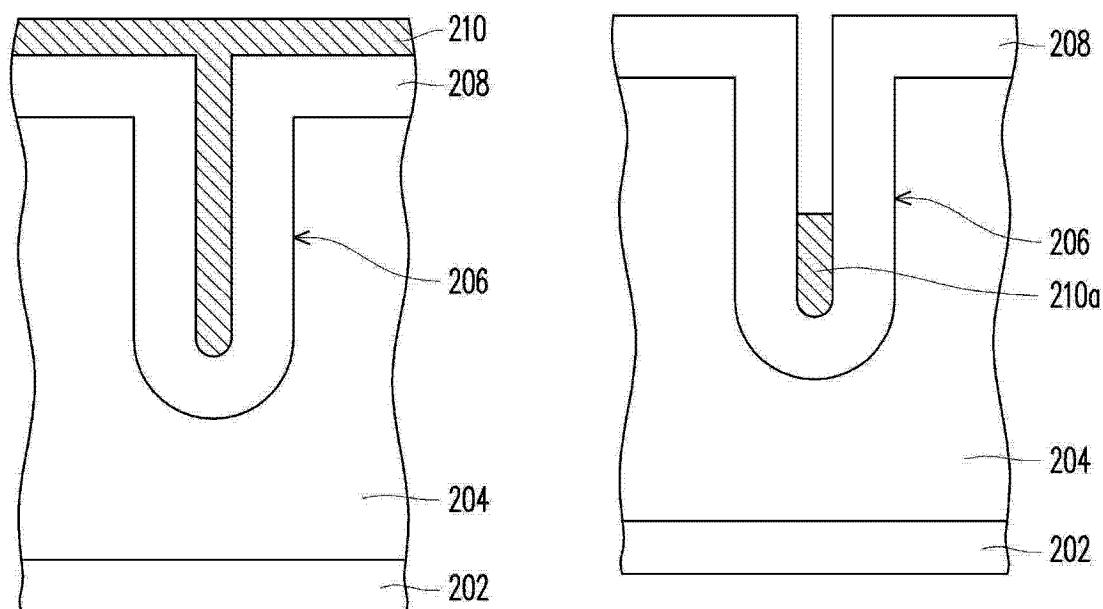


图 2B

图 2A

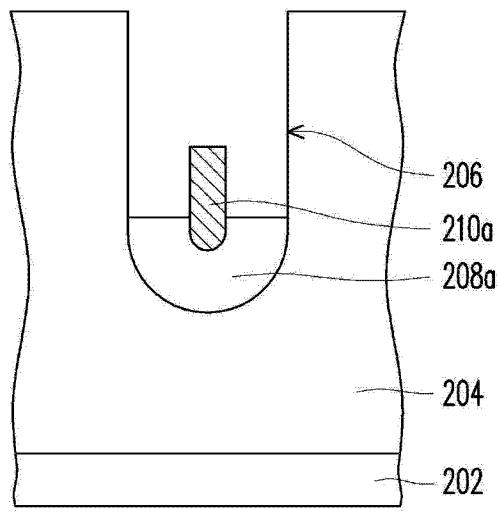


图 2C

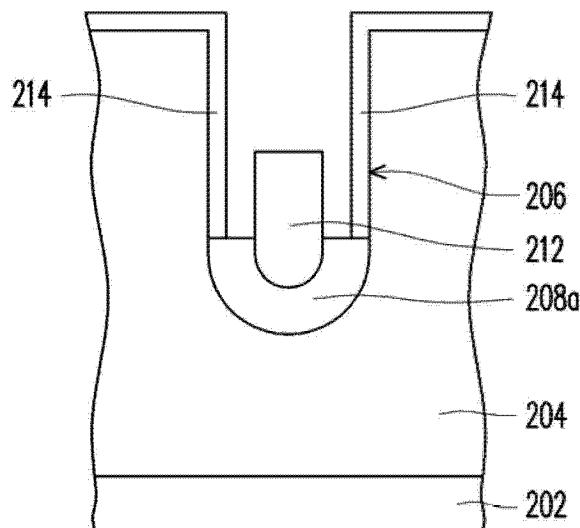


图 2D

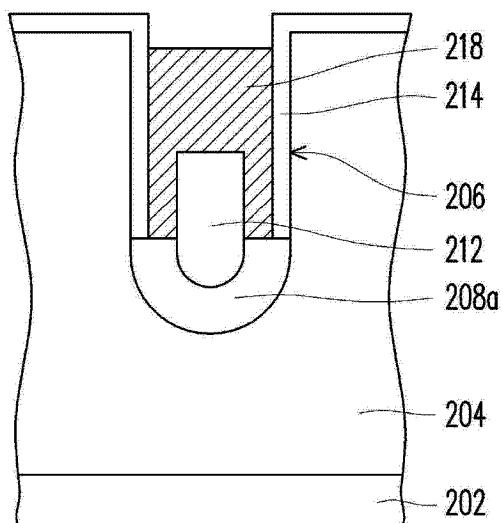


图 2E

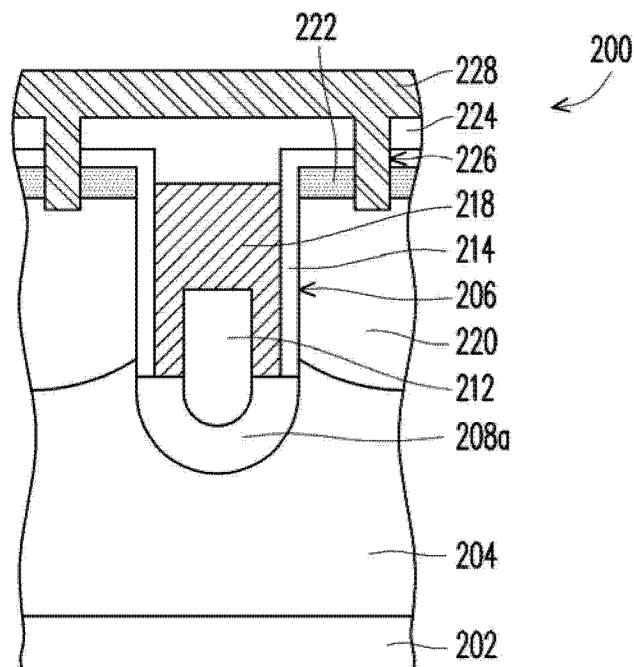


图 2F