

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4109357号
(P4109357)

(45) 発行日 平成20年7月2日(2008.7.2)

(24) 登録日 平成20年4月11日(2008.4.11)

(51) Int.Cl. F 1
H02M 3/28 (2006.01) H02M 3/28 H

請求項の数 3 (全 14 頁)

(21) 出願番号	特願平10-275510	(73) 特許権者	000002037
(22) 出願日	平成10年9月29日(1998.9.29)		新電元工業株式会社
(65) 公開番号	特開2000-116124(P2000-116124A)		東京都千代田区大手町2丁目2番1号
(43) 公開日	平成12年4月21日(2000.4.21)	(74) 代理人	100102875
審査請求日	平成17年1月27日(2005.1.27)		弁理士 石島 茂男
		(74) 代理人	100106666
			弁理士 阿部 英樹
		(72) 発明者	島村 高
			埼玉県飯能市南町10番13号 新電元工業株式会社飯能工場内
		(72) 発明者	田中 僊一
			埼玉県飯能市南町10番13号 新電元工業株式会社飯能工場内

最終頁に続く

(54) 【発明の名称】 電源回路

(57) 【特許請求の範囲】

【請求項1】

トランスと、一次側電流供給回路と、二次側整流回路と、制御回路とを有し、前記トランスは、互いに磁気結合された一次巻線と、電圧検出巻線と、二次巻線とを有しており、

前記一次側電流供給回路は主スイッチと、整流平滑回路とを有し、前記主スイッチは前記一次巻線に直列接続され、導通したときに前記一次巻線に電流を供給することができるようにされ、

前記主スイッチの導通/遮断によって、前記一次巻線に蓄積されたエネルギーが前記二次巻線及び前記電圧検出巻線に、一定比で分割されて伝達され、前記二次巻線の端子間及び前記電圧検出巻線の端子間に、それぞれ電圧を誘起することができるようにされ、

前記整流平滑回路は、前記電圧検出巻線の端子間に誘起された電圧を整流平滑して、前記二次巻線の端子間に誘起された電圧に応じた大きさの検出電圧を生成して、前記制御回路に出力し、

前記制御回路は、前記検出電圧を基準電圧に保つように前記主スイッチの導通状態を制御することで、前記二次巻線の端子間に誘起される電圧を一定電圧に保つようにされ、

前記二次側整流回路は、前記二次巻線の端子間に誘起された電圧を整流して平滑することで、直流電圧を得ることができるように構成された電源回路において、

サージ検出回路を更に有し、

前記主スイッチの切断時に、前記二次巻線の端子間に生じる電圧にサージ電圧が生じた場

10

20

合に、

前記サージ検出回路は、前記電圧検出巻線の端子間に誘起され、サージ電圧を含む電圧を検出して前記制御回路に出力し、

前記制御回路は、前記サージ検出回路から入力された電圧が大きくなると、前記二次巻線に伝達するエネルギーを大きくして、前記二次巻線の端子間に誘起される電圧を高くするように構成されたことを特徴とする電源回路。

【請求項 2】

前記サージ検出回路は、ダイオードと抵抗とコンデンサとを有し、

前記ダイオードのアノードは、前記電圧検出巻線の一方の端子に接続され、前記ダイオードのカソードは、前記抵抗の一端に接続され、

10

前記抵抗の他端は、前記コンデンサの一端に接続され、前記コンデンサの他端は、前記電圧検出巻線の他方の端子に接続されており、

前記主スイッチが導通すると、前記電圧検出巻線の一方の端子に正極性の電圧が、前記電圧検出巻線の他方の端子に負極性の電圧が、それぞれ生じ、前記電圧検出巻線に流れる電流が、前記ダイオードに供給されるようにされ、

前記ダイオードは、前記電圧検出巻線に流れる電流を整流し、

前記抵抗と前記コンデンサは、前記電圧検出巻線に流れる電流を平滑化して、前記電圧検出巻線に誘起された電圧を検出するように構成されたことを特徴とする請求項 1 記載の電源回路。

【請求項 3】

20

前記制御回路は、誤差アンプと、スイッチング制御回路とを有し、

前記誤差アンプは、分圧された前記検出電圧と、基準電圧とを比較して誤差信号を出力し、

前記スイッチング制御回路は、前記誤差信号に基づいて、前記基準電圧に、前記分圧された検出電圧が一致するように前記主スイッチの導通 / 遮断を制御するように構成されており、

前記基準電圧は、一定電圧に、前記電圧検出巻線の端子間に誘起された電圧に応じた電圧が重畳されて生成されていることを特徴とする請求項 2 記載の電源回路。

【発明の詳細な説明】

【0001】

30

【発明の属する技術分野】

本発明は電源回路に関し、特に、一次側と絶縁された二次側の電圧を間接的に検出することで、出力電圧を一定に保つように構成された電源回路の改善に関する。

【0002】

【従来の技術】

電源は電子装置にとって欠かせない回路であり、電源装置として電子装置とは独立して設置される他、電子装置中に組み込まれたり、プリント基板上の一部分に他の回路と共存した状態で設けられる等、供給すべき電力量に応じて多種多様な設置方式を選択できるようになっている。

【0003】

40

図 2 の符号 101 に示したものは、36 ~ 72 V 程度の直流電圧を降圧させ、2.5 V の直流電圧を生成する電源回路であって、一次側電流供給回路 102 と、二次側整流回路 103 と、トランス 104 と、PWM 制御回路 105 と、電圧制御部 106 とを有している。

【0004】

トランス 104 は、一次巻線 141 と、二次巻線 143 とゲート駆動巻線 144 とを有している。

一次側電流供給回路 102 は、平滑回路 111 と、スナバ回路 112 と、n チャンネル MOS トランジスタからなるスイッチトランジスタ 113 とを有している。

【0005】

50

スイッチトランジスタ113のドレインは一次巻線141の一方の端子Bに接続され、ソースは平滑回路111を介して一方の入力端子162に接続されており、一次巻線141の他方の端子Aは、スナバ回路112と平滑回路111を介して他方の入力端子161に接続されている。そして、入力端子161、162間に直流電圧が印加され、スイッチトランジスタ113がオンすると、一次巻線141に電流を供給できるようにされている。

【0006】

スイッチトランジスタ113のゲートには、PWM制御回路105が接続されており、ゲートに矩形波信号を出力することで、スイッチトランジスタ113のオン/オフの切替えを制御でき、スイッチトランジスタ113がオンしている時間(以下でオン時間と称する)とオフしている時間(以下でオフ時間と称する)との比を調整することにより、スイッチトランジスタ113に流れる電流量を調整できるようにされている。

10

【0007】

トランス104の一次巻線141と、二次巻線143とは絶縁されているが磁気結合されており、一次巻線141に電流が流れて起電力が一次巻線141に発生すると、二次巻線143に誘導起電力を誘起できるようにされている。

【0008】

このとき、一次巻線141に起電力が発生して、一次巻線141の一方の端子Aに正極性の電圧が、他方の端子Bに負極性の電圧が発生すると、二次巻線143の接地電位側にある一方の端子Gには正極性の電圧が、他方の端子Fには負極性の電圧が、それぞれ発生する。

20

【0009】

二次側整流回路103は、nチャネルMOSトランジスタからなる整流トランジスタ121と、スナバ回路122と、平滑回路123とを有している。整流トランジスタ121のソースは二次巻線143の一方の端子Fに接続され、ドレインは平滑回路123を介して出力端子163に接続されており、二次巻線143の他方の端子Gは平滑回路123を介して出力端子164に接続されている。そして、二次巻線143の端子F、G間に電圧が発生して整流トランジスタ121がオンすると、出力端子163、164を介して、図示しない負荷に電流を供給できるようにされている。

【0010】

上記の電源回路101で、一定の直流電圧を負荷に出力する動作について以下で説明する。予め入力端子161、162間には36~72V程度の直流電圧が印加され、平滑回路123内のコンデンサ124は、電源投入時に流れる微小電流によって充電されており、コンデンサ124の両極間には電位差が生じているものとする。

30

【0011】

スイッチトランジスタ113がオフした状態から、スイッチトランジスタ113がオンすると、一次巻線141に電流が流れ、一次巻線141には起電力が発生し、二次巻線143に誘導起電力が誘起される。

【0012】

このとき、一次巻線141の端子A、Bには、それぞれ正極性、負極性の電圧が発生するので、二次巻線143の端子Gには正極性の電圧が、二次巻線143の端子Fには負極性の電圧が、それぞれ生じ、端子Fに接続された整流トランジスタ121のソースには、端子Gよりも低い電圧が印加される。

40

【0013】

一方、整流トランジスタ121のドレインは、平滑回路123内のコンデンサ124を介して端子Gに接続されており、端子Gとの間に電位差が生じているので、整流トランジスタ121のドレインの電位は端子Gの電位よりも高くなる。

【0014】

すると、整流トランジスタ121のドレインの電位がソースの電位よりも高くなるので整流トランジスタ121には順バイアスが印加された状態になるが、整流トランジスタ121のゲート電位を規定する端子Eの電位は、整流トランジスタ121のソース電位を規定

50

する端子Fの電位よりも低くなるので、整流トランジスタ121はオフしている。

【0015】

従って、二次巻線143から整流トランジスタ121を介して出力端子163へと電流は流れず、平滑回路123内のコンデンサ124から放電がなされ、放電電圧が出力端子163、164から負荷へと出力される。

【0016】

その後オン状態にあったスイッチトランジスタ113がオフ状態に切り替わると、一次巻線141には、スイッチトランジスタ113がオンしていたときに発生していた起電力と逆極性の起電力が発生し、二次巻線143、ゲート駆動巻線144のそれぞれに、スイッチトランジスタ113がオンしていたときと逆極性の電圧が発生する。

10

【0017】

すると、スイッチトランジスタ113がオン状態にあったときと逆のバイアスが整流トランジスタ121に印加され、整流トランジスタ121内部の寄生ダイオードが順バイアスされる。他方、整流トランジスタ121のゲートの電位を規定する端子Eの電位は、整流トランジスタ121のソースの電位を規定するゲート駆動巻線144の端子Fの電位よりも高くなる。従ってこのとき、ゲートには正電圧が印加され、整流トランジスタ121は逆向きにオンできるようになり、整流トランジスタ121はいわゆる第三象限動作をし、寄生ダイオードには電流が流れず、ダイオードを整流素子として用いた場合よりも小さい電圧降下で、電流を流すことができる。

【0018】

整流トランジスタ121が逆向きにオンすると、二次巻線143から、整流トランジスタ121を介して平滑回路123に電流が流れ込み、平滑回路123内のコンデンサに充電しながら、出力端子163、164から負荷へと電力を供給する。

20

【0019】

このように、スイッチトランジスタ113のオン状態とオフ状態とを繰り返し切り替え、平滑回路123への充放電を繰り返すことにより、出力端子163、164から負荷へと電圧を印加することができる。

【0020】

上記した電源回路101においては、二次側の出力電圧を、二次側と絶縁された一次側で間接的に検出し、出力電圧が一定電圧になるようにスイッチトランジスタ113のオン状態とオフ状態との切替え制御をするが、そのため一次側電流供給回路102は、電圧検出巻線142と電圧検出部114とを有しており、PWM制御回路105に接続された電圧制御部106を有している。

30

【0021】

電圧検出巻線142は、一次巻線141及び二次巻線143と磁気結合されるように配置され、二次巻線143に誘導起電力が生じるとともに、電圧検出巻線142にも誘導起電力が生じるようにされ、二次巻線143と磁気結合された電圧検出巻線142の端子C、D間に、二次巻線143に誘起された電圧に応じた大きさの電圧が発生するようにされている。

【0022】

このとき、二次巻線143の一方の端子Gに正極性の電圧が、他方の端子Fに負極性の電圧が発生すると、電圧検出巻線142の接地電位側にある一方の端子Dには正極性の電圧が、他方の端子Cには負極性の電圧が、それぞれ発生するようにされている。

40

【0023】

電圧検出部114は、抵抗115、117とコンデンサ116、118と、ダイオード119とを有しており、抵抗115、117と、コンデンサ116、118とがそれぞれローパスフィルタを構成しており、抵抗115とコンデンサ116とからなる前段のローパスフィルタが電圧検出巻線142の端子C、Dと接続されている。

【0024】

前段のローパスフィルタの出力にはダイオード119のアノードが接続され、カソードに

50

は、抵抗 117、コンデンサ 118 とからなる後段のローパスフィルタの入力が接続されている。後段のローパスフィルタの出力は電圧制御部 106 へと接続されており、電圧検出巻線 142 の端子 C、D 間の電圧を前段のローパスフィルタで高帯域成分を除去し、ダイオード 119 で整流し、後段のローパスフィルタで更に高帯域成分を除去することにより、電圧検出巻線 142 の端子 C、D 間の電圧を整流、平滑化して、電圧制御部 106 に出力できるようにされている。

【0025】

電圧制御部 106 は、誤差アンプ 150 と、抵抗器 151 ~ 154 とを有している。抵抗器 151、152 は、図示しない回路から供給される所定の一定電圧 V_{ref} と、接地電位との間に順次直列接続されており、抵抗器 151、152 の接続点は誤差アンプ 150 の反転入力端子 (-) に接続されている。他方、抵抗器 153、154 は電圧検出部 114 の出力と接地電位との間に直列接続されており、抵抗器 153、154 の接続点は誤差アンプ 150 の非反転入力端子 (+) に接続されている。

10

【0026】

そして、電圧検出部 114 から入力された直流電圧を、抵抗器 153、154 の抵抗比で分圧した電圧(以下で検出電圧と称する)が、誤差アンプ 150 の非反転入力端子 (+) に入力されるようにされている。他方、誤差アンプ 150 の反転入力端子 (-) には、直列接続された抵抗器 151、152 の抵抗比で、一定電圧 V_{ref} を分圧した電圧(以下で基準電圧と称する)が入力されている。

【0027】

誤差アンプ 150 は、検出電圧と基準電圧とに基づいて PWM 制御回路 105 の制御をし、検出電圧が基準電圧よりも低ければ、スイッチトランジスタ 113 のオン時間を長くし、検出電圧が基準電圧よりも高ければ、スイッチトランジスタ 113 のオン時間を短くするように PWM 制御回路 105 を制御している。

20

【0028】

オン時間をオフ時間に比して長くすると、一次巻線 141 に流れる電流量が増え、一次巻線 141 に蓄積されるエネルギーが増大して、二次巻線 143 及び電圧検出巻線 142 に伝達される。すると電圧検出巻線 142 に流れる電流量が増え、電圧検出巻線 142 の端子 C、D 間の電圧が上昇して、検出電圧が上昇する。逆に、オン時間をオフ時間に比して短くすると、検出電圧は低下する。そして、検出電圧は、基準電圧に一致するように動作している。

30

【0029】

検出電圧が基準電圧に一致すると、電圧検出巻線 142 の端子 C、D 間の電圧が一定になる。また、電圧検出巻線 142 の端子 C、D 間の電圧と、二次巻線 143 の端子 F、G 間の電圧との比は、二次巻線 143 と電圧検出巻線 142 との巻数比によって一定に定まっているので、検出電圧が基準電圧に一致した状態では、二次巻線 143 の端子 F、G 間の電圧が一定値になる。理想的な場合には、二次巻線 43 の端子 F、G 間の電圧と、出力電圧は等しくなるので、出力電圧も一定値になる。

【0030】

従って、予め基準電圧を適当に設定することで、入力端子 161、162 間に入力された直流電圧から、一定の直流電圧を得ることができる。ここでは、2.5V の直流電圧を得ることができる。

40

【0031】

しかしながら、負荷に流れる電流が大きい場合には、スイッチトランジスタ 113 がオフし、それに伴って整流トランジスタ 121 がオンする時に、図 3(a) に示すように、電圧検出巻線 142 の C、D 間の電圧 V_1 に、二次側整流回路 103 内の寄生容量や寄生インダクタンスが原因となるスパイク状のサージ電圧 s が生じてしまい、二次側整流回路 103 内で、サージ電圧 s の大きさに応じたエネルギーの損失が生じてしまう。

【0032】

他方、電圧検出部 114 は電圧検出巻線 142 の C、D 間の電圧 V_1 を平滑化して、図 3 (

50

b)に示すように、サージ電圧 s が除去された電圧 V_2 を生成し、電圧制御部 106 は、サージ電圧 s が除去された電圧 V_2 から検出電圧を生成し、その検出電圧が基準電圧と一致するように制御していたので、電圧制御部 106 は、サージ電圧 s 分のエネルギーの損失を認識することができない。

【0033】

従って、一次巻線 141 から二次巻線 143 へは、サージ電圧 s が生じない理想的な場合に必要なエネルギーしか供給されないが、二次側整流回路 103 から出力される出力電圧は、サージ電圧 s によるエネルギーの損失分だけ低下してしまうという問題が生じていた。

【0034】

【発明が解決しようとする課題】

本発明は上記従来技術の不都合を解決するために創作されたものであり、その目的は、特に、一次側と絶縁された二次側の電圧を間接的に検出することで、出力電圧を一定に保つように構成された電源回路において、一定の出力電圧を出力することができる電源回路を提供することにある。

【0035】

【課題を解決するための手段】

上記課題を解決するために、請求項 1 記載の発明は、トランスと、一次側電流供給回路と、二次側整流回路と、制御回路とを有し、前記トランスは、互いに磁気結合された一次巻線と、電圧検出巻線と、二次巻線とを有しており、前記一次側電流供給回路は主スイッチと、整流平滑回路とを有し、前記主スイッチは前記一次巻線に直列接続され、導通したときに前記一次巻線に電流を供給することができるようにされ、前記主スイッチの導通/遮断によって、前記一次巻線に蓄積されたエネルギーが前記二次巻線及び前記電圧検出巻線に、一定比で分割されて伝達され、前記二次巻線の端子間及び前記電圧検出巻線の端子間に、それぞれ電圧を誘起することができるようにされ、前記整流平滑回路は、前記電圧検出巻線の端子間に誘起された電圧を整流平滑して、前記二次巻線の端子間に誘起された電圧に応じた大きさの検出電圧を生成して、前記制御回路に出力し、前記制御回路は、前記検出電圧を基準電圧に保つように前記主スイッチの導通状態を制御することで、前記二次巻線の端子間に誘起される電圧を一定電圧に保つようにされ、前記二次側整流回路は、前記二次巻線の端子間に誘起された電圧を整流して平滑することで、直流電圧を得ることが

【0036】

請求項 2 記載の発明は、請求項 1 記載の電源回路であって、前記サージ検出回路は、ダイオードと抵抗とコンデンサとを有し、前記ダイオードのアノードは、前記電圧検出巻線の一方の端子に接続され、前記ダイオードのカソードは、前記抵抗の一端に接続され、前記抵抗の他端は、前記コンデンサの一端に接続され、前記コンデンサの他端は、前記電圧検出巻線の他方の端子に接続されており、前記主スイッチが導通すると、前記電圧検出巻線の一方の端子に正極性の電圧が、前記電圧検出巻線の他方の端子に負極性の電圧が、それぞれ生じ、前記電圧検出巻線に流れる電流が、前記ダイオードに供給されるようにされ、前記ダイオードは、前記電圧検出巻線に流れる電流を整流し、前記抵抗と前記コンデンサは、前記電圧検出巻線に流れる電流を平滑化して、前記電圧検出巻線に誘起された電圧を検出するように構成されている。

【0037】

請求項 3 記載の発明は、請求項 2 記載の電源回路であって、前記制御回路は、誤差アンプと、スイッチング制御回路とを有し、前記誤差アンプは、分圧された検出電圧と、基準電

10

20

30

40

50

圧が入力されると、前記分圧された検出電圧と、前記基準電圧とを比較して誤差信号を出力し、前記スイッチング制御回路は、前記誤差信号に基づいて、前記基準電圧に、前記分圧された検出電圧が一致するように前記主スイッチの導通/遮断を制御するように構成されており、前記基準電圧は、一定電圧に、前記電圧検出巻線の端子間に誘起された電圧に応じた電圧が重畳されて生成されている。

【0038】

本発明の電源回路で、負荷に流れる電流が大きくなると、二次側整流回路内の整流素子が導通するときに、二次巻線の端子間の電圧にサージ電圧が生じるとともに、電圧検出巻線の端子間の電圧にもサージ電圧が生じる。

【0039】

サージ検出回路は、電圧検出巻線の端子間に誘起された、サージ電圧を含む電圧を検出して、制御回路に出力しており、制御回路が、サージ検出回路から入力された電圧が大きくなると、二次巻線に伝達するエネルギーを大きくしている。

【0040】

このため、二次側整流回路内で、サージ電圧が原因となるエネルギーの損失が生じても、その損失分を補償するように、二次巻線に伝達するエネルギーを大きくして、二次巻線の端子間に生じる電圧を高くすることにより、出力電圧が低下しないようにし、一定の出力電圧を得ることが可能になる。

【0041】

なお、本発明において、サージ電圧はスパイク状の電圧波形を有し、電圧のピーク値が大きく、発生期間が短いので、電圧のピーク値や発生期間を確実に検出することが困難であって、サージ電圧によるエネルギーの損失分を確実に求めることができないというおそれがあったが、本発明では、サージ検出回路内の抵抗とコンデンサで、サージ電圧を含む電圧を平滑化して電圧波形をなまらせることで、サージ電圧を確実に検出することができる。

【0042】

また、本発明において、制御回路が、誤差アンプと、スイッチング制御回路とを有しており、分圧された検出電圧と、基準電圧とを比較し、分圧された検出電圧が基準電圧に一致するように制御回路が動作することで、出力電圧が一定電圧に保たれるように動作するという回路構成をとった場合に、基準電圧は、一定電圧に、二次巻線の端子間に誘起される電圧に応じた大きさの電圧が重畳されるようにしている。

【0043】

基準電圧と検出電圧とが一致し、出力電圧が一定である定常状態において、二次側整流回路内の整流素子が導通するときにサージ電圧が生じると、サージ電圧が発生する期間は、二次巻線の端子間に誘起される電圧に誘起される電圧が増大するので、基準電圧は上昇し、分圧された検出電圧よりも高くなる。

【0044】

すると、誤差アンプは、基準電圧に、分圧された検出電圧が一致するようにスイッチング制御回路を制御するので、主スイッチの導通期間が長くなって一次巻線に流れる電流が大きくなり、一次巻線から二次巻線に伝達するエネルギーが大きくなる。

【0045】

このため、二次側整流回路内で、サージ電圧が原因となるエネルギーの損失分を補償するように、二次巻線に伝達するエネルギーを大きくすることにより、負荷に流れる電流の大小によらず、出力電圧を一定に保つようにすることができる。

【0046】

【発明の実施の形態】

以下で図面を参照し、本発明の実施形態について説明する。

【0047】

図1の符号1は、本発明の実施形態に係る電源回路である。この電源回路1は、36~72V程度の直流電圧を降圧させ、2.5Vの直流電圧を生成させる電源回路であって、一

10

20

30

40

50

次側電流供給回路 2 と、二次側整流回路 3 と、トランス 4 と、PWM 制御回路 5 と、電圧制御部 6 とを有している。

【0048】

トランス 4 は、一次側には一次巻線 4 1 を、二次側には二次巻線 4 3 とゲート駆動巻線 4 4 とを、それぞれ有している。

一次側電流供給回路 2 は、平滑回路 1 1 と、スナバ回路 1 2 と、n チャンネル MOS トランジスタからなるスイッチトランジスタ 1 3 と、サージ検出回路 7 0 とを有している。

【0049】

スイッチトランジスタ 1 3 のドレインは一次巻線 4 1 の一方の端子 b に接続されている。他方、スイッチトランジスタ 1 3 のソースは平滑回路 1 1 を介して一方の入力端子 6 2 に接続されている。そして、一次巻線 4 1 の他方の端子 a はスナバ回路 1 2 と平滑回路 1 1 を介して他方の入力端子 6 1 に接続されており、入力端子 6 1、6 2 間に直流電圧が印加され、スイッチトランジスタ 1 3 がオンしたときに、一次巻線 4 1 に電流を供給できるようにされている。

10

【0050】

トランス 4 の一次巻線 4 1 と二次巻線 4 3 とは絶縁されているが、磁気結合されており、一次巻線 4 1 に電流が流れて起電力が一次巻線 4 1 に発生すると、二次巻線 4 3 に誘導起電力を誘起できるように構成されている。

【0051】

このとき、一次巻線 4 1 に起電力が発生して、一次巻線 4 1 の一方の端子 a に正極性の電圧が、他方の端子 b に負極性の電圧が発生すると、二次巻線 4 3 の接地電位側にある一方の端子 g には正極性の電圧が、他方の端子 f には負極性の電圧が、それぞれ発生するようにされている。

20

【0052】

スイッチトランジスタ 1 3 のゲートには、PWM 制御回路 5 が接続されており、ゲートに矩形波信号を出力することで、スイッチトランジスタ 1 3 のオン/オフの切替えを制御でき、スイッチトランジスタ 1 3 のオン時間とオフ時間との比を調整することにより、スイッチトランジスタ 1 3 に流れる電流量を調整できるようにされている。

【0053】

二次側整流回路 3 は、n チャンネル MOS トランジスタからなる整流トランジスタ 2 1 と、スナバ回路 2 2 と、平滑回路 2 3 とを有している。整流トランジスタ 2 1 のソースは二次巻線 4 3 の一方の端子 f に、ドレインは平滑回路 2 3 を介して出力端子 6 3 に、それぞれ接続されており、二次巻線 4 3 の他方の端子 g は平滑回路 2 3 を介して出力端子 6 4 に接続されている。そして、二次巻線 4 3 の端子 f、g 間に電圧が発生し、整流トランジスタ 2 1 がオンすると、出力端子 6 3、6 4 を介して、図示しない負荷に電流を供給できるようにされている。

30

【0054】

上記の電源回路 1 で、負荷に一定電圧を印加する動作について以下で説明する。まず、負荷に流れる電流が小さい場合について説明する。予め入力端子 6 1、6 2 間には 36 ~ 72 V 程度の直流電圧が印加されており、平滑回路 2 3 内のコンデンサ 2 4 は、電源投入時に流れる微小電流によって充電されており、コンデンサ 2 4 の両極間には電位差が生じているものとする。

40

【0055】

スイッチトランジスタ 1 3 がオフした状態から、スイッチトランジスタ 1 3 がオンすると、一次巻線 4 1 に電流が流れ、一次巻線 4 1 には起電力が発生し、二次巻線 4 3 に誘導起電力が発生する。

【0056】

このとき、一次巻線 4 1 の端子 a、b には、正極性、負極性の電圧がそれぞれ発生するので、二次巻線 4 3 の一方の端子 g には正極性の電圧が、他方の端子 f には負極性の電圧が、それぞれ発生し、端子 f に接続された整流トランジスタ 2 1 のソースには、端子 g より

50

も低い電圧が印加される。

【 0 0 5 7 】

一方、整流トランジスタ 2 1 のドレインは、平滑回路 2 3 内のコンデンサ 2 4 を介して端子 g に接続されており、コンデンサ 2 4 の両端の電位差により、整流トランジスタ 2 1 のドレインの電位は端子 g の電位よりも高くなる。

【 0 0 5 8 】

このため、整流トランジスタ 2 1 のドレインの電位はソースの電位よりも高くなるので整流トランジスタ 2 1 には順バイアスが印加された状態になるが、整流トランジスタ 2 1 のゲート電位を規定する端子 e の電位は、整流トランジスタ 2 1 のソース電位を規定する端子 f の電位よりも低いので、整流トランジスタ 2 1 はオフしている。

10

【 0 0 5 9 】

従って、二次巻線 4 3 から整流トランジスタ 2 1 を介して出力端子 6 3 に電流は流れず、平滑回路 2 3 内のコンデンサ 2 4 から放電がなされ、放電電圧が出力端子 6 3、6 4 から負荷へと出力される。

【 0 0 6 0 】

その後オン状態にあったスイッチトランジスタ 1 3 がオフ状態に切り替わると、一次巻線 4 1 には、スイッチトランジスタ 1 3 がオンしていたときに発生していた起電力と逆極性の起電力が発生し、二次巻線 4 3、ゲート駆動巻線 4 4 には、スイッチトランジスタ 1 3 がオンしていたときと逆極性の電圧が発生する。

【 0 0 6 1 】

すると、スイッチトランジスタ 1 3 がオン状態にあったときと逆のバイアスが整流トランジスタ 2 1 に印加され、整流トランジスタ 2 1 内部の寄生ダイオードが順バイアスされる。

20

【 0 0 6 2 】

他方、整流トランジスタ 2 1 のゲートの電位を規定する端子 e の電位は、整流トランジスタ 2 1 のソースの電位を規定するゲート駆動巻線 4 4 の端子 f の電位よりも高くなるので、ゲートには正電圧が印加され、整流トランジスタ 2 1 は逆向きにオンできるようになり、整流トランジスタ 2 1 はいわゆる第三象限動作をし、寄生ダイオードには電流が流れず、ダイオードを整流素子として用いた場合よりも小さい電圧降下で、電流を流すことができる。

30

【 0 0 6 3 】

整流トランジスタ 2 1 が逆向きにオンすると、二次巻線 4 3 から整流トランジスタ 2 1 を介して平滑回路 2 3 に電流が流れ込み、平滑回路 2 3 内のコンデンサ 2 4 に充電しつつ、出力端子 6 3、6 4 から負荷へと電流を供給する。

【 0 0 6 4 】

このように、スイッチトランジスタ 1 3 のオン状態とオフ状態とを繰り返し切り替え、平滑回路 2 3 への充放電を繰り返すことにより、出力端子 6 3、6 4 から負荷へと電圧を印加することができる。

【 0 0 6 5 】

上記した電源回路 1 においては、二次側での出力電圧を、二次側と絶縁された一次側で間接的に検出し、出力電圧が一定電圧になるようにスイッチトランジスタ 1 3 のオン状態とオフ状態との切替え制御をするが、そのため、一次側電流供給回路 2 は、電圧検出巻線 4 2 と電圧検出部 1 4 とを有しており、PWM 制御回路 5 に接続された電圧制御部 6 を有している。

40

【 0 0 6 6 】

電圧検出巻線 4 2 は、一次巻線 4 1 及び二次巻線 4 3 と磁気結合されるように配置されており、二次巻線 4 3 に誘導起電力が生じるとともに、電圧検出巻線 4 2 にも誘導起電力が生じるようにされ、二次巻線 4 3 と磁気結合された電圧検出巻線 4 2 の端子 c、d 間に、二次巻線 4 3 に誘起された電圧に応じた大きさの電圧が発生するようにされている。

このとき、二次巻線 4 3 の一方の端子 g に正極性の電圧が、他方の端子 f に負極性の電圧

50

が発生すると、電圧検出巻線 4 2 の接地電位側にある一方の端子 d には正極性の電圧が、他方の端子 c には負極性の電圧が、それぞれ誘起されるようにされている。

【 0 0 6 7 】

電圧検出部 1 4 は、抵抗 1 5 , 1 7 とコンデンサ 1 6 , 1 8 と、ダイオード 1 9 とを有しており、抵抗 1 5、1 7 と、コンデンサ 1 6、1 8 とがそれぞれローパスフィルタを構成している。そして抵抗 1 5 とコンデンサ 1 6 とからなる前段のローパスフィルタが電圧検出巻線 4 2 の端子 c、d と接続されている。

【 0 0 6 8 】

前段のローパスフィルタの出力にはダイオード 1 9 のアノードが接続され、カソードには、抵抗 1 7、コンデンサ 1 8 とからなる後段のローパスフィルタの入力が接続されている。

10

【 0 0 6 9 】

後段のローパスフィルタの出力は電圧制御部 6 へと接続されており、電圧検出巻線 4 2 の端子 C、D 間の電圧を前段のローパスフィルタで高帯域成分を除去し、ダイオード 1 9 で整流し、後段のローパスフィルタで更に高帯域成分を除去することにより、電圧検出巻線 4 2 の端子 C、D 間の電圧を整流、平滑化して、電圧制御部 6 に出力できるようにされている。

【 0 0 7 0 】

電圧制御部 6 は、誤差アンプ 5 0 と、抵抗器 5 1 ~ 5 4 とを有している。抵抗器 5 1、5 2 は、図示しない回路から供給されている一定電圧 V_{ref} と接地電位との間に順次直列接続されており、抵抗器 5 1、5 2 の接続点は誤差アンプ 5 0 の反転入力端子 (-) に接続されている。他方、抵抗器 5 3、5 4 はスイッチトランジスタ 1 3 のソースと接地電位との間に直列接続されており、抵抗器 5 3、5 4 の接続点は誤差アンプ 5 0 の非反転入力端子 (+) に接続されている。

20

【 0 0 7 1 】

そして、電圧検出部 1 4 から入力された直流電圧を、抵抗器 5 3、5 4 の抵抗比で分圧した電圧(以下で検出電圧と称する)が、誤差アンプ 5 0 の非反転入力端子 (+) に入力されるようにされている。他方、誤差アンプ 5 0 の反転入力端子 (-) には、直列接続された抵抗器 5 1、5 2 の抵抗比で、一定電圧 V_{ref} を分圧した電圧(以下で基準電圧と称する)が入力されている。

30

【 0 0 7 2 】

誤差アンプ 5 0 は、不図示の回路から供給される補助電源電圧 V_c によって動作し、検出電圧と基準電圧とを比較して、誤差信号を生成して PWM 制御回路 5 に出力している。

【 0 0 7 3 】

PWM 制御回路 5 は、誤差信号に基づいてスイッチトランジスタ 1 3 のオン/オフの制御をし、検出電圧が基準電圧よりも低ければ、スイッチトランジスタ 1 3 のオン時間を長くし、検出電圧が基準電圧よりも高ければ、スイッチトランジスタ 1 3 のオン時間を短くしている。

【 0 0 7 4 】

オン時間をオフ時間に比して長くすると、一次巻線 4 1 に流れる電流量が増え、一次巻線 4 1 に蓄積されるエネルギーが増大して、二次巻線 4 3 及び電圧検出巻線 4 2 に伝達される。すると電圧検出巻線 4 2 に流れる電流量が増え、電圧検出巻線 4 2 の端子 c、d 間の電圧が上昇し、この電圧を分圧して得られる検出電圧が上昇する。逆にオン時間をオフ時間に比して短くすると、検出電圧は低下する。こうして検出電圧は、基準電圧に一致するように動作している。

40

【 0 0 7 5 】

検出電圧が基準電圧に一致すると、電圧検出巻線 4 2 の端子 c、d 間の電圧が一定になる。また、電圧検出巻線 4 2 の端子 c、d 間の電圧と、二次巻線 4 3 の端子 f、g 間の電圧との比は、二次巻線 4 3 と電圧検出巻線 4 2 との巻数比によって一定に定まっているので、検出電圧が基準電圧に一致した状態では、二次巻線 4 3 の端子 f、g 間の電圧が一定に

50

なる。理想的な場合には、二次巻線 4 3 の端子 f、g 間の電圧と、出力電圧は等しくなるので、出力電圧も一定になる。

【 0 0 7 6 】

従って、予め基準電圧を適当に設定しておけば、入力端子 6 1、6 2 間に入力された直流電圧から、一定の出力電圧を得ることができる。ここでは、2.5 V の出力電圧を得ることができる。

【 0 0 7 7 】

しかしながら、負荷に流れる電流が大きくなると、二次巻線 4 3 の端子 f、g 間の電圧には、サージ電圧が生じるので、サージ電圧が原因となるエネルギー損失が二次側整流回路 3 内で生じてしまう。ところが、電圧制御部 6 は、サージ電圧が除去された電圧から検出電圧を生成し、その検出電圧が基準電圧と一致するように制御していたので、サージ電圧分のエネルギーの損失を認識することができない。

10

【 0 0 7 8 】

従って、一次巻線 4 1 から二次巻線 4 3 へは、サージ電圧が生じていない場合に必要なエネルギーしか供給されず、二次側整流回路 3 から出力される出力電圧は、サージ電圧によるエネルギーの損失分だけ低下してしまうという問題が生じていた。

【 0 0 7 9 】

この問題に対応するために本実施形態の電源回路 1 には、サージ検出回路 7 0 が設けられている。このサージ検出回路 7 0 は、ダイオード 7 1 と、抵抗 7 2 と、コンデンサ 7 3 とを有している。

20

【 0 0 8 0 】

ダイオード 7 1 のアノードは電圧検出巻線 4 2 の一方の端子 c に、カソードは抵抗 7 2 の一端に、それぞれ接続されており、電圧検出巻線 4 2 に流れる電流を整流して抵抗 7 2 の一端へと供給できるようにされている。

【 0 0 8 1 】

抵抗 7 2 の他端はコンデンサ 7 3 の一端に接続されており、コンデンサ 7 3 の他端は入力端子 6 2 に接続されて接地電位に接続されている。また、補助電源電圧 V_c と、直列接続された抵抗 5 1、5 2 の接続点との間には、直列接続された抵抗 8 0、8 1 が配置されており、抵抗 8 0 と抵抗 8 1 の接続点は、抵抗 7 2 とコンデンサ 7 3 との接続点に接続されている。

30

【 0 0 8 2 】

そして、抵抗 7 2 とコンデンサ 7 3 とで平滑化された、電圧検出巻線 4 2 の端子 f、g 間の電圧を、誤差アンプ 5 0 の入力レベルに合うように、直列接続された抵抗 8 0、8 1 の抵抗比で分圧し、抵抗 5 1、5 2 の接続中点に重畳して、誤差アンプ 5 0 の反転入力端子 (-) に入力させることができるようにされている。

【 0 0 8 3 】

基準電圧と検出電圧とが一致して出力電圧が一定の状態において、二次巻線 4 3 の端子 f、g 間にサージ電圧が生じると、電圧検出巻線 4 2 の端子 c、d 間に、サージ電圧が誘起され、ダイオード 7 1 を介して抵抗 8 0、8 1 の接続中点に出力され、抵抗 8 0、8 1 の抵抗比で分圧されて抵抗 5 1、5 2 の接続中点に重畳されるので、誤差アンプ 5 0 の反転入力端子 (-) の電圧すなわち基準電圧が上昇する。

40

【 0 0 8 4 】

誤差アンプ 5 0 は、検出電圧と基準電圧とを比較して、誤差信号を生成して PWM 制御回路 5 に出力し、PWM 制御回路 5 は、誤差信号に基づいてスイッチトランジスタ 1 3 のオン/オフ動作を制御する。ここでは、サージ電圧に応じた電圧が基準電圧に重畳され、基準電圧が検出電圧より高くなるので、オン時間を長くする。

【 0 0 8 5 】

オン時間をオフ時間に比して長くすると、一次巻線 4 1 に流れる電流量が増え、一次巻線 4 1 に蓄積されるエネルギーが増大する。増大したエネルギーが二次巻線 4 3 に伝達されると、二次巻線 4 3 及び電圧検出巻線 4 2 に流れる電流量が増え、二次巻線 4 3 の端子 f

50

、g間の電圧と、電圧検出巻線42の端子c、d間の電圧とがともに上昇し、検出電圧も上昇する。そして、検出電圧が基準電圧に一致すると安定する。

【0086】

このように、二次巻線43の端子f、g間にサージ電圧が生じて、端子f、g間の電圧が上昇したときには、検出電圧が基準電圧に一致するまで、一次巻線41に蓄積されるエネルギーを増大させ、二次巻線43に伝達されるエネルギーを大きくする。すると、二次側整流回路3内で生じる、サージ電圧sによるエネルギー損失が補償されるので、負荷に流れる電流が大きいつきでも、サージ電圧sによるエネルギー損失によって出力電圧が低下することなく、一定の電圧値(2.5V)に保つことができる。

【0087】

なお、サージ電圧はスパイク状の波形であって、電圧ピーク値が高く、発生期間が短いので、電圧を確実に検出することが難しいが、本実施形態では、サージ検出回路70がコンデンサ73を有しており、このコンデンサ73で、サージ電圧の波形をなまらせ、スパイク状のサージ電圧のピーク値を小さくし、発生期間を長くしているので、サージ電圧を確実に検出することが可能になる。

また、本実施形態では、二次側整流回路3の整流用素子として、整流トランジスタ21を用いているが、本発明はこれに限らず、ダイオードを用いてもよい。

【0088】

【発明の効果】

二次巻線の端子間に生ずる電圧を電圧検出巻線で検出することで負荷に流れる電流を間接的に検出し、サージ電圧によるエネルギーの損失を補償するように出力電圧を上昇させることにより、所望の出力電圧を正しく出力することができる。

【図面の簡単な説明】

【図1】本発明の電源回路の一例を示す回路図

【図2】従来電源回路を示す回路図

【図3】(a)：電圧検出巻線の端子間に現れる電圧の電圧波形図

(b)：電圧検出巻線の端子間に現れる電圧を平滑化した電圧の電圧波形図

【符号の説明】

1 …… 電源回路 2 …… 一次側電流供給回路 3 …… 二次側整流回路 4 …… トランス
 5 …… PWM制御回路(スイッチング制御回路) 6 …… 電圧制御部(制御回路) 1
 3 …… スイッチトランジスタ(主スイッチ) 14 …… 電圧検出部(整流平滑回路) 41
 …… 一次巻線 42 …… 電圧検出巻線 43 …… 二次巻線 44 …… ゲート駆動巻線
 50 …… 誤差アンプ 70 …… サージ検出回路

10

20

30

フロントページの続き

(72)発明者 鈴木 裕之

埼玉県飯能市南町10番13号 新電元工業株式会社飯能工場内

審査官 西村 泰英

(56)参考文献 特開2000-116122(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/28