



(12) 发明专利申请

(10) 申请公布号 CN 104519658 A

(43) 申请公布日 2015. 04. 15

(21) 申请号 201310461626. 8

(22) 申请日 2013. 09. 30

(71) 申请人 北大方正集团有限公司

地址 100871 北京市海淀区成府路 298 号中
关村方正大厦 808 室

申请人 珠海方正科技高密电子有限公司

(72) 发明人 金立奎

(74) 专利代理机构 北京银龙知识产权代理有限
公司 11243

代理人 许静 黄灿

(51) Int. Cl.

H05K 1/11(2006. 01)

H05K 3/40(2006. 01)

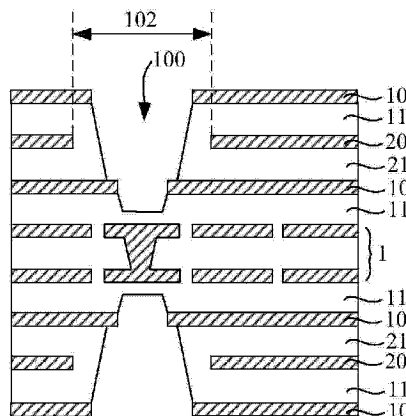
权利要求书1页 说明书5页 附图2页

(54) 发明名称

一种电路板跳层盲孔的制作方法及其电路板

(57) 摘要

本发明涉及印制电路板技术领域,公开了一种电路板跳层盲孔的制作方法及其电路板。该制作方法对于需要跳过多个第二导电图形层导通的两个第一导电图形层,在形成每个第一导电图形层的过程中,在对应于跳层盲孔的位置形成第一窗口,并设置靠近芯板层的第一窗口在远离芯板层的第一窗口所在的区域内。而在形成每个第二导电图形层的过程中,在对应于跳层盲孔的位置形成第二窗口,并设置最外层的第一窗口在第二窗口所在的区域内,且最外层的第一窗口的轮廓线与第二窗口的轮廓线之间没有重叠。从而只需在最外层的第一窗口内进行激光打孔,即可只露出第一导电图形层中的待连接部分,减少了激光打孔和电镀的次数,缩短了生产流程,并降低了生产成本。



1. 一种电路板跳层盲孔的制作方法,包括:

在芯板层的一面形成需要导通的两个第一导电图形层和不需要与所述第一导电图形层导通的多个第二导电图形层,所述多个第二导电图形层位于所述两个第一导电图形层之间;其中,形成每个第一导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成一第一窗口,且靠近所述芯板层的第一导电图形层的第一窗口位于远离所述芯板层的第一导电图形层的第一窗口所在的区域内;形成每个第二导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成一第二窗口,且最外层的第一导电图形层的第一窗口位于所述第二窗口所在的区域内,且最外层的第一导电图形层的第一窗口的轮廓线与第二窗口的轮廓线之间没有重叠;

在最外层的第一导电图形层的第一窗口内进行激光打孔操作,形成跳层盲孔,露出需要导通的第一导电图形层中的待连接部分;

对所述跳层盲孔进行电镀,形成连接所述待连接部分的电镀层。

2. 根据权利要求1所述的制作方法,其特征在于,所述第一导电图形层包括第一绝缘层和图案化的第一导电层,所述第一绝缘层靠近所述芯板层设置;

形成所述第一窗口的步骤,具体为:

对所述第一导电层进行图形化,形成所述第一窗口。

3. 根据权利要求1所述的制作方法,其特征在于,所述第二导电图形层和第二导电图形层包括第二绝缘层和图案化的第二导电层;所述第二绝缘层靠近所述芯板层设置;

形成所述第二窗口的步骤,具体为:

对所述第二导电层进行图形化,形成所述第二窗口。

4. 根据权利要求1-3任一项所述的制作方法,其特征在于,所述跳层盲孔为一倒锥形孔。

5. 根据权利要求1-3任一项所述的制作方法,其特征在于,所述跳层盲孔为一柱形孔。

6. 根据权利要求1-3任一项所述的制作方法,其特征在于,对所述跳层盲孔进行电镀,形成连接所述待连接部分的电镀层的步骤之后,还包括:

在所述跳层盲孔内形成填充层,填平所述跳层盲孔。

7. 一种根据权利要求1-6中任意一项所述的制作方法制作的电路板。

一种电路板跳层盲孔的制作方法及其电路板

技术领域

[0001] 本发明涉及印制电路板技术领域,特别是涉及一种电路板跳层盲孔的制作方法及其电路板。

背景技术

[0002] 随着电子通信技术的不断发展,电子产品向着多功能、高密度方向发展;作为电子元器件载体的线路板已从传统的PCB转变成了高密度互联(High Density Interconnect,简称“HDI”)。为了减小电路板面积,提升密集度,经常需要实现多个导电图形层的跳层导通。

[0003] 电路板一般包括一个芯板层和压合形成在芯板层一面或两相对面上的多个导电图形层。其中,导电图形层包括依次压合在芯板层上的绝缘层和导电层图案,而芯板层是一种在一板体上的两相对面上均形成有导电层图案的特殊导电图形层。

[0004] 现有技术中,电路板内部通常采用跳层盲孔来实现多个导电图形层的跳层导通。针对跳层盲孔的制作工艺,传统的制作方法是在芯板层先做一次激光打孔形成第一盲孔,并对第一盲孔进行电镀填铜;经压合增层形成不需要与芯板层导通的导电图形层后,再在压合后的电路板上同样的位置做一次激光打孔形成第二盲孔,然后对第二盲孔进行电镀填铜,电镀后的第二盲孔不与该导电图形层导通;重复进行压合增层,形成需要与芯板层导通的导电图形层后,再在压合后的电路板上同样的位置进行第三盲孔的制作,然后对第三盲孔进行电镀填铜,从而芯板层与最外层的导电图形层通过第一盲孔、第二盲孔和第三盲孔组成的跳层盲孔相互导通。

[0005] 从上述工艺可以看出,制作导通相间导电图形层的跳层盲孔时,除芯板层的盲孔制作外,需两次激光打孔和两次电镀填铜工艺形成跳层盲孔,生产流程长,生产成本高,生产交付时间长,品质不良的风险高。

发明内容

[0006] 本发明提供一种电路板跳层盲孔的制作方法及其电路板,用以解决现有电路板跳层盲孔的制作工艺中,存在的上述技术问题。

[0007] 为解决上述技术问题,本发明提供一种电路板跳层盲孔的制作方法,包括:

[0008] 在芯板层的一面形成需要导通的两个第一导电图形层和不需要与所述第一导电图形层导通的多个第二导电图形层,所述多个第二导电图形层位于所述两个第一导电图形层之间;其中,形成每个第一导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成一第一窗口,且靠近所述芯板层的第一导电图形层的第一窗口位于远离所述芯板层的第一导电图形层的第一窗口所在的区域内;形成每个第二导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成一第二窗口,且最外层的第一导电图形层的第一窗口位于所述第二窗口所在的区域内,且最外层的第一导电图形层的第一窗口的轮廓线与第二窗口的轮廓线之间没有重叠;

- [0009] 在最外层的第一导电图形层的第一窗口内进行激光打孔操作,形成跳层盲孔,露出需要导通的第一导电图形层中的待连接部分;
- [0010] 对所述跳层盲孔进行电镀,形成连接所述待连接部分的电镀层。
- [0011] 上述的制作方法,其中,所述第一导电图形层包括第一绝缘层和图案化的第一导电层,所述第一绝缘层靠近所述芯板层设置;
- [0012] 形成所述第一窗口的步骤,具体为:
- [0013] 对所述第一导电层进行图形化,形成所述第一窗口。
- [0014] 上述的制作方法,其中,所述第二导电图形层和第二导电图形层包括第二绝缘层和图案化的第二导电层;所述第二绝缘层靠近所述芯板层设置;
- [0015] 形成所述第二窗口的步骤,具体为:
- [0016] 对所述第二导电层进行图形化,形成所述第二窗口。
- [0017] 上述的制作方法,其中,所述跳层盲孔为一倒锥形孔。
- [0018] 上述的制作方法,其中,所述跳层盲孔为一柱形孔。
- [0019] 上述的制作方法,其中,对所述跳层盲孔进行电镀,形成连接所述待连接部分的电镀层的步骤之后,还包括:
- [0020] 在所述跳层盲孔内形成填充层,填平所述跳层盲孔。
- [0021] 为解决上述技术问题,本发明实施例还提供了一种基于上述方法制作的电路板。
- [0022] 本发明的上述技术方案的有益效果如下:
- [0023] 上述技术方案中,对于需要跳过多个第二导电图形层导通的两个第一导电图形层,在形成每个第一导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成第一窗口,并设置靠近芯板层的第一导电图形层的第一窗口位于远离芯板层的第一导电图形层的第一窗口所在的区域内。而在形成每个第二导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成第二窗口,并设置最外层的第一导电图形层的第一窗口位于第二窗口所在的区域内,且最外层的第一导电图形层的第一窗口的轮廓线与第二窗口的轮廓线之间没有重叠。从而只需在最外层第一导电图形层的第一窗口内进行激光打孔,即可只露出需要导通的第一导电图形层中的待连接部分,形成所需的跳层盲孔,大大减少了形成跳层盲孔过程中激光打孔的次数。而且,只需对形成的跳层盲孔进行一次电镀,就可以实现多个导电图形层的导通,缩短了产品生产流程,降低了生产成本和产品的品质风险。

附图说明

[0024] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

- [0025] 图 1- 图 7 表示本发明实施例一中电路板跳层盲孔的制作过程示意图;
- [0026] 图 8- 图 11 表示本发明实施例二中在芯板层上形成跳层盲孔的过程示意图;
- [0027] 图 12 表示本发明实施例二中电路板跳层盲孔的结构示意图。

具体实施方式

[0028] 下面将结合附图和实施例,对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明,但不用来限制本发明的范围。

[0029] 实施例一

[0030] 本发明实施例中提供一种电路板跳层盲孔的制作方法,用于导通电路板上相间的两个导电图形层,即需要导通的两个导电图形层之间形成有多个不需要导通的导电图形层,并减小形成跳层盲孔过程中的激光打孔次数和电镀次数,以缩短产品的生产流程,降低生产成本。

[0031] 本发明实施例中电路板跳层盲孔的制作方法,具体包括以下步骤:

[0032] 在芯板层的一面形成需要导通的两个第一导电图形层和不需要与所述第一导电图形层导通的多个第二导电图形层,所述多个第二导电图形层位于所述两个第一导电图形层之间;其中,形成每个第一导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成第一窗口,且靠近所述芯板层的第一导电图形层的第一窗口位于远离所述芯板层的第一导电图形层的第一窗口所在的区域内;形成每个第二导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成第二窗口,且最外层的第一导电图形层的第一窗口位于所述第二窗口所在的区域内,且最外层的第一导电图形层的第一窗口的轮廓线与第二窗口的轮廓线之间没有重叠;

[0033] 在最外层的第一导电图形层的第一窗口内进行激光打孔操作,形成跳层盲孔,露出需要导通的第一导电图形层中的待连接部分;

[0034] 对所述跳层盲孔进行电镀,形成连接所述待连接部分的电镀层。

[0035] 其中,第一导电图形层的待连接部分为其导电结构,从而第一导电图形层能够通过电镀层与待连接部分的连接实现导通。

[0036] 同时,本发明中所述的一个窗口位于另一个窗口所在的区域内,包括以下两种情况:

[0037] 1) 两个窗口的轮廓线在垂直方向上完全对齐;

[0038] 2) 一个窗口位于另一个窗口所在区域内,且两个窗口的轮廓线之间没有交叠。

[0039] 本发明的技术方案中,对于需要跳过多个第二导电图形层导通的两个第一导电图形层,在形成每个第一导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成第一窗口,并设置靠近芯板层的第一导电图形层的第一窗口位于远离芯板层的第一导电图形层的第一窗口所在的区域内。而在形成每个第二导电图形层的过程中,在对应于需要形成的跳层盲孔的位置形成第二窗口,并设置最外层的第一导电图形层的第一窗口位于第二窗口所在的区域内,且最外层的第一导电图形层的第一窗口的轮廓线与第二窗口的轮廓线之间没有重叠。从而只需在最外层第一导电图形层的第一窗口内进行激光打孔,即可只露出需要导通的第一导电图形层中的待连接部分,形成所需的跳层盲孔,大大减少了形成跳层盲孔过程中激光打孔的次数。而且,只需对形成的跳层盲孔进行一次电镀,就可以实现相间的两个第一导电图形层的导通,缩短了产品生产流程,降低了生产成本和产品的品质风险。

[0040] 下面将以需要导通的两个第一导电图形层之间形成有一个第二导电图形层为例,来具体说明本发明实施例中电路板跳层盲孔的制作过程:

[0041] 步骤一,如图1所示,在芯板层1的一面形成需要导通的第一个第一导电图形层。该第一导电图形层具体包括第一绝缘层11和图案化的第一导电层10,其中,第一绝缘层11

靠近芯板层 1 设置,并通过铜板压合在芯板层 1 上。第一导电层 10 一般为通过化学镀铜工艺形成在第一绝缘层 11 上的铜箔。

[0042] 步骤二,如图 2 所示,在第一个第一导电图形层上,对应于需要形成的跳层盲孔的位置形成第一窗口 101。具体为,对第一导电层 10 进行图形化,形成第一窗口 101。作为一个实施方式,可以对第一导电层 10 进行机械打孔操作,形成第一窗口 101。

[0043] 在对第一导电图形层打孔之前,还可以对第一导电图形层进行粗化处理,以增加相邻导电图形层之间的粘附强度。

[0044] 步骤三,结合图 3 和图 4 所示,在第一个第一导电图形层上形成不需要导通的第二导电图形层。并在该第二导电图形层上,对应于需要形成的跳层盲孔的位置形成第二窗口 102,具体过程与在第一个第一导电图形层上形成第一窗口的过程相同,在此不再赘述。其中,第一个第一导电图形层的第一窗口的第一窗口位于第二窗口 102 所在的区域内,且第一个第一导电图形层的第一窗口的轮廓线与第二窗口 102 的轮廓线之间没有重叠。

[0045] 具体的,该第二导电图形层包括第二绝缘层 21 和图案化的第二导电层 20,其中,第二绝缘层 21 靠近芯板层 1 设置,并通过铜板压合在芯板层 1 上。第二导电层 20 一般为通过化学镀铜工艺形成在第二绝缘层 21 上的铜箔。

[0046] 步骤四,结合图 5 和图 6 所示,在第二导电图形层上形成需要导通的第二个第一导电图形层。同样在对应于需要形成的跳层盲孔的位置形成第一窗口 101,具体过程与在第一个第一导电图形层上形成第一窗口的过程相同,在此不再赘述。其中,第二个第一导电图形层的第一窗口 101 的位于第二导电图形层的第二窗口 102 所在的区域内,且第二个第一导电图形层的第一窗口 101 的轮廓线与第二导电图形层的第二窗口 102 的轮廓线之间没有重叠。

[0047] 步骤五,如图 7 所示,在第二个第一导电图形层的第一窗口 101 内进行激光打孔操作,形成跳层盲孔 100。由于第二个第一导电图形层的第一窗口 101 位于第一个第一导电图形层的第一窗口所在的区域内,从而可以保证两个第一导电图形层中的待连接部分均露出。同时,由于第二个第一导电图形层的第一窗口位于第二导电图形层的第二窗口 102 所在的区域内,且第二个第一导电图形层的第一窗口的轮廓线与第二导电图形层的第二窗口 102 的轮廓线之间没有重叠,从而可以保证只露出两个第一导电图形层中的待连接部分。

[0048] 其中,第一导电图形层的待连接部分为第一导电层 10。

[0049] 步骤六,对跳层盲孔进行电镀覆铜,形成连接所述待连接部分的电镀层,则两个第一导电图形层通过电镀层与待连接部分的连接导通。而电镀层与第二导电层 20 通过第二窗口 102 内的绝缘层绝缘,不导通,结合图 7 所示。

[0050] 步骤七,在跳层盲孔内形成填充层,如:环氧树脂,用于填平所述跳层盲孔,确保电路板的平整。

[0051] 当需要导通的两个第一导电图形层之间形成有两个或两个以上的第二导电图形层时,形成对应的跳层盲孔的过程与上述相同。只需要在形成每个第二导电图形层的过程中,保证最外层的第一导电图形层的第一窗口在第二导电图形层的第二窗口所在的区域内,且最外层的第一导电图形层的第一窗口的轮廓线与第二导电图形层的第二窗口的轮廓线之间没有重叠。

[0052] 通过本实施例中的制作方法形成的跳层盲孔 100 可以为—外端大内端小的外端

大内端小的倒锥形孔,如图 7 所示。也可以为一柱形孔。

[0053] 实施例二

[0054] 在实际的应用过程中,有一种特殊的情况,当需要导通的两个第一导电图形层位于芯板层 1 的两侧时,为了实现相间的两个第一导电图形层的导通,需要在芯板层 1 上对应于需要形成的跳层盲孔的位置形成过渡连接部分。由于芯板层 1 是一种在一板体 31 的两相对面上均形成有第三导电层图案 30 的特殊导电图形层,因此,芯板层 1 中的过渡连接部分的具体制作过程为:

[0055] 步骤一,如图 8 所示,对芯板层 1 的其中一个第三导电层 30 进行构图工艺,形成过渡连接部分的图案 32。其中,过渡连接部分 32 具体为第三导电层 30,并与需要形成的跳层盲孔的位置对应。

[0056] 步骤二,如图 9 所示,对应于需要形成的跳层盲孔的位置,对过渡连接部分 32 进行机械打孔,形成第三窗口 103。

[0057] 步骤三,如图 10 所示,在第三窗口 103 内进行激光打孔操作,形成过渡盲孔 200。

[0058] 步骤三,如图 11 所示,对所述过渡盲孔进行电镀填铜,填平所述过渡盲孔。

[0059] 相应地,在两个第一导电图形层上,对应于需要形成的跳层盲孔的位置形成第一窗口后,同时在两个第一窗口内进行激光打孔,形成两个盲孔,并对盲孔进行电镀,形成电镀层,从而相间的两个第一导电图形层通过所述两个盲孔内的电镀层和芯板层的过渡连接部分导通。

[0060] 当需要导通的两个第一导电图形层位于芯板层的两侧,且它们之间还形成有至少一个不需要导通的第二导电图形层时,结合本发明实施例中和实施例一中记载的方案,很容易实现对应的跳层盲孔的制作,最终形成的跳层盲孔 100 如图 12 所示。且在形成跳层盲孔的过程中,只需要三次激光打孔和三次电镀工艺,同样可以缩短产品的生产流程,降低生产成本和产品的品质风险。

[0061] 实施例三

[0062] 本发明实施例中还提供一种依据上述方法制作的电路板,由于减少了电路板跳层盲孔制作过程中的激光打孔次数和电镀次数,从而缩短了电路板的生产流程,降低了电路板的生产成本和品质风险。

[0063] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明技术原理的前提下,还可以做出若干改进和替换,这些改进和替换也应视为本发明的保护范围。

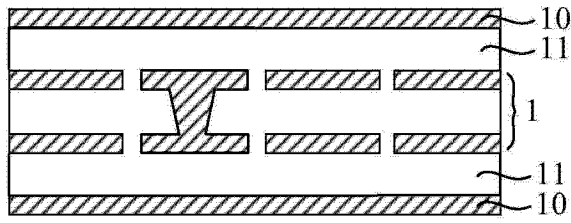


图 1

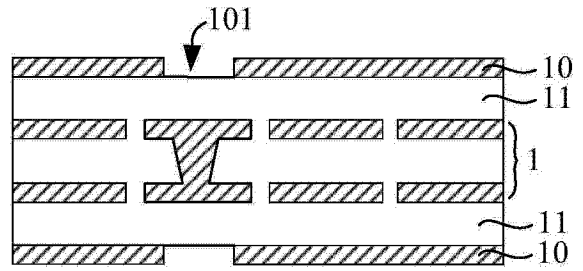


图 2

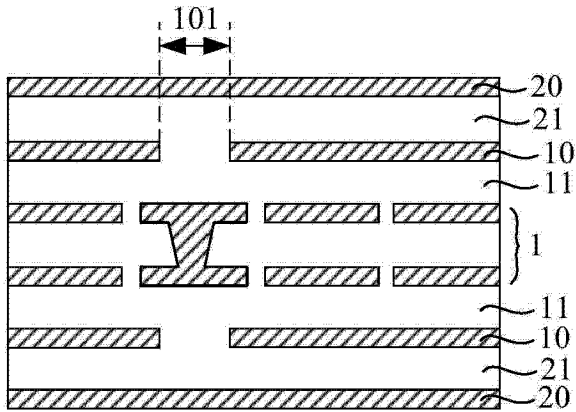


图 3

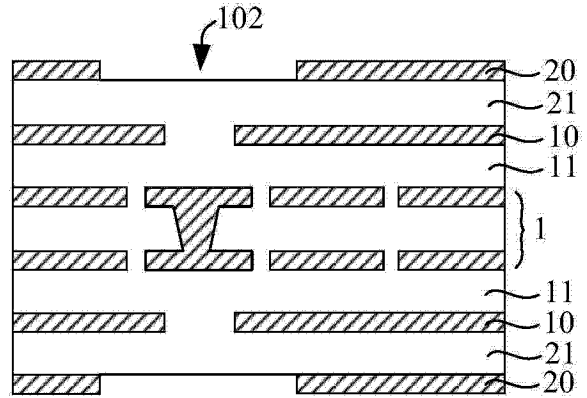


图 4

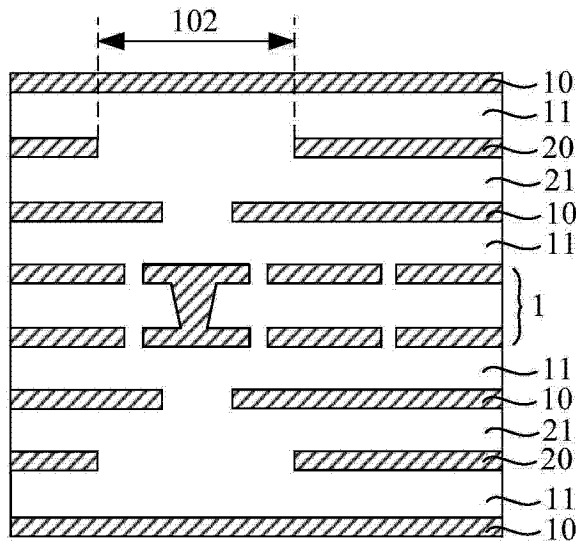


图 5

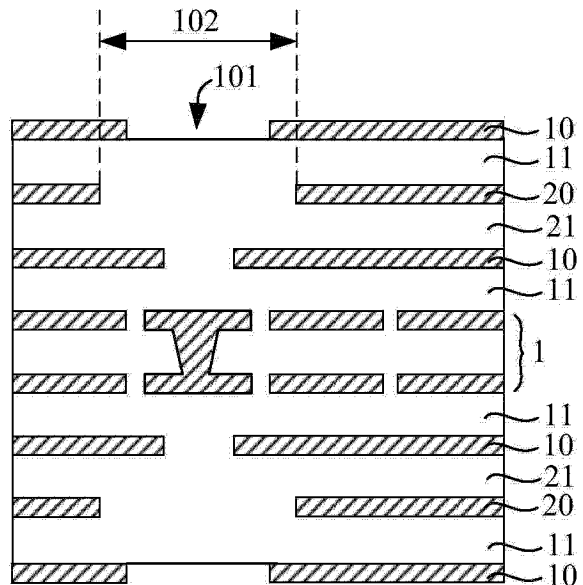


图 6

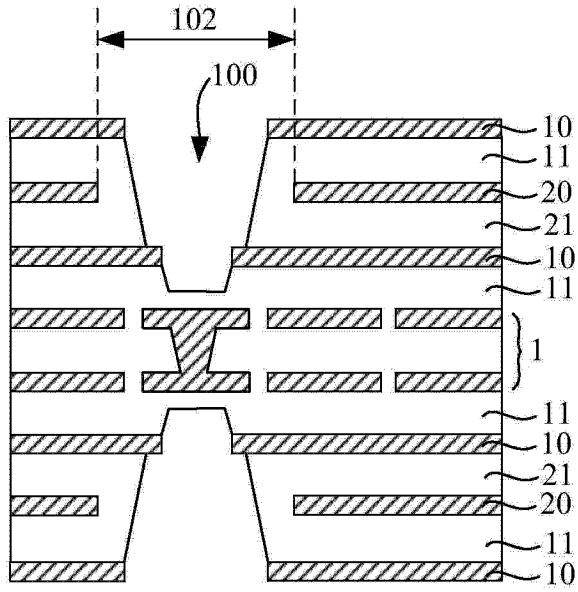


图 7

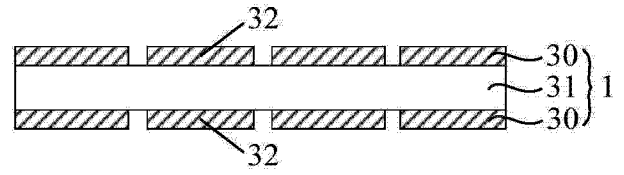


图 8

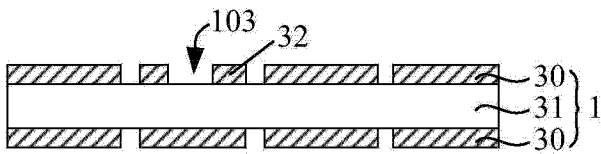


图 9

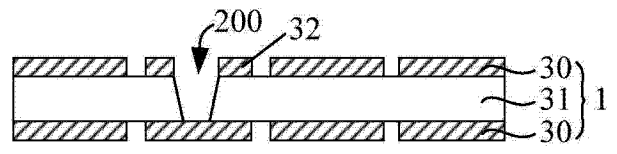


图 10

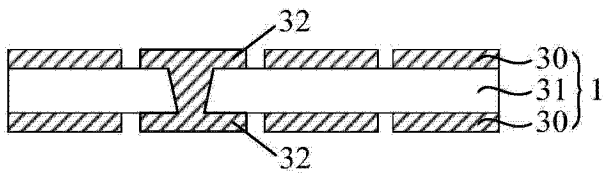


图 11

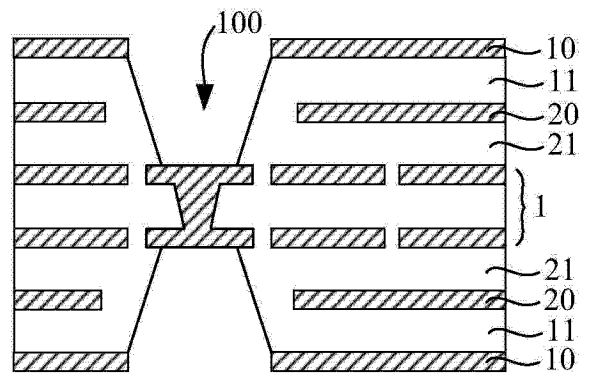


图 12