

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5627728号
(P5627728)

(45) 発行日 平成26年11月19日(2014.11.19)

(24) 登録日 平成26年10月10日(2014.10.10)

(51) Int.Cl. F I
HO4N 5/378 (2011.01) HO4N 5/335 780
HO4N 5/357 (2011.01) HO4N 5/335 570

請求項の数 5 (全 13 頁)

(21) 出願番号	特願2013-48103 (P2013-48103)	(73) 特許権者	000001007
(22) 出願日	平成25年3月11日 (2013.3.11)		キヤノン株式会社
(62) 分割の表示	特願2006-146796 (P2006-146796) の分割		東京都大田区下丸子3丁目30番2号
原出願日	平成18年5月26日 (2006.5.26)	(74) 代理人	100126240
(65) 公開番号	特開2013-141301 (P2013-141301A)		弁理士 阿部 琢磨
(43) 公開日	平成25年7月18日 (2013.7.18)	(74) 代理人	100124442
審査請求日	平成25年4月9日 (2013.4.9)		弁理士 黒岩 創吾
(31) 優先権主張番号	特願2005-169780 (P2005-169780)	(72) 発明者	渡邊 高典
(32) 優先日	平成17年6月9日 (2005.6.9)		東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	篠原 真人
			東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内

最終頁に続く

(54) 【発明の名称】 撮像装置及び撮像システム

(57) 【特許請求の範囲】

【請求項1】

光を電荷に変換する光電変換素子と、
 前記変換された電荷をフローティングノードに転送するための転送ゲートと、
 前記フローティングノードの電位に基づく信号を増幅して信号線に出力するための第1のトランジスタと、
 前記フローティングノードの電位をリセットするための第2のトランジスタと、を有する複数の画素を有する撮像装置であって、
 前記第1のトランジスタへ電流を供給する電流源と、
 前記信号線の電位を、第1の電位と前記第1の電位と異なる第2の電位とに制限することが可能なクリップ回路と、
 前記信号線に出力された信号を保持するサンプルホールド回路と、を有し、
 前記クリップ回路は、前記サンプルホールド回路の前段の前記信号線に接続された第3のトランジスタと、前記第3のトランジスタのゲートに供給される電位を切り換える切り替え手段とを有し、
 前記切り換え手段により前記第3のトランジスタのゲートの電位を切り替えることで、リセット信号読み出し期間の少なくとも一部において、前記信号線の電位を第1の電位に制限し、光電変換信号読み出し期間の少なくとも一部において、前記信号線の電位を第2の電位に制限することを特徴とする撮像装置。

【請求項2】

前記電荷は電子であり、前記第 1 の電位は、前記第 2 の電位より高いことを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】

光を電荷に変換する光電変換素子と、
前記変換された電荷をフローティングノードに転送するための転送ゲートと、
前記フローティングノードの電位に基づく信号を増幅して信号線に出力するための第 1 のトランジスタと、

前記フローティングノードの電位をリセットするための第 2 のトランジスタと、を有する複数の画素を有する撮像装置であって、

前記第 1 のトランジスタへ電流を供給する電流源と、
前記信号線の電位を、第 1 の電位と前記第 1 の電位と異なる第 2 の電位とに制限することが可能なクリップ回路と、を有し、

前記クリップ回路は、リセット信号読み出し期間の少なくとも一部において、前記信号線の電位を第 1 の電位に制限し、光電変換信号読み出し期間の少なくとも一部において、前記信号線の電位を第 2 の電位に制限し、

さらに、前記信号線から出力される信号をアナログ信号からデジタル信号に変換する、1 つもしくは複数の A / D 変換器を有し、

前記第 1 の電位と前記第 2 の電位との差は、前記 A / D 変換器の飽和レンジより大きいことを特徴とする撮像装置。

【請求項 4】

前記 A / D 変換器は、前記信号線に夫々配されていることを特徴とする請求項 3 に記載の撮像装置。

【請求項 5】

請求項 1 から 4 のいずれか 1 項に記載の撮像装置と、
 光学像を前記撮像装置に結像させるためのレンズと、
 前記レンズを通る光量を可変するための絞りとを有することを特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置及び撮像システムに関する。

【背景技術】

【0002】

近年、撮像装置の進歩により、より高画質で安価なデジタルカメラが普及している。特に画素内に能動素子を持ち、周辺回路をオンチップ化できる CMOS センサの性能向上はめざましく、一部 CCD センサに置き換わってきている。CMOS センサでは画素ごとに電荷を光信号出力に変換するためのアクティブ素子をもっているが、画素ごとの閾値ばらつきや、リセット時の k T C ノイズ（熱ノイズ）が画像の固定パターンノイズやランダムノイズの原因となる。これらのノイズを取り除くためにリセット後のリセットノイズ出力と電荷転送後の出力の差分を求めることで画像信号となる光信号のみを読み出す CDS (correlated double sampling) が提案されている。

【0003】

CDS を行う CMOS センサを用いて撮影を行う場合の問題点を以下に説明する。撮影領域内に非常に明るい光源が写っている場合、その場所の電荷変換部上にも強い光があたることになる。そのため、リセットノイズ出力が変動し、ダイナミックレンジを圧迫してしまう。結果として、強い光があたった画素においてはかえって画像信号の出力が下がるという現象が発生する（以下、高輝度時の画像信号の出力低下と呼ぶ）。例えば太陽を撮影した場合には太陽の中心部分が黒い点となり不自然な画像になる。この問題はメカニカルシャッターをつけることで静止画では解決できる。しかし、動画撮影時にはメカニカルシャッターを併用することは露光時間、コマ速を確保する上で大きなデメリットとなるた

10

20

30

40

50

め、解決手段としては実現性が低い。また、静止画撮影時においても安価なカメラではメカニカルシャッターを省略するケースが多く、この問題が発生してしまう。このような問題に鑑み、高輝度時の画像信号の出力低下を抑制する方法が提案されている。

【0004】

下記の特許文献1では、リセットノイズ読み出し時の出力変動を検出し、高輝度であると判定される場合にリセットノイズ出力として所定の値を書き込む事が提案されている。この提案によると、電荷転送後の出力の読み出し時においては、高輝度時の画像信号の出力低下防止回路はカットオフ状態にあり、特に画像に影響を与えない。

【先行技術文献】

【特許文献】

10

【0005】

【特許文献1】特開2000-287131号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、高輝度時においては強い光があたった画素以外の画像領域にも、その影響が出る場合がある。図3は従来のCMOSセンサの説明図である。301~303はそれぞれ単位画素セルであり、二次元に配列されている。304、305は列毎に設けられた定電流源であり、画素セル301~303の中にあるソースフォロワ用のトランジスタとともにソースフォロワアンプを構成する。定電流源304、305には共通のゲート電位307が与えられ、また共通の電源配線306が接続されている。各画素301~303の信号は、行毎に出力端子308、309から読み出される。画素302に飽和出力以上の強い光があたった時、出力端子308の電位が下がり、定電流源304の動作範囲を逸脱する。その結果、定電流源304には所定の電流は流れなくなり、電源配線306に流れる電流量が減少する。この電流の変動により他の列の定電流源305が影響を受け、出力端子309の電位が変動し、画像へ影響を与える場合がある。それを、ウインドウチャート撮像時の模式図の図4を用いて説明する。401はダークもしくは飽和していない出力領域であり、図3の301の画素に相当する。402には飽和出力以上の光が照射されており、図3の302に相当する。403は401と同様の光が照射されている領域であり図3の303に相当する。飽和領域402の影響を受け403の出力が変動するため、横方向に筋状の画像が形成されることがある。

20

30

【0007】

本発明は、上記2つの課題、すなわち、高輝度時の画像信号の出力の低下を防止し、高輝度画素と同時に読み出される同一行画素の出力変動を防止することを目的とする。

【課題を解決するための手段】

【0008】

本発明の撮像装置は、光を電荷に変換する光電変換素子と、前記変換された電荷をフローティングノードに転送するための転送ゲートと、前記フローティングノードの電位に基づく信号を信号線に出力するための第1のトランジスタと、前記フローティングノードの電位をリセットするための第2のトランジスタと、を有する複数の画素を有する撮像装置であって、前記第1のトランジスタのドレインからソースへ流れる電流を供給する定電流源と、前記信号線の電位を、第1の電位と前記第1の電位と異なる第2の電位とに制限することが可能なクリップ回路と、を有し、前記クリップ回路は、前記リセット信号読み出し期間の少なくとも一部において、前記信号線の電位を第1の電位に制限し、前記光電変換信号読み出し期間の少なくとも一部において、前記信号線の電位を第2の電位に制限することを特徴とする。

40

【発明の効果】

【0009】

本発明の撮像装置によって、高輝度時の画像信号の出力の低下を減少させると同時に、強い光が入射していない他の画素セルの出力変動を低減することができる。

50

【図面の簡単な説明】

【0010】

【図1】第1の実施形態による撮像装置の回路図である。

【図2】第1の実施形態による撮像装置の駆動パルスの説明図である。

【図3】CMOSセンサの説明図である。

【図4】ウインドウチャート撮像時の模式図である。

【図5】第3の実施形態のステルビデオカメラの構成例を示すブロック図である。

【図6】第4の実施形態によるビデオカメラの構成例を示すブロック図である。

【図7】第2の実施形態についての説明図である。

【発明を実施するための形態】

10

【0011】

(第1の実施形態)

図1は、第1の実施形態による撮像装置の回路図であり、図2はその駆動パルスである。ここではトランジスタがNMOS(NチャネルMOSトランジスタ)である場合について説明するが、トランジスタのタイプとパルスの極性を反転した場合にも本実施形態の効果を得る事ができる。101は単位画素セルであり、図では省略してあるが2次元に繰り返し配列されている。以後、画素とも呼ぶ。本実施形態では、画素セル101は3トランジスタ方式であり、選択トランジスタを画素セル101内に持たない構成である。

【0012】

画素セル101は、例えば、フォトダイオード102、フローティング容量103、転送ゲート104、ソースフォロワトランジスタ107、リセットトランジスタ105より構成される。ソースフォロワトランジスタ107は、ゲートがフローティングノード108に接続され、ドレインが電源109に接続される。リセットトランジスタ105は、ソースがフローティングノード108に接続され、リセットゲート106により制御される。フォトダイオード(光電変換素子)102は、光電変換により、受光した光を電荷に変換し、蓄積する。この電荷を光電荷とも呼ぶ。垂直信号線110には、複数の画素セル101が接続されている。本実施形態においては、例として、光電荷が電子の場合を説明する。

20

【0013】

リセットトランジスタ105のドレインとソースフォロワトランジスタ107のソースは垂直信号線110に接続されている。垂直信号線110は定電流源111に接続されている。この定電流源111は、ソースフォロワトランジスタのドレインからソースへ流れる電流を供給する。そして、ソースフォロワ動作がなされる。ソースフォロワトランジスタ107は、フローティングノード108の電位に基づく信号を垂直信号線110に出力する。そして、垂直信号線110の電位は出力端子112から読み出される。その出力は、サンプルホールド回路S/H(N)に保持される。本実施形態においては、2つのサンプルホールド回路を有しており、図1において、夫々S/H(N)およびS/H(S)で示される。このS/H(N)には、フローティングノードをリセットした際のフローティングノードの電位に基づくリセット信号(以降、N信号と呼ぶ)を保持する。S/H(S)には、フォトダイオードの電荷にフローティングノードに転送された際のフローティングノードの電位に基づく信号(以降、S信号と呼ぶ)を保持する。

30

40

【0014】

ここで、フローティングノードがリセットされた際のフローティングノードの電位に基づく信号を読み出し、保持する期間をリセット信号読み出し期間とする。そして、光電変換素子の電荷がフローティングノードに転送された際のフローティングノードの電位に基づく信号を読み出し、保持する期間を光電変換信号読み出し期間とする。

【0015】

また、このS信号は、N信号に電荷に基づく信号が加わったものである。よって、先に述べたように、S信号とN信号の差分を取ることで、画像信号を得ることが可能となる。

【0016】

50

行選択はフローティングノード108の電位を制御することで行う。具体的には、垂直信号線110に接続されたトランジスタ114によって与えられる電位 $V_{resL113}$ と、垂直信号線110に接続されたトランジスタ116によって与えられる電位 $V_{resH115}$ で制御する。 $V_{resL113}$ よりも $V_{resH115}$ は高い電位である。これらを、以下、リセット電位と呼ぶ。具体的に、駆動を説明する。垂直信号線110に接続されたトランジスタ114をオンする。そして、低いリセット電位 $V_{resL113}$ を垂直信号線110に書き込むと同時に、非選択行と選択行の両方のリセットトランジスタ105をオンする。この動作によって、垂直信号線110と全ての画素のフローティングノード108に、低い電位 $V_{resL113}$ でリセットしている。

【0017】

10

次に、選択したい行、すなわちある列の画素のリセットトランジスタ105のみをオン状態にし、トランジスタ114をオフした後、トランジスタ116をオンする。この動作により、高いリセット電位 $V_{resH}(115)$ を選択したい行のフローティングノード108に書き込む。つまり、トランジスタ116とリセットトランジスタ105をオンすることによって、フローティングノード108の電位をリセット電位 $V_{resH}(115)$ にする。

【0018】

さらに、トランジスタ116をオフすることで垂直信号線110をソースフォロワ動作させる。このとき、同一の垂直信号線110に複数のソースフォロワトランジスタ107が接続されている。しかし、最も高い電位のソースフォロワ、すなわち高いリセット電位 $V_{resH}(115)$ が書き込まれた選択行のソースフォロワのみが有効となる。従って、選択行のフローティングノード電位に依存した信号が出力端子112に出力される。

20

【0019】

この動作を、図2のタイミングチャートを用いて説明する。 P_{resL} は、トランジスタ114のゲートへ与えられるパルスである。 P_{resH} は、トランジスタ116のゲートへ与えられるパルスである。 Res (非選択行)は、非選択行のリセットトランジスタ105のゲートへ与えられるパルスであり、 Res (選択行)は、選択行のリセットトランジスタ105のゲートへ与えられるパルスである。 $S/H(N)$ は、N信号をサンプルホールドする際のパルスであり、 T_x は、画素セル101における転送ゲート104に与えられるパルスである。 $S/H(S)$ は、S信号をサンプルホールドする際のパルスである。 V_{clip} については、後述する。

30

【0020】

まず上述の方法で読み出された高いリセット電位 $V_{resH115}$ が書き込まれた選択行のN信号を信号 $S/H(N)$ のタイミングでサンプルホールド回路 $S/H(N)$ (図1)にてサンプルホールドする。次に、 T_x で示したタイミングで、フォトダイオード102からの光電荷をフローティングノード108に転送する。その後、出力端子112の電位、すなわちS信号を信号 $S/H(S)$ のタイミングでサンプルホールド回路 $S/H(S)$ (図1)にてサンプルホールドする。そして、図1には示していないが、S信号とN信号との差分をとることで入射光に応じた画像信号を読み出すことが可能となっている。

40

【0021】

ここで、垂直信号線110には、クリップ回路が設けられている。このクリップ回路の動作とは、所定範囲外の信号線の電位を所定の電位に制限するものである。このような動作をクリップと呼ぶ。この所定の電位とは、例えば、定電流源111や画像信号のダイナミックレンジ等を考慮して設定する。以下に詳述する。

【0022】

本実施形態におけるクリップ回路は、クリップトランジスタ118と、電源117と、切り替え手段119が含まれている。切り替え手段119によって、トランジスタ118のゲートにはクリップ電位 V_{clip} (図2)が印加されている。このクリップ回路は、トランジスタ118のゲートに印加される電位によって、信号線の電位を切り替えることができる。電源117は、画素セル101のソースフォロワトランジスタ107の電源1

50

09と同電位にすることが可能である。また、クリップトランジスタ118のサイズは、画素セル101のソースフォロワトランジスタ107と同じにすることが好ましい。

【0023】

本実施形態において、クリップ電位Vclipの電位は図2に示したパルスで与えられる。切り替え手段119によって、N信号の読み出し時にはVclipHが与えられS信号の読み出し時にはVclipLが与えられる。クリップトランジスタ118は、ゲートに与えられる電位がVclipHであるときには垂直信号線110に第1の電位VclipH'を供給する。そしてクリップトランジスタ118は、ゲートに与えられる電位がVclipLであるときには垂直信号線110に第2の電位VclipL'を供給する。つまり、リセット信号読み出し期間の少なくとも一部において、信号線の電位を第1の電位VclipH'制限し、光電変換信号読み出し期間の少なくとも一部において、信号線の電位を第2の電位VclipL'に制限している。この動作によって、飽和出力以上の光量の場合、電荷転送後の信号出力はVclipLでクリップされるため垂直信号線110の電位が下がりすぎることには無い。飽和する電位、つまり定電流源111がオフする電位に比べて、VclipL'を高く設定する。このため定電流源111には電流が流れつづけるために横筋の発生を抑制することが可能である。

10

【0024】

また、本実施形態によると、例えば太陽のような非常に明るい被写体が撮影された場合においては、次のようになる。フローティングノード108のリセット後、リセットノイズ読み出しまでの期間にフローティングノード108の電位が大きく変動する場合がある。しかし、リセットノイズ出力の電位はVclipHで規制される電位VclipH'より下がることは無い。つまり、CDS後の画像信号のダイナミックレンジを考慮し、VclipL'を設定すればよい。

20

【0025】

このとき、電荷転送後の信号出力時にも、飽和時と同様にVclipLで規制される電位VclipL'が出力端子112に出力される。よって、画像信号Vsigは、次式で表される。

$$Vsig = |VclipL' - VclipH'|$$

これにより高輝度時において、一定の画像信号の出力を得ることができる。

【0026】

以上のように、クリップトランジスタ118は、N信号をS/H(N)によりサンプルホールドする際に垂直信号線110に第1の電位VclipH'を供給する。そしてS信号をS/H(S)によりサンプルホールドする際に垂直信号線110に第2の電位VclipL'を供給する。第1の電位VclipH'及び第2の電位VclipL'は相互に異なる電位である。本実施形態において第1の電位VclipH'は、第2の電位VclipL'より高くするとよい。

30

【0027】

リセット後に垂直信号線110の電位を出力する際に垂直信号線110に電位VclipH'を供給することにより、リセットノイズ出力が電位VclipH'より下がることを減少させ、高輝度時の画像信号の出力の低下を減少させることができる。また、フォトダイオード102の電荷をフローティングノード108に転送した後に垂直信号線110の電位を出力する際に垂直信号線110に電位VclipL'を供給することにより、他の画素セルの出力への影響を抑制することができる。よって、画像に横筋が入ることを低減することが可能となる。

40

【0028】

第1の電位VclipH'によって、強い光が照射された画素に生じることがある画像信号の出力の低下を生じ難くすることが可能となる。そして、第2の電位VclipL'によって、飽和光量以上の光があたった場合の横筋の発生を生じ難くすることが可能となる。

【0029】

50

また、本実施形態においては、切り替え手段 119 によってトランジスタ 118 から 2 つの電位によるクリップを行った。例えば、本実施形態のようにトランジスタ 118 と電源 117 からなる組を 2 つ設ける。ここで、2 つの電源から異なる電圧を供給させ、切り替え手段 119 によってトランジスタのオンとオフを切り替えることで、異なる電位でのクリップを行うことができる。このように、クリップ回路は、本実施形態の回路構成に限られるものではない。

【0030】

(第2の実施形態)

第2の実施形態として、更に詳しく好適なバイアス条件について説明する。出力端子 112 の電位が下がりすぎることにより定電流源 111 が正常動作しなくなり始める出力端子 112 の電位を V_{limit} とする。画像信号の(電荷転送後の出力とリセットノイズ信号の差分)の取り込みのレンジ、すなわち、後段の A/D (アナログ/デジタル)変換器 6 (図5)の取り込みの飽和レンジを V_{range} とする。A/D変換器は、出力端子 112 を通って出力される電位をアナログ信号からデジタル信号に変換する。

10

【0031】

次式を満たすバイアス設定にすることにより横筋の防止ができ、かつ、高輝度時の出力低下をわずかなものとし、A/D変換後の画像として高輝度時の出力低下を防止することが可能である。

【0032】

$$\begin{aligned} V_{limit} &> V_{clipL'} \\ V_{sig} &= V_{clipL'} - V_{clipH'} \\ |V_{sig}| &> |V_{range}| \end{aligned}$$

20

すなわち、第1の電位 $V_{clipH'}$ と第2の電位 $V_{clipL'}$ との差 V_{sig} は、上記の A/D 変換器の飽和レンジより大きい。

【0033】

更に詳細に、図7に示す光量と出力電位との関係を模式的に示した図を用いて説明する。簡単のために、電位を示す縦軸において、その矢印で示す方向を負にしている。

【0034】

図7において、S信号とN信号は、光量に対して増加していく。それらは、それぞれ異なる傾きを有している。そして、N信号は第1の電位 $V_{clipH'}$ にてクリップされ、S信号は第2の電位 $V_{clipL'}$ にてクリップされる。その様子を、実線と点線にて示し、クリップ時の光量を a と b とする。そして V_{limit} を点線にて示している。

30

【0035】

ここで、S信号とN信号の差分が画像信号となる。図7のPは、その画像信号を示す。図7で示したように、光量変化に対するS信号変化量とN信号変化量が異なる場合がある。このような場合には、 $V_{clipH'}$ と $V_{clipL'}$ の設定値によっては、S信号、N信号のいずれかが先にクリップされることとなる。図7のように先にS信号がクリップされる場合には、例えば、aとbの間において、その画像信号Pは減少してしまうことがある。

【0036】

そこで、本実施形態においては、 $V_{clipH'}$ と $V_{clipL'}$ の差分 V_{sig} を A/D 変換器の飽和レンジ V_{range} より大きくしている。このような条件を満たす設定にすることにより、線形性のある画像信号を得ることが可能となる。それと同時に、複数あるクリップ回路によって生じる垂直信号線の電位のばらつきが、画像信号へ与える影響を低減することが可能となる。

40

【0037】

よって、本実施形態によれば、横筋の防止ができ、かつ、高輝度時の出力低下をわずかなものとするのが可能となる。また、画像信号のばらつきを低減し、より高品質な画像を得ることが可能となる。なお、撮像装置に配される A/D 変換器は、単数でも複数でも良い。例えば、垂直信号線 110 の夫々に A/D 変換器が配されていてもよい。この場合

50

は、信号の読み出し速度の向上が可能となる。また、画素からのアナログ信号をデジタル化することで、転送における損失やノイズの影響を低減することが可能となる。

【0038】

(第3の実施形態)

撮像システムに適用した例を次に示す。図5に基づいて、撮像装置をスチルビデオカメラに適用した場合の一例について詳述する。図5は、スチルビデオカメラの構成例を示すブロック図である。

【0039】

図5において、1はレンズのプロテクトとメインスイッチを兼ねるバリア、2は被写体の光学像を撮像装置4に結像させるレンズ、3はレンズ2を通った光量を可変するための絞りである。4はレンズ2で結像された被写体を画像信号として取り込むための撮像装置であり、5は撮像装置4より出力される撮像信号(画像信号)をアナログ信号処理する撮像信号処理回路である。6は撮像信号処理回路5より出力される画像信号のアナログ-デジタル変換を行うA/D変換器、7はA/D変換器6より出力された画像データに各種の補正や、データを圧縮する信号処理部である。8は撮像装置4、撮像信号処理回路5、A/D変換器6、信号処理部7に、各種タイミング信号を出力するタイミング発生部、9は各種演算とスチルビデオカメラ全体を制御する全体制御部・演算部である。10は画像データを一時的に記憶する為のメモリ部、11は記録媒体12に記録又は読み出しを行うためのインタフェース部である。そして、12は画像データの記録又は読み出しを行う為の半導体メモリ等の着脱可能な記録媒体であり、13は外部コンピュータ等と通信する為のインタフェース部である。ここで、例えば、5や6は、撮像装置4と同一半導体基板上に形成されていても良い。また、同一工程で形成することも可能である。

【0040】

次に、前述の構成における撮影時のスチルビデオカメラの動作について説明する。バリア1がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、更にA/D変換器6などの撮像系回路の電源がオンされる。それから、露光量を制御する為に、全体制御部・演算部9は絞り3を開放にし、撮像装置4から出力された信号は撮像信号処理回路5を介してA/D変換器6で変換された後、信号処理部7に入力される。そのデータを基に露出の演算を全体制御部・演算部9で行う。この測光を行った結果により明るさを判断し、その結果に応じて全体制御部・演算部9は絞り3を制御する。

【0041】

次に、撮像装置4から出力された信号をもとに、高周波成分を取り出し被写体までの距離の演算を全体制御部・演算部9で行う。その後、レンズ2を駆動して合焦か否かを判断し、合焦していないと判断した時は、再びレンズ2を駆動し、演算を行う。そして、合焦が確認された後に本露光が始まる。露光が終了すると、撮像装置4から出力された画像信号は撮像信号処理回路5を介してA/D変換器6でA/D変換され、信号処理部7を通り全体制御部・演算部9によりメモリ部10に書き込まれる。その後、メモリ部10に蓄積されたデータは、全体制御部・演算部9の制御により記録媒体制御I/F部11を通り半導体メモリ等の着脱可能な記録媒体12に記録される。また、外部I/F部13を通り直接コンピュータ等に入力して画像の加工を行ってもよい。

【0042】

よって、本応用によれば、高品質な静止画を得ることが可能となる。

【0043】

(第4の実施形態)

撮像システムに適用した例を次に示す。図6に基づいて、第1及び第2の実施形態の撮像装置をビデオカメラに適用した場合の一実施例について詳述する。撮像装置23は、図1の撮像装置を用いている。

【0044】

21は撮影レンズで焦点調節を行うためのフォーカスレンズ21A、ズーム動作を行うズームレンズ21B、結像用のレンズ21Cを備えている。22は絞り及びメカシャッター

10

20

30

40

50

、23は撮像面に結像された被写体像を光電変換して電気的な撮像信号に変換する撮像装置である。24は撮像装置23より出力された撮像信号をサンプルホールドし、さらに、レベルをアンプするサンプルホールド回路(S/H回路)であり、映像信号を出力する。

【0045】

25はサンプルホールド回路24から出力された映像信号にガンマ補正、色分離、ブラッキング処理等の所定の処理を施すプロセス回路で、輝度信号Y及びクロマ信号Cを出力する。プロセス回路25から出力されたクロマ信号Cは、色信号補正回路41で、ホワイトバランス及び色バランスの補正がなされ、色差信号R-Y, B-Yとして出力される。

【0046】

また、プロセス回路25から出力された輝度信号Yと、色信号補正回路41から出力された色差信号R-Y, B-Yは、エンコーダ回路(ENC回路)44で変調され、標準テレビジョン信号として出力される。そして、図示しないビデオレコーダ、あるいはモニタ電子ビューファインダ(EVF)等の電子ビューファインダへと供給される。

【0047】

次いで、26はアイリス制御回路であり、サンプルホールド回路24から供給される映像信号に基づいてアイリス駆動回路27を制御する。そして、映像信号のレベルが所定レベルの一定値となるように、絞り22の開口量を制御すべくi gメータ28を自動制御するものである。

【0048】

33及び34は、サンプルホールド回路24から出力された映像信号中より合焦検出を行うために必要な高周波成分を抽出する異なった帯域制限のバンドパスフィルタ(BPF)である。第1のバンドパスフィルタ33(BPF1)、及び第2のバンドパスフィルタ34(BPF2)から出力された信号は、ゲート回路35及びフォーカスゲート枠信号で各々でゲートされる。そして、ピーク検出回路36でピーク値が検出されてホールドされると共に、論理制御回路37に入力される。この信号を焦点電圧と呼び、この焦点電圧によってフォーカスを合わせている。

【0049】

また、38はフォーカスレンズ21Aの移動位置を検出するフォーカスエンコーダ、39はズームレンズ21Bの焦点距離を検出するズームエンコーダ、40は絞り22の開口量を検出するアイリスエンコーダである。これらのエンコーダの検出値は、システムコントロールを行う論理制御回路37へと供給される。

【0050】

論理制御回路37は、設定された合焦検出領域内に相当する映像信号に基づいて、被写体に対する合焦検出を行い、焦点調節を行う。まず、各々のバンドパスフィルタ33、34より供給された高周波成分のピーク値情報を取り込む。高周波成分のピーク値が最大となる位置へとフォーカスレンズ21Aを駆動すべく、フォーカス駆動回路29にフォーカスマータ30の回転方向、回転速度、回転/停止等の制御信号を供給し、これを制御する。

【0051】

ズーム駆動回路31は、ズームが指示されると、ズームモータ32を回転させる。ズームモータ32が回転すると、ズームレンズ21Bが移動し、ズームが行われる。

【0052】

このような応用においても、高品質な動画を得ることが可能となる。

【0053】

以上のように、本発明の撮像装置によれば、高輝度時の画像信号出力の低下を低減すると同時に、高輝度画素と同時に読み出される同一行画素の出力変動を低減することができる。具体的には、各列の出力にクリップ回路を設け、クリップ電位をノイズ信号出力読み出し時と電荷転送後の出力読み出し時とで異ならせ、かつ、電荷転送後の出力読み出し時にもクリップ回路が動作する。

【0054】

10

20

30

40

50

飽和した画素の電荷転送後の信号出力時にもクリップ回路が動作しているため、定電流源には所望の電流が流れつづけており、他の列の出力が変動することを低減することが可能となる。よって、強い光が照射された画素の画像信号の出力低下を減少させるとともに、飽和光量以上の光があたった場合の横筋の発生を低減させる効果を得ることができる。

【0055】

また、それらを低減するにあたって生じる画像信号のばらつきを、減少させることが可能となり、より高品質な画像を得ることが可能となる。

【0056】

なお、上記実施形態は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。例えば、画素の構成やクリップ回路の構成は、実施形態に限られることはない。更に、電荷の正負は関係なく、電位関係が反対となる撮像装置の構造の場合においても、本発明の適用は可能である。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

【符号の説明】

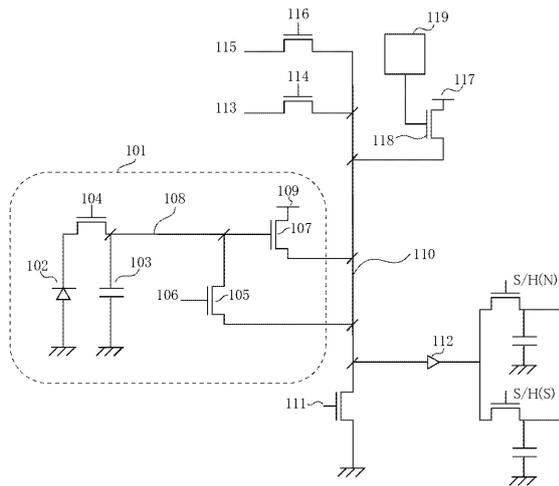
【0057】

- 101 画素セル
- 102 フォトダイオード
- 103 フローティング容量
- 104 転送ゲート
- 105 リセットトランジスタ
- 107 ソースフォロワトランジスタ
- 108 フローティングノード
- 110 垂直信号線
- 111 定電流源
- 112 出力端子
- 118 クリップトランジスタ

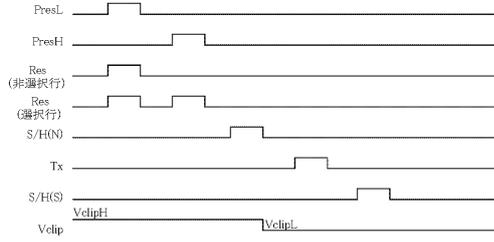
10

20

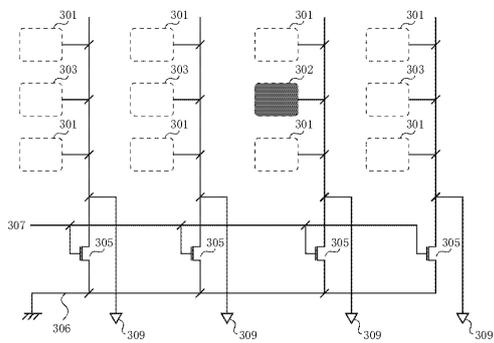
【図1】



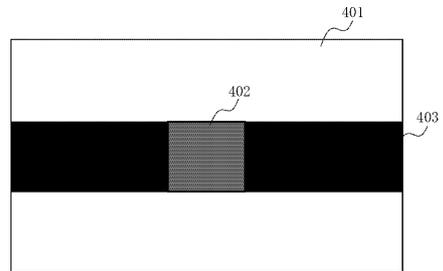
【図2】



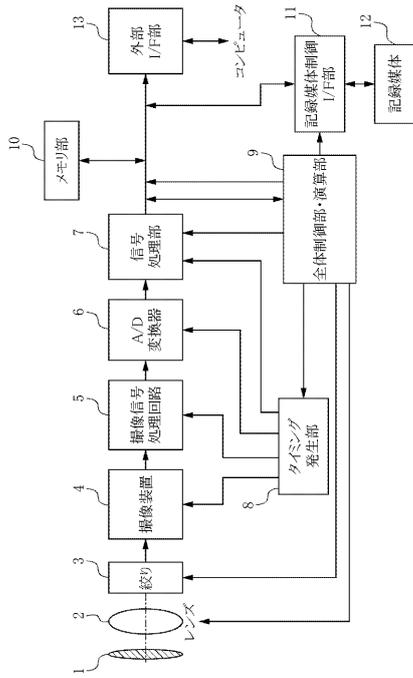
【図3】



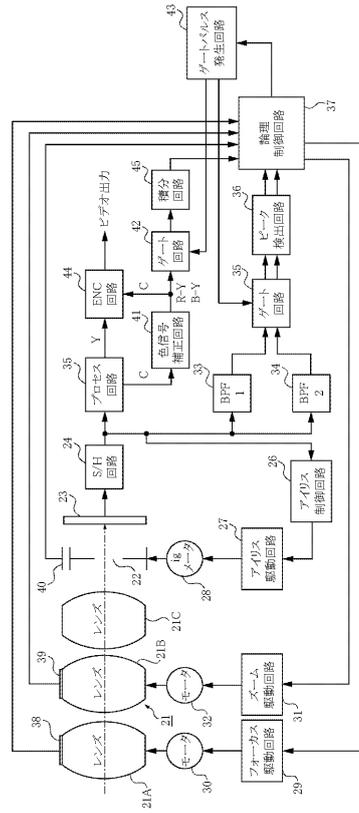
【図4】



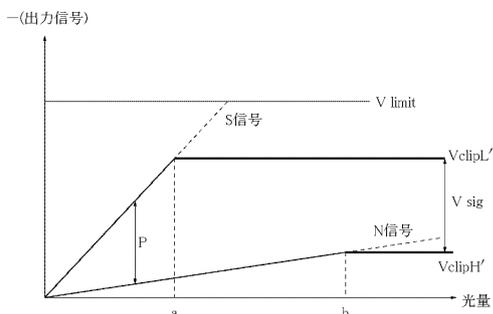
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 板野 哲也
東京都大田区下丸子3丁目30番2号キャノン株式会社内

審査官 内田 勝久

(56)参考文献 特開2004-312700(JP,A)
特開2001-230974(JP,A)
特開2004-222273(JP,A)
特開2005-341509(JP,A)

(58)調査した分野(Int.Cl., DB名)
H04N 5/30 ~ 5/378