



(12) 发明专利

(10) 授权公告号 CN 102157483 B

(45) 授权公告日 2015. 11. 25

(21) 申请号 201110025975. 6

(22) 申请日 2011. 01. 20

(30) 优先权数据

61/296, 857 2010. 01. 20 US

(73) 专利权人 精材科技股份有限公司

地址 中国台湾桃园县

(72) 发明人 楼百尧 刘沧宇 尤龙生

(74) 专利代理机构 北京林达刘知识产权代理事

务所(普通合伙) 11277

代理人 刘新宇

(51) Int. Cl.

H01L 23/495(2006. 01)

H01L 21/60(2006. 01)

(56) 对比文件

CN 101599477 A, 2009. 12. 09, 全文.

CN 1755916 A, 2006. 04. 05, 说明书第 7 页第

22 行至第 8 页第 3 行、图 17 至图 18.

CN 1779961 A, 2006. 05. 31, 说明书第 5 页第 3 行至第 8 页第 25 行、图 1 至图 9.

CN 1930680 A, 2007. 03. 14, 全文.

审查员 周辉辉

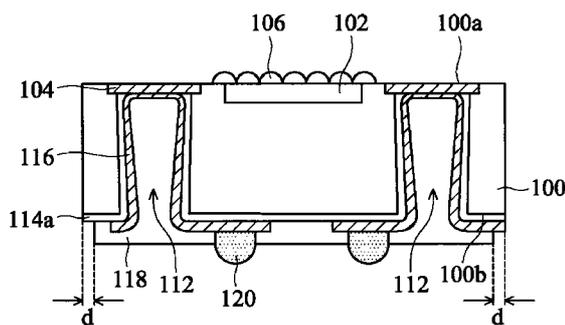
权利要求书 2 页 说明书 5 页 附图 7 页

(54) 发明名称

晶片封装体及其形成方法

(57) 摘要

本发明提供一种晶片封装体及其形成方法, 该晶片封装体包括基底, 具有上表面及下表面; 晶片, 设置于基底中或上; 接垫, 设置于基底中或上, 其中接垫与晶片电性连接; 孔洞, 自下表面朝上表面延伸, 且孔洞露出接垫, 其中孔洞靠近下表面的下开口的口径小于孔洞靠近上表面的上开口的口径; 绝缘层, 位于孔洞的侧壁上; 以及导电层, 位于绝缘层上, 且电性连接至接垫。本发明可使晶片的封装及对于光线的接收或发射更为顺利, 并可使后续形成露出接垫的绝缘层开口时, 不需额外的光刻制程, 且可避免晶片封装体中的各材料层受到应力破坏, 从而有效提升晶片封装体的良率与可靠度。



1. 一种晶片封装体,其特征在于,包括:

一基底,具有一上表面及一下表面;

一晶片,设置于该基底中或该基底上;

一接垫,设置于该基底中或该基底上,其中该接垫与该晶片电性连接;

一孔洞,自该下表面的一下开口朝该上表面的一上开口以渐进式增加宽度的方式延伸,且该孔洞露出该接垫,其中该孔洞的靠近该下表面的该下开口的口径小于该孔洞的靠近该上表面的该上开口的口径,且该孔洞从该下开口至该上开口具有渐进式增加的口径;

一绝缘层,位于该孔洞的一侧壁上,该绝缘层包括一转角部分,该转角部分位于该孔洞的该侧壁与该接垫之间的一转角上,且延伸在该接垫的部分表面上,该绝缘层的该转角部分包括一斜面,该斜面的一法向量朝向该基底的该下表面;以及

一导电层,位于该绝缘层上,且电性连接至该接垫。

2. 根据权利要求1所述的晶片封装体,其特征在于,该孔洞的该侧壁与该基底的该上表面之间的一夹角大于90度且小于或等于92度。

3. 根据权利要求1所述的晶片封装体,其特征在于,该绝缘层靠近该下表面的一第一部分的厚度大于该绝缘层靠近该上表面的一第二部分的厚度。

4. 根据权利要求1所述的晶片封装体,其特征在于,该导电层的靠近该下表面的一第一部分的厚度大于该绝缘层靠近该上表面的一第二部分的厚度。

5. 根据权利要求1所述的晶片封装体,其特征在于,该晶片为一感光晶片或一发光晶片。

6. 根据权利要求5所述的晶片封装体,其特征在于,该晶片的一感光表面或一出光表面不与粘着胶直接接触。

7. 根据权利要求5所述的晶片封装体,其特征在于,还包括一光学透镜,位于该晶片的上方,且该晶片不与粘着胶直接接触。

8. 根据权利要求1所述的晶片封装体,其特征在于,还包括一保护层,位于该基底的该下表面上,且与该基底的一边缘隔有一间距而不与该边缘接触。

9. 一种晶片封装体的形成方法,其特征在于,包括:

提供一基底,该基底具有一上表面及一下表面,且该基底中或该基底上包括一晶片及一接垫,该接垫与该晶片电性连接;

自该基底的该下表面移除部分的该基底以形成一孔洞,该孔洞自该下表面的一下开口朝该上表面的一上开口以渐进式增加宽度的方式延伸,且该孔洞露出该接垫,其中该孔洞的靠近该下表面的该下开口的口径小于该孔洞的靠近该上表面的该上开口的口径,且该孔洞从该下开口至该上开口具有渐进式增加的口径;

于该孔洞的一侧壁及一底部上形成一绝缘层;

移除该孔洞的该底部上的部分的该绝缘层以露出部分的该接垫,且使该绝缘层形成出一转角部分,该转角部分位于该孔洞的该侧壁与该接垫之间的一转角上,且延伸在该接垫的部分表面上,该绝缘层的该转角部分包括一斜面,该斜面的一法向量朝向该基底的该下表面;以及

于该孔洞的该侧壁及该底部上形成一导电层,该导电层与该接垫电性接触。

10. 根据权利要求9所述的晶片封装体的形成方法,其特征在于,该绝缘层的移除包括

以该绝缘层靠近该下表面的一第一部分为遮罩,并对该绝缘层进行一蚀刻制程以移除该孔洞的该底部上的部分的该绝缘层以露出部分的该接垫。

11. 根据权利要求 10 所述的晶片封装体的形成方法,其特征在于,在部分的该绝缘层被移除之后,该绝缘层的该第一部分的厚度变薄。

12. 根据权利要求 9 所述的晶片封装体的形成方法,其特征在于,形成该绝缘层与移除部分的该绝缘层的步骤之间,不包括于该绝缘层上形成一图案化光致抗蚀剂层的步骤。

13. 根据权利要求 9 所述的晶片封装体的形成方法,其特征在于,还包括在形成该孔洞之前,自该基底的该下表面薄化该基底。

14. 根据权利要求 13 所述的晶片封装体的形成方法,其特征在于,在薄化该基底之前,还包括:

以一粘着胶将一暂时基底贴合于该基底的该上表面上;以及

以该暂时基底为支撑,自该基底的该下表面进行该薄化步骤。

15. 根据权利要求 14 所述的晶片封装体的形成方法,其特征在于,在形成该导电层之后,还包括在该基底的该下表面上形成一保护层,该保护层与该基底的一边缘隔有一间距而不与该边缘接触。

16. 根据权利要求 15 所述的晶片封装体的形成方法,其特征在于,在形成该保护层之后,还包括移除该粘着胶及该暂时基底。

晶片封装体及其形成方法

技术领域

[0001] 本发明有关于晶片封装体及其形成方法,且特别是有关于具有导通孔的晶片封装体及其形成方法。

背景技术

[0002] 晶片封装体中,例如是感光晶片封装体或发光晶片封装体,其光线的接收与发射常受其上的介质(例如,玻璃)影响,使光线的接收与发射不顺利。此外,晶片封装体亦常受到应力的影响而使可靠度下降。再者,晶片封装体的形成过程中,常需繁杂的图案化制程,增加了制作成本上的负担。

[0003] 因此,业界亟需能减轻或解决上述问题的晶片封装技术。

发明内容

[0004] 本发明提供一种晶片封装体,包括一基底,具有一上表面及一下表面;一晶片,设置于该基底中或该基底上;一接垫,设置于该基底中或该基底上,其中该接垫与该晶片电性连接;一孔洞,自该下表面朝该上表面延伸,且该孔洞露出该接垫,其中该孔洞的靠近该下表面的一下开口的口径小于该孔洞的靠近该上表面的一上开口的口径;一绝缘层,位于该孔洞的一侧壁上;以及一导电层,位于该绝缘层上,且电性连接至该接垫。

[0005] 本发明所述的晶片封装体,该孔洞的该侧壁与该基底的该上表面之间的一夹角大于90度且小于等于92度。

[0006] 本发明所述的晶片封装体,该绝缘层靠近该下表面的一第一部分的厚度大于该绝缘层靠近该上表面的一第二部分的厚度。

[0007] 本发明所述的晶片封装体,该绝缘层包括一转角部分,该转角部分位于该孔洞的该侧壁与该接垫之间的一转角上,且延伸在该接垫的部分表面上。

[0008] 本发明所述的晶片封装体,该绝缘层的该转角部分包括一斜面,该斜面的一法向量朝向该基底的该下表面。

[0009] 本发明所述的晶片封装体,该导电层的靠近该下表面的一第一部分的厚度大于该绝缘层靠近该上表面的一第二部分的厚度。

[0010] 本发明所述的晶片封装体,该晶片为一感光晶片或一发光晶片。

[0011] 本发明所述的晶片封装体,该晶片的一感光表面或一出光表面不与粘着胶直接接触。

[0012] 本发明所述的晶片封装体,还包括一光学透镜,位于该晶片的上方,且该晶片不与粘着胶直接接触。

[0013] 本发明所述的晶片封装体,还包括一保护层,位于该基底的该下表面上,且与该基底的一边缘隔有一间距而不与该边缘接触。

[0014] 本发明还提供一种晶片封装体的形成方法,包括提供一基底,具有一上表面及一下表面,该基底中或该基底上包括一晶片及一接垫,该接垫与该晶片电性连接;自该基底的

该下表面移除部分的该基底以形成一孔洞,该孔洞露出该接垫,其中该孔洞的靠近该下表面的一下开口的口径小于该孔洞的靠近该上表面的一上开口的口径;于该孔洞的一侧壁及一底部上形成一绝缘层;移除该孔洞的该底部上的部分的该绝缘层以露出部分的该接垫;以及于该孔洞的该侧壁及该底部上形成一导电层,该导电层与该接垫电性接触。

[0015] 本发明所述的晶片封装体的形成方法,该绝缘层的移除包括以该绝缘层靠近该下表面的一第一部分为遮罩,并对该绝缘层进行一蚀刻制程以移除该孔洞的该底部上的部分的该绝缘层以露出部分的该接垫。

[0016] 本发明所述的晶片封装体的形成方法,在部分的该绝缘层被移除之后,该绝缘层的该第一部分的厚度变薄。

[0017] 本发明所述的晶片封装体的形成方法,在部分的该绝缘层被移除之后,使该绝缘层形成出一转角部分,该转角部分位于该孔洞的该侧壁与该接垫之间的一转角上,且延伸在该接垫的部分表面上。

[0018] 本发明所述的晶片封装体的形成方法,该绝缘层的该转角部分包括一斜面,该斜面的一法向量朝向该基底的该下表面。

[0019] 本发明所述的晶片封装体的形成方法,形成该绝缘层与移除部分的该绝缘层的步骤之间,不包括于该绝缘层上形成一图案化光致抗蚀剂层的步骤。

[0020] 本发明所述的晶片封装体的形成方法,还包括在形成该孔洞之前,自该基底的该下表面薄化该基底。

[0021] 本发明所述的晶片封装体的形成方法,在薄化该基底之前,还包括:以一粘着胶将一暂时基底贴合于该基底的该上表面上;以及以该暂时基底为支撑,自该基底的该下表面进行该薄化步骤。

[0022] 本发明所述的晶片封装体的形成方法,在形成该导电层之后,还包括在该基底的该下表面上形成一保护层,该保护层与该基底的一边缘隔有一间距而不与该边缘接触。

[0023] 本发明所述的晶片封装体的形成方法,在形成该保护层之后,还包括移除该粘着胶及该暂时基底。

[0024] 本发明可使晶片的封装及对于光线的接收或发射更为顺利,并可使后续形成露出接垫的绝缘层开口时,不需额外的光刻制程,且可避免晶片封装体中的各材料层受到应力破坏,从而有效提升晶片封装体的良率与可靠度。

附图说明

[0025] 图 1A-1G 显示本发明一实施例的晶片封装体的一系列制程剖面图。

[0026] 图 2A-2C 显示分别相应于图 1B-1D 实施例的晶片封装体的一系列局部放大剖面图。

[0027] 图 3 显示图 1F 实施例的下表面的俯视图。

具体实施方式

[0028] 以下将详细说明本发明实施例的制作与使用方式。然应注意的是,本发明提供许多可供应用的发明概念,其可以多种特定形式实施。文中所举例讨论的特定实施例仅为制造与使用本发明的特定方式,非用以限制本发明的范围。此外,在不同实施例中可能使用重

复的标号或标示。这些重复仅为了简单清楚地叙述本发明,不代表所讨论的不同实施例及/或结构之间具有任何关联性。再者,当谈及一第一材料层位于一第二材料层上或之上时,包括第一材料层与第二材料层直接接触或间隔有一或更多其他材料层的情形。

[0029] 图 1A-1G 显示本发明一实施例的晶片封装体的一系列制程剖面图。如图 1A 所示,首先,提供基底 100,其具有上表面 100a 及相反的下表面 100b。基底 100 可包括半导体材料、陶瓷材料或高分子材料等。在一实施例中,基底 100 为硅基底。在另一实施例中,基底 100 为硅晶圆,并较佳以晶圆级封装配合切割步骤,以同时形成出多个晶片封装体,可节约制程成本与时间。

[0030] 如图 1A 所示,基底 100 中或上可设置或形成有晶片 102。晶片 102 例如包括(但不限于)逻辑运算晶片、微机电系统晶片、微流体系统晶片、或利用热、光线及压力等物理变化量来测量的物理感测器晶片、射频元件晶片、加速计晶片、陀螺仪晶片、微制动器晶片、表面声波元件晶片、压力感测器晶片、喷墨头晶片、发光元件晶片或太阳能电池晶片等。在此实施例中,晶片 102 采用感光晶片为例,例如是一影像感测晶片。在此情形下,可选择性于晶片 102 上设置光学透镜 106。光学透镜 106 可包括透镜阵列(lens array)。例如,光学透镜 106 可为微透镜阵列(micro lens array)。或者,在另一实施例中,晶片 102 采用发光晶片,例如是一发光二极管晶片。

[0031] 如图 1A 所示,基底 100 中或上还包括接垫 104,其与晶片 102 电性连接。虽然,在图式中未见晶片 102 与接垫 104 之间的导电通路,然技术人员当可明了可通过任何适合导电线路图案的形成而使接垫 104 与晶片 102 电性连接。此外,在一实施例中,不同于图 1A 所示的实施例,接垫 104 本身可为晶片 102 的一部分。接垫 104 的材质一般为金属材料,例如是铝、铜、金、前述的相似物或前述的组合。

[0032] 此外,如图 1A 所示,在一实施例中,可选择性以粘着胶 110 将暂时基底 108 贴合于基底 100 之上。暂时基底 108 将于后续的研磨制程中暂时性地用作基底,因此较佳具有大抵平坦的上表面。暂时基底 108 的材质可例如包括半导体材料、陶瓷材料或金属材料等。在一实施例中,暂时基底 108 较佳采用硅基底。由于红外线可穿透硅基底,当采用硅基底作为暂时基底 108 时,可进一步通过红外线侦测下方基底 100 中所预先形成的对准标记(未显示),有助于使暂时基底 108 与基底 100 之间的贴合准确。在一实施例中,较佳采用晶圆级封装来形成晶片封装体,因此较佳采用硅晶圆作为暂时基底 108。粘着胶 110 较佳选用可轻易移除的材质,例如可通过能量的施加而使之断键,有助于连同暂时基底 108 自基底 100 上移除。在一实施例中,可例如以加热或照射光线(如雷射、紫外线等)等方式移除粘着胶 110。在一实施例中,粘着胶 110 移除后,可取下暂时基底 108 回收再利用。此外,当以晶圆级封装形成晶片封装体时,较佳先取下暂时基底 108 之后,接着才进行切割晶圆的步骤以形成多个晶片封装体。

[0033] 接着,如图 1B 所示,自基底 100 的下表面 100b 移除部分的基底 100 以形成孔洞 112,其露出接垫 104。在一实施例中,孔洞 112 靠近下表面 100b 的下开口的口径小于孔洞 112 靠近上表面 100a 的上开口的口径,而具有“倒角”结构(即,具有倒圆锥或到角锥的轮廓,且具陡峭侧壁)。因此,孔洞 112 的侧壁倾斜于基底 100 的表面。孔洞 112 的形成方式包括以干蚀刻移除基底 100。例如,可先以主要蚀刻移除基底,并接着改变蚀刻制程条件以进行过蚀刻。例如,可调整蚀刻制程中的功率、压力、蚀刻反应气体的浓度等制程参数以获

得具有“倒角”结构（即，具有倒圆锥或到角锥的轮廓，且具陡峭侧壁）的孔洞。

[0034] 图 2A 显示相应于图 1B 的局部放大剖面图，其更清楚显示本发明一实施例的孔洞 112。如图 2A 所示，孔洞 112 的下开口的口径 W_1 小于孔洞 112 的上开口的口径 W_2 。孔洞 112 的开口可具有各种形状，例如是圆形、椭圆性、正方形或长方形等。当开口为圆形时，上述口径即为圆形开口的直径。

[0035] 如图 2A 所示，在此实施例中，由于接垫 104 的下表面大抵平行于基底 100 的上表面，因此孔洞 112 的侧壁与接垫 104 的下表面之间的夹角 θ 大抵相同于孔洞 112 的侧壁与上表面 100a 之间的夹角。在一实施例中，夹角 θ 大于 90 度且小于等于 92 度。夹角 θ 的决定方式例如可利用三角函数作计算。可先量测孔洞 112 的深度 d 、下开口口径 W_1 及上开口口径 W_2 。接着，如图所示，夹角 ψ 等于 $\tan^{-1}[2d/(W_2-W_1)]$ 。因此，可知夹角 θ 等于 $(\pi - \psi)$ 。

[0036] 在形成孔洞 112 之后，接着如图 1C 所示，于孔洞 112 的侧壁及底部上形成绝缘层 114。绝缘层 114 的材质例如包括环氧树脂、防焊材料或其他适合的绝缘物质，例如无机材料的氧化硅层、氮化硅层、氮氧化硅层、金属氧化物或前述的组合；或亦可为有机高分子材料的聚酰亚胺树脂 (polyimide)、苯环丁烯 (butylcyclobutene, BCB, 道氏化学公司)、聚对二甲苯 (parlylene)、萘聚合物 (polynaphthalenes)、氟碳化物 (fluorocarbons)、丙烯酸酯 (acrylates) 等。绝缘层 114 的形成方式可包含涂布方式，例如旋转涂布 (spin coating)、喷涂 (spray coating) 或淋幕涂布 (curtain coating)，或其他适合的沉积方式，例如，液相沉积、物理气相沉积、化学气相沉积、低压化学气相沉积、等离子增强式化学气相沉积、快速热化学气相沉积或常压化学气相沉积等制程。在一实施例中，基底 100 为一硅基底，而绝缘层 114 可为对硅基底进行热氧化制程而得的氧化硅层。在此实施例中，绝缘层 114 盖住接垫 104，并延伸在基底 100 的下表面 100b。

[0037] 图 2B 显示对应至图 1C 的局部放大剖面图，其显示孔洞 112 侧壁上的绝缘层 114 靠近下表面 100b 的部分 P1 的厚度为 t_1 。

[0038] 接着，如图 1D 所示，移除孔洞 112 底部上的部分的绝缘层以形成图案化绝缘层 114a，其露出部分的接垫 104。图 2C 显示对应至图 1D 的局部放大剖面图。请参照图 2B 及 2C，在一实施例中，以绝缘层 114 靠近下表面 100b 的部分 P1 为遮罩，并对绝缘层 114 进行蚀刻制程以移除孔洞 112 底部上的部分的绝缘层 114 而露出接垫 104。由于孔洞 112 靠近下表面 100b 的开口口径较小，因此绝缘层 114a 的部分 P1 可自然挡住部分的蚀刻剂，可避免侧壁上的绝缘层受到蚀刻移除。因此，可不需形成图案化光致抗蚀剂层于绝缘层 114 上便可将其图案化为图案化绝缘层 114a，并形成露出接垫 104 的开口。

[0039] 在一实施例中，由于不形成图案化光致抗蚀剂层于绝缘层 114 上便进行蚀刻制程，因此在孔洞 112 底部上的部分绝缘层被移除之后，绝缘层的其他与蚀刻剂接触的部分的厚度将会变薄。例如，绝缘层的部分 P1 的厚度由厚度 t_1 缩减至厚度 t_2 。此外，绝缘层靠近下表面 100b 的部分 P1 的厚度 t_2 还大于绝缘层靠近上表面 100a 的部分的厚度 t_3 。此外，在一实施例中，在移除部分的绝缘层之后，还使绝缘层形成出转角部分 P3。转角部分 P3 位于孔洞 112 的侧壁与接垫 104 之间的转角上，且延伸于部分的接垫 104 上。在一实施例中，绝缘层的转角部分 P3 包括斜面 115，且斜面 115 的法向量 N 朝向基底 100 的下表面 100b。

[0040] 接着，请参照图 1E，于孔洞 112 的侧壁及底部上形成导电层 116。导电层 116 与接

垫 104 电性接触,因此亦与晶片 102 电性连接。导电层 116 的材质例如包括铜、铝、金、铂或前述的组合,其形成方式例如为物理气相沉积、化学气相沉积、电镀或无电镀等。

[0041] 如图 1F 所示,接着于基底 100 的下表面 100b 上形成图案化保护层 118,其露出部分延伸在下表面 100b 上的导电层 116。可于露出的导电层 116 上进行凸块制程以形成导电凸块 120,其可用以与其他电子元件整合。例如,可以覆晶的方式将晶片封装体设置于印刷电路板上。

[0042] 图 3 显示图 1F 实施例的下表面 100b 的俯视图,其中保护层 118 与基底 100 的边缘隔有间距 d_1 而不与基底 100 的边缘接触。由于基底的边缘或其中的材料层堆叠的边缘处较易受应力破坏,因此于图案化保护层的同时,移除边缘处的具较高应力的保护层 118,将有助于提升晶片封装体的可靠度。

[0043] 接着,如图 1G 所示,移除粘着胶 110 及暂时基底 108。如上所述,可以加热或照射光线的方式而使粘着胶 110 中的化合物发生断键,从而移除粘着胶 110,并可暂时基底 108 回收再利用。在一实施例中,基底 100 采用硅晶圆以进行晶圆级封装。此时,在移除粘着胶 110 及暂时基底 108 之后,可进一步进行切割制程以分离所形成的多个晶片封装体。

[0044] 如图 1G 所示,在一实施例中,晶片 102 是感光晶片(或发光晶片)。感光晶片(或发光晶片)的感光表面(或出光表面)不与粘着胶直接接触。因此,光线大抵不受到其他介质的吸收或折射。在另一情形中,晶片 102 上设置有光学透镜 106 及/或镜头模组(未显示)。此时,感光晶片(或发光晶片)的感光表面(或出光表面)仍不与粘着胶直接接触,因而光线大抵不受到其他介质(如粘着胶)的吸收或折射,可使光线的接收或发出顺利。

[0045] 本发明实施例通过使用可轻易移除的粘着胶与暂时基底,可使晶片的封装顺利进行。在移除粘着胶与暂时基底之后,可使晶片封装体对于光线的接收或发射更为顺利。通过形成具“倒角结构”的孔洞(即,具有倒圆锥或到角锥的轮廓,且具陡峭侧壁),可使后续形成露出接垫的绝缘层开口时,不需额外的光刻制程,可大幅减少制程成本与时间。通过形成图案化保护层,使之不与基底的边缘接触,可避免晶片封装体中的各材料层受到应力破坏,有效提升晶片封装体的良率与可靠度。

[0046] 虽然本发明已通过较佳实施例说明如上,但该较佳实施例并非用以限定本发明。本领域的技术人员,在不脱离本发明的精神和范围内,应有能力对该较佳实施例做出各种更改和补充,因此本发明的保护范围以权利要求书的范围为准。

[0047] 附图中符号的简单说明如下:

[0048] 100:基底;100a、100b:表面;102:晶片;104:接垫;106:光学透镜;110:粘着胶;112:孔洞;114、114a:绝缘层;115:斜面;116:导电层;118:保护层;120:导电凸块; d :深度; d_1 :间距; N :法向量; P_1 、 P_2 、 P_3 :部分; t_1 、 t_2 、 t_3 :厚度; W_1 、 W_2 :口径; θ 、 ψ :夹角。

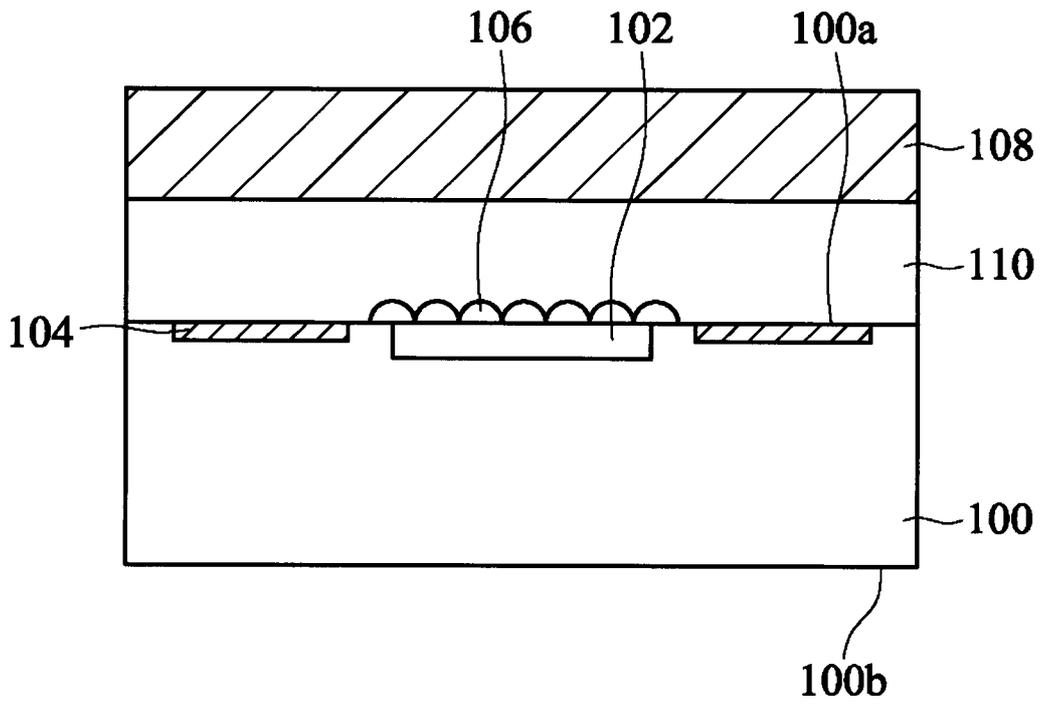


图 1A

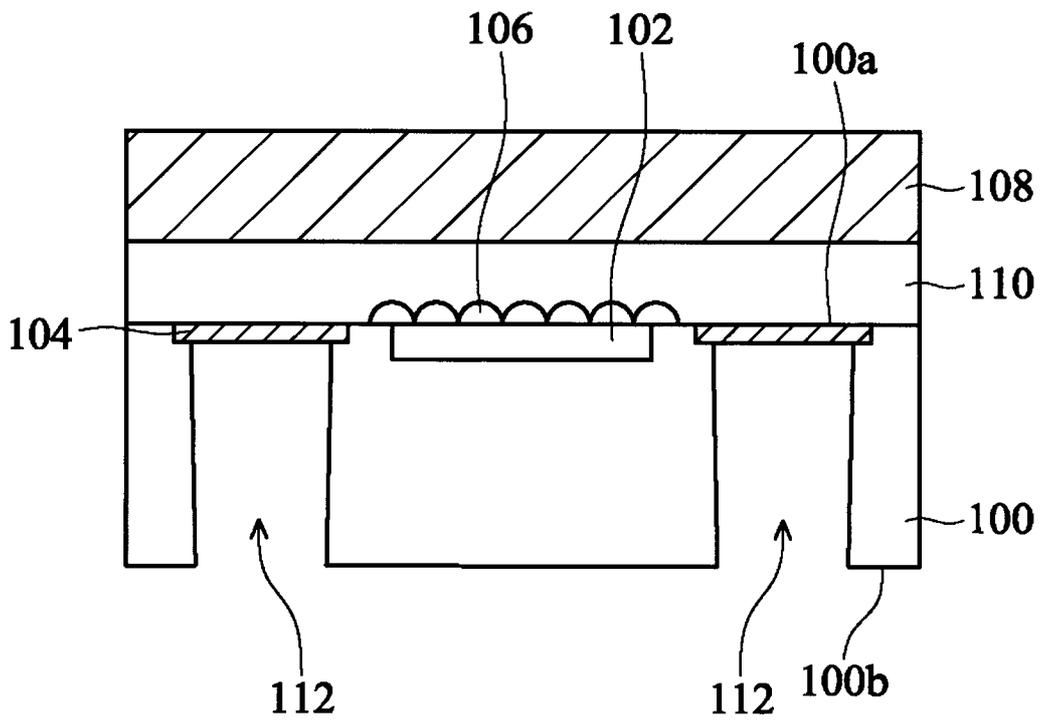


图 1B

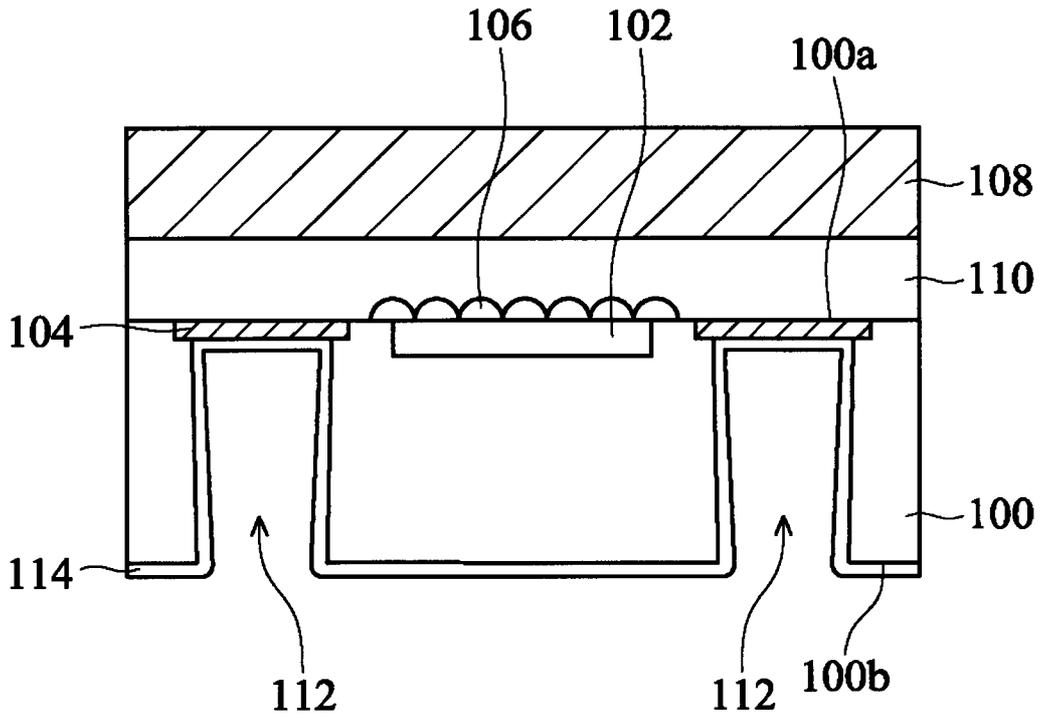


图 1C

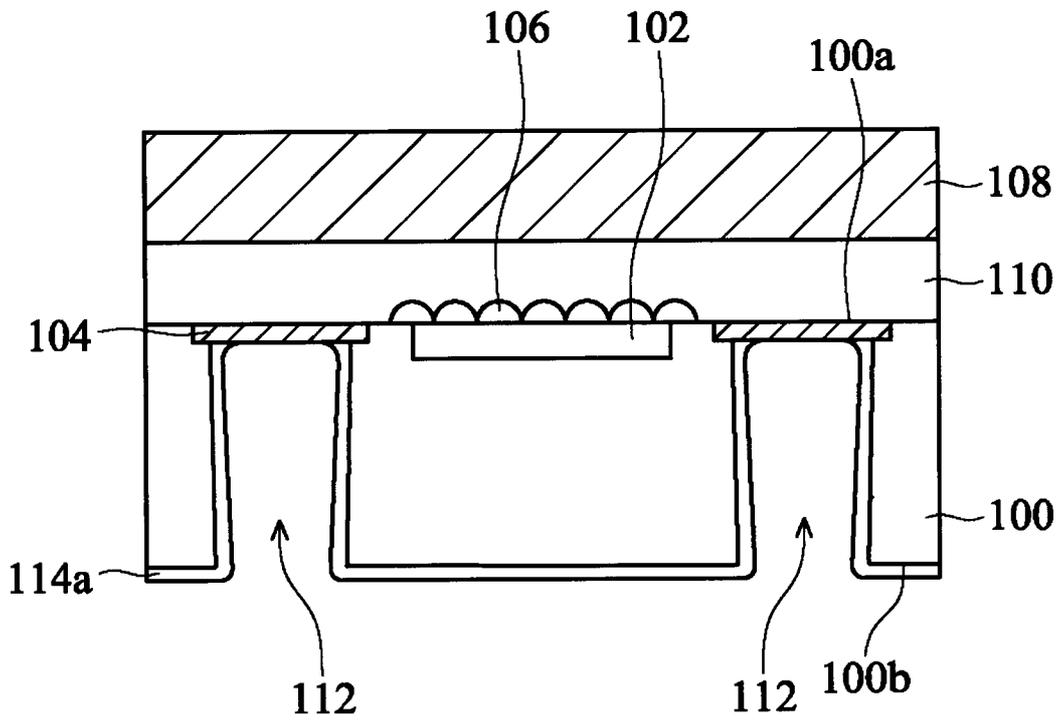


图 1D

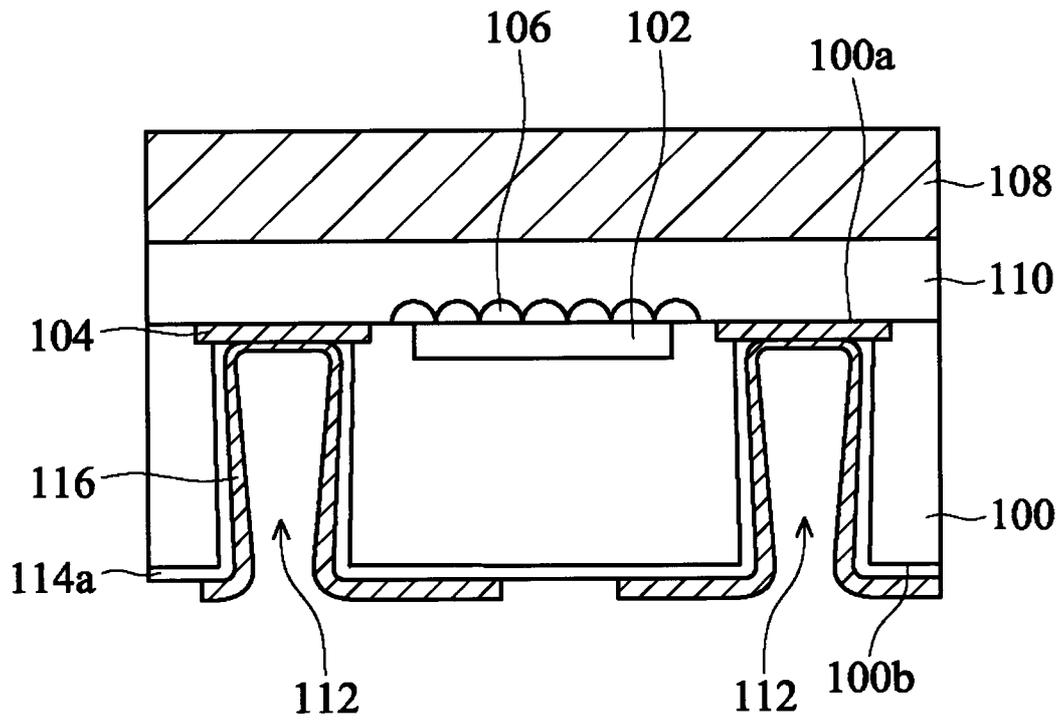


图 1E

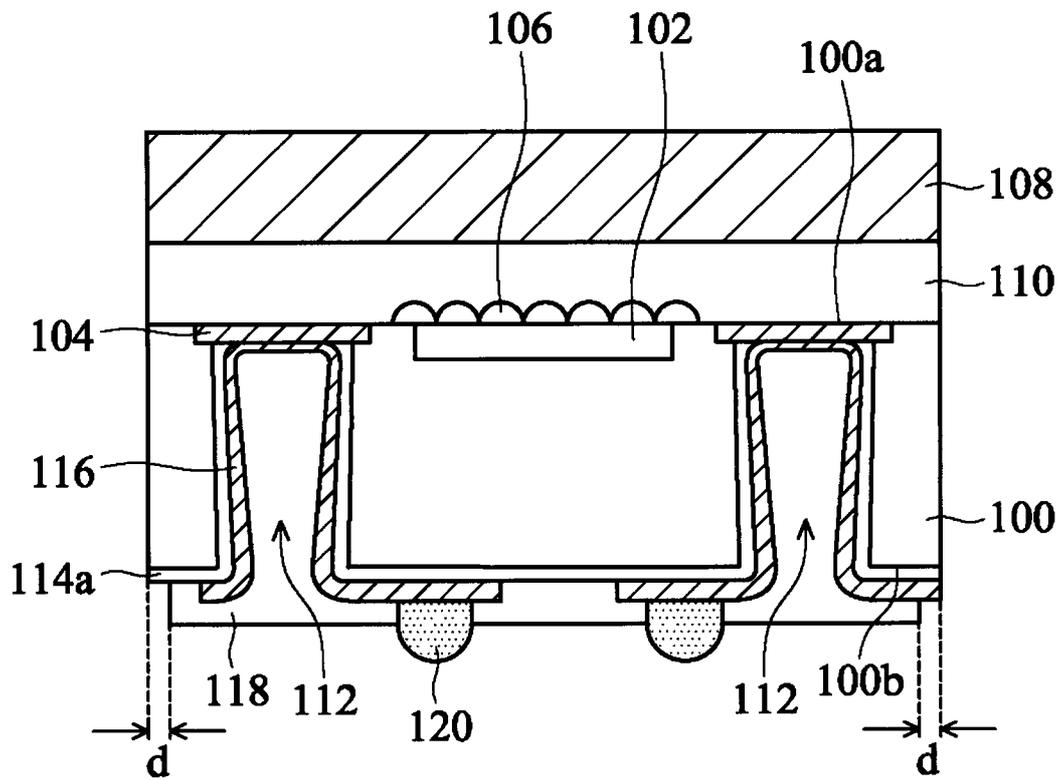


图 1F

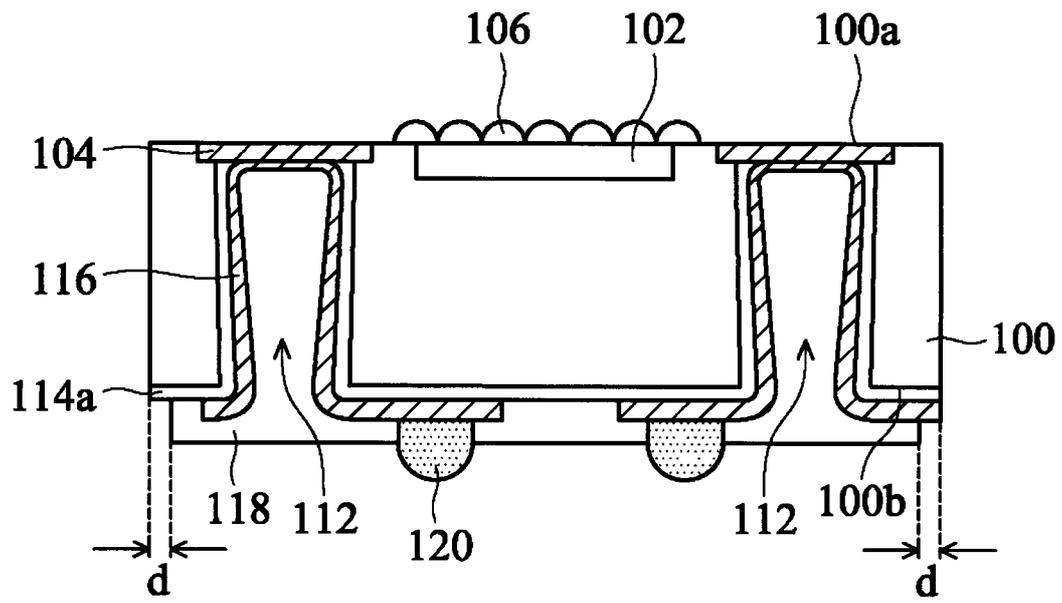


图 1G

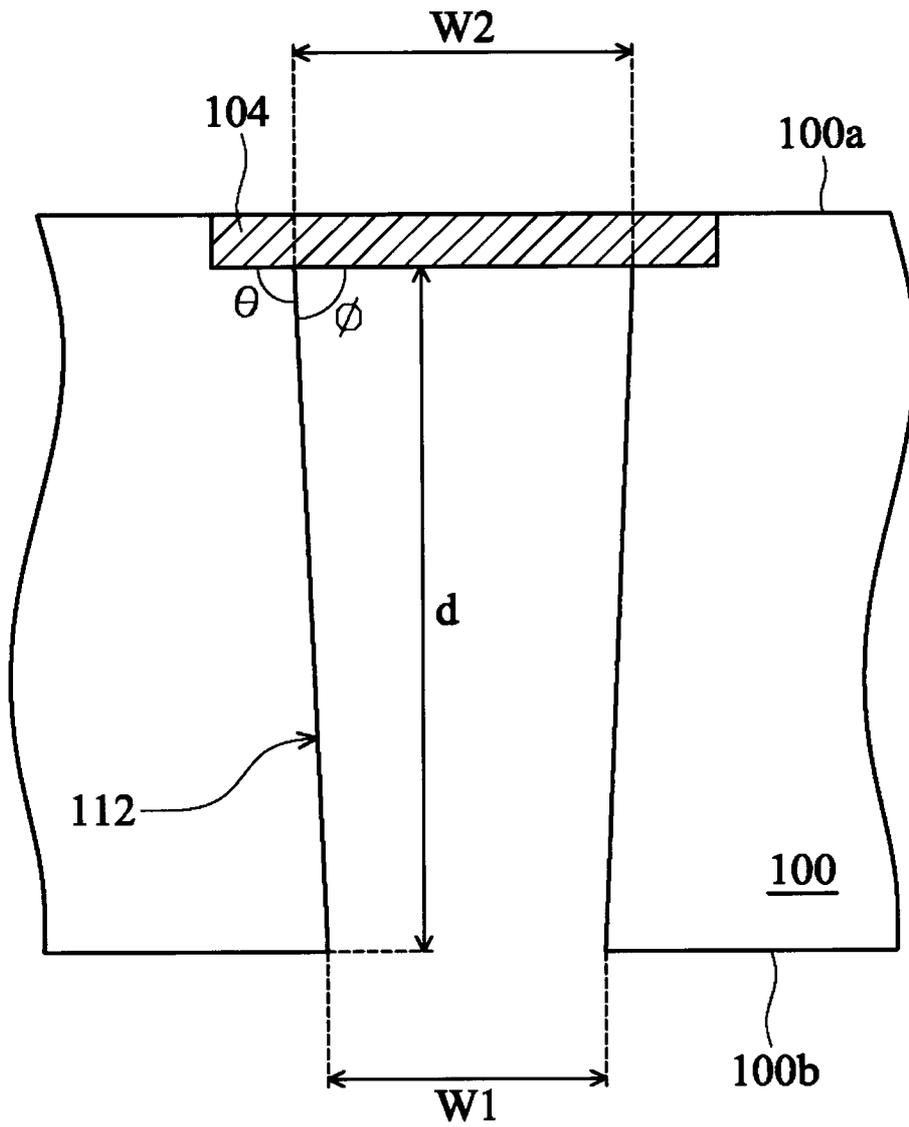


图 2A

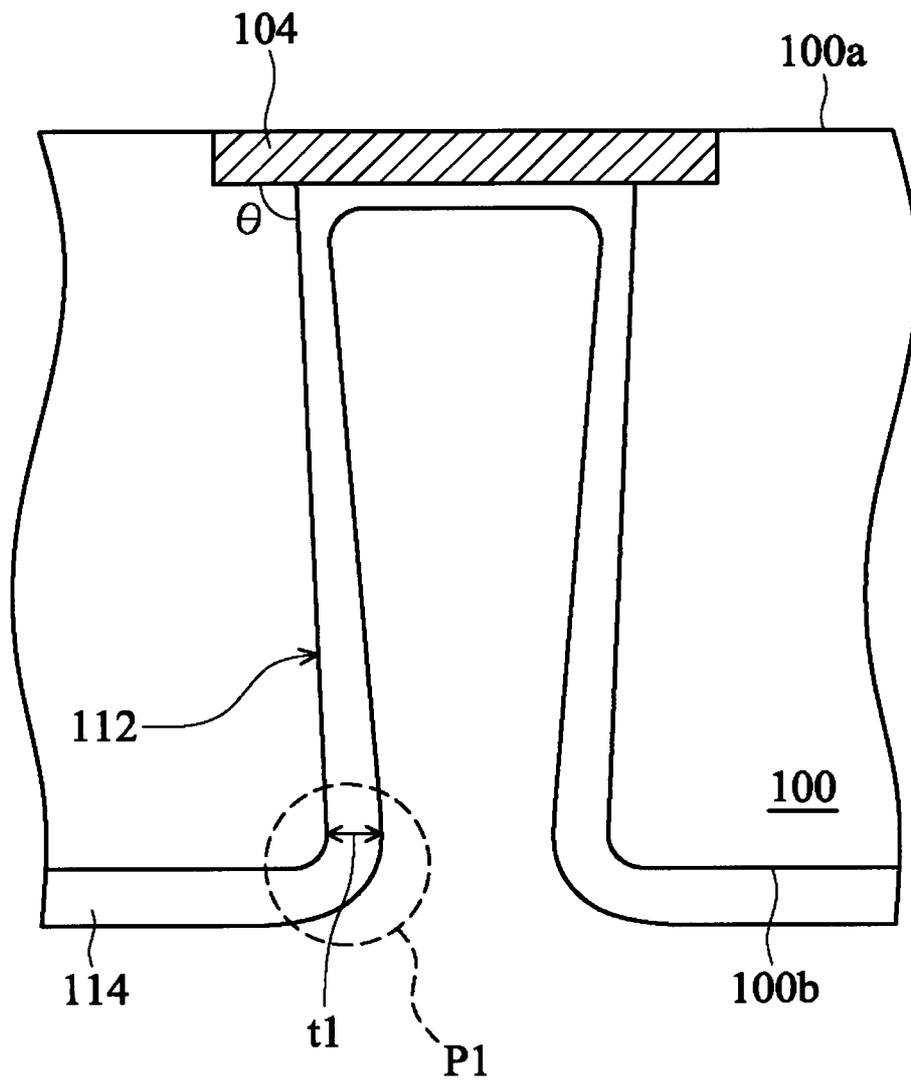


图 2B

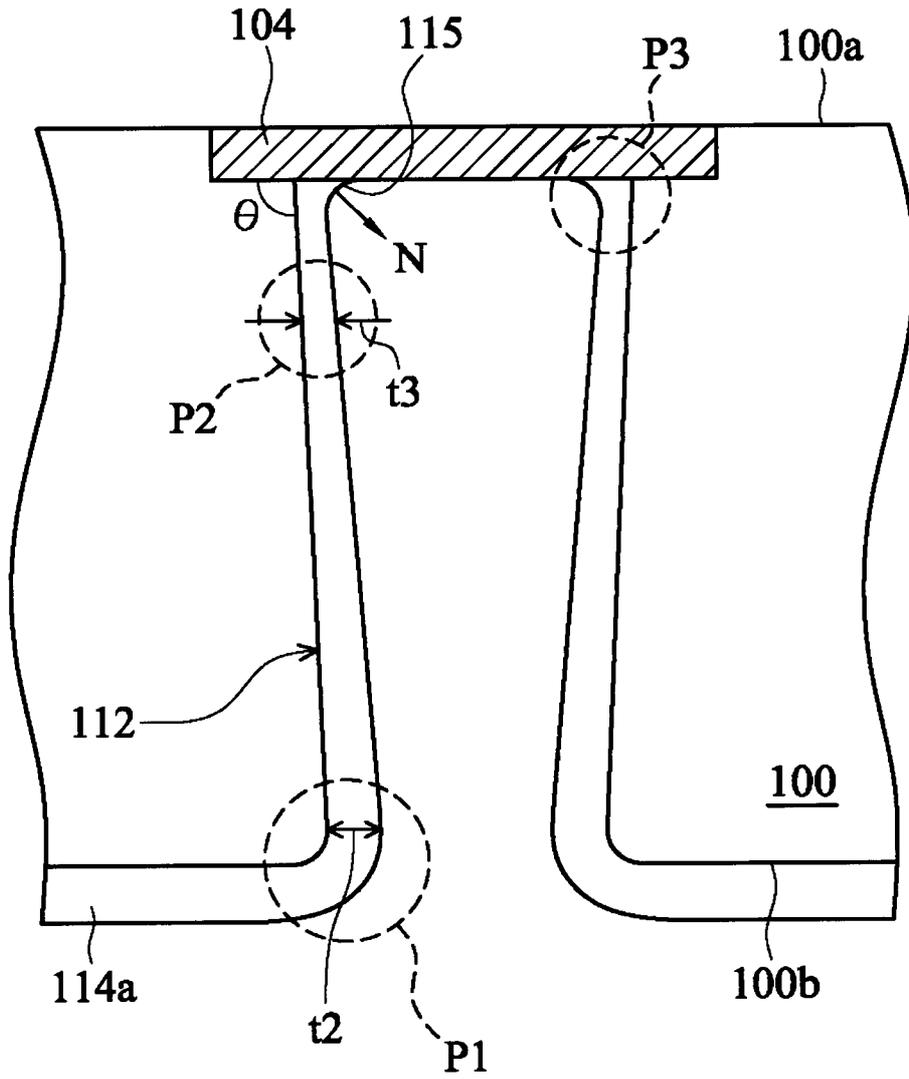


图 2C

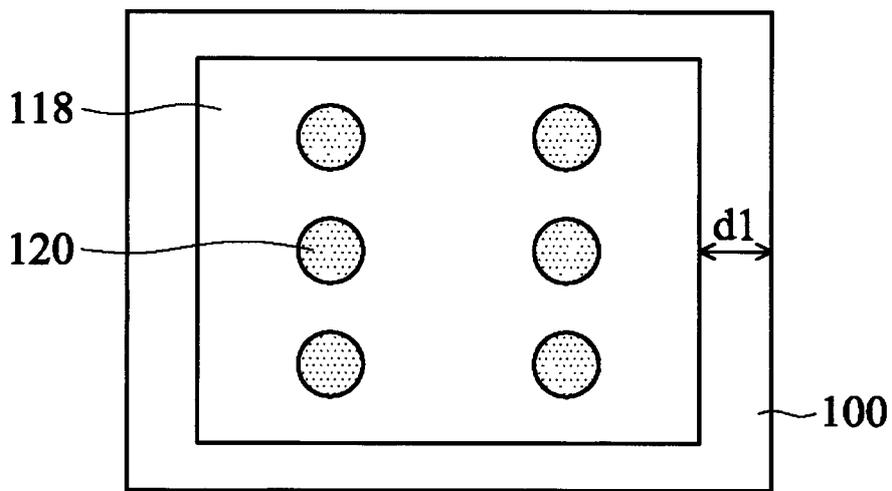


图 3