

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4132141号  
(P4132141)

(45) 発行日 平成20年8月13日(2008.8.13)

(24) 登録日 平成20年6月6日(2008.6.6)

(51) Int. Cl. F I  
G 0 6 F 3/00 (2006.01) G 0 6 F 3/00 B

請求項の数 7 (全 27 頁)

<p>(21) 出願番号 特願平9-196141                  (22) 出願日 平成9年7月22日(1997.7.22)                  (65) 公開番号 特開平10-63383                  (43) 公開日 平成10年3月6日(1998.3.6)                  審査請求日 平成16年5月13日(2004.5.13)                  (31) 優先権主張番号 684255                  (32) 優先日 平成8年7月19日(1996.7.19)                  (33) 優先権主張国 米国(US)</p>	<p>(73) 特許権者 591030868                  コンパック・コンピューター・コーポレーション                  COMPAQ COMPUTER CORPORATION                  アメリカ合衆国テキサス州77070, ヒューストン, ステイト・ハイウェイ 249, 20555                  20555 State Highway 249, Houston, Texas 77070, United States of America                  (74) 代理人 100089705                  弁理士 社本 一夫</p>
---	---

最終頁に続く

(54) 【発明の名称】 コンピュータ・システム及びそのホット・ドッキング/アンドッキング方法

(57) 【特許請求の範囲】

【請求項1】

コンピュータ・システムを拡張ベースにホット・ドッキングする方法であって、前記コンピュータ・システムと拡張ベースとは、前記コンピュータ・システムがドッキングされているときには、信号ラインを有する共有入出力バスの一部を介して物理的に結合され、前記コンピュータ・システムは、前記共有入出力バスの前記一部を機能的に結合する複数のスイッチを含み、前記コンピュータ・システムと拡張ベースとは、それぞれが、前記共有入出力バスに結合されたデバイスからのバス制御リクエストを仲裁し許可するローカル・アービタと、ハンドシェーキング信号を送受信するマイクロコントローラと、ドッキング・ハンドシェーキング信号を発生し、前記共有入出力バスの前記信号ラインを物理的に結合するための長さの相違するピンを有する拡張コネクタとを有する、ホット・ドッキング方法において、

ドッキング・ハンドシェーキング信号に応答して、前記信号ラインの物理的結合がこれから生じるのか既に生じているのかを判断するステップと、

物理的結合がこれから生じるのか既に生じているのかを判断する前記ステップに応答して、前記コンピュータ・システムと拡張ベースとの前記ローカル・アービタを、アイドル状態にするステップと、

前記ドッキング・ハンドシェーキング信号によって、前記信号ラインが物理的に結合されていると判断するステップと、

前記信号ラインが物理的に結合されていると判断する前記ステップに応答して、前記複

数のスイッチを閉じて、前記共有入出力バスの前記一部を機能的に結合するステップとを含むことを特徴とするホット・ドッキング方法。

【請求項2】

コンピュータ・システムを拡張ベースからホット・アンドッキングする方法であって、前記コンピュータ・システムと拡張ベースとは、前記コンピュータ・システムがドッキングされているときには、信号ラインを有する共有入出力バスの一部を介して物理的に結合され、前記コンピュータ・システムは、前記共有入出力バスの前記一部を機能的に結合する複数のスイッチを含み、前記コンピュータ・システムと拡張ベースとは、それぞれが、前記共有入出力バスに結合されたデバイスからのバス制御リクエストを仲裁し許可するローカル・アービタと、ハンドシェーキング信号を送受信するマイクロコントローラと、ドッキング・ハンドシェーキング信号を発生し、前記共有入出力バスの前記信号ラインを物理的に結合するための長さの相違するピンを有する拡張コネクタとを有する、ホット・アンドッキング方法において、

10

ドッキング・ハンドシェーキング信号に応答して、前記信号ラインの物理的結合がこれから生じるかどうかを判断するステップと、

前記コンピュータ・システムと拡張ベースとの前記ローカル・アービタを、物理的結合がこれから生じるかどうかを判断する前記ステップに응答して、アイドル状態にするステップと、

前記ローカル・アービタをアイドル状態にするステップに응答して、前記複数のスイッチを開いて前記共有入出力バスの前記一部を機能的に切断するステップとを含むことを特徴とするホット・アンドッキング方法。

20

【請求項3】

コンピュータ・システムと拡張ベースとをホット・ドッキング及びホット・アンドッキングする方法であって、前記コンピュータ・システムと拡張ベースとは、前記コンピュータ・システムがドッキングされているときには、信号ラインを有する共有入出力バスの一部を介して物理的に結合され、前記コンピュータ・システムは、前記共有入出力バスの前記一部を機能的に結合する複数のスイッチを含み、前記コンピュータ・システムと拡張ベースとは、それぞれが、前記共有入出力バスに結合されたデバイスからのバス制御リクエストを仲裁し付与するローカル・アービタと、ハンドシェーキング信号を送信及び受信するマイクロコントローラと、ドッキング・ハンドシェーキング信号を発生し前記共有入出力バスの前記信号ラインを物理的に結合するための長さの相違するピンを有する拡張コネクタとを有する、ホット・ドッキング/アンドッキング方法において、

30

ドッキング・ハンドシェーキング信号に응答して、前記信号ラインの物理的結合がこれから生じるのか既に生じているのかを判断するステップと、

前記コンピュータ・システムと拡張ベースとの前記ローカル・アービタを、物理的結合がこれから生じるのか既に生じているのかを判断する前記ステップに응答して、アイドル状態にするステップと、

前記ドッキング・ハンドシェーキング信号に응答して、前記信号ラインが物理的に結合されていると判断するステップと、

前記信号ラインが物理的に結合されていると判断する前記ステップに응答して、前記複数のスイッチを閉じて前記共有入出力バスの前記一部を機能的に結合するステップと、

40

前記ドッキング・ハンドシェーキング信号に응答して、前記信号ラインの物理的結合がこれから生じると判断するステップと、

前記コンピュータ・システムと拡張ベースとの前記ローカル・アービタを、物理的結合がこれから生じると判断する前記ステップに응答して、アイドル状態にするステップと、

前記ローカル・アービタをアイドル状態におくステップに응答して、前記複数のスイッチを開いて前記共有入出力バスの前記一部を機能的に切断するステップとを含むことを特徴とするホット・ドッキング/アンドッキング方法。

【請求項4】

ホット・ドッキング及びホット・アンドッキング機能を組み入れたコンピュータ・シス

50

テムにおいて、

第 1 の部分と第 2 の部分とを有する入出力バスと、

前記コンピュータ・システムを拡張ベースに接続する拡張コネクタであって、前記入出力バスの個々の信号ラインに対応する複数の電氣的接点を介して、前記入出力バスの第 2 の部分に電氣的に結合される拡張コネクタと、

それぞれが、前記入出力バスの前記第 1 の部分の信号ラインに結合された第 1 の端子と、前記入出力バスの前記第 2 の部分の対応する信号ラインに結合された第 2 の端子と、制御信号を受け取る制御端子とから構成される複数のスイッチであって、前記第 1 及び第 2 の端子は、前記制御信号がアサートされるときには電氣的に結合され、それ以外のときには電氣的に分離される複数のスイッチと、

10

前記入出力バスの前記第 1 の部分に結合されており、前記入出力バスに結合されたデバイスからのバス制御リクエストを仲裁しかつ許可するローカル・アービタであって、前記入出力バス上のバス・サイクルを禁止するアイドル状態におかれることが可能なローカル・アービタと、

ドッキング信号及びアンドッキング・ハンドシェーキング信号を発生し、受け取り、かつ、拡張ベースに通信するハンドシェーキング回路と、

前記ハンドシェーキング回路、前記ローカル・アービタ及び前記複数のスイッチの前記制御端子に結合されており、ドッキング/アンドッキングのイベントの期間に、前記ハンドシェーキング信号を用いて前記ローカル・アービタをアイドル状態にするマイクロコントローラと

20

を備えていることを特徴とするコンピュータ・システム。

【請求項 5】

ホット・ドッキング及びホット・アンドッキング機能を組み入れたコンピュータ・システムのための拡張ベースにおいて、

入出力バスと、

前記拡張ベースをコンピュータ・システムに物理的に結合する拡張コネクタであって、前記入出力バスの個々の信号ラインに対応する複数の電氣的接点を介して、前記入出力バスに電氣的に結合される拡張コネクタと、

前記入出力バスに結合されており、前記入出力バスに結合されたデバイスからのバス制御リクエストを仲裁し付与するローカル・アービタであって、前記入出力バス上のバス・サイクルを禁止するアイドル状態におかれることが可能なローカル・アービタと、

30

ドッキング・ハンドシェーキング信号及びアンドッキング・ハンドシェーキング信号を発生し、受け取り、かつ、拡張ベースに通信するハンドシェーキング回路と、

前記ハンドシェーキング回路と前記ローカル・アービタとに結合されており、ドッキング/アンドッキングのイベントの期間に、前記ハンドシェーキング信号を用いて前記ローカル・アービタをアイドル状態におくマイクロコントローラと

を備えていることを特徴とする拡張ベース。

【請求項 6】

ホット・ドッキング及びホット・アンドッキング機能を組み入れたコンピュータ・システムにおいて、

40

第 1 の入出力バス部分と、

前記第 1 の入出力バス部分を拡張ベースの第 2 の入出力バス部分に物理的に結合する拡張コネクタと、

前記第 1 の入出力バス部分に結合されており、前記第 1 の入出力バス部分に結合されたデバイスからのバス制御リクエストを発生するローカル・アービタであって、ドッキング/アンドッキングのイベントの前に前記第 1 の入出力バス部分にローカル・アービタが駐在するときに、アイドル状態におかれることが可能なローカル・アービタと

を備えていることを特徴とするコンピュータ・システム。

【請求項 7】

ホット・ドッキング及びホット・アンドッキング機能を組み入れた拡張ベースにおいて

50

第1の入出力バス部分と、

前記第1の入出力バス部分を拡張ベースの第2の入出力バス部分に物理的に結合する拡張コネクタと、

前記第1の入出力バス部分に結合されており、前記第1の入出力バス部分に結合されたデバイスからのバス制御リクエストを発生するローカル・アービタであって、ドッキング/アンドッキングのイベントの前に前記第1の入出力バス部分にローカル・アービタが駐在するときに、アイドル状態におかれることが可能なローカル・アービタとを備えていることを特徴とするコンピュータ・システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、広くは、ラップトップ・コンピュータと付随するドッキング・ステーションとに関し、更に詳しくは、コンピュータ・システムをスタンバイ又はサスペンド・モードにおくことを必要とせずにホット・ドッキング及びアンドッキングする方法に関する。

【0002】

【従来の技術】

マイクロプロセッサ及びメモリ・システムにおける性能の向上の結果として、コンピュータは、非常に強力になり、かつては大型のメインフレーム・コンピュータでなければ実行できなかったタスクを、今日では、実行できるようになっている。技術的な変化は、特に、ポータブル・コンピュータの領域で急であるが、ポータブル・コンピュータにおいては、電力消費の効率が、特徴、コスト、サイズ、重量及び性能に対して均衡関係にある。多くのコンピュータ・ユーザはポータブル・コンピュータが機能的にはデスクトップ・ユニットと同等であることを望むので、設計上の選択は、特に困難である。「ポータブル・コンピュータ」という用語は、広い意味で用いられており、バッテリー又は太陽電力によって給電されるコンピュータ類を表す。ポータブル・コンピュータに親しんでいる人間であれば、ラガブル(luggable)、ラップトップ、ノートブック及びハンドヘルドなどの、他のラベルも認識することが容易であろう。このようなカテゴリ化は、より大型のポータブル・コンピュータ市場の中のあるマーケティング部分を指定するのに用いられる。

【0003】

コンピュータ・システムの設計者にとっては、多くのオプションが入手可能である。単純に入手可能な限りで最高の性能を有するプロセッサを用いて設計を行い最高性能の製品を提供しようとするのも簡単ではないが、それだけでは、今日の市場では十分ではない。プロセッサは、高性能の構成要素と高性能のI/O(入力/出力)バスとによってサポートされなければならない。次のような複数の標準化されたI/Oバスが、システムの設計者にとって入手可能である。すなわち、ISA、EISA及びPCI等である。今日のコンピュータは、典型的には、これらの3つの何らかの組合せを用いて、ユーザに、PCIの性能とISA又はEISAへの逆引きの互換性を提供するように設計されている。これらの3つのバスは、当業者にとっては一般的なものである。

【0004】

ある性能上の規準は、あるメーカーのコンピュータとその競争会社のコンピュータとを区別する、コンピュータの特別の特徴に関するものである。これらの追加された特徴は、結果的にサイズと重量とを増加させる。例えば、ソフトウェア及びマルチメディア・ドキュメントは、大容量の記憶装置を必要とする可能性があり、非常に容量の大きなハード・ディスク・ドライブが必要となることが多い。しかし、大容量のディスク・ドライブは、ポータブル・コンピュータにとって望ましい限度を超えて大きく、かつ重いことが通常である。また、ポータブル・コンピュータに機能を追加する能力を持たせることも望ましい。しかし、典型的な拡張ベイは、ポータブル・システムのサイズ上の長所を相殺してしまう恐れがある。

【0005】

10

20

30

40

50

サイズと重量とを犠牲にせずに、さらに特徴を追加する方法で知られているのは、拡張ベース・ユニット（ドッキング・ステーションとも称される）を使用することである。拡張ユニットとは、典型的には交流電力で動作しユーザのデスクの上に置かれる携帯用ではないユニットである。ユーザが机の上で作業をしている際には、ポータブル・コンピュータは、拡張ユニットと一体化され、追加的な機能を獲得する。例えば、拡張ユニットは、ローカル・エリア・ネットワーク、大容量のディスク・ドライブ、CRT、フルサイズのキーボード、フロッピ又はCDROMドライブ及びそれ以外の周辺機器に接続するためのネットワーク・インターフェース・ユニットを有することがある。

ポータブル・コンピュータと拡張ベース・ユニットとの間の接続は、標準がまだ確立されていないため、典型的には、装置に固有のものである。ポータブル・コンピュータを拡張ベース・ユニットに結合させる1つの公知の方法は、既存のI/Oバスを介するものである。PCIバスとISAバスとを有するポータブル・コンピュータでは、どちらのバスも、拡張ベース・ユニットへの接続に用いることができる。最も高い性能のためには、PCIバスが好ましい。

【0006】

【発明が解決しようとする課題】

しかしながら、ポータブル・コンピュータとドッキング・ステーションとを接続/遮断する現在の方法、すなわちドッキング方法及びアンドッキング方法は、理想的とはいえない。「コールド・ドッキング」(cold docking)として知られている方法を用いると、ユーザは、どのようなアンドッキング/ドッキングの動作にも先だって、すべてのアプリケーションを閉じ、システムへの電源をオフにしなければならない。このタイプのドッキングは、ポータブル・コンピュータがドッキング・ステーションにおける周辺機器を認識するためには、再始動(リブート)を必要とする。更に、新たな周辺カードを用いてドッキング・ステーションをアップグレードする際には、ユーザは、割り込みやダイナミック・メモリ・アクセス(DMA)を理解し、コンフィギュレーション(環境設定)・ジャンパを物理的に設定することができる程度の技術的な知識を有していなければならない。

【0007】

新たなプラグ・アンド・プレイ(PnP)標準のために、ドッキング及びアンドッキングをいくぶん容易にすることができるようになった。「ウォーム(warm)ドッキング」機能を組み入れているシステムでは、ポータブル・コンピュータは、ドッキング/アンドッキングの前に、「サスペンド」又は「スタンバイ」状態にされなければならない。スタンバイ状態に入るとは、通常は、ポータブル・コンピュータ上のボタン又はホット・キーを押下することによって達成される。典型的なスタンバイ状態では、システムの状態はシステム・メモリに記憶されており、可能であれば、すべてのデバイスは低電力状態におかれ、フロッピ・ドライブ、ハード・ドライブ及びほとんどの部分の電力パワーはオフにされる。バス・クロックもまた消勢されるが、低周波のクロックがアクティブなまま保持され、システム・メモリを維持する。プラグ・アンド・プレイ機能を用いると、ポータブル・コンピュータは、スタンバイ状態を終了する際に周辺機器を認識してアクティブ状態にすることができ、リブートの必要はない。しかし、スタンバイ状態で過ごす時間は、不所望に長いことが多い。

【0008】

多くのドッキング・システムにおいて、ポータブル・コンピュータは、所定の時間が経過すると、自動的にスタンバイ状態を終了するように構成されている。この時間の長さは、安全のための追加時間を加えた上で、モータによるドッキング/アンドッキング作業の完了に十分でなければならない。従って、追加時間が、ドッキング/アンドッキング・プロセスに加えられるが、その理由は、スタンバイ・モードに入るためのものである。現在では、ポータブル・コンピュータ・システムを最初に中断(サスペンド)させ又は完全にパワーをオフにすることなくドッキング/アンドッキングを終了する効果的な方法は存在していない。

【0009】

10

20

30

40

50

**【課題を解決するための手段】**

簡単にいえば、本発明によるポータブル・コンピュータ及びドッキング・ステーションは、ホット・ドッキング/アンドッキング能力を組み入れたものである。ドッキング/アンドッキングに続くシステムのリコンフィギュレーション（再度の環境設定）に先立って、通常のコンピュータの動作を中断させる必要はない。ドッキング又はアンドッキング及びシステムの構成要素のリコンフィギュレーションに要求される時間と不便さが、従来技術のシステムと比較して縮小される。ポータブル・コンピュータとドッキング・ステーションとは、共有されるP C Iバスを介して、物理的に結合される。拡張コネクタを用いて、ポータブル・コンピュータにおけるP C Iバスの部分を、拡張ベースにおけるP C Iバスに付属させる。長い、中間の長さの及び短いピンを、拡張コネクタに設ける。すべてのP C Iバスの信号ラインは、ポータブル・コンピュータがドッキングされているときには、中間の長さのピンを介して個別的に接続されている。短いピン及び長いピンは、ポータブル・コンピュータ及び拡張ベースにおけるマイクロコントローラに、ドッキング/アンドッキング・イベントの間の中間の長さのP C Iバスの信号ピンの接続状態を知らせるのに用いられる。

10

**【0010】**

ドッキング・プロセスの間には、例えば、拡張コネクタの長いピンは、最初に接続され、信号をマイクロコントローラに与えて、これから生じるドッキング・イベントを指示する。短いピンは、マイクロコントローラに、P C Iバスの信号ピンは既に接続されていることを知らせるように機能する。同様にして、短いピンは、最初に切り離されてアンドッキング・イベントの予備的な警告を与え、他方で、長いピンは、アンドッキング・プロセスの完了を指示する。

20

ポータブル・コンピュータとドッキング・ステーションとは、ポータブル・コンピュータに存在する低いオン抵抗のスイッチを介して機能的に接続される。ドッキング・イベントの後で、このスイッチが閉じることで、ドッキング・ステーションにある共有P C Iバスの部分とポータブル・コンピュータにおけるP C Iバスとが接続される。スイッチが開くと、P C Iバスは、機能的に孤立する。スイッチは、ポータブル・コンピュータにおけるマイクロコントローラが発生する信号によって、制御される。ホット・ドッキングの間には、マイクロコントローラは、スイッチが閉じる前に拡張ベースにおけるパワーがイネーブルされていることを確認する。

30

**【0011】**

好適実施例においては、ポータブル・コンピュータにおけるマイクロコントローラは、長いピン及び短いピンの接続状態の変化の前に、及びその変化に従って、システム管理割り込み（S M I）を発生する。S M Iは、B I O Sとオペレーティング・システムとに、ドッキング/アンドッキング・イベントが生じていることを知らせる。ポータブル・コンピュータとドッキング・ステーションとの両方共に、共有P C Iバスに結合されたデバイスからのバス制御リクエストを仲裁して付与するローカル・アービタを含む。これらのローカル・アービタは、オペレーティング・システム（システムB I O Sを介して）又はマイクロコントローラのどちらかによって、アイドル状態にすることができる。アービタは、ドッキング及びアンドッキング・イベントの間はアイドル状態であってP C Iバス上でのバス・サイクルを禁止し、それによって、サイクルが失われてしまうことを回避する。

40

**【0012】**

開示された実施例のポータブル・コンピュータ・システムはまた、プラグ・アンド・プレイ標準に従う機能を備えている。ホット・ドッキング・イベントの終了の後で、P C Iプラグ・アンド・プレイ及び拡張ベースのプラグ・アンド・プレイのシステムのリコンフィギュレーションが実行され、それによって、すべてのシステム・リソースが、オペレーティング・システムによって認識され適切に利用される。同様にして、プラグ・アンド・プレイのリコンフィギュレーションによって、ポータブル・コンピュータが、ホット・ドッキングの後でドッキング・ステーションの構成要素を認識することが回避される。

**【0013】**

50

## 【発明の実施の態様】

本明細書では、次に挙げる文献を援用する。

"BUS SYSTEM FOR SHADOWING REGISTERS," by Dwight D. Riley and David J. Maguire、米国特許出願第08/684,486号、本出願と同時継続中

"CIRCUIT FOR HANDLING DISTRIBUTED ARBITRATION IN A COMPUTER SYSTEM HAVING MULTIPLE ARBITERS," by Dwight D. Riley, James R. Edwards, and David J. Maguire、米国特許出願第08/684,412号、本出願と同時継続中

"LONG LATENCY INTERRUPT HANDLING AND INPUT/OUTPUT WRITE POSTING," by David J. Maguire and James R. Edwards、米国特許出願第08/684,485号、本出願と同時継続中

"SERIAL BUS SYSTEM FOR SHADOWING REGISTERS," by David J. Maguire and Hung Q. Le、米国特許出願第08/684,710号、本出願と同時継続中 10

"APPARATUS AND METHOD FOR POSITIVELY AND SUBTRACTIVELY DECODING ADDRESSES ON A BUS," by Gregory N. Santos, David J. Maguire, Dwight D. Riley, and James R. Edwards、米国特許出願第08/684,584号、本出願と同時継続中

"TWO ISA BUS CONCEPT," by Gregory N. Santos, David J. Maguire, Dwight D. Riley and James R. Edwards、米国特許第08/671,316、本出願と同時継続中

"RECONFIGURABLE DUAL MASTER IDE INTERFACE," by Gregory N. Santos, David J. Maguire, William C. Hallowell and James R. Edwards、米国特許出願第08/684,490号、本出願と同時継続中

図面を参照すると、図1は、本発明を用いたコンピュータ・システムのブロック図である。このコンピュータ・システムは、ラップトップ部分L（以下では、ラップトップ・コンピュータLと称する）と、ドッキング・ステーション/拡張ベース・ユニット部分E（以下では、拡張ベースEと称する）とに、分割されるように示されている。ラップトップ・コンピュータLは、遠隔的（リモート）な計算動作のために拡張ベースEからの取り外しが可能な、自律的に動作可能な装置である。ラップトップ・コンピュータLが拡張ベースEの中にドッキングされているときには、ラップトップ・コンピュータLは、交流電力で動作する。ラップトップ・コンピュータLが拡張ベースEから取り外されたときには、ラップトップ・コンピュータLは、バッテリー電力によって、動作する。拡張ベースEから取り外されたときでも交流電力によってラップトップ・コンピュータLを動作させることのできる機構も設けられている。拡張ベースEは、典型的には、空間的又は電力に関する考慮から、ラップトップ部分Lには含まれていない機能の拡張を提供する。 20 30

## 【0014】

中央処理装置（CPU）100がラップトップ・コンピュータLの中に設けられているが、これは、インテル社のPentium（商標）やそれと同等のプロセッサなどの従来のマイクロプロセッサである。CPU100は、ホスト・バス100に結合し、キャッシュ・メモリ102、移動用（モバイル）周辺機器相互接続バス・キャッシュ・コントローラ（MPC）108及び1対のモバイル・データ・バッファ（MDB）104などのシステムのロジックと通信する。キャッシュ・メモリ102は、CPU100に対する従来型のキャッシュ・メモリであり、好ましくは、高速同期バースト・スタティック・ランダム・アクセス・メモリ（RAM）を用いる。MPC108は、キャッシュ・メモリ102にインターフェースを提供し、タグ（tag）RAMと、キャッシュ・メモリ102の種々のキャッシュ方法、サイズ及び速度の環境設定すなわちコンフィギュレーションを作成するそれ以外のロジックとを含む。 40

## 【0015】

MPC108とMDB104ともまた、システム・メモリ106と、周辺機器インターフェース（PCI）バス112とに結合されている。MPC108は、システム・メモリ106に対してアドレスと制御とを与えるが、システム・メモリ106は、256メガバイトまでの従来型のDRAMから構成されている。MDB104は、ホスト・バス110とシステム・メモリ106との間に、64ビットのデータ経路を提供する。MPC108及びMDB104とは、3つの主要な機能上のインターフェースを有している。すなわち、プ 50

ロセッサ/キャッシュ・インターフェースと、システム・メモリ・インターフェースと、P C Iバス・インターフェースと、である。M D B 1 0 4は、3つのインターフェースの間でのデータのバッファリングを担当し、他方で、M P C 1 0 8は、アドレッシング、コマンド及び制御を担当する。これらのインターフェースのそれぞれは、相互に独立動作し、3つのインターフェースの中の任意の2つの間の読出(リード)及び書込(ライト)ポスティング(posting)のためのキュー(queues)を含む。プロセッサ/キャッシュ・インターフェースにより、C P U 1 0 0は、読出サイクル中にサイクルをパイプライン処理することが可能になり、タグR A Mへのスヌープ・アクセスが、パイプライン・サイクルが実行されている間に生じることが可能になる。メモリ・インターフェースは、システム・メモリ106を制御して、制御信号を、M D B 1 0 4に発生する。このインターフェースによれば、また、読出多重コマンド(read multiple command)を生じるP C Iマスタに対する先読出(read ahead)動作を実現させる。P C Iインターフェースによれば、C P U 1 0 0がP C Iバス112にアクセスしているときにはM P C 1 0 8がP C Iマスタとして作用し、P C Iデバイスがシステム・メモリ106にアクセスしているときにはP C Iスレーブとして作用することが可能になる。

#### 【0016】

P C Iバスは、高いスループットを有し、I/O機能をサポートするローカルなプロセッサの数が増加することを利用するように設計されている。例えば、ほとんどのディスク・コントローラ、特に、小型コンピュータ・システム・インターフェース(S C S I)・コントローラとネットワーク・インターフェース・カード(N I C)は、ホスト・プロセッサへの要求を緩和するためのローカルなプロセッサを含む。同様にして、ビデオ・グラフィック・ボードは、より高いレベルの機能伝達を許容するインテリジェントなグラフィック・アクセラレータを含むことが多い。典型的には、これらのデバイスは、バス・マスタとしての機能を組み入れており、可能な限り最も高速にデータを伝送することが可能である。既に述べたように、潜在的なバス・マスタは、C P U /メイン・メモリのサブシステム(M P C 1 0 8を介しての)を含む。

#### 【0017】

P C Iバス112は、ラップトップ・コンピュータLと拡張ベースEとの間の通信コンジットを与える。P C Iバス112の一部112aは、ラップトップ・コンピュータLの中に存在し、P C Iバス112のそれぞれの信号に対するクイックスイッチ113を含む。好適実施例では、クイックスイッチ113は、低損失のシリアル(直列)・インラインM O S F E Tデバイスであり、そのゲート(制御ライン)は、M S I O - L 1 2 4からのコントロール信号C O N T R O Lによって駆動される。クイックスイッチ113は、従って、ホット・プラグ機能を容易にするために用いることができる。ラップトップ・コンピュータLが拡張ベースEの中にドッキングされ、クイックスイッチがオンに切り換えられると、拡張ベースEの中にあるP C Iバス112の一部112bは、拡張コネクタ146を介して部分112aに結合されて、拡張されたP C Iバス112を与える。拡張コネクタ146と関連するドッキング/アンドッキング・ロジックの詳細は、図2に示されている。

#### 【0018】

ラップトップ・コンピュータLでは、P C Iバス112は更に、ビデオ・グラフィクス・コントローラ114、カードバス・インターフェース116(特に、116a)及びモバイル・インテグレートド(統合)・システム・コントローラ・ラップトップ118(特に、M I S C - L 1 1 8 a)に結合される。拡張ベースEでは、P C Iバス112bは更に、第2のM I S C 1 1 8(M I S C - E 1 1 8 b)、2つのP C Iスロット148及び第2のカードバス・インターフェース116(特に116b)に結合される。ビデオ・グラフィック・コントローラ114は、更に、低電力の液晶ディスプレイ(L C D)120又はC R Tやそれ以外の任意のスタイルのモニタに結合される。カードバス・インターフェース116は、好ましくはP C M C I A(Personal Computer Memory Card International Association)スタイルのネットワーク・カード、モデム・カード、ソリッド・ステー

10

20

30

40

50

ト・ストレージ・カード及び回転ストレージ・カードとの通信のために設けられる。MISC 118は、ISA (Industry Standard Architecture) バス 138 又は 140 のためのインターフェースと、ハード・ドライブ 122 との通信のための IDE (Integrated Drive Electronics) ハード・ドライブ・インターフェースとを与える。MISC 118は、ラップトップ・コンピュータでの使用のために MISC - L 118 a として及び拡張ベース E での使用のために MISC - E 118 b としての両方のための入力ピン (LAP \_\_EXT \_\_) に基づいてコンフィギュレーション可能である。従って、2つの MISC デバイス 118 a 及び 118 b は、PCI バス 112 に結合されているが、MISC - L 118 a が PCI バスの一部 112 a に結合され、MISC - E 118 b が PCI バスの一部 112 b に結合される。MISC - L 118 a は、更に、内部 ISA バス 138 に結合され、他方で、MISC - E 118 b は、外部 ISA バス 140 に結合される。ISA バス 140 は、当業者には広く知られている。

10

#### 【0019】

MISC - L 118 a と MISC - E 118 b との一般的な機能は非常に類似しており、それらの機能の一部を簡略化のために同時に説明する。MISC 118 は、PCI バス 112 を、ISA バス 138 又は 140 と架橋 (ブリッジ) し、PCI バス 112 上でのマスタ及びスレーブの両方として、また、ISA バス 138 又は 140 上のバス・コントローラとして、機能する。特に、MISC 118 は更に、ローカルな PCI バス・アービタを含むバス仲裁 (arbitration) 回路、ISA バス・アービタ (arbiter) 及びラップトップがドッキングされているときに MISC - L 118 a と MISC - E 118 b との間のバス・アクセスを仲裁するのに用いられるトップ・レベル・アービタ 192 (図 2) を含む。トップ・レベル・アービタ 192 は、ラップトップがドッキングされているときだけに、アクティブ状態である。MISC 118 という手段によって、エンハンス型の直接メモリ・アクセス (EDMA) コントローラと ISA バス・マスタとは、PCI バス 112 へのアクセスを得ることができる。

20

#### 【0020】

本発明の好適実施例では、MISC 118 は、また、8237 互換の直接メモリ・アクセス (DMA) コントローラ、高速 IDE ハード・ドライブのためのエンハンス型の DMA コントローラ、8254 互換のタイマ、8259 互換の割り込みコントローラ、ホット・ドッキング・サポート・ロジック、システム・パワー管理ロジック及びプラグ・アンド・プレイ・サポート (すべてが、図 1 に含まれてはいない) を組み込んでいる。ある構成要素は、コンフリクトや重複を回避するために、ソフトウェアによって初期化の際にディセーブルされる。MISC 118 は、また、MISC - E 118 b から MISC - L 118 a に割り込みをシリアルに送るためのシリアル割り込みインターフェース 144 を含む。このシリアル割り込みインターフェース 144 は、PCI ベースのシステムにおいて標準的な ISA 割り込みをサポートする割り込みアーキテクチャを与える。拡張ベース PCI リクエスト信号 EXP \_\_REQ と拡張ベース PCI 許可 (グラント) 信号 EXP \_\_GNT とともに、MISC - E 118 b と MISC - L 118 a との間で送られる。MISC - E 118 b は、信号 EXP \_\_REQ 及び EXP \_\_GNT を用いて、PCI バス 112 の制御をリクエストしかつ受け取る。これら 2つの信号は、シリアル・バス 145 上を通信される。

30

40

#### 【0021】

MISC 118 と ISA バス 138 及び 140 とは、モバイル・スーパー入力/出力 (MSIO) 124 周辺機器において組み合わせられるような、標準的な ISA 周辺機器に対するサポートを与える。MSIO 124 周辺機器は、次のような標準的な ISA 周辺機器の組合せである。すなわち、146818 互換のリアルタイム・クロック (RTC)、標準的なフロッピ・ドライブ 130 とインターフェースするフロッピ・コントローラ、標準的なキーボード 132 及びポインティング・デバイス 150 と通信し、走査を実行しキーボード 132 上でキー・コード変換を実行し、パワー管理及びホット・ドッキング機能を実行する 8051 互換のマイクロコントローラ 172 (図 2)、標準的なシリアル・ポート 136 を提供するユニバーサルな非同期受信機送信機 (UART) 及びパラレル・ポート

50

134のためのパラレル・ポート・ロジック、である。MSIO124bはまた、拡張ベースEに内蔵されている可変速度のドッキング・モータ117を制御することができる。(MSIO124bに接続されているように図示されているが、キーボード132とポインティング・デバイス150とは、好ましくは、直接にコネクタ146の両端に与えられてもよい)ROM126が、MSIO124に結合され、コードを8051マイクロコントローラ172に提供する。更に、ROM126は、BIOSコードをCPU100に提供するが、これは、システムの初期化の際に、ROMからコピーされてシステム・メモリ106にシャドウされ、それによって、その後では、8051マイクロコントローラ172がROM126にアクセスできるようになる。1ビットのMSIOシリアル・バス(MSB)152が、パワー管理とホット・ドッキングとに関係する情報を含むレジスタのシャドウ動作のために設けられる。理想的には、このバスは、拡張可能であり、非常に低いレイテンシを有するように設計される。

#### 【0022】

ラップトップLがドッキングされる際には、MSIO-L124a、MSIO-E124b及びそれ以外のシステム構成要素(図示せず)は、標準的なI<sup>2</sup>Cバス149によって更に結合される。相互一体化された(inter-integrated)回路すなわちI<sup>2</sup>Cバス149は、集積回路の間に効果的な制御及び識別機能を与えるために用いられる単純な双方向の2つのワイヤ・バスである。I<sup>2</sup>Cバスの詳細は、1992年1月にフィリップス・セミコンダクターズ社(Philips Semiconductors)によって出版された「I<sup>2</sup>Cバスとその使用法(仕様を含む)」(The I<sup>2</sup>C-Bus and How to Use It)に書かれている。大まかに言えば、I<sup>2</sup>Cバス149は、2つのライン、すなわち、シリアル・クロック・ライン(SCL)とシリアル・データ・ライン(SDA)とから構成される。このラインは、それぞれが、双方向性である。SCLラインは、I<sup>2</sup>Cバス上で生じるデータ伝送のためのクロック信号を提供する。I<sup>2</sup>Cバスに接続されたそれぞれのデバイスは、一意的なアドレスによって、認識される。低い値の直列抵抗(図示せず)が、典型的には、それぞれのデバイス接続において提供されて、高電圧のスパイクに対する保護を与える。

#### 【0023】

ラップトップ・コンピュータLでは、モデム及びオーディオ周辺機器128もまた提供され、ISAバス138に結合される。モデム及びオーディオ周辺機器128は、電話Tに結合するための標準的なテレフォニ(telephony)通信ポートと、1対のステレオ・スピーカSに結合するためのインターフェースとを含む。拡張ベースEにおいては、3つのISA拡張スロット142が、標準的なISAカードに対して提供される。

図1は、例示的なコンピュータ・システムL及びEを示している。この開示から、当業者であれば、幾分異なる要素構成を用いたこれ以外の有効な実施例を容易に作ることができることが理解されよう。

更に詳細なホット・ドッキング回路の部分的な回路図が、図2に示されている。図示されている回路は、ラップトップ・コンピュータLと拡張ベースEとの間の通信を、オペレーティング・システムがドッキング・イベントを認識してドッキングの前にPCIバス112をアイドル状態におくように、調整するように機能する。

#### 【0024】

ラップトップ・コンピュータLと拡張ベースEとの間の物理的なインターフェースは、短いピン147a、中間的な長さのピン147b及び長いピン147cから構成される拡張コネクタ146から成る。この接続は、一致する長さの対向する「雄」のピンによって、図解的に表現されているが、実際の構成では、一方の側に(好ましくは、ラップトップ・コンピュータLの側に)「雌」のレセプタ・ピン/スロットが含まれている。短い及び長いピン147a及び147cは、ドッキング/アンドッキング・イベントを示す種々の信号を発生するのに用いられる。

1対の2入力ORゲート178及び180が、短いピン147aの接続状態を示す短いピン接続信号EBOXS#を発生するのに用いられる。この明細書で用いられている「#」の記号は、アクティブ・ロー信号を表す。開示された実施例では、信号EBOXS#は、

10

20

30

40

50

これらのORゲート178及び180の出力によって駆動され、ORゲート178及び180の入力におけるすべての短いピン147aが接続されるときに、論理ロー・レベルに変化する。ラップトップ・コンピュータLにおける第1のORゲート178の出力は、MSIO-L124aの8051マイクロコントローラ170aに割り込むのに用いられる。このORゲート178の一方の入力は、拡張コネクタ146の一方の端部における短いピン147aに接続され、他方で、第2の入力は、拡張コネクタ146の他方の端部における短いピン147aに接続される。短いピンの対を拡張コネクタ146の対向する端部に置くことにより、ラップトップ・コンピュータLが僅かに側方方向に又はトルクを受けた態様でドッキング又はアンドッキングする状況を説明する助けとなる。それぞれの場合に、ピンは、一様に結合/取り外しされない。従って、拡張コネクタ146の一方の端部だけに短いピン147aを有するのでは、他方のピンの接続状態の不正確な指示しか得られない。

10

**【0025】**

1対のプルアップ抵抗182及び190が、ORゲート178の入力に接続される。従って、どちらかの入力における短いピン147aが、拡張ベースEにおけるそれに対向する短いピン147aから取り外されるときには、その入力は、関連するプルアップ抵抗によって、論理ハイ・レベルに引き上げられる。

拡張ベースEのORゲート180は、MSIO-E124bの8051マイクロコントローラ170bに対して、発生及び割り込みを行うように同様に構成されている。このORゲート180への第1の入力は、拡張コネクタ146の一方の端部における短いピン147aに接続され、第2の入力は、拡張コネクタ146の他方の端部における短いピン147aに接続される。プルアップ抵抗184及び192は、短いピン147aが切り離されたときに、ORゲート180の入力を、論理ハイ・レベルに引き上げる。

20

**【0026】**

対向する短いピン147aの第2の組は、拡張コネクタ146の両方の端部に提供される。ラップトップ・コンピュータLにおいては、これらのピンは、直接に接地面に接続される。拡張ベースEの側では、拡張コネクタ146の両方の側の第2の短いピン147aが、それに隣接する短いピン147a（ORゲートの入力）に接続される。このようにして、拡張ユニットの両方の側の短いピン147aが接続される際には、ORゲート178及び180のそれぞれの入力は、接地すなわちグラウンドにプルダウンされる。拡張ベースEとラップトップ・コンピュータLとの両方における信号EBOXS#は、従って、論理ロー・レベルに変化する。このコンフィギュレーションによって、8051マイクロコントローラ170a及び170bは、拡張コネクタ146の両方の端部における短いピン147aが接続されたか又は切り離された後にだけ、割り込みを受けることが保証される。

30

**【0027】**

ドッキング・プロセスの間には、短いピン147aは、ラップトップ・コンピュータL及び拡張ベースEに、拡張コネクタ146の長いピン147c及び中間の長さのピン147bを含むすべてのピンが接続されていることを知らせるために用いられる。アンドッキング・プロセスの間には、短いピン147aは、これから生じるアンドッキング・イベントを8051マイクロコントローラ170a及び170bに知らせるのに用いられる。警告信号は、クイックスイッチ113が開かれる前にPCIバス112a及び112bを静止状態にさせ、従って、PCIサイクルがアンドッキング・プロセスの間に失われることを防止する。

40

**【0028】**

同様に、拡張コネクタ146の長いピン147cは、ドッキング・イベントの予備的な警告を提供し、アンドッキング・イベントの完了を示すのに用いられる。更に詳しくは、長いピン接続信号EBOXL#が、8051マイクロコントローラ170a及び170bに与えられる。第1のプルアップ抵抗186は、ラップトップ・コンピュータLの側の信号EBOXL#に対する信号ラインに接続され、第2のプルアップ抵抗188は、拡張ベースEの側の信号EBOXL#に対する信号ラインに接続される。このようにして、信号E

50

BOXL#は、長いピン147cが切り離される際に、その両側が論理ハイ・レベルに引き上げられる。拡張コネクタ146のそれぞれの側で、長いピン147cの対向する対が、信号EBOXL#を、接続成功の後に論理ロー・レベルにダウンするのに用いられる。ラップトップ・コンピュータLの側では、それぞれの対の長いピン147cの一方が、信号EBOXL#に対する信号ラインに接続され、第2の長いピン147cは、接地面に接続される。拡張ベースEの側では、それぞれの対の両方の長いピン147cは、信号EBOXL#に対する信号ラインに接続され、長いピン147cの接続が、信号ラインを、ラップトップ・コンピュータLにおける接地面に接続させる。

#### 【0029】

対向する長いピン147cの別の対が、システム準備完了信号SRDYを与える信号ラインを、MSIO-L124aの汎用I/O回路172aからMSIO-E124bの8051マイクロコントローラ170bに接続するのに用いられる。更に別の対の対向する長いピン147cが、拡張ベース準備完了信号ERDYを与える信号ラインを、MSIO-E124bの汎用I/O回路172bからMSIO-L124aの8051マイクロコントローラ170aに接続するのに用いられる。信号ERDY及びSRDYは、二重の目的で用いられる。すなわち、ドッキングの間にクイックスイッチ113を閉じるためのハンドシェーキングと、I<sup>2</sup>Cバス149に接続された異なる構成要素の間のハンドシェーキングとのためである。これらの信号は、図3及び図4により完全に説明されている。

図2に示すように、中間の長さのピン147bは、PCIバスの2つの部分の個々の信号ラインを接続するのに用いられる。中間の長さのピン147bが接続され、クイックスイッチ113が閉じられると、PCIバス112は、物理的に及び動作的に統一される。明瞭にする目的で、PCIバス112への個別の信号ライン接続をほんの僅かだけ示してある。

#### 【0030】

中間の長さのピン147bはまた、ラップトップ・コンピュータLのI<sup>2</sup>Cバス149aを、拡張ベースEのI<sup>2</sup>Cバス149bに接続するのに用いられる。MSIO-L124a及びMSIO-E124bの両方は、I<sup>2</sup>Cバス149上でマスタ又はスレーブのどちらかとして機能することのできるI<sup>2</sup>Cインターフェース174a及び174bを組み入れている。さらにI<sup>2</sup>Cバス149bに接続されているのは、拡張ベースEに関する識別情報を提供するのに用いられるEEPROM151である。この情報は、ラップトップ・コンピュータLのシステム構成要素によって、拡張ベースEのインテリジェンスを確認し適切なハンドシェーキング・プロトコルを確立するために、読み出される。好適実施例では、EEPROMメモリ151は、ラップトップ・コンピュータLによって給電されている。このようにして、拡張ベースEに関するデータは、そのパワー条件とは関係なく、検索することができる。I<sup>2</sup>Cバス149を用いて8051マイクロコントローラ170a及び170bの間の通信を調整することによって、融通性のありインテリジェントな通信チャンネルが与えられる。

#### 【0031】

既に述べたように、MISC-L118a及びMISC-E118bの両方が、トップ・レベルのアービタ192a及び192bを含む。ラップトップ・コンピュータLがドッキングされるときには、MISC-L118aのトップ・レベル・アービタ192aは、システムの全体に対するトップ・レベルの仲裁機能を与え、MISC-E118bのトップ・レベル・アービタ192bが非アクティブ化される。この仲裁方式の詳細は、先に援用した「複数のアービタを有するコンピュータ・システムにおいて分散型アービトレーションを扱う回路」("Circuit for Handling Distributed Arbitration in a Computer System Having Multiple Arbiters")と題する米国特許出願に記載されている。

#### 【0032】

トップ・レベルのアービタ192aは、MISC-L118aのローカルPCIアービタ194a又はMISC-E118bのローカルPCIアービタ194bが、PCIバス112へのアクセスを有するかを制御する。ローカルPCIアービタ194a又は194b

10

20

30

40

50

のどちらかが、サイクルを実行する前に、トップ・レベル・アービタからの許可を受け取らなければならない。P C Iバス112に対する許可は主に、時間多重化に基づく。ラップトップ・コンピュータLがドッキングされていないときには、トップ・レベル・アービタ192aは常に、ラップトップのローカルP C Iアービタ194aへのバス・アクセスを付与すなわち許可する。ラップトップのP C Iアービタ194は、ラップトップ・リクエスト信号(図示せず)を用いて、トップ・レベル・アービタ192aにバス・アクセスを要求し、ラップトップ許可信号を用いてトップ・レベル・アービタ192aによって、バス・アクセスを付与される。これらの信号は、ラップトップ・コンピュータL自体の内部に含まれている。拡張ベースのP C Iアービタ194bは、拡張リクエスト及び許可信号EXP\_GNT\EXP\_REQ(図1)を、送りかつ受け取るが、この信号は、ラップ  
10  
ラップトップ・コンピュータLと拡張ベースEとの間を、拡張コネクタ146の中間の長さのピン147bを介して通信される。

#### 【0033】

次に図3を参照すると、ホット・ドッキング・プロセスの間のラップトップ・コンピュータLと拡張ベースEとの間の例示的な通信を図解するタイミング図が示されている。このタイミング図は、ホット・ドッキング・プロセスの間に、ラップトップ・コンピュータLと拡張ベースEとの間で、拡張ベース準備完了信号ERDYとシステム準備完了信号SDYとを介して生じるハンドシェーキング(handshaking)を示している。ハンドシェーキングは、ローカルP C Iアービタ(arbiter)194a及び194bをアイドル・モードにおくために用いられ、それによって、クイックスイッチ113が閉じることにより、  
20  
潜在的に致命的なシステム・エラーが生じないようになる。換言すれば、物理的ドッキングは、P C Iバス部分112a及び112bが安全かつ迅速に統合されることを可能にする論理的なドッキングの後に生じる。

#### 【0034】

開示されている実施例によれば、ラップトップ・コンピュータLがホット・ドッキングのためにドッキング・トレイ(図示せず)中に配置されるときに、プロセスが開始する。ステップ2では、図2の長いピン147cが接続して、信号EBOXL#を論理ハイ・レベルから論理ロー・レベルに変化させる。信号EBOXL#の変化は、8051マイクロコントローラ170a及び170bには、割り込みとして認識され、ユーザが、ラップトッ  
30  
プ・コンピュータLのドッキングを望んでいることを示す。これに応答して、MSIO-E124bの8051マイクロコントローラ170bは、I<sup>2</sup>Cバス149を介して、ステップ3において、ドッキング・モータ117をアクティブ状態にする。ドッキング・モータ117を含むことが好ましく、これはドッキング手順の反復可能性と信頼性とを補助する。

#### 【0035】

ドッキング・モータ117がオンになった後のある時点で、短いピン147aが接続する(ステップ4)。短いピン147aが接続すると、信号EBOXS#が、論理ハイ・レベルから論理ロー・レベルに変化し、8051マイクロコントローラ170a及び170bに、ラップトップ・コンピュータLと拡張ベースEとの間のすべての信号ラインが接続されていることを知らせる。その直後に、ステップ5及び6において、ドッキング・モータ  
40  
117は停止され、拡張ベースEは初期化を終了して、MSIO-E124bは、拡張ベース準備完了信号ERDYを、MSIO-L124aの8051マイクロコントローラ170aにアサートする。初期化プロセスの間に行われるステップには、マスク値、ハードウェア・メールボックス及び8051マイクロコントローラ170のコードの種々の部分の初期化が含まれる。拡張ベース準備完了信号ERDYをアサートすることにより、ラップトップ・コンピュータLは、ステップ7において、I<sup>2</sup>Cバス194上で拡張ベースEの識別情報を検索する。既に述べたように、拡張ベースEのコンフィギュレーションに関する情報は、I<sup>2</sup>Cバス149bに接続されたEEPROM151に記憶されている。

#### 【0036】

ドッキング・プロセスは、次にステップ8に進むが、このステップでは、ラップトップ・  
50

コンピュータLは、システム準備完了信号SRDYをアサートすることにより、I<sup>2</sup>Cバス149を解放(リリース)する。開示されている実施例では、拡張ベース準備完了信号ERDYとシステム準備完了信号SRDYとは、I<sup>2</sup>Cバス149上での衝突を回避するために用いられる。拡張ベース準備完了信号ERDYが論理ロー・レベルにあるときには、ラップトップ・コンピュータLにおける8051マイクロコントローラ170aは、I<sup>2</sup>Cバス・マスタになることは許されない。同様に、システム準備完了信号SRDYがデアサートされると、拡張ベースEにおける8051マイクロコントローラ170bは、I<sup>2</sup>Cバス・マスタになることは許されない。これらの2つの信号は、セマフォ・フラグ(semaphore flag)として用いられている。例えば、ラップトップ・コンピュータLは、I<sup>2</sup>Cバス149上を拡張ベースEにコマンドを送る必要があるときには、最初にシステム準備完了信号SRDYをデアサートして、I<sup>2</sup>Cバス上の衝突を回避する。更に、8051マイクロコントローラ170aは、バッテリーやファン、又は、I<sup>2</sup>Cバス149に付属しているそれ以外の要素と通信することを望む場合には、拡張ベース準備完了信号ERDYを最初に調べる。信号ERDYがアクティブ(論理ロー・レベル)である場合には、8051マイクロコントローラ170aは、拡張ベースEがI<sup>2</sup>Cバス149上で通信していることを認識し、割り込みを行わない。システム準備完了信号SRDYも、同じ態様で用いられる。

#### 【0037】

理想的なI<sup>2</sup>Cバスの構成では、この特別レベルのハンドシェーキングは必要ではなく、I<sup>2</sup>Cバスは、同時に複数のマスタ通信を有することが許容される。しかし、開示されているここでの実施例では、信号SRDY及びERDYが、I<sup>2</sup>Cバス上での衝突を含む潜在的な問題をすべて回避するために用いられる。I<sup>2</sup>Cバス149は、クイックスイッチ133によってイネーブル/ディセーブルされず、2つの部分149a及び149bは、システムがドッキングされると直ぐに、中間の長さのピン147bによって接続される。

#### 【0038】

ラップトップ・コンピュータLは、I<sup>2</sup>Cバス149を介して拡張ベースEの情報を検索した後で、システム準備完了信号SRDYをアサートし、I<sup>2</sup>Cバスを解放する。ステップ9では、MSIO-L124aの8051マイクロコントローラ170aは、第1のシステム管理割込(SMI)を発生する。SMIは、コンピュータ・システムにおいて最高に近い優先度を有するマスク不可能な割込(non-maskable interrupt = NMI)である。SMIよりも高い優先度を有するのは、リセット信号R\S\*とキャッシュ消去(フラッシュ)信号FLUSH\*とだけしかなく、これらは割り込みと考えることが可能である。システム管理割込とシステム管理モードとの詳細は、当業者には広く知られている。好適実施例では、SMIは、8051からシステムへのメールボックス・レジスタ(図示せず)に書き込みをすることによって発生するが、それ以外の多くの方法で発生させることが可能である。

#### 【0039】

SMIは、コンピュータ・システムを、システム管理モードにして、SMIハンドラ・ルーチンを実行させる。それに対し、SMIハンドラは、システムのBIOSにドッキング状態が変更したことを告知することによって応答する。これが、ドッキング・プロセスの論理部分の開始である。SMIを受け取った後で、BIOSは、オペレーティング・システムがドッキング・イベントと解釈するメモリ・フラグ(ビット)を設定する。システムがシステム管理モードから出てプロセッサの制御がオペレーティング・システムに戻ると、オペレーティング・システムは、BIOSをコール又はポーリングして、ドッキングのリクエストを示す変化を探す。仮想的なデバイス・ドライバ(VxD)がオペレーティング・システムによって用いられることがあり、システムのBIOSによって設定されたフラグをポーリングする。一般に、システムがシステム管理モードに留まるのは、一度に100マイクロ秒未満であることが望ましい。

#### 【0040】

オペレーティング・システムは、好ましくは、Windows 95(登録商標)又はブラ

10

20

30

40

50

グ・アンド・プレイ（図面では、P n Pと表されている）をサポートするそれ以外のオペレーティング・システムであるが、次には、ドライバ又は動いているプロセスをポーリングし、ホット・ドッキング・リクエストを受け入れるか拒否するかを判断する。試みられたホット・ドッキングがオペレーティング・システムによって拒否される場合には、クイックスイッチ113は、オープンのままである。ドッキング・イベントが受け入れられる場合には、オペレーティング・システムは、BIOSにコマンドを送り、ドッキング・プロセスを完了してクイックスイッチ113をクローズするように命じる。

#### 【0041】

次にステップ10を参照すると、システムBIOS又はMSIO-L124aが、MISC-L118aのローカルPCIアービタ194aをアイドル・モードにし、それによって、すべてのPCIバス112aの活動を強制的に停止させる。MISC118アービタは、3つのモード、すなわち、マスタ、スレーブ及びアイドルのモードで動作することができる。これらの組合せによって、ホット・ドッキングに対するサポートが可能になり、MISC118がラップトップ・コンピュータLと拡張ベースEとの両方において用いられることが可能になる。既に述べたように、MISC-L118a及びMISC-E118bの両方共に、ホット・ドッキング・シーケンスの間に、アイドル・モードにすることができる。アイドル・モードは、すべてのPCIバス112の活動を強制的に停止させ、バスをMISC118に留まらせる。アイドル・モードには、スレーブ・モード又はマスタ・モードのどちらかから入ることができる。アイドル・モードから出て、スレーブ又はマスタ・モードのどちらかに移ることも可能である。アービタ・アイドル・リクエスト・ビット（図示せず）が、MSIO124によって、MSB152を介して設定されると、次のシーケンスが開始する。

#### 【0042】

1. トップ・レベルのアービタ（MISC-L118aにおいてだけアクティブとなる）が、その許可（付与）タイマをオーバライドし、リクエストを直ちにマスタ及びスレーブ・アービタの両方にブルする。
2. マスタ及びスレーブ・アービタは、正常に機能し、それぞれのマスタに対する最小のグラント時間を完了することが許容される。
3. 次に、マスタ及びスレーブ・アービタは、すべてのリクエストをマスキングして、自らをバス上に留める。
4. マスタ及びスレーブ・アービタは、それぞれのアービタ・アイドル状態ビット（図示せず）をアサートするが、これらのビットは、MSBバス152を介してMSIO124に通信され、PCIバス112がアイドルであり、ホット・ドッキングの準備ができていることを示す。

#### 【0043】

ホット・ドッキングの完了に続いてアービタ・アイドル・リクエスト・ビットがクリアされると、MISC-L118aにおけるトップ・レベル・アービタは、アービタ・アイドル状態ビットを否定し、単にMISC-L118aに付与する。そして、正常なPCIバス112の活動に戻る。

「アイドル・モード」と「スタンバイ・モード」とは、別個の状態であることに注意すべきである。典型的なスタンバイ・モードでは、システムの状態がシステム・メモリに記憶され、すべてのデバイスが、可能であれば低電力状態におかれ、電力はフロッピ・ドライブ、ハード・ドライブ及びほとんどの部分から取り除かれる。また、システム・メモリを維持するために低周波クロックがアクティブのままであることが多いが、バス・クロックがディセーブルされる。

#### 【0044】

ステップ11では、プラグ・アンド・プレイBIOSが、メールボックス・ランタイム・コマンドを発生し、このコマンドは、8051マイクロコントローラ170aに、ドッキング・プロセスを継続することが許される旨を知らせるのに用いられる。8051マイクロコントローラ170aとの通信は、システムBIOSを介して達成されるが、システム

10

20

30

40

50

BIOSは、ハードウェア・メールボックスを介して、8051マイクロコントローラ170aと通信する。

許可を得た後、8051マイクロコントローラ170aは、ステップ12に進み、拡張ベースEにおけるPCクロックをイネーブルする。ラップトップ・コンピュータLの8051マイクロコントローラ170aは、MSIO-L124aの汎用I/Oピンを介して、拡張ベースEのPCクロックを制御するように構成されている。本発明の開示された実施例では、拡張ベースEのPCクロックは、PCIバス112bをアイドル状態にするために、イネーブルされていなければならない。

#### 【0045】

種々の方法を用いて、拡張ベースEにおいてPCクロック信号を発生することが可能である。例えば、拡張ベースEに追加的なクイックスイッチを設けて、PCクロックを、拡張ベースEソースのクロックとラップトップ・コンピュータLソースのクロックとの間でスイッチングすることができる。また、クロック発生器チップを用いて、内部発振ソースに同期した又はラップトップ・コンピュータLが与えるPCクロックに同期した拡張ベースEのPCクロックを発生させることもできる。拡張PCクロックは、好ましくは、MISC-E118bを含む拡張ベースEの種々の構成要素によって用いられる33MHzのクロック信号である。

#### 【0046】

好適実施例では、拡張ベースEの内部には、2つのパワー・プレーンが含まれている。第1のパワー・プレーンVCC1は、MSIO-L124bにおいて、リアルタイム・クロック(RTC)にパワーを提供する。RTCを維持するのに加えて、このパワー・プレーンVCC1は、CMOSメモリの内容が消去されないことを保証するのに用いられる。第1のパワー・プレーンVCC1は、また、拡張ベースEにおける、フラッシュROM126、I<sup>2</sup>Cインターフェース174b、ドッキング・モータ117及び8051マイクロコントローラ170bに給電するためにも用いられる。このパワー・プレーンを介しての電力の浪費は、非常に僅かである。しかし、拡張ベースEのプラグを壁のコンセントから引き抜くと、VCC1への電力は、失われる。第2のメイン・パワー・プレーンVCC2は、ドッキング時には、ラップトップ・コンピュータLだけでなく、拡張ベースEの残りの構成要素に給電するのに用いられる。

#### 【0047】

ステップ13においては、8051マイクロコントローラ170aが、「オン」コマンドを拡張ベースEに送り、そのメイン・パワー・プレーンVCC2をオンにするように命令する。この通信の間には、システム準備完了信号SRDYはデアサートされ、I<sup>2</sup>Cバス149のそれ以外の使用を先取り(preempt)しておく。オン・コマンドが送られた後では、制御は、ステップ14に進み、ここでは、拡張ベースEのメイン・パワー・プレーンVCC2がイネーブルされている間は、MSIO-E124bが拡張ベース準備完了信号ERDYをデアサートする。拡張ベースEのメインの電源は、好ましくは、従来型のデスクトップ・コンピュータの電源と同様である。この電源をイネーブルするプロセスは、この開示されている実施例では、最大で約3秒の、典型的には約500msを消費する。電源出力は、静止(quiescent)状態を安定させると、POWERGOOD信号(図示せず)をアサートし、システムに、メイン・パワー・プレーンVCC2がイネーブルされていることを知らせる。ドッキング・モータ117とPCクロックとを動作させるためには、メイン・パワー・プレーンVCC2は要求されないことに注意すべきである。また、拡張ベースEの電源は、ラップトップ・コンピュータLがアンドッキングされる際には、通常、消勢される。

#### 【0048】

ステップ15では、拡張ベースEのメイン・パワー・プレーンVCC2がオンに切り換えられた後で、MISC-E118bはアイドル・モードにおかれ、次に、スレーブ・モードに移る。MISC-E118bはスレーブ・モードにおかれるが、それは、ドッキング・プロセスの間にエラーが生じるような場合に、既知の状態にあるようにするためである

10

20

30

40

50

。8051マイクロコントローラ170bはMSBシリアル・バス152を用いて、MISC-E118bのローカルPCIアービタ194bをアイドル状態にする。

ステップ16では、8051マイクロコントローラ170bのクロックが、それ自身のクロックを消勢して、上述のように、付随するフラッシュROM126の制御をシステムBIOSに戻す。その後で、システムBIOSは、8051マイクロコントローラ170bに対するクロックを制御することができる。ステップ16では、拡張ベース準備完了信号ERDYもまた、アサートされる。この時点では、拡張ベースEにおけるすべてのPCIクロック信号は、論理ロー・レベルにある。拡張ベース準備完了信号ERDYがアサートされることによって、拡張ベースEは、クイックスイッチ113が安全に閉じるために適切な状態におかれる。

10

#### 【0049】

ステップ17では、MSIO-L124aは、クイックスイッチ113へのコントロール信号CONTROLをアサートする。すると、クイックスイッチ113が閉じられ、PCIバスの2つの部分112a及び112bを機能的に接続する。クイックスイッチ113が閉じられた後で、8051マイクロコントローラ170aは、システムBIOSにクイックスイッチ113が閉じていることを知らせる第2のSMI(ステップ18)を発生する。オペレーティング・システムは、この時点では、拡張ベースEのPCIバス112bに接続されたデバイスへの通信をすることができる。そして、ラップトップ・コンピュータは、拡張ベースEにおける種々のコントローラをプログラムすることができ、システムBIOSは、プラグ・アンド・プレイ機能のコンフィギュレーションのために、PCI

20

#### 【0050】

ステップ19では、MISC-L118aのローカル・アービタは、マスタ・モードにおかれる。PCIプラグ・アンド・プレイ及びISAプラグ・アンド・プレイのシステム・コンフィギュレーションが次に実行され、それによって、すべてのシステム・リソースが適切に用いられることになる。コンフィギュレーションの間には、プラグ・アンド・プレイ・カードが、最初に分離され、識別コードを割り当てられる。次に、リソース・データが、それぞれのインストールされたカードから読み出される。リソース・データに基づき、コンピュータ・システムのリソースが、それぞれのプラグ・アンド・プレイ・カードに対して仲裁されることができ、その後で、それぞれの識別されたカードのコンフィギュレーションとアクティブ化がなされる。カードのためのデバイス・ドライバもまた、ロードされる。

30

#### 【0051】

次に、図4を参照すると、ラップトップ・コンピュータと拡張ベースEとの間のホット・アンドッキング・プロセスの間の例示的な通信を図解するタイミング図が示されている。ハンドシェーキングを用いてローカルなPCIアービタ194a及び194bをアイドル・モードにおき、それにより、クイックスイッチ113が開いてもPCIバス112上でサイクルが失われることがないようにしている。

#### 【0052】

開示されている実施例では、アンドッキング・ボタン/イジェクト・スイッチを押下するか、又は、プラグ・アンド・プレイ機能を有するオペレーティング・システムを介してアンドッキング・メニュー・ボタンをクリックするかのどちらかにより、アンドッキングが開始される。アンドッキングがソフトウェアによって開始される場合には、ステップ2及びステップ3は不要である。ステップ2では、8051マイクロコントローラ170bが、I<sup>2</sup>Cバス149を介して、8051マイクロコントローラ170aに、アンドッキング・リクエストを送る。信号ERDYのパルスが、この時点でローにされることで、I<sup>2</sup>Cバス149の他の使用を先取りする。8051マイクロコントローラ170aは、次に、ステップ3において、オペレーティング・システムにユーザがアンドッキングを望んでいることを告知する第1のSMIを発生する。ステップ4では、オペレーティング・システムは、リクエストを許可する場合には、アンドッキング・コマンドをシステムBIOS

40

50

を介して送り、現在のサイクルが終了し他の何もS M Iの下で動作しなくなる状態の後で、ラップトップ・コンピュータをイジェクトする。

【0053】

ステップ5では、システムB I O Sのプラグ・アンド・プレイ・コード又は8051マイクロコントローラ170aが、M I S C - L 1 1 8 aのローカル・アービタ194aを、アイドル・モードにおく。一旦アイドル・モードになると、M I S C - L 1 1 8 aはそれ自身、P C Iバス112a上に留まる。ステップ6で、システムB I O Sが、次に、アンドッキング・コマンドをI<sup>2</sup>Cバス149を介して拡張ベースEの8051マイクロコントローラ170bに送るように、8051マイクロコントローラ170aに命令する。このアンドッキング・コマンドの後、8051マイクロコントローラ170aは、システム準備完了信号S R D Yをデアサートする。ステップ7において、8051マイクロコントローラ170bは、拡張ベース準備完了信号S R D Yをデアサートして、オフ状態への変化を開始する。

10

【0054】

拡張ベースのオフ状態への移動は、ステップ8で開始されるが、ステップ8では、8051マイクロコントローラ170bが、M I S C - E 1 1 8 bのローカル・アービタ194bをアイドル状態におく。ローカルP C Iアービタ194a及び194bは共に、この時点でアイドル状態であり、P C Iバス112は、アンドッキングが進行するのに十分な程度に静か(quiet)である。この開示された実施例では、M I S C - E 1 1 8 bのローカル・アービタ194bがアイドル化されるまで、拡張ベースEのP C Iクロック発生器を動作させたままにしておく必要がある。ステップ9の直後に、8051マイクロコントローラ170aは、M S I O - L 1 2 4 aの汎用I/O回路172aからの制御信号C O N T R O Lを介して、クイックスイッチ113を開かせる。ほぼ同じ時間(ステップ10)に、8051マイクロコントローラ170bは、拡張ベースEのメイン電源プレーンを消勢し、ドッキング・モータ117をアクティブ化して、ラップトップをイジェクトする。

20

【0055】

この時点で、モータによるアンドッキングが開始し、拡張コネクタ146の短いピン147aが、ステップ11において最初に切断される。これにより、信号E B O X S #に立上りエッジが生じる。信号E B O X S #は、自動化されたアンドッキング手順がバイパスされてしまったときに、ラップトップ・コンピュータL(特に、8051マイクロコントローラ170a)に警告を与える安全機構として用いることができる。例えば、開示された実施例では、E B O X S #信号が、この信号がアンドッキング・イベントが行われていることを示す第1の指標である場合にも、適切なアンドッキング・ソフトウェアを開始させる。短いピン147aが切り離された(切断された)後で、中間の長さのピン147bが切り離されるまでに、約1ミリ秒を要する。

30

【0056】

次に、長いピン147cがステップ12において切断され、信号E B O X L #を、論理ローから論理ハイ・レベルに移動させる。この変化によって、8051マイクロコントローラ170a及び170bの両方が、中間の長さのピン147bが完全に切り離されたことを告知される。このステップの一部として、8051マイクロコントローラ170aは、第2のS M Iを発生して、プラグ・アンド・プレイ・コードに、物理的なアンドッキング・プロセスが完了したことを告知する。それに応答して、プラグ・アンド・プレイ・コードは、M I S C - L 1 1 8 aのローカル・アービタ194aを、ステップ13において、マスタ・モードにおく。最後に、P C Iプラグ・アンド・プレイ及び/又はI S Aプラグ・アンド・プレイのシステム・コンフィギュレーションが実行され、それによって、拡張ベースEのシステム・リソースがラップトップによって認識されることがなくなる。

40

【0057】

次に図5、図6及び図7を参照すると、ホット・ドッキング及びホット・アンドッキング・イベントの間にラップトップ・コンピュータLによって実行されるマイクロコントローラ・コードに対するフローチャートが示されている。このコードは、拡張ベースEのマイ

50

クロコントローラのものと同様であり、それと共に動作する。拡張ベースEのマイクロコントローラのコードは、ドッキング・モータ117をアクティブ化させるなどのタスクを達成するコマンドを受け取るが、ここでは示されていない。

マイクロプロセッサ・コードの実行が、ステップ300において、拡張ベースからの注意信号の後で開始される。制御は、ステップ302に進み、注意信号フラグがまだアクティブであるかどうかを判断するためにポーリングされる。注意信号は、拡張コネクタ146の短い及び長いピン147a及び147cによって発生される。注意信号がアクティブではなくスプリアスなリクエストを示している場合には、ルーチンは、ステップ304で終了する。注意信号がまだアクティブであるとステップ302で判断される場合には、制御はステップ306に進み、1ミリ秒フラグが設定されているかどうか判断される。ステップ300においてコードに入った際に開始される1ミリ秒の遅延周期は、スプリアスなリクエストを更にフィルタリングするために用いられる。この遅延周期が終了せず1ミリ秒フラグが設定されていないとステップ306で判断された場合には、制御は、ステップ302に戻る。1ミリ秒周期が経過した場合には、制御は、ステップ308に進み、1ミリ秒フラグがクリアされる。

#### 【0058】

次に、ステップ310に進み、信号EBOXS#及びEBOXL#が調べられる。これらの信号が共にローであり、短いピン147aと長いピン147cとが接続されていることを示す場合には、制御は、100ミリ秒のデバウンス周期のために、ステップ312に進む。この時点では、拡張ベースEにおいて動作しているマイクロコントローラ・コードによって好ましくはドッキング・モータはオンになっていることに注意すべきである。デバウンス周期の後で、制御は、ステップ314に進み、ラップトップ・コンピュータLは、論理ハイ・レベルに移るために、拡張ベース準備完了信号ERDYを待機する。開示された実施例では、信号ERDYは、250ミリ秒以内に变化しなければならず、そうでないと、タイムアウトが生じてメイン・マイクロコントローラ・ルーチンに戻る。

信号ERDYが論理ハイ・レベルに変化すると、制御は、ステップ316に進み、8051マイクロコントローラ170aが、I<sup>2</sup>Cバス149のコマンドを取得する。制御は、ステップ318に進み、拡張ベース識別情報が、I<sup>2</sup>Cバス149上で検索される。次に、制御は、ステップ320(図6)に進み、拡張ベースの注意フラグがリセットされる。次に、ステップ322において、長いピン147cの割り込みがイネーブルされ、他方で、短いピン147aの割り込みがディセーブルされる。制御は、ステップ324に進み、ペンディングになっているドッキングの変化SMIは、すべてキャンセルされる。

#### 【0059】

制御はステップ326に進み、拡張ベースEの処理能力を判断する。拡張ベースEが図2に関して既に説明したような機能を組み入れていない場合には、制御は、ステップ328に進み、コマンドが送られて、拡張ベースEのパワーがオンにされる。次に、制御は、ステップ330に進み、パワーグッド(power good)信号が拡張ベースEから受け取られるまで待機する。そして、制御は、ステップ332に進み、クイックスイッチ113が閉じられて、PCIバス112の共有部分を機能的に結合させる。ステップ336でメイン・マイクロコントローラ・ルーチンに戻る前に、ドッキング・フラグが、ステップ334において設定される。

拡張ベースEが図2に関して既に述べたような機能を組み入れている場合には、制御は、ステップ326からステップ338に進み、ドッキングSMIが発生される。上述のように、このSMIは、オペレーティング・システムに、ホット・ドッキング・リクエストを受け入れるか又は拒否する機会を与えるために、用いられる。制御は、次に、ステップ340に進み、メイン・マイクロコントローラ・ルーチンに戻る。

#### 【0060】

信号EBOXS#及びEBOXL#が論理ハイ・レベルにあるとステップ310において判断される場合には、制御は、ステップ346(図7)に進む。信号EBOXS#及びEBOXL#が共に論理ハイ・レベルであると判断されるということは、短いピン147a

10

20

30

40

50

と長いピン147cとが切り離されており、適切なアンドッキング手順に従わずにラップトップ・コンピュータLを拡張ベースEから取り外す試みがなされたことを示している。ステップ346では、信号EBOXS#及びEBOXL#を再度調べて、論理ハイ・レベルにあるかどうかを判断する。そうでない場合には、制御は、ステップ346に留まり、これらの信号を引き続きポーリングする。信号EBOXS#及びEBOXL#が論理ハイ・レベルにあると判断される場合には、制御は、ステップ350に進み、手動でのイジェクトに必要であるならば、デバウンス周期(待機周期)を実行する。次に、制御は、ステップ352に進み、拡張ベースEからの注意フラグがクリアされる。

#### 【0061】

次に制御は、ステップ354に進み、I<sup>2</sup>Cバス149のハンドシェーキングがディセーブルされる。制御は、次に、ステップ356に進み、長いピン147cの割り込みがディセーブルされる間、短いピン147aの割り込みがイネーブルされる。ペンディングになっているドッキング変更のSMIはすべて、ステップ358でキャンセルされる。制御は、次に、ステップ360に進み、拡張ベースEの処理能力とコンフィギュレーションとを判断する。拡張ベースEが図2に関して既に述べた機能を組み入れている場合には、制御は、ステップ362に進み、ドッキングされたフラグがクリアされる。次に、制御は、ステップ364に進み、SMIが生じて、オペレーティング・システムがプラグ・アンド・プレイのリコンフィギュレーションを実行することを可能にし、それによって、拡張ベースEの能力が、ラップトップ・コンピュータLによってもはや認識されないようにする。制御は、次に、ステップ366に進み、MISC-L118aのローカルなPCIアービタ194aが、マスタ・モードにおかれる。

制御は、ステップ368に進むが、また、拡張ベースEが十分な処理能力を有していないとステップ360で判断される場合にも、このステップに進む。ステップ368では、ホット・ドッキング及びホット・アンドッキングの割り込みがクリアされ、イネーブルされた後で、ステップ370で、メイン・マイクロコントローラ・ルーチンに戻る。

#### 【0062】

図8を参照すると、例示的なSMIディスパッチャ・ルーチン400の詳細が与えられている。このルーチンは、図6のステップ338の後でコールすることもできる。制御は、最初にステップ302に進み、ホット・ドッキング又はホット・アンドッキング手に弁とが生じているかどうかを判断する。拡張ベースEからの注意信号がホット・ドッキング・イベントの結果として生じる場合には、制御は、ステップ406に進み、ラップトップ・コンピュータLが、I<sup>2</sup>Cバス149の制御を想定する。次に、制御は、ステップ408に進み、パワー・オン・コマンドが、I<sup>2</sup>Cバス149を介して、拡張ベースEに送られる。制御は、次に、ステップ410に進み、ポーリング・ループが開始され、拡張ベースEにおいてパワーがイネーブルされているかどうか判断される。イネーブルされていない場合には、制御は、ステップ412に進み、拡張コネクタ146のピン147が依然として接続されているかどうかを判断する。ピン147が接続されている場合には、制御は、410に戻る。ピン147が接続されていない場合には、制御は、ステップ414に進み、ハンドシェーキングがキャンセルされ、I<sup>2</sup>Cバス149がリリースされる。

#### 【0063】

拡張ベースEのパワーがイネーブルされた後で、制御は、ステップ416に進み、拡張ベース準備完了信号ERDYが調べられる。信号ERDYが論理ロー・レベルであり、拡張ベースEはまだホット・ドッキング・プロセスを完了するための準備ができていないことを示す場合には、制御は、ステップ418に進む。ステップ418では、拡張ベース・コネクタ146のピンは、接続されているかどうかを判断するため、再び調べられる。接続されていない場合には、ハンドシェーキングはキャンセルされ、I<sup>2</sup>Cバスはリリースされる。ピンが接続されている場合には、制御は、ステップ416に進む。拡張ベース準備完了信号ERDYが論理ロー・レベルに変化すると、制御は、ステップ420に進み、拡張ベースEのPCIクロックがイネーブルされる。

#### 【0064】

10

20

30

40

50

次に、ステップ422に進み、10マイクロ秒の遅延により、拡張ベースEのPCIクロックをイネーブルして安定化させる。制御は、ステップ424に進み、ラップトップ・コンピュータL準備完了信号SRDYがアサートされる。次に、制御は、ステップ426(図9)に進み、拡張ベース準備完了信号ERDYを再び調べる。この信号が論理ロー・レベルにある場合には、制御は、ステップ428に進んで、拡張ベースのコネクタ146のピンがまだ接続されているかどうかを判断する。そうであれば、制御は、ステップ426に戻る。そうでない場合には、制御は、ステップ430に進み、ハンドシェーキングがアポートされる。信号ERDYが論理ハイ・レベルに変化しているとステップ426で判断される場合には、制御はステップ432に進み、クイックスイッチ113を閉じる。次に、制御は、ステップ434に進み、ドッキング・フラグが設定される。第2のSMIが、次に、ステップ436で発生され、プラグ・アンド・プレイのリコンフィギュレーションが達成されることを可能にする。制御は、次に、ステップ438に進み、MISC-L118aのローカルPCIアービタ194aがマスタ・モードにおかれる。最後に、ステップ440において、メイン・マイクロコントローラ・ルーチンに戻る。

#### 【0065】

拡張ベースEからの注意信号がホット・アンドocking・イベントを示しているとしてステップ402で判断される場合には、制御は、図10のステップ442に進み、I<sup>2</sup>Cバス149の制御をラップトップ・コンピュータLが獲得する。次に、ステップ444に進み、アンドocking・リクエストがI<sup>2</sup>Cバス149を介して拡張ベースEに送られる。制御は、更に、ステップ446に進み、拡張コネクタ146のピンが接続されているか、又は、タイムアウトが生じたかどうかを判断する。ピン147が切り離されているか、又は、タイムアウト・イベントが生じている場合には、ステップ448において、アンドocking手順が、後に再度試みるために、アポートされる。そうでない場合には、制御は、ステップ450に進み、拡張ベース準備完了信号ERDYを調べる。信号ERDYが論理ハイ・レベルである場合には、制御は、ステップ452に進み、拡張コネクタ146のピン147の接続状態を再び調べる。ピン147が依然として接続されている場合には、制御は、ステップ450に戻る。ピン147がもはや接続されていない場合には、制御は、ステップ454に進み、ハンドシェーキングがキャンセルされ、I<sup>2</sup>Cバス149がリリースされる。

#### 【0066】

拡張ベースE準備完了信号ERDYが論理ハイ・レベルであるとステップ450において判断されると、制御は、ステップ456に進み、クイックスイッチ113が開かれる。制御は、次に、ステップ458に進み、信号ERDYが再び調べられる。信号ERDYが論理ロー・レベルである場合には、制御は、ステップ460に進み、拡張コネクタのピン147が依然として接続されているかどうかを判断する。まだ接続されている場合には、制御は、ステップ458に戻る。ピン147が切り離されている場合には、アンドocking手順がステップ462でアポートされる。

信号ERDYがアサートされているとしてステップ458で判断される場合には、制御は、ステップ464に進み、拡張ベースEのクロックがディセーブルされる。次に、ステップ466に進み、第2のSMIが発生される。このSMIにより、ラップトップ・コンピュータLがプラグ・アンド・プレイのリコンフィギュレーションを実行することが可能になり、それによって、拡張ベースEのリソースはもはや認識されなくなる。そしてステップ468に進み、MISC-L118aのローカルなPCIアービタ149aがマスタ・モードにおかれ、ラップトップ・コンピュータLの正常な動作に戻ることができる。最後に、ステップ470において、メイン・マイクロコントローラ・ルーチンに戻る。

#### 【0067】

次に図11を参照すると、ホット・ドッキング/アンドockingをサポートするように構成されたシステムのソフトウェア構成要素のブロック・レベルの図が示されている。既に述べたように、SMIハンドラ200が、システムBIOS202に、ドッキング状態が変化したことを告知するために用いられる。好適実施例では、システムBIOS202は

10

20

30

40

50

、プラグ・アンド・プレイ能力を含むドッキング/アンドッキングをサポートする機能を組み入れている。システムBIOS202は、Windows95（登録商標）によってドッキング・イベントをして解釈されるメモリ・フラグを設定する。

ラップトップ・コンピュータがシステム管理モードから出てプロセッサの制御がWindows95（登録商標）に戻ると、オペレーティング・システムは、システムBIOS202をコール又はポーリングして、ドッキングのリクエストを示す変化を探す。アドバンス・パワー管理（APM）ドライバ又は仮想デバイス・ドライバBIOS.VxD206は、オペレーティング・システムによって用いられ、システムBIOSによって設定されたフラグをポーリングすることができる。BIOS.VxD206は、Windows95（登録商標）204とシステムBIOS204との間の通信をサポートするように構成されている。ホット・ドッキング/アンドッキング・イベントに続くシステムのリコンフィギュレーションの後で、システムの構成要素に対するプラグ・アンド・プレイ・ドライバ208は、適宜、Windows95（登録商標）のレジストリに登録され、又は、そこから削除される。

#### 【0068】

本発明の他の実施例は、多数考えることができる。例えば、拡張ベースEは、モータによるドッキング/アンドッキング能力を組み入れている必要はない。そのような拡張ベースでは、長い及び短いピンのドッキング信号のために、余分なデバウンスが、必要になり得る。そのようなシステムによれば、ユーザは、最初に何か別のことをしたりすることなく、拡張ベースからラップトップを単に引き離すことができる。短いピンがアンドッキング・ソフトウェアを開始させるが、すべてが、ユーザに対して透過性を有している。

インテリジェンスが変動する拡張ベースを用いることもできる。例えば、拡張ベースが、I<sup>2</sup>Cバスを介しての通信能力を有する8051マイクロコントローラを組み入れていることもある。この場合には、簡略化されたハードウェア・ハンドシェーキングを用いて、接続バスをアイドル状態におくことも可能である。ハンドシェーキング及びバス・マスタリング能力の限定されている拡張ベースでは、クイックスイッチが閉じられる前に拡張ベースのパワーがオンであることを確認するだけでよい。この実施例では、拡張ベース準備完了信号ERDYは、電源からの信号POWERGOODによって駆動することができる。ラップトップ・コンピュータは、これにより、拡張ベースのプラグが抜かれている（この場合には、クイックスイッチが閉じられない）かどうかを判断することができる。

#### 【0069】

開示された又は考慮し得る実施例においては、拡張ベースのPCIバスは、ドッキング・イベントの前にはアイドル状態であることに注意すべきである。更に、オペレーティング・システムにドッキング・イベントが生じていることを知らせる何らかの方法が組み入れられていることが好ましい。オペレーティング・システムは、好ましくは、ドッキング・イベントを受け入れる又は拒否する能力を含み、また、プラグ・アンド・プレイ機能をサポートする。

従って、オペレーティング・システム、ファームウェア、システムBIOS、マイクロコントローラ、インストールされたシステム・ハードウェアが効果的なホット・ドッキング/アンドッキングを可能にするような態様で協調して動作することを実現させる方法及び回路を、以上で説明した。ラップトップ・コンピュータと拡張ベースとは、共有されたPCIバスと低いオン抵抗値のスイッチとによって接続される。異なる長さのピンを用いて、ドッキング及びアンドッキング状態情報を提供する。バスは、ドッキング又はアンドッキング・イベントの前には、静止したアイドル状態におかれ、スタンバイ・モードに入る必要をバイパスする。これにより、本発明は、ラップトップ・コンピュータを拡張ベースに挿入したり取り外したりするための、より迅速でよりユーザ・フレンドリな方法を提供する。

本発明に関する以上の開示及び説明は、例示的なものであり、サイズ、形状、材料、構成要素、回路素子、ワイヤ接続及び接点などに関する種々の変更や、図解された回路及び構成や動作方法の詳細に関する変更は、本発明の技術思想から離れることなく、実行するこ

10

20

30

40

50

とができる。

【図面の簡単な説明】

【図1】本発明によるホット・ドッキング及びアンドッキング機能を含む例示的なコンピュータ・システムのブロック図である。

【図2】更に詳細な図1のコンピュータ・システムの部分的なブロック図である。

【図3】本発明によるホット・ドッキング・プロセスの間のラップトップ・コンピュータとドッキング・ステーションとの間の通信を図解するタイミング図である。

【図4】本発明によるホット・アンドッキング・プロセスの間のラップトップ・コンピュータとドッキング・ステーションとの間の通信を図解するタイミング図である。

【図5】ホット・ドッキング及びホット・アンドッキング・イベントの間にラップトップ・コンピュータにおいて実行される例示的なマイクロコントローラ・コードのフローチャートの一部である。

10

【図6】ホット・ドッキング及びホット・アンドッキング・イベントの間にラップトップ・コンピュータにおいて実行される例示的なマイクロコントローラ・コードのフローチャートの一部である。

【図7】ホット・ドッキング及びホット・アンドッキング・イベントの間にラップトップ・コンピュータにおいて実行される例示的なマイクロコントローラ・コードのフローチャートの一部である。

【図8】ホット・ドッキング及びホット・アンドッキング・イベントの間にラップトップ・コンピュータにおいて実行される例示的なマイクロコントローラ・コードのフローチャートの一部である。

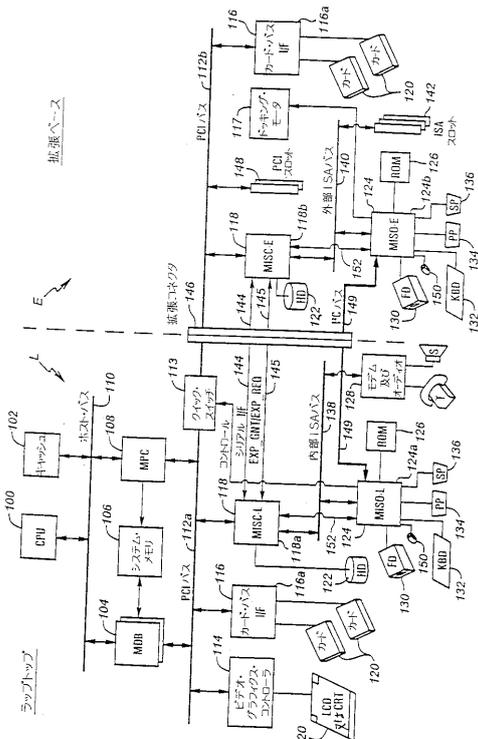
20

【図9】ホット・ドッキング及びホット・アンドッキング・イベントの間にラップトップ・コンピュータにおいて実行される例示的なマイクロコントローラ・コードのフローチャートの一部である。

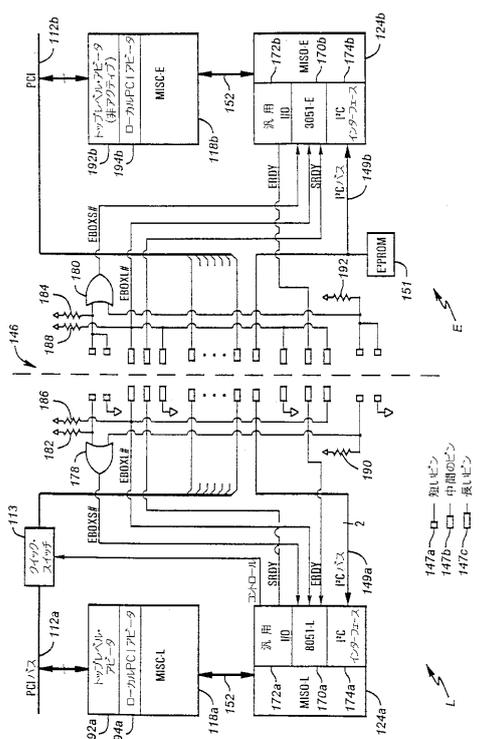
【図10】ホット・ドッキング及びホット・アンドッキング・イベントの間にラップトップ・コンピュータにおいて実行される例示的なマイクロコントローラ・コードのフローチャートの一部である。

【図11】ホット・ドッキング/アンドッキングをサポートするように構成されたシステムのソフトウェア構成要素のブロック・レベル図である。

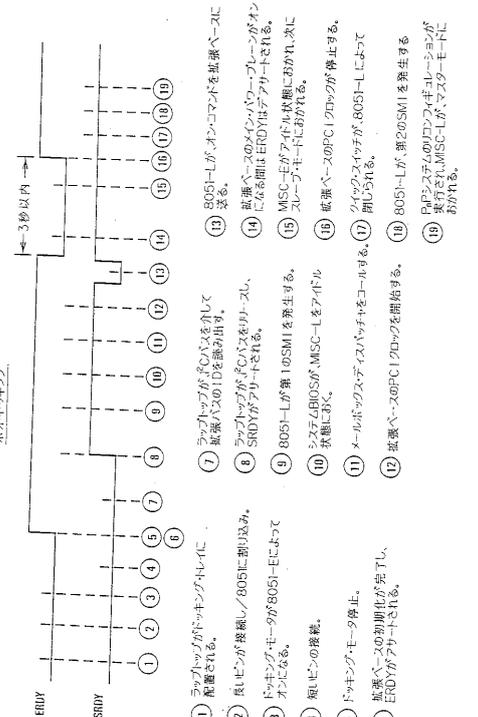
【図1】



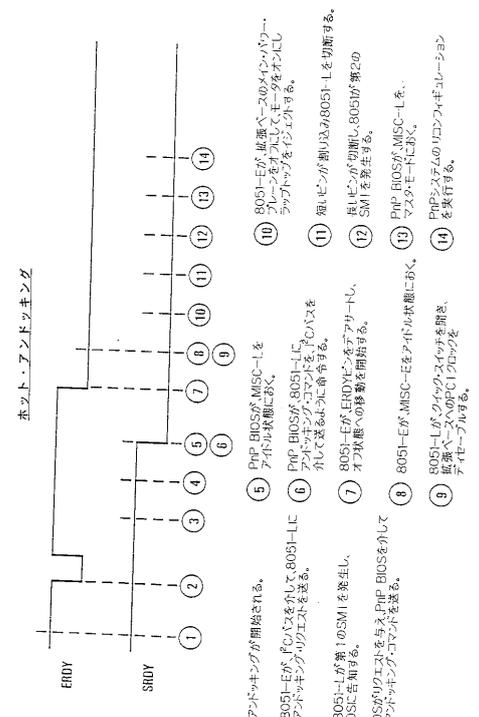
【図2】



【図3】



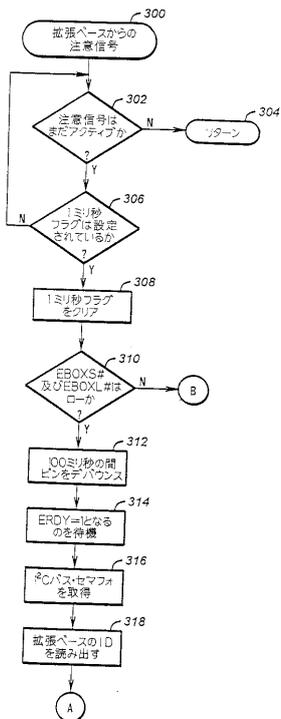
【図4】



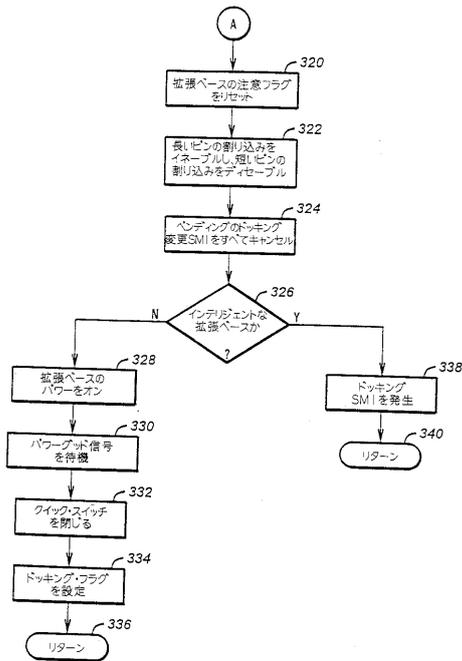
- ① ラップトップが起動し、BIOSがメモリを初期化し、システムメモリを初期化する。
- ② 長いビープ音が鳴り、BIOSがメモリを初期化する。
- ③ システムメモリがBIOSがメモリを初期化する。
- ④ 短いビープ音が鳴る。
- ⑤ システムメモリがBIOSがメモリを初期化する。
- ⑥ システムメモリがBIOSがメモリを初期化する。
- ⑦ システムメモリがBIOSがメモリを初期化する。
- ⑧ システムメモリがBIOSがメモリを初期化する。
- ⑨ システムメモリがBIOSがメモリを初期化する。
- ⑩ システムメモリがBIOSがメモリを初期化する。
- ⑪ システムメモリがBIOSがメモリを初期化する。
- ⑫ システムメモリがBIOSがメモリを初期化する。
- ⑬ システムメモリがBIOSがメモリを初期化する。
- ⑭ システムメモリがBIOSがメモリを初期化する。
- ⑮ システムメモリがBIOSがメモリを初期化する。
- ⑯ システムメモリがBIOSがメモリを初期化する。
- ⑰ システムメモリがBIOSがメモリを初期化する。
- ⑱ システムメモリがBIOSがメモリを初期化する。
- ⑲ システムメモリがBIOSがメモリを初期化する。
- ⑳ システムメモリがBIOSがメモリを初期化する。

- ① システムメモリがBIOSがメモリを初期化する。
- ② システムメモリがBIOSがメモリを初期化する。
- ③ システムメモリがBIOSがメモリを初期化する。
- ④ システムメモリがBIOSがメモリを初期化する。
- ⑤ システムメモリがBIOSがメモリを初期化する。
- ⑥ システムメモリがBIOSがメモリを初期化する。
- ⑦ システムメモリがBIOSがメモリを初期化する。
- ⑧ システムメモリがBIOSがメモリを初期化する。
- ⑨ システムメモリがBIOSがメモリを初期化する。
- ⑩ システムメモリがBIOSがメモリを初期化する。
- ⑪ システムメモリがBIOSがメモリを初期化する。
- ⑫ システムメモリがBIOSがメモリを初期化する。
- ⑬ システムメモリがBIOSがメモリを初期化する。
- ⑭ システムメモリがBIOSがメモリを初期化する。
- ⑮ システムメモリがBIOSがメモリを初期化する。
- ⑯ システムメモリがBIOSがメモリを初期化する。
- ⑰ システムメモリがBIOSがメモリを初期化する。
- ⑱ システムメモリがBIOSがメモリを初期化する。
- ⑲ システムメモリがBIOSがメモリを初期化する。
- ⑳ システムメモリがBIOSがメモリを初期化する。

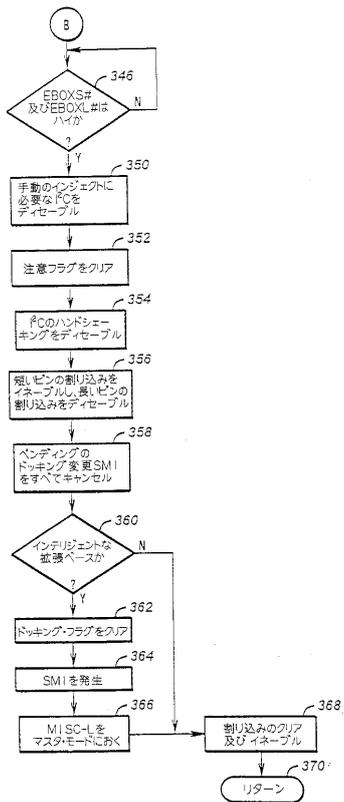
【図5】



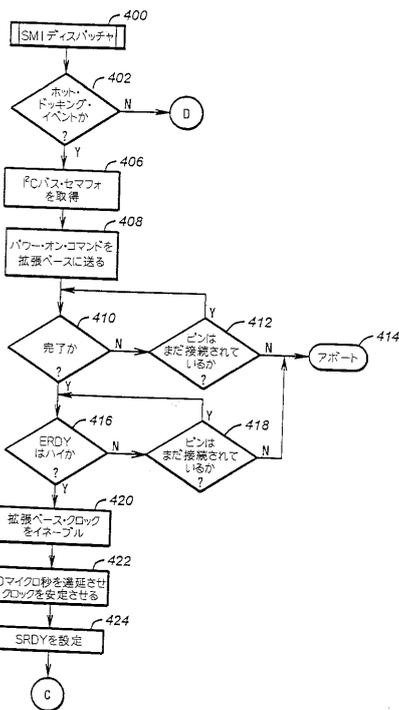
【図6】



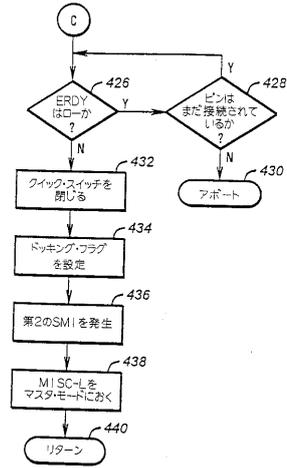
【図7】



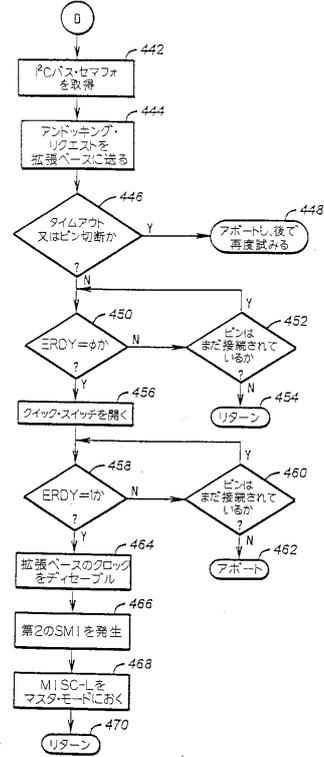
【図8】



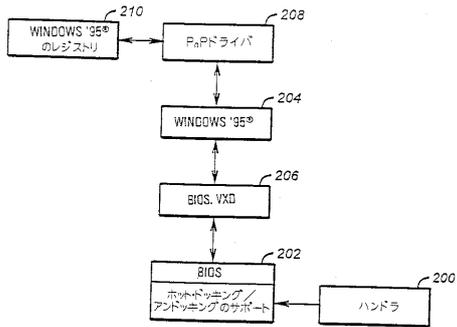
【図9】



【図10】



【図11】



## フロントページの続き

- (74)代理人 100071124  
弁理士 今井 庄亮
- (74)代理人 100076691  
弁理士 増井 忠式
- (74)代理人 100075236  
弁理士 栗田 忠彦
- (74)代理人 100075270  
弁理士 小林 泰
- (74)代理人 100096068  
弁理士 大塚 住江
- (72)発明者 リチャード・エス・リン  
アメリカ合衆国テキサス州77014, ヒューストン, パンメル・ノース・ヒューストン・ロード  
14545, ナンバー 2119
- (72)発明者 デーヴィッド・ジェイ・マゲイリ  
アメリカ合衆国テキサス州77379, スプリング, サニー・ポイント・ドライブ 8806
- (72)発明者 ジェームズ・アール・エドワーズ  
アメリカ合衆国コロラド州80501, ロングモント, チェリー・ウッド・ドライブ 536
- (72)発明者 デーヴィッド・ジェイ・デリッスル  
アメリカ合衆国テキサス州77379, スプリング, ミスティ・クリーク・ドライブ 17215

審査官 藤井 浩

- (56)参考文献 特開平07-295683(JP, A)  
特開平06-004462(JP, A)  
特開平08-054970(JP, A)

- (58)調査した分野(Int.Cl., DB名)  
G06F 3/00  
G06F 13/20 - 13/378