

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

G09G 3/36

G02F 1/133

H04N 5/66



# [12] 发明专利申请公开说明书

[21] 申请号 200410101424.3

[43] 公开日 2005 年 8 月 3 日

[11] 公开号 CN 1648981A

[22] 申请日 2004. 12. 16

[21] 申请号 200410101424.3

[30] 优先权

[32] 2003. 12. 17 [33] KR [31] 10 - 2003 - 0092693

[71] 申请人 LG. 飞利浦 LCD 株式会社

地址 韩国汉城

[72] 发明人 张容豪 尹洙荣

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 李 辉

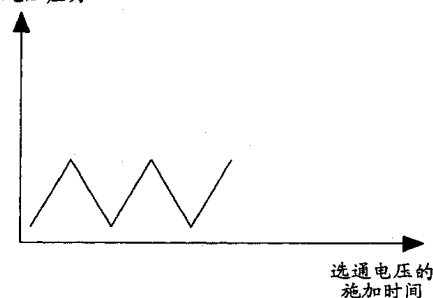
权利要求书 4 页 说明书 10 页 附图 14 页

[54] 发明名称 液晶显示器及其驱动方法

[57] 摘要

液晶显示器及其驱动方法。一种液晶显示器器件包括：液晶显示面板，具有多条数据线以及与该多条数据线交叉的多条选通线；数据驱动电路，用于产生数据电压；多路分解器，用于使用多个开关器件向该多条数据线施加来自数据驱动电路的数据电压；以及控制信号发生器，用于产生具有第一极性的电压的多个控制信号，以使该多个开关器件导通并向该多个控制信号添加第二极性的电压。

MUX TFT 的  
累积电压应力



I S S N 1 0 0 8 - 4 2 7 4

- 1、一种液晶显示器件，其包括：  
液晶显示面板，具有多条数据线以及与该多条数据线交叉的多条选  
5 通线；  
数据驱动电路，用于产生数据电压；  
多路分解器，用于使用多个开关器件向所述多条数据线施加来自所  
述数据驱动电路的数据电压；以及  
控制信号发生器，用于产生具有第一极性的电压的多个控制信号，  
10 以导通所述多个开关器件并向所述多个控制信号添加第二极性的电压。
- 2、如权利要求1所述的液晶显示器件，其中所述多个开关器件包括  
非晶硅晶体管。
- 3、如权利要求1所述的液晶显示器件，其中所述多个开关器件包括  
n型晶体管。
- 15 4、如权利要求3所述的液晶显示器件，其中所述第一极性的电压为  
正电压，而所述第二极性的电压为负电压。
- 5、如权利要求4所述的液晶显示器件，其中由所述第二极性的电压  
导致的负应力量为由所述第一极性的电压导致的正应力量的“k”倍，其  
中“k”满足条件“ $0 \leq k \leq 10$ ”。
- 20 6、如权利要求1所述的液晶显示器件，其中所述多个开关器件包括  
p型晶体管。
- 7、如权利要求6所述的液晶显示器件，其中所述第一极性的电压为  
负电压，而所述第二极性的电压为正电压。
- 8、如权利要求7所述的液晶显示器件，其中由所述第二极性的电压  
25 导致的正应力量为由所述第一极性的电压导致的负应力量的“k”倍，其  
中“k”满足条件“ $0 \leq k \leq 10$ ”。
- 9、如权利要求2所述的液晶显示器件，其中所述第一极性的电压中的  
电压施加时间和电压电平中的至少一个与所述第二极性的电压中的不  
同。

10、如权利要求 2 所述的液晶显示器件，其中所述多条数据线包括第一数据线、第二数据线和第三数据线，并且所述多个开关器件包括：

5 第一开关器件，连接在所述数据驱动电路和所述第一数据线之间，用于响应所述第一极性的电压向所述第一数据线施加来自所述数据驱动电路的电压；

第二开关器件，连接在所述数据驱动电路和所述第二数据线之间，用于响应于所述第一极性的电压向所述第二数据线施加来自所述数据驱动电路的电压；以及

10 第三开关器件，连接在所述数据驱动电路和所述第三数据线之间，用于响应于所述第一极性的电压向所述第三数据线施加来自所述数据驱动电路的电压。

11、如权利要求 10 所述的液晶显示器件，其中所述多个控制信号包括：

15 第一控制信号，用于控制所述第一开关器件；  
第二控制信号，用于控制所述第二开关器件；以及  
第三控制信号，用于控制所述第三开关器件，  
其中，所述第一到第三控制信号的相位彼此不同。

12、如权利要求 11 所述的液晶显示器件，其中所述第一控制信号的第二极性的电压与所述第二控制信号的第一极性的电压的至少一部分重  
20 叠，并且所述第二控制信号的第二极性的电压与所述第三控制信号的第一极性的电压的至少一部分重叠。

13、如权利要求 1 所述的液晶显示器件，其中所述第二极性的电压跟随在所述第一极性的电压之后。

14、一种驱动液晶显示器的多路分解器的方法，包括：  
25 生成用于所述多路分解器的多个控制信号，所述多路分解器连接在用于生成数据电压的数据驱动电路与液晶显示面板的多条数据线之间，所述多个控制信号中的每一个都具有第一极性的电压和第二极性的电压；

通过使用所述第一极性的电压，使所述多路分解器中的多个开关器

件导通；以及

通过使用所述第二极性的电压，恢复所述多个开关器件的应力。

15 15、如权利要求 14 所述的方法，其中所述第一极性的电压中的电压施加时间和电压电平中的至少任意一个与所述第二极性的电压中的不同。

16、如权利要求 14 所述的方法，其中产生所述多个控制信号的步骤包括：

10 产生第一控制信号，用于控制所述多个开关器件中的第一开关器件，该第一开关器件连接在所述数据驱动电路和所述多条数据线中的第一数据线之间；

产生第二控制信号，用于控制所述多个开关器件中的第二开关器件，该第二开关器件连接在所述数据驱动电路和所述多条数据线中的第二数据线之间；以及

15 产生第三控制信号，用于控制所述多个开关器件中的第三开关器件，该第三开关器件连接在所述数据驱动电路和所述多条数据线中的第三数据线之间。

20 17、如权利要求 16 所述的方法，其中所述第一控制信号的第二极性的电压与所述第二控制信号的第一极性的电压的至少一部分重叠，并且所述第二控制信号的第二极性的电压与所述第三控制信号的第一极性的电压的至少一部分重叠。

18、如权利要求 14 所述的方法，其中所述第二极性的电压跟随在所述第一极性的电压之后。

19、如权利要求 14 所述的方法，其中所述多个开关器件包括 n 型晶体管。

25 20、如权利要求 19 所述的方法，其中所述第一极性的电压为正电压，而所述第二极性的电压为负电压。

21、如权利要求 20 所述的方法，其中由所述第二极性的电压导致的负应力量为由所述第一极性的电压导致的正应力量的“k”倍，其中“k”满足条件“ $0 \leq k \leq 10$ ”。

22、如权利要求 14 所述的方法，其中所述多个开关器件包括 p 型晶体管。

23、如权利要求 22 所述的方法，其中所述第一极性的电压为负电压，而所述第二极性的电压为正电压。

- 5      24、如权利要求 23 所述方法，其中由所述第二极性的电压导致的正应力量为由所述第一极性的电压导致的负应力量的“k”倍，其中“k”满足条件“ $0 \leq k \leq 10$ ”。

## 液晶显示器及其驱动方法

### 5 技术领域

本发明涉及液晶显示器 (LCD)，更具体地说，涉及 LCD 的多路分解器 (demultiplexer) 及其驱动方法。

### 背景技术

10 通常，LCD 根据视频信号来控制液晶的透光率，从而在 LCD 上显示与视频信号相对应的图像。LCD 包括具有以有源矩阵形式设置的多个液晶单元的 LCD 面板和用于驱动该 LCD 面板的驱动电路。在该 LCD 面板中，多条数据线和多条选通线交叉，在各个交叉部分设置像素驱动薄膜晶体管 (TFT)。LCD 的驱动电路包括用于向 LCD 面板的数据线提供  
15 数据的数据驱动电路以及用于向 LCD 面板提供扫描脉冲的选通驱动电路。此外，这些驱动电路可以包括设置在数据驱动电路和数据线之间的多路分解器，用于将数据驱动电路的输出分配给数据线。该多路分解器减少了数据驱动电路的输出的数量，以简化数据驱动电路并减少 LCD 面板的数据输入终端的数量。

20 图 1 表示现有技术的有源矩阵 LCD。如图 1 所示，现有技术的有源矩阵 LCD 包括：LCD 面板 13，具有互相交叉的  $m$  条数据线  $DL1-DLm$  和  $n$  条选通线  $GL1-GLn$ ，以及设置在各个交叉点处的像素驱动 TFT 16；多路分解器 14，位于数据驱动电路 11 和数据线  $DL1-DLm$  之间；以及选通驱动电路 12，用于向选通线  $GL1 - GLn$  依次提供扫描脉冲。

25 像素驱动 TFT 16 响应于来自各条选通线  $GL1-GLn$  的扫描信号，将来自各条数据线  $DL1-DLm$  的数据信号施加给液晶单元的像素电极 15。在此，像素驱动 TFT 16 具有与多条选通线  $GL1-GLn$  中的对应的一条相连的栅极、与多条数据线  $DL1-DLm$  中的对应的一条相连的源极、以及与液晶单元的像素电极 15 相连的漏极。

数据驱动电路 11 将数字视频数据转换成模拟伽马电压，并对一条线的数据进行时间分割，以向  $m/3$  条源线  $SL1-SL_{m/3}$  施加电压。在数据驱动电路 11 和数据线  $DL1-DL_m$  之间彼此平行地设置  $m/3$  个多路分解器 14。每一个多路分解器 14 都包括第一到第三 TFT（下文中称为“MUX TFT”）  
5 MT1、MT2 和 MT3。该第一到第三 MUX TFT MT1、MT2 和 MT3 响应于不同的控制信号  $\Phi_1$ 、 $\Phi_2$  和  $\Phi_3$  对通过一条信号线输入的数据进行时间分割，以将数据施加给三条数据线。选通驱动电路 12 通过使用移位寄存器和电平转移器（level shifter）将扫描脉冲依次施加给选通线  $GL1-GL_n$ 。

图 2 表示多路分解器 14 的控制信号  $\Phi_1$ 、 $\Phi_2$  和  $\Phi_3$  以及扫描脉冲 SP。  
10 如图 2 所示，在大约一个水平周期  $1H$  期间扫描脉冲 SP 具有选通高压  $V_{gh}$ ，而在其余周期期间保持选通低压  $V_{gl}$ 。因为一个帧的时间间隔包括几百个水平周期，所以扫描脉冲 SP 的占空比大约为几百分之一。

控制信号  $\Phi_1$ 、 $\Phi_2$  和  $\Phi_3$  中的每一个在每一个水平周期的大约  $1/3$  水平周期期间具有选通高压  $V_{gh}$ 。因为在每一个水平时期产生各个控制  
15 信号，所以控制信号  $\Phi_1$ 、 $\Phi_2$  和  $\Phi_3$  中的每一个的占空比大约为  $1/2$  到几分之一。在此，当各个控制信号的占空比为  $1/2$  时，在单个多路分解器中只包括两个 MUX TFT。

在 LCD 面板 13 的玻璃基板上直接并同时设置多个 MUX TFT MT1、MT2 和 MT3 以及像素驱动 TFT 16，并且这些 TFT 在选通高压  $V_{gh}$  和选  
20 通低压  $V_{gl}$  之间具有相同的摆动宽度（swing width）。如果向 MUX TFT MT1、MT2 和 MT3 长时间提供具有相同极性的选通电压，即如果它们受到正选通偏压应力（bias stress）或负选通偏压应力的作用，则更容易产生操作特性的变化和退化。该变化和退化是由于 MUX TFT MT1、MT2 和 MT3 具有比像素驱动 TFT 16 更长的选通电压施加时间而导致的，如  
25 图 2 所示。具体地，如果 MUX TFT MT1、MT2 和 MT3 是由非晶硅 TFT 形成的，则因为非晶硅 TFT 的半导体层结构比多晶硅 TFT（poly-Si TFT）的半导体层结构具有更多的缺陷，所以在正选通偏量应力或负选通偏压应力的作用下，更容易产生操作特性的变化和退化。可以从图 3 和 4 中的实验结果看出 MUX TFT MT1、MT2 和 MT3 的操作特性的变化。

图 3 和 4 表示当分别向沟道宽度/沟道长度  $W/L$  为  $120\mu\text{m}/6\mu\text{m}$  的样本氢化非晶硅 (a-Si:H TFT) 施加正选通偏压应力和负选通偏压应力时, 表示样本 a-Si:H TFT 的特性发生变化的实验结果。在图 3 和 4 中, 横坐标表示样本 a-Si:H TFT 的选通电压[V], 而纵坐标表示样本 a-Si:H TFT 的源极端子和漏极端子之间的电流[A]。

图 3 表示当向样本 a-Si:H TFT 的栅极端子施加+30V 的电压时, 根据电压施加时间的 TFT 传输特性曲线中的阈值电压和位移 (movement)。在图 3 中, 随着向 a-Si:H TFT 的栅极端子施加高的正电压的时间变长, TFT 的传输特性曲线向右侧 31 移动更多, 并且 a-Si:H TFT 的阈值电压升高。

图 4 表示当向样本 a-Si:H TFT 的栅极端子施加-30V 的电压时, 根据电压施加时间的 TFT 传输特性曲线中的阈值电压和位移。在图 4 中, 随着向 a-Si:H TFT 的栅极端子施加高的负电压的时间变长, TFT 的传输特性曲线向左侧 41 移动更多, 并且 a-Si:H TFT 的阈值电压降低。

图 5 表示 MUX TFT MT1、MT2 和 MT3 中的每一个所承受的选通电压应力的累积。在图 5 中, 由于任何时候向 MUX TFT MT1、MT2 和 MT3 施加相同极性的控制信号  $\Phi_1$ 、 $\Phi_2$  和  $\Phi_3$ , MUX TFT MT1、MT2 和 MT3 的选通电压应力都会累积, 所以 MUX TFT MT1、MT2 和 MT3 中的每一个的阈值电压逐渐升高或者降低。由于 MUX TFT 的阈值电压以这种方式升高或降低, 所以多路分解器 14 的操作变得不稳定, 从而导致难以正常驱动 LCD。

### 发明内容

因此, 本发明致力于液晶显示器 (LCD) 及其驱动方法, 其基本上消除了由于现有技术的限制和缺点所导致的一个或更多个问题。

本发明的目的在于提供一种 LCD 及其驱动方法, 其能够使开关器件中的特性变化和退化最小。

本发明的其它特征和优点将在下面的说明书中提出, 部分通过说明书而明了, 或者可以通过本发明的实践而体验到。本发明的目的和其它



优点将通过所写说明书及其权利要求以及附图所具体指出的结构来实现和获得。

为了实现这些和其它优点，并根据本发明的目的，如具体实施和广泛描述的，该 LCD 器件包括：LCD 面板，具有多条数据线以及与该多条  
5 数据线交叉的多条选通线；数据驱动电路，用于产生数据电压；多路分解器，用于使用多个开关器件向该多条数据线施加来自数据驱动电路的数据电压；以及控制信号发生器，用于产生具有第一极性的电压的多个控制信号，以导通该多个开关器件并向该多个控制信号添加第二极性的电压。

10 另一方面，一种驱动液晶显示器（LCD）的多路分解器的方法包括：产生用于多路分解器的多个控制信号，该多路分解器连接在用于产生数据电压的数据驱动电路和 LCD 面板的数据线之间，每一个控制信号都具有第一极性的电压和第二极性的电压；通过使用第一极性的电压使多路分解器中的开关器件导通；以及通过使用第二极性的电压恢复开关器件  
15 的应力。

应该理解，前面的概述和以下的具体说明是示例性的和解释性的，旨在对所要求保护的本发明提供进一步的解释。

#### 附图说明

20 附图说明了本发明的实施例并与说明书一起用于说明本发明的原理，包含附图以提供对本发明的进一步理解，并且将其并入并构成说明书的一部分。在附图中：

图 1 是表示现有技术的液晶显示器（LCD）的构造的电路框图；

图 2 是施加给图 1 所示的多路分解器的信号的波形图；

25 图 3 是一曲线图，表示根据现有技术的 LCD，在向样本 a-Si:H 薄膜晶体管的栅极端子施加正电压的电压施加时间内，薄膜晶体管的传输特性曲线的阈值电压和位移；

图 4 是一曲线图，表示根据现有技术的 LCD，在向样本 a-Si:H 薄膜晶体管的栅极端子施加负电压的电压施加时间内，薄膜晶体管的传输特

性曲线的阈值电压和位移；

图 5 是一曲线图，表示根据现有技术的 LCD，当向多路分解器反复施加相同的选通电压时，施加给多路分解器中的晶体管累积应力量；

图 6 是表示根据本发明的示例性实施例的 LCD 的构造的电路框图；

5 图 7 是图 6 所示的多路分解器的控制信号和扫描脉冲的波形图；

图 8 一曲线图，通过面积表示根据图 7 所示控制信号的正电压的正应力量以及根据该控制信号的负电压的负应力量。

图 9A 和 9B 是控制信号的波形图，其中负电压的作用时间或电压电平与图 7 所示的控制信号不同；

10 图 10 是一曲线图，表示应力没有因图 7-9B 中的控制信号的负电压而连续累积到多路分解器的晶体管上；

图 11 是表示根据本发明另一示例性实施例的 LCD 的构造的电路框图。

图 12 是图 11 所示的多路分解器的控制信号和扫描脉冲的波形图；

以及

15 图 13 是一曲线图，通过面积表示根据图 12 所示控制信号的正电压的正应力量和根据该控制信号的负电压的负应力量。

### 具体实施方式

20 现将详细描述本发明的优选实施例，其示例在附图中示出。下文中，将参照图 6 到 13 详细描述本发明的优选实施例。

图 6 示意性地表示了根据本发明的示例性实施例的液晶显示器 (LCD)。如图 6 所示，该 LCD 包括：LCD 面板 63，具有互相交叉的 m 条数据线 DL1-DLm 和 n 条选通线 GL1-GLn，以及设置在其交叉部分处的多个像素驱动 TFT 66；多路分解器 64，具有设置在数据驱动电路 61 和数据线 DL1-DLm 之间，并由 n 型非晶硅 TFT 实现的多个 MUX TFT MT1、MT2 和 MT3；控制信号发生器 67，用于产生应力补偿控制信号 CΦ1、CΦ2 和 CΦ3；以及选通驱动电路 62，用于向选通线 GL1-GLn 依次提供扫描脉冲。

数据驱动电路 61 将数字视频数据转换成模拟伽马补偿电压，并对一

条线的数据进行时间分割，以向  $m/3$  条源线  $SL1 - SL_{m/3}$  施加电压。在数据驱动电路 61 和数据线  $DL1-DL_m$  之间彼此平行地设置  $m/3$  个多路分解器 64。每一个多路分解器 64 都包括第一到第三 MUX TFT  $MT1$ 、 $MT2$  和  $MT3$ ，用于将由单条源线提供的数据电压分配给三条数据线。该第一  
5 到第三 MUX TFT  $MT1$ 、 $MT2$  和  $MT3$  响应于不同的应力补偿控制信号  $C\Phi1$ 、 $C\Phi2$  和  $C\Phi3$  的正电压，对通过单条源线输入的数据进行时间分割，以将数据施加给三条数据线。此外，该第一到第三 MUX TFT  $MT1$ 、 $MT2$  和  $MT3$  通过应力补偿控制信号  $C\Phi1$ 、 $C\Phi2$  和  $C\Phi3$  的负电压来抵消根据正选通电压的累积而产生的应力，由此保持阈值电压恒定，并保持多路  
10 分解器 64 的操作特性稳定。

如图 6 所示，多路分解器 64 中的 MUX TFT 的数量和多路分解器 64 的输出通道的数量应该为 3。然而，它们并不限于此，还可以选择性地进行调整。如果多路分解器 64 中的 MUX TFT 的数量和多路分解器 64 的输出通道的数量为  $i$ （其中  $i$  为整数），则源线的数量减少为  $m/i$ 。

15 控制信号发生器 67 产生应力补偿控制信号  $C\Phi1$ 、 $C\Phi2$  和  $C\Phi3$ ，用于控制多路分解器 64 中的 MUX TFT  $MT1$ 、 $MT2$  和  $MT3$ 。这些应力补偿控制信号  $C\Phi1$ 、 $C\Phi2$  和  $C\Phi3$  具有正选通高压  $V_{gh}$ ，用于使 MUX TFT  $MT1$ 、 $MT2$  和  $MT3$  导通，并且随后具有负电压  $V_{neg}$ ，用于补偿如图 7 所示的正应力。该负电压  $V_{neg}$  比选通低压  $V_{gl}$  低。选通驱动电路 62 使用  
20 移位寄存器和电平转移器（未示出）向选通线  $GL1-GL_n$  依次施加扫描脉冲  $SP$ ，该扫描脉冲  $SP$  在选通高压  $V_{gh}$  和选通低压  $V_{gl}$  之间摆动，如图 7 所示。

图 7 表示施加给第一选通线  $GL1$  的扫描脉冲  $SP$  和施加给第一到第三 MUX TFT  $MT1$ 、 $MT2$  和  $MT3$  的栅极端子的应力补偿控制信号  $C\Phi1$ 、  
25  $C\Phi2$  和  $C\Phi3$ 。如图 7 所示，在大约一个水平周期  $1H$  期间，扫描脉冲  $SP$  具有选通高压  $V_{gh}$ ，而在其余的周期期间保持选通低压  $V_{gl}$ 。应力补偿控制信号  $C\Phi1$ 、 $C\Phi2$  和  $C\Phi3$  中的每一个包括具有正选通高压  $V_{gh}$  的正脉冲  $PP$ ，以及跟随在正脉冲  $PP$  之后的具有负电压  $V_{neg}$  的负脉冲  $NP$ 。这些应力补偿控制信号  $C\Phi1$ 、 $C\Phi2$  和  $C\Phi3$  的正脉冲  $PP$  使第一到第三 MUX

TFT MT1、MT2 和 MT3 导通，而这些应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的负脉冲 NP 补偿第一到第三 MUX TFT MT1、MT2 和 MT3 的正选通偏压应力。

下面将参照图 6 和 7 描述多路分解器 64 的操作。与扫描脉冲 SP 同步地以扫描脉冲 SP 的大约 1/3 宽度产生第一应力补偿控制信号  $C\Phi 1$  的正脉冲 PP，由此使第一 MUX TFT MT1 导通。然后，将第一源线 SL1 的数据电压施加给第一数据线 DL1。在响应于正选通高压  $V_{gh}$  使第一 MUX TFT MT1 导通之后，第一应力补偿控制信号  $C\Phi 1$  的负脉冲 NP 将负电压  $V_{neg}$  施加给第一 MUX TFT MT1 的栅极端子。

紧接着第一应力补偿控制信号  $C\Phi 1$  的正脉冲 PP 之后，以扫描脉冲 SP 的大约 1/3 的宽度生成第二应力补偿控制信号  $C\Phi 2$  的正脉冲 PP，由此使第二 MUX TFT MT2 导通。然后，将第一源线 SL1 的数据电压施加给第二数据线 DL2。在响应于正选通高压  $V_{gh}$  导通第二 MUX TFT MT2 之后，将第二应力补偿控制信号  $C\Phi 2$  的负脉冲 NP 将负电压  $V_{neg}$  施加给第二 MUX TFT MT2 的栅极端子。

紧接着第二应力补偿控制信号  $C\Phi 2$  的正脉冲 PP 之后，以扫描信号 SP 的大约 1/3 的宽度生成第三应力补偿控制信号  $C\Phi 3$  的正脉冲 PP，从而使第三 MUX TFT MT3 导通。然后，将第一源线 SL1 的数据电压施加给第三数据线 DL3。在响应于正选通高压  $V_{gh}$  导通第三 MUX TFT MT3 之后，第三应力补偿控制信号  $C\Phi 3$  的负脉冲 NP 将负电压  $V_{neg}$  施加给第三 MUX TFT MT3 的栅极端子。

第一应力补偿控制信号  $C\Phi 1$  的负脉冲 NP 和第二应力补偿控制信号  $C\Phi 2$  的正脉冲 PP 的部分区间相互重叠，而第二应力补偿控制信号  $C\Phi 2$  的负脉冲 NP 和第三应力补偿控制信号  $C\Phi 3$  的正脉冲 PP 的部分区间相互重叠。

图 8 通过面积表示根据图 7 所示的控制信号的正电压的正应力量 and 根据该控制信号的负电压的负应力量。如图 8 所示，应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的正脉冲 PP 向 MUX TFT MT1、MT2 和 MT3 施加正选通偏压应力，而应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的负脉冲 NP 向

MUX TFT MT1、MT2 和 MT3 施加负选通偏压应力。由应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的负脉冲 NP 导致的负应力量  $S$ （负）为由应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的正脉冲 PP 导致的正应力量  $S$ （正）的“k”倍。负应力量  $S$ （负）和正应力量  $S$ （正）中的每一个与（电压×  
5 时间）的面积相对应。这里，“k”是具有正值的比例系数。同时，应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的负脉冲 PP 可以是矩形脉冲、斜坡脉冲（ramp pulse）或其它形状的脉冲。

如果与 MUX TFT MT1、MT2 和 MT3 中的每一个的源电压相对应的数据电压与选通低压  $V_{gl}$  接近，则比例系数“k”必须大于 1。由于大多  
10 数的数据电压通常高于选通低压  $V_{gl}$ ，所以比例系数 k 的值满足条件“ $0 \leq k \leq 10$ ”。另一方面，如图 2 所示的现有技术的控制信号  $\Phi 1$ 、 $\Phi 2$  和  $\Phi 3$  可以将正选通偏压应力施加给 MUX TFT MT1、MT2 和 MT3，但是不能施加可以抵消正选通偏压应力的负选通偏压应力。换句话说，在现有技术的控制信号  $\Phi 1$ 、 $\Phi 2$  和  $\Phi 3$  中，MUX TFT MT1、MT2 和 MT3 的负应  
15 力量  $S$ （负）为‘0’。

在负应力量  $S$ （负）为由应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的正脉冲 PP 导致的正应力量的“k”倍（其中“ $0 \leq k \leq 10$ ”）的条件下，应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的负脉冲 PP 的电压  $\Delta V$  或时间  $\Delta t$  可以  
20 不同。例如，如图 9A 所示，可以将负电压  $V_{neg}$  变化为更低的负电压  $V_{neg1}$ ，而可以将负电压  $V_{neg}$  的施加时间  $\Delta t$  变化为更短的时间  $\Delta t1$ 。此外，如图 9B 所示，可以将负电压  $V_{neg}$  变化为更高的负电压  $V_{neg2}$ ，而可以将负电压  $V_{neg}$  的施加时间  $\Delta t$  变化为更长的时间  $\Delta t2$ 。

图 10 表示 MUX TFT MT1、MT2 和 MT3 所承受的选通电压应力的累积量。如图 10 所示，因为应力补偿控制信号  $C\Phi 1$ 、 $C\Phi 2$  和  $C\Phi 3$  的极  
25 性周期性地反转，所以 MUX TFT MT1、MT2 和 MT3 没有任何选通电压应力。因此，阈值电压保持恒定，并且 MUX TFT MT1、MT2 和 MT3 中的每一个的操作特性不会退化。

图 11-13 表示根据本发明另一示例性实施例的 LCD。如图 11 所示，该 LCD 包括：LCD 面板 113，具有互相交叉的 m 条数据线 DL1-DLm 和

n 条选通线 GL1-GLn, 以及设置在它们的交叉部分处的多个像素驱动 TFT 116; 多路分解器 114, 具有设置在数据驱动电路 111 和数据线 DL1-DLm 之间并由 p 型多晶硅 TFT 实现的多个 MUX TFT MT1、MT2 和 MT3; 控制信号发生器 117, 用于产生应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$ ; 以及选通驱动电路 112, 用于向选通线 GL1-GLn 依次提供扫描脉冲。

数据驱动电路 111 将数字视频数据转换成模拟伽马补偿电压, 并对一条线的数据进行时间分割, 以向  $m/3$  条源线 SL1 - SL $m/3$  施加电压。在数据驱动电路 111 和数据线 DL1-DLm 之间彼此平行地设置  $m/3$  个多路分解器 114。每一个多路分解器 114 都包括第一到第三 MUX TFT MT1、MT2 和 MT3, 用于将由单条源线提供的数据电压分配给三条数据线。第一到第三 MUX TFT MT1、MT2 和 MT3 响应于不同的应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的负电压, 对通过单条源线输入的数据进行时间分割, 以将数据施加三条数据线。此外, 第一到第三 MUX TFT MT1、MT2 和 MT3 通过应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的正电压来抵消由于负选通电压的累积而导致的应力, 从而保持阈值电压恒定, 并保持多路分解器 114 的操作特性稳定。

控制信号发生器 117 产生应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$ , 用于控制多路分解器 114 中的 MUX TFT MT1、MT2 和 MT3。应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  具有负电压 -V, 用于使 MUX TFT MT1、MT2 和 MT3 导通; 并且随后具有正电压 +V, 用于补偿负应力, 如图 12 所示。

选通驱动电路 112 使用移位寄存器和电平转移器 (未示出) 向选通线 GL1-GLn 依次施加扫描脉冲 SP, 该扫描脉冲 SP 在选通高压 V<sub>gh</sub> 和选通低压 V<sub>gl</sub> 之间摆动, 如图 12 所示。

图 12 表示施加给第一选通线 GL1 的扫描脉冲 SP1 以及施加给第一到第三 MUX TFT MT1、MT2 和 MT3 的栅极端子的应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$ 。如图 12 所示, 如果与 MUX TFT MT1、MT2 和 MT3 相似, 由 p 型晶体管来实现像素驱动 TFT, 则在大约一个水平周期 1H 期间扫描脉冲 SP 具有选通低压 V<sub>gl</sub>, 而在其余周期期间保持选通高压 V<sub>gh</sub>。

应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  中的每一个都包括具有负电压  $-V$  的负脉冲以及在负脉冲之后的具有正电压  $+V$  的正脉冲。应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的负脉冲使第一到第三 MUX TFT MT1、MT2 和 MT3 导通，而应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的正脉冲对第一到第三 MUX TFT MT1、MT2 和 MT3 的负选通偏压应力进行补偿。

图 13 通过面积表示由应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  施加给多路分解器 114 的 MUX TFT MT1、MT2 和 MT3 的正应力量 and 负应力量。如图 13 所示，应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的负脉冲向 MUX TFT MT1、MT2 和 MT3 施加负选通偏压应力，而应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的正脉冲向 MUX TFT MT1、MT2 和 MT3 施加正选通偏压应力。由应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的正脉冲导致的正应力量  $S$  (正) 为由应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的负脉冲导致的负应力量  $S$  (负) 的 “ $k$ ” 倍。这里，“ $k$ ” 是具有正值的比例系数，满足条件 “ $0 \leq k \leq 10$ ”。

此外，在这种条件下，应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的正脉冲的电压  $\Delta V$  或时间  $\Delta t$  可以不同。同时，应力补偿控制信号  $D\Phi 1$ 、 $D\Phi 2$  和  $D\Phi 3$  的正脉冲可以是矩形脉冲、斜坡脉冲或其它形状的脉冲。另选地，开关器件，即根据示例性优选实施例的多路分解器 64 和 114 的 MUX TFT MT1、MT2 和 MT3 可以由非晶硅或晶体硅实现。

如上所述，根据本发明，将多路分解器设置在数据驱动电路和数据线之间，从而减少了信号线的数量以及简化了电路构造。此外，将相反极性的脉冲加入用于控制各个 MUX TFT 的控制信号，从而使 MUX TFT 中的特性变化和退化最小，该特性变化和退化是由于向 MUX TFT 的栅极端子施加相同极性的选通电压而引起的选通偏压应力造成的。

对于本领域的技术人员，显然可以在不脱离本发明的精神和范围的情况下，对本发明的 LCD 及其驱动方法进行各种修改和变化。因此，本发明旨在涵盖落入所附权利要求及其等同物的范围内的本发明的各种修改和变化。

本申请要求 2003 年 12 月 17 日在韩国提交的韩国专利申请 No.P2003-92693 的优先权，在此通过引用将其并入。

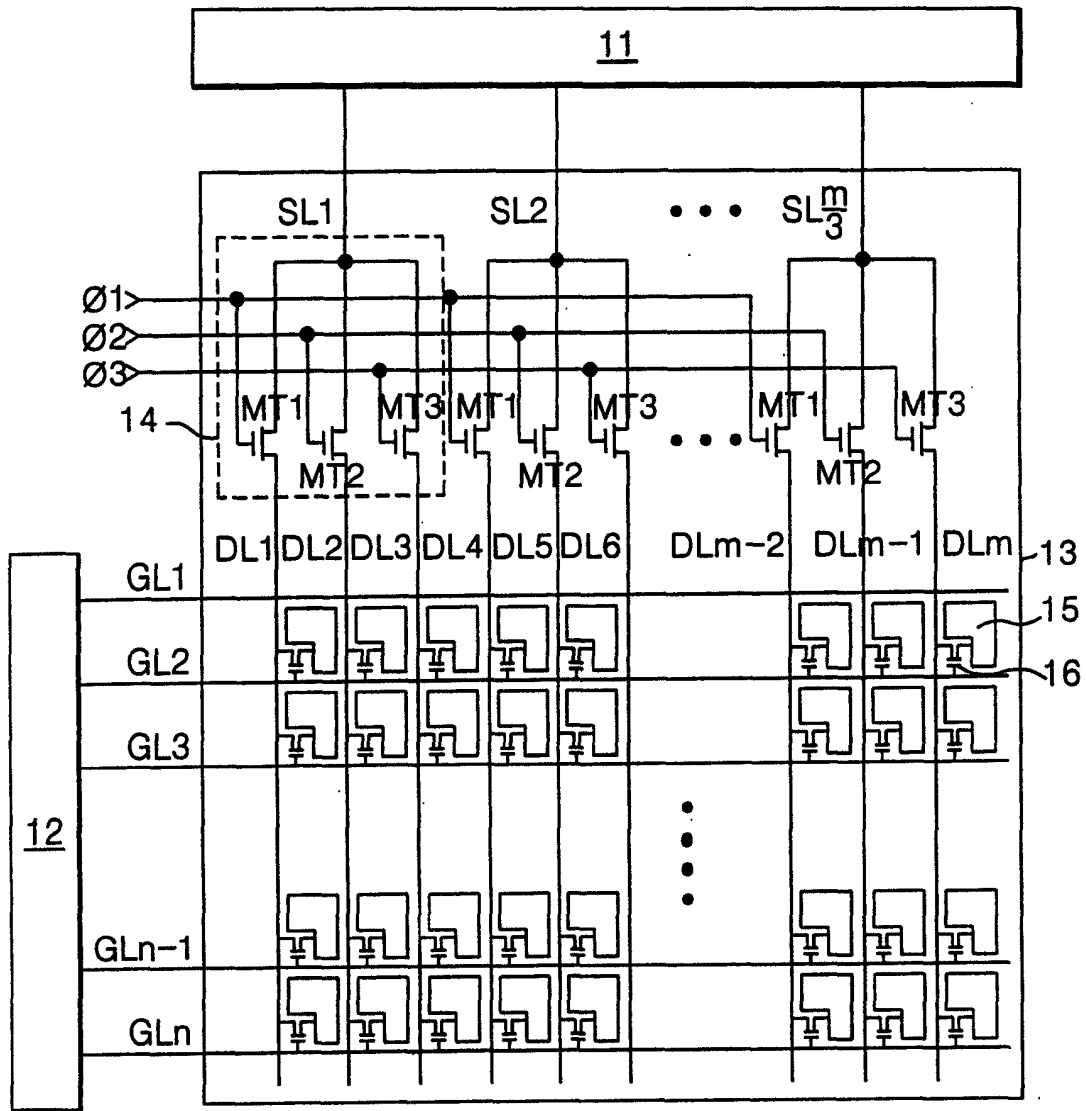


图 1  
现有技术



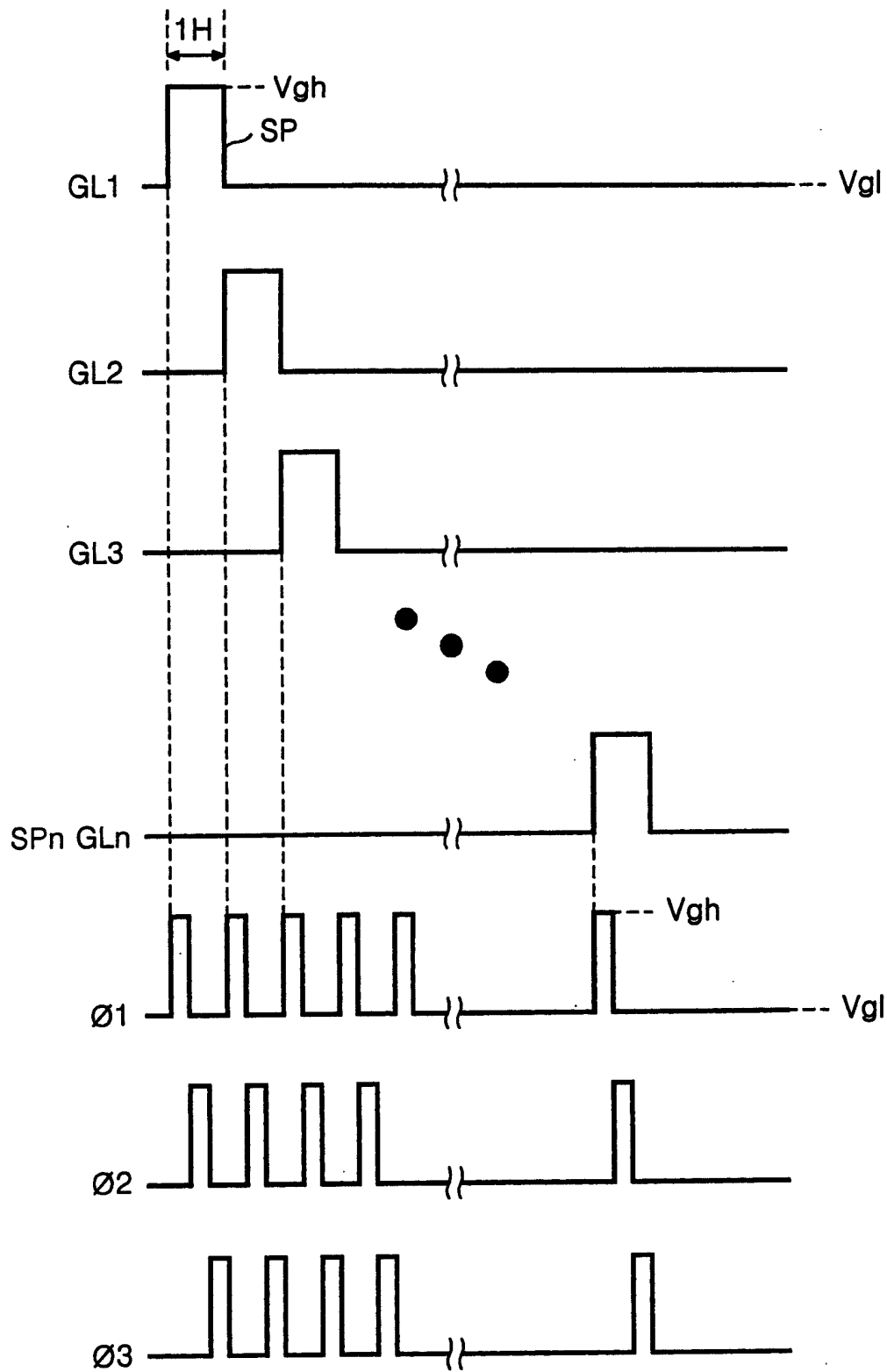


图 2  
现有技术

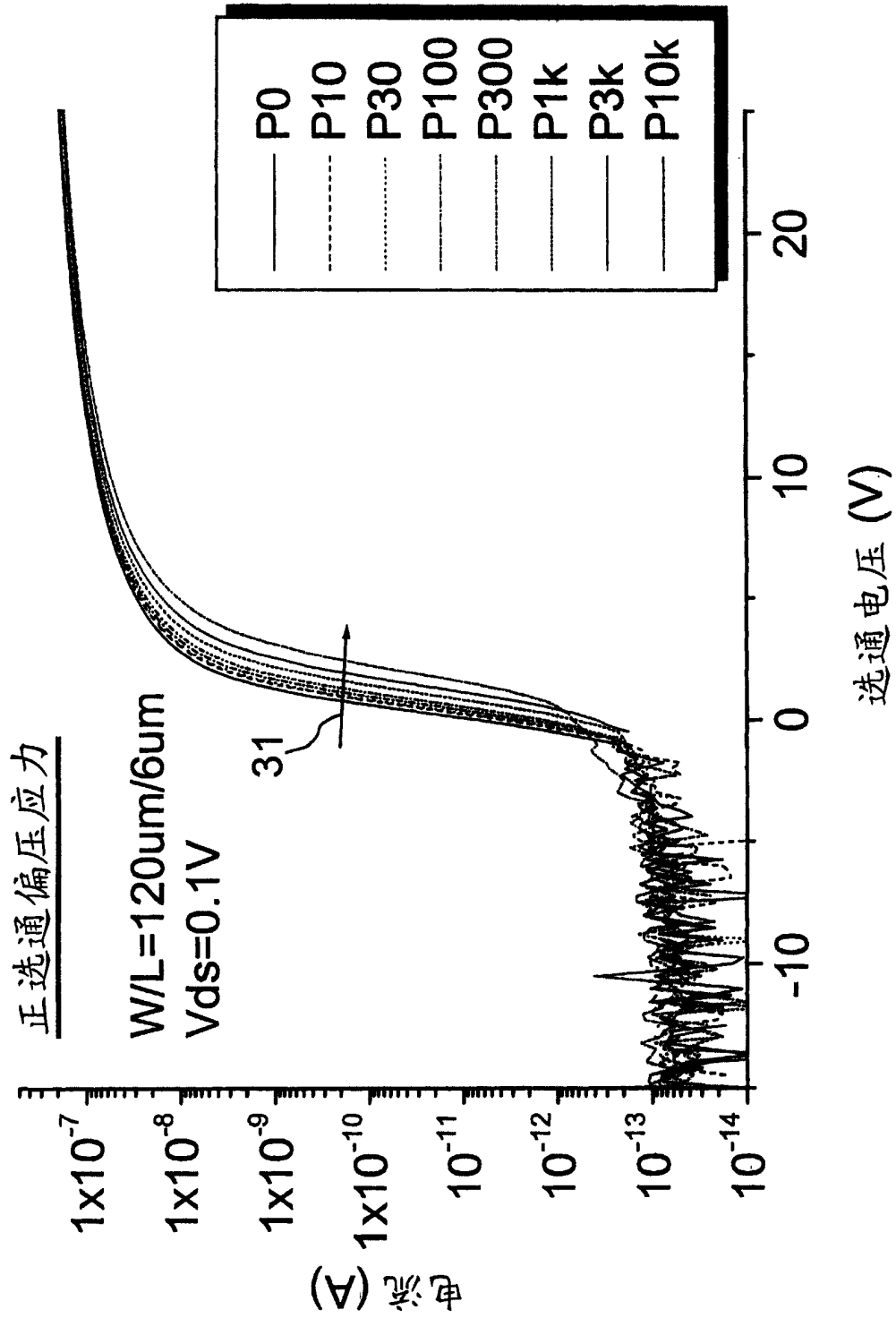


图 3  
现有技术

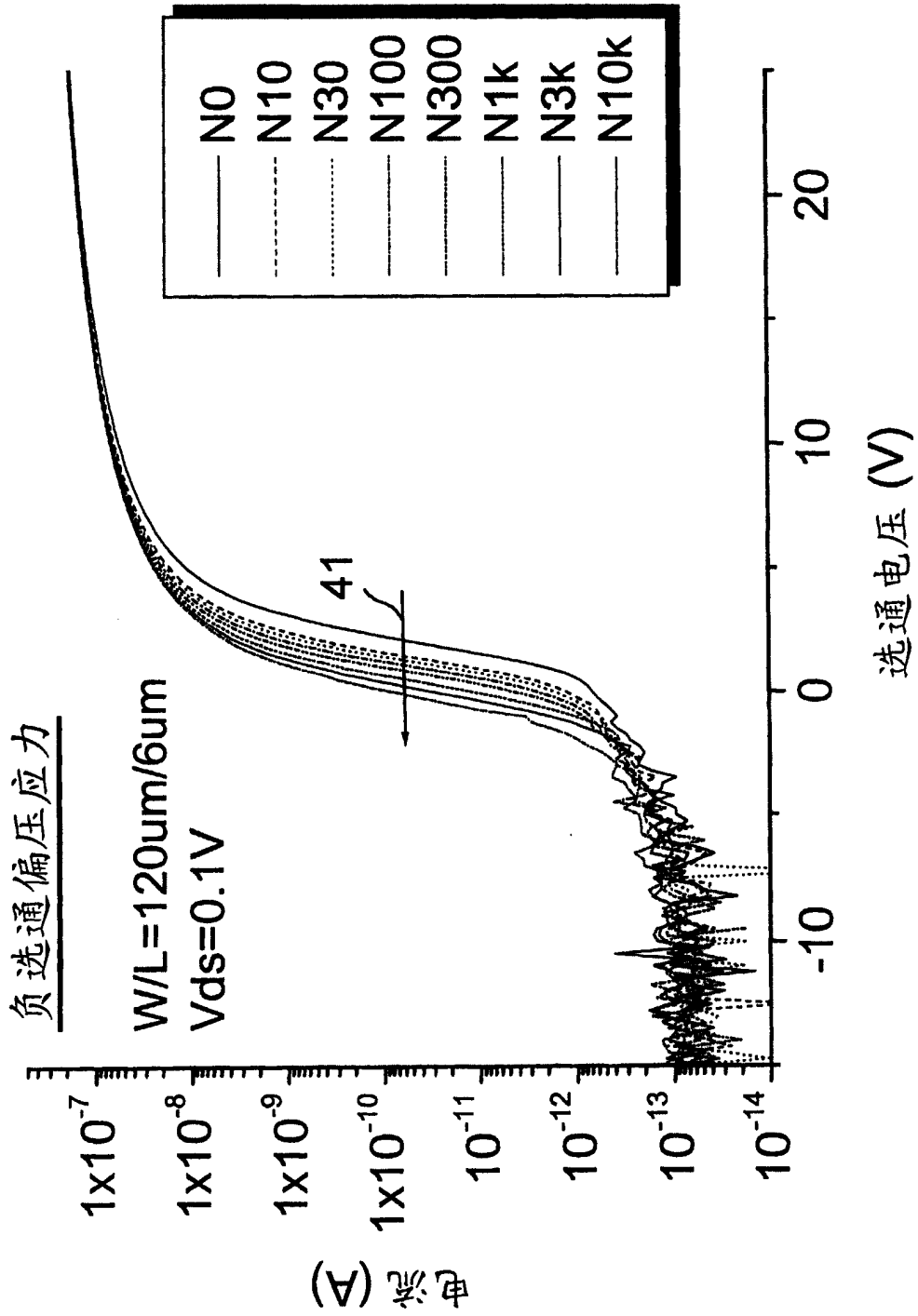


图 4  
现有技术

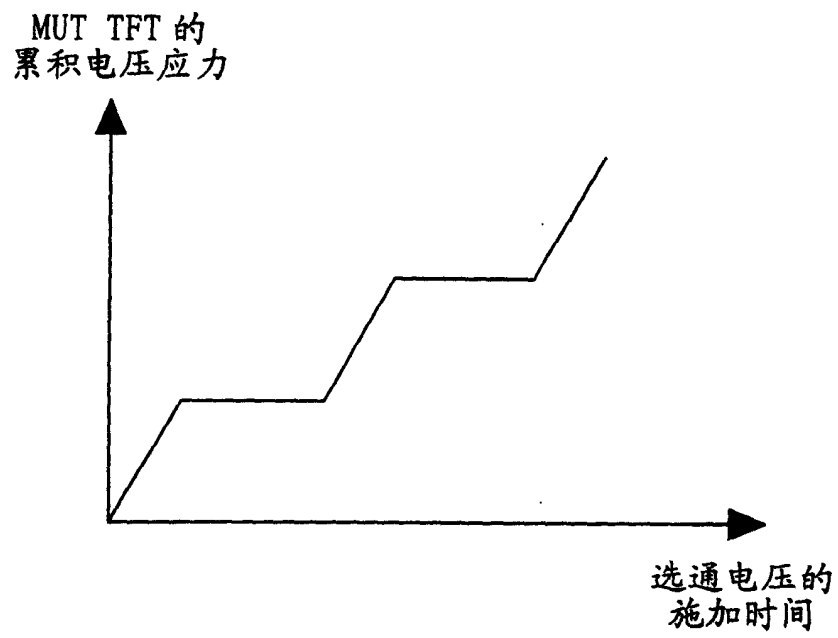


图 5  
现有技术

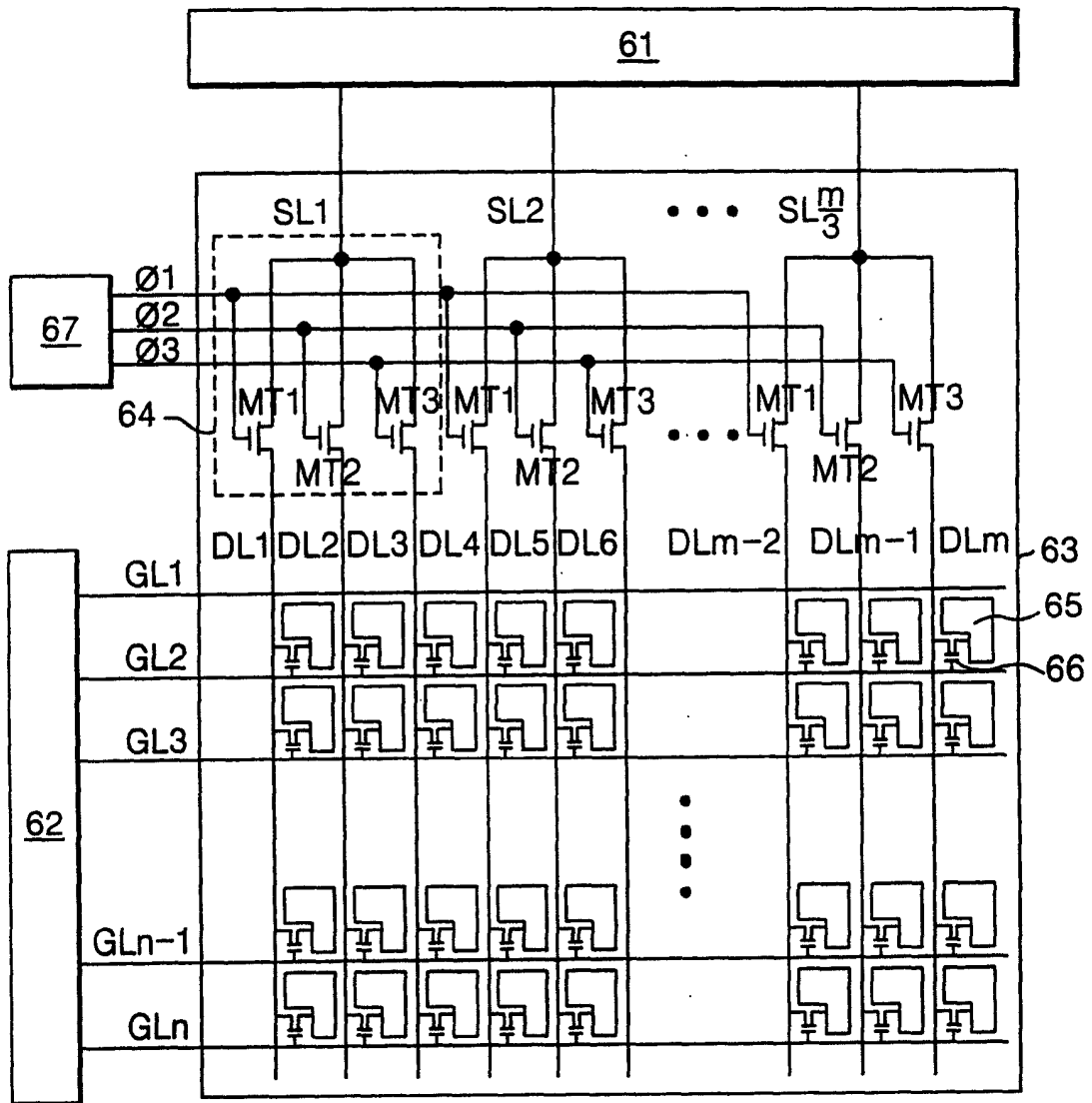


图 6

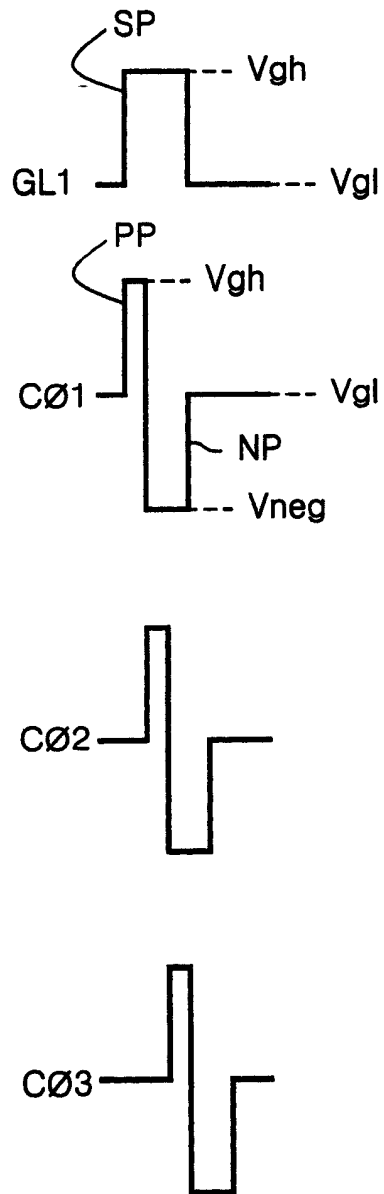


图 7

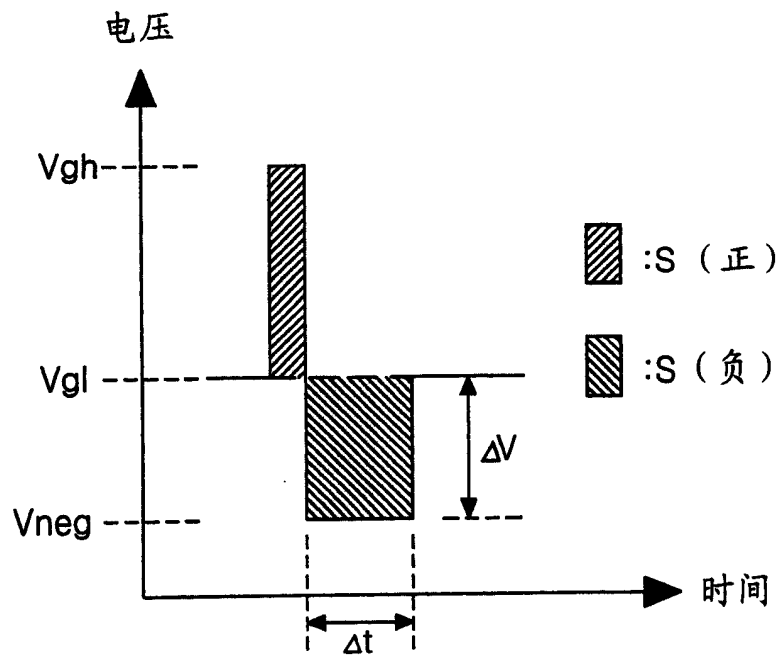


图 8

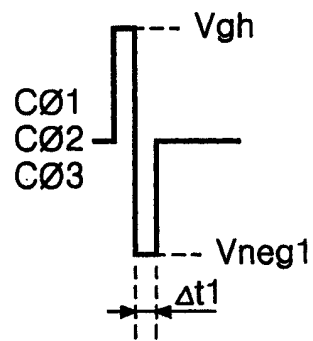


图 9A



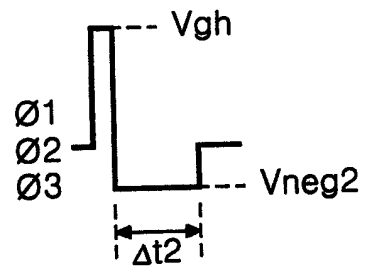


图 9B

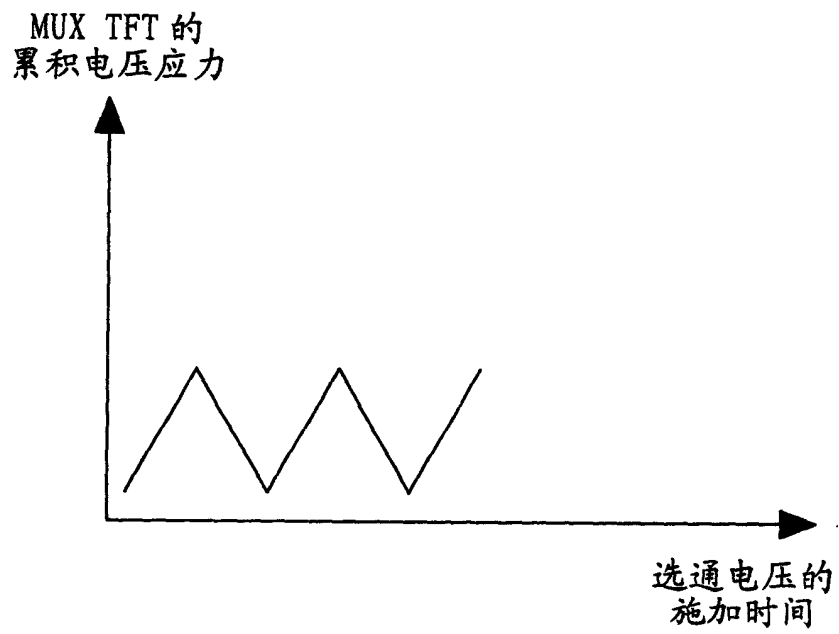


图 10

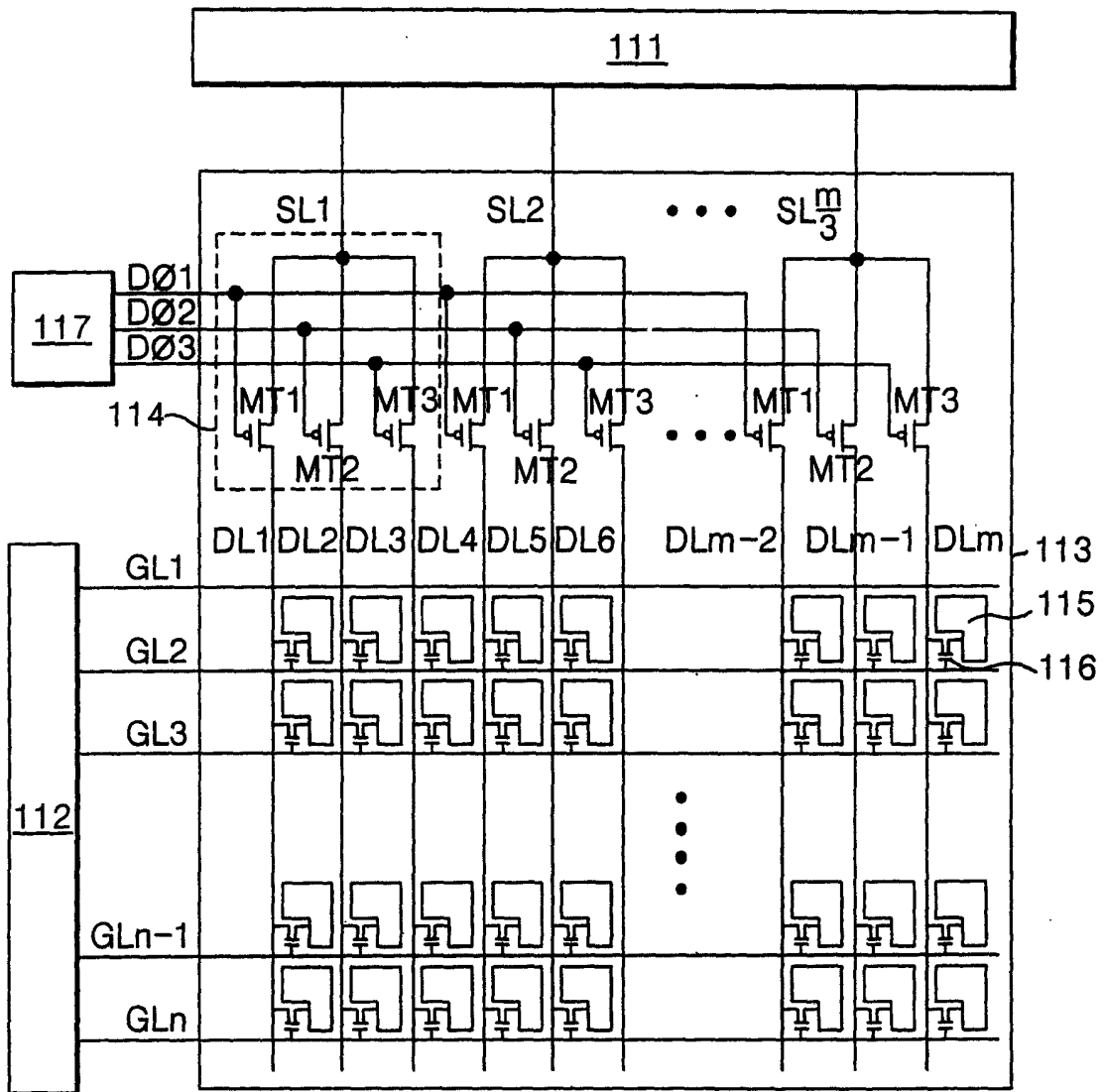


图 11

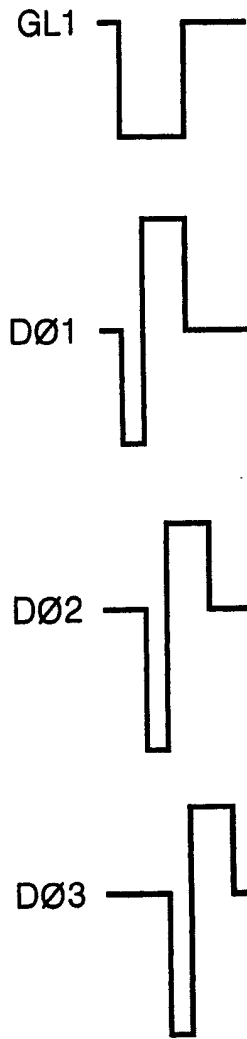


图 12

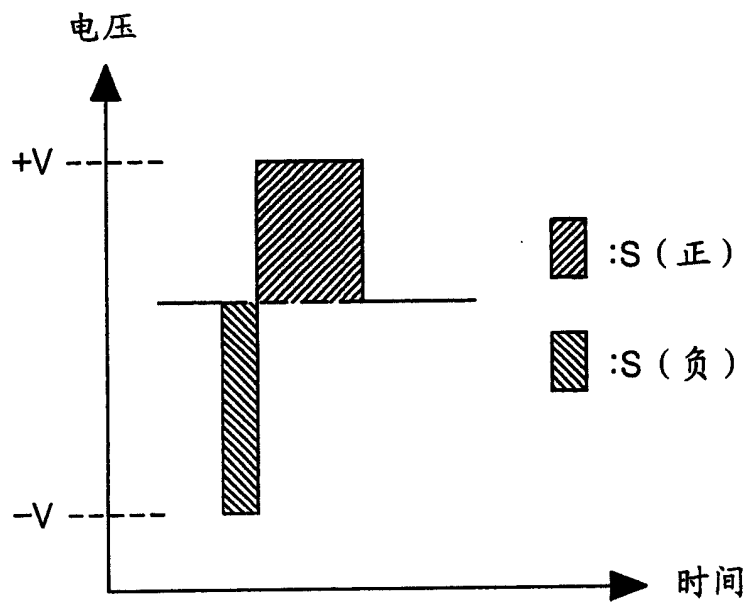


图 13