



(12) 发明专利申请

(10) 申请公布号 CN 104126158 A

(43) 申请公布日 2014. 10. 29

(21) 申请号 201280060113. X

代理人 胡莉莉

(22) 申请日 2012. 12. 04

(51) Int. Cl.

(30) 优先权数据

G05F 1/10 (2006. 01)

13/344, 909 2012. 01. 06 US

(85) PCT国际申请进入国家阶段日

2014. 06. 06

(86) PCT国际申请的申请数据

PCT/US2012/067780 2012. 12. 04

(87) PCT国际申请的公布数据

W02013/103464 EN 2013. 07. 11

(71) 申请人 麦奎尔有限公司

地址 美国加利福尼亚州

(72) 发明人 R. G. 范伊廷格 P. 威尔逊

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

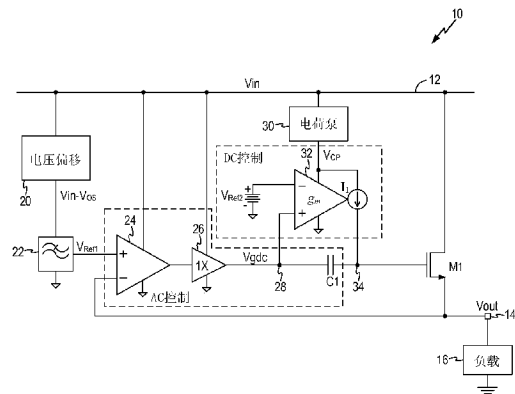
权利要求书2页 说明书4页 附图2页

(54) 发明名称

高带宽 PSRR 电源调节器

(57) 摘要

电压调节器包括:功率器件,所述功率器件由NMOS 晶体管形成,所述NMOS 晶体管具有被耦合到输入电压的漏端子、提供输出电压的源端子和接收栅驱动信号的栅端子;以及集成AC/DC 控制环路,所述集成AC/DC 控制环路被配置成接入输出电压并基于输出电压相对于第一参考电压和第二参考电压的值而产生栅驱动信号。AC 控制部分产生栅驱动控制信号,该栅驱动控制信号被AC 耦合到功率器件的栅端子作为栅驱动信号的AC 分量。DC 控制部分控制栅驱动信号的DC 电压电平。AC 控制部分由输入电压供电,而DC 控制部分由大于输入电压的高源电压供电。



1. 一种接收输入电压并产生输出电压的电压调节器,包括:

功率器件,所述功率器件包括 NMOS 晶体管,所述 NMOS 晶体管具有被耦合到输入电压的漏端子、提供输出电压的源端子和接收栅驱动信号的栅端子;以及

集成 AC/DC 控制环路,所述集成 AC/DC 控制环路被配置成接入输出电压并基于所述输出电压相对于第一参考电压和第二参考电压的值而产生栅驱动信号,所述集成 AC/DC 控制环路包括 AC 控制部分和 DC 控制部分,其中:

所述 AC 控制部分被配置成接入指示所述输出电压的电压与第一参考电压之间的差,所述 AC 控制部分产生栅驱动控制信号,所述栅驱动控制信号被 AC 耦合到所述功率器件的栅端子作为栅驱动信号的 AC 分量,所述 AC 控制部分由所述输入电压供电;以及

所述 DC 控制部分被配置成接入所述栅驱动控制信号与第二参考电压之间的差,所述 DC 控制部分控制栅驱动信号的 DC 电压电平,所述 DC 控制部分由大于所述输入电压的高源电压供电。

2. 根据权利要求 1 所述的电压调节器,其中,所述 AC 控制部分包括:

运算放大器,所述运算放大器具有接收第一参考电压的正输入端子、接收指示所述输出电压的电压的负输入端子以及产生输出信号的输出端子,所述输出信号指示在指示所述输出电压的电压与第一参考电压之间的差;

缓冲器-驱动器电路,所述缓冲器-驱动器电路接收运算放大器的输出信号并产生栅驱动控制信号;以及

第一电容器,所述第一电容器具有被耦合以接收栅驱动控制信号的第一电极和被耦合到所述功率器件的栅端子的第二电极,所述栅驱动控制信号通过第一电容器而被 AC 耦合到所述功率器件的栅端子,

其中,所述运算放大器和所述缓冲器-驱动器电路由所述输入电压供电。

3. 根据权利要求 1 所述的电压调节器,其中,所述 DC 控制部分包括:

控制放大器,所述控制放大器具有接收栅驱动控制信号的正输入端子、接收第二参考电压的负输入端子和产生输出信号的输出端子,所述输出信号指示栅驱动控制信号与第二参考电压之间的差,所述控制放大器的输出信号被耦合到所述功率器件的栅端子以控制栅驱动信号的 DC 电压电平,

其中,所述控制放大器由大于所述输入电压的高源电压供电。

4. 根据权利要求 3 所述的电压调节器,还包括电荷泵,所述电荷泵被配置成接收所述输入电压并产生高源电压以对控制放大器进行供电。

5. 根据权利要求 3 所述的电压调节器,其中,所述控制放大器包括跨导放大器,所述控制放大器的输出信号是输出电流信号,所述输出电流信号被配置成驱动所述功率器件的栅端子以设置栅驱动信号的 DC 电压电平。

6. 根据权利要求 1 所述的电压调节器,其中,第一参考电压包括被减小了偏移电压的所述输入电压。

7. 根据权利要求 6 所述的电压调节器,还包括低通滤波器,所述低通滤波器被配置成对第一参考电压进行滤波以去除高频噪声并将经滤波的第一参考电压提供给运算放大器的正输入端子。

8. 根据权利要求 6 所述的电压调节器,其中,指示所述输出电压的电压是所述输出电

压本身。

9. 根据权利要求 1 所述的电压调节器,其中,第一参考电压是从具有固有电源抑制特性的参考电压导出的。

10. 根据权利要求 9 所述的电压调节器,其中,具有固有电源抑制特性的参考电压包括带隙参考电压并且第一参考电压是从带隙参考电压导出的。

11. 根据权利要求 9 所述的电压调节器,其中,指示被耦合到 AC 控制部分的输出电压的电压包括反馈输出电压,所述电压调节器还包括:

第二电容器,所述第二电容器具有被耦合到所述输出电压的第一电极和被耦合到 AC 控制部分的第二电极,所述输出电压通过第二电容器被 AC 耦合到 AC 控制部分的输入节点作为反馈输出电压的 AC 分量;

分压器,所述分压器被配置成接收所述输出电压并产生经分压的输出电压;以及

第二控制放大器,所述第二控制放大器具有接收经分压的输出电压的正输入端子、接收第一参考电压的负输入端子以及产生输出信号的输出端子,所述输出信号指示经分压的输出电压与第一参考电压之间的差,所述第二控制放大器的输出信号被耦合到 AC 控制部分的输入节点以控制反馈输出电压的 DC 电压电平。

12. 根据权利要求 11 所述的电压调节器,其中,所述第二控制放大器包括跨导放大器,所述输出信号是输出电流信号,所述输出电流信号被配置成驱动 AC 控制部分中的输入节点以设置反馈输出电压的 DC 电压电平。

高带宽 PSRR 电源调节器

技术领域

[0001] 本发明涉及电源调节器或电压调节器,并且特别地涉及具有高带宽电源抑制比(PSRR)的电源调节器。

背景技术

[0002] 用于调节正电源轨(rail)的电源调节器通常使用 NMOS 或 PMOS 晶体管器件作为功率器件而实现。NMOS 晶体管由于其晶体管的跨导(g_m)而产生的低输出阻抗而是优选的。低输出阻抗意味着仅需要对栅电压进行小的校正以保持来自电源电压(或输入电压(V_{in}))上的扰动或来自驱动负载的输出电压(V_{out})的扰动的调节。即使当校正环路的增益减小时,例如在超过环路的主极点频率时,输出电压与等效 PMOS 器件相比仍被更好地调节。

[0003] 使用 NMOS 器件作为功率器件的不利方面在于,为了获得小的 V_{in} - V_{out} 电压降以提高效率,必须驱动 NMOS 器件的栅电压高于电源电压 V_{in} 。如果大于电源电压的电压不可获得,则使用电荷泵来产生用于栅电压的所需电压值。电荷泵电路通常不提供很大的电流且趋向于非常能量低效的。然而,为了实现足够高频的电压调节,亦即高 PSRR,要求相对高的驱动电流以驱动 NMOS 功率器件的栅。对于高栅驱动电压的要求与对于高栅驱动电流的要求是相互矛盾的,使得使用电荷泵电路来驱动 NMOS 功率器件的栅端子并不令人满意。

发明内容

[0004] 根据本发明的一个实施例,接收输入电压并产生输出电压的电压调节器包括:功率器件,所述功率器件包括 NMOS 晶体管,所述 NMOS 晶体管具有被耦合到输入电压的漏端子、提供输出电压的源端子和接收栅驱动信号的栅端子;以及集成 AC/DC 控制环路,其被配置成接入(access)输出电压并基于输出电压相对于第一参考电压和第二参考电压的值而产生栅驱动信号。集成 AC/DC 控制环路包括 AC 控制部分和 DC 控制部分。AC 控制部分被配置成接入指示输出电压的电压与第一参考电压之间的差,其中 AC 控制部分产生栅驱动控制信号,该栅驱动控制信号被 AC 耦合到功率器件的栅端子作为栅驱动信号的 AC 分量,并且由输入电压对 AC 控制部分供电。DC 控制部分被配置成接入栅驱动控制信号与第二参考电压之间的差,其中 DC 控制部分控制栅驱动信号的 DC 电压电平,并且由大于输入电压的高源电压对 DC 控制部分供电。

[0005] 在考虑以下详细描述和附图时,可更好地理解本发明。

附图说明

[0006] 图 1 是根据本发明的一个实施例的具有高带宽 PSRR 的电压调节器的示意图。

[0007] 图 2 是根据本发明的备选实施例的具有高带宽 PSRR 的电压调节器的示意图。

具体实施方式

[0008] 根据本发明的原理,接收输入电压的电压调节器实现具有 AC 耦合的集成 AC/DC 控

制环路以驱动 NMOS 功率器件的栅端子以提供输出电压的调节。更具体而言,从输入电压对供应栅驱动信号的 AC 分量的 AC 控制部分供电,而从低功率电荷泵对供应 DC 栅驱动电压电平的 DC 控制部分供电。以这种方式,电压调节器在比值和带宽两方面都实现高电源抑制比(PSRR),并且在低输入-输出电压降和相对低电源消耗下获得高 PSRR。此外,通过对输入电压中的高频噪声进行滤波来实现工作的高带宽。本发明的电压调节器避免了对在实现方面、特别是在移动设备中不切实际的大滤波电感器的需要。

[0009] 图 1 是根据本发明的一个实施例的具有高带宽 PSRR 的电压调节器的示意图。参考图 1,电压调节器 10 接收输入电压 V_{in} (节点 12)并使用 NMOS 晶体管 M1 作为功率器件产生经调节的输出电压 V_{out} (节点 14)。更具体地,功率器件 M1 的漏端子接收输入电压 V_{in} ,而功率器件 M1 的源端子提供输出电压 V_{out} 。输出电压 V_{out} 可被耦合以驱动负载 16。功率器件 M1 的栅端子(节点 34)接收由反馈控制环路产生的栅驱动信号以调制功率器件 M1 的栅电压以便调节输出电压 V_{out} 。

[0010] 根据本发明的实施例,电压调节器 10 包括集成 AC/DC 控制环路,该集成 AC/DC 控制环路包括 AC 控制部分和 DC 控制部分。AC 控制部分由运算放大器 24、缓冲器驱动器 26 和电容器 C1 形成。AC 控制部分基于输出电压 V_{out} 而产生 AC 和 DC 控制信息两者,并且还提供栅驱动信号的 AC 分量以便调制功率器件 M1 的栅电压。DC 控制部分由控制功率器件 M1 的栅端子 34 处的栅驱动信号的 DC 分量或 DC 电压电平的低功率高电压控制放大器 32 形成。

[0011] 在电压调节器 10 中,从输入电压 V_{in} 对 AC 控制部分供电。AC 控制部分基于输出电压 V_{out} 而产生 AC 和 DC 控制信息。AC 控制部分还产生被 AC 耦合到功率器件 M1 的栅端子的栅驱动信号的 AC 分量。同时,由提供大于输入电压 V_{in} 的高源电压 V_{CP} 的电荷泵 30 对 DC 控制部分进行供电(supply)。DC 控制部分设置功率器件 M1 的栅端子处的栅驱动信号的 DC 电压电平。

[0012] 在工作中,AC 控制部分直接地或通过分压器将输出电压 V_{out} 调节至第一参考电压 V_{Ref1} 。AC 控制部分产生栅驱动控制信号 V_{gdc} (节点 28),其包含栅驱动信号(节点 34)的 AC 和 DC 控制信息两者。在 AC 控制部分中,栅驱动控制信号 V_{gdc} 作为栅驱动信号的 AC 分量而被 AC 耦合到功率器件 M1 的栅端子。同时,栅驱动控制信号 V_{gdc} 被提供给 DC 控制部分,该 DC 控制部分进行操作以将栅驱动控制信号 V_{gdc} 调节至第二参考电压 V_{Ref2} 以设置栅驱动信号的 DC 电压电平。以这种方式,AC 控制部分和 DC 控制部分在工作方面被集成,其中 AC 控制部分向 DC 控制部分提供输出电压反馈控制的 DC 信息。

[0013] 更具体地,AC 控制部分中的运算放大器 24 在其负输入端子上接收输出电压或指示输出电压的电压并在其正输入端子上接收第一参考电压 V_{Ref1} 。运算放大器 24 产生指示输出电压与第一参考电压 V_{Ref1} 之间的差的输出信号。运算放大器 24 的输出信号被缓冲器驱动器 26 缓存以产生栅驱动控制信号 V_{gdc} (节点 28)。栅驱动控制信号 V_{gdc} 然后通过电容器 C1 被 AC 耦合以驱动功率器件 M1 的栅端子 34。经由 AC 耦合,只有栅驱动控制信号 V_{gdc} 的 AC 分量通过电容器 C1 至功率器件 M1 的栅端子(节点 34)。栅驱动控制信号 V_{gdc} 的 DC 电平被电容器 C1 阻挡。AC 控制部分因此向功率器件 M1 的栅端子提供栅驱动信号的 AC 分量。

[0014] 同时,DC 控制部分中的控制放大器 32 在正输入端子上接收在 AC 控制部分中产生

的栅驱动控制信号 V_{gdc} (节点 28)。控制放大器 32 还在负输入端子上接收第二参考电压 V_{Ref2} 。控制放大器 32 是低功率高电压跨导放大器并产生输出电流 I_1 ，输出电流 I_1 具有指示栅驱动控制信号与第二参考电压之间的差的电流值。输出电流 I_1 根据嵌入在由 AC 控制部分中的放大器 24 和缓冲器驱动器 26 提供的栅驱动控制信号 V_{gdc} 中的 DC 信息来驱动功率器件 M1 的栅端子(节点 34)。结果,控制放大器 32 设置栅驱动信号的 DC 电压电平。在本发明的实施例中,控制放大器 32 具有大的增益,使得节点 28 上的栅驱动控制信号 V_{gdc} 的 DC 控制分量能够是小的。通过使用大增益控制放大器 32 来控制栅驱动信号的 DC 电压电平, AC 控制部分中的运算放大器 24 也能够具有大的增益以实现大的 PSRR。

[0015] 在 AC 控制部分中,由输入电压 V_{in} 对运算放大器 24 和缓冲器驱动器 26 两者供电。在 DC 控制部分中,由提供高源电压 V_{CP} 的电荷泵 30 对控制放大器 32 供电。因此,从具备电源能力的输入电压 V_{in} 而不是从电荷泵对 AC 控制部分中的缓冲器驱动器 26 进行供电。因此,缓冲器驱动器 26 具有用于瞬态校正的足够电源且能够实现高频性能。同时,DC 控制部分中的控制放大器 32 在低频和高电压下操作,并且要求非常低的功率以用于操作。因此,可由能够提供高电压但处于低电流的电荷泵 30 对控制放大器 32 进行供电。

[0016] 在图 1 中所示的实施例中,将输出电压 V_{out} 设置成遵循输入电压 V_{in} ,具有预定义偏移(offset)。更具体地,通过电压偏移电路 20 来馈送输入电压 V_{in} 以产生偏移输入电压 $V_{in}-V_{OS}$,其中, V_{OS} 是预定义偏移电压。在一个实施例中,偏移电压 V_{OS} 为约 150mV。偏移电压值被选择成在确保功率器件 M1 的适当工作条件的同时最优化功率效率。偏移输入电压 $V_{in}-V_{OS}$ 然后被供应给低通滤波器 22 以滤出可存在于偏移电压 V_{OS} 或输入电压 V_{in} 上的任何高频噪声。以这种方式,低通滤波器 22 进行操作以抑制电源噪声。在一个实施例中,低通滤波器 22 阻挡具有在 1kHz 以上的频率的偏移输入电压的 AC 分量。经滤波的偏移输入电压是第一参考电压 V_{Ref1} ,第一参考电压 V_{Ref1} 被提供给 AC 控制部分中的运算放大器 24。用这样建立的第一参考电压 V_{Ref1} ,输出电压 V_{out} 被调节成 AC 控制部分中的第一参考电压 V_{Ref1} 。因此,输出电压 V_{out} 被调节成低于输入电压 V_{in} 的偏移电压 V_{OS} ,亦即 $V_{in}-V_{OS}$ 。

[0017] 通过在 AC 控制部分使用经低通滤波的参考电压,电压调节器 10 能够针对输入电压 V_{in} 与输出电压 V_{out} 之间的小电压降保持高水平的 PSRR。此外,能够在宽带宽范围内保持高 PSRR,同时电压调节器仅消耗少量的接地电流,诸如约 100 μ A。

[0018] 图 2 是根据本发明的备选实施例的具有高带宽 PSRR 的电压调节器的示意图。参考图 2,电压调节器 50 是以与图 1 的电压调节器 10 类似的方式构造的且包括集成 AC/DC 控制环路。然而,在图 2 中所示的实施例中,输出电压被调节至由第一参考电压 V_{Ref1} 及反馈电阻器 R1 和 R2 定义的固定电压值,其中,第一参考电压由具有固有电源抑制特性的电压参考电路 63 产生。在一些实施例中,电压参考电路 63 是带隙参考电路,并且第一参考电压 V_{Ref1} 是从带隙参考电压导出的。在一个实施例中,第一参考电压 V_{Ref1} 是从 1.25V 的带隙参考电压经分压的电压值。

[0019] 在电压调节器 50 中,输出电压 V_{out} (节点 14) 通过电容器 C2 被 AC 耦合到 AC 控制部分的运算放大器 24 的负输入端子(节点 67)。因此,只有输出电压信号的 AC 分量被传递至运算放大器 24 的负输入端子(节点 67)。由电压参考电路 63 产生的第一参考电压 V_{Ref1} 被耦合到运算放大器 24 的正输入端子。输出电压 V_{out} 还被耦合到电阻器分压网络,该电阻器分压网络由电阻器 R1 和 R2 形成且被连接在输出与地线之间。经分压的输出电压被提

供给控制放大器 65 的正输入端子,而第一参考电压 V_{Ref1} 被耦合到控制放大器 65 的负输入端子。在本实施例中,控制放大器被实现为跨导放大器并产生输出电流 I_2 ,输出电流 I_2 具有指示经分压的输出电压与第一参考电压 V_{Ref1} 之间的差的电流值。输出电流 I_2 驱动运算放大器 24 的负输入端子(节点 67),从而设置反馈输出电压信号的 DC 电压电平。

[0020] 在运算放大器 24 的负输入端子(节点 67)处建立反馈输出电压之后,电压调节器 50 中的 AC 和 DC 控制部分以与图 1 中的电压调节器 10 相同的方式操作以控制功率器件 M1 的栅驱动信号。在本发明的实施例中,将源噪声不敏感参考电压用于 AC/DC 控制环路的电压调节器 50 能够实现从 30kHz 至 10MHz 的约 1000 (60dB) 的衰减因数。

[0021] 以上详细描述被提供来例示本发明的具体实施例且并不意图是限制性的。在本发明的范围内的许多修改和变型是可能的。本发明由随附权利要求来限定。

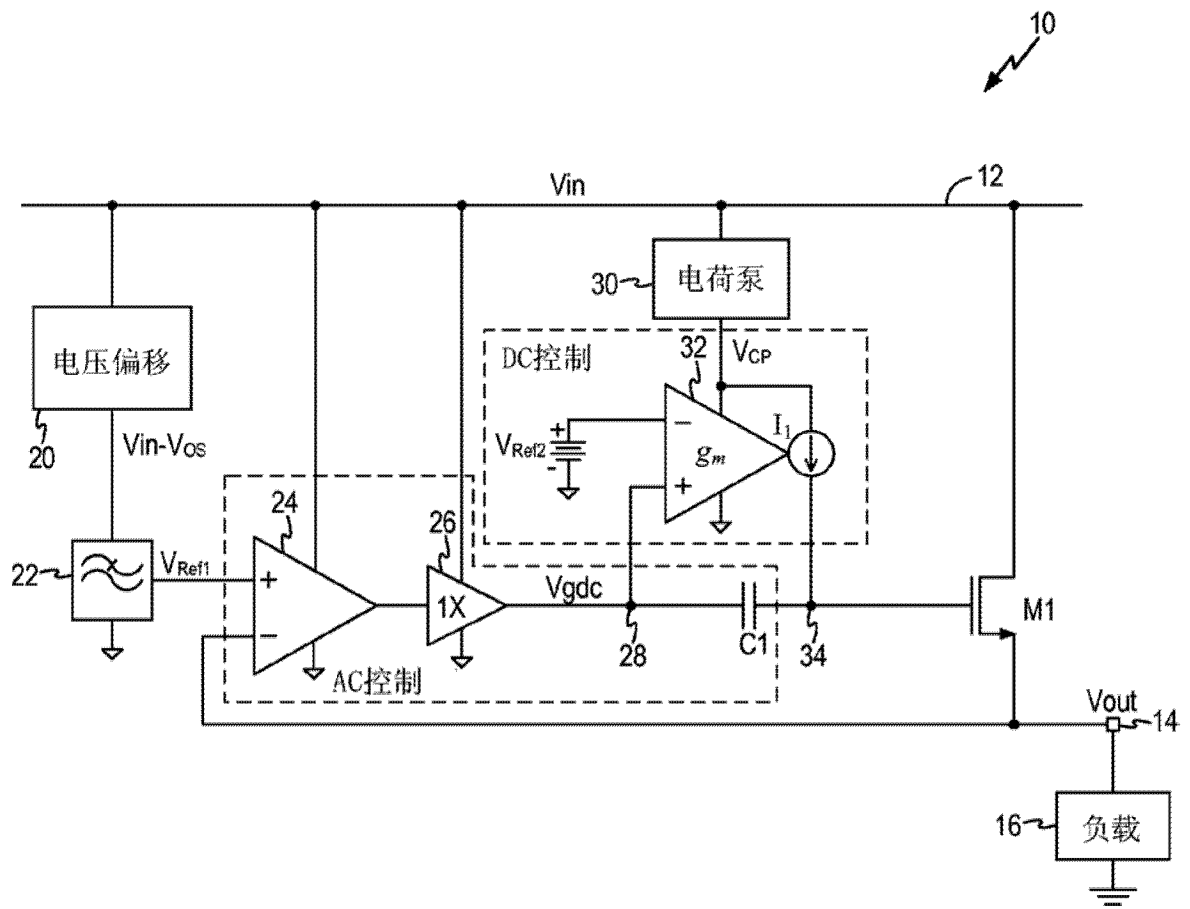


图 1

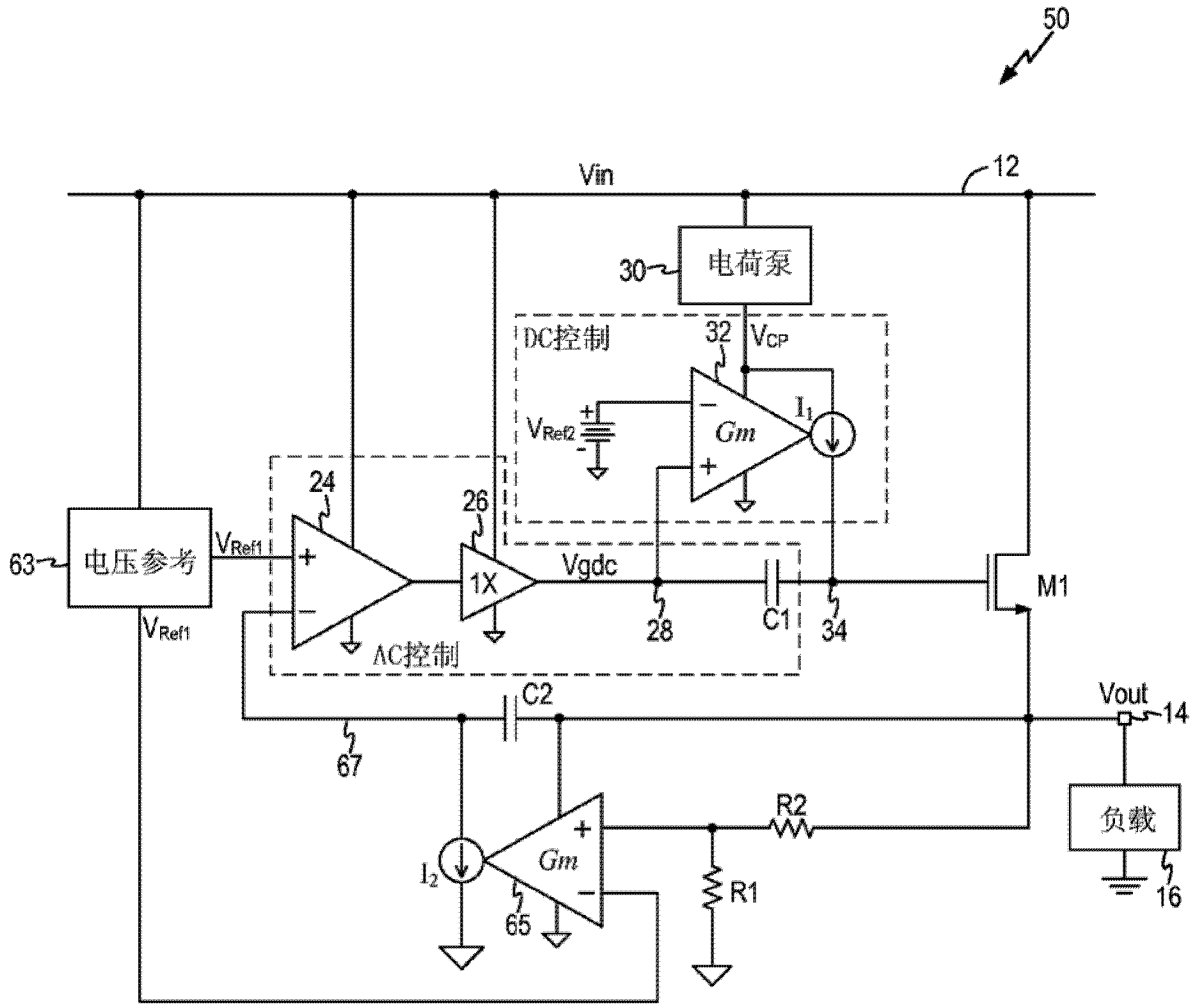


图 2