



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 202431859 A

(43) 公開日：中華民國 113 (2024) 年 08 月 01 日

(21) 申請案號：112145731

(22) 申請日：中華民國 112 (2023) 年 11 月 27 日

(51) Int. Cl. : H04N25/70 (2023.01)

H04N25/77 (2023.01)

H01L27/146 (2006.01)

(30) 優先權：2022/12/23 日本

2022-206252

(71) 申請人：日商索尼半導體解決方案公司 (日本) SONY SEMICONDUCTOR SOLUTIONS CORPORATION (JP)

日本

(72) 發明人：中本悠太 NAKAMOTO, YUTA (JP)；飯田聡子 IIDA, SATOKO (JP)；最上耀介 MOGAMI, YOSUKE (JP)

(74) 代理人：陳長文；呂光；金若芸

申請實體審查：無 申請專利範圍項數：18 項 圖式數：13 共 66 頁

(54) 名稱

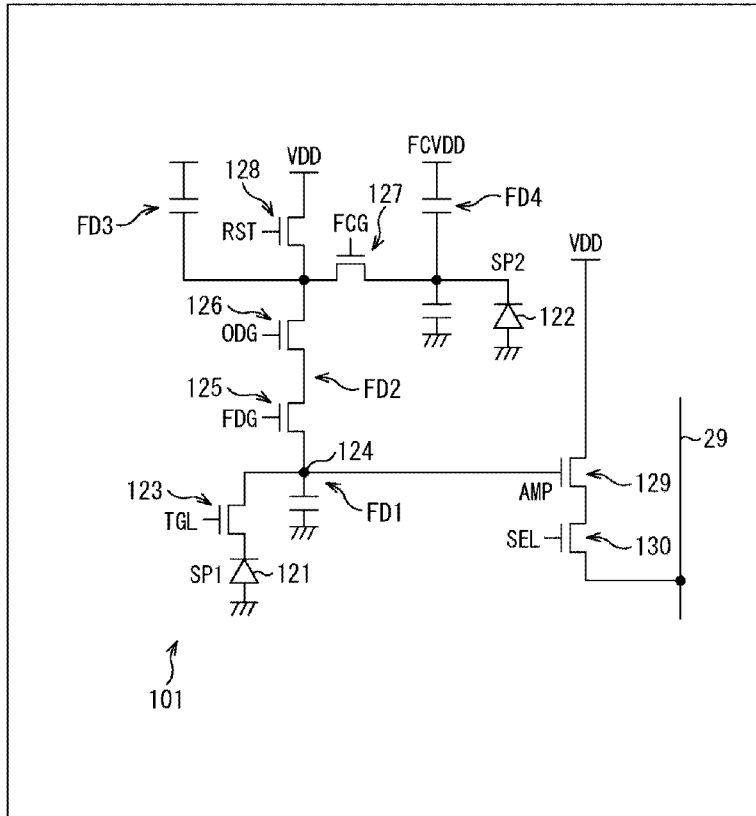
固態攝像裝置

(57) 摘要

本發明之課題在於獲得更高品質之圖像。

本發明之固態攝像裝置包含設置有複數個單位像素之像素陣列部，且單位像素具有第 1 像素、感度較第 1 像素低之第 2 像素、及設置於第 1 像素與第 2 像素之間之 4 個電荷蓄積電容，於彼此相鄰之電荷蓄積電容之間設置有用於使該等電荷蓄積電容耦合之開關電晶體。本技術可應用於 CMOS 影像感測器。

指定代表圖：



符號簡單說明：

29:垂直信號線

101:單位像素

121:第 1 光電轉換部

122:第 2 光電轉換部

123:傳送電晶體

124:FD 部

125:第 1 開關電晶體

126:第 2 開關電晶體

127:第 3 開關電晶體

128:重置電晶體

129:放大電晶體

130:選擇電晶體

FCG,FDG,ODG,RST, SEL,TGL:驅動信號

FCVDD:電源

FD1:第 1 電容

FD2:第 2 電容

FD3:第 3 電容

FD4:第 4 電容

SP1,SP2:信號

VDD:電源/電源電壓

【圖4】

【發明摘要】

【中文發明名稱】

固態攝像裝置

【中文】

本發明之課題在於獲得更高品質之圖像。

本發明之固態攝像裝置包含設置有複數個單位像素之像素陣列部，且單位像素具有第1像素、感度較第1像素低之第2像素、及設置於第1像素與第2像素之間之4個電荷蓄積電容，於彼此相鄰之電荷蓄積電容之間設置有用於使該等電荷蓄積電容耦合之開關電晶體。本技術可應用於CMOS影像感測器。

【指定代表圖】

圖4

【代表圖之符號簡單說明】

29:垂直信號線

101:單位像素

121:第1光電轉換部

122:第2光電轉換部

123:傳送電晶體

124:FD部

125:第1開關電晶體

126:第2開關電晶體

127:第3開關電晶體

128:重置電晶體

129:放大電晶體

130:選擇電晶體

FCG, FDG, ODG, RST, SEL, TGL:驅動信號

FCVDD:電源

FD1:第1電容

FD2:第2電容

FD3:第3電容

FD4:第4電容

SP1, SP2:信號

VDD:電源/電源電壓

【發明說明書】

【中文發明名稱】

固態攝像裝置

【技術領域】

【0001】

本技術係關於一種固態攝像裝置，尤其係關於一種可獲得更高品質之圖像之固態攝像裝置。

【先前技術】

【0002】

於例如車載用之固態攝像元件中，要求兼顧基於HDR(High Dynamic Range，高動態範圍)之寬動態範圍之確保、與LED(Light Emitting Diode，發光二極體)閃光抑制。

【0003】

為此，業界曾提案採用在1像素內設置有感度高之大像素、感度低之小像素及像素內電容之子像素構造之技術(例如，參照專利文獻1)。

【0004】

於該技術中，對於1次之曝光，改變轉換效率而自大像素將信號讀出2次，且亦自小像素讀出信號，將如此般獲得之3個信號(圖像)合成而產生1個圖像。藉此，可達成LED閃光抑制，且確保寬動態範圍。

[先前技術文獻]

[專利文獻]

【0005】

[專利文獻1]日本特開2017-163010號公報

【發明內容】

[發明所欲解決之問題]

【0006】

然而，於上述之技術中，有時無法充分獲得高品質之圖像。

【0007】

具體而言，於位於大像素之信號與小像素之信號之合成邊界之光量中，圖像(信號)之SNR(Signal to Noise Ratio，信號雜訊比)急劇降低，因此，於落於合成邊界之光量下圖像模糊。亦即，圖像之品質降低。

【0008】

本技術係鑒於此種狀況而完成者，可獲得更高品質之圖像。

[解決問題之技術手段]

【0009】

本技術之一態樣之固態攝像裝置包含設置有複數個單位像素之像素陣列部，前述單位像素具有：第1像素、感度較前述第1像素低之第2像素、及設置於前述第1像素與前述第2像素之間之4個電荷蓄積電容，於彼此相鄰之前述電荷蓄積電容之間設置有用於使該等前述電荷蓄積電容耦合之開關電晶體。

【0010】

於本技術之一態樣中，在固態攝像裝置設置像素陣列部，該像素陣列部設置有複數個單位像素，於前述單位像素設置：第1像素、感度較前述第1像素低之第2像素、及設置於前述第1像素與前述第2像素之間之4個電荷蓄積電容。又，於彼此相鄰之前述電荷蓄積電容之間，設置用於使該等前述電荷蓄積電容耦合之開關電晶體。

【圖式簡單說明】**【0011】**

圖1係顯示CMOS影像感測器之構成例之圖。

圖2係顯示CMOS影像感測器之構成例之圖。

圖3係顯示CMOS影像感測器之構成例之圖。

圖4係顯示單位像素之構成例之圖。

圖5係顯示單位像素之平面配置例之圖。

圖6係顯示SNR曲線之圖。

圖7係針對降壓速度之降低進行說明之圖。

圖8係針對降壓速度降低之抑制進行說明之圖。

圖9係顯示像素之其他構成例之圖。

圖10係顯示像素之其他構成例之圖。

圖11係針對CMOS影像感測器之使用例進行說明之圖。

圖12係顯示車輛控制系統之概略性之構成之一例之方塊圖。

圖13係顯示車外資訊檢測部及攝像部之設置位置之一例之說明圖。

【實施方式】**【0012】**

以下，參照圖式，應用本技術而說明實施形態。

【0013】

〈第1實施形態〉

〈CMOS影像感測器之構成例〉

本技術藉由在像素內設置4個以上之電荷蓄積電容，於彼此相鄰之電荷蓄積電容之間配置開關電晶體，可獲得更高品質之圖像。

【0014】

圖1係顯示應用本技術之固態攝像元件(固態攝像裝置)、例如作為X-Y位址式攝像裝置之一種之CMOS(Complementary Metal Oxide Semiconductor, 互補式金屬氧化物半導體)影像感測器之構成例之圖。

【0015】

圖1所示之CMOS影像感測器11係例如背面照射型之CMOS影像感測器, 具有形成於未圖示之半導體基板上之像素陣列部21、及積體於與該像素陣列部21相同之半導體基板上之周邊電路部。周邊電路部由例如垂直驅動部22、行處理部23、水平驅動部24、及系統控制部25構成。

【0016】

CMOS影像感測器11進一步具有信號處理部26及資料儲存部27。此外, 信號處理部26及資料儲存部27可設置於與像素陣列部21相同之半導體基板上, 亦可設置於與像素陣列部21不同之半導體基板上。

【0017】

像素陣列部21為將產生且蓄積與接收到之光量相應之電荷之光電轉換部之單位像素(以下有時亦簡單記述為「像素」)於列方向及行方向、亦即矩陣狀地二維配置而成之構成。

【0018】

此處, 列方向係像素列之像素之排列方向(水平方向), 亦即圖中係橫向方向, 行方向係像素行之像素之排列方向(垂直方向), 亦即圖中係縱向方向。

【0019】

於像素陣列部21中, 對於矩陣狀之像素排列, 就每一像素列沿列方

向配線像素驅動線28，且就每一像素行沿行方向配線垂直信號線29。像素驅動線28係用於供給自像素讀出信號時之驅動等、用於使像素驅動之驅動信號(控制信號)之信號線。像素驅動線28之一端連接於與垂直驅動部22之各列對應之輸出端。

【0020】

此外，此處，為了易於觀察圖，而對於1個像素列描繪有1條像素驅動線28，但實際上對於1個像素列配線有複數條像素驅動線28。

【0021】

垂直驅動部22例如由移位暫存器或位址解碼器等構成，所有像素同時或以列單位等驅動像素陣列部21之各像素。

【0022】

例如垂直驅動部22為具有讀出掃描系統及排除掃描系統之2個掃描系統之構成。

【0023】

讀出掃描系統為了自單位像素讀出信號，而以列單位依序選擇掃描像素陣列部21之單位像素。自單位像素讀出之信號係類比信號。

【0024】

排除掃描系統對於由讀出掃描系統進行讀出掃描之讀出列，在規定之時序下進行排除掃描。藉由憑藉排除掃描系統進行之排除掃描，而自讀出列之單位像素之光電轉換部排除不必要之電荷，藉此將光電轉換部重置。

【0025】

藉由該排除掃描系統對不必要電荷之排除(重置)，而實現所謂之電子

快門動作。電子快門動作係將光電轉換部重置，並重新開始曝光(開始電荷之蓄積)之動作。

【0026】

藉由讀出掃描系統之讀出動作而讀出之信號之信號係與在緊接在前之讀出動作或電子快門動作以後接收到之光量對應者。而且，自緊接在前之讀出動作之讀出時序或電子快門動作之排除時序至其後續之(此次之)讀出動作之讀出時序之期間為單位像素之電荷之曝光期間。

【0027】

從由垂直驅動部22選擇掃描之像素列之各單位像素輸出之信號就每一像素行經由垂直信號線29被輸入至行處理部23。

【0028】

行處理部23就像素陣列部21之每一像素行，對自選擇列之各像素經由垂直信號線29供給之信號進行規定之信號處理，且暫時保持信號處理後之像素信號。

【0029】

例如行處理部23作為信號處理，進行雜訊去除處理或CDS(Correlated Double Sampling)處理(相關雙取樣)、DDS(Double Data Sampling，雙倍資料取樣)處理、AD(Analog to Digital，類比數位)轉換處理等。例如，藉由CDS處理，去除重置雜訊及像素內之放大電晶體之臨限值偏差等像素固有之固定模式雜訊。

【0030】

水平驅動部24由移位暫存器或位址解碼器等構成，依序選擇與行處理部23之像素行對應之單位電路。藉由憑藉該水平驅動部24進行之選擇

掃描，而依序輸出在行處理部23中就每一單位電路經信號處理之像素信號。

【0031】

系統控制部25由產生各種時序信號之時序產生器等構成，基於產生之時序信號而進行垂直驅動部22、行處理部23、及水平驅動部24等之驅動控制。

【0032】

信號處理部26至少具有運算處理功能，對於自行處理部23輸出之像素信號進行運算處理等各種信號處理。資料儲存部27當於信號處理部26中進行信號處理時，暫時儲存該處理所需之資料。

【0033】

〈CMOS影像感測器之其他構成例〉

此外，應用本技術之CMOS影像感測器之構成不限於圖1所者，亦可設為例如圖2或圖3所示之構成。此外，於圖2及圖3中對與圖1之情形對應之部分賦予同一符號，且適宜省略其說明。

【0034】

於圖2所示之CMOS影像感測器51中，將資料儲存部27配置於行處理部23之後段，將自行處理部23輸出之像素信號經由資料儲存部27供給至信號處理部26。

【0035】

又，於圖3所示之CMOS影像感測器81中，使行處理部23具有就像素陣列部21之每一行、或就每複數行進行AD轉換處理之AD轉換功能，且對於行處理部23並聯地設置有資料儲存部27及信號處理部26。

【0036】

以下，假設將應用本技術之CMOS影像感測器設為圖1所示之構成而繼續進行說明。

【0037】

〈單位像素之構成例〉

構成像素陣列部21之複數個各單位像素如例如圖4所示般構成。亦即，圖4顯示構成像素陣列部21之1個單位像素101之電路構成。

【0038】

單位像素101具有：第1光電轉換部121、第2光電轉換部122、傳送電晶體123、FD(浮動擴散部)部124、第1開關電晶體125、第2開關電晶體126、第3開關電晶體127、重置電晶體128、放大電晶體129、及選擇電晶體130。

【0039】

於單位像素101中，重置電晶體128及放大電晶體129連接於規定之電源VDD。此外，以下，亦將電源VDD之電壓記述為電源電壓VDD。

【0040】

第1光電轉換部121例如由在形成於矽半導體基板之P型雜質區域之內形成有N型雜質區域之所謂之埋入型光電二極體構成。

【0041】

第1光電轉換部121藉由將自外部入射之(接收到之)光進行光電轉換，而產生與入射之光之光量相應之電荷，並將產生之電荷蓄積至一定量。

【0042】

第2光電轉換部122例如由在形成於矽半導體基板之P型雜質區域之內部形成有N型雜質區域之所謂之埋入型光電二極體構成。

【0043】

第2光電轉換部122藉由將自外部入射之(接收到之)光進行光電轉換，而產生與入射之光之光量相應之電荷。

【0044】

於自與該半導體基板垂直之方向觀察設置有像素陣列部21之半導體基板之情形下，第1光電轉換部121之部分(受光面)之面積較第2光電轉換部122之部分之面積大。亦即，第1光電轉換部121形成為受光面之面積及整體之體積較第2光電轉換部122大。

【0045】

因而，於以相同之曝光時間拍攝規定之照度之被攝體之情形下，在第1光電轉換部121中產生之電荷較在第2光電轉換部122中產生之電荷多。

【0046】

例如考量將在第1光電轉換部121中產生之電荷、與在第2光電轉換部122中產生之電荷分別傳送至FD部124並進行電荷電壓轉換之情形。該情形下，將由第1光電轉換部121產生之電荷傳送至FD部124之前後之電壓變化較將由第2光電轉換部122產生之電荷傳送至FD部124之前後之電壓變化大。因此，第1光電轉換部121可謂感度較第2光電轉換部122高。

【0047】

如此，於單位像素101設置有作為感度更高之高感度像素發揮功能之第1光電轉換部121、及作為感度更低之低感度像素發揮功能之第2光電轉

換部122。高感度像素亦可謂係受光面更大之大像素，低感度像素亦可謂係受光面更小之小像素。

【0048】

又，於單位像素101中，在第1光電轉換部121與第2光電轉換部122之間串聯連接有傳送電晶體123、第1開關電晶體125、第2開關電晶體126、及第3開關電晶體127。

【0049】

連接於傳送電晶體123與第1開關電晶體125之間之浮動擴散層為FD部124。FD部124經由傳送電晶體123連接於第1光電轉換部121。

【0050】

FD部124具有成為第1電容FD1之寄生電容。換言之，FD部124作為電荷蓄積電容之第1電容FD1發揮功能。例如第1電容FD1係由N型之擴散層(浮動擴散層)形成。

【0051】

連接於第1開關電晶體125與第2開關電晶體126之間之浮動擴散層之部分具有成為電荷蓄積電容之第2電容FD2之寄生電容。例如第2電容FD2係由N型之擴散層(浮動擴散層)形成。第2電容FD2經由第1開關電晶體125連接於第1電容FD1。

【0052】

於第2開關電晶體126與第3開關電晶體127之間設置有電荷蓄積電容之第3電容FD3。例如第3電容FD3可為配線電容，亦可為MOS(Metal Oxide Semiconductor，金屬氧化物半導體)電容或MIM(Metal-Insulator-Metal，金屬-絕緣體-金屬)電容等。第3電容FD3經由第2開關電晶體126

連接於第2電容FD2。

【0053】

於第2光電轉換部122與第3開關電晶體127之間設置有電荷蓄積電容之第4電容FD4。尤其，第4電容FD4直接連接於第2光電轉換部122，又，第4電容FD4經由第3開關電晶體127連接於第3電容FD3。

【0054】

因此，由第2光電轉換部122產生之電荷被蓄積於第4電容FD4。第4電容FD4可為配線電容，亦可為MOS電容或MIM電容等。

【0055】

第4電容FD4之一端連接於與電源VDD不同之可變之電源FCVDD。例如電源FCVDD之電壓設為基本上與電源VDD之電壓相同，但於電荷向第4電容FD4之蓄積中設為較電源VDD之電壓低之電壓。

【0056】

單位像素101之構成亦可謂係於高感度像素(第1光電轉換部121)與低感度像素(第2光電轉換部122)之間設置4個電荷蓄積電容即第1電容FD1至第4電容FD4，在該等電荷蓄積電容之間設置有用於使彼此相鄰之電荷蓄積電容電性耦合之開關電晶體的構成。尤其，此處言及之開關電晶體係第1開關電晶體125至第3開關電晶體127。

【0057】

對於單位像素101，作為圖1等所示之像素驅動線28，就每一像素列等配線有複數條信號線。

【0058】

自垂直驅動部22朝單位像素101，經由作為像素驅動線28之複數條信

號線供給驅動信號TGL、驅動信號FDG、驅動信號ODG、驅動信號FCG、驅動信號RST、及驅動信號SEL。

【0059】

例如假設單位像素101內之各電晶體為NMOS電晶體。此情形下，對單位像素101內之電晶體供給之驅動信號設為高位準(例如電源電壓VDD)之狀態為有效狀態，低位準之狀態(例如負電位)為非有效狀態之脈衝信號。

【0060】

傳送電晶體123配置於第1光電轉換部121與FD部124之間，對傳送電晶體123之閘極電極自垂直驅動部22供給(施加)驅動信號TGL。

【0061】

於驅動信號TGL為有效狀態時，傳送電晶體123為導通狀態(開啟狀態)將，蓄積於第1光電轉換部121之電荷經由傳送電晶體123傳送至FD部124。亦即，傳送電晶體123將由第1光電轉換部121產生之電荷傳送至第1電容FD1。

【0062】

此外，於驅動信號TGL為非有效狀態時，亦即於將電荷蓄積於第1光電轉換部121之曝光期間中，為藉由傳送電晶體123形成溢流路徑之狀態。

【0063】

因而，於第1光電轉換部121中之光電轉換之結果為產生超過第1光電轉換部121之飽和電荷量之電荷之情形下，超過該飽和電荷量之份額之電荷經由溢流路徑、亦即傳送電晶體123向FD部124溢出。

【0064】

換言之，超過飽和電荷量之份額之電荷自第1光電轉換部121通過溢流路徑向FD部124溢流，將該溢流之電荷蓄積於FD部124。

【0065】

對第1開關電晶體125之閘極電極供給(施加)驅動信號FDG。當驅動信號FDG為有效狀態時，第1開關電晶體125為導通狀態(開啟狀態)。

【0066】

如是，第1開關電晶體125與第2開關電晶體126之間之部分之浮動擴散層、和FD部124之電勢耦合，而成為1個電荷蓄積區域。亦即，將第1電容FD1與第2電容FD2電性耦合，而成為1個電荷蓄積電容。

【0067】

當對第2開關電晶體126之閘極電極供給(施加)驅動信號ODG，驅動信號ODG為有效狀態時，第2開關電晶體126為導通狀態(開啟狀態)。

【0068】

例如，當第1開關電晶體125與第2開關電晶體126為導通狀態時，自FD部124至第3電容FD3之部分之電勢耦合，而成為1個電荷蓄積區域。換言之，將第1電容FD1、第2電容FD2、及第3電容FD3電性耦合。

【0069】

當對第3開關電晶體127之閘極電極供給(施加)驅動信號FCG，驅動信號FCG為有效狀態時，第3開關電晶體127為導通狀態(開啟狀態)。

【0070】

例如，當第1開關電晶體125、第2開關電晶體126、及第3開關電晶體127為導通狀態時，自FD部124至第4電容FD4之部分之電勢耦合，而成為

1個電荷蓄積區域。換言之，將第1電容FD1、第2電容FD2、第3電容FD3、及第4電容FD4電性耦合。

【0071】

於第2開關電晶體126與第3開關電晶體127之間不僅連接第3電容FD3，亦連接重置電晶體128。

【0072】

更詳細而言，重置電晶體128之一端連接於第2開關電晶體126及第3開關電晶體127，重置電晶體128之另一端連接於電源VDD。

【0073】

對重置電晶體128之閘極電極供給(施加)驅動信號RST。當驅動信號RST為有效狀態時，重置電晶體128為導通狀態(開啟狀態)，將自第2開關電晶體126至第3開關電晶體127之部分之電位、亦即第3電容FD3之電位重置為電源電壓VDD之位準。

【0074】

此外，當將重置電晶體128設為導通狀態而進行電位之重置時，藉由適宜地將驅動信號FDG或驅動信號ODG、驅動信號FCG亦設為有效狀態，而不僅第3電容FD3，而且第1電容FD1或第2電容FD2、第4電容FD4之電位亦可重置為電源電壓VDD之位準。

【0075】

浮動擴散層即FD部124係將所蓄積之電荷轉換為電壓(電壓信號)之電荷電壓轉換部。當向FD部124傳送電荷時，FD部124之電位相應於該經傳送之電荷之量而變化。

【0076】

放大電晶體129輸出與FD部124之電位相應之電壓之信號。

【0077】

於放大電晶體129之源極側連接有連接於垂直信號線29之一端之定電流源，於放大電晶體129之汲極側連接有電源VDD，於放大電晶體129之閘極電極連接有FD部124。由該等放大電晶體129、定電流源、及電源VDD構成源極隨耦器電路，放大電晶體129之閘極電極為源極隨耦器電路之輸入。

【0078】

選擇電晶體130連接於放大電晶體129之源極與垂直信號線29之間。當對選擇電晶體130之閘極電極供給(施加)驅動信號SEL，驅動信號SEL為有效狀態時，選擇電晶體130為導通狀態(開啟狀態)，單位像素101為選擇狀態。

【0079】

當將由第1光電轉換部121或第2光電轉換部122產生之電荷傳送至FD部124、更詳細而言至少包含第1電容FD1之電荷蓄積區域(電荷蓄積電容)時，FD部124之電位相應於所傳送之電荷之量而變化。而且，將變化後之FD部124之電位輸入至源極隨耦器電路、亦即放大電晶體129之閘極電極。

【0080】

當驅動信號SEL為有效狀態時，將與FD部124之電位、即保持(蓄積)於電荷蓄積電容之電荷之量相應之位準之電壓信號作為源極隨耦器電路之輸出，自放大電晶體129經由選擇電晶體130及垂直信號線29輸出至行處理部23。

【0081】

〈單位像素之平面配置例〉

於將CMOS影像感測器11設為背面照射型之CMOS影像感測器之情形下，單位像素101之平面配置如例如圖5所示。此外，於圖5中對與圖4之情形對應之部分賦予同一符號，且適宜省略其說明。

【0082】

於圖5所示之例中，由加斜線之區域包圍之八角形之區域之部分為第1光電轉換部121之受光面。又，該第1光電轉換部121之圖中在右上側相鄰且由加斜線之區域包圍之四角形(菱形)之區域之部分為第2光電轉換部122之受光面。於該例中可知，第1光電轉換部121之受光面較第2光電轉換部122之受光面大。

【0083】

又，以與第1光電轉換部121之受光面之大致中央之部分重疊之方式，將傳送電晶體123、第1開關電晶體125、及第2開關電晶體126於圖中在縱向方向排列而配置。

【0084】

於傳送電晶體123至第2開關電晶體126之圖中之左側，將重置電晶體128、放大電晶體129、及選擇電晶體130於圖中在縱向方向排列而配置。

【0085】

進而，於第2光電轉換部122之受光面之附近，將第3開關電晶體127與第4電容FD4於圖中在縱向方向排列而配置。

【0086】

〈關於像素信號之讀出〉

如上述般，單位像素101為具有高感度像素即第1光電轉換部121、及低感度像素即第2光電轉換部122之子像素構造之像素。

【0087】

又，於單位像素101中之第1光電轉換部121與第2光電轉換部122之間，設置有4個第1電容FD1至第4電容FD4，作為蓄積(保持)由第1光電轉換部121或第2光電轉換部122產生之電荷之電荷蓄積電容。

【0088】

進而，於單位像素101中之彼此相鄰之電荷蓄積電容(第1電容FD1至第4電容FD4)之間設置有用於將其等之彼此相鄰之電荷蓄積電容耦合之開關電晶體。亦即，於單位像素101中，設置有第1開關電晶體125、第2開關電晶體126、及第3開關電晶體127，作為開關電晶體。

【0089】

於一般性子像素構造之像素未設置第2開關電晶體126與第2電容FD2。針對於此，應用本技術之單位像素101之特徵在於為了獲得更高品質之圖像，而設置有第2開關電晶體126與第2電容FD2。以下，針對本技術之特徵進行說明。

【0090】

於單位像素101中，在第1開關電晶體125與第3開關電晶體127及重置電晶體128之間設置有第2開關電晶體126。

【0091】

藉此，在與由第1光電轉換部121產生之電荷對應之信號(以下亦稱為信號SP1)之讀出時，可分3階段切換電荷向電壓之轉換效率。以下，亦將電荷向電壓之轉換效率簡稱為轉換效率。

【0092】

具體而言，例如以轉換效率最高之HCG、轉換效率第2高之MCG、轉換效率最低之LCG之3個不同之轉換效率進行信號SP1之讀出。

【0093】

例如於單位像素101中，適宜進行曝光動作、即第1光電轉換部121與第2光電轉換部122中之光電轉換、或重置位準之讀出等。而且，之後，進行與由第1光電轉換部121產生之電荷對應之信號SP1、及與由第2光電轉換部122產生之電荷對應之信號(以下亦稱為信號SP2)之讀出。

【0094】

此時，首先，依照轉換效率HCG、轉換效率MCG、及轉換效率LCG之順序切換轉換效率，以該等各轉換效率進行信號SP1之讀出，繼而，進行信號SP2之讀出。

【0095】

於轉換效率HCG下，將驅動信號FDG設為非有效狀態，在第1開關電晶體125為關斷狀態(非導通狀態)之狀態下進行信號SP1之讀出。

【0096】

此時，驅動信號ODG可設為有效狀態與非有效狀態之任一狀態，但例如驅動信號ODG被設為有效狀態，第2開關電晶體126被設為導通狀態。

【0097】

於轉換效率HCG下之信號SP1之讀出時，將傳送電晶體123設為開啟狀態(導通狀態)，將由第1光電轉換部121產生之電荷傳送至FD部124、亦即第1電容FD1並予以保持。

【0098】

而且，將與保持於第1電容FD1之電荷相應之信號SP1自放大電晶體129經由選擇電晶體130及垂直信號線29輸出至行處理部23。

【0099】

以下，亦將藉由轉換效率HCG下之信號SP1之讀出而由行處理部23獲得之像素信號特別稱為信號SP1H。例如行處理部23藉由進行CDS處理而產生信號SP1H。

【0100】

於轉換效率HCG下之讀出後，進行轉換效率MCG下之信號SP1之讀出。

【0101】

於轉換效率MCG下，將驅動信號FDG設為有效狀態，將第1開關電晶體125設為開啟狀態(導通狀態)。此時，驅動信號ODG被設為非有效狀態，第2開關電晶體126被設為關斷狀態(非導通狀態)。

【0102】

藉此，將第1電容FD1與第2電容FD2耦合，由第1光電轉換部121產生之電荷為保持於由第1電容FD1與第2電容FD2構成之1個電荷蓄積電容(電荷蓄積區域)之狀態。

【0103】

如是，將與保持於由第1電容FD1與第2電容FD2構成之電荷蓄積電容之電荷相應之信號SP1自放大電晶體129經由選擇電晶體130及垂直信號線29輸出至行處理部23。

【0104】

以下，亦將藉由轉換效率MCG下之信號SP1之讀出而由行處理部23獲得之像素信號特別稱為信號SP1M。例如行處理部23藉由進行CDS處理，而產生信號SP1M。

【0105】

於轉換效率MCG下之讀出後，進行轉換效率LCG下之信號SP1之讀出。

【0106】

於轉換效率LCG下，將驅動信號FDG設為有效狀態，將第1開關電晶體125設為開啟狀態(導通狀態)，且亦將驅動信號ODG設為有效狀態，將第2開關電晶體126設為開啟狀態(導通狀態)。此時，驅動信號FCG被設為非有效狀態，第3開關電晶體127被設為關斷狀態(非導通狀態)。

【0107】

藉此，將第1電容FD1、第2電容FD2、及第3電容FD3耦合，由第1光電轉換部121產生之電荷為保持於由第1電容FD1至第3電容FD3構成之1個電荷蓄積電容(電荷蓄積區域)之狀態。

【0108】

如是，將與保持於由第1電容FD1至第3電容FD3構成之電荷蓄積電容之電荷相應之信號SP1自放大電晶體129經由選擇電晶體130及垂直信號線29輸出至行處理部23。

【0109】

以下，亦將藉由轉換效率LCG下之信號SP1之讀出而由行處理部23獲得之像素信號特別稱為信號SP1L。

【0110】

於轉換效率LCG下，不僅讀出與自第1光電轉換部121傳送至FD部124之電荷相應之信號SP1，亦讀出與在曝光動作時自第1光電轉換部121向FD部124溢流(漏出)之電荷對應之信號。行處理部23藉由基於所讀出之信號進行DDS處理，而產生信號SP1L。

【0111】

在如此般進行了轉換效率HCG、轉換效率MCG、及轉換效率LCG下之信號SP1之讀出後，之後進行信號SP2之讀出。

【0112】

於信號SP2之讀出時，例如將第1開關電晶體125、第2開關電晶體126、及第3開關電晶體127設為開啟狀態(導通狀態)，將第1電容FD1、第2電容FD2、第3電容FD3、及第4電容FD4耦合。

【0113】

藉此，由第2光電轉換部122產生之電荷為保持於由第1電容FD1至第4電容FD4構成之1個電荷蓄積電容(電荷蓄積區域)之狀態。

【0114】

當為在由第1電容FD1至第4電容FD4構成之電荷蓄積電容中保持有電荷之狀態時，將與該電荷相應之信號SP2自放大電晶體129經由選擇電晶體130及垂直信號線29輸出至行處理部23。又，於單位像素101中，亦於適切之時序下進行針對信號SP2之重置位準之讀出。

【0115】

行處理部23藉由基於所讀出之信號SP2進行DDS處理，而產生像素信號。以下，亦將基於信號SP2之像素信號適宜地稱為信號SP2。

【0116】

當如以上般獲得信號SP1H、信號SP1M、信號SP1L、及信號SP2時，於信號處理部26、或CMOS影像感測器11之後段之信號處理部中，基於該等信號SP1H至信號SP2，產生1個圖像(以下亦稱為HDR圖像)。

【0117】

換言之，進行寬動態範圍圖像合成處理等，將由信號SP1H構成之圖像、由信號SP1M構成之圖像、由信號SP1L構成之圖像、及由信號SP2構成之圖像之合計4個圖像合成，而產生1個HDR圖像。

【0118】

於CMOS影像感測器11中，藉由使用4個圖像，可獲得動態範圍寬廣、模糊等少之高品質之HDR圖像。

【0119】

例如，於在單位像素101未設置第2開關電晶體126之情形下，基於相當於上述之信號SP1H、信號SP1L、及信號SP2各者之信號而產生HDR圖像。

【0120】

此情形下，HDR圖像之SNR曲線如例如圖6之箭頭Q11所示。此外，於圖6中，縱軸表示SNR，橫軸表示照度、亦即入射光量。

【0121】

於圖6之箭頭Q11所示之例中，在照度低之區間T11中使用信號SP1H，在中等程度之照度之區間T12中使用信號SP1L，在照度高之區間T13中使用信號SP2，而產生HDR圖像。

【0122】

該情形下，於例如成為區間T12與區間T13之邊界部分(以下亦稱為合

成邊界)之照度(光量)下，使用信號SP1L與信號SP2而產生HDR圖像，但於該合成邊界處SNR急劇且大幅度降低。因而，於落於合成邊界之光量(照度)下產生圖像之模糊，HDR圖像之品質降低。

【0123】

針對於此，於利用CMOS影像感測器11產生HDR圖像之情形下，該HDR圖像之SNR曲線如圖6之箭頭Q12所示。

【0124】

於該例中，在照度最低之區間T21中使用信號SP1H，在照度第2低之區間T22中使用信號SP1M，在照度較區間T22高之區間T23中使用信號SP1L，在照度最高之區間T24中使用信號SP2，而產生HDR圖像。

【0125】

例如，於區間T22與區間T23之邊界部分(合成邊界)之照度下使用信號SP1M與信號SP1L，於區間T23與區間T24之邊界部分(合成邊界)之照度下使用信號SP1L與信號SP2，而產生HDR圖像。

【0126】

於箭頭Q12所示之例中可知，在該等合成邊界處產生SNR之降低，但與箭頭Q11所示之例進行比較，合成邊界處之SNR之降低為小。

【0127】

尤其，此處，藉由分3階段切換信號SP1之讀出時之轉換效率，可將使用信號SP1L之區間T23、與使用信號SP2之區間T24之合成邊界較箭頭Q11之情形朝高照度側挪移。藉此，可進一步減小合成邊界處之SNR之降低。

【0128】

因此，根據CMOS影像感測器11，於落於合成邊界之光量(照度)下抑制圖像之模糊之產生，藉此可提高HDR圖像之品質。亦即，可獲得更高品質之HDR圖像。

【0129】

此種HDR圖像之品質提高可藉由設置第2開關電晶體126，能夠分3階段進行信號SP1之讀出時之轉換效率而實現。尤其是，於以轉換效率HCG與轉換效率MCG進行信號SP1之讀出之後，除信號SP1之電荷外，亦以轉換效率LCG讀出與自第1光電轉換部121溢流之電荷對應之信號，藉此，可抑制合成邊界處之SNR降低。

【0130】

又，一般而言於影像感測器中，業已知悉因FD部中之強電場，而與該FD部相鄰地配置之傳送電晶體下之界面能階劣化。對於此種界面能階之劣化，在電荷蓄積時將FD部之電位降壓事屬有效。

【0131】

此處，考量單位像素101之電荷蓄積時之FD電場之抑制、亦即FD部124中之降壓速度之降低之抑制。

【0132】

例如，於在單位像素101未設置第2開關電晶體126之情形下，如圖7之箭頭Q21所示，第1電容FD1(FD部124)中之降壓速度降低。

【0133】

此外，於圖7中顯示單位像素101中之自第1光電轉換部121至重置電晶體128之部分之電位。亦即，於圖7中，縱向方向表示各位置處之電位(電勢)。

【0134】

尤其，於圖7中顯示在單位像素101未設置第2開關電晶體126之情形，故而圖7所示之第2電容FD2之容量(能夠蓄積電荷之量)較單位像素101中之實際之第2電容FD2之容量大。

【0135】

於未設置第2開關電晶體126之情形下，換言之，於不使用第2開關電晶體126之情形下，藉由第1開關電晶體125來控制第1電容FD1中之降壓速度。

【0136】

如例如箭頭Q21所示，當第1開關電晶體125之Cut_Low深、或於曝光時將第1開關電晶體125設為開啟狀態時，於曝光時自第1光電轉換部121溢流之電荷被蓄積於第1電容FD1與第2電容FD2。

【0137】

此外，於圖7中，加斜線之部分表示在第1光電轉換部121中產生之電荷。又，Cut_Low係將電晶體、亦即該例中之第1開關電晶體125設為關斷狀態(非導通狀態)時之電晶體部分中之電位(電位之深度)。

【0138】

該情形下，因自第1光電轉換部121溢流且蓄積於第1電容FD1與第2電容FD2之電荷，而於第1電容FD1與第2電容FD2之部分中產生降壓。亦即，第1電容FD1與第2電容FD2之部分中之電位隨時間而變淺。

【0139】

然而，由於如上述般第2電容FD2之容量大，故降壓速度變慢，第1電容FD1部分中之電場強度強之時間變長。如是，暗電流之影響變大，或

於圖像中產生白點，而HDR圖像之品質降低。

【0140】

又，亦考量如例如箭頭Q22所示，於曝光時將第1開關電晶體125設為關斷狀態，將第1電容FD1與第2電容FD2電性切離。

【0141】

該情形下，第1開關電晶體125部分之電位變淺，自第1光電轉換部121溢流之電荷僅蓄積於第1電容FD1。因此，若於曝光時將第1開關電晶體125設為關斷狀態，則期待降低第1電容FD1部分中之降壓速度。

【0142】

然而，實際上，第1開關電晶體125受到位於附近之傳送電晶體123之影響，第1開關電晶體125部分之電場強度上升。亦即，因第1開關電晶體125部分之電場速率限制，而難以將第1開關電晶體125部分之電位變淺。

【0143】

根據以上所述，於未設置第2開關電晶體126之情形下，難以藉由第1開關電晶體125來抑制第1電容FD1中之降壓速度，作為結果，難以抑制HDR圖像之品質降低。

【0144】

為此，於CMOS影像感測器11中，藉由在單位像素101設置第2開關電晶體126，且適切地設定各電晶體之Cut_Low，可抑制FD電場，獲得更高品質之HDR圖像。

【0145】

具體而言，於單位像素101中，Cut_Low按照例如FDG>RST>FCG>ODG之順序變深。

【0146】

亦即，較第1開關電晶體125(FDG)之Cut_Low，而重置電晶體128(RST)之Cut_Low淺(電位高)。

【0147】

又，第3開關電晶體127(FCG)之Cut_Low較重置電晶體128(RST)之Cut_Low淺，第2開關電晶體126(ODG)之Cut_Low較第3開關電晶體127(FCG)之Cut_Low淺。此外，不限於此，Cut_Low可按照例如FDG>RST>ODG>FCG之順序變深。

【0148】

又，於CMOS影像感測器11中，如例如圖8所示，藉由在第2開關電晶體126關斷之狀態(非導通狀態)下進行電荷蓄積(曝光)，而實現FD電場之抑制、亦即第1電容FD1中之降壓速度之降低之抑制。

【0149】

於圖8中顯示單位像素101中之自第1光電轉換部121至重置電晶體128之部分之電位。亦即，於圖8中，縱向方向表示各位置處之電位(電勢)。又，於圖8中，加斜線之部分表示在第1光電轉換部121中產生之電荷。

【0150】

於該例中，在電荷之蓄積時、亦即在曝光時，第1開關電晶體125與第2開關電晶體126被設為關斷狀態。

【0151】

如上述般，第2開關電晶體126(ODG)之Cut_Low較第1開關電晶體125(FDG)之Cut_Low淺(電位高)。換言之，例如連接於第1電容FD1與第2

電容FD2之間之第1開關電晶體125之N型通道濃度較連接於第2電容FD2與第3電容FD3之間之第2開關電晶體126之N型通道濃度高。

【0152】

於該例中，第2開關電晶體126配置於離開傳送電晶體123某一程度(規定之距離以上)之位置，不產生電場速率限制，故而能夠將第2開關電晶體126之Cut_Low變淺。

【0153】

因此，於自第1光電轉換部121溢流之電荷多時，該溢流之電荷被蓄積於第1電容FD1與第2電容FD2，可抑制該電荷向第3電容FD3溢流。

【0154】

而且，可使第2電容FD2之容量較小。亦即，由於第2電容FD2之容量較圖7所示之例小，故可抑制第1電容FD1之部分中之降壓速度之降低。換言之，可使第1電容FD1之部分中之降壓速度更快。藉此，可抑制白點之產生等，獲得更高品質之HDR圖像。

【0155】

如此，於單位像素101中，藉由設置第2開關電晶體126，將該第2開關電晶體126之Cut_Low變淺，而實現降壓速度降低之抑制。

【0156】

此外，於曝光時被設為關斷狀態之第2開關電晶體126之後例如於即將進行轉換效率LCG下之信號SP1之讀出(取樣)之前、亦即於即將進行轉換效率LCG下之信號位準(D相)之讀出之前被設為開啟狀態。

【0157】

又，於單位像素101中，第3開關電晶體127(FCG)之Cut_Low較重置

電晶體128(RST)之Cut_Low淺(電位高)。換言之，例如重置電晶體128之N型通道濃度較連接於低感度像素之電容之第4電容FD4之第3開關電晶體127之N型通道濃度高。

【0158】

因而，於蓄積於第3電容FD3之電荷變多之情形下，超過飽和電荷量之份額之電荷經由電位更深之重置電晶體128向電源VDD溢流。藉此，可抑制蓄積於第3電容FD3之電荷經由第3開關電晶體127向第4電容FD4溢出。亦即，可防止於高感度像素(第1光電轉換部121)中溢流之電荷向第4電容FD4溢出並與在低感度像素(第2光電轉換部122)中獲得之電荷混合。

【0159】

又，如上述般，第3電容FD3可設為例如配線電容、MOS電容、MIM電容之任一者。同樣，例如第4電容FD4亦可設為配線電容、MOS電容、MIM電容之任一者。

【0160】

進而，可將第3電容FD3與第4電容FD4設為大容量。例如第3電容FD3及第4電容FD4之容量(能夠蓄積電荷之量)可較第1電容FD1及第2電容FD2之容量大。亦即，第3電容FD3及第4電容FD4可具有較第1電容FD1及第2電容FD2大之電容。

【0161】

此時，第3電容FD3與第4電容FD4之容量之大小關係可為任何關係，但例如第4電容FD4之容量可較第3電容FD3之容量大。

【0162】

藉由使第3電容FD3與第4電容FD4各者之容量較第1電容FD1之容

量、及第2電容FD2之容量大，可抑制車載等用途下之HDR圖像中之過曝之產生，或確保更長之曝光時間，抑制LED閃光之產生。

【0163】

若將第4電容FD4設為大電容，則作為低感度像素發揮功能之第2光電轉換部122較作為高感度像素發揮功能之第1光電轉換部121之情形，可接收更多之光量。

【0164】

例如於第2光電轉換部122與第4電容FD4中能夠蓄積之電荷之量(合計量)較於第1光電轉換部121與第1電容FD1及第2電容FD2中能夠蓄積之電荷之量多。於單位像素101中，藉由低感度像素與高感度像素之感度差，而低感度像素之信號SP2之飽和光量較高感度像素之信號SP1之飽和光量多，例如第4電容FD4之容量較第1電容FD1與第2電容FD2之合計之容量多(大)。

【0165】

〈第2實施形態〉

〈單位像素之構成例〉

且說，於圖4所示之例中，在第1開關電晶體125與第3開關電晶體127之間設置有1個第2開關電晶體126。

【0166】

然而，不限於此，可於第1開關電晶體125與第3開關電晶體127之間設置2個以上之N個開關電晶體，可分4個以上之階段切換轉換效率。

【0167】

此情形下，單位像素101如例如图9所示般構成。此外，於圖9中對與

圖4之情形對應之部分賦予同一符號，且適宜省略其說明。

【0168】

圖9所示之單位像素101之構成就設置有N個開關電晶體161-1至開關電晶體161-N而取代第2開關電晶體126之點與圖4所示之構成不同，就其他點與圖4所示之構成相同。

【0169】

於該例中，單位像素101為於第1開關電晶體125與第3開關電晶體127之間串聯連接開關電晶體161-1至開關電晶體161-N之多段LOFIC(Lateral Overflow Integration Capacitor，橫向溢流積體電容)構造。

【0170】

以下，於無須特別區別開關電晶體161-1至開關電晶體161-N時，亦簡稱為開關電晶體161。

【0171】

於第1開關電晶體125連接有開關電晶體161-1，於該等第1開關電晶體125與開關電晶體161-1之間設置有第2電容FD2。

【0172】

又，於第3開關電晶體127及重置電晶體128連接有開關電晶體161-N。於第3開關電晶體127及重置電晶體128、與開關電晶體161-N之間形成有第3電容FD3。

【0173】

進而，於各開關電晶體161之間設置有電荷蓄積電容。

【0174】

具體而言，於彼此連接之開關電晶體161-k(其中， $k=1、2、\dots、N-1$)與開關電晶體161-($k+1$)之間，設置有電荷蓄積電容之第2電容FD2' -k。

【0175】

該等第2電容FD2' -1至第2電容FD2' -(N-1)由例如N型之擴散層(浮動擴散層)構成。又，第2電容FD2' -1至第2電容FD2' -(N-1)之容量較例如第3電容FD3及第4電容FD4之容量小。

【0176】

以下，於無須特別區別第2電容FD2' -1至第2電容FD2' -(N-1)時，亦簡稱為第2電容FD2' 。

【0177】

於單位像素101中，藉由適宜地將開關電晶體161設為開啟狀態(導通狀態)，可使第1電容FD1及第2電容FD2、與任意個數之第2電容FD2' 耦合，分(N+2)個階段切換轉換效率。

【0178】

該情形下，越增多能夠切換轉換效率之級數，越提高合成邊界處之SNR降低及降壓速度降低之抑制效果，可獲得更高品質之HDR圖像。

【0179】

圖9所示之單位像素101之構成亦可謂係於圖4所示之單位像素101中，在第2電容FD2與第3電容FD3之間設置有複數個第2開關電晶體126，在彼此相鄰之第2開關電晶體126間設置有電荷蓄積電容(第2電容FD2')的構成。

【0180】

〈第3實施形態〉

〈單位像素之構成例〉

且說，於在CMOS影像感測器11中進行攝像並獲得圖像之情形下，有時基於例如在彼此相鄰之複數個各單位像素中獲得之像素信號，而取得圖像上之1個像素之像素值(像素信號)等。

【0181】

此情形下，可於相鄰之複數個像素間，藉由開關電晶體將彼此之第2電容FD2連接，可共有該等第2電容FD2。

【0182】

例如，於在彼此相鄰之2個單位像素之間共有第2電容FD2之情形下，在該等單位像素之間如例如圖10所示般設置開關電晶體。此外，於圖10中對與圖4之情形對應之部分賦予同一符號，且適宜省略其說明。

【0183】

於圖10中，顯示彼此相鄰地設置之單位像素101與單位像素201，作為設置於像素陣列部21之2個單位像素。

【0184】

尤其，圖10所示之單位像素101之構成與圖4所示之構成相同，單位像素201之構成亦設為與單位像素101之構成同樣之構成。

【0185】

亦即，於單位像素201設置有第1光電轉換部221至選擇電晶體230，作為與單位像素101中之第1光電轉換部121至選擇電晶體130對應之構成。

【0186】

又，於單位像素201設置有第1電容FD1' 至第4電容FD4' ，作為與

單位像素101中之第1電容FD1至第4電容FD4對應之電荷蓄積電容。

【0187】

於單位像素101之第2電容FD2、與單位像素201之第2電容FD2' 之間串聯連接有2個開關電晶體251及開關電晶體252。亦即，於單位像素101之第2電容FD2經由開關電晶體251及開關電晶體252連接有相鄰之單位像素201之第2電容FD2' 。

【0188】

當將該等開關電晶體251與開關電晶體252設為開啟狀態(非導通狀態)時，將第2電容FD2與第2電容FD2' 電性耦合。

【0189】

如此，藉由開關電晶體251與開關電晶體252，能夠連接第2電容FD2與第2電容FD2'，藉此，實質上將第2電容FD2之容量設為可變，可使第2電容FD2之容量更大。

【0190】

此外，設置於第2電容FD2與第2電容FD2' 之間之開關電晶體可為1個，亦可為2個以上，於圖10之例中，基於配置之觀點，於第2電容FD2與第2電容FD2' 之間設置有2個開關電晶體。亦即，就每一單位像素設置開關電晶體，藉此，可使單位像素101與單位像素201中之元件等之配置成為對稱。

【0191】

〈影像感測器之使用例〉

圖11係顯示上述之CMOS影像感測器11之使用例之圖。

【0192】

上述之CMOS影像感測器11例如如以下般可使用於感測可見光、或紅外光、紫外光、X射線等光之各種情形。

【0193】

- 數位相機或附帶相機功能之可攜式機器等之拍攝供鑒賞用之圖像之裝置
- 為了自動停止等之安全駕駛、或駕駛者狀態之識別等而拍攝汽車之前方或後方、周圍、車內等之車載用感測器，監視行走車輛或道路之監視相機，進行車輛之間等之測距之測距感測器等之供交通用之裝置
- 為了拍攝使用者之手勢且進行依照該手勢之機器操作而供TV或冰箱、空氣調節機等之家電用之裝置
- 進行藉由內視鏡或利用紅外光之受光進行之血管攝影之裝置等之供醫療或健康照護用之裝置
- 防止犯罪用之監視相機或人物認證用之相機等之供保全之裝置
- 拍攝肌膚之肌膚測定器或拍攝頭皮之顯微鏡等供美容用之裝置
- 針對體育運動用途等之動作相機或可佩戴相機等供體育運動用之裝置
- 用於監視田地或作物之狀態之相機等供農業用之裝置

【0194】

<對於移動體之應用例>

如此，本揭示之技術(本技術)可應用於各種產品。例如，本揭示之技術可實現為搭載於汽車、電動汽車、複合動力機動車、機車、自行車、個人移動性裝置、飛機、無人機、船舶、機器人等任一種類之移動體之裝置。

【0195】

圖12係顯示作為可應用本揭示之技術之移動體控制系統之一例之車輛控制系統之概略性構成例之方塊圖。

【0196】

車輛控制系統12000具備經由通信網路12001連接之複數個電子控制單元。於圖12所示之例中，車輛控制系統12000具備：驅動系統控制單元12010、車體系統控制單元12020、車外資訊檢測單元12030、車內資訊檢測單元12040、及整合控制單元12050。又，作為整合控制單元12050之功能構成，圖示微電腦12051、聲音圖像輸出部12052、及車載網路I/F(interface，介面)12053。

【0197】

驅動系統控制單元12010依照各種程式控制與車輛之驅動系統關聯之裝置之動作。例如，驅動系統控制單元12010作為內燃機或驅動用馬達等用於產生車輛之驅動力之驅動力產生裝置、用於將驅動力傳遞至車輪之驅動力傳遞機構、調節車輛之舵角之轉向機構、及產生車輛之制動力之制動裝置等的控制裝置發揮功能。

【0198】

車體系統控制單元12020依照各種程式控制裝備於車體之各種裝置之動作。例如，車體系統控制單元12020作為無鑰匙門禁系統、智慧型鑰匙系統、電動車窗裝置、或頭燈、尾燈、煞車燈、方向指示燈或霧燈等各種燈之控制裝置發揮功能。該情形下，可對車體系統控制單元12020輸入自代替鑰匙之可攜式機發出之電波或各種開關之信號。車體系統控制單元12020受理該等電波或信號之輸入，控制車輛之門鎖裝置、電動車窗裝

置、燈等。

【0199】

車外資訊檢測單元12030檢測搭載車輛控制系統12000之車輛外部之資訊。例如，於車外資訊檢測單元12030連接有攝像部12031。車外資訊檢測單元12030使攝像部12031拍攝車外之圖像，且接收拍攝到之圖像。車外資訊檢測單元12030可基於接收到之圖像，進行人、車、障礙物、標識或路面上之文字等之物體檢測處理或距離檢測處理。

【0200】

攝像部12031係接收光且輸出與該光之受光量相應之電信號之光感測器。攝像部12031可將電信號作為圖像而輸出，亦可作為測距之資訊而輸出。又，攝像部12031所接收之光可為可見光，也可為紅外線等非可見光。

【0201】

車內資訊檢測單元12040檢測車內之資訊。於車內資訊檢測單元12040例如連接有檢測駕駛者之狀態之駕駛者狀態檢測部12041。駕駛者狀態檢測部12041包含例如拍攝駕駛者之相機，車內資訊檢測單元12040基於自駕駛者狀態檢測部12041輸入之檢測資訊，可算出駕駛者之疲勞度或注意力集中度，亦可判別駕駛者是否打瞌睡。

【0202】

微電腦12051可基於由車外資訊檢測單元12030或車內資訊檢測單元12040取得之車內外之資訊，運算驅動力產生裝置、轉向機構或制動裝置之控制目標值，且對驅動系統控制單元12010輸出控制指令。例如，微電腦12051可進行以實現包含車輛之避免碰撞或緩和衝擊、基於車距之追隨

行駛、車速維持行駛、車輛之碰撞警告、或車輛之車道偏離警告等的ADAS(Advanced Driver Assistance Systems，先進駕駛輔助系統)之功能為目的之協調控制。

【0203】

又，微電腦12051藉由基於由車外資訊檢測單元12030或車內資訊檢測單元12040取得之車輛之周圍之資訊而控制驅動力產生裝置、轉向機構或制動裝置等，而可進行以不依賴駕駛者之操作而自律行駛之自動駕駛等為目的之協調控制。

【0204】

又，微電腦12051可基於由車外資訊檢測單元12030取得之車外之資訊，對車體系統控制單元12020輸出控制指令。例如，微電腦12051可進行根據由車外資訊檢測單元12030檢測出之前方車或對向車之位置而控制頭燈，而將遠光燈切換為近光燈等之以謀求防眩為目的之協調控制。

【0205】

聲音圖像輸出部12052朝可針對車輛之乘客或車外以視覺性或聽覺性通知資訊之輸出裝置，發送聲音及圖像中至少一者之輸出信號。於圖12之例中，作為輸出裝置，例示有音訊揚聲器12061、顯示部12062及儀表板12063。顯示部12062例如可包含車載顯示器及抬頭顯示器之至少一者。

【0206】

圖13係顯示攝像部12031之設置位置之例之圖。

【0207】

於圖13中，車輛12100具有攝像部12101、12102、12103、12104、12105作為攝像部12031。

【0208】

攝像部 12101、12102、12103、12104、12105 例如設置於車輛 12100 之前保險桿、後照鏡、後保險桿、尾門及車廂內之擋風玻璃之上部等位置。前保險桿所具備之攝像部 12101 及車廂內之擋風玻璃之上部所具備之攝像部 12105 主要取得車輛 12100 前方之圖像。後照鏡所具備之攝像部 12102、12103 主要取得車輛 12100 側方之圖像。後保險桿或尾門所具備之攝像部 12104 主要取得車輛 12100 後方之圖像。由攝像部 12101 及 12105 取得之前方之圖像主要用於前方車或行人、障礙物、號誌機、交通標誌或車道線等之檢測。

【0209】

此外，於圖 13 中顯示攝像部 12101 至 12104 之攝影範圍之一例。攝像範圍 12111 表示設置於前保險桿之攝像部 12101 之攝像範圍，攝像範圍 12112、12113 表示分別設置於後照鏡之攝像部 12102、12103 之攝像範圍，攝像範圍 12114 表示設置於後保險桿或尾門之攝像部 12104 之攝像範圍。例如，藉由重疊由攝像部 12101 至 12104 拍攝之圖像資料，可獲得自上方觀察車輛 12100 之俯瞰圖像。

【0210】

攝像部 12101 至 12104 之至少 1 者可具有取得距離資訊之功能。例如，攝像部 12101 至 12104 之至少 1 者可為包含複數個攝像元件之立體攝影機，亦可為具有相位差檢測用之像素之攝像元件。

【0211】

例如，微電腦 12051 藉由基於自攝像部 12101 至 12104 獲得之距離資訊，求得與攝像範圍 12111 至 12114 內之各立體物相隔之距離、及該距離

之時間性變化(對於車輛12100之相對速度)，而可尤其將位於車輛12100之行進路上最近之立體物、且為在與車輛12100大致相同之方向以特定之速度(例如0 km/h以上)行駛之立體物擷取作為前方車。進而，微電腦12051可設定針對前方車於近前應預先確保之車距，進行自動煞車控制(亦包含停止追隨控制)、自動加速控制(亦包含追隨起步控制)等。如此般可進行以不依賴駕駛者之操作而自律行駛之自動駕駛等為目的之協調控制。

【0212】

例如，微電腦12051可基於自攝像部12101至12104取得之距離資訊，將與立體物相關之立體物資料分類為機車、普通車輛、大型車輛、行人、電線桿等其他立體物而加以擷取，用於自動躲避障礙物。例如，微電腦12051可將車輛12100周邊之障礙物辨識為車輛12100之駕駛員可視認之障礙物及難以視認之障礙物。且，微電腦12051判斷表示與各障礙物碰撞之危險度之碰撞風險，當遇到碰撞風險為設定值以上而有可能發生碰撞之狀況時，藉由經由音訊揚聲器12061或顯示部12062對駕駛員輸出警報，或經由驅動系統控制單元12010進行強制減速或迴避操舵，而可進行用於避免碰撞之駕駛支援。

【0213】

攝像部12101至12104之至少1個可為檢測紅外線之紅外線相機。例如，微電腦12051可藉由判定在攝像部12101至12104之攝像圖像中是否存在有行人而辨識行人。如此之行人之辨識藉由例如擷取作為紅外線相機之攝像部12101至12104之攝像圖像之特徵點之程序、及針對表示物體之輪廓之一系列特徵點進行圖案匹配處理而判別是否為行人之步序而進行。當微電腦12051判定為在攝像部12101至12104之攝像圖像中存在有行人，且

辨識行人時，聲音圖像輸出部12052以對該被辨識出之行人重疊顯示用於強調之方形輪廓線之方式控制顯示部12062。又，聲音圖像輸出部12052亦可控制顯示部12062而將顯示行人之圖標等顯示於所期望之位置。

【0214】

以上，關於可應用本揭示之技術之車輛控制系統之一例進行了說明。本揭示之技術可應用於以上所說明之構成中之攝像部12031。具體而言，例如可使用圖1所示之CMOS影像感測器11作為攝像部12031，可獲得更高品質之圖像。

【0215】

此外，本技術不限於對於檢測可見光之入射光量之分佈並作為圖像進行拍攝之固態攝像裝置之應用，能夠對於將紅外線或X射線、或是粒子等之入射量之分佈作為圖像進行拍攝之固態攝像裝置、或廣義之含義上之檢測壓力或靜電電容等其他物理量之分佈並作為圖像進行拍攝之指紋檢測感測器等之所有固態攝像裝置(物理量分佈檢測裝置)應用。

【0216】

本技術之實施形態不限定於上述之實施形態，於不脫離本技術之要旨之範圍內能夠進行各種變更。

【0217】

例如，可採用將上述之複數個實施形態之全部或一部分組合之形態。

【0218】

又，本說明書所記載之效果終極而言僅為例示而非限定性效果，亦可具有本說明書所記載之效果以外之效果。

【0219】

進而，本技術亦可採用如以下之構成。

【0220】

(1)

一種固態攝像裝置，其包含設置有複數個單位像素之像素陣列部；

且

前述單位像素具有：

第1像素；

第2像素，其感度較前述第1像素低；及

4個電荷蓄積電容，其等設置於前述第1像素與前述第2像素之間；

於彼此相鄰之前述電荷蓄積電容之間，設置有用於使該等前述電荷蓄積電容耦合之開關電晶體。

(2)

如(1)之固態攝像裝置，其中前述單位像素作為前述4個前述電荷蓄積電容，具有：

第1電荷蓄積電容，其連接於前述第1像素；

第2電荷蓄積電容，其經由第1開關電晶體與前述第1電荷蓄積電容連接；

第3電荷蓄積電容，其經由第2開關電晶體與前述第2電荷蓄積電容連接；

第4電荷蓄積電容，其連接於前述第2像素，且經由第3開關電晶體與前述第3電荷蓄積電容連接。

(3)

如(2)之固態攝像裝置，其中於前述第1像素與前述第1電荷蓄積電容之間，設置有用於將由前述第1像素產生之電荷傳送至前述第1電荷蓄積電容之傳送電晶體。

(4)

如(2)或(3)之固態攝像裝置，其中於前述第1電荷蓄積電容連接有放大電晶體之閘極電極，該放大電晶體輸出與前述第1電荷蓄積電容之電位相應之電壓之信號。

(5)

如(2)至(4)中任一項之固態攝像裝置，其中連接於前述第3電荷蓄積電容之重置電晶體之N型通道濃度較前述第3開關電晶體之N型通道濃度高。

(6)

如(2)至(5)中任一項之固態攝像裝置，其中前述第1開關電晶體之N型通道濃度較前述第2開關電晶體之N型通道濃度高。

(7)

如(2)至(6)中任一項之固態攝像裝置，其中前述第1電荷蓄積電容及前述第2電荷蓄積電容係由N型之擴散層形成。

(8)

如(2)至(7)中任一項之固態攝像裝置，其中前述第2電荷蓄積電容經由開關電晶體和與前述單位像素相鄰之其他前述單位像素之前述第2電荷蓄積電容連接。

(9)

如(2)至(8)中任一項之固態攝像裝置，其中前述第3電荷蓄積電容之

容量較前述第1電荷蓄積電容及前述第2電荷蓄積電容之容量大。

(10)

如(2)至(9)中任一項之固態攝像裝置，其中前述第3電荷蓄積電容係MOS電容。

(11)

如(2)至(9)中任一項之固態攝像裝置，其中前述第3電荷蓄積電容係配線電容。

(12)

如(2)至(9)中任一項之固態攝像裝置，其中前述第3電荷蓄積電容係MIM電容。

(13)

如(2)至(12)中任一項之固態攝像裝置，其中於前述第2電荷蓄積電容與前述第3電荷蓄積電容之間設置有複數個前述第2開關電晶體；且於彼此相鄰之前述第2開關電晶體之間設置有電荷蓄積電容。

(14)

如(2)至(13)中任一項之固態攝像裝置，其中前述第4電荷蓄積電容之容量較前述第1電荷蓄積電容及前述第2電荷蓄積電容之容量大。

(15)

如(14)之固態攝像裝置，其中於前述第2像素與前述第4電荷蓄積電容中能夠蓄積之電荷之量較於前述第1像素與前述第1電荷蓄積電容及前述第2電荷蓄積電容中能夠蓄積之電荷之量多。

(16)

如(2)至(15)中任一項之固態攝像裝置，其中前述第4電荷蓄積電容係

MOS電容。

(17)

如(2)至(15)中任一項之固態攝像裝置，其中前述第4電荷蓄積電容係配線電容。

(18)

如(2)至(15)中任一項之固態攝像裝置，其中前述第4電荷蓄積電容係MIM電容。

【符號說明】

【0221】

11:CMOS影像感測器

21:像素陣列部

22:垂直驅動部

23:行處理部

24:水平驅動部

25:系統控制部

26:信號處理部

27:資料儲存部

28:像素驅動線

29:垂直信號線

51:MOS影像感測器

81:CMOS影像感測器

101, 201:單位像素

121, 221:第1光電轉換部

122:第2光電轉換部
123:傳送電晶體
124:FD部
125:第1開關電晶體
126:第2開關電晶體
127:第3開關電晶體
128:重置電晶體
129:放大電晶體
130:選擇電晶體
161-1~161-N:開關電晶體
230:選擇電晶體
251, 252:開關電晶體
12000:車輛控制系統
12001:通訊網路
12010:驅動系統控制單元
12020:車體系統控制單元
12030:車外資訊檢測單元
12031, 12101, 12102, 12103, 12104, 12105:攝像部
12040:車內資訊檢測單元
12041:駕駛者狀態檢測部
12050:整合控制單元
12051:微電腦
12052:聲音圖像輸出部

12053:車載網路I/F

12061:音訊揚聲器

12062:顯示部

12063:儀表板

12100:車輛

12111, 12112, 12113, 12114:攝像範圍

FCG, FDG, ODG, RST, SEL, TGL:驅動信號

FCVDD:電源

FD1, FD1' :第1電容

FD2, FD2' , FD2' -1~FD2' -(N-1):第2電容

FD3, FD3' :第3電容

FD4, FD4' :第4電容

Q11, Q12, Q21, Q22:箭頭

SP1, SP1H, SP1L, SP1M, SP2:信號

T11, T12, T13, T21, T22, T23, T24:區間

VDD:電源/電源電壓

【發明申請專利範圍】

【請求項1】

一種固態攝像裝置，其包含設置有複數個單位像素之像素陣列部；
且
前述單位像素具有：
第1像素；
第2像素，其感度較前述第1像素低；及
4個電荷蓄積電容，其等設置於前述第1像素與前述第2像素之間；
於彼此相鄰之前述電荷蓄積電容之間，設置有用於使該等前述電荷蓄積電容耦合之開關電晶體。

【請求項2】

如請求項1之固態攝像裝置，其中前述單位像素作為前述4個前述電荷蓄積電容，具有：
第1電荷蓄積電容，其連接於前述第1像素；
第2電荷蓄積電容，其經由第1開關電晶體與前述第1電荷蓄積電容連接；
第3電荷蓄積電容，其經由第2開關電晶體與前述第2電荷蓄積電容連接；及
第4電荷蓄積電容，其連接於前述第2像素，且經由第3開關電晶體與前述第3電荷蓄積電容連接。

【請求項3】

如請求項2之固態攝像裝置，其中於前述第1像素與前述第1電荷蓄積電容之間，設置有用於將由前述第1像素產生之電荷傳送至前述第1電荷蓄

積電容之傳送電晶體。

【請求項4】

如請求項2之固態攝像裝置，其中於前述第1電荷蓄積電容連接有放大電晶體之閘極電極，該放大電晶體輸出與前述第1電荷蓄積電容之電位相應之電壓之信號。

【請求項5】

如請求項2之固態攝像裝置，其中連接於前述第3電荷蓄積電容之重置電晶體之N型通道濃度較前述第3開關電晶體之N型通道濃度高。

【請求項6】

如請求項2之固態攝像裝置，其中前述第1開關電晶體之N型通道濃度較前述第2開關電晶體之N型通道濃度高。

【請求項7】

如請求項2之固態攝像裝置，其中前述第1電荷蓄積電容及前述第2電荷蓄積電容係由N型之擴散層形成。

【請求項8】

如請求項2之固態攝像裝置，其中前述第2電荷蓄積電容經由開關電晶體和與前述單位像素相鄰之其他前述單位像素之前述第2電荷蓄積電容連接。

【請求項9】

如請求項2之固態攝像裝置，其中前述第3電荷蓄積電容之容量較前述第1電荷蓄積電容及前述第2電荷蓄積電容之容量大。

【請求項10】

如請求項2之固態攝像裝置，其中前述第3電荷蓄積電容係MOS電

容。

【請求項11】

如請求項2之固態攝像裝置，其中前述第3電荷蓄積電容係配線電容。

【請求項12】

如請求項2之固態攝像裝置，其中前述第3電荷蓄積電容係MIM電容。

【請求項13】

如請求項2之固態攝像裝置，其中於前述第2電荷蓄積電容與前述第3電荷蓄積電容之間設置有複數個前述第2開關電晶體；且

於彼此相鄰之前述第2開關電晶體之間設置有電荷蓄積電容。

【請求項14】

如請求項2之固態攝像裝置，其中前述第4電荷蓄積電容之容量較前述第1電荷蓄積電容及前述第2電荷蓄積電容之容量大。

【請求項15】

如請求項14之固態攝像裝置，其中於前述第2像素與前述第4電荷蓄積電容中能夠蓄積之電荷之量較於前述第1像素與前述第1電荷蓄積電容及前述第2電荷蓄積電容中能夠蓄積之電荷之量多。

【請求項16】

如請求項2之固態攝像裝置，其中前述第4電荷蓄積電容係MOS電容。

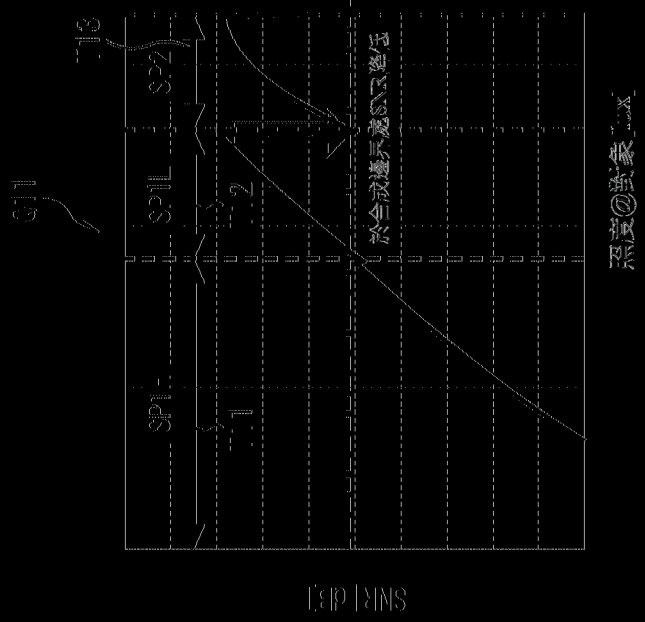
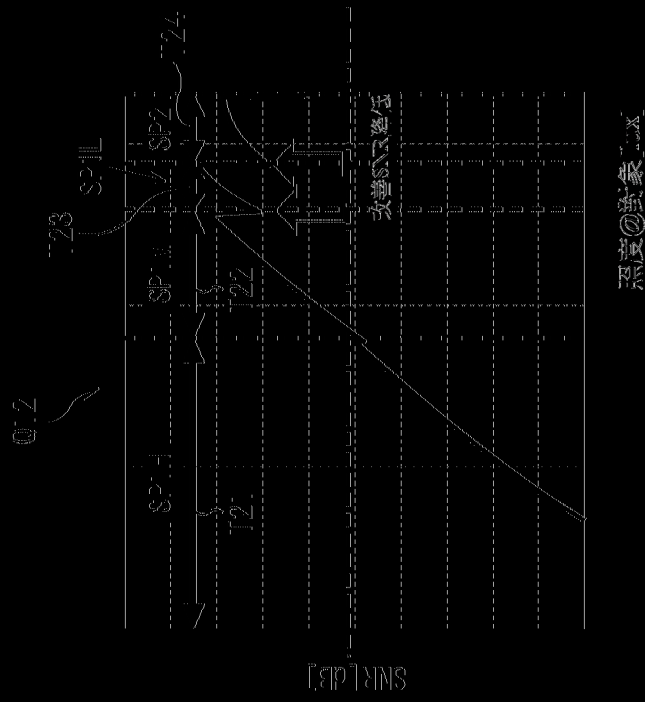
【請求項17】

如請求項2之固態攝像裝置，其中前述第4電荷蓄積電容係配線電

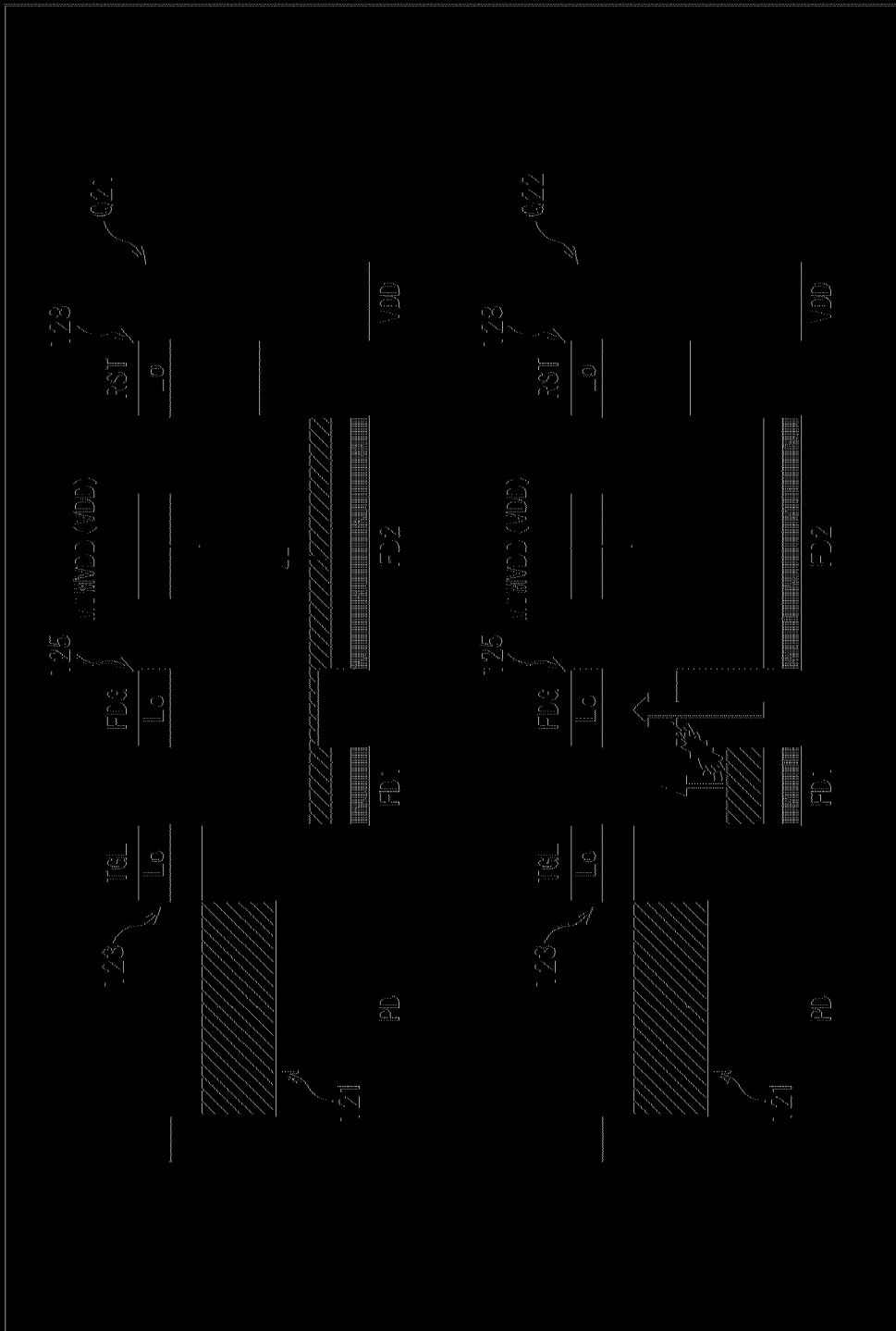
容。

【請求項18】

如請求項2之固態攝像裝置，其中前述第4電荷蓄積電容係MIM電容。



【圖6】



[圖7]

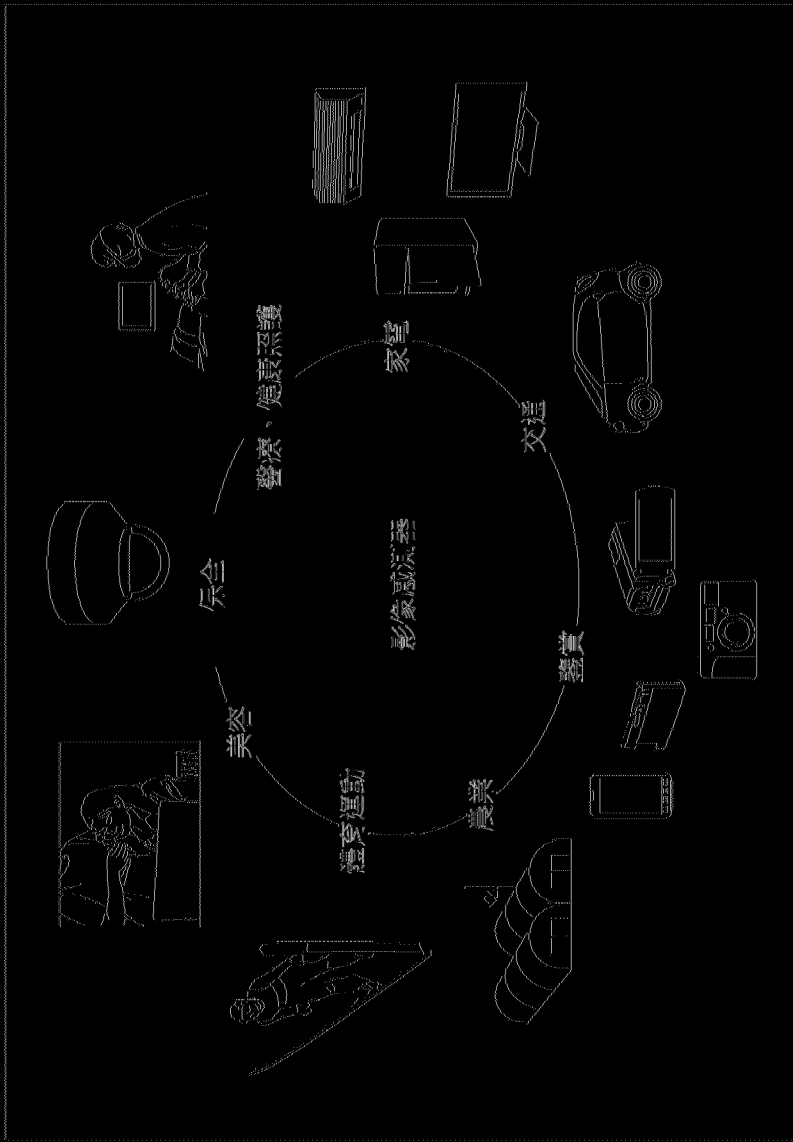


圖 1

