

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2012-508118

(P2012-508118A)

(43) 公表日 平成24年4月5日(2012.4.5)

(51) Int.Cl.	F I	テーマコード (参考)
<b>B 8 1 B 7/02 (2006.01)</b>	B 8 1 B 7/02	3 C 0 8 1
<b>B 8 1 B 3/00 (2006.01)</b>	B 8 1 B 3/00	
<b>G O 1 P 15/135 (2006.01)</b>	G O 1 P 15/135	Z
<b>G O 1 P 15/125 (2006.01)</b>	G O 1 P 15/125	Z
<b>G O 1 P 15/18 (2006.01)</b>	G O 1 P 15/00	K

審査請求 未請求 予備審査請求 未請求 (全 36 頁)

(21) 出願番号 特願2011-535705 (P2011-535705)  
 (86) (22) 出願日 平成21年11月6日 (2009.11.6)  
 (85) 翻訳文提出日 平成23年7月11日 (2011.7.11)  
 (86) 国際出願番号 PCT/US2009/063616  
 (87) 国際公開番号 W02010/054244  
 (87) 国際公開日 平成22年5月14日 (2010.5.14)  
 (31) 優先権主張番号 61/112, 521  
 (32) 優先日 平成20年11月7日 (2008.11.7)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 511112445  
 キャベンディッシュ・キネティクス・インコーポレイテッド  
 CAVENDISH KINETICS, INC.  
 アメリカ合衆国95134カリフォルニア州サンノゼ、ノース・ファースト・ストリート3833番  
 (74) 代理人 100101454  
 弁理士 山田 卓二  
 (74) 代理人 100081422  
 弁理士 田中 光雄  
 (74) 代理人 100125874  
 弁理士 川端 純市

最終頁に続く

(54) 【発明の名称】 相対的に小型の複数のMEMSデバイスを用いて相対的に大型のMEMSデバイスを置き換える方法

(57) 【要約】

本発明は、多数の小型のMEMSデバイスを用いて相対的に大型の1つのMEMSデバイス又はデジタル可変キャパシタの機能を置き換えることを含む。相対的に小型の多数のMEMSデバイスは、相対的に大型のデバイスと同じ機能を実行するが、これらは、その相対的に小型のサイズに起因して、CMOS互換のプロセスを用いてキャピティ内に封止可能である。相対的に小型の多数のデバイスにわたる信号の平均をとることにより、相対的に小型の複数のデバイスからなるアレーの精度は、相対的に大型のデバイスのものと等価になる。第1のプロセスでは、MEMSに基づく複数の加速度計スイッチからなるアレーを使用する。この場合、アレーには、慣性応答のアナログ/デジタル変換が一体化されている。第2のプロセスでは、複数のMEMSデバイスがデジタル可変キャパシタとして並列動作する、MEMSに基づくデバイス構造を使用する。

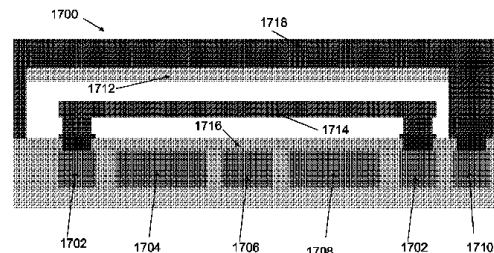


Figure 17A

**【特許請求の範囲】****【請求項 1】**

基板と、  
複数の層と、  
複数の微小電気機械デバイスとを備えたデバイス構造であって、

上記複数の層は上記基板上に形成され、上記複数の層のうちの第 1 の層は、上記構造内において上記基板と上記複数の層との間に形成された 1 つ又は複数のキャビティの境界になり、

上記複数の微小電気機械デバイスは、上記基板上であって、上記 1 つ又は複数のキャビティのそれぞれの内部に配置されたデバイス構造。

10

**【請求項 2】**

上記 1 つ又は複数のキャビティのうちの少なくとも 1 つ内に設けられ、上記複数の微小電気機械デバイスの上で上記第 1 の層に接続されたプルアップ電極をさらに備えた請求項 1 記載のデバイス構造。

**【請求項 3】**

上記基板から、上記 1 つ又は複数のキャビティの上に配置された 1 つ又は複数の層までのビア接続をさらに備えた請求項 2 記載のデバイス構造。

**【請求項 4】**

上記 1 つ又は複数のキャビティのうちの少なくとも 1 つは、所定の長さ、所定の幅、及び所定の高さを有し、上記長さ又は幅のうちの少なくとも 1 つは約 20 ミクロンから約 30 ミクロンまでの間である請求項 3 記載のデバイス構造。

20

**【請求項 5】**

上記 1 つ又は複数のキャビティ及び複数の微小電気機械デバイスは相補型金属酸化物半導体内に組み込まれる請求項 1 記載のデバイス構造。

**【請求項 6】**

上記複数のデバイスのうちの第 1 のデバイスは、上記複数のデバイスのうちの第 2 のデバイスのもとは異なる設計を有する請求項 1 記載のデバイス構造。

**【請求項 7】**

上記デバイス構造は、

第 1 の電極と、

第 2 の電極と、

複数のカンチレバーとをさらに備え、

上記複数のカンチレバーはそれぞれ、上記第 1 の電極に接触した位置から、上記第 1 及び第 2 の電極の両方から離れた位置、及び、上記第 2 の電極に接触した位置へ移動可能である請求項 1 記載のデバイス構造。

30

**【請求項 8】**

上記デバイス構造はデジタル可変キャパシタである請求項 7 記載のデバイス構造。

**【請求項 9】**

上記デバイス構造は第 3 の電極をさらに備え、上記複数のカンチレバーのそれぞれは上記第 3 の電極に接続されている請求項 8 記載のデバイス構造。

40

**【請求項 10】**

1 つ又は複数のキャビティと、上記 1 つ又は複数のキャビティのそれぞれの内部に配置された複数のデバイスとを有するデバイス構造を用いる方法であって、上記方法は、

第 1 の電氣的バイアスを 1 つ又は複数のランド電極に印加して、上記複数のデバイスを、上記 1 つ又は複数のランド電極から離れた第 1 の位置から、上記 1 つ又は複数のランド電極に接触した第 2 の位置に移動させることと、

加速度を加えることにより、上記複数のデバイスのうちの 1 つ又は複数移動させることと、

上記加速度を加えた後に、上記 1 つ又は複数のランド電極を接触したままであるデバイスの個数を検出することと、

50

第 2 の電氣的バイアスを上記複数のランド電極に印加して、上記複数のデバイスを上記第 2 の位置に移動させることとを含む方法。

【請求項 1 1】

上記検出することは、上記 1 つ又は複数のランド電極と対応するデバイスとの間における電氣的連続性の有無を検出することを含む請求項 1 0 記載の方法。

【請求項 1 2】

上記複数のデバイスは、  
 振りバネと、

上記振りバネに接続され、上記振りバネのまわりに回転可能なブルーフマスと、  
 上記ブルーフマスとは反対において上記振りバネに接続された抵抗接触とを備え、

10

上記デバイス構造は、上記ブルーフマスの上に配置されたプルアップ電極と、上記ブルーフマスの下に配置されたプルダウン電極とのうちの 1 つ又は複数をさらに備え、

上記方法はさらに、上記プルアップ電極及び上記プルダウン電極のうちの 1 つ又は複数に電氣的バイアスを印加することを含み、上記電氣的バイアスは、上記複数のデバイスと上記複数のランド電極との間におけるスティクション力を上回るのに十分な大きさを有する請求項 1 1 記載の方法。

【請求項 1 3】

上記方法は、上記複数のデバイスのうちの 1 つ又は複수에プルアップ力をかけることをさらに含み、

上記プルアップ力は、上記複数のデバイスのすべてを上記ランド電極に接触した状態から移動させるのに十分な大きさを有し、

20

プルアップ力をかけることは、上記複数のデバイスのうちの 1 つ又は複数を移動させることとは別個に行われる請求項 1 0 記載の方法。

【請求項 1 4】

上記複数のデバイスは、  
 振りバネと、

上記振りバネに接続され、上記振りバネのまわりに回転可能なブルーフマスと、  
 上記ブルーフマスとは反対において上記振りバネに接続された抵抗接触とを備え、

30

上記デバイス構造は、上記ブルーフマスの上に配置されたプルダウン電極と、上記ブルーフマスの下に配置されたプルアップ電極とのうちの 1 つ又は複数をさらに備え、

上記検出することは、さらに、上記ブルーフマスと、各デバイスに係る上記プルダウン電極及び上記プルアップ電極のうちの一方との間の容量の変化を測定することを含む請求項 1 0 記載の方法。

【請求項 1 5】

上記 1 つ又は複数のキャピティは、1 つ又は複数のデバイスを内部にそれぞれ有する複数のキャピティを含む請求項 1 0 記載の方法。

【請求項 1 6】

キャピティ内に形成された複数の微小電気機械デバイスを有するデジタル可変キャパシタを動作させる方法であって、上記方法は、

40

複数のカンチレバーを、R F 電極から第 1 の距離にわたって離れた第 1 の位置から、上記 R F 電極から第 2 の距離にわたって離れた第 2 の位置に移動させることを含み、上記第 1 の距離は上記第 2 の距離よりも大きく、

上記複数のカンチレバーを上記第 1 の位置に移動させることと、

上記複数のカンチレバーを、上記 R F 電極から第 3 の距離にわたって離れた第 3 の位置に移動させることを含み、上記第 3 の距離は上記第 1 の距離よりも大きい方法。

【請求項 1 7】

電氣的バイアスを 1 つ又は複数の第 1 の電極に印加して、上記複数のカンチレバーを上記第 1 の位置から上記第 2 の位置に移動させることをさらに含む請求項 1 6 記載の方法。

【請求項 1 8】

電氣的バイアスを 1 つ又は複数の第 2 の電極に印加して、上記複数のカンチレバー上記

50

第3の位置に移動させることをさらに含む請求項17記載の方法。

【請求項19】

上記複数の微小電気機械デバイスは並列に動作する請求項18記載の方法。

【請求項20】

上記複数の微小電気機械デバイスは並列に動作する請求項16記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、概して、相対的に大型の単一のMEMSデバイスを置き換える、相対的に小型の複数の微小電気機械システム(MEMS)装置である装置、及び当該装置を用いる方法に関する。

10

【背景技術】

【0002】

MEMSデバイスは半導体プロセスを用いて定型的な手順で製造される。これにより、加速度計、圧力センサ、低抵抗の電流スイッチ又はRFスイッチ、可変容量デバイス、共振器、及び他の装置を安価に製造することができる。これらのデバイスのうちの多くは、所望の物理的特性で動作するためには、通常、数百マイクロン平方の面積を占有する。そのため、バックエンドに見られる典型的な中間層誘電体を用いて、又はバックエンドに見られる電極配線(メタライゼーション)を用いて、キャビティにおいてそのようなデバイスのシーリング(封止)を行うことは、使用されるこれらの手段が1マイクロンのオーダーの厚さを有するものであるため、非常に困難である。多くの無線周波アプリケーションでは、例えばアンテナモジュールにおいて共振LC回路を同調させるために使用可能である、可変キャパシタを有することが望ましい。可変キャパシタは、多数の異なる周波数において使用される可能性がある携帯電話機又は他の装置において、複数の搬送波周波数間における切り換えを行うために使用可能である。

20

【発明の概要】

【発明が解決しようとする課題】

【0003】

これらのデバイスの動作のために、通常は低圧のキャビティが必要とされるが、この場合、キャビティの屋根に圧力がかかることになる。MEMSデバイスの幅が100マイクロンを超えるとき、キャビティは外部からの圧力によってつぶれてしまう。この問題を解決するために、複数のMEMSデバイスが別個のパッケージ内に収められるが、このことはデバイスの価格を2倍にする可能性がある。一部の用途では、MEMSデバイスをマイクロコントローラ又は他の論理デバイスと同じチップ上に設けることが有利であるが、MEMSデバイスは別個のパッケージ内に収められなければならないのでこのことは不可能である。

30

【0004】

長年にわたって、さまざまなマイクロマシニング技術を用いて、MEMSに基づく加速度計が製造されてきた。これらのMEMSに基づく加速度計の大部分は、センサの感度及び信号範囲を設定するために、複数の梁によって懸架された単一のプルーフマス(proof mass: 標準質量を有する錘)をマイクロマシニングにより正確に形成することに依存する。典型的な検出方法は容量に基づくものであるが、他の検出方法も使用されてきた。プルーフマスのサイズは、通常、少なくとも2つの次元では100マイクロンのオーダーである一方、第3の空間的次元では数マイクロンのサイズであってもよい。いったん懸架システムが付加されると、逆ウェハボンディング(reverse wafer bonding)から完全密封パッケージ(full hermetic packages)までの範囲にわたる入念なパッケージング方法が必要とされる。これらの複雑なパッケージング方法は、センサのコストを上昇させ、また、標準的な配線形成工程(BEO)又は標準的なパッケージングフローにセンサを完全に組み込む可能性を制限する。

40

【0005】

50

従って、チップに一体化されたデバイス、及びその製造方法が必要とされている。

【課題を解決するための手段】

【0006】

本明細書で開示する実施形態は、概して、多数の小型のMEMSデバイスを用いて相対的に大型の1つのMEMSデバイスの機能を置き換えることを含む。相対的に小型の多数のMEMSデバイスは、相対的に大型のデバイスのもと同じ機能を実行するが、これらは、その相対的に小型のサイズに起因して、相補型金属酸化物半導体(CMOS)に互換のプロセスを用いてキャビティ内に封止されることが可能である。相対的に小型の多数のデバイスにわたる信号の平均をとることにより、相対的に小型の複数のデバイスからなるアレーの精度は、相対的に大型のデバイスのもと同値になる。このプロセスは、まず、MEMSに基づく複数の加速度計スイッチからなるアレーの使用を考察することで例示される。この場合、アレーには、慣性応答のアナログ/デジタル変換が一体化されている。第2の例では、MEMSスイッチとランド電極との間における間隙により制御される容量を有する大型のMEMSに基づく可変キャパシタを、相対的に小型の複数のMEMS可変キャパシタからなるアレーに分割することについて議論する。この場合、相対的に小型の複数のMEMS可変キャパシタは、互いに並列接続され、また、ランド電極から離れた状態と、ランド電極上の薄い酸化物に接近した状態とのいずれかにある。こうして、当該アレーはデジタル可変キャパシタとして動作する。

10

【0007】

ある実施形態では、MEMSデバイスが可変キャパシタとして使用されるときに、当該キャパシタが小型の複数のMEMSキャパシタからなるアレーに分割されるように使用されてもよい。これらの相対的に小型のキャパシタは、半導体集積回路デバイスのバックエンド電極配線においてCMOS互換のプロセスで生成可能なキャビティに収められてもよい。相対的に小型のキャパシタのそれぞれは、明確に定義された2つの容量状態、すなわち、最上部に薄い絶縁体を有するランド電極に完全に引き寄せられた状態と、信号ラインがカンチレバーから離れて完全に非接触の状態とを有する。キャパシタを相対的に小型であり並列動作する多数のキャパシタに分割することにより、各可変キャパシタの個別の容量が必要な容量分解能をもたらすために十分に小さい限り、所望の容量を生成することができる。

20

【0008】

他の実施形態では、デバイス構造が開示される。デバイス構造は、基板と、当該基板上に形成された複数の層とを含んでもよい。複数の層のうちの第1の層は、基板と複数の層との間における構造内に形成された1つ又は複数のキャビティの境界になってもよい。本構造は、基板上かつ1つ又は複数のキャビティ内に設けられた複数のデバイスを含んでもよい。

30

【0009】

他の実施形態では、デバイス構造を用いる方法が開示される。デバイス構造は、1つ又は複数のキャビティと、当該1つ又は複数のキャビティ内の複数のデバイスとを含んでもよい。各デバイスは、対応するランド電極を含んでもよい。本方法は、第1の電氣的バイアスを複数のランド電極に印加して、複数のデバイスを、複数のランド電極から離れた第1の位置から、複数のランド電極に接触した第2の位置に移動させることを含んでもよい。本方法は、複数のデバイスのうちの1つ又は複数を選択することと、加速後に複数のランド電極に接触したままであるデバイスの個数を検出することとを含んでもよい。本方法は、第2の電氣的バイアスを複数のランド電極に印加して、複数のデバイスを複数の第2の位置に移動させることを含んでもよい。

40

【0010】

他の実施形態では、デバイス構造を用いる方法が開示される。デバイス構造は、1つ又は複数のキャビティと、当該1つ又は複数のキャビティ内の複数のデバイスとを含んでもよい。各デバイスは、キャビティ内に設けられた、対応するランド電極を含んでもよい。本方法は、ランド電極から離れた第1の位置にすべてのデバイスを移動させることと、複

50

数のデバイスのうちの1つ又は複数を移動させることとを含んでもよい。本方法は、加速後に、複数のランド電極に接触している第2の位置に移動したデバイスの個数を検出することと、すべてのデバイスを第1の位置に移動させることとを含んでもよい。

【0011】

他の実施形態では、デジタル可変キャパシタを動作させる方法が開示される。デジタル可変キャパシタは、キャピティ内に形成された複数の微小電気機械デバイスを有する。本方法は、複数のカンチレバーを、RF電極から第1の距離にわたって離れた第1の位置から、RF電極から第2の距離にわたって離れた第2の位置に移動させることを含む。第1の距離は第2の位置よりも大きい。本方法は、複数のカンチレバーを第1の位置に移動させることとを含んでもよい。本方法は、さらに、RF電極から第3の距離にわたって離れた第3の位置に複数のカンチレバーを移動させることを含む。第3の距離は第1の位置よりも大きい。

10

【図面の簡単な説明】

【0012】

【図1A】本発明の実施形態に係る封止方法を示す。

【図1B】本発明の実施形態に係る封止方法を示す。

【図1C】本発明の実施形態に係る封止方法を示す。

【図1D】本発明の実施形態に係る封止方法を示す。

【図1E】本発明の実施形態に係る封止方法を示す。

【図1F】本発明の実施形態に係る封止方法を示す。

20

【図1G】本発明の実施形態に係る封止方法を示す。

【図1H】本発明の実施形態に係る封止方法を示す。

【図1I】本発明の実施形態に係る封止方法を示す。

【図2A】キャピティのシーリングを行う前の構造の概略断面図を示す。

【図2B】スパッタエッチングプロセスを行っている間の構造2Bの概略断面図を示す。

【図2C】キャピティのシーリングを行った後の図2Aの構造を示す。

【図3】ある実施形態に係る非対称スイッチの図を示す。

【図4】マイクロキャピティに収容されたアレーの加速度計の図である。

【図5】振りヒンジの変動の期待される分布の図である。

【図6】接触スティクションの関数として変動の分布を示す図である。

30

【図7】付着力の変動及び振りアームのパネ定数の変動に起因する引き離し力の合成分布を示す。

【図8A】設計されたFtの分布を示す。

【図8B】設計変化を含むFs - Ftの分布を示す。

【図9】ある実施形態に係る異なる時間区間における測定された加速度を示す。

【図10】他の実施形態に係る非対称スイッチの図である。

【図11】2つの振りサイドアーム及び大型のプルーフマスを備えた振りカンチレバーの上面図である。

【図12】ある実施形態に係る加速度計の概略回路図である。

【図13】ある実施形態に係るアレーからの小型の加速度計の概略図である。

40

【図14】ある実施形態に係る制御電極及びRF電極の概略上面図である。

【図15】ある実施形態に係る制御電極及びRFライン上に設けられたカンチレバーの概略上面図である。

【図16】ある実施形態に係るRF電極に沿って配置された複数のMEMSデバイスの概略上面図である。

【図17A】ある実施形態に係るMEMSキャパシタスイッチの非接触状態における概略断面図である。

【図17B】ある実施形態に係るMEMSキャパシタスイッチのダウン状態における概略断面図である。

【図17C】ある実施形態に係るMEMSキャパシタスイッチのアップ状態における概略

50

断面図である。

【発明を実施するための形態】

【0013】

本発明の前述の特徴が詳細に理解可能になるように、上で簡単に概要を述べた本発明について、実施形態を参照してより具体的に説明する。実施形態のうちの一部を添付の図面に図示する。しかしながら、添付の図面は、本発明の典型的な実施形態のみを示すものであり、従って、その範囲を限定するように考えるべきではなく、本発明は他の同様に有効な実施形態を包含する可能性があるということに注意する。

【0014】

理解の簡単化のために、可能な場合には、複数の図面にわたって共通の同じ構成要素を示すために、同じ参照番号が使用されている。ある実施形態で開示した構成要素は、特に言及していなくても他の実施形態でも有益に利用可能であることを意図している。

【0015】

本明細書で議論する実施形態は、概して、多数の小型のMEMSデバイスを用いて、相対的に大型の1つのMEMSデバイス又はデジタル可変キャパシタの機能を置き換えることを含む。本明細書で議論する解決方法は、単一のMEMSデバイス又は可変キャパシタを分割して、相対的に大型の単一のMEMSデバイス可変キャパシタと同じ機能を実行する相対的に小型の複数のMEMSデバイスからなるアレーにすることを含む。アレーにおける各個別のMEMSデバイスは、数ミクロンの範囲のみにわたるように構成されてもよく、このため、バックエンド電極配線内に収まるキャピティに収容可能である。キャピティの屋根は、例えば厚さ1ミクロンの中間層誘電体であってもよく、これの幅は数ミクロンのみであるので、外部の大気圧は、キャピティが真空にされている場合であっても、キャピティの屋根に有意な変形をもたらすほどには大きくはない。

【0016】

何らかの物理現象を測定するように動作する小型の複数のMEMSデバイスからなるアレーが大型の単一のMEMSデバイスに対して優位点を有する理由を説明するために、本明細書で議論する実施形態のうちの一部は、MEMS加速度計の用途について示す。ただし、相対的に小型の複数のMEMSデバイスを用いて相対的に大型のMEMSデバイスを置き換える本発明は、この用途に限定されるものではない。

【0017】

本発明は、互いに並列な多数の小型のカンチレバーからなる、高速な低電圧電流スイッチをつくるために使用可能であるが、又は、RFスイッチ又は可変キャパシタを、互いに並列に動作する相対的に小型の複数のスイッチからなるアレーに分割することも可能である。その利点として、相対的に大型のMEMSデバイスを相対的に小型の多数のデバイスで置き換えることにより、後者のデバイスによれば、蒸着、リソグラフィ、及びエッチングによるCMOS互換のプロセスを用いてチップ上に封止されうるようにサイズをそれぞれ削減することができる。すべてのデバイスの大きさを削減することにより、切り換え電圧を低下させることができ、また、切り換え速度を向上させることができる。

【0018】

相対的に小型の複数のMEMSデバイスを、標準的なCMOSプロセスの中間層誘電体において画成されたそれらの固有のキャピティ内に収容することもできる。摂氏400度未満の温度を用いてMEMSデバイス及びキャピティをつくることにより、これらは、標準的なCMOSプロセスの電極配線層と容易に一体化することができ、よって、MEMSデバイスをCMOSチップ上に組み込むことができるようになる。これによれば、相対的に高価なMEMSパッケージングが行われた単独のMEMSチップは必要ではなくなるので、製造コストが削減される。

【0019】

CMOS製造設備において個別のMEMSデバイスの周囲にマイクロキャピティを生成することにより、MEMSデバイスの周囲の犠牲層を除去し、そのシーリングを同じプロセスツールにおいて行うことができる。このことは、デバイス環境が低圧で制御される

10

20

30

40

50

ことを意味し、例えば酸素又は水蒸気に曝されることを防止する。これによれば、低抵抗の接触面を有するように、遷移金属をキャビティにおいて酸化させることなく使用できるようになる。

#### 【0020】

複数のMEMSスイッチからなるアレー又は集合であって、各スイッチ又は複数のスイッチがCMOS内におけるそれら自体の慣性キャビティに存在するものについて開示する。相対的に小型の複数のスイッチからなるアレーを用いて、半導体プロセスにおいて典型的に見うけられる金属層間の小型のキャビティに個別のスイッチ又は小規模なスイッチ群を組み込むことができる集積化方法を使用可能である。

#### 【0021】

複数のカンチレバーが加速力の影響下で運動するとき当該複数のカンチレバーからなるアレーの容量の変化を測定することにより、また同様に、相対的に大型の単一のデバイスの容量を測定することにより、又は他の多数の方法により、検出を行うことができる。しかしながら、多数のスイッチは、有限時間サンプル区間の間に各スイッチの電気的連続性をチェックする単純な動作からなる新規な測定技術を提供する。加速度などの慣性負荷により、複数のスイッチのうちの所定割合のスイッチは、サンプル期間中に閉状態から開状態に変化させられる。単一のスイッチが状態を変化させたとき、このことはデジタル信号イベントを形成する。状態を変化させたスイッチを集めた割合そのものは、アナログ慣性入力の大きさを表す整数を形成する。このため、集合としてのスイッチの感度は、スイッチ設計、接点電極の付着力分布、及びスイッチの総数に依存する。加速イベントに対するスイッチの感度は、ロッカーアームの他端の付着力を上回ろうとするDC引き離し電圧を印加することにより増大させることが可能である。このため、小さな外力により、カンチレバーは、接点電極から引き離される点まで移動させられる。このように、相対的に小さな加速度値を測定することができる。デバイスは、カンチレバーが非接触状態になる他の方向であって、加速によりそれがオンに切り換えられる方向においても、動作可能である。このため、隣接した電極に対してDC電圧を使用して、カンチレバーを接点に引き寄せようとするDC静電気力を印加することができ、このとき、外部からの小さな加速により、カンチレバーはオンに切り換えられる。

#### 【0022】

図1A～図1Iを参照して、ここで、マイクロキャビティ内にデバイスを形成する方法について説明する。マイクロキャビティ内の素子をマイクロキャビティの外部の回路に接続する方法を説明するために、固定端のMEMSカンチレバーの生成を示す。理解されるように、加速度計、可変キャパシタ又はRFスイッチ、及び三路スイッチを含む、他の任意の適当なデバイスが、マイクロキャビティ内に封止されることが可能である。同様に理解されるように、以下に説明する実施形態は、金属間誘電体(inter-metal dielectric: IMD)フィルムの化学的機械的平坦化(chemical mechanical planarization: CMP)を用いる任意のBEOLにおいて製造可能である。

#### 【0023】

図1Aは、本発明に係る方法の最初のステップの結果を示す。この最初のステップは、既知のCMOSプロセスステップを用いて、アルミニウムのCMOS BEOL内において予め決められた金属のレベルになるまでウェハを生成することからなる。CMOS BEOLは、金属チャネル104を内部に有する金属間の誘電体層102を含む。ある実施形態では、誘電体層102は二酸化ケイ素を含んでもよい。従来のリソグラフィプロセス及びエッチングプロセスなどの既知の方法を用いてビア106が生成される。ビア106は、ライナー層及び金属充填物を含んでもよい。ある実施形態では、ライナーはチタンを含んでもよい。他の実施形態では、ライナーは窒化チタンを含んでもよい。ある実施形態では、充填材料はタングステンを含んでもよい。他の実施形態では、充填材料は銅を含んでもよい。他の実施形態では、充填材料はアルミニウムを含んでもよい。ビア106は、チタン及び/又は窒化チタンの層で上が覆われてもよい。チタン及び/又は窒化チタンの層は、従来のリソグラフィプロセス及びエッチングプロセスを用いて複数の電極108を

10

20

30

40

50



形成するようにパターン化されてもよい。このとき、電極 108 のうちの 1 つは、MEMS カンチレバーデバイスの下側電極になる。

#### 【0024】

図 1 B は、本方法の第 2 のステップの結果を示す。このステップは、ウェハの表面上において、パターン化された電極 108 上に第 1 の犠牲層 110 の下側半分をコーティングすることを含む。この層は第 1 の犠牲層 110 であるので、その厚さは、結果的に得られるキャビティ内においてデバイスが動作できるように選択される。ある実施形態では、第 1 の犠牲層 110 は、約 30 nm から約 500 nm までの間の厚さを有してもよい。第 1 の犠牲層 110 は、高温のスピンオン有機フィルムを含んでもよい。しかしながら、同じ効果のために、窒化ケイ素、二酸化ケイ素、アモルファスケイ素、及びアモルファス炭素などの他のフィルムも使用可能である。使用可能な他の蒸着方法は、プラズマ励起化学蒸着法 (plasma enhanced chemical vapor deposition: PECVD)、化学蒸着法 (chemical vapor deposition: CVD)、物理蒸着法 (physical vapor deposition: PVD)、及び原子層成長法 (atomic layer deposition: ALD) を含む。スピンオンによって得られる第 1 の犠牲層 110 は、下方の層におけるいかなる凹凸も覆い隠すことができ、これにより、フィルムの厚さを下方の材料の高さに依存させて、平坦な層を生成することができる。

10

#### 【0025】

図 1 C は、本方法の第 3 のステップの結果を示す。この第 3 のステップは、第 1 の犠牲層 110 においてピア構造 112 のパターン形成を行って、下方の CMOS からカンチレバーデバイスのアンカー点までの相互接続を形成することを含む。図 1 D は、本方法の第 4 のステップの結果を示し、これは、第 1 の犠牲層 110 の上に導電層を蒸着することを含む。ある実施形態では、導電層は窒化チタンを含んでもよい。他の実施形態では、導電層は、チタン・アルミニウム化合物、チタン・アルミニウム窒化化合物、ポリシリコン、ケイ素、任意の導電材料、及びそれらの組み合わせを含んでもよい。他の実施形態において、この層は、導体部分及び絶縁体部分の組み合わせから構成されてもよい。導電層は、カンチレバーデバイスのカンチレバーを形成する。いったん蒸着されると、導電層は、カンチレバー 114 の形状を形成するために、従来のリソグラフィプロセス及びエッチングプロセスを用いてパターン形成されてもよい。ある実施形態では、導電層のパターン形成は、導電層の上にフォトレジスト層を蒸着し、フォトレジストを露光させ、フォトレジストを現像し、現像された (又は現像されていない) フォトレジストを除去してマスクを形成し、次いで、マスクを通して導電層をエッチング液にさらして導電層のうちの不要な部分を除去することによって行われる。その後、マスクを除去することができる。ある実施形態では、ハードマスクを使用してもよい。

20

30

#### 【0026】

図 1 E は、本方法の第 5 のステップの結果を示し、これは、パターン形成されたカンチレバー 114 を覆うために、ウェハの表面を第 2 の犠牲層 116 でコーティングすることを含む。この第 2 の犠牲層 116 の蒸着を行うことにより、マイクロキャビティを生成する前に MEMS 素子のシーリングを効果的に行うことができる。第 2 の犠牲層 116 は、第 1 の犠牲層 110 を蒸着する方法と同様の方法で蒸着可能である。それに加えて、第 2 の犠牲層 116 は、高温のスピンオン有機フィルム、窒化ケイ素、二酸化ケイ素、アモルファスケイ素、及びアモルファス炭素のうちの一つ又は複数を含んでもよい。ある実施形態では、第 2 の犠牲層 116 は、第 1 の犠牲層 110 と同じ材料を含んでもよい。他の実施形態では、第 2 の犠牲層 116 は、第 1 の犠牲層 110 とは異なる材料を含んでもよい。

40

#### 【0027】

図 1 F は、本方法の第 6 のステップの結果を示し、これは、マイクロキャビティ 118 の形状を形成するために、第 1 の犠牲層 110 及び第 2 の犠牲層 116 のパターン形成を行うことを含む。パターン形成されるマイクロキャビティ 118 の形状及び寸法は、生成される構造に依存する。第 1 の犠牲層 110 及び第 2 の犠牲層 116 は、従来のリソグラ

50

フィー方法及びエッチング方法によってパターン形成されてもよい。例えば、第2の犠牲層116上にフォトレジスト層を蒸着することができる。次いで、フォトレジストを露光させて現像することができる。その後、現像された(又は現像されていない)フォトレジストを除去してマスクを形成することができる。次いで、マスクを通して第2の犠牲層116をエッチング液にさらして、第2の犠牲層116の不要な部分を除去することができる。第1の犠牲層110を、第2の犠牲層116と同じステップでエッチングしてもよい。例えば、第2の犠牲層116及び第1の犠牲層110が同じ材料を含む場合には、同じエッチング液を使用することができる。しかしながら、異なる材料が使用される場合には、別個の層をエッチングするために異なるエッチング液を使用することが必要になる可能性がある。

10

**【0028】**

図1Gは、本方法の第7のステップの結果を示す。このステップでは、CMOS BEOLフローが継続し、次の金属層120が蒸着される。金属層120は、CMOS BEOL及びパターン形成された第2の犠牲層116の上全体を覆うように蒸着され、その後、エッチングプロセスが行われてもよい。ある実施形態では、金属層120は、マスクを通してパターン蒸着されてもよい。金属層120は、1つ又は複数の電極108に接するとともに、誘電体層102に接してもよい。金属層120のパターン形成を行う前に、金属層120はマイクロキャピティ118を封止してもよい。いったん蒸着されると、金属層120には、前述した従来のリソグラフィプロセス及びエッチングプロセスを用いてパターン形成及びエッチングが行われる。金属層120のパターン形成及びエッチングを行った後に、金属層120は、キャピティ領域118の外側の電極108と接することで、マイクロキャピティ118の上に形成される、電極配線層に対する電気的接続をもたらすことができる。それに加えて、エッチング後に、金属層120は、第2の犠牲層116と、第1の犠牲層110と、それら両方とのいずれかで充填された、側壁を通る1つ又は複数の開口を有してもよい。側壁における開口は、エッチング液がマイクロキャピティ118に到達して第1の犠牲層110及び第2の犠牲層116を除去することを可能にする。他の実施形態では、第2の犠牲層116と、第1の犠牲層110と、それら両方とのいずれかの部分は、金属層120の側壁を超えてリリース(離型)タブとして延在してもよい。

20

**【0029】**

図1Hに、本方法の第8のステップの結果を示す。このステップは、自立したMEMSデバイス122を残すように、パターン形成された犠牲層をウェハの表面から除去することを含む。ある実施形態では、第1の犠牲層110及び第2の犠牲層116は、ドライプラズマエッチングを用いて除去されてもよい。他の実施形態では、第1の犠牲層110及び第2の犠牲層116は、同じエッチング液を用いて除去されてもよい。他の実施形態では、第1の犠牲層110及び第2の犠牲層116は、異なるエッチング液を用いて除去されてもよい。第1の犠牲層110及び第2の犠牲層116を除去するために使用されるエッチング液は、第1の犠牲層110及び第2の犠牲層116のパターン形成を行うために使用されたものと同じエッチング液であってもよい。金属層120の側壁を通して第1の犠牲層110及び第2の犠牲層116に向かって、又は直接にリリースタブに向かって、1種類又は複数種類のエッチング液が送られる。

30

40

**【0030】**

ある実施形態では、犠牲層110, 116の除去は、金属層120を通る穴をエッチングして、犠牲層110, 116のうちの1つ又は複数の一部をさらすことにより行われてもよい。この穴は、マイクロキャピティ118の上を通るリリース穴を形成するように金属層120を通ってもよい。他の実施形態では、金属層120のパターン形成は、犠牲層110, 116がマイクロキャピティ118の上から側部に向かってさらされるように行われてもよい。他の実施形態では、金属層120のパターン形成は、犠牲層110, 116がマイクロキャピティ118の側部からさらされるように行われてもよい。

**【0031】**

50

図 1 I は、本方法の第 9 のステップの結果を示す。このステップは、CMOS BEOL 内において生成されたマイクロキャビティ 118 のシーリングを効果的に行うように、IMD 又は誘電体層 122 を蒸着することを含む。誘電体層 122 は二酸化ケイ素を含んでもよい。誘電体層 122 は、マイクロキャビティ 118 に対するすべての開口のシーリングを行って、カンチレバーを封止する。理解されるように、マイクロキャビティ 118 の最終的な形状は、その内部に含まれる構造に依存する。マイクロキャビティ 118 が誘電体層 122 内に収まるように、マイクロキャビティ 118 の高さは誘電体層 122 の全高未満である。従って、後の電極配線層のためのプロセスフローを変えることなく、構造内にマイクロキャビティ 118 を形成することができる。マイクロキャビティ 118 を誘電体層 122 内に収めることにより、マイクロキャビティ 118 が存在しなかった場合に 10  
行われたものと比較して、誘電体層 122 の上において追加のプロセスを行う必要はない。一部の実施形態では、キャビティは、1 つよりも多くの中間層誘電体の高さを必要としてもよい。その後には設けられる金属層は、いかなる障害もなしに上面に延在することができる。

#### 【0032】

図 2 A では、基板 202 及び層 204 の両方に対してスパッタエッチングが行われ、このとき、層 202 及び 204 のスパッタリング及び再蒸着を行うことによって表面を適切にコーティングするまでのプロセスの初期段階を実行中においては、層 206 及び層 208 に対してスパッタエッチングが実行されてもよい。結果的に得られる材料は、キャビティ 210 のシーリングを行うために再蒸着され、これにより再蒸着層を形成する。ある実施形態では、層 204 はハードマスク層を含んでもよい。リリース穴の底において、基板 202 に対して局所的なスパッタエッチングが行われる。層 204 の材料に対して、スパッタエッチングが行われてもよい。基板 202 上において、かつ、トレンチ内の層 206 , 208 の側部に沿って、層 204 の材料が再蒸着されてもよい。再蒸着された層 204 の材料に対してスパッタエッチングを行って、キャビティ 210 のシーリングを支援してもよい。このように、キャビティ 210 のシーリングを行うことができる材料は、基板 202 又は層 204 から得てもよく、又は層 206 及び 208 からさえ得てもよい。言い換えると、キャビティ 210 のシーリングを行う材料は、シーリングを開始した時点においてすでに構造内に存在する材料から得られる。CVD などの別の蒸着を行うことや、又は、構造とは別のスパッタリング目標などの二次供給源又はガス状の前駆物質からスパッタ 20  
リングを行うことは、不要である。基板材料は、再蒸着層の要件に適合するように選択可能である。ある実施形態では、基板材料は酸化物を含んでもよい。他の実施形態では、基板材料は、窒化ケイ素、金属、ポリシリコン、及びそれらの組み合わせを含んでもよい。

#### 【0033】

図 2 B に示すように、基板 202 から離れた位置にプラズマが存在する。従って、スパッタエッチングに使用されるガスは、外部の目標に向かってではなく、基板 202 に向かって加速されるべきである。このことは、例えば RF バイアスが基板 202 に印加されるときに、プラズマに関して負のバイアスを基板 202 に印加することができる場合、装置に対して実施可能である。

#### 【0034】

スパッタリングガスの一部は、プラズマ中で電離され、基板 202 に向かって加速される。これらの加速された粒子の見通し線上にある材料は、加速された粒子が表面に到達したとき、スパッタエッチング（又はスパッタリング）される。次いで、それらは複数の異なる方向に放出される。放出された粒子のうちの一部は、プラズマに戻るよう放射され、他のものは、側壁上及び通路の入口上に再蒸着される。

#### 【0035】

図 2 C は、スパッタエッチングの後に再蒸着された材料 212 でシーリングされた複数のキャビティ 210 を示す。基板 202 は、ピアのような構造の底において局所的にスパッタエッチングされている。ある実施形態では、基板 202 は、側壁及び通路 216 に向かって再蒸着されている材料 214 の大部分を提供する。基板材料は、再蒸着された層の 50

要件に依存して選択可能である。

【0036】

層204に対してもまた、スパッタエッチング及び再蒸着が行われる。スパッタエッチングを行う間に生じるイオン衝撃の大部分を受けるのは多層積層の最上層であるので、多層積層の最上層の材料及び厚さの決定は注意深く行うべきである。スパッタエッチングのレートは角度に依存するので、層204のコーナーにいくつかのファセット214を形成してもよい。これらのファセット214は、スパッタエッチングを行う際に、互いにさらに離れるように移動する。しかしながら、ある時点では、それに近接した通路216において十分な材料が蒸着されている。所望であれば、層204の下において、低いスパッタリングレートを有するエッチング停止層を用いることができる。これは、必要であればエッチング層208を除去し、スパッタエッチングを行う間に生じるファセット形成の量を制限する。これはまた、必要であれば、最下層から得られた再スパッタリングされた材料に対する最上層から得られた再スパッタリングされた材料の比を調整するために使用可能である。スパッタエッチングは不活性な雰囲気において実行されるので、キャビティは、蒸着ガスではなく不活性ガスで充填される。

10

【0037】

加速度計を実施する本発明の実施形態は、多数の非対称回転スイッチからなり、各スイッチは、懸架部材として機能する複数の振り素子を備えたブルーフマスとして動作する。各スイッチを振り脚部に関して非対称にすることにより、慣性負荷（加速度）が、回転の中心（振り脚部の軸）に関して反作用モーメントを生成することができる。図3において、非対称スイッチの単純な自由体図を示す。

20

【0038】

図3を参照すると、アレーにおける1つの加速度計の概略図がある。左側のブルーフマスは、加速度Aがかかっているとき、振りバネを中心として自由に回転する。ブルーフマスの質量の中心は、回転の中心から所定距離にわたって離れている。右側には接触突起が設けられ、振り点からの長さb及び振り力Ftのレバーアームに係る復元振りモーメントが存在する。

【0039】

図4を参照すると、低圧のガスを内部に含むマイクロキャビティ408内に収容されたアレーの加速度計のうちの1つの図がある。電極401は、ブルーフマスのためのプルアップ電極である。電極405は、ランド電極404から接点410を引くことによって加速度計をリセットできるようにするプルダウン電極である。加速度計の接地（touch down）は、電極404と接点410との間における接触抵抗を測定することによって検出される。また、振りバネアーム403により、接点410及びブルーフマスに対する電氣的接触が行われる。デバイスは、犠牲層上に生成された屋根及び壁406を有するキャビティに収容される。犠牲層は、リリースチャネル411を通じてガスエッチングを行うことによって除去可能である。これらのリリースチャネルに対して、蒸着層409でシーリングが行われる。デバイスは、下方のCMOSチップの中間層誘電体407上に設けられ、また、キャビティは、その次に最も高いレベルになる中間層誘電体412に埋め込まれる。

30

【0040】

図3によれば、ブルーフマス（M）の加速度（A）により、振りバネの軸に係るモーメントが生じ、これは、振りバネに蓄積されたモーメントに加わる。スティクション力（静止摩擦力：Fs）は、対抗するモーメントを生じる。振り軸に係る単純なモーメントのつりあいによって、スイッチが開のままであるかそれとも閉のままであるかについての以下の条件がもたらされる。次式が成り立つとき、スイッチは開く。

40

【0041】

【数1】

$$M \times A \times a + Ft \times b > Fs \times b$$

【0042】

次式が成り立つとき、スイッチは閉じる。

50

【 0 0 4 3 】

【 数 2 】

$$M \times A \times a + Ft \times b < Fs \times b$$

【 0 0 4 4 】

非対称の程度（ $a$ と $b$ の比）及びブルーファスのサイズ、それに加えて振り脚部（ $Ft$ ）及び接点付着力（ $Fs$ ）の設計は、所望の範囲のセンサを実現するための設計パラメータになる。

【 0 0 4 5 】

小さな加速度を検出するためには、接点付着力（ $Fs$ ）の期待値又はその近傍において引き離し力（ $Ft$ ）を生じさせるように、振り脚部を調整することが好適である。この場合、アレーにおけるスイッチの総数のうちの約50パーセントは、アレー全体が静電的に強制的に閉じられた後で、自発的に解放される（揮発性スイッチとして動作する）。残りの50パーセントのスイッチは、閉じたままである（すなわち、不揮発性スイッチとして動作する）。50パーセントという数は、複数のスイッチからなるアレー全体に係る正規分布する値（ $Ft$ ）及び（ $Fs$ ）の結果である。

10

【 0 0 4 6 】

例えば、振り脚部は、図5に示す（ $Ft$ ）の分布を有する。図5では、振りヒンジの変動に起因する接点におけるプルアップ力の分布を示す。この変動は、脚部のエッチング範囲の小さな変動から、スイッチと接点電極との間におけるスペーサの高さの変動から、また、脚部を生成するために使用された金属蒸着の厚さ及び組成の変動から生じる。これらの変動は互いに合成されて、振り脚部における蓄積された歪みエネルギーの全変動を生じさせ、次いでこれは、脚部が接点に加える力の変動を生じさせる。

20

【 0 0 4 7 】

接点付着力は、図6に示すものと同様の分布を有する。図6は、接点の形態における変動の結果としての、スティクション力の分布を示す。接点付着力は、接点領域のサイズ及び形状、接点に使用される材料、接点の表面の粗さの結果として変動する。接触を読み取るために使用される電圧値及び/又は電流値は、この変動に寄与する可能性がある。接点の条件を変化させることが、付着力分布を操作するための他の技術として使用されてもよい。

30

【 0 0 4 8 】

接点の条件を変化させることは、ランド電極と接触させるようにカンチレバーを引き、次いでプルイン電圧をさらに増大させることで、さらに密接に接触するように表面を押しつけることにより、表面の粗さ及び接点の清浄性を変化させることができるプロセスである。これにより、他の表面に付着するある表面上においてより多くの凹凸が生じ、この結果、付着力が増大することになる。また、スイッチの機械的特性と接点表面の付着力との間における差の分布は、より大きな標準偏差を有する正規分布になる。

【 0 0 4 9 】

図7は、付着力の変動及び振りアームのバネ定数の変動に起因する引き離し力の合成分布を示す。このとき、センサアレーの分解能は、アレーにおけるスイッチの総数で除算された差の分布の幅になる。例えば、1つのスイッチがデジタル検出で（すなわち、閉から開への条件を満たして） $10000 \pm 1000$  Gの衝撃を検出できる分解能を有する場合、すべて同じ条件状態を中心とする10000個のスイッチは、 $10000 \pm 0.1$  Gの範囲でGのレベルを検出できる分解能を有する。

40

【 0 0 5 0 】

同一に設計されることがないように各カンチレバーの設計を変化させることにより、この分布の幅を制御することもでき、さらにその形状さえも制御することができる。複数の異なるカンチレバー設計からなる範囲全体にわたって設計を行うことにより、分布を例えばより広い正規分布にすることができ、又は、図8A及び図8Bに示すような異なる形状の分布にすることができる。図8Aは、設計された $Ft$ の分布を示す。図8Bは、設計変化を含む $Fs - Ft$ の分布を示す。

50

## 【 0 0 5 1 】

図 8 A のトレースは、カンチレバーのアレーに対する設計変化によって生成される可能性がある、引き離し力の分布関数の例を示す。図 8 B の曲線は、振り引き離し力の設計された変化を考慮し、さらに、製造プロセスにおける通常の変動に起因した振り力のランダム変動と、動作時に接触及び非接触の間で切り換わるカンチレバーの領域における表面の形態の変動に起因した付着力エネルギーのランダム変動とを考慮した、引き離し力の分布を示す。

## 【 0 0 5 2 】

いくつか説明した変動源のすべては、時間不変であり、アレー又は集合の製造中に生成される。接点付着力の変動の一部は時間的に変化するが、この場合、実際のサンプリングされた分解能は理論値よりも低くなる。時間的に変化する可能性がある変動の例として、接触条件がある。接点の経年変化もこの変動に寄与する可能性がある。

10

## 【 0 0 5 3 】

第 1 の動作実施形態では、複数のスイッチからなるアレーは、サンプル期間の開始時において閉状態に設定され、その後、サンプル期間の終了時において再び読み出される。アナログ慣性入力信号における対象周波数のうちの最高周波数よりも高いレートでサンプリングを行うことにより、複数の異なる時間区間において測定された加速度を示す図 9 に示すように、入力の正確な表現を行うことができる（サンプル及びホールド技術）。

## 【 0 0 5 4 】

スイッチアレーの出力は常にデジタル信号であり、その特性により、自動的なアナログ/デジタル変換が行われる。表 1 に、この変換の例を示す。

20

## 【 0 0 5 5 】

[ 表 1 ]

タイム スタンプ ( D T )	開いた スイッチ の百分率	閉じた スイッチ の百分率	デジタル差 ( 一万個の スイッチ )
1	5 0 %	5 0 %	0
2	6 0 %	4 0 %	2 0 0 0
3	6 6 %	3 4 %	3 2 0 0
4	4 9 %	5 1 %	- 2 0 0
5	3 8 %	6 2 %	- 2 4 0 0

30

## 【 0 0 5 6 】

製造時の最終テストにおけるデジタル応答の較正が必要とされてもよいが、電源投入時に現地での自己較正も容易に行われる。より広い範囲の加速度が必要である場合、アレーのセクションにバイアスを印加して、振り脚部、接触領域、又は他の設計パラメータのうちの任意のものにおける変化により非対称性を増大させることを用いて、これにより差の分布を人為的に広げることが可能である。感度を向上させるために、スイッチの個数を増大させることを使用可能である。スイッチアレーを用いて異なる付着力分布のサブサンプリングを行うこの基本技術を拡張して、プルイン電極上の電圧をサンプリングすることによってアナログ電圧を入力信号として測定することができる。

40

## 【 0 0 5 7 】

アレー加速度計を実施する本発明の代替の実施形態は、前の実施形態のものと同じ設計を有するが、ただし、各スイッチはオフ状態に保持される。この実施形態の優位点は、付着力エネルギーの分布がもやは存在せず、このため分布を狭くできるということにある。このとき、プルイン電圧によって生じた追加の静電気力 ( F E ) が調整電極に印加されて、カンチレバーは切り換えられる直前の状態にされる。この時点で、チップに小さな加速度がかかったとき、カンチレバーは切り換わる。また、アレーターンオン電圧の分布に起

50

因して、切り換わるスイッチの個数は、加速度のレベルの尺度になる。次式が成り立つとき、スイッチは閉じる。

【 0 0 5 8 】

【 数 3 】

$$FE \times a - M \times A \times a > Ft \times b$$

【 0 0 5 9 】

この場合、加速度が負（すなわち上向き）であるとき、カンチレバーは切りかわる。次式が成り立つとき、スイッチは開のままである。

【 0 0 6 0 】

【 数 4 】

$$FE \times a - M \times A \times a < Ft \times b$$

【 0 0 6 1 】

電圧が印加されていないとき、カンチレバーは、本質的に放物線形状を有するエネルギー井戸の中に存在している。変位が小さいとき、振り復元力は変位角度に線形に依存する。接点 4 1 0 が図 4 の右側のランド電極 4 0 4 に達するまで振りカンチレバーを移動させるのに十分なほど、加速度は大きくなければならない。この接触が生じたとき、付着力はカンチレバーをオン状態に維持し、ここで抵抗が測定され、カンチレバーは切り換えられたといえる。次いで、このカンチレバーは、左側のアームの下の電極（図 4 の電極 4 0 5）に印加される電圧により静電的にリセットされることが可能である。こうしてカンチレバーはリセットされ、次の加速力を測定することができる。

【 0 0 6 2 】

これらの小型のカンチレバーは小さな質量を有するので、静電的な切り換え時間を非常に速くすることができ、カンチレバーは 2 0 0 n s でリセットできるようになる。このオフ時間は、測定することが必要になりうる大部分の機械的振動周波数に比較して非常に小さい。カンチレバーを接地することと、図 4 に示す電極 4 0 1 にプルアップ電圧を印加することとを行って、追加の静電気力を加えることにより、カンチレバーは回転され、これにより、カンチレバーがランド電極に接触される前にカンチレバーが加速される距離が小さくなる。このように、カンチレバーの感度は電氣的に制御可能である。プルアップ電極とカンチレバーブルーフマスとの間において定電圧差が存在する場合、電界が増大するので、カンチレバーブルーフマスがプルアップ電極に接近するとき、引力は増大する。振りアームからの復元力は、この距離に線形に依存するので、このプルアップ電圧はまた、復元力を効果的に減少させる。これにより、ブルーフマスの運動は、外部からかかる同じ加速度に関して増大し、このことは、また、個別の加速度計の感度を向上させ、又は代替として、電極 4 0 1 上のプルアップ電圧がカンチレバーのバネ定数を削減するということができる。

【 0 0 6 3 】

長さ L 及び幅 w と間隙 d 0 とを有するカンチレバーに力がかかる単純なモデルであって、距離 x にわたって移動させ、カンチレバーのバネ定数 k を有するモデルを、次式によって与える。

【 0 0 6 4 】

【 数 5 】

$$F_{Total} = mA(t) + \frac{\epsilon L w}{2(d_0 - x)^2} V^2 - kx$$

【 0 0 6 5 】

ここで、V は、電極 4 0 1 に印加される電圧である。これは、次式の実効バネ定数を生じる。

【 0 0 6 6 】

10

20

30

40

## 【数 6】

$$k_{eff} = k - \frac{eLw}{(d0-x)^3} V^2$$

## 【0067】

電極 401 にかかる電圧の大きさを増大させることは、カンチレバーの実効バネ定数を減少させ、これにより、加速度に対する感度を増大させ、また、カンチレバーをランド電極に近接するように移動させる。このため、切り換えが発生する前に必要な移動が少なくなる。

## 【0068】

このモードで動作することの優位点は、時間又は切り換えに依存した付着力の変化が、感度の変化を生じさせないということにある。デバイスは 2 つの方法で動作可能である。

## 【0069】

第 1 の方法では、プルイン電圧が印加されると、カンチレバーのうちの半分がプルイン状態になり、次いで加速度がかかると、追加のカンチレバーがオンになる。このとき、切り換えの個数が記録され、すべてのカンチレバーがリセットされてプルイン状態にされ、これによりカンチレバーのうちの半分がオンにされる。次いで、カンチレバーは引き離され、そのうちの半分はプルイン状態にされる。このプロセスは、前述したものと同一サンプル及びホールド技術において連続的に繰り返される。まず、加速度がかかっていないときにカンチレバーのうちの半分をオンに切り換えるために必要な電圧は、製造プロセスの間に確かめられ、この電圧はチップ上に格納される。

## 【0070】

第 2 の方法では、すべてのカンチレバーがプルイン状態にされ、それぞれのしきい値のログが記録される。次いで、すべてのカンチレバーは再びプルイン状態にされ、それぞれのしきい値シフトが再び測定される。このとき、しきい値電圧の合計シフトは加速度の尺度であり、これは、1 つのカンチレバーが測定できる精度よりも (N) 倍すぐれた精度で測定可能である。

## 【0071】

上述の技術は、カンチレバーが非常に高いレートで切り換わることを必要としているが、1 ~ 10 k になりうるオン状態の抵抗と 10 M よりも高くなるオフ状態の抵抗との間の抵抗の変化を用いて検出を行っているので、測定感度は非常に高い。このような抵抗の変化は、非常に容易に、100 ns で測定可能である。このことは、カンチレバーの状態の測定及びリセットを 200 ns 未満で実行し、1 MHz を超える帯域幅をもたらすことができるということの意味する。測定が必要な大部分の機械的加速度が 10 kHz 未満である場合、これによれば、100 倍以上の加速度を測定することができ、さらに、少なくとも 10 倍の感度の向上をもたらすことができる。

## 【0072】

本発明の他の実施形態、すなわち、相対的に大型の 1 つのカンチレバーではなく相対的に小型の複数のカンチレバーからなるアレーを用いて加速度を測定する実施形態は、すべてのプルーフマスと、それらにおける電極 1 などのすべての電極との間の容量の変化を測定することである。このことは並列な N 個の容量を加算することであり、これにより、容量は N 倍大きくなる。測定の原理的な限界は、カンチレバーの熱的振動によってもたらされる。このことは、大型の加速度計の場合に成り立ち、また、並列に動作する N 個の小型のカンチレバーの場合にも成り立つ。カンチレバーの運動は、プルーフマスと固定電極との間における容量の変化を用いて検出される。容量は間隙の変化に線形に依存するので、容量の変化から運動を導出可能であり、従って加速度も導出可能である。単一の大型のカンチレバーとして使用される差動容量検出回路は、並列な複数のキャパシタとして測定される N 個の小型のカンチレバーにも同様に使用可能である。

## 【0073】

加速度計の感度の原理的限界のうちの 1 つは、振動モードの熱活性化によってもたらさ

10

20

30

40

50



れる。平均二乗力ノイズは  $(4k_B T B)$  によって与えられる。ここで、 $B$  は、バネダッシュポットモデルの減衰項である。これは、共振周波数  $\omega_0$  (これは、 $K$  がバネ定数であり、 $m$  がカンチレバーの質量であるとき、 $K/m$  に等しい) と、クオリティファクタ  $Q$  (これは  $m \omega_0 / B$  によって記述される) とに関して記述することができる。変位は、加速度に比例し、共振周波数の二乗に反比例する。すなわち、 $x = a / \omega_0^2$  が成り立つ。従って、ブラウン運動ノイズは、次式によって与えられる加速度ノイズをもたらす。

【0074】

【数7】

$$a_{RMS} = \sqrt{\frac{4k_B T \omega_0}{mQ}} \quad 10$$

【0075】

スクイズフィルム減衰によって設定された  $20 \text{ kHz}$  の共振周波数、 $2 \times 10^{-10} \text{ kg}$  の質量、及び  $Q = 5$  を有する単一の大型のカンチレバーの場合、感度は  $5 \times 10^{-3} \text{ m} / (\text{s}^2 (\text{Hz}))$  になる。

【0076】

長さ  $L$ 、幅  $w$ 、及び厚さ  $t$  を有する単純なカンチレバーの場合、次式のように書き直すことができる。

【0077】

【数8】

$$\omega_0 = \frac{3.52}{L^2} \sqrt{\frac{EI}{(m/L)}} \approx \sqrt{\frac{Et^2}{\rho L^4}} \quad 20$$

【0078】

この式を  $a_{RMS}$  の式に入れると、 $a_{RMS}$  について次式を得る。

【0079】

【数9】

$$a_{RMS} = \sqrt{\frac{4k_B T \omega_0}{mQ}} = \sqrt{\frac{4k_B T}{Q} \cdot \left(\frac{E}{\rho^3 w^2 L^6}\right)^{1/4}} \quad 30$$

【0080】

幅  $w_1$  及び長さ  $b$  を有するプレートの場合、一端についての慣性質量モーメント  $i$  は、 $(1/6) m b^2$  によって与えられる。振りアームを通過する回転軸についてのプルーフマスの慣性質量モーメントを、 $(1/6) m b^2$  により近似することができる。

【0081】

長さ  $L$ 、幅  $w_2$ 、及び厚さ  $t_2$  を有するビームからなる、2つの振りバネのうちの1つに係るバネ定数は、次式になる。

【0082】

【数10】

$$k = \frac{G w_2 t_2 (w_2 + t_2)}{12L} \quad 40$$

【0083】

ここで、 $G$  は、剪断弾性係数 ( $\text{TiN}$  の場合  $119 \text{ GPa}$  である) である。結果的に得られる、回転中心についての回転共振周波数は、次式になる。

【0084】

【数11】

$$f = \frac{1}{2\pi} \sqrt{\frac{2k}{i}} \quad 50$$

【 0 0 8 5 】

ここで、各側に1つずつ、合わせて2つの振りアームが存在する。

【 0 0 8 6 】

後に定義するデバイスの上図に関して、 $L = 4$  ミクロン、 $w_2 = 0.5$  ミクロン、及び  $t_2 = 30$  nm の寸法を用いることができる。ブルーフマスの場合、厚さ  $t = 0.5$  ミクロン、幅  $w = 4$  ミクロン、ブルーフマスの長さ  $b = 4$  ミクロンである。これらの値を用いる場合、共振周波数は  $1.6$  MHz になる。ブルーフマスの質量は、次式を用いるとき、 $4.4 \times 10^{-14}$  kg になる。

【 0 0 8 7 】

【 数 1 2 】

$$a_{RMS} = \sqrt{\frac{4k_B T \omega_0}{mQ}}$$

【 0 0 8 8 】

これによれば、 $Q = 5$  の場合に、 $0.87 \text{ m s}^{-2} / (\text{Hz})$  の加速度に係る熱ノイズがもたらされる。これらの値をわずかに変化させ、 $L = 4.5$  ミクロン、 $w_2 = 0.35$  ミクロン、及び  $t_2 = 30$  nm にする。

【 0 0 8 9 】

厚さ  $t = 0.5$  ミクロン、幅  $w = 4$  ミクロン、及びブルーフマスの長さ  $b = 5$  ミクロンを有するブルーフマスの場合、ブルーフマスの質量が  $6 \times 10^{-14}$  kg であるときに、 $618$  kHz の共振周波数を得る。これによれば、 $0.5 \text{ m s}^{-2} / (\text{Hz})$  の加速度に係る熱ノイズがもたらされる。

【 0 0 9 0 】

図 11 は、2つの振りサイドアーム 1103 を備え、図の左側に大型のブルーフマス 1102 を備えた振りカンチレバーの上図である。ランド接点 1110 は右側にある。これは1つのカンチレバーに係るものである。N個のカンチレバーの場合、これは (N) 倍に向上する。前述した単一の大型の加速度計の例は、 $450$  ミクロン  $\times$   $450$  ミクロンのオーダーの寸法を有する加速度計に係るものである。デバイスを  $10 \times 8$  の領域に収めることができれば、このような領域に  $2000$  個のデバイスを収めることができる。このことは、バイアス電圧が印加されていないとき、本発明のアレーではノイズレベルが2倍に大きくなることを意味する。

【 0 0 9 1 】

最後に、プルイン電圧を印加して切り換え点に近づけることができる。これにより、カンチレバーのポテンシャルの極小は (前述のように) さらに浅くなり、このことは、さらに、共振周波数を低下させ、また、同じ感度を達成しながら加速度ノイズを低下させる。

【 0 0 9 2 】

このように、設計及び動作によって、共振周波数は  $200$  kHz に低下され、which would make the of each 各カンチレバーの加速度ノイズは、 $0.1 \text{ m} / (\text{s}^2 (\text{Hz}))$  にされるか、又は、カンチレバー毎に、 $10 \text{ mg} / (\text{Hz})$  にされる。 $x = a / \omega_0^2$  を用いるとき、 $1$  nm の最大ノイズ変位がもたらされる。 $30$  nm の間隙が存在する場合、これにより、デバイスの電源がオフであるときに、取り扱い可能な最大加速度として  $30$  g がもたらされる。

【 0 0 9 3 】

カンチレバーの厚さ、長さ、及び幅の寸法を だけ変化させるとき、1つの大型のカンチレバーを相対的に小型の  $^2$  個のカンチレバーで置き換えることができ、各カンチレバーの加速度ノイズ又は最小感度は、次式に従って増大する。

【 0 0 9 4 】

10

20

30

40

【数 1 3】

$$a_{RMS} \propto \frac{1}{\beta^2}$$

【0 0 9 5】

ただし、カンチレバーの個数は  $\beta^2$  に従って増大するので、加速度ノイズは係数  $\beta^2$  で平均化されることが可能である。従って、1つの大型のカンチレバーの寸法を変化させて、相対的に小型のN個のカンチレバーにすることにより、平均加速度ノイズは次式のように増大することになる。

【0 0 9 6】

【数 1 4】

$$a_{RMS} \propto \frac{1}{\beta}$$

【0 0 9 7】

相対的に小型の間隙の場合のスクイーズフィルム減衰の損失によって、印加電圧によってモードを柔らかくすることによって、及び、擦りセンサの設計を変化させることによって、クオリティファクタが向上されると期待されるので、このように感度が寸法の変化に依存することは部分的に相殺することができる。

【0 0 9 8】

カンチレバーの下の間隙の寸法を変化させることより、相対的に低い電圧を用いて同じ電解を生成することができ、これにより、本来のCMOS電圧と電氣的に統合することが容易になる。

【0 0 9 9】

相互に組み合った指状の容量検出部に接続された典型的なブルーフマスカンチレバー加速度計は、次式で与えられる容量を有する。

【0 1 0 0】

【数 1 5】

$$C \approx 100 \text{ fF} \left[ 1 \pm \frac{y}{G_0} \right]$$

【0 1 0 1】

ここで、 $y$  は変位であり、 $G_0$  は、指状部分の間における間隙（約1ミクロン）である。擦りデバイスの容量の推定値は、 $C = wL / G$ を設定することと、カンチレバーに沿って線形に変化した後の間隙  $G = d_0 + y \times x / L$  を推定することとによって決定される。長さに沿って積分することにより、先端の変位  $y$  の関数としてのカンチレバーの合計容量を次式により得る。

【0 1 0 2】

【数 1 6】

$$C = \frac{\epsilon_0 w L}{d_0} \cdot \frac{\ln(1 + y/d_0)}{y/d_0} \approx \frac{\epsilon_0 w L}{d_0} \cdot \left( 1 - \frac{y}{2d_0} \right)$$

【0 1 0 3】

本明細書で提案する寸法を有するカンチレバーアレーデバイスの場合、 $2000wL/d_0$ になる。ここで、 $w$  はカンチレバーの幅であり、 $L$  は長さであり、 $d_0$  は間隙である。 $w = 5$  ミクロン、 $L = 5$  ミクロン、及び  $d = 300$  nm であるとき、次式の合計容量を得る。

【0 1 0 4】

10

20

30

40

【数 17】

$$C \approx 1300 \text{ fF} \left[ 1 \pm \frac{y}{600 \text{ nm}} \right]$$

【0105】

これは、標準的な加速度計よりも5倍大きい。従って、各カンチレバーについて次式が得られる。

【0106】

【数 18】

$$C \approx 0.65 \text{ fF} \left[ 1 \pm \frac{y}{300 \text{ nm}} \right]$$

10

【0107】

1 nmの変位をもたらす熱ノイズが存在し、また、これを2倍にする可能性がある、熱的に生成された電氣的ノイズも存在し、このため、1つのカンチレバーについて、検出可能な最小容量は(1/30)0.6 fFになる。又は、N=2000個のカンチレバーを用いるとき、これは1 aFになる。指状の容量検出部を有する単一の大型のカンチレバーについての推定値は、容量ノイズについて1 aF/nmの値をもたらし、これは複数の加速度計からなるアレーに一致する。

【0108】

容量は差動技術を用いて測定される。垂直変位の場合、図4のブルーフマス402と最上部の電極401との間における容量が1つのキャパシタになり、他のキャパシタは、ブルーフマスと最下部の電極405との間における容量である。領域及び間隙を適切に設計することによりこれら2つの容量が同じ値を有することを保証することにより、ブリッジ回路におけるこれら2つの間における小さな差を測定する。

20

【0109】

図12において、C1は、ブルーフマス402と最上部の電極401との間における容量であり、一方、C2は、ブルーフマスと最下部の電極405との間における容量である。405に正の電圧がかかり、401に負の電圧がかかるとき、出力Voは平衡して0になる。このとき、出力は、キャピティにおけるブルーフマスの位置の変化に単に比例する。

30

【0110】

複数のカンチレバーからなるアレーに対するノイズの寄与を見ると、複数のカンチレバーからなるアレーの加速度計の感度が同じ領域の単一の微小機械としてつくられたデバイスと同じになるという原理上の物理的限界は存在しないということがわかる。本発明によれば、加速度計などの複数のMEMSデバイスを既存のCMOSチップ上に組み込むことができるようになるので、デバイスをスタンドアロンのチップとして10倍大きくすることになるボンディングパッド及び電気回路からなるすべての周辺部分に関連付けられた空間を大幅に節約する。

【0111】

2層の電極配線を使用し、また、振りバネの一端における吊り下がった垂直のブルーフマスを使用することにより、本デバイスを3D加速度計にすることができる。これは質量中心を支点の上にシフトさせ、これにより、横方向の加速度がかかったとき、カンチレバーの一端において垂直運動を生じさせる。アレーのうちの1/3は、カンチレバーのうちの他の1/3に対して、回転軸のまわりにおいて直角にされる。のこりの1/3は、ブルーフマスが平面内にあるように平坦にされる。このとき、x方向の加速度は、y軸のまわりに回転軸を有するカンチレバーであって、平面内にブルーフマスを持たないカンチレバーのみを回転させる。x軸のまわりに回転軸を有するカンチレバーであって、平面内にブルーフマスを持たないカンチレバーは、x軸に沿った加速度によって影響を受けることはない。平面内に存在しない質量を持たないカンチレバーは、横方向の加速度によって影響

40

50

を受けることはない。

【0112】

図13は、アレーからの小型の加速度計の例であり、これは、基板に平行なx-y平面における加速度に対して高い感度を有する。この加速度計は、プルアップ電極1301、プルダウン電極1305、ブルーマス1302、振りアーム1303、ランド接続点1310、標準的なバックエンド電極配線の間層ビア1314、中間層誘電体1315、標準的なバックエンドCMOSプロセスの電極配線層1313、及び、次の中間層誘電体1316を含む。

【0113】

本発明の優位点は、現在の要件では個別にパッケージングされているのとは対称的に、半導体プロセスのBEOLに完全に一体化してパッケージングできるということと、各スイッチのサイズが小さいことによるノイズ耐性とにある。アレーにおける各スイッチは、単一の大型のMEMSデバイスに比較して高い共振周波数を有し、このため、低周波数の振動ノイズから受ける影響が小さい。他の優位点は、サンプリングされた切り換えのカウント値(デジタル)が入力信号の大きさ(アナログ)を表すように、一体化されたアナログ/デジタル変換にある。他の優位点は、バックエンドに組み込み可能であり、かつ、別個のパッケージを必要としないので、競合するソリューションよりも減少したコストにある。他の優位点は、バックエンドのプロセスを行う際に封止されることが可能であるので、デバイスを標準的なICと一体化できるということを含むが、このことは、既存の相対的に大型の単一のMEMSデバイスでは不可能である。

10

20

【0114】

キャパシタを形成するMEMSスイッチを小さくすることによって、単位面積あたりの復元力を大きくすることができる。これは、カンチレバーが短くされるにつれてカンチレバーの復元力は大きくなるからである。接点における単位面積あたりの復元力が増大すると、キャパシタ信号ラインに印加される高いRF信号によって生じる不要な切り換えの防止に役立つ。AC電圧が印加されると、平均引力が非常に高くなる可能性がある。相対的に大型のMEMSスイッチにより切り換えられるキャパシタは、より容易にプルイン状態にされる。また、RF電力が印加されたときにキャパシタをランド電極から引き離すことが可能であるということも重要である。相対的に小型のMEMSスイッチにおける単位面積あたりの引き離し力が増大すると、このことに役立つ。

30

【0115】

それに加えて、単一の大型のスイッチではなく、相対的に小型の複数のスイッチを有することにより、デバイスの寿命が延びる可能性がある。具体的には、複数のスイッチが存在するとき、少なくとも1つのスイッチが動作し続ける限りは、相対的に小型の複数のスイッチのうちの1つ又は複数が機能しなくなっても、デバイスはなお機能する可能性がある。しかしながら、単一の大型のスイッチが使用されるとき、いったんスイッチが機能しなくなると、デバイスは動作不能になる。このように、相対的に小型の複数のスイッチが使用されるとき、デバイス性能が向上するだけでなく、デバイスの寿命が延びる可能性もある。

【0116】

RF電力が印加されたときにMEMSキャパシタをオフに切り換えられるようにするという課題を解決するために、相対的に大型の複数のMEMS RFキャパシタデバイスは分圧器を導入する必要があるが、これは設計を複雑化し、製品のコストを増大させる。キャパシタを小型化して、単位面積あたりの引き離し力を増大させることにより、この課題は解決される。

40

【0117】

各MEMSキャパシタが小さくされるので、それはより小さな質量を有し、また、より高速に切り換え可能になる。これにより、より高速な応答時間と、結果的に得られるRF信号をより高速に調整する能力とがもたらされる。通常MEMS可変キャパシタを用いる場合、カンチレバーとRF信号ラインとの間における間隙を制御することにより、容量

50

をを制御することができる。結果的に得られるキャパシタは、完全にオンへの切り換えが行われ、次いでMEMSカンチレバーがRF信号ライン上の誘電体層と接触するときに、カンチレバーの機械的振動に関連付けられたノイズを有するが、これは、デジタル可変キャパシタを用いる場合には存在しない。

#### 【0118】

キャパシタを、相対的に小型の複数のキャパシタからなるアレーに分割することにより、結果を向上させることができる。この理由は、複数のデジタルキャパシタからなるアレーのうちの1つのMEMSデバイスが切り換えられていない場合、アレーはなお、仕様に関してわずかにシフトした可変キャパシタをもたらすことにある。相対的に大型の1つのデバイスを用いる場合、点状の欠陥で生じた問題がデバイス全体を動作不能にし、結果として容量変化をまったく生じさせない可能性がある。

10

#### 【0119】

カンチレバーを小さくすることにより、複数のデバイスをキャビティ内において相互接続することができ、このことは、浮遊容量及び電磁界を制御可能にすることを保証する。キャパシタは相対的に小型の複数のカンチレバーからなるアレーに分割されているので、アレーの形状において設計上の大きな自由度が存在する。RFラインと接地ラインとの間に長くかつ狭いアレーを設けることにより、漂遊電磁界からの不要な結合を低下させることに役立つといえる(すなわち、アレーはストリップライン構成に収めることができる)。このことは、単一のキャパシタを用いた場合には、単一のMEMSカンチレバーキャパシタを設計する際のアスペクト比においてあまり大きな自由度を持たないので、非常に困難になる。

20

#### 【0120】

図14は、制御電極1402及びRF電極1404の上面図である。図15は、RFライン1504の上に4つの支持アーム1502を有するカンチレバー1506の上面図である。カンチレバー1506は、接地への経路をもたらし、また、RFライン1504及び制御電極の上に図示されている。制御電極は第1及び第2の電極として機能する一方、RFライン1504は第3の電極として機能する。カンチレバー1506は、RFライン1504から第1の距離にわたって離れた位置から、RFライン1504から第2の距離にわたって離れた第2の位置へ、回転又は移動する。第1の距離は第2の距離よりも大きい。RFライン1504と接地されたカンチレバー1506との間における距離は、容量を生じさせる。RFライン1504と接地されたカンチレバー1506との間における距離が小さくなるほど、容量は大きくなる。

30

#### 【0121】

図16は、RF電極に沿って配置された複数のMEMSキャパシタの上面図である。RF電極は、ラベル「RF」が付与され、単一のキャビティに包含させることが可能である。ラベル「CNT」が付与された2つの制御電極も存在する。個別のMEMSキャパシタは、1つの共通のRF電極と複数の共通の制御電極とを用いる。ラベル「GND」が付与された支持アームは接地に接続される。このRF-GND構成は、電磁界をキャビティの内側に閉じこめるコプレーナ構造を実現し、漂遊効果を最小化する。図16に示すように、共通のRFラインにそれぞれ隣接した複数のカンチレバーが存在する。それに加えて、第1及び第2の電極と呼ぶことができる2つの制御電極が存在する。複数のカンチレバーは、RFラインから第1の距離にわたって離れた位置と、RFラインから第2の距離にわたって離れた位置との間において、回転又は移動する。接地されたカンチレバーがRFラインから離れた距離は、容量を決定する。

40

#### 【0122】

図16に示すように、構造全体にわたって共通の第1の電極、第2の電極、及びRFラインが存在する。複数のカンチレバーは、共通の第1の電極、第2の電極、及びRF電極を共用する。それに加えて、複数のカンチレバー及び複数の電極は、集合的に、1つのデジタル可変キャパシタとして機能し、デバイス構造内において単一のキャビティに包含されてもよい。例えば、デジタル可変キャパシタは、デジタル可変キャパシタの下方

50

からキャビティ及びデジタル可変キャパシタの上の場所までの電気的接続がつけられるように、CMOSデバイス内のキャビティ内に組み込まれてもよい。

【0123】

図17A～図17Cは、ある実施形態に係るMEMSキャパシタスイッチ1700の、非接触状態、ダウン状態、及びアップ状態における概略断面図である。図17A～図17Cにおいて、スイッチ1700は、複数の接地電極1702と、第1のプルダウン電極1704と、RF電極1706と、第2のプルダウン電極1708と、プルダウン電極1704、1708、及びRF電極1706の上に形成された絶縁層1716と、プルアップ電極接続1710と、プルアップ電極1718の上に形成された絶縁層1712と、カンチレバー1714とを有する。ある実施形態では、絶縁層1712、1716は酸化物を含んでもよい。図17Aにおいて、カンチレバーは、電極1704、1706、1708の上の酸化物層1716から離れ、かつ、プルアップ電極1718の上に形成された酸化物層1712から離れた、非接触状態の位置にある。

10

【0124】

図17Bにおいて、カンチレバー1714はダウン状態にあり、ここでは、カンチレバー1714は、電極1704、1706、及び1708を覆う絶縁層1716と接触している。カンチレバー1714は、絶縁層1716によって、RF電極1706から小さな距離にわたって離れ、従って、カンチレバー1714が接地され、かつ、RF電極1706が高周波的にホットの状態にあるので、大きな容量が存在している。カンチレバー1714がアップ状態にあり、かつ、プルアップ電極1718の上に形成された絶縁層1712と接触しているとき、RF電極1706と接地されたカンチレバー1714との間に大きな距離が存在する。従って、図17Cの場合には、図17Bと比較して、小さな容量が存在している。スイッチ1700は、2つの状態を有する相対的に小型の各キャパシタを備えたデジタル可変キャパシタになる。第1の状態では、カンチレバー1714は引き下げられて、RF電極1706の上の薄い絶縁層1716に接触させられている。第2の状態では、カンチレバー1714は引き上げられて、プルアップ電極1718を覆う酸化物層に接触させられている。その容量は次式によって与えられる。

20

【0125】

【数19】

$$C = A \epsilon \epsilon_0 / d$$

30

【0126】

ここで、Aは、RFラインとカンチレバーとの間の重なりあう面積であり、 $\epsilon$ は、誘電率であり、 $\epsilon_0$ は、RFラインとカンチレバーとの間の材料の比誘電率である。dは、カンチレバーとRFラインとの間における距離である。ある実施形態では、dは約0.2ミクロンから約1.0ミクロンまでの間である。他の実施形態では、dは約100nmから約1ミクロンまでの間である。ある実施形態では、デバイスが配置されるキャビティは、約20ミクロンから約30ミクロンまでの間である少なくとも1つの寸法（すなわち、長さ、幅、又は高さ）を有する可能性がある。他の実施形態では、キャビティは、最大で約300ミクロンまでの少なくとも1つの寸法を有する可能性がある。ある実施形態では、キャビティは、約140ミクロンから約155ミクロンまでの間である少なくとも1つの寸法を有する可能性がある。約30ミクロンよりも大きな少なくとも1つの寸法を有するキャビティでは、キャビティの屋根を支持するために、キャビティにおいて支持ポストが設けられてもよい。一部の実施形態では、支持ポストが設けられなくてもよい。

40

【0127】

キャパシタとして機能するために、プルダウン電極1704、1708は、第1の電圧を印加することができる。ある実施形態では、プルダウン電極1704、1708は、同じ電圧を印加することができる。それと同時に、プルアップ電極1718は、第1の電圧とは逆の第2の電圧を印加することができる。このように、カンチレバー1714はプルダウン電極1704、1708によってプルイン状態にされ、プルアップ電極1718に

50

よって遠ざけられるので、カンチレバー 1714 は、絶縁層 1716 に接触するように引き下げられることが可能である。同様に、電圧を逆に印加することにより、絶縁層 1712 と接触する位置にカンチレバー 1714 を移動させることができる。

【0128】

図 16 に示すように、デジタル可変キャパシタとして動作するとき、複数のカンチレバーは、接地に接続され、かつ、RF 電極及び 1 つ又は複数のプルダウン電極の上に配置される。1 つ又は複数のプルアップ電極も存在する。カンチレバーは 2 つの状態の間で変動する。第 1 の状態では、カンチレバーは RF 電極から小さな距離にわたって離れている。第 2 の状態では、カンチレバーは RF 電極から大きな距離にわたって離れている。接地されたカンチレバーが RF 電極と直接に接触することはない。容量を生成するのは、RF 電極と接地されたキャパシタとの間における間隔である。

10

【0129】

少数の相対的に大型のキャパシタではなく、多数の小型のキャパシタを有することの優位点は、相対的に小型の寸法を有するキャパシタをつくることができ、このため、それらを、通常の CMOS プロセスに係るバックエンド電極配線層のキャビティに収容できるということにある。それらが過度に大きくつくられた場合には、キャビティも過度に大きくなり、それらは、キャビティの屋根における残留応力により、上又は下に屈曲することになる。この問題は、1 ミクロンよりも厚い層を用いることにより解消されるが、標準的なバックエンドプロセスでキャビティのプロセスを行うことが大幅に困難になる。従って、このことはコストを増大させる。

20

【0130】

以上、本発明の実施形態について説明したが、本発明の基本的な範囲から離れることなく、本発明の他の実施形態及び別の実施形態を実施することもできる。本発明の範囲は、添付の特許請求の範囲によって決まる。

【図 1 A】

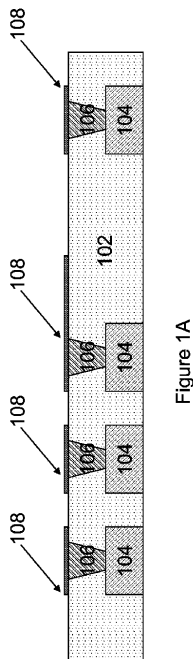


Figure 1A

【図 1 B】

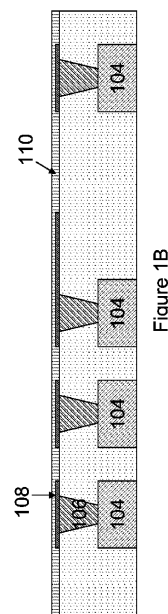


Figure 1B



【 図 1 C 】

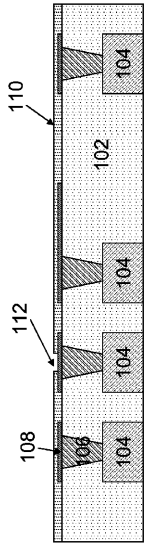


Figure 1C

【 図 1 D 】

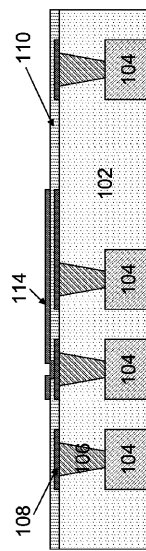


Figure 1D

【 図 1 E 】

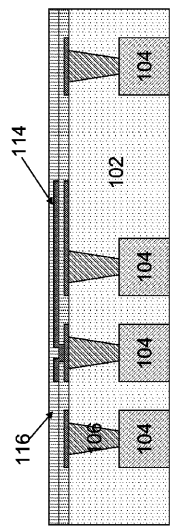


Figure 1E

【 図 1 F 】

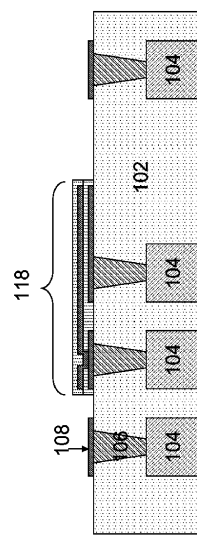


Figure 1F

【 図 1 G 】

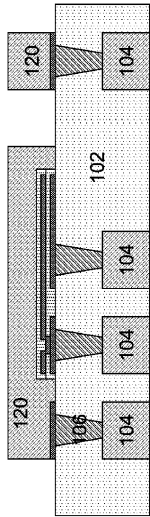


Figure 1G

【 図 1 H 】

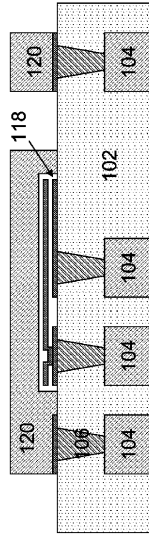


Figure 1H

【 図 1 I 】

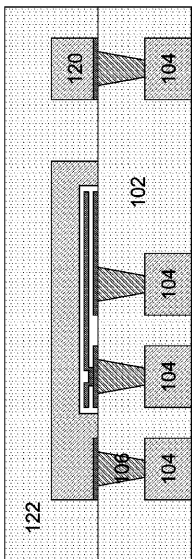


Figure 1I

【 図 2 A 】

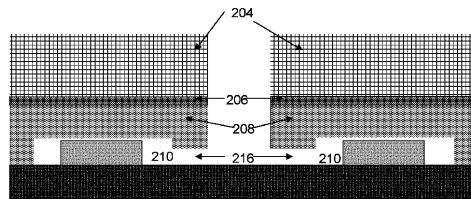


Figure 2A

【 図 2 B 】

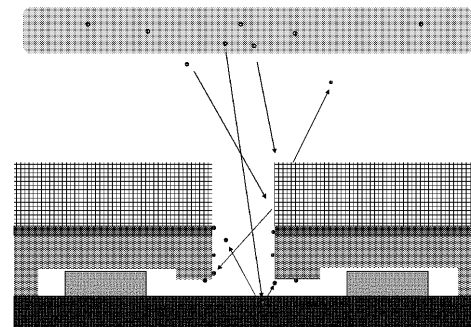


Figure 2B

【 図 2 C 】

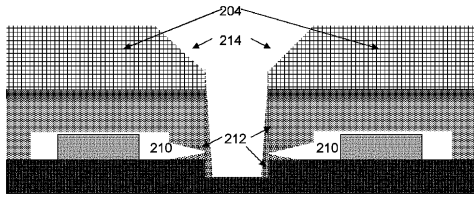
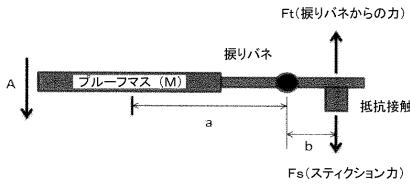


Figure 2C

【 図 3 】



【 図 4 】

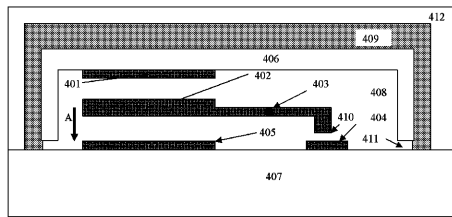
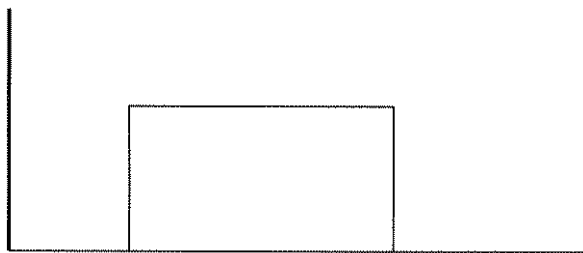


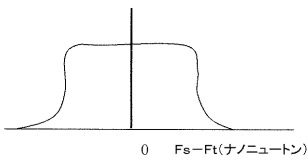
Figure 4

【 図 8 A 】

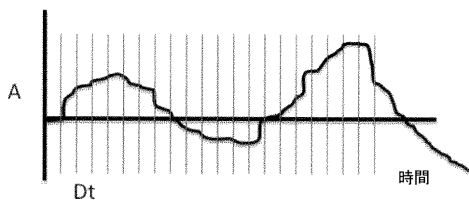


引き離し力の設計値

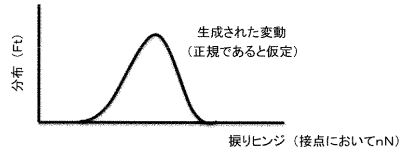
【 図 8 B 】



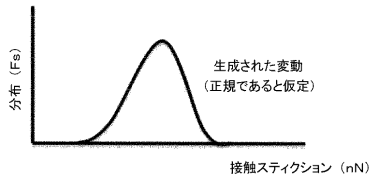
【 図 9 】



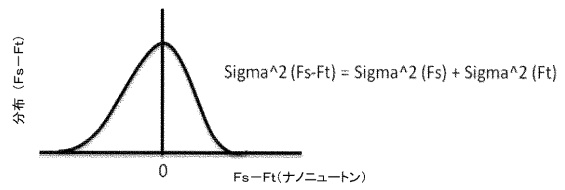
【 図 5 】



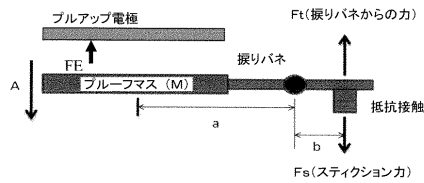
【 図 6 】



【 図 7 】



【 図 1 0 】



【 図 1 1 】

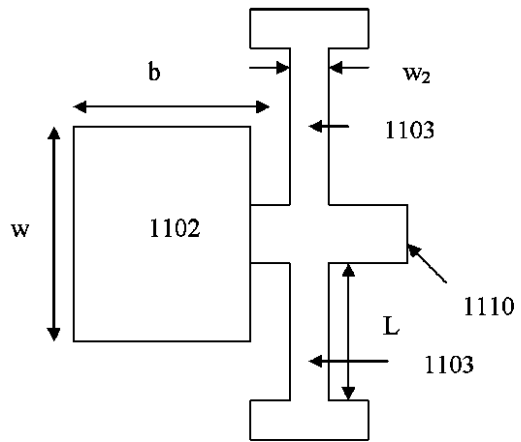


Figure 11

【図 12】

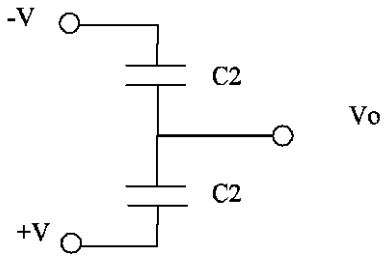


Figure 12

【図 13】

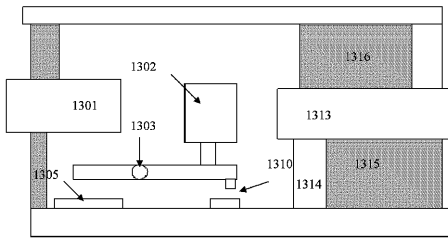


Figure 13

【図 16】

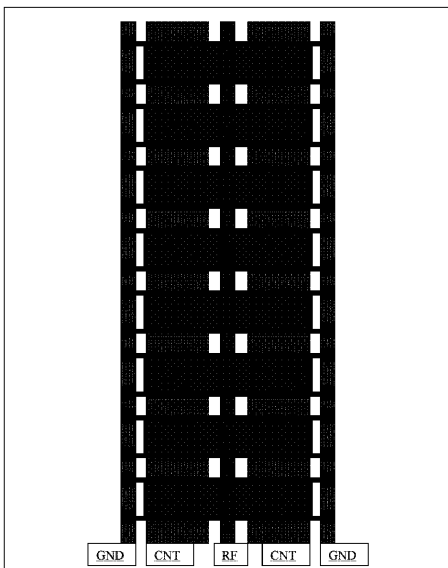
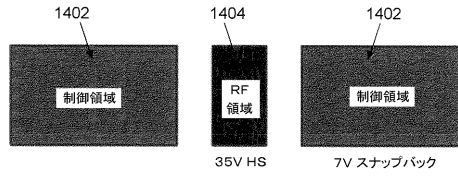


Figure 16

【図 14】



【図 15】

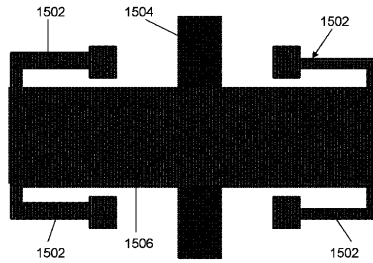


Figure 15

【図 17 A】

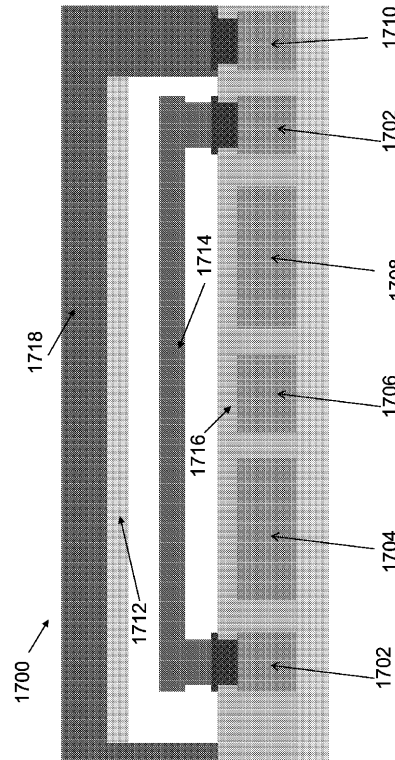


Figure 17A

【図 17 B】

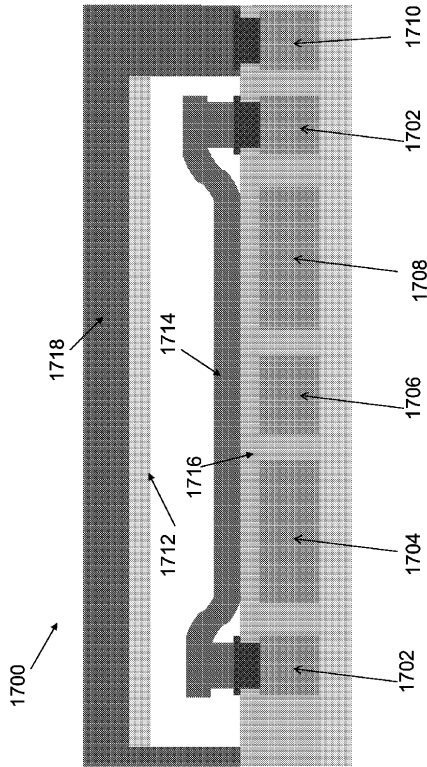


Figure 17B

【図 17 C】

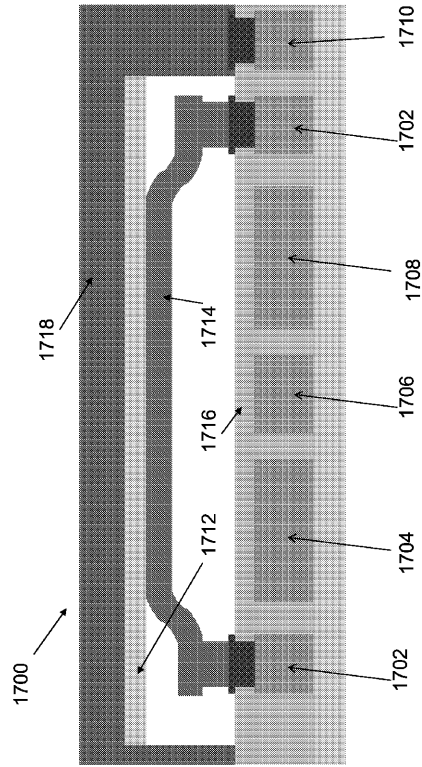


Figure 17C

## 【手続補正書】

【提出日】平成23年2月25日(2011.2.25)

## 【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

## 【特許請求の範囲】

## 【請求項 1】

基板と、

複数の層と、

複数の微小電気機械デバイスとを備えたデバイス構造であって、

上記複数の層は上記基板上に形成され、上記複数の層のうちの第1の層は、上記構造内において上記基板と上記複数の層との間に形成された1つ又は複数のキャビティの境界になり、

上記複数の微小電気機械デバイスは、上記基板上であって、上記1つ又は複数のキャビティのそれぞれの内部に配置され、

上記デバイス構造は、

上記1つ又は複数のキャビティのうちの少なくとも1つ内に設けられ、上記複数の微小電気機械デバイスの上で上記第1の層に接続されたプルアップ電極と、

上記基板から、上記1つ又は複数のキャビティの上に配置された1つ又は複数の層までのビア接続とをさらに備えたデバイス構造。

## 【請求項 2】

上記1つ又は複数のキャビティのうちの少なくとも1つは、所定の長さ、所定の幅、及び所定の高さを有し、上記長さ又は幅のうちの少なくとも1つは約20ミクロンから約3

0 ミクロンまでの間である請求項 1 記載のデバイス構造。

【請求項 3】

上記 1 つ又は複数のキャビティ及び複数の微小電気機械デバイスは相補型金属酸化物半導体内に組み込まれる請求項 1 記載のデバイス構造。

【請求項 4】

上記複数のデバイスのうちの第 1 のデバイスは、上記複数のデバイスのうちの第 2 のデバイスのものとは異なる設計を有する請求項 1 記載のデバイス構造。

【請求項 5】

上記デバイス構造は、

第 1 の電極と、

第 2 の電極と、

複数のカンチレバーとをさらに備え、

上記複数のカンチレバーはそれぞれ、上記第 1 の電極に接触した位置から、上記第 1 及び第 2 の電極の両方から離れた位置、及び、上記第 2 の電極に接触した位置へ移動可能である請求項 1 記載のデバイス構造。

【請求項 6】

上記デバイス構造はデジタル可変キャパシタである請求項 5 記載のデバイス構造。

【請求項 7】

上記デバイス構造は第 3 の電極をさらに備え、上記複数のカンチレバーのそれぞれは上記第 3 の電極に接続されている請求項 6 記載のデバイス構造。

【請求項 8】

1 つ又は複数のキャビティと、上記 1 つ又は複数のキャビティのそれぞれの内部に配置された複数のデバイスとを有するデバイス構造を用いる方法であって、上記方法は、

第 1 の電氣的バイアスを 1 つ又は複数のランド電極に印加して、上記複数のデバイスを、上記 1 つ又は複数のランド電極から離れた第 1 の位置から、上記 1 つ又は複数のランド電極に接触した第 2 の位置に移動させることと、

加速度を加えることにより、上記複数のデバイスのうちの 1 つ又は複数を移動させることと、

上記加速度を加えた後に、上記 1 つ又は複数のランド電極を接触したままであるデバイスの個数を検出することと、

第 2 の電氣的バイアスを上記複数のランド電極に印加して、上記複数のデバイスを上記第 2 の位置に移動させることとを含む方法。

【請求項 9】

上記検出することは、上記 1 つ又は複数のランド電極と対応するデバイスとの間における電氣的連続性の有無を検出することを含む請求項 8 記載の方法。

【請求項 10】

上記複数のデバイスは、

振りバネと、

上記振りバネに接続され、上記振りバネのまわりに回転可能なブルーフマスと、

上記ブルーフマスとは反対において上記振りバネに接続された抵抗接触とを備え、

上記デバイス構造は、上記ブルーフマスの上に配置されたプルアップ電極と、上記ブルーフマスの下に配置されたプルダウン電極とのうちの 1 つ又は複数とをさらに備え、

上記方法はさらに、上記プルアップ電極及び上記プルダウン電極のうちの 1 つ又は複数に電氣的バイアスを印加することを含み、上記電氣的バイアスは、上記複数のデバイスと上記複数のランド電極との間におけるスティクション力を上回るのに十分な大きさを有する請求項 9 記載の方法。

【請求項 11】

上記方法は、上記複数のデバイスのうちの 1 つ又は複数にプルアップ力をかけることをさらに含み、

上記プルアップ力は、上記複数のデバイスのすべてを上記ランド電極に接触した状態か

ら移動させるのに十分な大きさを有し、

プルアップ力をかけることは、上記複数のデバイスのうちの1つ又は複数を変更させることとは別個に行われる請求項8記載の方法。

【請求項12】

上記複数のデバイスは、  
振りバネと、

上記振りバネに接続され、上記振りバネのまわりに回転可能なブルーフマスと、

上記ブルーフマスとは反対において上記振りバネに接続された抵抗接触とを備え、

上記デバイス構造は、上記ブルーフマスの上に配置されたプルダウン電極と、上記ブルーフマスの下に配置されたプルアップ電極とのうちの1つ又は複数を変更をさらに備え、

上記検出することは、さらに、上記ブルーフマスと、各デバイスに係る上記プルダウン電極及び上記プルアップ電極のうち一方との間の容量の変化を測定することを含む請求項8記載の方法。

【請求項13】

上記1つ又は複数のキャピティは、1つ又は複数のデバイスを内部にそれぞれ有する複数のキャピティを含む請求項8記載の方法。

【請求項14】

キャピティ内に形成された複数の微小電気機械デバイスを有するデジタル可変キャパシタを動作させる方法であって、上記方法は、

複数のカンチレバーを、RF電極から第1の距離にわたって離れた第1の位置から、上記RF電極から第2の距離にわたって離れた第2の位置に移動させることを含み、上記第1の距離は上記第2の距離よりも大きく、

上記複数のカンチレバーを上記第1の位置に移動させることと、

上記複数のカンチレバーを、上記RF電極から第3の距離にわたって離れた第3の位置に移動させることを含み、上記第3の距離は上記第1の距離よりも大きい方法。

【請求項15】

電氣的バイアスを1つ又は複数の第1の電極に印加して、上記複数のカンチレバーを上記第1の位置から上記第2の位置に移動させることをさらに含む請求項14記載の方法。

【請求項16】

電氣的バイアスを1つ又は複数の第2の電極に印加して、上記複数のカンチレバー上記第3の位置に移動させることをさらに含む請求項15記載の方法。

【請求項17】

上記複数の微小電気機械デバイスは並列に動作する請求項16記載の方法。

【請求項18】

上記複数の微小電気機械デバイスは並列に動作する請求項14記載の方法。

## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/US2009/063616

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> INV. B81C1/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) B81C		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, INSPEC		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	SEO KYU KIM ET AL: "Inertial sensing paradigm using an accelerometer array: XL-array" PROCEEDINGS OF THE INTERNATIONAL SOCIETY FOR OPTICAL ENGINEERING (SPIE). SPIE, USA, vol. 3892, 1 October 1999 (1999-10-01), pages 204-211, XP002477760 ISSN: 0277-786X the whole document	1-9
Y	US 2008/196502 A1 (FUKUDA HIROSHI [GB] ET AL) 21 August 2008 (2008-08-21) paragraphs [0070], [0093]; figures 1-4, 8, 11, 17	1-9
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the International filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "&" document member of the same patent family		
Date of the actual completion of the international search <b>2 November 2010</b>		Date of mailing of the international search report <b>27/12/2010</b>
Name and mailing address of the ISA European Patent Office, P. B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer <b>Götz, Andreas</b>



## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/US2009/063616

## Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This International search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1.  Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2.  Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
  
3.  Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

## Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

see additional sheet

1.  As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
  
2.  As all searchable claims could be searched without effort justifying an additional fees, this Authority did not invite payment of additional fees.
  
3.  As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4.  No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

1-9

## Remark on Protest

- The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

International Application No. PCT/US2009 /063616

## FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. claims: 1-9

Plurality of layers on cavity containing MEMS  
---

2. claims: 10-15

Method of sensing acceleration using an array of threshold accelerometers  
---

3. claims: 16-20

Method of operating a digital variable capacitor having three positions above an RF electrode  
---

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No  
PCT/US2009/063616

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2008196502 A1	21-08-2008	JP 2008008820 A	17-01-2008

## フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72) 発明者 チャールズ・ゴードン・スミス  
英国シービー４・１エイチジー、ケンブリッジシャー、ケンブリッジ、キンバリー・ロード２１番

(72) 発明者 リチャード・エル・ナイブ  
アメリカ合衆国７５０７１テキサス州マッキニー、カウンティ・ロード１００６、４１０１番

(72) 発明者 ビクラム・ジョシ  
アメリカ合衆国９４０４１カリフォルニア州マウンテン・ビュー、イースト・ダナ・ストリート８４０番

(72) 発明者 ロベルト・ガッディ  
オランダ、エヌエル - ５２１２セーエス・スヘルトーヘンボスフ、アールトスヘルトーヘンラーン２７６番

(72) 発明者 アナルツ・ウナムノ  
オランダ、エヌエル - ６０４２アーエヌ・ルールモント、レ・ブロン・デ・フェクセラストラート３１番

(72) 発明者 ロベルトゥス・ペトルス・ファン・カンペン  
オランダ、エヌエル - ５２３６イックスエル・スヘルトーヘンボスフ、スパンヤールトワールト２５番

Fターム(参考) 3C081 AA11 BA30 BA32 BA43 BA48 CA03 CA15 CA27 CA29 EA02  
EA24