

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5032447号
(P5032447)

(45) 発行日 平成24年9月26日(2012.9.26)

(24) 登録日 平成24年7月6日(2012.7.6)

(51) Int. Cl. F 1
HO2M 3/28 (2006.01) HO2M 3/28 C
 HO2M 3/28 L

請求項の数 3 (全 14 頁)

<p>(21) 出願番号 特願2008-296311 (P2008-296311) (22) 出願日 平成20年11月20日(2008.11.20) (65) 公開番号 特開2010-124614 (P2010-124614A) (43) 公開日 平成22年6月3日(2010.6.3) 審査請求日 平成22年7月16日(2010.7.16)</p>	<p>(73) 特許権者 000103208 コーセル株式会社 富山県富山市上赤江町1丁目6番43号 (74) 代理人 100095430 弁理士 廣澤 勲 (72) 発明者 畑岸 淳一 富山県富山市上赤江町1丁目6番43号 コーセル株式会社内 審査官 武市 匡紘</p>
---	--

最終頁に続く

(54) 【発明の名称】 スイッチング電源装置

(57) 【特許請求の範囲】

【請求項1】

所定のスイッチング周波数でパルス幅変調された駆動パルスを出力する駆動パルス生成回路と、この駆動パルス生成回路からの駆動パルスによってオン・オフし、直流の入力電圧を断続して交流電圧を発生させるスイッチング素子と、前記交流電圧が印加される入力巻線及び前記交流電圧を変圧した電圧を出力する出力巻線を備えたトランスと、前記出力巻線から出力される交流電圧を整流平滑して出力電圧を生成し、負荷に出力電流を供給する整流平滑回路とを備えたスイッチング電源装置において、

前記出力電流の制御に関する所定の目標値であって変更可能な電流制御用直流電圧を出力する直流電圧発生回路と、前記スイッチング素子に流れるスイッチング電流の流路に挿入され、電流検出電圧を発生する電流検出抵抗と、前記電流検出電圧を検知してスイッチング電流を制限するための電流制限信号を出力する電流制限信号生成回路とを備え、

前記電流制限信号生成回路は、

前記トランスに設けた補助巻線を有し、前記補助巻線に発生するパルス電圧に基づいて前記出力電圧の変化に応じた第一の直流電圧を生成して出力する出力電圧モニタ回路と、

前記直流電圧発生回路の電流制御用直流電圧に基づいて可変される第二の直流電圧生成手段と、

前記第一及び第二の直流電圧の加算電圧と前記電流検出電圧とを比較し、前記電流検出電圧の方が大きくなると、スイッチング電流を制限するための電流制限信号を出力する比較手段とを備え、

前記駆動パルス生成回路は、前記電流制限信号が出力されると前記スイッチング素子を駆動する駆動パルスのオン・デューティが広がるのを止め若しくは狭くするように動作することを特徴とするスイッチング電源装置。

【請求項 2】

前記出力電圧モニタ回路は、その出力端のプラス電位側が前記電流検出抵抗の一端に接続され、

前記第二の直流電圧生成手段及び比較手段は、

一端が前記直流電圧発生回路の出力に接続された第一の抵抗と、前記第一の抵抗の他端に一端が接続された第二の抵抗と、コレクタ端子が前記第二の抵抗の他端に接続され、ベース端子が前記第一の抵抗と第二の抵抗の midpoint に接続され、エミッタ端子が前記出力電圧モニタ回路出力端の基準電位側に接続された第一の NPN トランジスタと、ベース端子が前記第一の NPN トランジスタのコレクタに接続され、エミッタ端子が前記電流検出抵抗の他端に接続され、コレクタ端子が前記電流制限信号生成回路の出力である第二の NPN トランジスタとを備え、

前記電流検出抵抗は、前記スイッチング素子に電流が流れたときに、前記第二の NPN トランジスタのエミッタ端子の方が前記第一の NPN トランジスタのエミッタ端子よりも低い電位になる方向に前記電流検出電圧を発生することを特徴とする請求項 1 記載のスイッチング電源装置。

【請求項 3】

前記トランス及び前記整流平滑回路は、シングルフォワード方式の電力変換を行う構成を備え、前記出力電圧モニタ回路は、第一のモニタ用抵抗とモニタ用コンデンサとの並列回路と、前記並列回路に直列接続された第二のモニタ用抵抗とで成る積分回路を備え、前記積分回路の入力は、整流用ダイオードを介して前記補助巻線の両端に接続され、前記整流用ダイオードは、前記スイッチング素子がオンの期間に発生する電圧を半波整流する向きに接続され、前記出力電圧モニタ回路の出力は、前記積分回路出力に発生する電圧であることを特徴とする請求項 1 または 2 記載のスイッチング電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、パルス幅変調信号によりスイッチング素子のオン・オフ制御を行って入力電圧を所望の直流電圧に変換するスイッチング電源装置に関し、特に、過電流保護回路を備えたスイッチング電源装置に関する。

【背景技術】

【0002】

一般的なスイッチング電源装置は、所定の値を超えた出力電流が流れないように、出力電流の供給能力を制限する過電流保護回路が設けられている。これは、出力に接続された負荷である電子機器等が低インピーダンス故障したとき等に、過大な出力電流が流れ続けることによってその電子機器等が発熱・焼損するのを防止するとともに、スイッチング電源装置自体の故障や発熱・焼損を防止することを目的とする。

【0003】

従来、過電流保護回路を備えたスイッチング電源装置として、例えば特許文献 1 に開示されているように、スイッチング素子に流れるスイッチング電流を検出する素子電流検出回路の出力電圧と、過電流保護基準電圧源が生成する過電流保護基準電圧とを比較することによってスイッチング電流のピーク値を制限する過電流保護回路と、変圧器に設けられた第二の一次巻線と、第二の一次巻線電圧を整流平滑し、スイッチング素子がオンの期間に発生する第二の一次巻線の電圧を整流平滑して入力電圧に比例した電圧を出力する入力電圧検出部と、前記入力電圧検出部の出力電圧に基づいて前記過電流保護基準電圧を変動させる可変信号を生成する可変信号生成部とを備え、入力電圧が高くなると、スイッチング電流のピーク値がより小さく制限されるよう、過電流保護基準電圧を補正する動作を行

10

20

30

40

50

うスイッチング電源装置がある。この構成によれば、高入力電圧時に顕著に発生する過電流保護の遅れ時間によるスイッチング電流のピーク値の増加を防止することができる。

【0004】

また、特許文献2に開示されているように、負荷電流の流路に直列に挿入された検出抵抗と、この検出電圧によって順バイアスされるトランジスタと、このトランジスタがオンしたときに出力電圧を低下させて過電流保護を行う制御手段とを備えたDC-DCコンバータであって、負荷電流と無関係に順電流が供給されるダイオードの順電圧降下の少なくとも一部を前記検出抵抗の両端電圧に加えて前記トランジスタを順バイアスするDC-DCコンバータがある。この構成によれば、前記検出抵抗の損失を軽減し、また、前記トランジスタのベース・エミッタ電圧 V_{be} の温度変動による過電流保護性能の変動を補償することができる。

10

【特許文献1】特開2004-343900号公報

【特許文献2】特開平10-174427号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかし、特許文献1に開示されたスイッチング電源装置の場合、過電流保護基準電圧を外部から補正する手段は1つだけであり、スイッチング電源装置の安全性を確保するためには不十分であった。例えば、スイッチング電流のピーク値を制限する過電流保護方式の場合、通常は、過電流保護動作によってスイッチ素子のオン時間が狭められ出力電圧が低下するが、オン時間が狭くなると、過電流保護の遅れ時間の影響を受けやすくなり、低入力電圧時であっても、スイッチング電流のピーク値を制限しきれず、安全な範囲を越えてしまうおそれがある。従って、入力電圧が変動しても常に安全性を確保するためには、出力電圧の情報に基づいて過電流保護基準電圧を補正することが好ましい場合が多い。また、過電流動作が継続することによって、内部部品の温度がスイッチング電流に起因して上昇し、許容範囲を超えるおそれがある。従って、内部部品の温度情報に基づいて過電流基準電圧を補正する機能を備えることが好ましい場合がある。しかし、特許文献1のスイッチング電源装置は、入力電圧に基づいてのみ過電流保護基準電圧の補正を行うものであり、スイッチング電源装置の様々な動作状態に対する安全性を確保するには必ずしも十分とはいえない。

20

30

【0006】

また、特許文献1のスイッチング電源装置は、素子電流検出回路および過電流保護回路などが1チップに集積されているが、素子電流検出回路の内部構成については詳細に説明されていない。一般的なスイッチング電源装置では、スイッチング電流を高精度に検出するため、例えば、スイッチング素子と直列に電流検出抵抗を挿入し、電流検出抵抗によって素子電流を電圧に変換する素子電流検出回路が用いられる。このような一般的なスイッチング電源装置に特許文献1の過電流保護回路の構成を適用した場合、素子電流を高精度に検出するためには、電流検出抵抗に所定の値以上の大きな電圧降下を生じさせる必要があるため、電流検出抵抗の損失が増加し、検出抵抗が大型化するという問題があった。

【0007】

40

一方、特許文献2に開示されたDC-DCコンバータの場合、特許文献1のスイッチング電源装置の課題となる電流検出抵抗の損失を低減する効果を有する反面、出力電圧を低下させるトランジスタがターンオンする閾値、すなわち、電流検出抵抗の検出電圧上限は、ダイオードの順方向電圧の温度変動を利用してトランジスタの動作点を補正するのみである。従って、特許文献1のスイッチング電源装置と同様に、DC-DCコンバータの様々な動作状態に対する安全性を確保するには必ずしも十分ではなかった。

【0008】

また、特許文献2のDC-DCコンバータは、スイッチング素子に流れるスイッチング電流に比べ、比較的緩慢に変動する負荷電流を検知して出力電圧を低下させる方式であるため、例えば、スイッチング電流のピーク値の急増によってスイッチング素子に急峻な電

50

流ストレスが加わっても、それを高速に、かつ高精度に検知することが困難なため、スイッチング素子の破損を防止できない場合があった。

【 0 0 0 9 】

この発明は、上記背景技術に鑑みて成されたもので、少なくとも出力電圧の情報に基づいて過電流保護基準電圧を補正する手段を備え、スイッチング電源装置の様々な動作状態に対してスイッチング電流及び出力電流を確実に安全な範囲に制限するとともに、電流検出抵抗の損失を低減することが可能な過電流保護回路を備えたスイッチング電源装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 0 】

この発明は、所定のスイッチング周波数でパルス幅変調された駆動パルスを出力する駆動パルス生成回路と、この駆動パルス生成回路からの駆動パルスによってオン・オフし、直流の入力電圧を断続して交流電圧を発生させるスイッチング素子と、前記交流電圧が印加される入力巻線及び前記交流電圧を変圧した電圧を出力する出力巻線を備えたトランスと、前記出力巻線から出力される交流電圧を整流平滑して出力電圧を生成し、負荷に出力電流を供給する整流平滑回路とを備えたスイッチング電源装置であって、

前記出力電流の制御に関する所定の目標値であって変更可能な電流制御用直流電圧を出力する直流電圧発生回路と、前記スイッチング素子に流れるスイッチング電流の流路に挿入され、電流検出電圧を発生する電流検出抵抗と、前記電流検出電圧を検知してスイッチング電流を制限するための電流制限信号を出力する電流制限信号生成回路とを備え、前記電流制限信号生成回路は、前記トランスに設けた補助巻線を有し、前記補助巻線に発生するパルス電圧に基づいて前記出力電圧の変化に応じた第一の直流電圧を生成して出力する出力電圧モニタ回路と、前記直流電圧発生回路の電流制御用直流電圧に基づいて可変される第二の直流電圧生成手段と、前記第一及び第二の直流電圧の加算電圧と前記電流検出電圧とを比較し、前記電流検出電圧の方が大きくなると、スイッチング電流を制限するための電流制限信号を出力する比較手段とを備え、前記駆動パルス生成回路は、前記電流制限信号が出力されると前記スイッチング素子を駆動する駆動パルスのオン・デューティが広くなるのを止め若しくは狭くするように動作するスイッチング電源装置である。

【 0 0 1 1 】

また、前記出力電圧モニタ回路は、その出力端のプラス電位側が前記電流検出抵抗の一端に接続され、前記第二の直流電圧生成手段及び比較手段は、一端が前記直流電圧発生回路の出力に接続された第一の抵抗と、前記第一の抵抗の他端に一端が接続された第二の抵抗と、コレクタ端子が前記第二の抵抗の他端に接続され、ベース端子が前記第一の抵抗と第二の抵抗の midpoint に接続され、エミッタ端子が前記出力電圧モニタ回路出力端の基準電位側に接続された第一の NPN トランジスタと、ベース端子が前記第一の NPN トランジスタのコレクタに接続され、エミッタ端子が前記電流検出抵抗の他端に接続され、コレクタ端子が前記電流制限信号生成回路の出力である第二の NPN トランジスタとを備え、前記電流検出抵抗は、前記スイッチング素子に電流が流れたときに、前記第二の NPN トランジスタのエミッタ端子の方が前記第一の NPN トランジスタのエミッタ端子よりも低い電位になる方向に前記電流検出電圧を発生する構成としてもよい。

【 0 0 1 2 】

さらに、前記トランス及び前記整流平滑回路は、シングルフォワード方式の電力変換を行う構成を備え、前記出力電圧モニタ回路は、第一のモニタ用抵抗とモニタ用コンデンサとの並列回路と、前記並列回路に直列接続された第二のモニタ用抵抗とで成る積分回路を備え、前記積分回路の入力は、整流用ダイオードを介して前記補助巻線の両端に接続され、前記整流用ダイオードは、前記スイッチング素子がオンの期間に発生する電圧を半波整流する向きに接続され、前記出力電圧モニタ回路の出力は、前記積分回路出力に発生する電圧とした構成としてもよい。

【発明の効果】

【 0 0 1 3 】

10

20

30

40

50

この発明のスイッチング電源装置によれば、少なくとも出力電圧モニタ回路を介して出力電圧情報を抽出し、出力電圧が低くなると、電流制御信号生成回路が動作する閾値を低下させる方向に補正する手段を備え、出力電圧が低下したときのスイッチングの遅延時間の影響を補正するので、スイッチング電源装置及び負荷を確実に保護することができる。さらに、直流電圧発生回路は、入力電圧、環境温度などの任意の信号入力に基づいて、出力電流制御に関する所定の目標値となる電流制御用直流電圧を発生し、電流制御信号生成回路が動作する閾値を補正する動作を行うことができ、スイッチング電源装置の様々な動作状態に対して、過電流保護特性の最適化を図ることができる。

【発明を実施するための最良の形態】

【0014】

以下、この発明のスイッチング電源装置の一実施形態について、図1から図5に基づいて説明する。まず、回路全体の概略の構成を、図1に示す回路図に基づいて説明する。スイッチング電源装置10は、直流の入力電源 E_{in} と直列にトランスT1の入力巻線T1aとスイッチング素子TR1の直列回路が接続されている。トランスT1の2次側には、出力巻線T1bが設けられ、その両端には、交流電圧を整流平滑して出力電圧 V_{out} を生成する整流平滑回路12が接続され、出力電圧 V_{out} 端子が、負荷14に接続されている。出力電圧 V_{out} 端子には、出力電圧 V_{out} と所定の基準電圧 V_{ref} との差分を増幅した出力電圧制御信号 $V(vol)$ を出力する反転増幅器から成る誤差増幅回路16に接続されている。さらに誤差増幅回路16から出力された出力電圧制御電圧 $V(vol)$ に基づいてパルス幅変調を行い、スイッチング素子TR1の駆動端子に向けて駆動パルス V_g を出力することができる駆動パルス生成回路18を備えている。

【0015】

スイッチング素子TR1のソース端子と入力電源 E_{in} のマイナス端子間には電流検出抵抗 R_0 が挿入され、電流検出抵抗 R_0 に流れるスイッチング電流 I_{sw} に応じた電圧 $V(R_0)$ がその両端に発生する。そして電流検出抵抗 R_0 の両端は、後述する過電流保護回路を構成する電流制限信号生成回路20に接続されている。

【0016】

また、スイッチング素子TR1のソース端子を基準電位として過電流保護回路を構成する直流電圧発生回路22が設けられている。直流電圧発生回路22は、スイッチング電流 I_{sw} を制限するための電流制御用直流電圧 V_c を発生させ、後段の電流制限信号生成回路20に入力する。この電流制御用直流電圧 V_c は、外部から所定の可変信号を受け、その可変信号に基づいて調整することができる。

【0017】

電流制御用直流電圧 V_c が入力される電流制限信号生成回路20は、さらに出力電圧モニタ回路20aを備えている。出力電圧モニタ回路20aは、トランスT1に設けられた補助巻線T1cと、補助巻線T1cに発生する電圧を整流用ダイオードD21と、抵抗及びコンデンサで構成された積分回路を介して、出力電圧 V_{out} に略比例した電圧を生成し、第一の直流電圧である電圧 $V(C21)$ として出力する。

【0018】

また、電流制限信号生成回路20は、出力電圧モニタ回路20aの他に、複数のトランジスタと抵抗で構成された回路を備え、電流制御用直流電圧 V_c に依存する第二の直流電圧である電圧 $V(R32)$ を生成すると共に、上記電圧 $V(C21)$ と電圧 $V(R32)$ の加算電圧と電流検出抵抗 R_0 の電圧 $V(R_0)$ とを比較し、電圧 $V(R_0)$ が上記加算電圧を超えようとする、スイッチング電流を制限するための電流制限信号 $V(cur)$ を出力する機能を備えている。

【0019】

駆動パルス生成回路18は、電流制限信号 $V(cur)$ が入力されると、先に述べた電圧制御信号 $V(vol)$ によるパルス幅変調から、電流制限信号 $V(cur)$ によるパルス幅変調に動作モードが切り替わり、スイッチング素子TR1の駆動パルス V_g を出力する機能を備えている。

10

20

30

40

50

【 0 0 2 0 】

次に、スイッチング電源装置 1 0 の個々の回路ブロックごとに詳細な構成と動作を説明する。スイッチング素子 T R 1、トランス T 1 及び整流平滑回路 1 2 で構成されるインバータ回路は、図 1 に示すように、入力電源 E i n と直列にトランス T 1 の 1 次側巻線 T 1 a とスイッチング素子 T R 1 が接続され、スイッチング素子 T R 1 のオン・オフ動作によってトランス T 1 の 2 次側巻線 T 1 b に交流電圧 V 2 を発生させる。なお、トランス T 1 の各巻線の極性等は、周知のシングルフォワード方式に構成されている。

【 0 0 2 1 】

トランス T 1 の 2 次側巻線 T 1 b には、整流平滑回路 1 2 が接続されている。整流平滑回路 1 2 は、スイッチング素子 T R 1 がオンのときに導通してパルス電流を流すフoward側整流素子 T R 2 と、フoward側整流素子 T R 2 と相補的にオン・オフするフライホイール側整流素子 T R 3 と、スイッチ素子 T R 1 のオン・オフ動作に同期をとって各整流素子 T R 2 , T R 3 を駆動する同期整流駆動回路 1 2 a とが整流機能を担い、チョークコイル L o とコンデンサ C o が平滑機能を担っている。すなわち、整流平滑回路 1 2 は、2 次側巻線 T 1 b に誘起された電圧を整流平滑し、コンデンサ C o の両端に出力電圧 V o u t を出力動作を行う。そして、コンデンサ C o の両端には、負荷 1 4 が接続され、出力電圧 V o u t 及び出力電流 I o u t が供給される。

【 0 0 2 2 】

誤差増幅回路 1 6 は、図 1 に示すように、反転入力端子に出力電圧アナログ信号が入力されるオペアンプ O P 1 と、その非反転入力に接続される所定の基準電圧 V r e f と、利得調整及び位相補償のための帰還素子 Z f とを備え、出力電圧制御信号 V (v o l) を出力する反転増幅回路である。従って、出力電圧制御信号 V (v o l) は、出力電圧と基準電圧 V r e f との差分が増幅されたものであって、出力電圧が基準電圧 V r e f よりも高くなると、連続的に低下し、逆の場合には連続的に上昇する。

【 0 0 2 3 】

直流電圧発生回路 2 2 は、例えば汎用のデジタルプロセッサ（マイコン）を用いて構成することができ、ここでは、スイッチング素子 T R 1 の温度を検出する図示しない温度検出手段や入出力電圧検出手段等から送られる可変信号を受け、検出温度が所定温度を超える等、検出信号が所定の閾値を跨ぐと、電流制御用直流電圧 V c を変化させる動作を行う。スイッチング素子 T R 1 の温度を検出する場合その温度の変化の速度は、スイッチング素子のスイッチングの 1 サイクル（例えば、数 1 0 0 k H z 程度）に比較して非常に緩慢であるため、直流電圧発生回路 2 2 は、上記の可変信号に対する電流制御用直流電圧 V c の高速応答性は必要なく、1 0 k H z 程度の低いクロック周波数で動作する汎用デジタルプロセッサを用いて安価に構成することができる。電流検出抵抗 R 0 は、図 1 に示すように、スイッチング電流 I s w が流れる経路に挿入されている。スイッチング電源装置 1 0 において、スイッチング電流 I s w は略台形状を繰り返すパルス電流であって、そのピーク値 I s w p と出力電流 I o u t との関係は、トランス T 1 の 1 次側巻数 N 1 及び 2 次側巻数 N 2 を用いて表すと、ピーク値 I s w p (N 2 / N 1) × I o u t となる。つまり、電流検出抵抗 R 0 に発生する電流検出電圧 V (R 0) のピーク値は、スイッチングの遅延時間の影響を無視すれば、出力電流 I o u t に略比例した値となる。このように、スイッチング電源装置 1 0 では、スイッチング電流 I s w を電流検出抵抗 R 0 を介して観測することによって、出力電流 I o u t を検出している。なお、出力電流 I o u t が流れたとき、電流検出電圧 V (R 0) は、スイッチング素子 T R 1 のソース端子に接続された側が高電位になる向きに発生する。

【 0 0 2 4 】

電流制限信号生成回路 2 0 が有する出力電圧モニタ回路 2 0 a は、第一のモニタ用抵抗である抵抗 R 2 1 とモニタ用コンデンサであるコンデンサ C 2 1 と並列回路と、その並列回路に直列接続された第二のモニタ用抵抗である抵抗 R 2 2 とで成る積分回路を備え、この積分回路の入力は、整流用のダイオード D 2 1 を介して補助巻線 T 1 c の両端に接続されている。ダイオード D 2 1 はスイッチング素子 T R 1 がオンの期間に発生する補助巻線

10

20

30

40

50

T1cの電圧を整流することが可能な向きに取り付けられている。そして、この積分回路の出力であるコンデンサC21の両端の電圧V(C21)が電圧モニタ回路20aの出力電圧となる。

【0025】

出力電圧モニタ回路20aは、次のように動作する。まず、整流用ダイオードD21は補助巻線T1cに発生する電圧V3の矩形波状の交流波形を半波整流する。スイッチング素子TR1がオンの期間に補助巻線T1cに発生する電圧は、図1における補助巻線T1cのドット側を高電位側とする電圧 $V_{in} \cdot (N3/N1)$ であり、スイッチング周期Tの中でスイッチング素子TR1のオン時間Tonの期間だけ継続する。ここで、N1はトランスT1の入力巻線T1aの巻数、N3は出力巻線T1cの巻数である。一方、オン時間Ton以外の期間は、ドット側を低電位側とする電圧が発生する。従って、上記のように半波整流された波形をR21, R22, C21から成る積分回路を通すと、ほぼ、以下の式(1)で表される電圧V(C21)を出力する。

【数1】

$$V(C21) = \frac{N3}{N1} \cdot V_{in} \cdot \frac{R21}{R21 + R22} \cdot \frac{Ton}{T} \quad (1)$$

【0026】

さらに、電流制限信号生成回路20は、直流電圧発生回路22の出力に一端が接続された抵抗R31と、一端が抵抗R31の他の一端に接続された抵抗R32と、コレクタ端子が抵抗R32の他の一端に接続され、エミッタ端子が出力電圧モニタ回路20aの出力端であるコンデンサC21の基準電位側の一端に接続されたトランジスタTR31を備え、トランジスタTR31のベース端子は、抵抗R31と抵抗R32の midpointの接続されている。さらに、ベース端子がトランジスタTR31のコレクタ端子に接続され、エミッタ端子が電流検出抵抗R0の入力電源Einのマイナス端子側に接続されたトランジスタTR32が設けられ、そのコレクタ端子はオープン・コレクタとして電流制限信号生成回路20の出力を構成している。なお、トランジスタTR31, TR32は、NPNトランジスタである。

【0027】

次に、電流制限信号生成回路20全体の動作について、図2に基づいて説明する。トランジスタTR31は能動状態で動作しており、ベース・エミッタ間には、ベース・エミッタ間電流によって発生する電圧VBE1が発生している。

【0028】

ここで、トランジスタTR31, TR32のベース・エミッタ間電流によって発生する電圧VBE1とVBE2が同じ特性を示し、トランジスタTR31とトランジスタTR32がオンできる電圧が等しくVBEであるとした場合、電流検出電圧V(R0)が電圧V(R32) + V(C21)と等しい値になったときに、 $V_{be2} = V_{BE}$ となり、トランジスタTR32がオンすることができる。例えば、スイッチング電流 $I_{sw} = 0$ のとき、トランジスタTR32のベース・エミッタ間に印加されている電圧Vbe2は、ベース・エミッタ間の電圧VBEよりも低いため、オンできない。しかし、スイッチング電流 I_{sw} が増加し、電流検出電圧V(R0)が電圧V(R32)と電圧V(C21)の加算電圧に達すると、トランジスタTR32のベース・エミッタ間に印加されている電圧Vbe2は、TR32がオンできるベース・エミッタ間の電圧VBEに達し、オンすることができる。

【0029】

従って、電流制限信号生成回路20は、直流電圧発生回路22から供給される電流制御用直流電圧Vcで定まる電圧V(R32)と出力電圧モニタ回路20aが出力する電圧V(C21)との加算電圧と、電流検出電圧V(R0)とを、トランジスタTR31, TR32がオンするときのベース・エミッタ間電圧VBEを介して比較する。そして、電流検出電圧V(R0)の方が低いとき、すなわち、スイッチング電流 I_{sw} および出力電流I

10

20

30

40

50

out が小さいときは、トランジスタ TR 3 2 のコレクタ端子はハイレベルを出力する。逆に、電流検出電圧 V (R 0) が上記加算電圧に達したとき、すなわち、スイッチング電流 I s w および出力電流 I o u t が所定の値を超えようとする、ローレベルを出力する。

【 0 0 3 0 】

直流電圧発生回路 2 2 は、スイッチング素子 TR 1 の温度が所定温度を超えると、電圧 V (R 3 2) と電圧 V (C 2 1) の加算電圧を減少させるように電流制御用直流電圧 V c を変化させる動作を行う。電流制御用直流電圧 V c が低下すると電圧 V (R 3 2) は減少するため、比較的小さなスイッチング電流 I s w でトランジスタ TR 3 2 がオンできるようになる。また、出力電圧モニタ回路 2 0 a は、出力電圧 V o u t が低くなると、電圧 V (C 2 1) を低下させる動作を行う。従って、比較的小さなスイッチング電流 I s w でトランジスタ TR 3 2 がオンできるようになる。以下、説明の便宜のため、電圧 V (R 3 2) と電圧 V (C 2 1) の加算電圧を過電流保護閾値 V r と称す。

10

【 0 0 3 1 】

駆動パルス生成回路 1 8 は、図 3 に示すように、のこぎり波電圧 V (o s c) を生成するのこぎり波発生回路 1 8 b と、のこぎり波電圧 V (o s c) が反転端子に入力され、誤差増幅回路 1 6 の出力である端子 a 1 から入力された出力電圧制御信号 V (v o l) が非反転端子に入力される比較器 C P 1 1 とを備えている。さらに、比較器 C P 1 1 の出力信号と、端子 a 2 から入力される電流制御信号 V (c u r) とが入力されるナンド回路 N A N D 1 1 と、ナンド回路 N A N D 1 1 の出力信号がリセット端子 R に入力され、発信器 O S 1 1 が発生するトリガ信号がセット端子 S に入力され、出力端子 Q が駆動パルス生成回路 1 8 の端子 a 0 に接続された周知のセット・リセット・フリップ・フロップ F F 1 1 (以下、 R S - F F 1 1 という) とで構成する信号選択回路 1 8 a を備えている。そして、 R S - F F 1 1 の出力端子 Q が出力する信号は、スイッチング素子 TR 1 を駆動する駆動パルス V g となり、端子 a 0 を介してスイッチング素子 TR 1 の駆動端子であるゲートに入力される。

20

【 0 0 3 2 】

のこぎり波発生回路 1 8 b は、電圧一定の直流電源 V c c 1 1 と、一端が直流電源 V c c 1 1 に接続された充電抵抗 R 1 1 と、その充電抵抗 R 1 1 の他の一端とグランド間に接続されたタイマーコンデンサ C 1 1 と、タイマーコンデンサ C 1 1 の両端に接続されたりセット素子 S 1 1 と、リセット素子 S 1 1 を制御する発振器 O S 1 1 とを備えており、タイマーコンデンサ C 1 1 の両端に発生する電圧 V (o s c) が出力される。

30

【 0 0 3 3 】

発振器 O S 1 1 は、インパルス状のトリガパルスを発生する。このトリガパルスは周期一定の繰り返しパルスであって、スイッチング素子 TR 1 のスイッチング周波数と、スイッチング素子 TR 1 のターンオンのタイミングを決定するものである。また、リセット素子 S 1 1 は、トリガパルスが入力されるとタイマーコンデンサ C 1 1 の両端を短絡し、瞬時に開放状態となり、次のトリガパルスが入力されるまではその開放状態を継続する働きをする。

【 0 0 3 4 】

このように構成された駆動パルス生成回路 1 8 は、以下のように動作する。まず、のこぎり波発生回路 1 8 b は、発振器 O S 1 1 からトリガパルスが入力され、リセット素子 S 1 1 がタイマーコンデンサ C 1 1 の両端を短絡し、電荷が放電されて V (o s c) 0 となる。さらに、リセット素子 S 1 1 は瞬時に開放状態となり、直流電源 V c c 1 1 から充電抵抗 R 1 1 を介して供給される充電電流によってタイマーコンデンサ C 1 1 が充電され、 V (o s c) が上昇する。このとき、充電抵抗 R 1 1 とタイマーコンデンサ C 1 1 の直列回路が有する時定数はトリガパルスの周期に比べて十分大きな値に設定されているので、 V (o s c) は、ほぼ一定の傾きをもって直線的に上昇する。その後、次のトリガパルスが入力されるとリセット素子 S 1 1 が短絡し、上記の動作を繰り返す。このような動作によって、タイマーコンデンサ C 1 1 の両端にのこぎり波電圧 V (o s c) を発生させている。

40

50

【 0 0 3 5 】

比較器 C P 1 1 は、出力電圧制御信号 V (v o l) がのこぎり波電圧 V (o s c) よりも高い場合にはハイレベルを、逆の場合にはローレベルを出力する。ナンド回路 N A N D 1 1 の一方の入力端子には、端子 a 2 から入力された電流制限信号 V (c u r) が入力され、他方の入力端子に比較器 C P 1 1 の出力信号が入力されている。これにより、比較器 C P 1 1 からの信号がローレベル、又は電流制限信号 V (c u r) のいずれか一方がローレベルになると、ナンド回路 N A N D 1 1 の出力がハイレベルとなる。R S - F F 1 1 は、セット端子 S に入力される発振器 O S 1 1 のインパルス状のトリガパルスにより、出力端子 Q の出力がハイレベルとなり、リセット端子 R にナンド回路 N A N D 1 1 からハイレベル信号が入力されことによって、出力端子 Q の出力がローレベルに反転する。R S - F F 1 1 の出力端子 Q から出力される信号は、スイッチング素子 T R 1 の駆動端子に入力される駆動パルス V g である。すなわち、出力端子 Q がハイレベルを出力している期間はスイッチング素子 T R 1 をオンし、ローレベルを出力している期間はスイッチング素子 T R 1 をオフする動作を行う。

10

【 0 0 3 6 】

次に、上記のように構成されたスイッチング電源 1 0 の一連の動作を、図 4、図 5 に基づいて説明する。図 4 のタイムチャートにおける期間 1 は、図 5 に示す出力電圧 V o u t - 出力電流 I o u t 特性の出力電圧 V o u t が一定に推移する領域内で動作している期間である。この期間 1 では、スイッチング電流 I s w は小さな値であり、電流検出電圧 V (R 0) は過電流保護閾値 V r に達していないため、電流制限信号生成回路 2 0 が出力する電流制限信号 V (c u r) はハイレベルを維持し、駆動パルス生成回路 1 8 のナンド回路 N A N D 1 1 の一方の入力端子には、継続的にハイレベルの信号が入力している。従って、R S - F F 1 1 の出力端子 Q に発生する駆動パルス V g は、比較器 C P 1 1 の出力信号と同一のロジックとなり、図 4 のタイムチャートに示すように、駆動パルス V g は、もっぱら誤差増幅回路 1 6 が出力する出力電圧制御信号 V (v o l) に基づいてパルス幅制御されている。

20

【 0 0 3 7 】

このように、スイッチング電源 1 0 は、出力電圧 V o u t が誤差増幅回路 1 6 内の基準電圧 V r e f と等しくなるようスイッチング素子 T R 1 の駆動パルス V g のオン時間 T o n が決定され、出力電圧 V o u t が制御される。出力電圧 V o u t は、ほぼ、式 (2) のように表すことができる。

30

【 数 2 】

$$V_{out} = \frac{N2}{N1} \cdot V_{in} \cdot \frac{T_{on}}{T} \quad (2)$$

【 0 0 3 8 】

ここで、N 1 : 入力巻線 T 1 a の巻数、N 2 : 出力巻線 T 1 b の巻数、T : スwitching 周期、T o n : スwitching 素子 T R 1 のオン時間である。

【 0 0 3 9 】

なお、式 (2) と上述の式 (1) より、出力電圧モニタ回路 2 0 a の出力電圧 V (C 2 1) と出力電圧 V o u t は、ほぼ比例関係を有することが分かる。

40

【 0 0 4 0 】

期間 2 は、例えば負荷の電子機器が低インピーダンスに故障し、出力電流 I o u t が増加したことにより過電流保護回路が動作し、スイッチング電流 I s w が所定の電流値を超えないよう制限されている状態である。

【 0 0 4 1 】

誤差増幅回路 1 6 は、出力電圧 V o u t が所定の基準電圧 V r e f より低いので、出力電圧制御信号 V (v o l) を上昇させる。やがて、出力電圧制御信号 V (v o l) がのこぎり波電圧 V (o s c) よりも高くなると、比較器 C P 1 1 の出力は常時ローレベルとなり

50

、出力電圧制御信号 $V(vol)$ に基づくパルス幅変調は行うことができない状態になる。

【0042】

一方、スイッチング電流 I_{sw} の増大により、電流検出抵抗 R_0 に発生する電流検出電圧 $V(R_0)$ が増大して過電流保護閾値 V_r に達し、電流制限信号 $V(cur)$ がローレベルになる。すると、駆動パルス生成回路 18 のナンド回路 $NAND11$ の入力が高レベルになり、ナンド回路 $NAND11$ の出力がローレベルから高レベルになる。これにより、電流制限信号 $V(cur)$ が高レベルからローレベルに反転するタイミングで、ナンド回路 $NAND11$ からリセット端子 R にリセット信号が出力される。そして、 $RS-FF11$ の出力端子 Q が発生させる駆動パルス V_g は、そのリセット信号が入力されたタイミングで、高レベルからローレベルに反転し、スイッチング素子 $TR1$ をオフさせる。さらに、 $RS-FF11$ は、セット端子 S に次のセット信号が入力されるまで、出力端子 Q の状態を保持する。従って、出力端子 Q がローレベルになってスイッチング素子 $TR1$ がオフすると、スイッチング電流 I_{sw} が流れなくなって電流制限信号 $V(cur)$ が高レベルに反転するが、次の周期に移るまでの間、出力端子 Q の状態（ローレベル）は保持され、スイッチング $TR1$ はオフ状態を維持する。以上の動作によって、出力電流 I_{out} は過電流設定値を超えないよう制限され、同時に、スイッチング素子 $TR1$ のオン時間 T_{on} が短くなるので、式 (2) に従って、出力電圧 V_{out} が低下する。

10

【0043】

出力電圧 V_{out} が低下すると、反転増幅器である誤差増幅回路 16 は高レベルに飽和し、出力電圧制御信号 $V(vol)$ はその高レベルの飽和電圧値を継続する。従って、 $RS-FF11$ の出力端子 Q に発生する駆動パルス V_g は、電流制限信号 $V(cur)$ がローレベルに反転するタイミングに同期してローレベルに反転し、図 4 のタイムチャートに示すように、駆動パルス V_g は、もっぱら電流制限信号生成回路 20 が出力する出力電圧制御信号 $V(cur)$ に基づいて生成されることとなる。

20

【0044】

ここで、期間 2 における出力電圧 V_{out} と出力電流 i_{out} の関係について、図 5 に基づいて説明する。期間 2 では、出力電圧 V_{out} - 出力電流 I_{out} 特性のグラフにおいて、出力電圧 V_{out} がやや低下した状態で動作する。仮に、出力電圧モニタ回路 20a の出力電圧 $V(C21)$ が出力電圧 V_{out} に応じて変化しない固定値だとすれば、出力電圧 V_{out} - 出力電流 I_{out} 特性は軌跡 (a) を描き、出力電圧 V_{out} が低下するほど、駆動パルス生成回路 18 の動作の遅れ時間等の影響が顕著となり、出力電流 I_{out} が増加してしまう特性となる。しかし、スイッチング電源回路 10 では、出力電圧 V_{out} が低下すると、同時に電圧 $V(C21)$ も低下し、その分だけ過電流保護閾値 V_r も低下するので、軌跡 (b) のように出力電流 I_{out} の増加を抑制する動作が行われる。

30

【0045】

期間 3 は、期間 2 の状態で放置された結果、スイッチング素子 $TR1$ が所定の温度等を超えたため、図 4 に示すように、直流電圧発生回路 22 が電流制御用直流電圧 V_c を変化させ、その状態で過電流保護動作が継続している期間である。電流制御用直流電圧 V_c が低下すると、同時に抵抗 R_{32} の電圧 $V(R_{32})$ が低くなり、その分だけ過電流保護閾値 V_r も低くなるので、図 5 に示すように、出力電流 I_{out} を一層小さな値に制限する動作が行われ、スイッチング素子 $TR1$ の発熱による破損を防止することができる。

40

【0046】

以上説明したように、スイッチング電源装置 10 は、出力電圧モニタ回路 20a を介して出力電圧情報である電圧 $V(C21)$ を抽出し、出力電圧 V_{out} が低くなるとスイッチング電流 I_{sw} のピーク値が低下するように過電流保護閾値 V_r を補正するので、入力電圧によらず、スイッチング電源装置 10 及び負荷 14 を確実に保護することができる。さらに、直流電圧発生回路 22 は、入力電圧 V_{in} 、環境温度などの任意の信号入力に応じて電流制御用直流電圧 V_c を変化させ、過電流保護閾値 V_r を変化させる動作を行こと

50

ができ、スイッチング電源装置の様々な動作状態に対して、過電流保護特性の最適化を図ることができる。

【0047】

また、一般に、スイッチング素子TR1を急峻な電流ストレスから確実に保護するためには、出力電圧Voutの変動に対して、駆動パルスVgの数パルス以内の短時間のうちに過電流保護閾値Vrを変化させる必要があるが、スイッチング電源装置10では、出力電圧モニタ回路20aのようにコンデンサと抵抗等で構成できる簡単な回路を用いて、高精度、かつ高速応答可能な性能を実現している。一方、環境温度等は比較的が緩慢に変動するため、例えばクロック周波数が10kHz程度の安価な汎用マイクロプロセッサで構成した直流電圧発生回路22であっても、満足な応答性能を得ることができる。

10

【0048】

さらに、上記のような確実な過電流保護特性が得られることから、スイッチング電流による電気ストレス受けやすい部品を定格電流や定格温度に過剰に余裕のある大型のものに変更しなくても安全が確保されるので、スイッチング電源装置10自体の小型化、低コスト化に寄与することができる。

【0049】

なお本発明は、上記実施形態に限定するものではなく、トランジスタTR31のエミッタ端子とコンデンサC21の接続点に抵抗を挿入し、過電流保護閾値Vrの補正動作を微調整してもよい。また、所定の回路部分に、上述した過電流保護に係る動作に影響のない範囲で、スイッチング・ノイズや外来ノイズを吸収するコンデンサ、スナバ回路又はフィルタ等を付加し、回路の誤動作の防止を図ってもよい。

20

【0050】

また、電力変換方式として、シングルフォワード方式の他、プッシュプル方式、ブリッジ方式、フライバック方式、極性反転型チョッパ方式等に構成されたスイッチング電源にも適用可能である。

【0051】

さらに、直流電圧発生回路22が発生する電流制御用直流電圧Vc、および、出力電圧モニタ回路20aの出力電圧V(C21)は、必ずしも完全な直流電圧でなくてもよい。例えば、電圧V(C21)にスイッチング周波数と同一周波数のリップル電圧を重畳させることによって、周知のスロープ補正技術に相当する利得調整作用を生じさせ、過電流保護動作の安定度を向上させることも可能である。

30

【図面の簡単な説明】

【0052】

【図1】この発明のスイッチング電源装置の一実施形態を示す回路部である。

【図2】この実施形態が備える直流電圧発生回路、電圧制限信号生成回路、及び電流検出抵抗の動作を説明する回路図である。

【図3】この実施形態が備える駆動パルス生成回路の構成を示す機能ブロック図である。

【図4】この実施形態の動作を示すタイムチャートである。

【図5】この実施形態の動作を示す出力電圧 - 出力電流特性のグラフである。

【符号の説明】

40

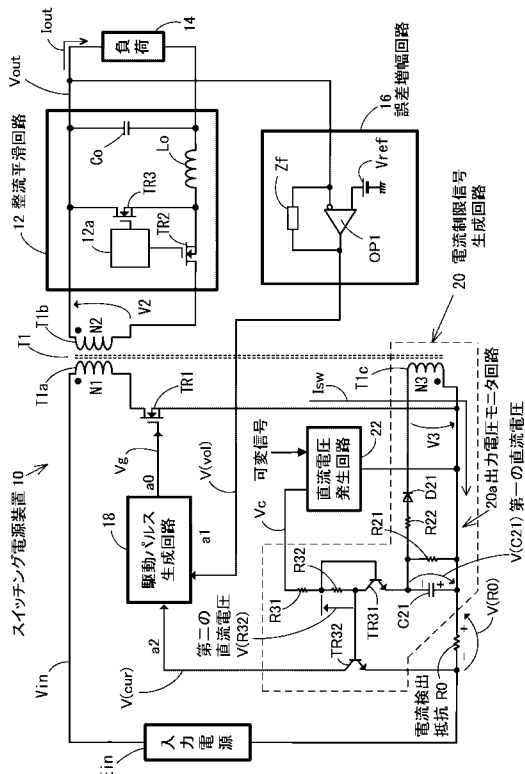
【0053】

- 10 スwitchング電源装置
- 12 整流平滑回路
- 18 駆動パルス生成回路
- 20 電流制限信号生成回路
- 20a 出力電圧モニタ回路
- 22 直流電圧発生回路
- C21 モニタ用コンデンサ
- D21 整流用ダイオード
- R0 電流検出抵抗

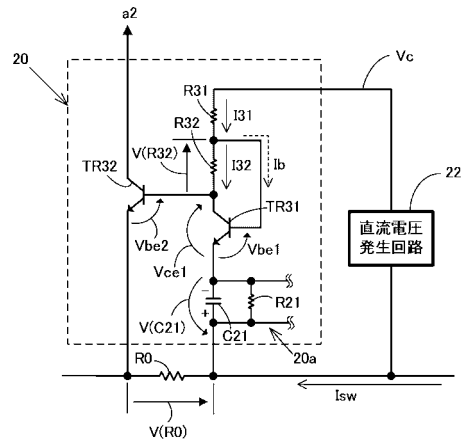
50

- R 2 1 , R 2 2 モニタ用抵抗
- R 3 1 , R 3 2 抵抗
- T 1 トランス
- T 1 a 入力巻線
- T 1 b 出力巻線
- T 1 c 補助巻線
- T R 1 スイッチング素子
- T R 3 1 , T R 3 2 トランジスタ

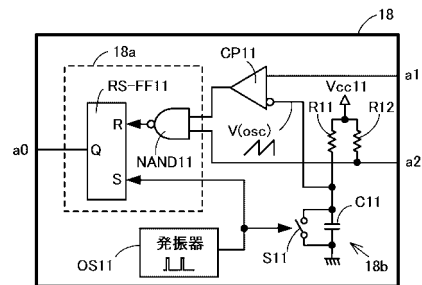
【 図 1 】



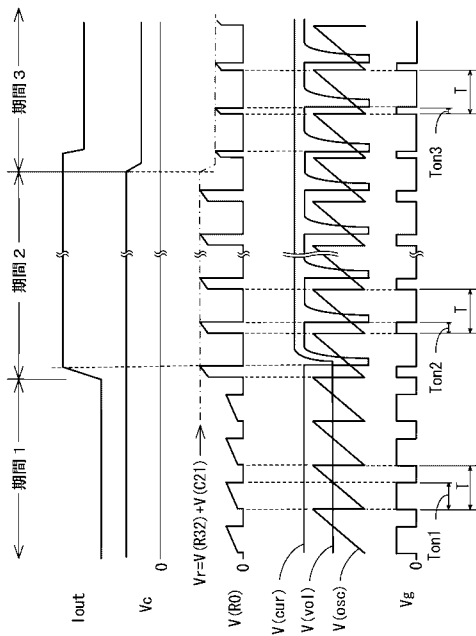
【 図 2 】



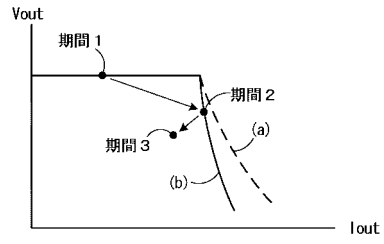
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

- (56)参考文献 実開平01 - 162784 (JP, U)
特開2001 - 268903 (JP, A)
特開2005 - 328606 (JP, A)
特開2008 - 35297 (JP, A)
特開2004 - 343900 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/00 - 3/44