

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 998 710

②1 N° d'enregistrement national : 12 61391

⑤1 Int Cl⁸ : H 01 L 21/60 (2013.01), H 01 L 23/485

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 29.11.12.

③0 Priorité :

④3 Date de mise à la disposition du public de la
demande : 30.05.14 Bulletin 14/22.

⑤6 Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule*

⑥0 Références à d'autres documents nationaux
apparentés :

⑦1 Demandeur(s) : COMMISSARIAT A L'ENERGIE ATO-
MIQUE ET AUX ENERGIES ALTERNATIVES — FR.

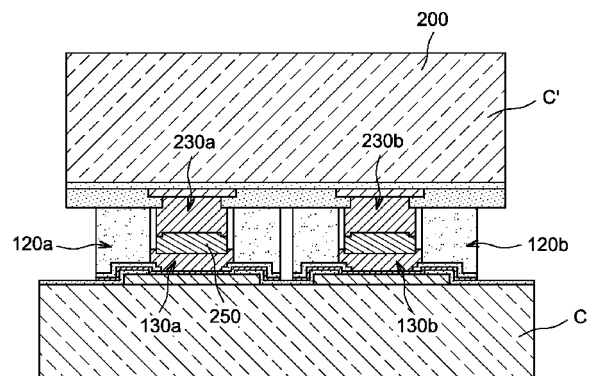
⑦2 Inventeur(s) : PARES GABRIEL.

⑦3 Titulaire(s) : COMMISSARIAT A L'ENERGIE ATO-
MIQUE ET AUX ENERGIES ALTERNATIVES.

⑦4 Mandataire(s) : BREVALEX Société à responsabilité
limitée.

⑤4 PROCÉDE AMELIORE DE REALISATION D'UNE STRUCTURE POUR L'ASSEMBLAGE DE DISPOSITIFS
MICROELECTRONIQUES.

⑤7 L'invention concerne la réalisation d'un dispositif mi-
croélectronique comprenant un substrat comportant au
moins un plot conducteur ledit plot étant doté d'une face in-
férieure reposant sur le substrat et d'une face supérieure
opposée à ladite face inférieure, ladite face supérieure dudit
plot étant recouverte d'un empilement formé d'une couche
conductrice et d'une couche de protection diélectrique com-
portant une ouverture dite première ouverture en regard du-
dit du plot et dévoilant ladite couche conductrice, au moins
un bloc isolant (120a, 120b) étant agencé sur une zone pé-
riphérique de ladite face supérieure dudit plot, ledit bloc de
isolant (120a, 120b) ayant une section transversale formant
un contour fermé et comportant une ouverture dite deu-
xième ouverture, un pilier conducteur (130a, 130b) étant si-
tué au centre dudit contour dans ladite deuxième ouverture.



FR 2 998 710 - A1



PROCEDE AMELIORE DE REALISATION D'UNE STRUCTURE POUR L'ASSEMBLAGE DE DISPOSITIFS MICROELECTRONIQUES

DESCRIPTION

5 **DOMAINE TECHNIQUE**

L'invention concerne le domaine de la microélectronique et celui de l'assemblage et de l'interconnexion de dispositifs microélectroniques tels que des cartes, des substrats, des supports de puces, des puces, des composants.

Elle prévoit un procédé de réalisation d'une structure pour l'assemblage
10 de dispositifs microélectroniques, permettant de faciliter le positionnement desdits dispositifs l'un par rapport à l'autre tout en réalisant une bonne isolation des éléments conducteurs permettant d'interconnecter ces dispositifs ainsi qu'une bonne tenue mécanique.

ART ANTERIEUR

15 On cherche de plus en plus à réaliser des empilements verticaux de puces ou de composants.

Pour connecter entre elles la face inférieure et la face supérieure d'une puce, il est bien connu de réaliser des connexions appelées via TSV (« TSV » pour
20 « through silicon via ») traversant l'épaisseur d'un substrat à partir duquel la puce est formée.

Pour connecter et assembler des puces entre elles, des éléments de connexion sous forme de micro-piliers ou encore de micro-bosses peuvent être mis en œuvre. L'assemblage se fait alors en reportant des micro-piliers ou des micro-bosses par exemple d'une puce ou composant sur des micro-piliers ou des micro-bosses d'une autre
25 puce ou composant, un matériau de soudure assurant la liaison entre les puces.

Avec les deux types de connexions électriques précitées, différentes configurations de report peuvent être réalisées.

Selon une première configuration, communément appelée « F2F » ou « flip chip », les puces sont assemblées de telle sorte que leurs faces actives sont mises en regard l'une de l'autre.

5 Selon une deuxième configuration communément appelée « B2F » ou « F2B », l'assemblage est mis en œuvre de sorte que leurs deux faces actives sont orientées dans la même direction.

10 Les figures 1A-1C illustrent un assemblage de puces réalisé suivant l'art antérieur, dans lequel on forme un matériau 23 de soudure sur des plots ou des piliers conducteurs 22 disposés sur une surface active d'une puce ou composant C, que l'on assemble avec des piliers conducteurs 32 d'une autre puce ou composant C' (figures 1A et 1B).

15 Ensuite, on forme un matériau diélectrique 40 entre les composants C, C' et autour des piliers conducteurs que l'on appelle matériau « d'underfill », qui peut être dispensé à l'aide d'une seringue et se répartir par capillarité (figure 1C). Le matériau diélectrique « d'underfill » choisi a généralement des propriétés adhésives assurant la tenue mécanique de l'assemblage.

Un tel procédé pose des problèmes en termes d'alignement des composants l'un par rapport à l'autre. Par ailleurs, ce procédé se prête mal à l'assemblage de puces ou composants ayant une grande densité d'interconnexion.

20 Le document US2011/0298123 A1 divulgue un procédé d'assemblage entre deux substrats, dans lequel un pilier conducteur à base de Cu, est mis en contact avec une couche de brasure.

25 Le document US2001/0215476 A1 divulgue un procédé d'assemblage entre une puce et un substrat dans lequel la puce comporte un pilier de connexion sur lequel une boule de brasure est formée pour reporter le pilier sur un plot conducteur du substrat.

30 Le document US 7291548 B2 divulgue un procédé d'assemblage entre un dispositif microélectronique formé d'une puce reportée sur un substrat, et une carte, à l'aide de billes de brasure entourées d'une couche à base d'un matériau polymère, libérateur de contrainte.

Les documents US 7 473 998 B2, US 6 578 755 B1, US 8 138 426 B2 et US 7 291 548 B2 divulguent un procédé d'assemblage entre un substrat et une puce par le biais de billes de brasures formées sur la puce, les billes étant entourées d'un collier à base de matériau polymère.

5 Il se pose le problème d'améliorer la réalisation de structures d'assemblage de dispositifs microélectronique.

EXPOSÉ DE L'INVENTION

La présente invention concerne tout d'abord un procédé de réalisation d'un premier dispositif microélectronique prévu pour être assemblé à un deuxième
10 dispositif microélectronique.

Ce procédé comprend des étapes de :

a) formation, sur le premier dispositif microélectronique d'un empilement comprenant une couche conductrice recouvrant une face supérieure d'un plot conducteur et d'une couche de protection diélectrique comportant au moins une
15 ouverture dite « première ouverture » en regard dudit plot et dévoilant ladite couche conductrice,

b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite « deuxième
20 ouverture » située au centre dudit bloc isolant et découvrant tout ou partie de la première ouverture ,

c) formation d'un pilier conducteur dans ladite au moins une première ouverture et deuxième ouverture par croissance à partir de ladite couche conductrice.

Avec un tel procédé, on forme de manière localisé un pilier conducteur entouré d'un bloc de matériau isolant, ce pilier conducteur étant destiné à être assemblé
25 à un élément conducteur d'un autre dispositif.

A l'aide du bloc de matériau isolant, on réalise une protection mécanique et électrique isolante autour du pilier conducteur.

La réalisation de ce bloc isolant à cette étape peut permettre d'éviter de réaliser un procédé de remplissage de matériau dit « d'underfill » après assemblage du premier dispositif avec un autre dispositif.

5 Selon une possibilité de mise en œuvre, le bloc isolant peut être formé dans un matériau un polymère, ou un isolant minéral tel qu'un matériau céramique.

La section transversale du bloc isolant peut prendre diverses formes par exemple celle d'un anneau ou d'un contour polygonal, en particulier carré.

La croissance du pilier conducteur peut être de type électrochimique ou de type communément appelé « electroless ».

10 Selon une possibilité de mise en œuvre du procédé, la hauteur dudit bloc isolant réalisé à l'étape b) et la hauteur du pilier conducteur réalisé à l'étape c), peuvent être prévues de sorte qu'un espace vide ou une cavité est conservé(e) entre le sommet dudit pilier conducteur et une zone d'embouchure de ladite deuxième ouverture située au niveau du sommet dudit bloc isolant.

15 Cet espace vide ou cette cavité est prévue pour accueillir un élément conducteur d'un autre dispositif.

Le bloc isolant forme alors un moyen de guidage mécanique d'un élément de connexion d'un autre dispositif microélectronique que l'on vient assembler au dispositif microélectronique comportant le pilier conducteur.

20 Selon une possibilité de mise en œuvre, la première ouverture réalisée dans la couche de protection diélectrique a un diamètre inférieur à celui de ladite deuxième ouverture située au centre du bloc isolant et dans le prolongement de ladite première ouverture.

25 Cela peut permettre de former un pilier conducteur de forme avantageuse avec un sommet réalisant une bosse.

Selon une autre possibilité de mise en œuvre, la première ouverture est réalisée en périphérie d'une zone dudit empilement recouvrant une région centrale dudit plot conducteur.

Cela peut permettre de former un pilier conducteur de forme avantageuse avec un sommet dont la périphérie forme une protubérance et dont le centre a une forme concave.

De telles formes du pilier conducteur permettent de faciliter son assemblage avec un élément de connexion d'un autre dispositif microélectronique.

Selon une possibilité de mise en œuvre, plusieurs premières ouvertures peuvent être réalisées dans la couche de protection diélectrique en regard d'un même plot conducteur et à proximité de flancs dudit bloc isolant.

Selon une possibilité de réalisation, la deuxième ouverture située au centre dudit bloc isolant comporte des parois inclinées par rapport à une normale à un plan principal du substrat.

Après l'étape c), le procédé peut comprendre en outre une étape de gravure de ladite couche de protection diélectrique et de la couche conductrice à travers ledit bloc isolant.

La présente invention concerne également un procédé de réalisation d'une structure dans lequel on assemble le premier dispositif microélectronique avec un deuxième dispositif, ce procédé comprenant la réalisation d'étapes d'un procédé tel que défini plus haut, puis le report du premier dispositif microélectronique sur ledit deuxième dispositif microélectronique par insertion dans ladite ouverture d'au moins un élément de connexion du deuxième dispositif microélectronique.

Après assemblage, on peut former une zone de matériau diélectrique autour dudit bloc isolant dans une région située entre le premier dispositif microélectronique et le deuxième dispositif microélectronique.

Selon un autre aspect, la présente invention concerne un dispositif microélectronique comprenant un substrat comportant au moins un plot conducteur ledit plot étant doté d'une face inférieure reposant sur le substrat et d'une face supérieure opposée à ladite face inférieure, ladite face supérieure dudit plot étant recouverte d'un empilement formé d'une couche conductrice et d'une couche de protection diélectrique comportant une ouverture dite « première ouverture » en regard dudit du plot et dévoilant ladite couche conductrice, au moins un bloc isolant étant agencé sur une zone

périphérique de ladite face supérieure dudit plot, ledit bloc de isolant ayant une section transversale formant un contour fermé et comportant une ouverture dite « deuxième ouverture », un pilier conducteur étant situé au centre dudit contour dans ladite deuxième ouverture.

5 L'invention concerne également une structure comprenant un dispositif microélectronique tel que défini plus haut, assemblé à un autre dispositif de sorte qu'un élément de connexion dudit autre dispositif est assemblé audit pilier conducteur, et entouré par ledit bloc isolant.

BRÈVE DESCRIPTION DES DESSINS

10 La présente invention sera mieux comprise à la lecture de la description d'exemples de réalisation donnés, à titre purement indicatif et nullement limitatif, en faisant référence aux dessins annexés sur lesquels :

- les figures 1A-1C illustrent un exemple de procédé d'assemblage de composants suivant l'art antérieur ;

15 - les figures 2A-2F, illustrent un exemple de procédé suivant l'invention, de réalisation d'un dispositif microélectronique doté de piliers conducteurs sur un composant et de moyens d'isolation des piliers conducteurs permettant l'assemblage de ce dispositif microélectronique avec un autre dispositif microélectronique ;

20 - les figures 3 et 4 illustrent un assemblage d'un dispositif microélectronique formé selon un procédé tel qu'illustré sur les figures 2A-2F avec un autre dispositif microélectronique ;

- la figure 5 illustre un exemple de forme particulière de blocs de polymère réalisés autour de piliers conducteurs d'un dispositif microélectronique, lesdits blocs de polymère permettant de réaliser une isolation des piliers conducteurs et de
25 favoriser l'assemblage avec un autre dispositif microélectronique ;

- les figures 6A-6B illustrent un dispositif microélectronique doté d'un bloc de polymère permettant de réaliser une isolation autour d'un pilier conducteur, le

pilier ayant un sommet en forme de bosse et étant destiné à être assemblé à un autre élément de connexion d'un autre dispositif microélectronique ;

- les figures 7A-7B illustrent un dispositif microélectronique, doté d'un bloc de polymère permettant de réaliser une isolation autour d'un pilier conducteur présentant une forme de bourrelet en périphérie de son sommet, le pilier conducteur étant destiné à être assemblé à un autre élément de connexion d'un autre dispositif microélectronique ;

Des parties identiques, similaires ou équivalentes des différentes figures portent les mêmes références numériques de façon à faciliter le passage d'une figure à l'autre.

Les différentes parties représentées sur les figures ne le sont pas nécessairement selon une échelle uniforme, pour rendre les figures plus lisibles.

EXPOSÉ DÉTAILLÉ DE MODES DE RÉALISATION PARTICULIERS

Un procédé suivant l'invention va à présent être décrit en liaison avec les figures 2A-2F.

Le matériau de départ, illustré sur la figure 2A, peut être par exemple une puce ou un composant donné C en fin de fabrication et réalisé à partir d'un substrat 100 semi-conducteur comportant, sur sa face supérieure, des plots conducteurs 108a, 108b, par exemple à base d'Al ou de Cu.

Une couche diélectrique 103 repose sur le substrat 100 ainsi que sur une zone périphérique de la face supérieure des plots conducteurs 108a, 108b.

Des ouvertures 105 sont pratiquées dans cette couche diélectrique 103 et dévoilent une zone centrale de la face supérieure des plots conducteurs 108a, 108b, les plots conducteurs 108a, 108b, étant ainsi partiellement encapsulés par la couche diélectrique 103.

Ensuite (figure 2B), on forme une couche conductrice 110 recouvrant notamment les plots conducteurs 108a, 108b, et en particulier une région centrale de la face supérieure des plots conducteurs 108a, 108b.

Cette couche conductrice 110 peut être formée d'un empilement de plusieurs couches comprenant une couche d'accroche par exemple à base de Ti ou de TiW d'épaisseur comprise par exemple entre 10 nm et 500 nm et une couche dite « de nucléation » Cu et peut avoir une épaisseur comprise par exemple entre 50 nm et 2 μm .

5 La couche conductrice 110 peut être réalisée par exemple à l'aide d'une technique de PVD (PVD pour « Physical Vapor Deposition »).

Puis, on réalise une couche de protection 111, recouvrant notamment la couche de nucléation 110.

10 La couche de protection 111 peut être à base de matériau diélectrique et formée d'un empilement comprenant une couche à base de Si_xN_y d'épaisseur qui peut être comprise par exemple entre 5 nm et 100 nm, par exemple de l'ordre de 40 nm et une couche de SiO_2 d'épaisseur comprise par exemple entre 50 nm et 500 nm, par exemple de l'ordre de 500 nm.

15 Afin d'éviter de dégrader la couche conductrice 110, et en particulier la couche de nucléation, le dépôt de l'empilement diélectrique peut être réalisé par une technique par voie chimique en phase gazeuse assistée par plasma (PECVD) à basse température, par exemple inférieure à 400°C.

20 On forme ensuite des ouvertures 115 dans la couche de protection 111, de manière à dévoiler une région de la couche de nucléation 110 située en regard des plots conducteurs 108a, 108b, en particulier au niveau de la zone centrale de la face supérieure des plots 108a, 108b. Ces ouvertures 115 peuvent être réalisées par gravure par exemple par voie chimique et/ou plasma. Dans le cas où la couche de protection est formée d'un empilement de Si_3N_4 et de SiO_2 , la couche de Si_3N_4 peut servir de couche d'arrêt à la gravure de la couche de SiO_2 (figure 2C).

25 On forme ensuite des blocs 120a, 120b à base de matériau diélectrique autour des plots conducteurs 108a, 108b. Les blocs 120a, 120b à base de matériau diélectrique sont également disposés sur la zone périphérique des plots conducteurs 108a, 108b.

30 Ces blocs 120a, 120b ont une section transversale (définie sur la figure 2D dans une direction parallèle au plan $[\text{O}; \vec{i}; \vec{k}]$ du repère orthogonal $[\text{O}; \vec{i}; \vec{j}; \vec{k}]$)

réalisant un contour fermé. Les blocs 120a, 120b peuvent par exemple avoir une forme d'anneau ou de couronne ou de contour fermé polygonal, doté(e) en son centre d'une ouverture 125 dévoilant la région centrale de la face supérieure des plots 108a, 108b conducteurs.

5 Les blocs 120a, 120b peuvent être formés par exemple par dépôt à la tournette (« spin coating » selon la terminologie anglo-saxonne) ou par procédé de laminage (« lamination » selon la terminologie anglo-saxonne), d'un matériau polymère par exemple à base époxy ou de silicone, ou d'un polyimide, ou de BCB (benzocyclobutène) ou de polybenzoxazole (PBO).

10 Ce matériau polymère peut être chargé, par exemple à l'aide de billes de SiO₂.

L'épaisseur ou la hauteur H des blocs 120a, 120b de polymère (mesurée sur la figure 2D dans une direction parallèle au vecteur \vec{j} du repère orthogonal [O; \vec{i} ; \vec{j} ; \vec{k}]) peut être prévue supérieure à la hauteur de piliers conducteurs que l'on souhaite ultérieurement réaliser, et peut dépendre également de celle d'éléments de connexion d'un autre composant (non représenté sur la figure 2D) destiné à être
15 assemblé avec ledit composant donné C, les éléments de connexion dudit autre composant étant destinés à venir s'insérer dans une ouverture 125 située au centre de l'anneau ou de la couronne et venir en appui avec des piliers conducteurs 130a, 130b
20 dudit composant donné.

L'épaisseur des blocs 120a, 120b peut être comprise par exemple entre 3 µm et 500 µm. Le motif en forme contour fermé réalisé dans le matériau polymère pour former les blocs 120a, 120b peut être réalisé par exemple par photolithographie avec éventuellement un masque dur (non représenté sur la figure 2D).

25 Au centre de la couronne ou de l'anneau, les flancs 122 des blocs 120a, 120b, appelés « internes », sont verticaux dans cet exemple, et disposés autour de la zone centrale des plots 120a, 120b.

Selon une variante de mise en œuvre illustrée sur la figure 5, des flancs internes 322 inclinés sont prévus avec un angle α par exemple inférieur ou égal à 60°, par
30 rapport à une normale \vec{n} au plan principal du substrat (défini sur la figure 5 comme un

plan passant par le substrat et parallèle au plan $[O; \vec{i}; \vec{k}]$ du repère orthogonal $[O; \vec{i}; \vec{j}; \vec{k}]$ de sorte qu'une ouverture 325 centre de l'anneau a une forme d'ouverture tronconique. Cette configuration peut permettre de faciliter ultérieurement un assemblage du composant C avec un autre composant et l'insertion d'éléments de connexion de l'autre composant dans l'ouverture 325.

Un traitement thermique, à une température par exemple comprise entre 60°C et 250°C, peut être ensuite réalisé afin de modifier les propriétés du polymère et le rendre plus dur.

Au centre du contour fermé formé par chacun des blocs 120a, 120b, les flancs internes 122 de ces blocs 120a, 120b, définissent des ouvertures 125 dans lesquelles on forme ensuite des piliers conducteurs 130a, 130b (figure 2E). Ainsi, les piliers conducteurs 130a, 130b sont réalisés sur les plots conducteurs 108a, 108b et entourées de matériau polymère. Les piliers conducteurs 130a, 130b peuvent être réalisés par dépôt de matériau métallique par électrolyse sur les zones de la couche de nucléation 110 dévoilées par les ouvertures 115 réalisées dans la couche de protection diélectrique 111.

Les piliers conducteurs 130a, 130b peuvent être formés à base de cuivre, et peuvent être recouverts d'une couche de protection contre l'oxydation, par exemple formée d'un empilement tri-couches de Ti, de Ni et d'Au (figure 2E).

Les piliers conducteurs 130a, 130b ont une hauteur h (mesurée sur la figure 2E dans une direction parallèle au vecteur \vec{j} du repère orthogonal $[O; \vec{i}; \vec{j}; \vec{k}]$) comprise par exemple 1 μm et 500 μm , inférieure à l'épaisseur des blocs 120a, 120b.

Ensuite, on effectue un retrait de portions dévoilées de la couche de protection diélectrique 111 puis de la couche de conduction 110, qui ne sont pas recouvertes par les blocs de polymère 120a, 120b.

Le procédé peut ensuite comprendre éventuellement une étape de désoxydation des piliers 130a, 130b, en particulier lorsque ces derniers sont formés à base de cuivre.

Un assemblage du composant C donné avec un autre composant C' doté d'éléments de connexion 230a, 230b, par exemple à base de cuivre est illustrée sur la figure 3.

5 Cet assemblage peut être réalisé par report des éléments de connexion 230a, 230b, qui sont tout d'abord insérés dans l'ouverture 125 puis assemblés aux piliers conducteurs 130a, 130b, par l'intermédiaire d'un matériau 250 de soudure à base d'un métal, de préférence fusible à basse température tel que par exemple du plomb, de l'étain, ou un alliage d'étain et d'argent.

10 Lors de l'insertion, les blocs 120a, 120b de polymère servent de moyens de guidage aux éléments de connexion 230a, 230b, du composant.

Lors de l'opération de soudure, le matériau polymère passe par une phase molle permettant de favoriser la mise en contact des éléments de connexion contre les piliers conducteurs 130a, 130b. Ensuite, le polymère passe par une phase de réticulation dans laquelle il durcit.

15 L'assemblage peut être réalisé à l'aide d'un équipement de type « prise-dépose » (« pick and place » selon la terminologie anglo-saxonne).

Selon une possibilité de mise en œuvre du report, un liquide visqueux tel que par exemple un flux de soudure peut être déposé sur le matériau de soudure, pour faciliter la formation d'une zone métallique joignant les piliers conducteurs 130a, 130b, et les éléments de connexion 230a, 230b.

Un traitement de désoxydation des éléments de connexion 230a, 230b peut être ensuite éventuellement réalisé.

25 A l'issue de l'assemblage, les parois internes 122 des blocs 120a, 120b de matériau polymère, ainsi que les supports respectifs du composant donné C et dudit autre composant C' peuvent former une enceinte fermée autour de l'assemblage entre les éléments de connexion 230a, 230b et les piliers conducteurs 130a, 130b. Cela permet de protéger et d'isoler électriquement les piliers conducteurs 130a, 130b et les éléments de connexion 230a, 230b.

30 Ensuite, dans le cas (figure 3) où les dimensions des blocs 120a, 120b sont telles qu'un espace 260 vide existe entre eux on peut combler cet espace vide 260

par exemple à l'aide d'un matériau diélectrique 270 qui peut être par exemple un polymère (figure 4).

Le procédé qui vient d'être décrit n'est pas nécessairement limité à une réalisation à partir d'un composant C en fin de fabrication, mais peut être aussi appliqué
5 par exemple à un assemblage sur une carte, ou un substrat, ou un interposeur.

Sur les figures 6A-6B, une variante de réalisation d'un pilier conducteur 330a est illustrée (respectivement selon une vue de dessus, et selon une vue en coupe transversale).

Pour cette variante, l'ouverture 125 située au centre de l'anneau formé
10 par le bloc isolant 120a est prévue avec un diamètre D supérieur au diamètre de l'ouverture 115 pratiquée dans la couche de protection diélectrique 111 (ces diamètres étant mesurés dans une direction parallèle au plan $[O; \vec{i}; \vec{k}]$ du repère orthogonal $([O; \vec{i}; \vec{j}; \vec{k}])$). Cela permet de conférer une forme bombée ou de bosse au sommet du pilier conducteur 330a. Une telle forme peut être avantageuse lors de la réalisation de la
15 soudure et de l'assemblage avec un élément de connexion d'un autre composant.

Sur les figures 7A-7B, une variante de réalisation d'un pilier conducteur 430a est illustrée (respectivement selon une vue de dessus, et selon une vue en coupe transversale).

Pour cette variante, une ouverture 415, sous forme de tranchée
20 réalisant un contour fermé, est pratiquée dans l'empilement formé par la couche de protection diélectrique 111, la couche conductrice 110 et la couche diélectrique 103.

L'ouverture 415, est placée dans une région de la face supérieure du plot conducteur 108a, située autour d'une zone 450 de l'empilement de couches 111, 110, et 103 conservées sur le plot 108a.

De par l'agencement de cette ouverture 415, la croissance
25 électrolytique de matériau métallique conduit à la formation d'un pilier conducteur 330a comportant un bourrelet ou une protubérance 431 en périphérie de son sommet, le pilier conducteur 430a comportant ainsi une zone convexe 432 dans une région central de son sommet. Une telle forme du pilier conducteur 430a peut permettre de favoriser

l'assemblage avec un élément de connexion d'un autre composant que l'on vient insérer dans l'ouverture 125 au centre de l'anneau.

REVENDICATIONS

1. Procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé
5 comprenant des étapes de :

a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur (108a, 108b) ledit plot ayant une face inférieure reposant sur un substrat (100) et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice (110) recouvrant ledit plot et d'une
10 couche de protection diélectrique (111) comportant au moins une ouverture (115) dite « première ouverture » en regard dudit plot et dévoilant ladite couche conductrice (110),

b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant (120a, 120b), ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture (125)
15 dite « deuxième ouverture » située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la première ouverture (115),

c) formation dans ladite au moins une première ouverture (115) et deuxième ouverture (125) d'un pilier conducteur (130a, 130b) par croissance à partir de ladite couche conductrice (110).

2. Procédé selon la revendication 1, dans lequel la hauteur dudit bloc isolant (120a, 120b) réalisé à l'étape b) et la hauteur du pilier conducteur (130a, 130b) réalisé à l'étape c), sont prévues de sorte qu'un espace vide (135) ou une cavité (135) est conservé(e) entre le sommet (131) dudit pilier conducteur et une zone d'embouchure de
25 ladite deuxième ouverture située au niveau du sommet (121) dudit bloc isolant (120a, 120b).

3. Procédé selon l'une des revendications 1 ou 2, dans lequel la première ouverture (115) réalisée dans la couche de protection diélectrique (111) a un

diamètre inférieur à celui de ladite deuxième ouverture (125) située à l'intérieur du bloc isolant (120a, 120b) et dévoilant ladite première ouverture.

4. Procédé selon l'une des revendications 1 ou 2, dans lequel la première ouverture (415) est réalisée en périphérie d'une zone (450) dudit empilement recouvrant une région centrale dudit plot conducteur (108a, 108b).

5. Procédé selon l'une des revendications 1 à 4, dans lequel ladite deuxième ouverture (125) située au centre dudit bloc isolant (120a, 120b) comporte des parois inclinées (322) par rapport à une normale à un plan principal du substrat (100).

6. Procédé selon l'une des revendications 1 à 5, comprenant entre l'étape b) et l'étape c), une étape de gravure de ladite couche de protection diélectrique (111) et de la couche conductrice (110) à travers ledit bloc isolant (120a, 120b).

7. Procédé de réalisation d'une structure formée d'un premier dispositif microélectronique sur lequel est assemblé un deuxième dispositif (200), comprenant la réalisation d'un procédé selon l'une des revendications 1 à 6, puis le report du deuxième dispositif microélectronique (200) sur ledit premier dispositif microélectronique (100) par insertion dans ladite ouverture (125) d'au moins un élément de connexion (230a, 230b) du deuxième dispositif microélectronique et assemblage dudit élément de connexion audit pilier conducteur dudit premier dispositif microélectronique.

8. Procédé selon la revendication 7, comprenant en outre, après assemblage, la formation de matériau diélectrique (220) autour dudit bloc isolant (120a, 120b) dans une zone située entre le premier dispositif microélectronique et le deuxième dispositif microélectronique.

9. Procédé selon l'une des revendications 1 à 8, dans lequel plusieurs premières ouvertures (415a, 415b) sont réalisées dans la couche de protection

diélectrique (111) en regard d'un même plot conducteur et à proximité de flancs dudit bloc isolant (120a).

5 10. Dispositif microélectronique comprenant un substrat comportant
au moins un plot (108a, 108b) conducteur ledit plot étant doté d'une face inférieure
reposant sur le substrat et d'une face supérieure opposée à ladite face inférieure, ladite
face supérieure dudit plot étant recouverte d'un empilement comportant une couche
conductrice (110) et une couche de protection diélectrique (111) comportant une
ouverture (115) dite première ouverture en regard dudit du plot et dévoilant ladite
10 couche conductrice (110), au moins un bloc (120a, 120b) isolant étant agencé sur une
zone périphérique de ladite face supérieure dudit plot, ledit bloc de isolant (120a, 120b)
ayant une section transversale formant un contour fermé et comportant une ouverture
(125) dite deuxième ouverture, un pilier conducteur (130a, 130b) étant situé à l'intérieur
dudit contour dans ladite deuxième ouverture.

15

11. Structure comprenant un dispositif microélectronique selon la
revendication 10, sur lequel est assemblé un autre dispositif (200) de sorte qu'un élément
de connexion (230a, 230b) dudit autre dispositif est assemblé audit pilier conducteur, et
entouré par ledit bloc isolant (120a, 120b).

20

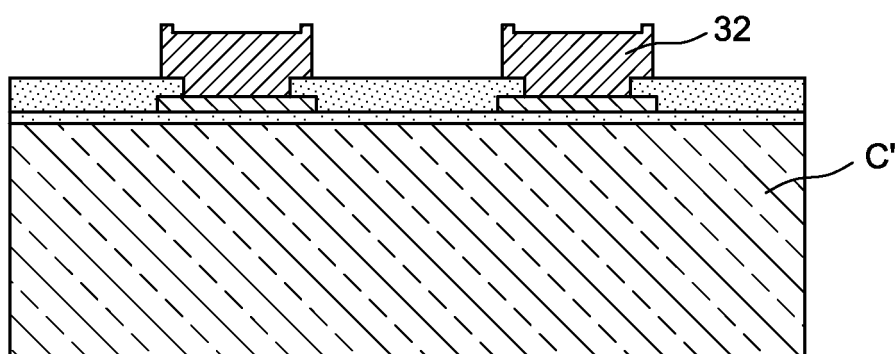
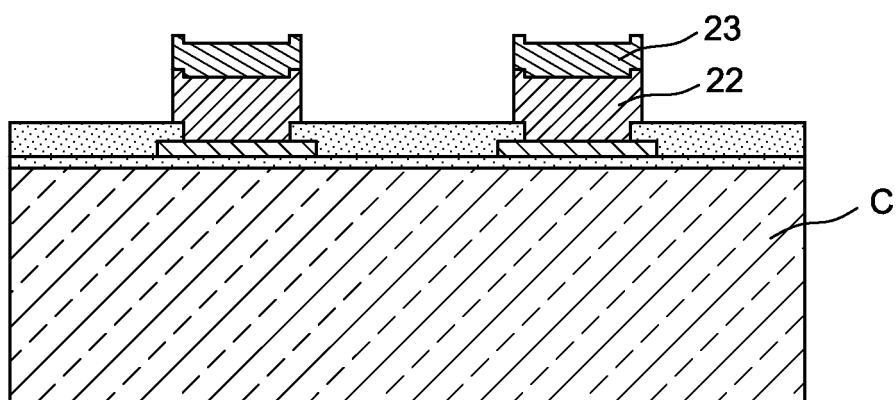


FIG. 1A

2 / 9

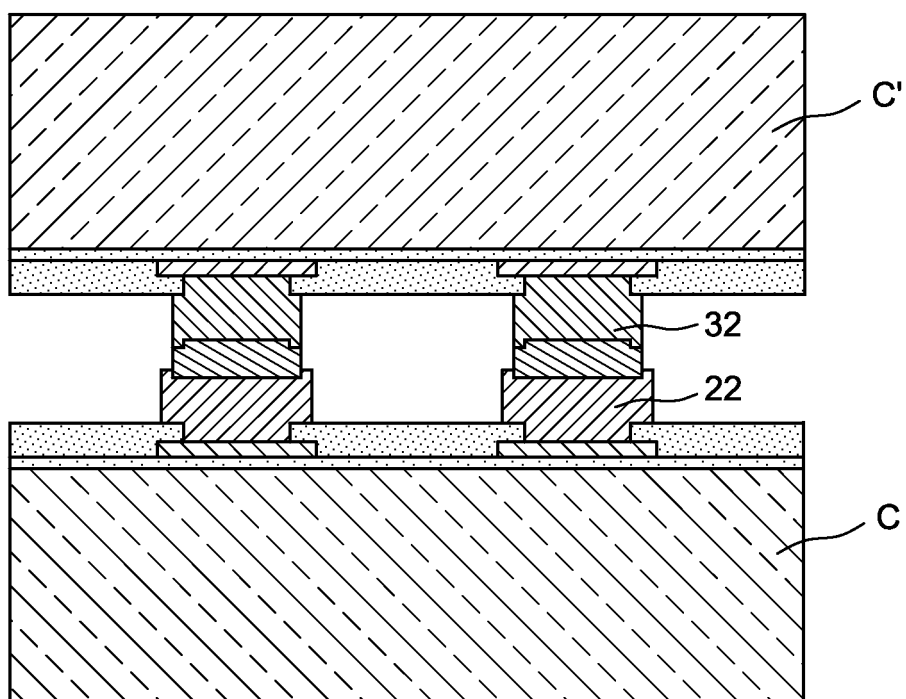


FIG. 1B

3 / 9

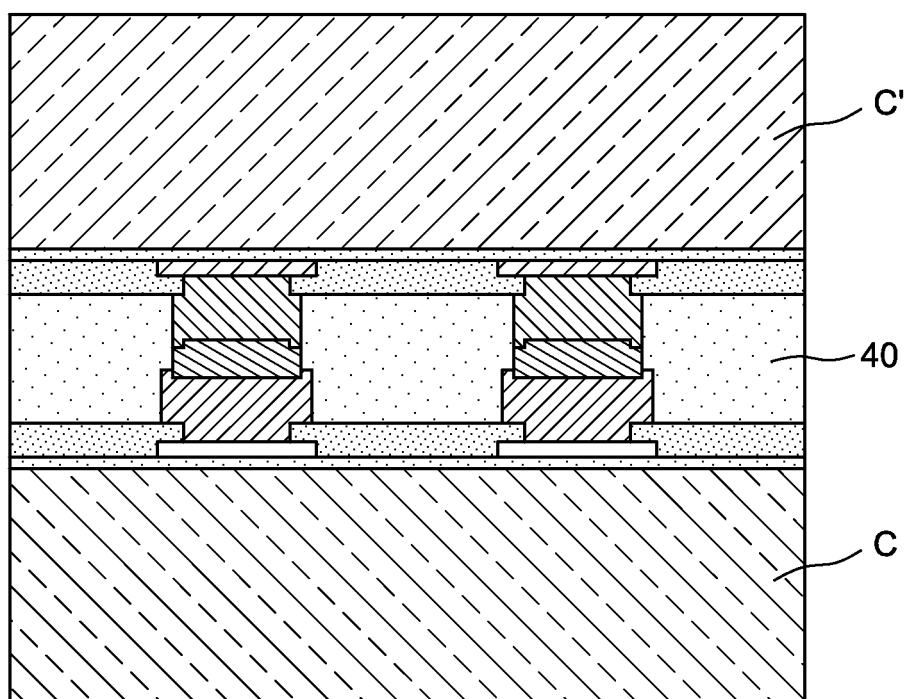


FIG. 1C

4 / 9

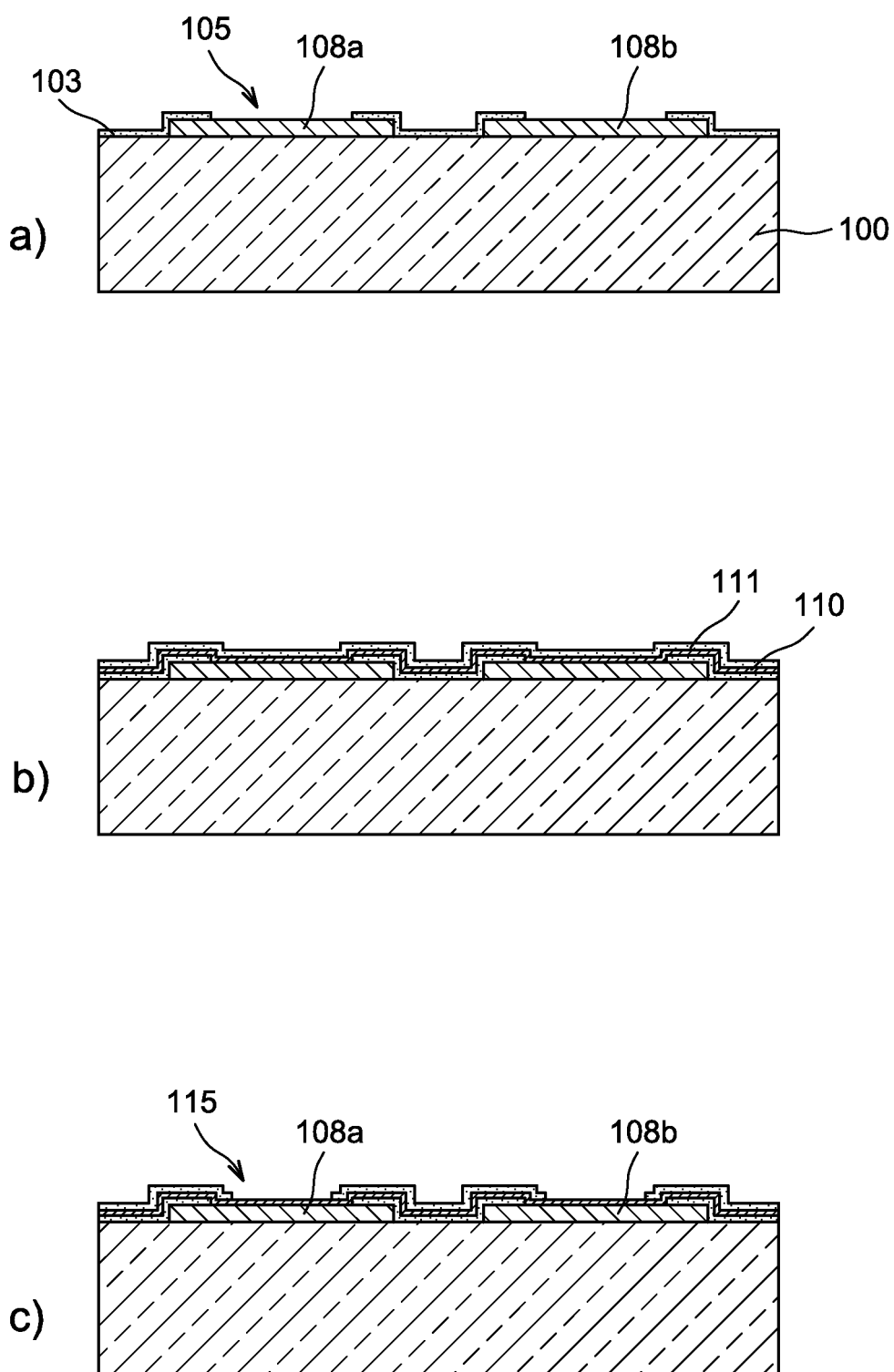


FIG. 2

5 / 9

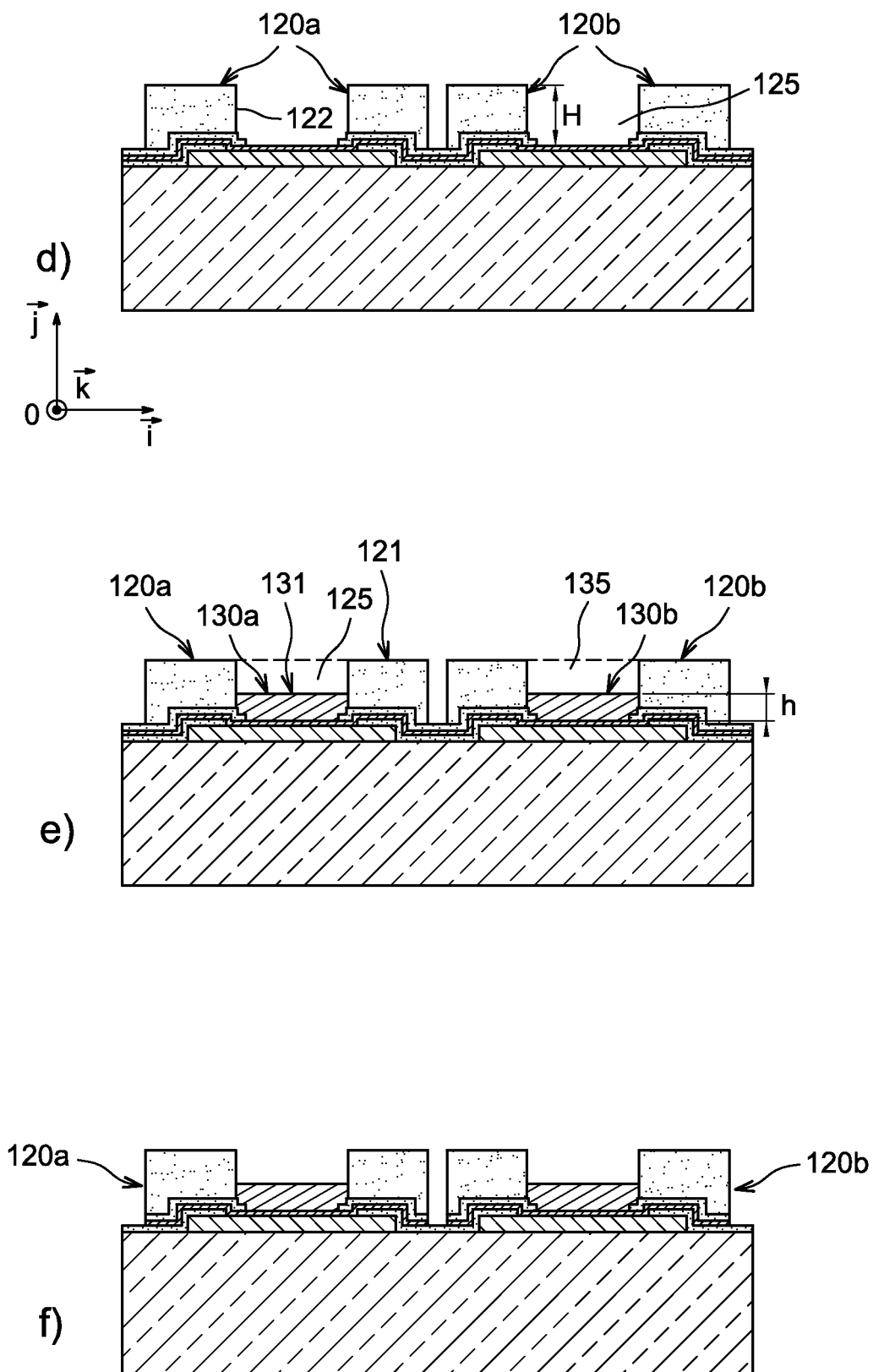


FIG. 2

6 / 9

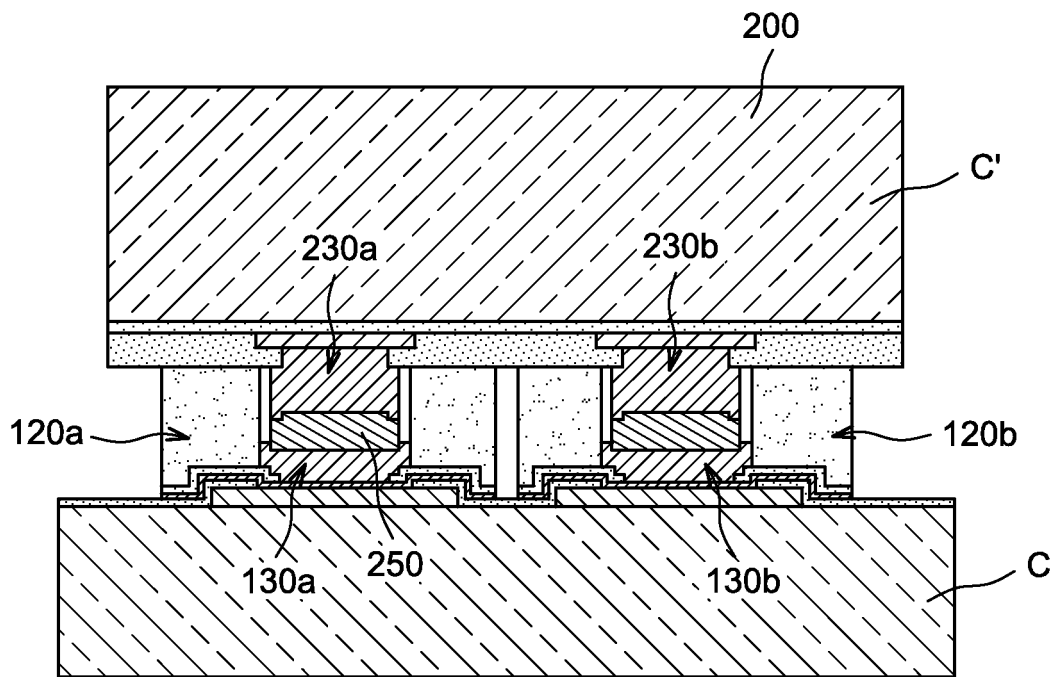


FIG. 3

7/9

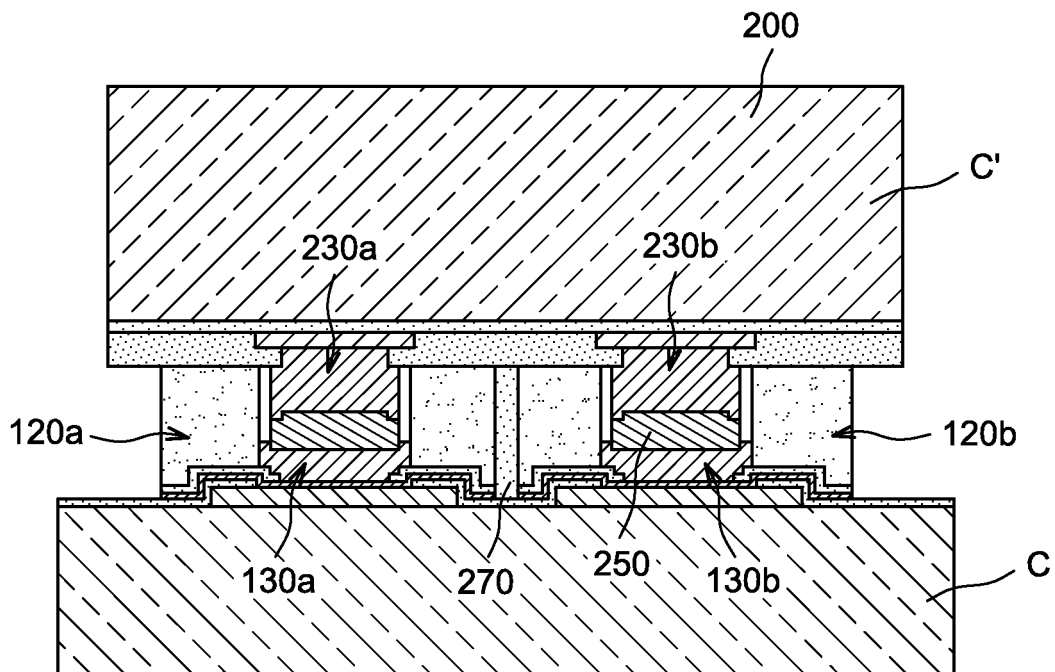


FIG. 4

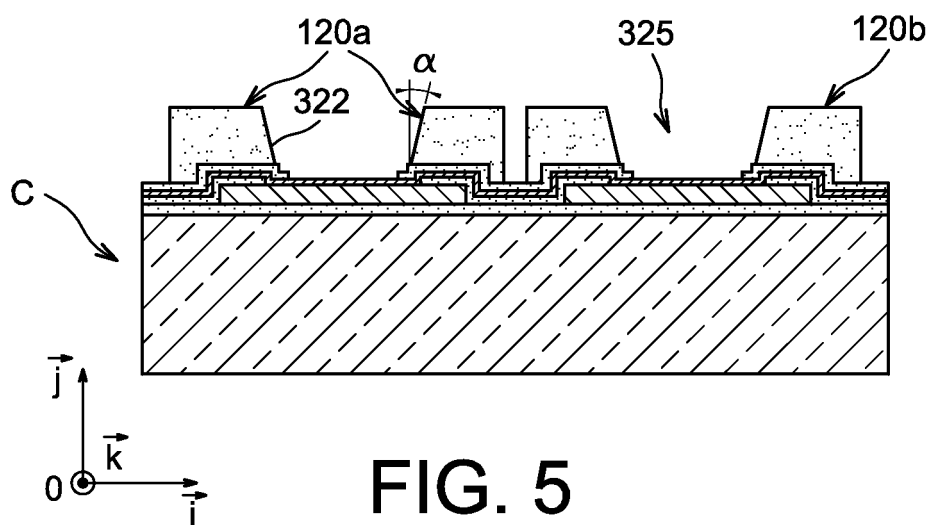


FIG. 5

8 / 9

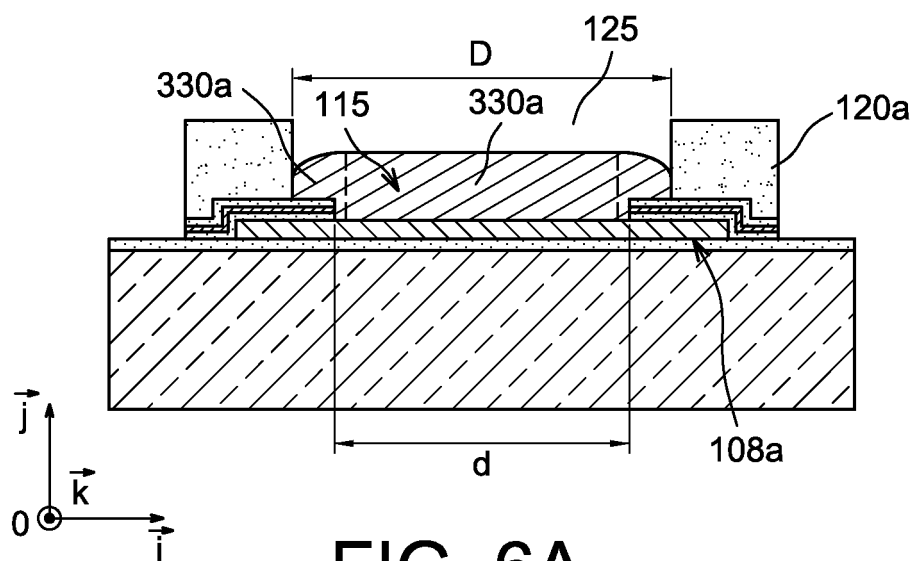


FIG. 6A

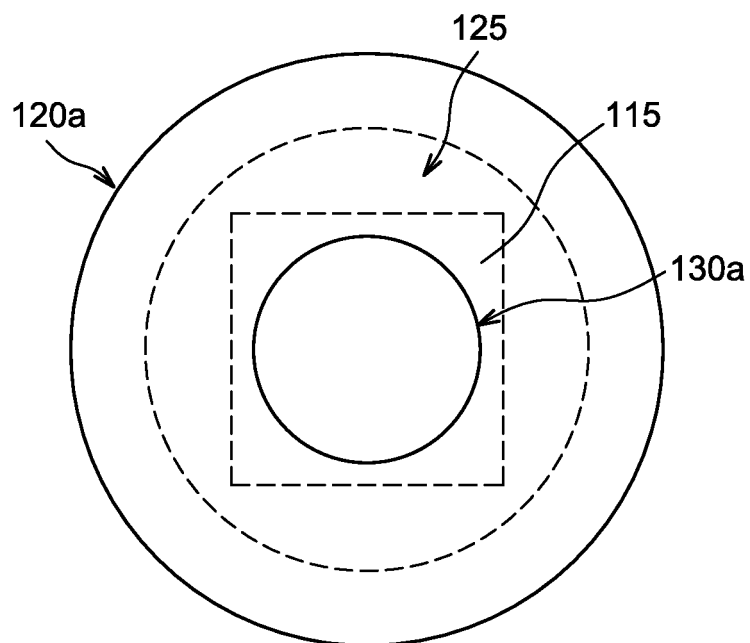


FIG. 6B

9 / 9

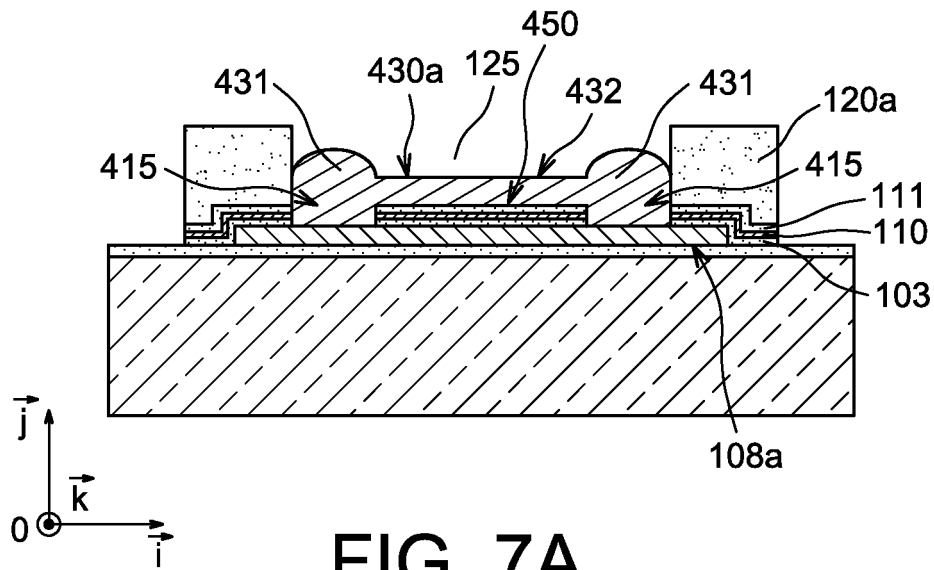


FIG. 7A

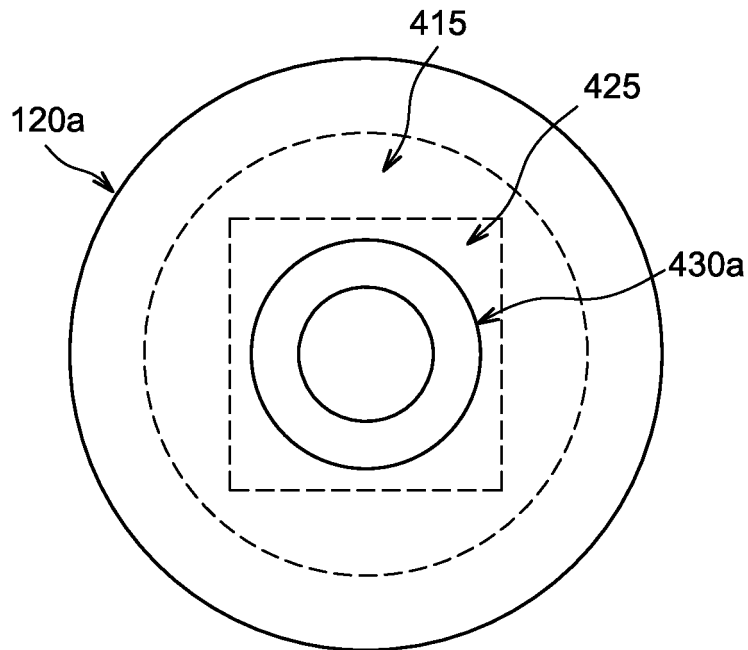


FIG. 7B



**RAPPORT DE RECHERCHE
PRÉLIMINAIRE PARTIEL**

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 773801
FR 1261391

voir FEUILLE(S) SUPPLÉMENTAIRE(S)

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendications concernées	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	JP H03 101233 A (FUJITSU LTD) 26 avril 1991 (1991-04-26)	10	H01L21/60 H01L23/485
Y	* abrégé * * figure 2 *	1-3,6,7, 11	
Y	----- US 2009/289360 A1 (TAKAHASHI YOSHIMI [JP] ET AL) 26 novembre 2009 (2009-11-26) * alinéa [0003] - alinéa [0007] * * alinéa [0013] - alinéa [0019] * * alinéa [0023] - alinéa [0025] * * figures 1, 2B *	1-3,6,7, 10,11	
Y	----- WO 2011/105961 A1 (AGENCY SCIENCE TECH & RES [SG]; KHAN ORATTI KALANDAR NAVAS [SG]; HO SO) 1 septembre 2011 (2011-09-01) * alinéa [002] - alinéa [040] * * alinéa [058] - alinéa [067] * * alinéa [088] - alinéa [0116] * * figures 1, 2, 5 *	1-3,6,7, 10,11	
A	----- US 2012/146212 A1 (DAUBENSPECK TIMOTHY H [US] ET AL) 14 juin 2012 (2012-06-14) * le document en entier *	1-3,6,7, 10,11	DOMAINES TECHNIQUES RECHERCHÉS (IPC) H01L
Date d'achèvement de la recherche		Examineur	
31 juillet 2013		Maslankiewicz, Pawel	
CATÉGORIE DES DOCUMENTS CITES		T : théorie ou principe à la base de l'invention	
X : particulièrement pertinent à lui seul		E : document de brevet bénéficiant d'une date antérieure	
Y : particulièrement pertinent en combinaison avec un		à la date de dépôt et qui n'a été publié qu'à cette date	
autre document de la même catégorie		de dépôt ou qu'à une date postérieure.	
A : arrière-plan technologique		D : cité dans la demande	
O : divulgation non-écrite		L : cité pour d'autres raisons	
P : document intercalaire		
		& : membre de la même famille, document correspondant	

1

EPO FORM 1503 12.99 (P04C35)

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

1. revendications: 1, 2, 7, 10, 11

Procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique ainsi qu'un premier dispositif correspondant, le procédé comprenant des étapes de :

- a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice,
- b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la première ouverture,
- c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice, dans lequel la hauteur dudit bloc isolant réalisé à l'étape b) et la hauteur du pilier conducteur réalisé à l'étape c) sont prévues de sorte qu'un espace vide ou une cavité est conservé(e) entre le sommet dudit pilier conducteur et une zone d'embouchure de ladite deuxième ouverture située au niveau du sommet dudit bloc isolant

1.1. revendication: 3

Procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

- a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice,
- b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

première ouverture,
c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice,
dans lequel la première ouverture réalisée dans la couche de protection diélectrique a un diamètre inférieur à celui de ladite deuxième ouverture située à l'intérieur du bloc isolant et dévoilant ladite première ouverture

1.2. revendication: 6

Procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice,

b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la première ouverture,

c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice,
comprenant entre l'étape b) et l'étape c) une étape de gravure de ladite couche de protection diélectrique et de la couche conductrice à travers ledit bloc isolant

2. revendication: 4

Procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

et dévoilant ladite couche conductrice,
b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la première ouverture,
c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice, dans lequel la première ouverture est réalisée en périphérie d'une zone dudit empilement recouvrant une région centrale dudit plot conducteur

3. revendication: 5

Procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice,
b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la première ouverture,
c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice, dans lequel ladite deuxième ouverture située au centre dudit bloc isolant comporte des parois inclinées par rapport à une normale à un plan principal du substrat

4. revendication: 8

Procédé de réalisation d'une structure formée d'un premier dispositif microélectronique sur lequel est assemblé un deuxième dispositif, comprenant la réalisation d'un premier dispositif microélectronique, ladite réalisation du premier

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

dispositif microélectronique comprenant des étapes de :

a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice,

b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la première ouverture,

c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice,

le procédé ensuite comprenant le report du deuxième dispositif microélectronique sur ledit premier dispositif microélectronique par insertion dans ladite ouverture d'au moins un élément de connexion du deuxième dispositif microélectronique et assemblage dudit élément de connexion audit pilier conducteur dudit premier dispositif microélectronique,

comprenant en outre, après assemblage, la formation de matériau diélectrique autour dudit bloc isolant dans une zone située entre le premier dispositif microélectronique et le deuxième dispositif microélectronique

5. revendication: 9

Procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice,

b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur

ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

dudit bloc isolant et dévoilant au moins partiellement la première ouverture,
c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice,
dans lequel plusieurs premières ouvertures sont réalisées dans la couche de protection diélectrique en regard d'un même plot conducteur et à proximité de flancs dudit bloc isolant

Prière de noter que toutes les inventions mentionnées sous point 1, qui ne sont pas nécessairement liées par un concept inventif commun, ont pu être recherchées sans effort particulier justifiant une taxe additionnelle.

La première invention a été recherchée.

Il est fait référence aux documents suivants :

D1 US 2009/289360 A1
D2 WO 2011/105961 A1
D3 US 2012/146212 A1
D4 JP H03 101233 A

1. Le concept commun reliant les revendications dépendantes 2, 3, 4, 5, 6, 8 et 9 est l'objet de la revendication 1 (en considérant également le procédé d'assemblage de la revendication 7), lequel manque d'activité inventive :

D1 divulgue (figure 2B et le texte correspondant) un procédé de réalisation d'un premier dispositif microélectronique (201) destiné à être assemblé à un deuxième dispositif microélectronique (210), le procédé comprenant des étapes de :

b) réalisation sur une zone périphérique au-dessus de la face supérieure d'au moins un plot conducteur (202), ledit plot (202) ayant une face inférieure reposant sur un substrat (201) et une face supérieure opposée à ladite face inférieure, d'un bloc isolant (223), ledit bloc isolant (223) étant réalisé avec une section transversale formant un contour fermé ("ring" - alinéa [0023]) et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant (223).

D1 ne divulgue pas une étape a) de formation, sur le premier dispositif microélectronique, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice, ne divulgue pas que dans l'étape b) la deuxième ouverture dévoile au moins partiellement la première ouverture et ne divulgue pas une étape c) de formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice.

L'effet technique de ces différences peut être associé avec une méthode alternative de formation sur un dispositif d'un plot de connexion de type puce retournée comportant un élément de guidage pour une bosse de connexion placée sur un autre dispositif.

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

Le problème technique objectif serait comment modifier la méthode de D1 pour obtenir un tel procédé alternatif.

D1 divulgue la possibilité de formation par dépôt électrolytique d'une couche supplémentaire sur le plot de connexion (202) (alinéa [0025]). D2 divulgue (figures 2, 5 et le texte correspondant) qu'une couche supplémentaire (212, 512) peut être formée par dépôt électrolytique (alinéa [067]) sur un plot de connexion (206, 506) entouré par une couche isolante (208, 508) sur un dispositif (240, 540). Puisque la fonction de la couche isolante est la même dans D1 (alinéa [0019]) et D2 (alinéa [096]), à savoir de guider (aligner) une bosse de contact placée sur un autre dispositif lors d'hybridation de type puce retournée, il serait évident pour l'homme du métier de former la couche supplémentaire mentionnée dans D1 (alinéa [0025]) comme dans D2, c'est-à-dire comme un pilier à l'intérieur de la couche isolante entourant le plot de connexion. Ayant fait cette modification, l'homme du métier serait confronté avec la question comment procéder pour réaliser un tel dépôt électrolytique de la couche supplémentaire. Or, il est bien connu dans l'état de la technique d'utiliser des couches métalliques ("UBM" - "under bump metallisation" en anglais) d'accroche et/ou de nucléation pour assurer une bonne croissance par dépôt électrolytique, cf. par exemple D3, figures 1-5 et le texte correspondant, alinéas [0015], [0021] ou D4, figure 2 et l'abrégé. De plus, un plot sur un dispositif est typiquement partiellement recouvert d'une couche de passivation finale protégeant la surface de la puce, cf. par exemple D4, figure 2A, l'abrégé (couche (4) sur la surface de la puce (1) et entourant le plot (3)) ; un tel agencement serait évident pour l'homme du métier pour le plot (202) de D1. Pour un tel agencement, il est connu de D4 d'utiliser une couche isolante (11) supplémentaire placée sur des couches métalliques (5) servant de base de croissance du pilier (12) eux-mêmes placées sur la couche de passivation (4) pour diminuer l'ouverture à partir de laquelle la croissance du pilier (12) est réalisée et assurer ainsi une bonne adhésion du pilier au dispositif (abrégé). Au vu de la divulgation de D4, il serait évident pour l'homme du métier d'utiliser, dans la solution de D1 déjà modifiée comme décrit ci-dessus, une telle couche isolante entre les couches "UBM" et le pilier, avec une ouverture plus petite que l'ouverture du masque dans lequel la croissance est effectuée. L'homme du métier serait ainsi arrivé à l'objet de la revendication 1. La revendication 1 manque donc d'activité inventive. (Il est à noter que la demande ne divulgue pas d'effet technique associé à la formation d'une couche conductrice et d'une couche de protection diélectrique comme revendiqué.)

Un procédé d'assemblage correspondant à celui revendiqué dans la revendication dépendante 7 est divulgué par D2, figure 5 et le texte correspondant. La revendication 7 manque donc également d'activité inventive.

2. La revendication 2 concerne un espace vide ou une cavité entre le sommet du pilier conducteur et une zone d'embouchure de la deuxième ouverture située au niveau du sommet du bloc isolant. L'effet technique est associé avec la possibilité d'accueillir un élément conducteur d'un autre dispositif et de limiter les possibilités de ses mouvements

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

parallèlement à la surface d'interconnexion.

Les revendications 3, 4 et 9 concernent la forme de la première ouverture, ce qui est associé avec la forme du pilier conducteur et avec une connexion de soudure réalisée lors de l'assemblage du premier dispositif électronique avec un deuxième dispositif :

La revendication 3 concerne la première ouverture avec un diamètre inférieur à celui de la deuxième ouverture. L'effet technique est associé à la possibilité de former un pilier conducteur avec un sommet réalisant une bosse (ayant une forme bombée), permettant par exemple de diminuer la quantité de soudure nécessaire dans la partie centrale du pilier pour former l'interconnexion avec une bosse de l'autre dispositif, augmentant ainsi la conductivité électrique de l'interconnexion.

La revendication 4 concerne la réalisation de la première ouverture en périphérie d'une zone dudit empilement recouvrant une région centrale du plot conducteur. L'effet technique est associé avec la possibilité de former un pilier conducteur avec une zone centrale concave de la surface supérieure, permettant par exemple de contraindre la soudure fondue lors de l'hybridation des deux dispositifs dans la zone centrale du pilier et limitant ainsi le risque de court-circuit entre des interconnexions voisines.

La revendication 9 concerne plusieurs premières ouvertures réalisées dans la couche de protection diélectrique en regard d'un même plot conducteur et à proximité des flancs dudit plot isolant. L'effet technique est associé avec la possibilité de former un pilier avec une surface supérieure compliquée, permettant par exemple d'augmenter la surface mouillée par la soudure lors de l'hybridation avec l'autre dispositif et améliorant ainsi les propriétés mécaniques de l'interconnexion.

La revendication 5 concerne la deuxième ouverture avec des parois inclinées par rapport à une normale à un plan principal du substrat. L'effet technique est associé avec une facilitation de l'insertion d'un élément de connexion d'un autre dispositif dans cette ouverture.

La revendication 6 concerne une étape de gravure de ladite couche de protection diélectrique et de la couche conductrice. L'effet technique est associé à la possibilité d'isoler électriquement des interconnexions voisines.

La revendication 8 concerne la formation de matériau diélectrique autour du bloc isolant après assemblage du premier dispositif microélectronique avec un deuxième dispositif microélectronique. L'effet technique est associé à une isolation de l'interconnexion de l'influence de facteurs extérieurs, par exemple tels que l'humidité.

Les revendications 2, 3, 4, 5, 6, 8 et 9 ont donc des effets techniques différents et n'ont pas de concept inventif commun. Elles manquent alors d'unité.

3. Les groupes suivants d'inventions peuvent être formés :

Revendications 1-2, 7, 10-11 : procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique ainsi qu'un premier dispositif correspondant, le procédé comprenant des étapes de :

a) formation, sur le premier dispositif microélectronique comportant au moins un plot conducteur, ledit plot ayant une face inférieure reposant

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

sur un substrat et une face supérieure opposée à ladite face inférieure, d'un empilement comprenant une couche conductrice recouvrant ledit plot et d'une couche de protection diélectrique comportant au moins une ouverture dite "première ouverture" en regard dudit plot et dévoilant ladite couche conductrice,

b) réalisation sur une zone périphérique au-dessus de la face supérieure dudit plot conducteur, d'un bloc isolant, ledit bloc isolant étant réalisé avec une section transversale formant un contour fermé et comportant une ouverture dite "deuxième ouverture" située à l'intérieur dudit bloc isolant et dévoilant au moins partiellement la première ouverture,

c) formation dans ladite au moins une première ouverture et deuxième ouverture d'un pilier conducteur par croissance à partir de ladite couche conductrice,

dans lequel la hauteur dudit bloc isolant réalisé à l'étape b) et la hauteur du pilier conducteur réalisé à l'étape c) sont prévues de sorte qu'un espace vide ou une cavité est conservé(e) entre le sommet dudit pilier conducteur et une zone d'embouchure de ladite deuxième ouverture située au niveau du sommet dudit bloc isolant

Revendication 3 : procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) ... c),

dans lequel la première ouverture réalisée dans la couche de protection diélectrique a un diamètre inférieur à celui de ladite deuxième ouverture située à l'intérieur du bloc isolant et dévoilant ladite première ouverture

Revendication 4 : procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) ... c),

dans lequel la première ouverture est réalisée en périphérie d'une zone dudit empilement recouvrant une région centrale dudit plot conducteur

Revendication 5 : procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) ... c),

dans lequel ladite deuxième ouverture située au centre dudit bloc isolant comporte des parois inclinées par rapport à une normale à un plan principal du substrat

Revendication 6 : procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) ... c),

comprenant entre l'étape b) et l'étape c) une étape de gravure de ladite couche de protection diélectrique et de la couche conductrice à travers ledit bloc isolant

Revendication 8 : procédé de réalisation d'une structure formée d'un premier dispositif microélectronique sur lequel est assemblé un deuxième dispositif, comprenant la réalisation d'un premier dispositif microélectronique, ladite réalisation du premier composant

**ABSENCE D'UNITÉ D'INVENTION
FEUILLE SUPPLÉMENTAIRE B**

Numéro de la demande

FA 773801
FR 1261391

La division de la recherche estime que la présente demande de brevet ne satisfait pas à l'exigence relative à l'unité d'invention et concerne plusieurs inventions ou pluralités d'inventions, à savoir :

microélectronique comprenant des étapes de :

a) ... c),

le procédé ensuite comprenant le report du deuxième dispositif microélectronique sur ledit premier dispositif microélectronique par insertion dans ladite ouverture d'au moins un élément de connexion du deuxième dispositif microélectronique et assemblage dudit élément de connexion audit pilier conducteur dudit premier dispositif microélectronique,

comprenant en outre, après assemblage, la formation de matériau diélectrique autour dudit bloc isolant dans une zone située entre le premier dispositif microélectronique et le deuxième dispositif microélectronique

Revendication 9 : procédé de réalisation d'un premier dispositif microélectronique destiné à être assemblé à un deuxième dispositif microélectronique, le procédé comprenant des étapes de :

a) ... c),

dans lequel plusieurs premières ouvertures sont réalisées dans la couche de protection diélectrique en regard d'un même plot conducteur et à proximité de flancs dudit bloc isolant

4. L'objet des revendications 3 et 6 dans leurs formulations présentes (et non nécessairement par rapport aux détails y associés et divulgués dans la description ni par rapport aux effets techniques y associés mentionnés ci-dessus) a pu être recherché ensemble avec celui des revendications 1-2, 7, 10-11. Les revendications 3 et 6 sont donc associées avec les revendications 1-2, 7, 10-11 comme des sous-inventions. Le groupement final est donc le suivant :

Groupe 1 : revendications 1-2, 7, 10-11 + revendications 3 ; 6 comme sous-groupes

Groupe 2 : revendication 4

Groupe 3 : revendication 5

Groupe 4 : revendication 8

Groupe 5 : revendication 9

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 1261391 FA 773801**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **31-07-2013**

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
JP H03101233	A	26-04-1991	AUCUN	

US 2009289360	A1	26-11-2009	AUCUN	

WO 2011105961	A1	01-09-2011	AUCUN	

US 2012146212	A1	14-06-2012	US 2012146212 A1	14-06-2012
			US 2013140695 A1	06-06-2013
