

(12) 发明专利

(10) 授权公告号 CN 101727188 B

(45) 授权公告日 2012. 03. 28

(21) 申请号 200910206381. 8

(22) 申请日 2009. 10. 15

(30) 优先权数据

265858/08 2008. 10. 15 JP

(73) 专利权人 索尼株式会社

地址 日本东京都

(72) 发明人 中田充 武居雅晓

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 周少杰

(51) Int. Cl.

G06F 3/02 (2006. 01)

审查员 赵传海

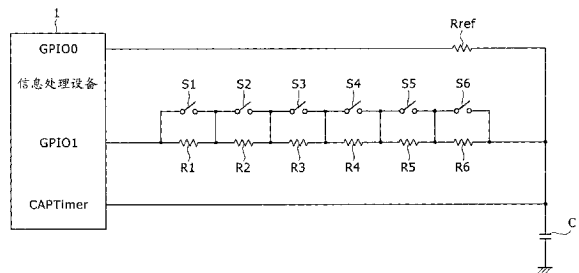
权利要求书 1 页 说明书 9 页 附图 11 页

(54) 发明名称

开关电路

(57) 摘要

一种开关电路,包括:具有固定第一时间常数的第一充电/放电电路;具有与多个开关的操作状态相关联的第二时间常数的第二充电/放电电路;分别与第一和第二充电/放电电路连接的第一和第二输入/输出端口;以及控制部分,其适于通过对第一和第二充电/放电电路充电或放电来测量第一和第二时间常数,并且基于测量的第一和第二时间常数的比率确定多个开关的操作状态。



1. 一种开关电路,包括:
具有固定第一时间常数的第一充电 / 放电电路;
具有与多个开关的操作状态相关联的第二时间常数的第二充电 / 放电电路;
分别与第一和第二充电 / 放电电路连接的第一和第二输入 / 输出端口;以及
控制部分,其适于通过对第一和第二充电 / 放电电路充电或放电来测量第一和第二时间常数,并且基于测量的第一和第二时间常数的比率确定多个开关的操作状态。
2. 如权利要求 1 所述的开关电路,其中
所述控制部分经由第一和第二输入 / 输出端口测量第一和第二时间常数。
3. 如权利要求 1 所述的开关电路,其中
所述控制部分包括第三输入 / 输出端口,并且经由第三输入 / 输出端口测量第一和第二时间常数。
4. 如权利要求 1 所述的开关电路,其中
所述第一充电 / 放电电路包括具有固定电阻的参考电阻器和第一电容器,
所述第二充电 / 放电电路包括具有多个电阻器的串联电路、多个开关和第二电容器,
所述多个开关的每个与多个电阻器之一并联连接;以及
所述多个电阻器的组合电阻与所述多个开关的操作状态一一对应。
5. 如权利要求 4 所述的开关电路,其中
所述多个电阻器的组合电阻彼此不同,并且每个是 2 的幂。
6. 如权利要求 4 所述的开关电路,其中
单个公共电容器用作第一和第二电容器。
7. 如权利要求 6 所述的开关电路,其中
适于形成公共电容器的放电路径的元件与参考电阻器并联连接。
8. 如权利要求 1 所述的开关电路,其中
所述第一充电 / 放电电路包括具有固定电容的参考电容器和第一电阻器;以及
所述第二充电 / 放电电路包括多个电容器、多个开关和第二电阻器,所述多个开关的每个与多个电容器之一串联连接。

开关电路

技术领域

[0001] 本发明涉及包括多个开关和用于检测开关的操作状态的信息处理设备的开关电路。

背景技术

[0002] 在如电视机的电子装置的操作面板上或其外壳内提供多个按键开关(keyswitch)。例如通过如嵌入式微计算机的信息处理设备确定按键开关的操作状态。术语“按键开关的操作状态”指按键开关的开/关状态。与通用计算机不同,嵌入式微计算机被设计用来主要控制装置,并且除了 CPU(中央处理单元)外,合并 I/O(输入/输出)端口、A/D(模拟-数字)转换器、D/A(数字-模拟)转换器和其他组件。

[0003] 图 1 中示出已知开关电路的第一示例(直接型)。两个串联电路连接在提供有正源电压的线和接地之间。一个串联电路具有上拉电阻器 R10 和按键开关 S10。另一串联电路具有上拉电阻器 R20 和按键开关 S20。上拉电阻器 R10 和按键开关 S10、以及上拉电阻器 R20 和按键开关 S20 之间各自的连接点连接到信息处理设备 1 的 I/O 端口。信息处理设备 1 可以通过确定 I/O 端口的电压电平是高还是低,确定每个按键开关的操作状态。第一示例要求与按键开关的总数一样多的 I/O 端口,可能导致对于使用大量按键开关的系统的增加的 I/O 端口的数量。

[0004] 图 2 中示出已知开关电路的第二示例(按键矩阵)。按键开关 S11、S12、S21 和 S22 分别连接在输入线 I1 和输出线 O1、输入线 I1 和输出线 O2、输入线 I2 和输出线 O1、以及输入线 I2 和输出线 O2 之间的交叉点处。如线 O1 的一个输出线上拉到高电平。当连接到输出线 O1 的按键开关 S11 和 S21 为关时,输入线 I1 和 I2 下拉到低电平。当按键开关 S11 和 S21 为开时,输入线 I1 和 I2 上拉到高电平。按键矩阵允许同时确定多个按键开关的操作状态。与第一类型(直接型)相比,按键矩阵提供了减少的、按键开关的总数所要求的 I/O 端口的数量。

[0005] 图 3 中示出已知开关电路的第三示例(电压检测型)。这样的电路例如在日本专利公开 No. 2008-131284 中描述。

[0006] 经由上拉电阻器 30 连接到提供有正源电压的线的连接点 A 经由按键开关 S31 接地。抗振(anti-chatter)电容器 C10 与按键开关 S31 并联连接。此外,连接点 A 经由串联电路以及按键开关 S36 接地,该串联电路具有电阻器 R31、R32、R33、R34 和 R35。连接点 A 的电压电平用作信息输入设备 1 的 A/D 转换器 1a 的输入电压。

[0007] 当按键开关 S31 到 S36 之一接通时,连接点 A 的电压改变为与已经接通的按键开关相关联的电平。该电压电平通过 A/D 转换器 1a 转换为数字数据,此后信息处理设备 1 基于数字数据确定哪个按键开关已经接通。

[0008] 第三示例的问题在于,它不能检测多个按键开关的同时激活,使得在其应用方面受限。与第二示例(按键矩阵)相比,第三示例提供了减少的 I/O 端口的数量。然而,该示例要求可以接收模拟电压输入的 A/D 转换器端口。结果,不能使用通用 I/O 端口 GPIO(通

用输入输出)。通用 I/O 端口仅能确定输入模拟电压处于高电平还是低电平。

[0009] 图 4 中示出了已知开关电路的第四示例(电压检测型)。连接点 A 的电压电平用作信息处理设备 1 的 A/D 转换器 1a 的模拟电压输入。上拉电阻器 R40 连接到连接点 A。三个串联电路也连接到连接点 A。这些串联电路之一具有上拉电阻器 R41 和按键开关 S41,另一个具有上拉电阻器 R42 和按键开关 S42,还有一个具有上拉电阻器 R43 和按键开关 S43。并联组合的电阻根据按键开关 S41 到 S43 当中接通的按键开关改变,从而连接点 A 处的电压改变。因此,如果连接点 A 的模拟电压电平馈送到 A/D 转换器 1a,则信息处理设备 1a 可确定按键开关的操作状态。

[0010] 第四示例可检测多个按键开关中的两个或更多的同时激活。然而,为了增加连接到 A/D 转换器端口的按键开关的数量,电阻必须是精确的。结果,电阻器的选择是麻烦的,使得难以增加按键开关的数量。尽管与第二示例(按键矩阵)相比第四示例提供了减少的 I/O 端口的数量,但是该示例要求可以接收模拟电压输入的 A/D 转换器端口。结果,不能使用通用 I/O 端口。

发明内容

[0011] 如上所述,与第三和第四示例不同,已知开关电路的第一和第二示例可以仅用通用 I/O 端口配置。然而,第一和第二示例具有的缺点在于,端口的数量趋于大于第三和第三示例中的端口的数量。第三示例不能同时确定两个或更多按键开关的操作状态。第四示例可以同时确定两个或更多按键开关的操作状态。然而,电阻必须是精确的,以增加要确定其操作状态的按键开关的数量。尽管第三和第四示例提供了减少的端口数,但是其要求不能并入所有类型的信息处理设备 1 中的 A/D 转换器端口。

[0012] 有鉴于此,优选地提供了一种可以解决上述问题的开关电路。

[0013] 为了解决上述问题,根据本发明实施例的一种开关电路包括具有固定第一时间常数的第一充电/放电电路。该开关电路还包括具有与多个开关的操作状态相关联的第二时间常数的第二充电/放电电路。该开关电路还包括分别与第一和第二充电/放电电路连接的第一和第二 I/O 端口。该开关电路还包括控制部分。该控制部分通过对第一和第二充电/放电电路充电或放电来测量第一和第二时间常数,并且基于测量的第一和第二时间常数的比率确定多个开关的操作状态。

[0014] 所述控制部分经由第一和第二 I/O 端口测量第一和第二时间常数。

[0015] 所述控制部分包括第三 I/O 端口,并且经由第三 I/O 端口测量第一和第二时间常数。

[0016] 所述第一充电/放电电路包括具有固定电阻的参考电阻器和第一电容器。所述第二充电/放电电路包括串联电路、多个开关和第二电容器。所述串联电路具有多个电阻器。所述多个开关的每个与多个电阻器之一并联连接。所述多个电阻器的组合电阻与所述多个开关的操作状态一一对应。

[0017] 所述多个电阻彼此不同,并且每个是 2 的幂。

[0018] 单个公共电容器可用作第一和第二电容器。

[0019] 元件与参考电阻器并联连接。该元件形成公共电容器的放电路径。

[0020] 所述第一充电/放电电路包括具有固定电容的参考电容器和第一电阻器。所述第

二充电 / 放电电路包括多个电容器、多个开关和第二电阻器。所述多个开关的每个与电容器之一串联连接。

[0021] 根据本发明的开关电路提供了相对于已知开关电路的下述优点：

[0022] 本电路可同时确定两个或更多按键开关的状态。

[0023] 与已知电路相比，本电路提供了减少的、确定多个开关的状态所需的信息处理设备的 I/O 端口的数量。

[0024] 本电路可使用通用 I/O 端口而不是 A/D 转换器端口。

[0025] 根据本发明实施例，沿时间轴分布键的状态的所有可能组合。这使得可能增加分配给每个端口的开关的数量到确定开关状态所需的时间将不过长的程度。

附图说明

[0026] 图 1 是已知开关电路的第一示例的连接图；

[0027] 图 2 是已知开关电路的第二示例的连接图；

[0028] 图 3 是已知开关电路的第三示例的连接图；

[0029] 图 4 是已知开关电路的第四示例的连接图；

[0030] 图 5 是本发明第一实施例的连接图；

[0031] 图 6 是图示第一实施例中的电阻示例的示意图；

[0032] 图 7 是图示第一实施例中的电阻的另一示例的示意图；

[0033] 图 8 是用于描述第一实施例的操作的时序图；

[0034] 图 9 是本发明第二实施例的连接图；

[0035] 图 10 是用于描述第二实施例的操作的时序图；

[0036] 图 11 是本发明第三实施例的连接图；

[0037] 图 12 是本发明第四实施例的连接图；

[0038] 图 13 是本发明第五实施例的时序图；以及

[0039] 图 14 是图示在要求的 I/O 端口数方面、在现有技术和本发明之间的比较结果的曲线图。

具体实施方式

[0040] 以下将描述用于执行本发明的最佳模式（以下称为实施例）。应当注意，描述将以下面的顺序进行：

[0041] 1. 第一实施例

[0042] 2. 第二实施例

[0043] 3. 第三实施例

[0044] 4. 第四实施例

[0045] 5. 第五实施例

[0046] 应当注意，下面描述的实施例是本发明的优选的具体示例，并且涉及各种技术上优选的限制。然而，本发明的范围绝不限于这些实施例，除非另外描述为将本发明限制在下面的描述中。

[0047] <1. 第一实施例 >

[0048] [第一实施例的配置]

[0049] 图 5 图示本发明第一实施例的配置。信息处理设备 1 包括三个通用 I/O 端口,即,GPIO0、GPIO1 和 CAPTimer。通用 I/O 端口处理高电平或低电平输入或输出。I/O 端口用作输入还是输出端口由 CPU(中央处理单元)指定,所述 CPU 用作信息处理设备 1 的控制部分。

[0050] 即,每个 I/O 端口由信息处理设备 1 的 CPU 选择性地指定为处于输入或输出状态。当 I/O 端口处于输出状态时,从 I/O 端口输出指定的电平,即,高电平或低电平。当 I/O 端口处于输入状态时,I/O 端口处于高阻抗状态。当 I/O 端口处于高阻抗状态时,测量充电/放电电路的电容器端子电压。

[0051] 信息处理设备 1 的示例是电子装置中的嵌入式微计算机。与通用计算机不同,嵌入式微计算机控制嵌入它的机器或装置。在信息处理设备 1 中,除了上述 I/O 端口外,CPU 控制时段测量计数器、ROM(只读存储器)、RAM(随机存取存储器)、A/D 转换器、D/A 转换器、定时器和其他组件。应当注意,可使用可编程逻辑控制器而不是 CPU。

[0052] I/O 端口 GPIO0 经由参考电阻器 Rref 和电容器 C 接地。I/O 端口 GPIO1 经由六个电阻器 R1、R2、R3、R4、R5 和 R6 以及电容器 C 接地。按键开关 S1、S2、S3、S4、S5 和 S6 每个与一个电阻器并联连接。I/O 端口 CAPTimer 连接到电容器 C 的没有接地的电极。

[0053] 在本发明的第一实施例中,参考充电/放电电路包括用于测量参考充电时间的参考电阻器 Rref 和电容器 C。此外,确定按键开关的操作状态的要测量的充电/放电电路包括按键开关 S1 到 S6、电阻器 R1 到 R6 和电容器 C。

[0054] 信息处理设备 1 的 CPU 将 GPIO0 上拉到高电平,因此在要经由 CAPTimer 测量的充电期间,对参考充电/放电电路充电,并且使得电压改变。接下来,信息处理设备 1 的 CPU 将 GPIO1 上拉到高电平,因此在要经由 CAPTimer 测量的充电期间,对要测量的充电/放电电路充电,并且使得电压改变。如上所述,充电以时间共享方式进行。

[0055] 将通过信息处理设备 1 的 CPU 预先设置的阈值与充电期间的电压比较。信息处理设备 1 使用该阈值来确定充电期间的电压处于高电平还是低电平。从充电的开始起电压达到阈值、并且进行从低电平到高电平的转换所需的时间(称为充电时间)与充电时间常数相关联。参考充电/放电电路的充电时间常数由 Rref 和 C 确定。要测量的充电/放电电路的充电时间常数通过组合电阻(写为 R_x ; R_x 是相对值)和电容器 C 确定。组合电阻根据按键开关 S1 到 S6 的操作状态确定。

[0056] CPU 测量参考充电/放电电路的充电时间和第二充电/放电电路(称为要测量的充电/放电电路)的充电时间,从而找出参考充电/放电电路的时间常数(第一时间常数)和要测量的充电/放电电路的时间常数(第二时间常数)之间的比率。信息处理设备 1 例如通过用计数器计数内部时钟数,测量充电时间。

[0057] 因为在参考充电/放电电路和要测量的充电/放电电路之间共享公共的电容器 C,所以两个时间常数之间的比率等于充电电阻器之间的比率($R_{ref} : R_x$)。电容器 C 的电容的精度不影响测量精度。共享公共端口 CAPTimer,以测量每个充电/放电电路中的电压改变。该方案的优点在于,测量不受不同端口之间的性能差别(主要地,阈值差别)的影响。

[0058] [电阻的示例]

[0059] 按键开关 S1 到 S6 的操作状态的所有组合与组合电阻 R_x 有一一对应关系。即,组合电阻 R_x 通过按键开关的操作状态唯一地确定。作为示例,电阻器 R1 到 R6 的电阻设为 2

的幂,如通过下面的相关值(比率)示出的。2 的幂适于通过软件处理。此外,作为示例,参考电阻器 R_{ref} 的电阻设置为等于电阻器 R1 到 R6 之一的电阻。

$$[0060] \quad R1 = 2^0 = 1$$

$$[0061] \quad R2 = 2^1 = 2$$

$$[0062] \quad R3 = 2^2 = 4$$

$$[0063] \quad R4 = 2^3 = 8$$

$$[0064] \quad R5 = 2^4 = 16$$

$$[0065] \quad R7 = 2^5 = 32$$

[0066] 如图 6 中部分图示的,组合电阻 R_x 通过按键开关 S1 到 S6 的操作状态唯一地确定。在图 6 中,“0”指示按键开关为开,而“1”指示按键开关为关。当所有按键开关为关时, $R_x = 63$ 。当仅仅按键开关 S1 为开时,电阻器 R1 被短路。结果, $R_x = 62$ 。当除了按键开关 S1 全部都为开时, $R_x = 1$ 。按键开关的开和关状态以及“0”和“1”之间的关系可通过取图 6 中所示的 6 位码和对于 63 的码的异或(exclusive OR)来颠倒。

[0067] 这样的对于电阻器 R1 到 R6 的电阻的设置方法仅仅是示例。其电阻可以任何方式设置,只要该方法提供与按键开关 S1 到 S6 的操作状态的组合有一一对应关系的组合电阻 R_x 。例如,电阻器的电阻可设置为 3 的幂,如下所示。

$$[0068] \quad R1 = 3^0 = 1$$

$$[0069] \quad R2 = 3^1 = 3$$

$$[0070] \quad R3 = 3^2 = 9$$

$$[0071] \quad R4 = 3^3 = 27$$

$$[0072] \quad R5 = 3^4 = 81$$

$$[0073] \quad R7 = 3^5 = 243$$

[0074] 如图 7 中部分所示的,组合电阻 R_x 通过按键开关 S1 到 S6 的操作状态唯一地确定。在图 7 中,“0”指示按键开关为开,而“1”指示按键开关为关。当所有按键开关为关时, $R_x = 364$ 。当仅仅按键开关 S1 为开时,电阻器 R1 被短路。结果, $R_x = 363$ 。当除了按键开关 S2 全部都为开时, $R_x = 3$ 。

[0075] [第一实施例的操作]

[0076] 通过应用下述关系找到组合电阻 R_x ,该关系为:各时间常数之间的比率等于参考充电/放电电路的参考电阻器 R_{ref} 和要测量的充电/放电电路的组合电阻 R_x 之间的比率。因为组合电阻 R_x 与按键开关 S1 到 S6 的操作状态的组合具有唯一的一一对应关系,所以可从组合电阻 R_x 确定按键开关 S1 到 S6 的操作状态。

[0077] 下面参照图 8 给出本发明的第一实施例的操作的说明。图 8 图示 I/O 端口 GPI00、GPI01 和 CAPTimer 的状态。每个端口通过信息处理设备 1 的 CPU 指定为处于输出或输入状态。当处于输出状态时,I/O 端口输出高电平或低电平。当处于输入状态时,I/O 端口处于高阻抗状态。在图 8 中,通过粗线示出端口处于输出状态期间的波形的时段,而通过细线示出端口处于输入状态期间的波形的时段。

[0078] 在从时间 t_1 到时间 t_2 的时段期间,从所有 I/O 端口 GPI00、GPI01 和 CAPTimer 输出低电平。该时段是对电容器 C 放电期间的放电时段。

[0079] 接下来,在时间 t_2 , I/O 端口 GPI00 上拉到高电平,并且其他 I/O 端口 GPI01 和

CAPTimer 置于输入状态（高阻抗状态）。随着 I/O 端口 GPIO 上升到高电平，电容器 C 经由参考电阻器 Rref 充电。作为充电的结果，电容器 C 的端电压（GPIO1 和 CAPTimer 的输入电压）随通过参考电阻器 Rref 和电容器 C 确定的时间常数逐渐增加。

[0080] 在时间 t3，馈送到 I/O 端口 CAPTimer 的电压到达阈值 TH。结果，信息处理设备 1 的 CPU 检测到 I/O 端口 CAPTimer 从低电平到高电平的转变。在时间 t3，CPU 将所有 I/O 端口 GPIO0、GPIO1 和 CAPTimer 改变为低电平。这使得存储在电容器 C 中的电荷放电。

[0081] 接下来，在时间 t4，I/O 端口 GPIO1 上拉到高电平，并且其他 I/O 端口 GPIO0 和 CAPTimer 置于输入状态（高阻抗状态）。随着 I/O 端口 GPIO1 上升到高电平，电容器 C 经由与处于关的按键开关并联连接的电阻器（组合电阻 Rx）充电。作为充电的结果，电容器 C 的端电压（GPIO0 和 CAPTimer 的输入电压）随着通过组合电阻 Rx 和电容器 C 确定的时间常数逐渐增加。

[0082] 在时间 t5，馈送到 I/O 端口 CAPTimer 的电压达到阈值 TH。结果，信息处理设备 1 的 CPU 检测 I/O 端口 CAPTimer 从低电平到高电平的转变。在时间 t5，CPU 将所有 I/O 端口 GPIO0、GPIO1 和 CAPTimer 改变为低电平。这使得存储在电容器 C 中的电荷放电。从时间 t1 到时间 t2 以及从时间 t3 到 t4 的时段的持续时间设置为对电容器 C 放电所需的长度。

[0083] 通过 CPU 测量两个充电时间，即，在参考充电 / 放电电路的充电期间的电压达到阈值 TH 所需的充电时间 Tref (t3-t2)、和在要测量的充电 / 放电电路的充电期间的电压达到阈值 TH 所需的充电时间 Tx (t5-t4)。可从充电时间之间的比率找到时间常数之间的比率。因为电容器 C 在两个充电 / 放电电路之间共享，所以时间常数之间的比率等于充电电阻器之间的比率。

[0084] 即，关系 (Tref : Tx = Rref : Rx) 保持。该关系可替代地表达为 (Tx/Tref = Rx/Rref)。可从该关系找到组合电阻 Rx。组合电阻 Rx 与按键开关 S1 到 S6 的操作状态的组合相关联。这允许信息处理设备 1 从组合电阻 Rx 确定按键开关 S1 到 S6 的操作状态。应当注意，充电时间之间的比率 (Tx/Tref) 或电阻之间的比率 (Rx/Rref) 可预先以表格的形式存储在存储器中，使得 CPU 可通过参考该表格来确定按键开关的操作状态。

[0085] 第一实施例允许同时确定两个或更多按键开关的操作状态。该实施例还提供了减少的 I/O 端口数，并且允许使用通用 I/O 端口而不是 A/D 转换器端口。此外，该实施例确保在充电时间的测量中的改进的精度。

[0086] < 第二实施例 >

[0087] 如图 9 所示，I/O 端口 GPIO0 和 GPIO1 的每个用作 I/O 端口 CAPTimer，因此提供减少的端口数。二极管 D 与参考电阻器 Rref 并联连接。二极管 D 使其阳极连接到电容器 C，而使其阴极连接到 I/O 端口 GPIO0。

[0088] [第二实施例的操作]

[0089] 下面参照图 10 给出本发明的第二实施例的操作的描述。图 10 图示 I/O 端口 GPIO0 (CAPTimer0) 和 GPIO1 (CAPTimer1) 的状态。此外，图 10 图示电容器 C 的端电压的改变。每个端口通过信息处理设备 1 的 CPU 指定为处于输出或输入状态。当处于输出状态时，I/O 端口输出高电平或低电平。当处于输入状态时，I/O 端口处于高阻抗状态。在图 10 中，通过粗线示出端口处于输出状态的波形的时段，而通过细线示出端口处于输入状态的波形的时段。

[0090] 在第二实施例中,首先执行预充电,之后测量参考充电 / 放电电路和要测量的充电 / 放电电路的充电时间。在时间 t_{11} 之前的时段期间,从 I/O 端口 GPIO0 和 GPIO1 两者输出低电平。该时段是对电容器 C 放电的放电时段。

[0091] 接下来,在时间 t_{11} , I/O 端口 GPIO0 上拉到高电平,并且其他 I/O 端口 GPIO1 置于输入状态 (高阻抗状态)。随着 I/O 端口 GPIO0 上升到高电平,电容器 C 经由参考电阻器 R_{ref} 充电。作为充电的结果,电容器 C 的端电压 V_c 随通过参考电阻器 R_{ref} 和电容器 C 确定的时间常数逐渐增加。

[0092] 在时间 t_{12} , 馈送到 I/O 端口 GPIO1 (CAPTimer1) 的电压到达阈值 TH 。结果,信息处理设备 1 的 CPU 检测到 I/O 端口 GPIO1 (CAPTimer1) 的输入从低电平到高电平的转变。在时间 t_{12} , CPU 将 I/O 端口 GPIO0 和 GPIO1 改变为低电平。这使得存储在电容器 C 中的电荷经由二极管 D 和 I/O 端口 GPIO0 放电。

[0093] 二极管 D 的正向电压降没有对电容器 C 中存储的电荷完全放电。结果,在电容器 C 中剩余一些电荷。在此情况下测量参考充电时间。在从时间 t_{12} 起的预定时间中的时间 t_{13} , I/O 端口 GPIO0 上拉到高电平,并且另一 I/O 端口 GPIO1 置于输入状态 (高阻抗状态)。随着 I/O 端口 GPIO0 上升到高电平,电容器 C 经由参考电阻器 R_{ref} 充电。作为充电的结果,电容器 C 的端电压随通过参考电阻器 R_{ref} 和电容器 C 确定的时间常数逐渐增加。

[0094] 在时间 t_{14} , 馈送到 I/O 端口 GPIO1 (CAPTimer1) 的电压达到阈值 TH 。结果,信息处理设备 1 的 CPU 检测 I/O 端口 GPIO1 (CAPTimer1) 的输入从低电平到高电平的转变。在时间 t_{14} , CPU 将 I/O 端口 GPIO0 和 GPIO1 改变为低电平。这使得存储在电容器 C 中的电荷经由二极管 D 和 I/O 端口 GPIO0 放电。时段 t_{14} 到 t_{13} 是参考充电时间 T_{ref} 。

[0095] 二极管 D 的正向电压降没有对电容器 C 中存储的电荷完全放电。结果,在电容器 C 中剩余一些电荷。在此情况下测量要测量的充电 / 放电电路的充电时间。在从时间 t_{14} 起的预定时间中的时间 t_{15} , I/O 端口 GPIO1 上拉到高电平,并且另一 I/O 端口 GPIO0 置于输入状态 (高阻抗状态)。随着 I/O 端口 GPIO1 上升到高电平,电容器 C 经由与处于关的按键开关并联连接的电阻器 (组合电阻 R_x) 充电。作为充电的结果,电容器 C 的端电压 V_c 随通过组合电阻 R_x 和电容器 C 确定的时间常数逐渐增加。

[0096] 在时间 t_{16} , 馈送到 I/O 端口 GPIO0 (CAPTimer0) 的电压达到阈值 TH 。结果,信息处理设备 1 的 CPU 检测 I/O 端口 GPIO0 (CAPTimer0) 的输入从低电平到高电平的转变。在时间 t_{16} , CPU 将 I/O 端口 GPIO0 和 GPIO1 改变为低电平。这使得存储在电容器 C 中的电荷经由二极管 D 和 I/O 端口 GPIO0 放电。时段 t_{16} 到 t_{15} 是充电时间 T_x 。

[0097] < 第三实施例 >

[0098] 如图 11 所示,第三实施例与第一实施例的类似在于,使用 I/O 端口 GPIO0、GPIO1 和 CAPTimer。对两个充电 / 放电电路的每个提供电容器,即,电容器 C11 用于参考充电 / 放电电路,并且电容器 C12 用于要测量的充电 / 放电电路。电容器 C11 和 C12 调节为具有相同电容。电容器 C11 和 C12 之间的电容差通过信号处理 (软件处理) 来抵消。

[0099] < 第四实施例 >

[0100] 如图 12 所示,参考充电 / 放电电路包括具有固定电容的参考电容器 C_{ref} 和第一电阻器 R 。要测量的充电 / 放电电路包括多个电容器 C1 到 C6、多个开关 S1 到 S6 和电阻器 R 。多个开关 S1 到 S6 每个与电容器 C1 到 C6 之一串联连接。

[0101] 电容器的组合电容与按键开关 S1 到 S6 的操作状态的组合有一一对应关系。电容器的组合电容可通过测量充电时间找到。开关 S1 到 S6 的操作状态可基于组合电容确定。

[0102] < 第五实施例 >

[0103] 前述第一到第四实施例是测量充电时间的示例。然而,在本发明中,可测量放电时间。图 13 是用于测量放电时间的时序图。

[0104] 在从时间 t21 到时间 t22 的时段期间,从所有 I/O 端口 GPIO0、GPIO1 和 CAPTimer 输出高电平。该时段是对电容器 C 充电的充电时段。

[0105] 接下来,在时间 t22, I/O 端口 GPIO0 下拉到低电平,并且其他 I/O 端口 GPIO1 和 CAPTimer 处于输入状态(高阻抗状态)。随着 I/O 端口 GPIO0 下降到低电平,电容器 C 经由参考电阻器 Rref 放电。作为放电的结果,电容器 C 的端电压(GPIO1 和 CAPTimer 的输入电压)随通过参考电阻器 Rref 和电容器 C 确定的时间常数逐渐减少。

[0106] 在时间 t23,馈送到 I/O 端口 CAPTimer 的电压到达阈值 TH。结果,信息处理设备 1 的 CPU 检测到 I/O 端口 CAPTimer 从高电平到低电平的转变。在时间 t23, CPU 将所有 I/O 端口 GPIO0、GPIO1 和 CAPTimer 改变为高电平。这使得电容器 C 充电。

[0107] 接下来,在时间 t24, I/O 端口 GPIO1 下拉到低电平,并且其他 I/O 端口 GPIO0 和 CAPTimer 置于输入状态(高阻抗状态)。随着 I/O 端口 GPIO1 下降到低电平,电容器 C 经由与处于关的按键开关并联连接的电阻器(组合电阻 Rx)放电。作为放电的结果,电容器 C 的端电压(GPIO0 和 CAPTimer 的输入电压)随着通过组合电阻 Rx 和电容器 C 确定的时间常数逐渐减少。

[0108] 在时间 t25,馈送到 I/O 端口 CAPTimer 的电压达到阈值 TH。结果,信息处理设备 1 的 CPU 检测 I/O 端口 CAPTimer 从高电平到低电平的转变。在时间 t25, CPU 将所有 I/O 端口 GPIO0、GPIO1 和 CAPTimer 改变为高电平。这使得电容器 C 充电。充电时间设置为对电容器 C 充电所需的长度。

[0109] 通过 CPU 测量两个放电时间,即,在参考充电/放电电路的放电期间的电压达到阈值 TH 所需的放电时间 Tref (t23-t22)、和在要测量的充电/放电电路的放电期间的电压达到阈值 TH 所需的放电时间 Tx (t25-t24)。可从放电时间之间的比率找到时间常数之间的比率。因为电容器 C 在两个充电/放电电路之间共享,所以时间常数之间的比率等于充电电阻器之间的比率。因此,找到组合电阻。如上所述,组合电阻 Rx 与按键开关 S1 到 S6 的操作状态的组合相关联。这允许信息处理设备 1 从组合电阻 Rx 确定按键开关 S1 到 S6 的操作状态。

[0110] [端口数和按键开关数之间的关系]

[0111] 图 14 的曲线图中示出了在需要的端口数方面、在现有技术和本发明之间的比较结果。图 14 的水平轴表示使用的端口数,而其垂直轴表示可读的按键开关数。在图 14 中,线 20a 和 20b 分别指示当将六个和八个开关分配给每个端口时的本发明的特征。此外,线 31 指示第一现有技术方法(直接方法)的特征,并且线 32 指示第二现有技术方法(按键矩阵)的特征。

[0112] 根据图 14 的曲线图,本发明相对于现有技术方法可能是有利的,只要检测的按键开关的数量为大约 100 到 200。要明白,本发明可应用到大量设备。本发明可安装到通用 I/O 端口,使得可广泛应用本发明。

[0113] [修改示例]

[0114] 本发明不仅可应用到在电子装置的面板上提供的操作开关,而且可应用到构成装置内部提供的传感器开关的开关电路。

[0115] 本申请包含涉及于 2008 年 10 月 15 日向日本专利局提交的日本优先权专利申请 JP 2008-265858 中公开的主题,在此通过引用并入其全部内容。

[0116] 本领域技术人员应当理解,取决于设计要求和因素,可出现各种修改、组合、子组合和更改,只要它们在权利要求或其等效物的范围内。

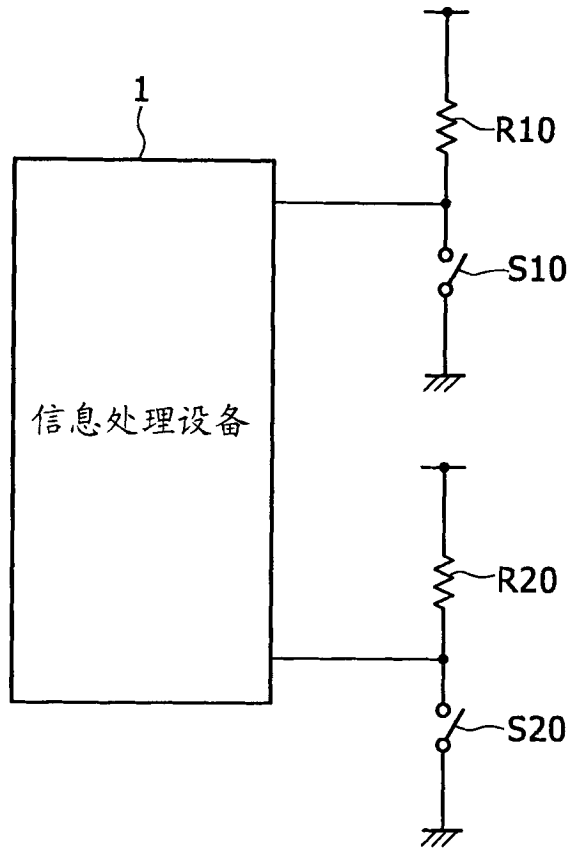


图 1

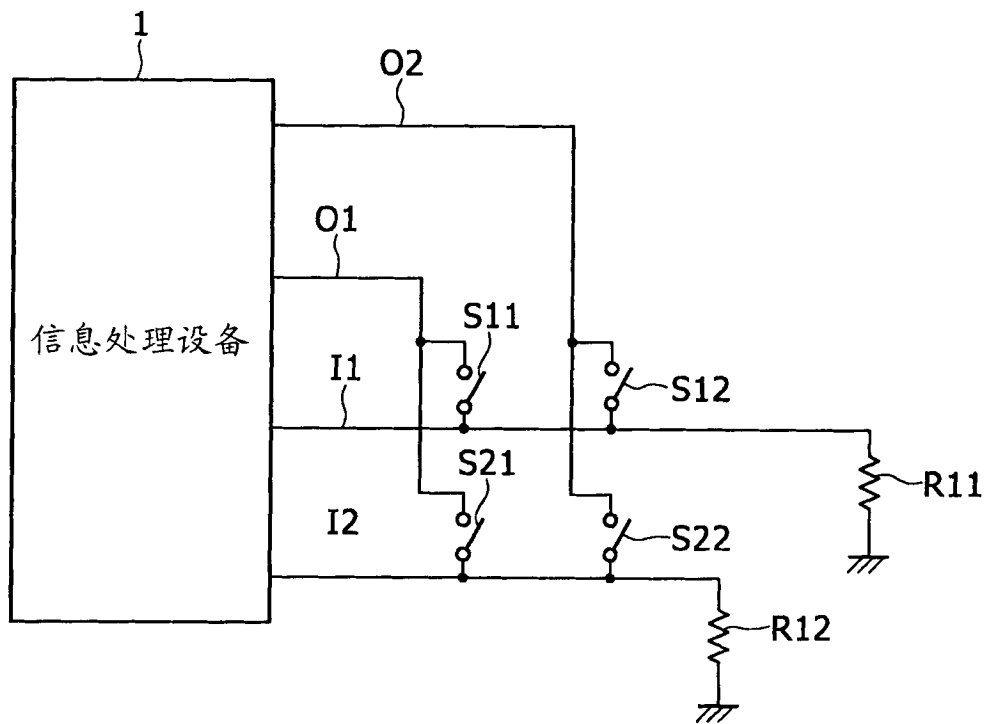


图 2

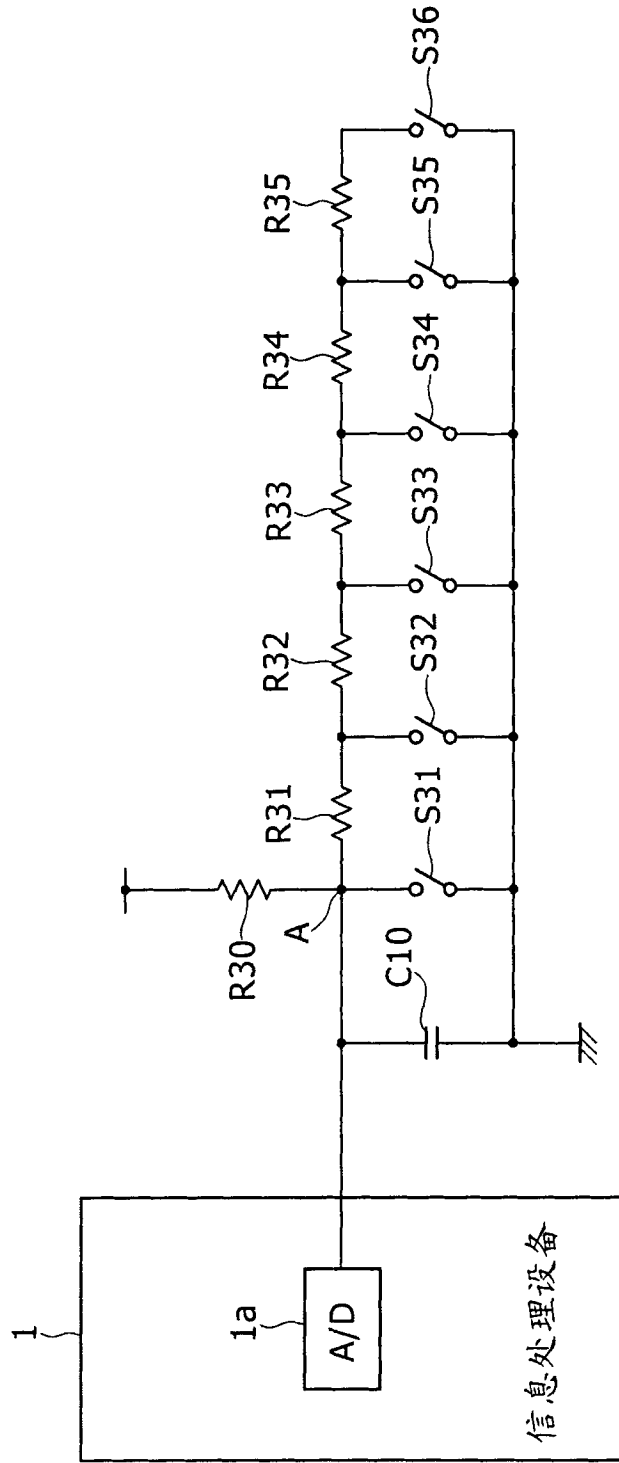


图 3

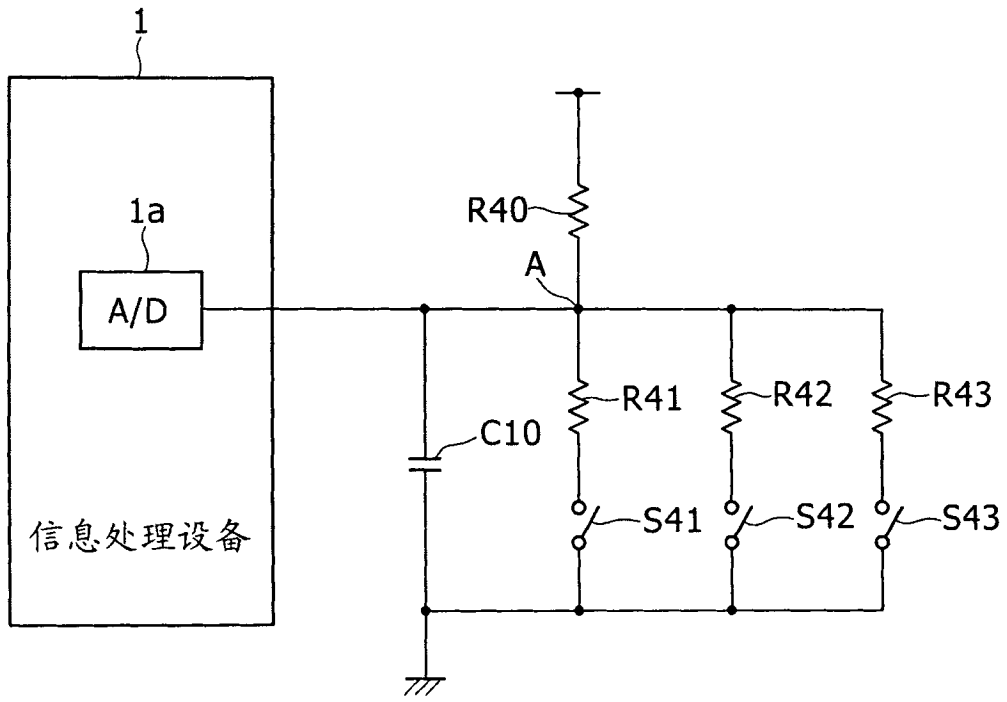


图 4

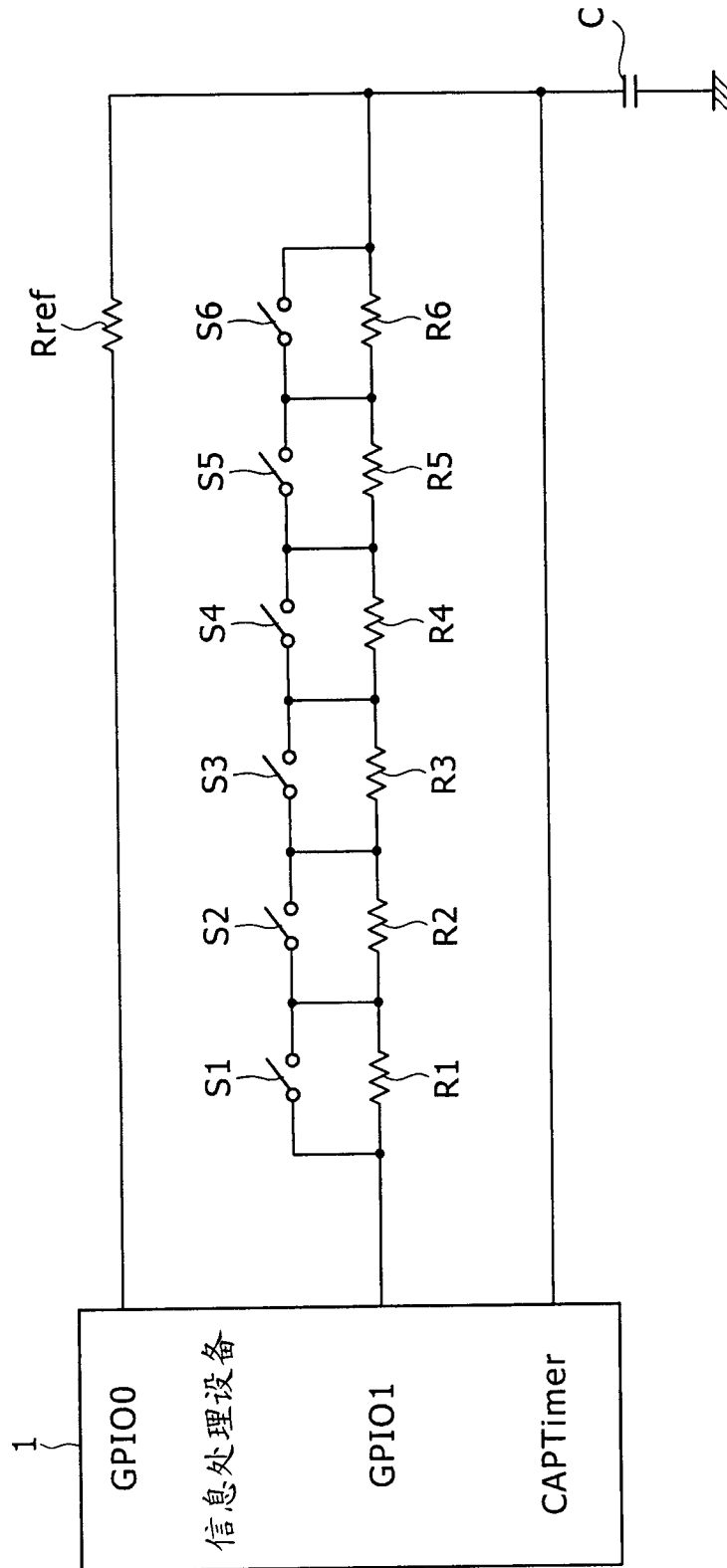


图 5

| 32 | 16 | 8 | 4 | 2 | 1 | |
|----|----|----|----|----|----|----|
| S6 | S5 | S4 | S3 | S2 | S1 | Rx |
| 1 | 1 | 1 | 1 | 1 | 1 | 63 |
| 1 | 1 | 1 | 1 | 1 | 0 | 62 |
| 1 | 1 | 1 | 1 | 0 | 1 | 61 |
| 1 | 1 | 1 | 1 | 0 | 0 | 60 |
| ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ |
| ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ |
| 0 | 0 | 0 | 0 | 1 | 0 | 2 |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |

图 6

| 243 | 81 | 27 | 9 | 3 | 1 | |
|-----|----|----|----|----|----|-----|
| S6 | S5 | S4 | S3 | S2 | S1 | Rx |
| 1 | 1 | 1 | 1 | 1 | 1 | 364 |
| 1 | 1 | 1 | 1 | 1 | 0 | 363 |
| 1 | 1 | 1 | 1 | 0 | 1 | 361 |
| 1 | 1 | 1 | 1 | 0 | 0 | 360 |
| ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ |
| ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ |
| 0 | 0 | 0 | 0 | 1 | 0 | 3 |
| 0 | 0 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |

图 7

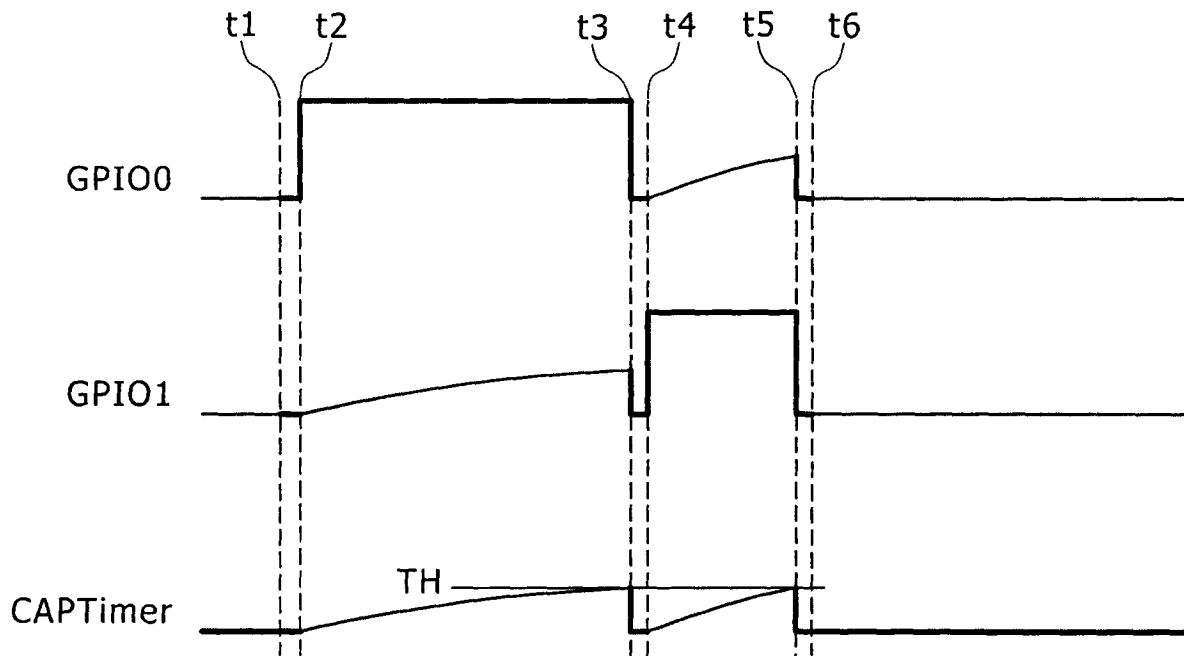


图 8

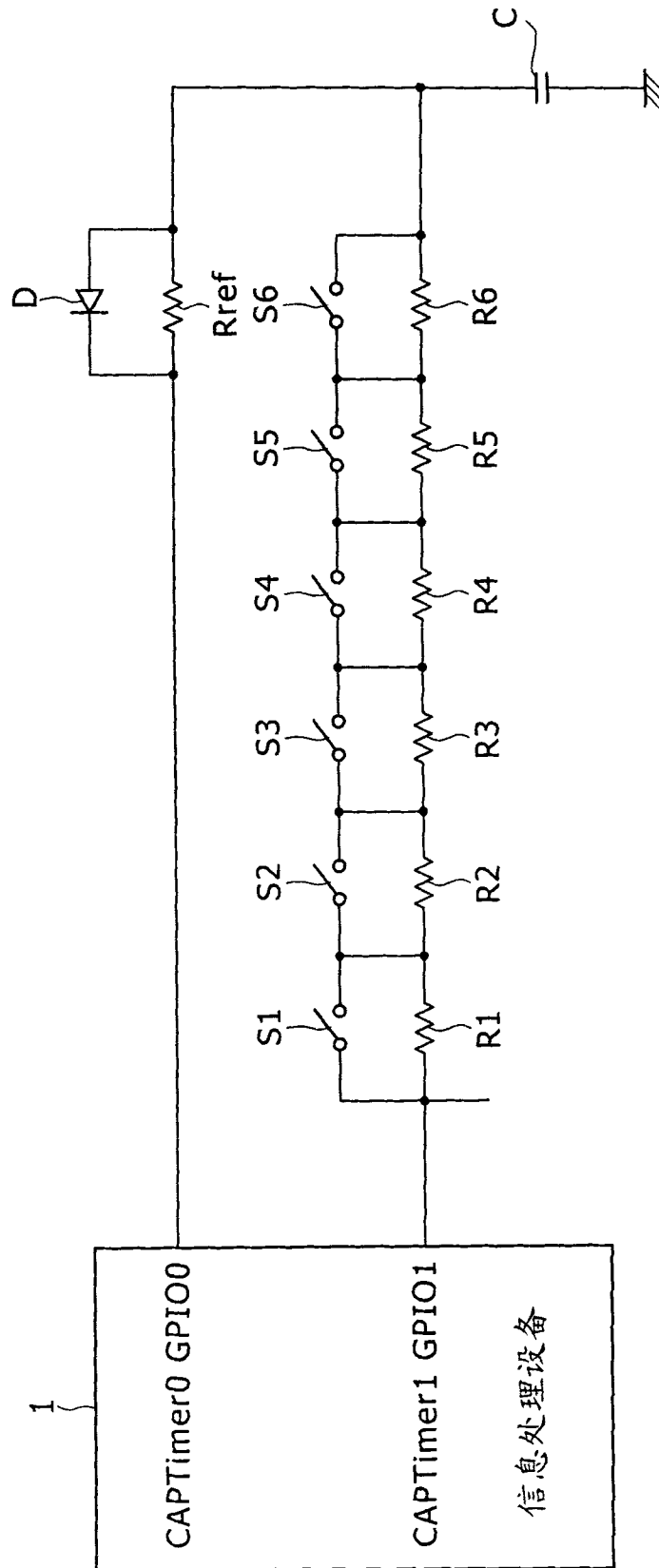


图 9

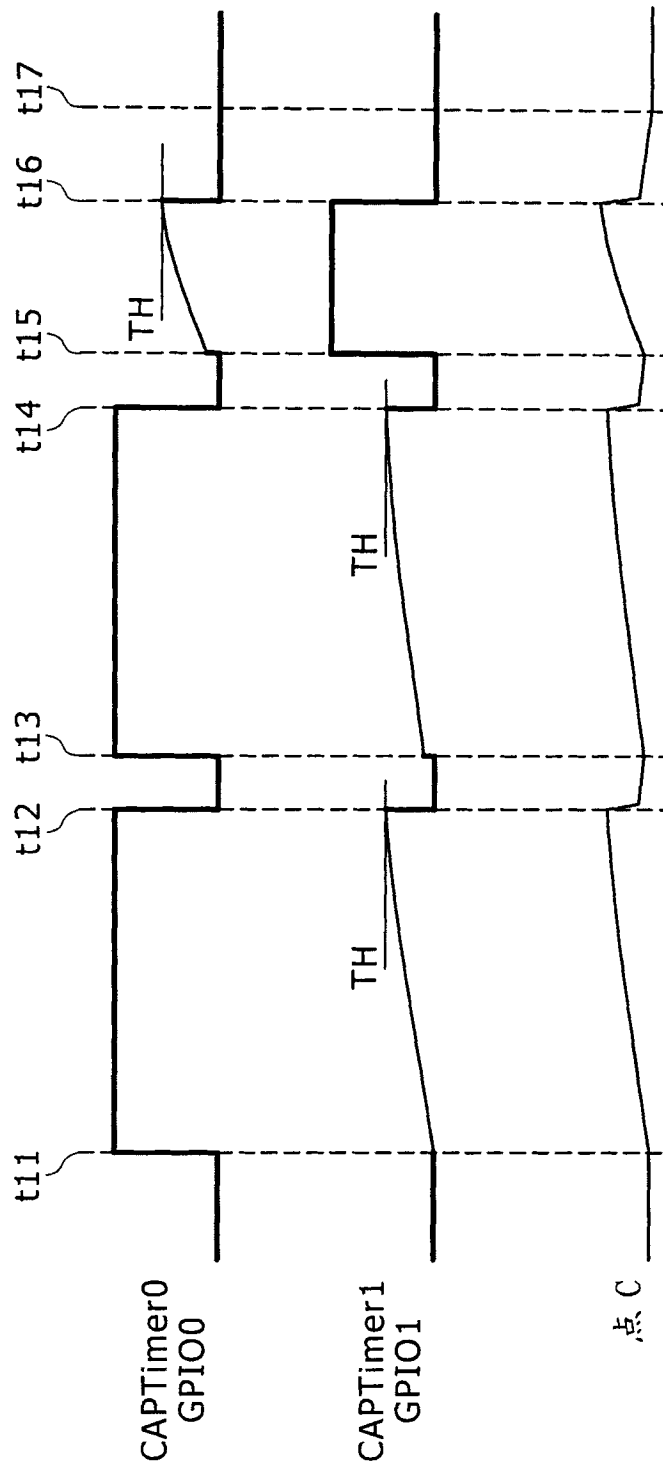


图 10

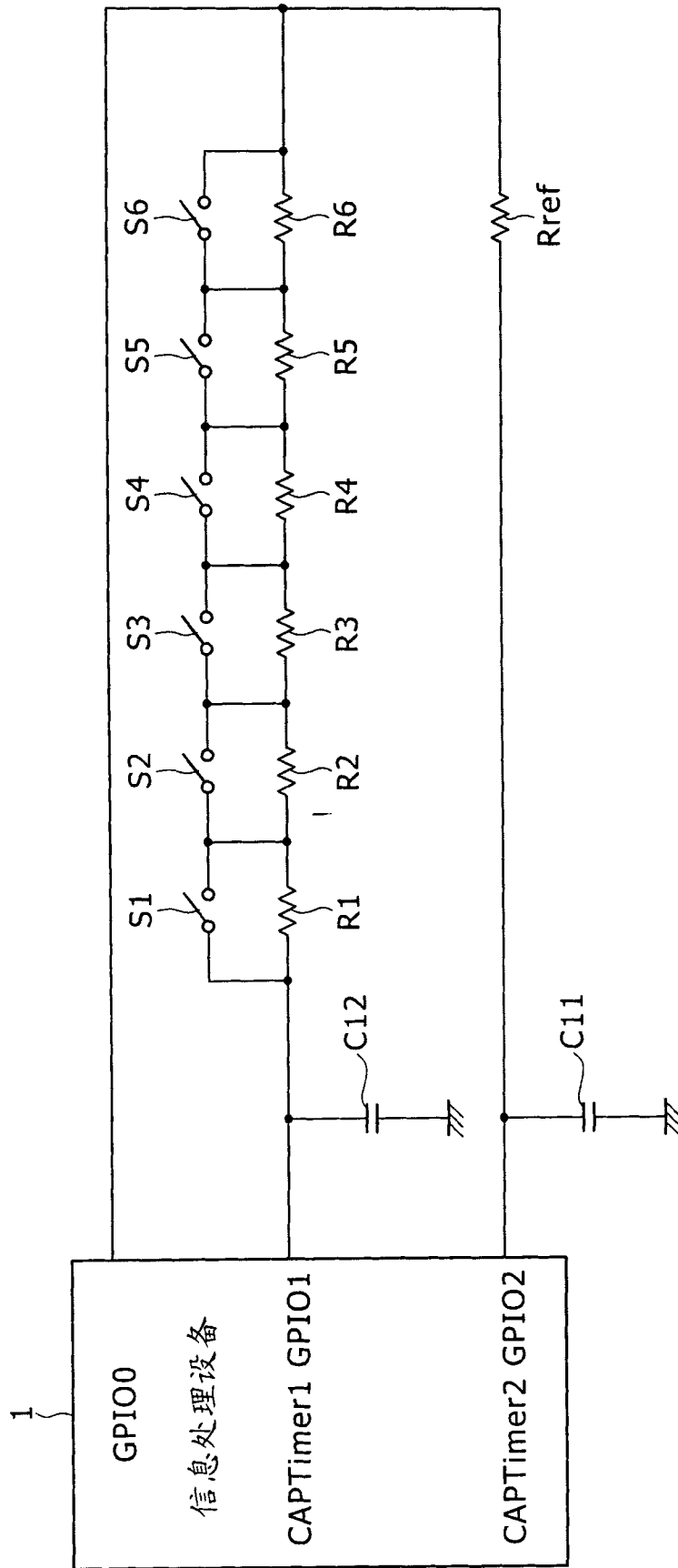


图 11

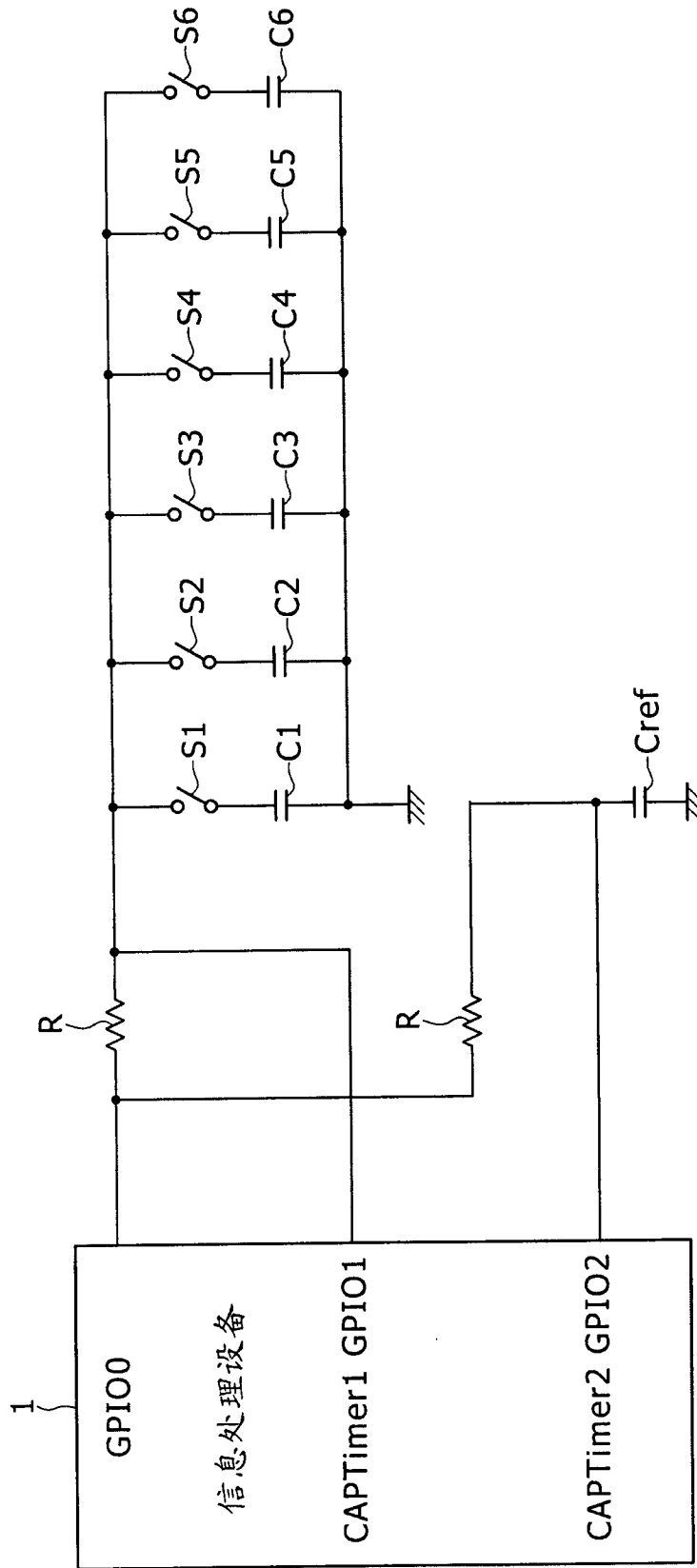


图 12

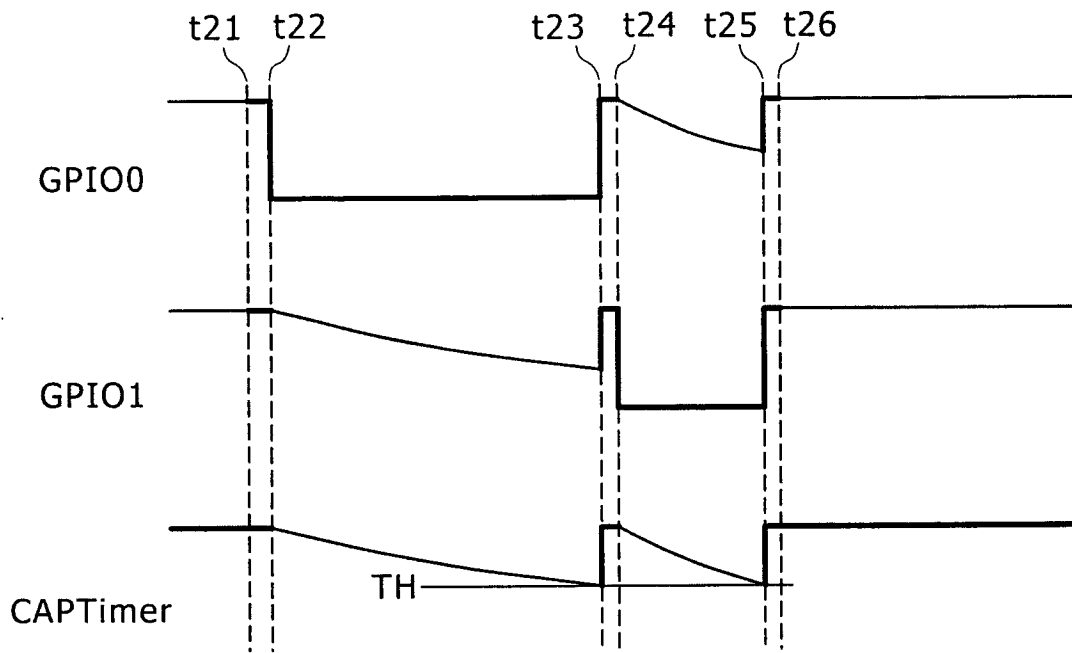


图 13

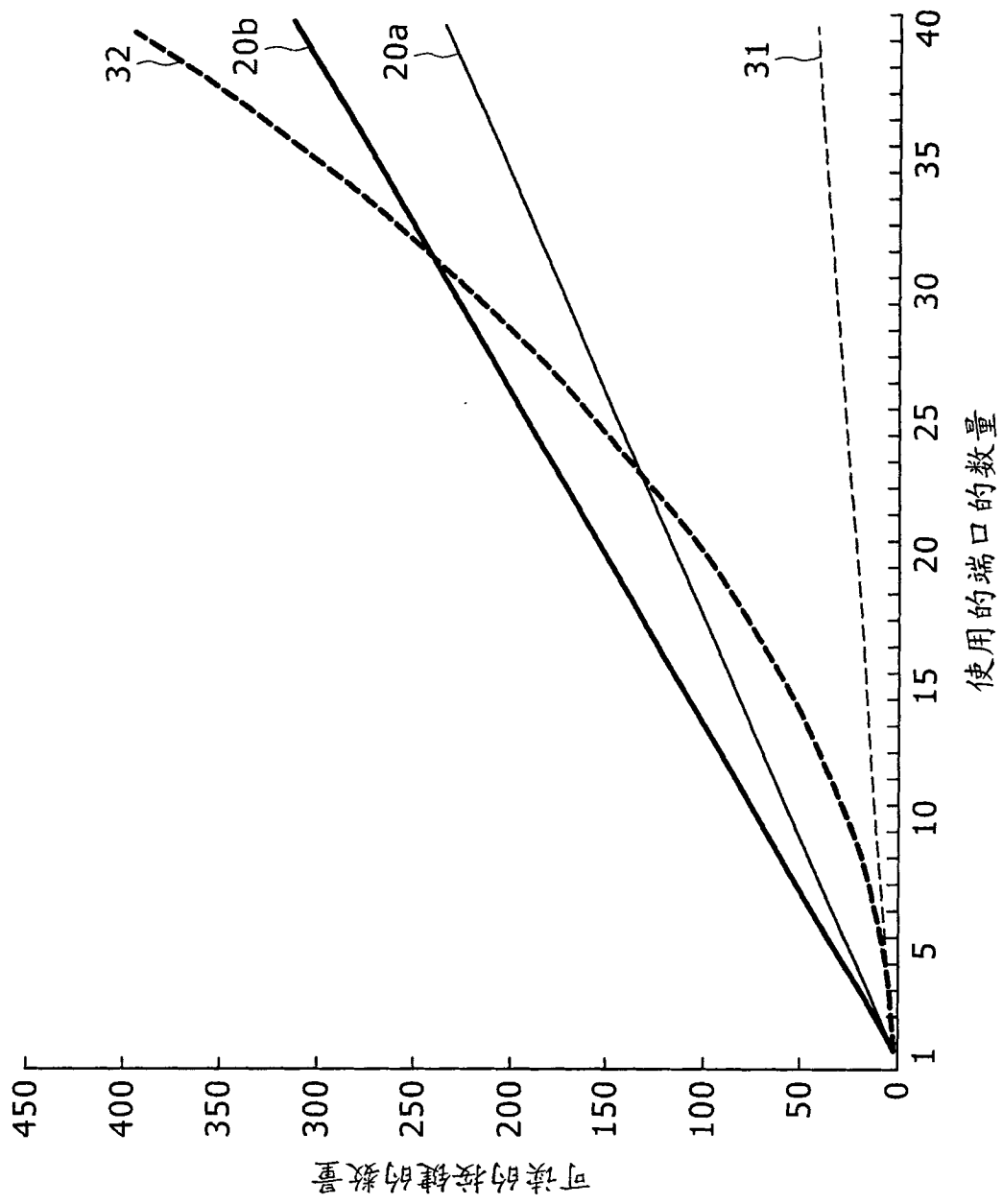


图 14