



(12)发明专利申请

(10)申请公布号 CN 107885939 A
(43)申请公布日 2018.04.06

(21)申请号 201711099108.0

(22)申请日 2017.11.09

(71)申请人 上海华力微电子有限公司

地址 201203 上海市浦东新区张江开发区
高斯路568号

(72)发明人 曹云 朱忠华 魏芳

(74)专利代理机构 上海思微知识产权代理事务
所(普通合伙) 31237

代理人 智云

(51) Int. Cl.

G06F 17/50(2006.01)

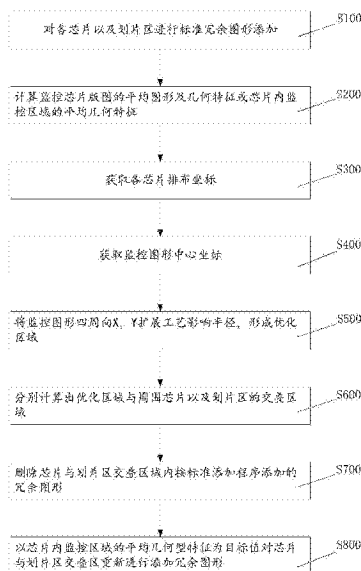
权利要求书1页 说明书4页 附图3页

(54)发明名称

一种提高监控图形监控精度的方法

(57)摘要

本发明提出一种提高监控图形监控精度的方法,包括下列步骤:对各芯片以及划片区进行标准冗余图形添加;计算监控芯片版图的平均图形及几何特征或芯片内监控区域的平均几何特征;获取各芯片排布坐标;获取监控图形中心坐标;将监控图形四周向X,Y扩展工艺影响半径,形成优化区域;分别计算出优化区域与周围芯片以及划片区的交叠区域;删除芯片与划片区交叠区域内按标准添加程序添加的冗余图形;以芯片内监控区域的平均几何型特征为目标值对芯片与划片区交叠区重新进行添加冗余图形。本发明是一种监控图形周围几何环境优化方法,可以缩小监控图形周围图形与芯片内部监控区域的几何特征差异,从而可以降低监控图形量测值与芯片内部监控区域的差异。



CN 107885939 A

1. 一种提高监控图形监控精度的方法,其特征在于,包括下列步骤:
 对各芯片以及划片区进行标准冗余图形添加;
 计算监控芯片版图的平均图形及几何特征或芯片内监控区域的平均几何特征;
 获取各芯片排布坐标;
 获取监控图形中心坐标;
 将监控图形四周向X,Y扩展工艺影响半径,形成优化区域;
 分别计算出优化区域与周围芯片以及划片区的交叠区域;
 删除芯片与划片区交叠区域内按标准添加程序添加的冗余图形;
 以芯片内监控区域的平均几何型特征为目标值对芯片与划片区交叠区重新进行添加冗余图形。

2. 根据权利要求1所述的提高监控图形监控精度的方法,其特征在于,所述平均几何特征包括:平均图形密度、平均图形周长和平均图形权重线宽。

3. 根据权利要求1所述的提高监控图形监控精度的方法,其特征在于,所述监控图形包括关键尺寸监控图形、薄膜厚度监控图形。

4. 根据权利要求1所述的提高监控图形监控精度的方法,其特征在于,所述工艺影响半径为对目标区域产生不可忽略工艺影响的图形最大范围。

5. 根据权利要求1所述的提高监控图形监控精度的方法,其特征在于,所述芯片内图形监控区域与监控图形具有相同的几何特征,且监控区域远大于监控图形。

6. 根据权利要求1所述的提高监控图形监控精度的方法,其特征在于,所述再添加冗余图形,其几何特征的形状、大小以及间隔是可变的,依据目标监控区域的几何特征进行对应变化。

7. 根据权利要求6所述的提高监控图形监控精度的方法,其特征在于,所述再添加冗余图形与监控区域内几何特征满足如下关系:

$$\text{密度: } (\text{Den}_{\text{优化区域}} \times (D_2 - d_2) + \text{Den}_{\text{监控图形}} \times d_2) / D_2 = \text{Den}_{\text{芯片监控区域}},$$

$$\text{周长: } \sum P_{i\text{优化区域}} + \sum P_{j\text{监控图形}} = \sum P_{k\text{芯片监控区域}},$$

$$\text{权重线宽: } \sum LW_{i\text{优化区域}} \times A_{i\text{优化区域}} + \sum LW_{j\text{监控图形}} \times A_{j\text{监控图形}} = \sum LW_{k\text{芯片监控区域}} \times A_{k\text{芯片监控区域}},$$

其中 $\text{Den}_{\text{优化区域}}$ 为优化区域冗余图形密度, D_2 为优化区域大小, d_2 为监控图形大小, $\text{Den}_{\text{监控图形}}$ 为监控图形密度, $\text{Den}_{\text{芯片监控区域}}$ 为芯片监控区域平均密度, $P_{i\text{优化区域}}$ 为优化区域内每个冗余图形的周长, $P_{j\text{监控图形}}$ 为监控图形每个图形周长, $P_{k\text{芯片监控区域}}$ 为芯片监控区域每个图形周长, $LW_{i\text{优化区域}}$ 为优化区内冗余图形第*i*个图形的线宽, $A_{i\text{优化区域}}$ 为优化区内冗余图形第*i*个图形的面积, $LW_{j\text{优化区域}}$ 为优化区内冗余图形第*j*个图形的线宽, $A_{j\text{优化区域}}$ 为优化区内冗余图形第*j*个图形的面积, $LW_{k\text{优化区域}}$ 为优化区内冗余图形第*k*个图形的线宽, $A_{k\text{优化区域}}$ 为优化区内冗余图形第*k*个图形的面积。

一种提高监控图形监控精度的方法

技术领域

[0001] 本发明涉及半导体集成电路制造领域,且特别涉及一种提高监控图形监控精度的方法。

背景技术

[0002] 先进的集成电路制造工艺一般都包含几百步的工序,任何环节的微小错误都将导致整个芯片的失效,特别是随着电路关键尺寸的不断缩小,其对工艺控制的要求就越严格。在现有半导体器件的制造工艺过程中,通常会对划片区域内监控图形的工艺监控参数(如线宽,厚度等)进行量测,从而在线监控芯片内部区域的工艺稳定性。因此监控图形的量测值能否正确有效的反应芯片内部的工艺加工状况,直接影响产品的良率。

[0003] 在实际的产品加工过程中,由于监控图形受其周围区域几何环境的影响,导致其量测值随其周围区域几何环境的变化而产生变化。例如监控化学机械研磨工艺铜厚度的监控图形会因其周围图形的密度、有效线宽以及周长的不同而不同。若监控图形周边环境几何环境与芯片内部区域差异较大,则会导致监控图形量测值与芯片内部监控区域产生较大差异,从而监控图形的量测值不能准确反映芯片内部的真实工艺状况,进而不能正确指导工艺的调整,最终影响产品的良率

发明内容

[0004] 为了解决上述问题,本发明提出一种提高监控图形监控精度的方法,其是一种监控图形周围几何环境优化方法,可以缩小监控图形周围图形与芯片内部监控区域的几何特征差异,从而可以降低监控图形量测值与芯片内部监控区域的差异。

[0005] 为了达到上述目的,本发明提出一种提高监控图形监控精度的方法,包括下列步骤:

[0006] 对各芯片以及划片区进行标准冗余图形添加;

[0007] 计算监控芯片版图的平均图形及几何特征或芯片内监控区域的平均几何特征;

[0008] 获取各芯片排布坐标;

[0009] 获取监控图形中心坐标;

[0010] 将监控图形四周向X,Y扩展工艺影响半径,形成优化区域;

[0011] 分别计算出优化区域与周围芯片以及划片区的交叠区域;

[0012] 删除芯片与划片区交叠区域内按标准添加程序添加的冗余图形;

[0013] 以芯片内监控区域的平均几何型特征为目标值对芯片与划片区交叠区重新进行添加冗余图形。

[0014] 进一步的,所述平均几何特征包括:平均图形密度、平均图形周长和平均图形权重线宽。

[0015] 进一步的,所述监控图形包括关键尺寸监控图形、薄膜厚度监控图形。

[0016] 进一步的,所述工艺影响半径为对目标区域产生不可忽略工艺影响的图形最大范

围。

[0017] 进一步的,所述芯片内图形监控区域与监控图形具有相同的几何特征,且监控区域远大于监控图形。

[0018] 进一步的,所述再添加冗余图形,其几何特征的形状、大小以及间隔是可变的,依据目标监控区域的几何特征进行对应变化。

[0019] 进一步的,所述再添加冗余图形与监控区域内几何特征满足如下关系:

[0020] 密度: $(\text{Den}_{\text{优化区域}} \times (D_2 - d_2) + \text{Den}_{\text{监控图形}} \times d_2) / D_2 = \text{Den}_{\text{芯片监控区域}}$,

[0021] 周长: $\sum P_{i\text{优化区域}} + \sum P_{j\text{监控图形}} = \sum P_{k\text{芯片监控区域}}$,

[0022] 权重线宽: $\sum LW_{i\text{优化区域}} \times A_{i\text{优化区域}} + \sum LW_{j\text{监控图形}} \times A_{j\text{监控图形}}$

[0023] $= \sum LW_{k\text{芯片监控区域}} \times A_{k\text{芯片监控区域}}$,

[0024] 其中 $\text{Den}_{\text{优化区域}}$ 为优化区域冗余图形密度, D_2 为优化区域大小, d_2 为监控图形大小, $\text{Den}_{\text{监控图形}}$ 为监控图形密度, $\text{Den}_{\text{芯片监控区域}}$ 为芯片监控区域平均密度, $P_{i\text{优化区域}}$ 为优化区域内每个冗余图形的周长, $P_{j\text{监控图形}}$ 为监控图形每个图形周长, $P_{k\text{芯片监控区域}}$ 为芯片监控区域每个图形周长, $LW_{i\text{优化区域}}$ 为优化区内冗余图形第*i*个图形的线宽, $A_{i\text{优化区域}}$ 为优化区内冗余图形第*i*个图形的面积, $LW_{j\text{优化区域}}$ 为优化区内冗余图形第*j*个图形的线宽, $A_{j\text{优化区域}}$ 为优化区内冗余图形第*j*个图形的面积, $LW_{k\text{优化区域}}$ 为优化区内冗余图形第*k*个图形的线宽, $A_{k\text{优化区域}}$ 为优化区内冗余图形第*k*个图形的面积。

[0025] 本发明提出的提高监控图形监控精度的方法,对划片区域内监控图形周围一定区域内的图形进行几何信息检查,依据检查结果优化该区域内的冗余图形添加,使得优化后的监控图形周围具有和芯片内部监控区域相当或者差距较小的几何环境,进而缩小划片区域内监控图形测量值与芯片内部监控区域之间的差异,实现监控图形对工艺的有效监控。

附图说明

[0026] 图1所示为本发明较佳实施例的提高监控图形监控精度的方法流程图。

[0027] 图2所示为本发明较佳实施例的优化区域示意图。

[0028] 图3所示为本发明较佳实施例的划片区所需冗余图形优化区域示意图。

[0029] 图4所示为本发明较佳实施例的各芯片所需冗余图形优化区域示意图。

具体实施方式

[0030] 以下结合附图给出本发明的具体实施方式,但本发明不限于以下的实施方式。根据下面说明和权利要求书,本发明的优点和特征将更清楚。需说明的是,附图均采用非常简化的形式且均使用非精准的比率,仅用于方便、明晰地辅助说明本发明实施例的目的。

[0031] 请参考图1,图1所示为本发明较佳实施例的提高监控图形监控精度的方法流程图。本发明提出一种提高监控图形监控精度的方法,包括下列步骤:

[0032] 步骤S100:对各芯片以及划片区进行标准冗余图形添加;

[0033] 步骤S200:计算监控芯片版图的平均图形及几何特征或芯片内监控区域的平均几何特征;

[0034] 步骤S300:获取各芯片排布坐标;

[0035] 步骤S400:获取监控图形中心坐标;

- [0036] 步骤S500:将监控图形四周向X,Y扩展工艺影响半径,形成优化区域;
- [0037] 步骤S600:分别计算出优化区域与周围芯片以及划片区的交叠区域;
- [0038] 步骤S700:删除芯片与划片区交叠区域内按标准添加程序添加的冗余图形;
- [0039] 步骤S800:以芯片内监控区域的平均几何型特征为目标值对芯片与划片区交叠区重新进行添加冗余图形。

[0040] 根据本发明较佳实施例,所述平均几何特征包括:平均图形密度、平均图形周长和平均图形权重线宽。所述监控图形包括关键尺寸监控图形、薄膜厚度监控图形。所述工艺影响半径为对目标区域产生不可忽略工艺影响的图形最大范围,如化学机械研磨工艺中的平坦化长度。

[0041] 所述芯片内图形监控区域与监控图形具有相同的几何特征,且监控区域远大于监控图形。所述再添加冗余图形,其几何特征的形状、大小以及间隔是可变的,依据目标监控区域的几何特征进行对应变化。

[0042] 图1为本发明具体实施流程图,首先对各芯片以及划片区进行标准冗余图形添加,根据监控需要计算芯片内监控区图形的平均几何信息,其中几何信息包括:图形密度、图形周长以及图形权重线宽,其次以监控图形的四周为起始点,向X,Y方向扩展工艺影响半径d,形成如图2所示的矩形或正方形冗余图形优化区域,其中工艺影响半径d为在被监控工艺加工过程中,监控图形受到周围图形几何特征影响的最大范围,如化学机械研磨工艺过程中的平坦化长度。

[0043] 根据已知的芯片排布信息获取各芯片的排布坐标,假设图2中芯片1的右上角坐标为 (X_{1RT}, Y_{1RT}) ,右下角坐标为 (X_{1RB}, Y_{1RB}) ,芯片2左上角坐标为 (X_{2LT}, Y_{2LT}) ,左下角坐标为 (X_{2LB}, Y_{2LB}) ,监控图形中心坐标为 (X_0, Y_0) ,监控图形宽度为D,其中根据图2可知 $X_{1RT} = X_{1RB}$, $X_{2LT} = X_{2LB}$ 则:

[0044] 优化区域最大范围坐标由计算得出,

[0045] 左下角: $X_{mLB} = (X_0 - D/2 - d)$, $Y_{mLB} = (Y_0 - D/2 - d)$,

[0046] 右上角: $X_{mRT} = (X_0 + D/2 + d)$, $Y_{mRT} = (Y_0 + D/2 + d)$,

[0047] 我们假定芯片大小远大于优化区域即

[0048] $Y_{1RB} < Y_{mLB} < Y_{1RT}$, $Y_{2LB} < Y_{mLB} < Y_{2LT}$ 且 $X_{1RT} < X_{2LT}$ 。

[0049] 1) 当 X_{mLB} 小于 X_{1RT} 或 X_{1RB} 时,可以得出:

[0050] 芯片1与冗余图形优化区的交叠区域为:

[0051] 左下角: $X_{mLB} = (X_0 - D/2 - d)$, $Y_{mLB} = (Y_0 - D/2 - d)$,

[0052] 右上角: X_{1RT} 或 X_{1RB} , $Y_{mRT} = (Y_0 + D/2 + d)$,

[0053] 划片区与冗余图形优化区的交叠区域左下角为:

[0054] 左下角: X_{1RT} 或 X_{1RB} , $Y_{mLB} = (Y_0 - D/2 - d)$ 。

[0055] 2) 当 X_{mLB} 大于 X_{1RT} 或 X_{1RB} 时,芯片1与冗余图形优化区域无交叠,

[0056] 划片区与冗余图形优化区域的交叠区左下角为:

[0057] 左下角: $X_{mLB} = (X_0 - D/2 - d)$, $Y_{mLB} = (Y_0 - D/2 - d)$ 。

[0058] 3) 当 X_{mRT} 大于 X_{2LT} 或 X_{2LB} 时,可以得出:

[0059] 芯片2与冗余图形优化区的交叠区域为:

[0060] 左下角: X_{2LT} 或 X_{2LB} , $Y_{mLB} = (Y_0 - D/2 - d)$,

[0061] 右上角: $X_{mRT} = (X_0 + D/2 + d)$, $Y_{mRT} = (Y_0 + D/2 + d)$,

[0062] 划片区与冗余图形优化区域的交叠区域右上角为:

[0063] 右上角: X_{2LT} 或 X_{2LB} , $Y_{mRT} = (Y_0 + D/2 + d)$ 。

[0064] 4) 当 X_{mRT} 小于 X_{2LT} 或 X_{2LB} 时, 芯片2与冗余图形优化区域无交叠,

[0065] 划片区与冗余图形优化区域的交叠区域右上角为:

[0066] 右上角: $X_{mRT} = (X_0 + D/2 + d)$, $Y_{mRT} = (Y_0 + D/2 + d)$,

[0067] 将计算所得的划片区的左下角与右上角所界定的范围减掉监控图形所占区域得出划片区与冗余优化区域的交叠区。

[0068] 将计算得出的芯片1、芯片2与划片区交叠区(如图3和图4所示)内的冗余图形删除, 以上述计算得出的芯片内图形的平均几何信息或者芯片内监控区图形的平均几何信息为目标值, 重新对芯片1、芯片2以及划片区的交叠区进行冗余图形添加。与标准冗余图形添加不同的是, 标准冗余图形添加固定大小以及间隔的冗余图形, 而本发明则会依据目标几何信息, 如图形密度、图形周长以及图形权重线宽, 调整再添加冗余图形的形状、大小以及间隔, 使得重新添加的冗余图形能够优化优化区域内的图形几何信息, 即图形密度、图形周长以及图形权重线宽, 进而缩小优化区域内即监控图形周围一定范围内的图形几何特征与芯片的平均几何特征或芯片内监控区域的平均几何特征的差距, 从而保证了在相应工艺加工过程中, 监控区域的工艺性能与芯片内部保持一致, 实现有效监控。其中监控图形及周围优化区域范围内的几何特征与芯片内监控区域的平均几何特征应满足如下关系:

[0069] 密度: $(Den_{优化区域} \times (D_2 - d_2) + Den_{监控图形} \times d_2) / D_2 = Den_{芯片监控区域}$,

[0070] 周长: $\sum P_i_{优化区域} + \sum P_j_{监控图形} = \sum P_k_{芯片监控区域}$,

[0071] 权重线宽: $\sum LW_i_{优化区域} \times A_i_{优化区域} + \sum LW_j_{监控图形} \times A_j_{监控图形}$

[0072] $= \sum LW_k_{芯片监控区域} \times A_k_{芯片监控区域}$,

[0073] 其中 $Den_{优化区域}$ 为优化区域冗余图形密度, D_2 为优化区域大小, d_2 为监控图形大小, $Den_{监控图形}$ 为监控图形密度, $Den_{芯片监控区域}$ 为芯片监控区域平均密度, $P_i_{优化区域}$ 为优化区域内每个冗余图形的周长, $P_j_{监控图形}$ 为监控图形每个图形周长, $P_k_{芯片监控区域}$ 为芯片监控区域每个图形周长, $LW_i_{优化区域}$ 为优化区内冗余图形第i个图形的线宽, $A_i_{优化区域}$ 为优化区内冗余图形第i个图形的面积, $LW_j_{优化区域}$ 为优化区内冗余图形第j个图形的线宽, $A_j_{优化区域}$ 为优化区内冗余图形第j个图形的面积, $LW_k_{优化区域}$ 为优化区内冗余图形第k个图形的线宽, $A_k_{优化区域}$ 为优化区内冗余图形第k个图形的面积。

[0074] 综上所述, 本发明提出的提高监控图形监控精度的方法, 对划片区域内监控图形周围一定区域内的图形进行几何信息检查, 依据检查结果优化该区域内的冗余图形添加, 使得优化后的监控图形周围具有和芯片内部监控区域相当或者差距较小的几何环境, 进而缩小划片区域内监控图形测量值与芯片内部监控区域之间的差异, 实现监控图形对工艺的有效监控。

[0075] 虽然本发明已以较佳实施例揭露如上, 然其并非用以限定本发明。本发明所属技术领域中具有通常知识者, 在不脱离本发明的精神和范围内, 当可作各种的更动与润饰。因此, 本发明的保护范围当视权利要求书所界定者为准。

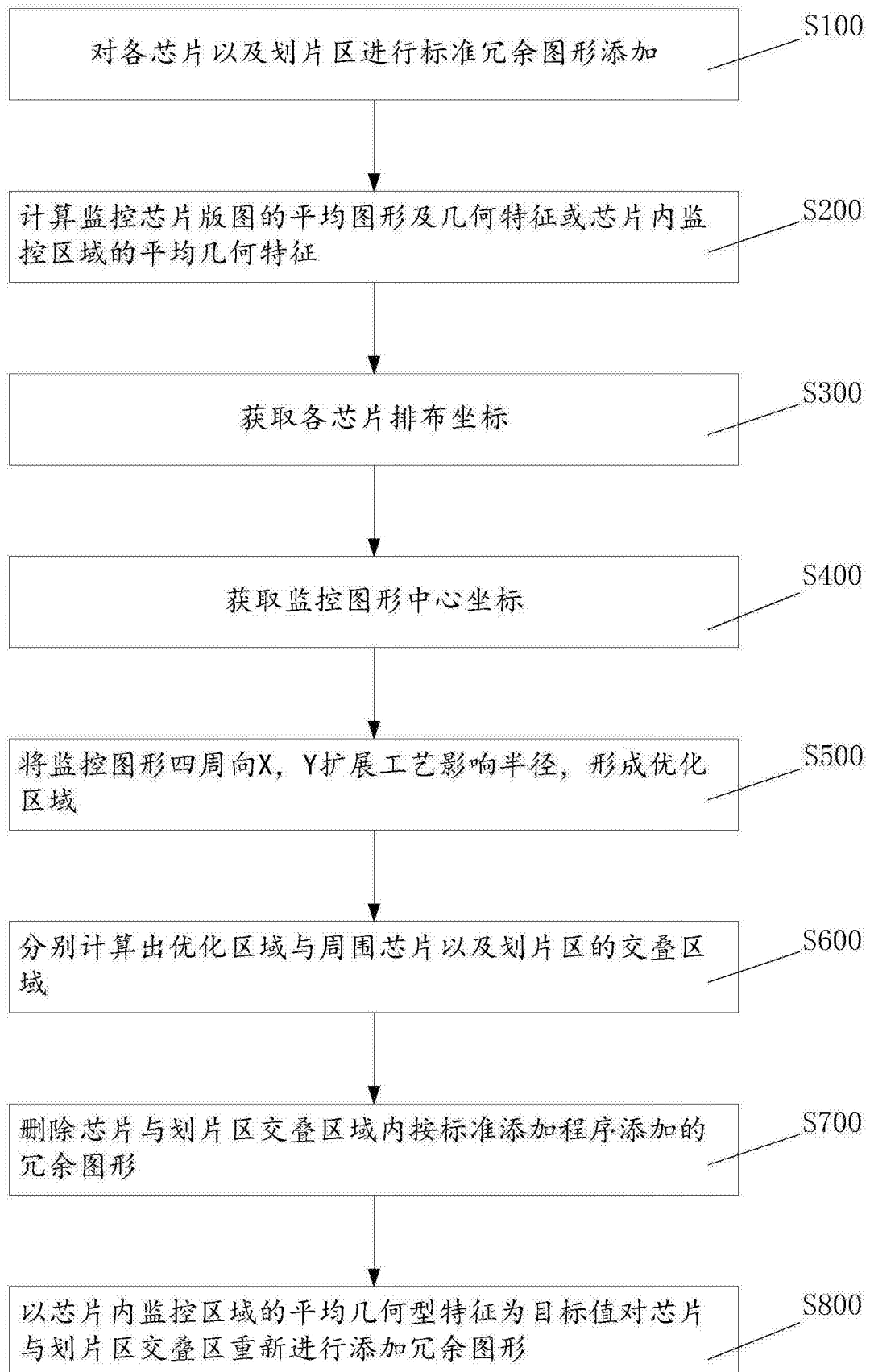


图1

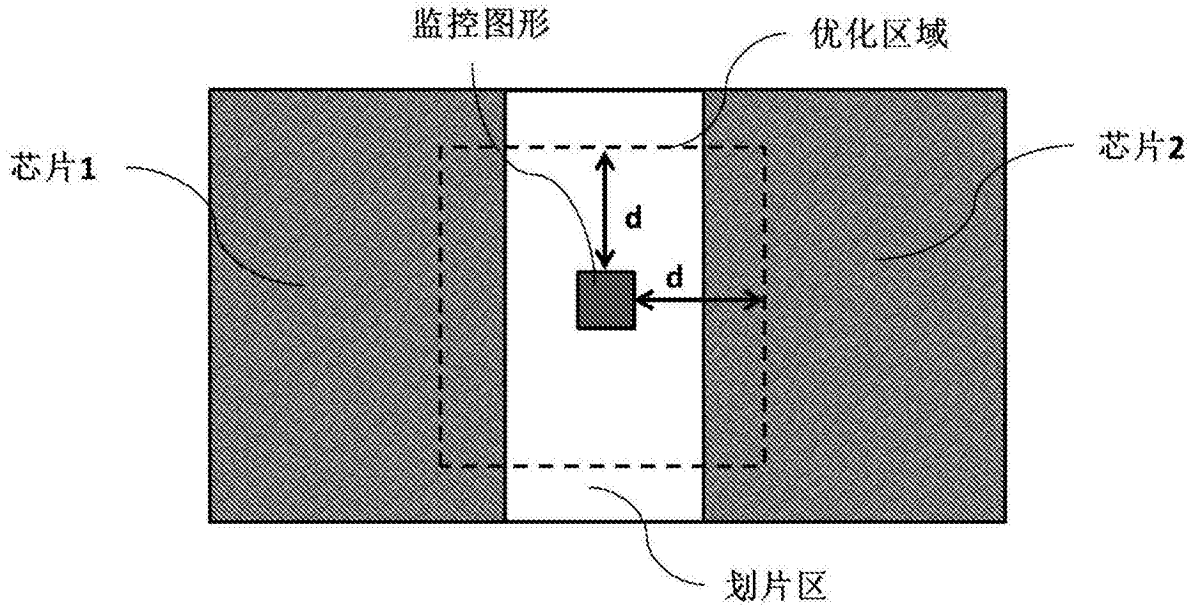


图2

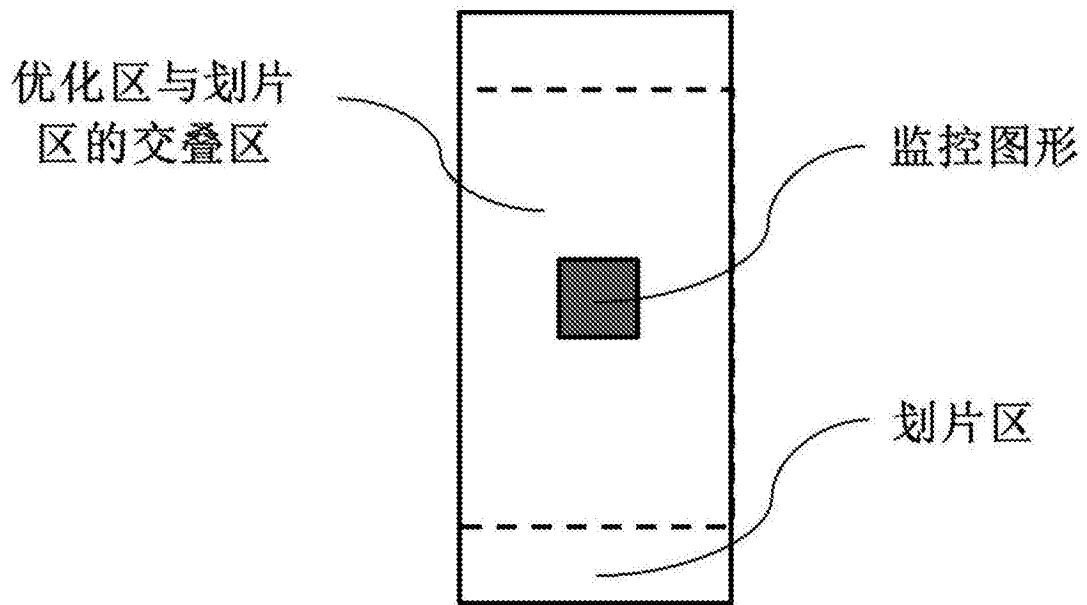


图3

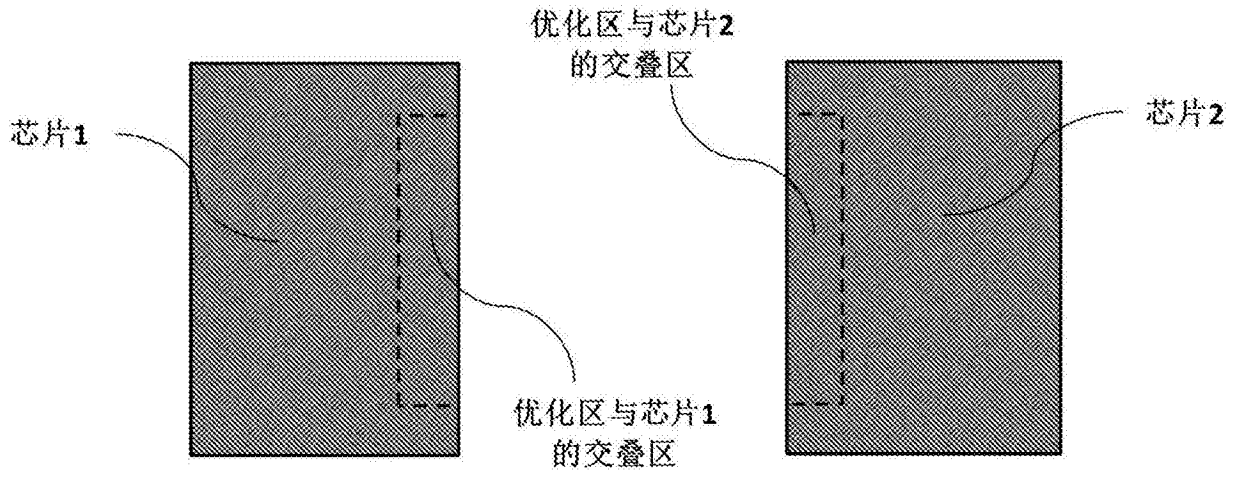


图4