

(19)日本国特許庁(JP)

## (12)特許公報(B2)

(11)特許番号  
特許第7563434号  
(P7563434)

(45)発行日 令和6年10月8日(2024.10.8)

(24)登録日 令和6年9月30日(2024.9.30)

(51)国際特許分類	F I			
C 3 0 B 29/38 (2006.01)	C 3 0 B 29/38			D
C 3 0 B 25/02 (2006.01)	C 3 0 B 29/38			C
	C 3 0 B 25/02			

請求項の数 10 (全17頁)

(21)出願番号	特願2022-144862(P2022-144862)	(73)特許権者	000190149 信越半導体株式会社 東京都千代田区大手町二丁目2番1号
(22)出願日	令和4年9月12日(2022.9.12)	(74)代理人	100102532 弁理士 好宮 幹夫
(65)公開番号	特開2023-174446(P2023-174446 A)	(74)代理人	100194881 弁理士 小林 俊弘
(43)公開日	令和5年12月7日(2023.12.7)	(74)代理人	100215142 弁理士 大塚 徹
審査請求日	令和6年3月11日(2024.3.11)	(72)発明者	萩本 和徳 群馬県安中市磯部二丁目13番1号 信 越半導体株式会社 半導体磯部研究所内
(31)優先権主張番号	特願2022-87075(P2022-87075)	審査官	山本 一郎
(32)優先日	令和4年5月27日(2022.5.27)		
(33)優先権主張国・地域又は機関	日本国(JP)		
早期審査対象出願			

最終頁に続く

(54)【発明の名称】 電子デバイス用基板及びその製造方法

## (57)【特許請求の範囲】

## 【請求項1】

シリコン単結晶の結合基板上に窒化物半導体膜が形成された電子デバイス用基板であって、

前記結合基板は、結晶面方位が{111}である第一のシリコン単結晶基板と、結晶面方位が{111}である第二のシリコン単結晶基板が、酸化膜を介して結合された基板であり、

前記酸化膜の膜厚が2nm以上190nm以下であることを特徴とする電子デバイス用基板。

## 【請求項2】

シリコン単結晶の結合基板上に窒化物半導体膜が形成された電子デバイス用基板であって、

前記結合基板は、結晶面方位が{111}である第一のシリコン単結晶基板と、第二のシリコン単結晶基板が、酸化膜を介して結合された基板であり、

前記酸化膜の膜厚が2nm以上190nm以下であることを特徴とする電子デバイス用基板。

## 【請求項3】

前記第二のシリコン単結晶基板の結晶面方位が{100}であることを特徴とする請求項2に記載の電子デバイス用基板。

## 【請求項4】

10

20

前記結合基板は、前記第一のシリコン単結晶基板のノッチと、前記第二のシリコン単結晶基板のノッチが、 $15^\circ \sim 165^\circ$ 回転ズレした状態で結合された基板であることを特徴とする請求項1又は請求項2に記載の電子デバイス用基板。

【請求項5】

前記結合基板の直径が300mm以上であることを特徴とする請求項1又は請求項2に記載の電子デバイス用基板。

【請求項6】

シリコン単結晶の結合基板上に窒化物半導体膜を形成する電子デバイス用基板の製造方法であって、

結晶面方位が $\{111\}$ である第一のシリコン単結晶基板と、結晶面方位が $\{111\}$ である第二のシリコン単結晶基板を準備する工程と、

前記第一のシリコン単結晶基板及び前記第二のシリコン単結晶基板の少なくとも一方の表面に酸化膜を形成する工程と、

前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を、前記酸化膜を介して重ね合わせて、熱処理を行うことで、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を結合し、前記結合基板を作製する工程と、

前記結合基板の前記第一のシリコン単結晶基板の表面上に、前記窒化物半導体膜をエピタキシャル成長させる工程と、

を有し、前記酸化膜を形成する工程において形成する酸化膜の膜厚を、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を介した酸化膜の膜厚が2nm以上1.9nm以下になるように形成することを特徴とする電子デバイス用基板の製造方法。

【請求項7】

シリコン単結晶の結合基板上に窒化物半導体膜を形成する電子デバイス用基板の製造方法であって、

結晶面方位が $\{111\}$ である第一のシリコン単結晶基板と、第二のシリコン単結晶基板を準備する工程と、

前記第一のシリコン単結晶基板及び前記第二のシリコン単結晶基板の少なくとも一方の表面に酸化膜を形成する工程と、

前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を、前記酸化膜を介して重ね合わせて、熱処理を行うことで、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を結合し、前記結合基板を作製する工程と、

前記結合基板の前記第一のシリコン単結晶基板の表面上に、前記窒化物半導体膜をエピタキシャル成長させる工程と、

を有し、前記酸化膜を形成する工程において形成する酸化膜の膜厚を、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を介した酸化膜の膜厚が2nm以上1.9nm以下になるように形成することを特徴とする電子デバイス用基板の製造方法。

【請求項8】

前記第二のシリコン単結晶基板の結晶面方位を $\{100\}$ とすることを特徴とする請求項7に記載の電子デバイス用基板の製造方法。

【請求項9】

前記第一のシリコン単結晶基板のノッチと、前記第二のシリコン単結晶基板のノッチが、 $15^\circ \sim 165^\circ$ 回転ズレした状態で結合することを特徴とする請求項6又は請求項7に記載の電子デバイス用基板の製造方法。

【請求項10】

前記準備する第一のシリコン単結晶基板及び前記第二のシリコン単結晶基板の直径を、300mm以上とすることを特徴とする請求項6又は請求項7に記載の電子デバイス用基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本発明は、電子デバイス用基板及びその製造方法に関し、特に、シリコン基板上に窒化物半導体が形成された電子デバイス用基板及びその製造方法に関する。

【背景技術】

【0002】

GaNやAlNをはじめとする窒化物半導体は、2次元電子ガスを用いた高電子移動度トランジスタ(HEMT)や高耐圧電子デバイスの作製に用いることができる。

【0003】

これらの窒化物半導体を基板上に成長させた窒化物半導体ウェーハを製作することは難しく、従来、成長用基板としてサファイア基板やSiC基板が用いられている。しかし、基板の大直径化(大口径化)のためや基板のコストを抑えるために、シリコン単結晶基板上への気相成長による窒化物半導体のエピタキシャル成長も行われてきている。シリコン単結晶基板上への気相成長による窒化物半導体のエピタキシャル成長膜の作製は、サファイア基板やSiC基板に比べて大直径の基板が使用できるのでデバイスの生産性が高く、加工しやすい点で有利である。ただし、シリコン単結晶基板上への窒化物半導体の気相成長では、格子定数差や熱膨張係数差による応力により、反りの増大やスリップ、割れ等が発生しやすく、成長条件や緩和層による応力低減が行われている。

【0004】

例えば、シリコン単結晶基板上へのエピタキシャル成長では、ベアSi基板上にAlNバッファ層を積み、GaN-HEMT構造エピタキシャル層を積み、パワーデバイス用やRFデバイス用のエピタキシャル基板とすることが行われている。特に、パワーデバイス用のエピタキシャル基板を高耐圧にするには、GaNのエピタキシャル層の厚さを厚くしたGaN on Si(シリコン単結晶上のGaN)を作製する必要がある。エピタキシャル層の厚さを厚くするには、成長用基板であるシリコン単結晶基板を厚くしてエピタキシャル成長すれば良い。そして、シリコン単結晶基板を厚くする方法として、2枚のシリコン単結晶基板を貼り合わせることが行われている。特許文献1では、貼り合せた基板の厚さを2mm以上とすることが開示されている。また、特許文献2では、貼り合わせる2枚の基板の組み合わせとして、ボンドウェーハが、面方位{111}であり、ベースウェーハが、面方位{100}、抵抗率0.1cm以下であるものが開示されている。

【先行技術文献】

【特許文献】

【0005】

【文献】特開2021-014376号公報

【文献】特開2021-027186号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

上記のように、特許文献1、特許文献2に開示されたような、2枚の基板を結合した結合基板(貼り合わせ基板)を成長用基板として用いることが知られている。しかしながら、さらなる破壊強度が高い電子デバイス用基板が望まれていた。

【0007】

本発明は、上記課題を解決するためになされたもので、シリコン単結晶上に窒化物半導体が形成された電子デバイス用基板であって、より破壊強度が高い電子デバイス用基板及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0008】

上記課題を解決するために、本発明は、シリコン単結晶の結合基板上に窒化物半導体膜が形成された電子デバイス用基板であって、前記結合基板は、結晶面方位が{111}である第一のシリコン単結晶基板と、結晶面方位が{111}である第二のシリコン単結晶基板が、酸化膜を介して結合された基板であり、前記酸化膜の膜厚が2nm以上470nm以下であることを特徴とする電子デバイス用基板を提供する。

10

20

30

40

50

## 【0009】

このように、シリコン単結晶の結合基板上に窒化物半導体膜が形成された電子デバイス用基板において、結合基板が酸化膜を介して結合された基板であり、かつ、該酸化膜の膜厚が2 nm以上470 nm以下のように薄いものであれば、より破壊強度が高い電子デバイス用基板とすることができる。

## 【0010】

また、本発明は、シリコン単結晶の結合基板上に窒化物半導体膜が形成された電子デバイス用基板であって、前記結合基板は、結晶面方位が{111}である第一のシリコン単結晶基板と、第二のシリコン単結晶基板が、酸化膜を介して結合された基板であり、前記酸化膜の膜厚が2 nm以上470 nm以下であることを特徴とする電子デバイス用基板を提供する。

10

## 【0011】

このような態様においても、シリコン単結晶の結合基板上に窒化物半導体膜が形成された電子デバイス用基板において、結合基板が酸化膜を介して結合された基板であり、かつ、該酸化膜の膜厚が2 nm以上470 nm以下のように薄いものであれば、より破壊強度が高い電子デバイス用基板とすることができる。

## 【0012】

この場合、前記第二のシリコン単結晶基板の結晶面方位を{100}とすることができる。

## 【0013】

第一のシリコン単結晶基板と第二のシリコン単結晶基板を、このような結晶面方位の組み合わせとしても、破壊強度が高い電子デバイス用基板とすることができる。

20

## 【0014】

また、本発明の電子デバイス用基板においては、前記酸化膜の膜厚が2 nm以上190 nm以下とすることができる。

## 【0015】

本発明の電子デバイス用基板では、酸化膜の膜厚をこのような範囲として、破壊強度が高い電子デバイス用基板とすることができる。

## 【0016】

この場合、前記結合基板は、前記第一のシリコン単結晶基板のノッチと、前記第二のシリコン単結晶基板のノッチが、15°~165°回転ズレした状態で結合された基板であることが好ましい。

30

## 【0017】

このようなものであれば、より破壊強度が高い電子デバイス用基板となる。

## 【0018】

また、前記結合基板の直径が300 mm以上であるものとすることができる。

## 【0019】

このように、本発明の破壊強度の高い基板は、直径300 mm以上といった大直径の電子デバイス用基板に特に有効である。

## 【0020】

また本発明は、シリコン単結晶の結合基板上に窒化物半導体膜を形成する電子デバイス用基板の製造方法であって、結晶面方位が{111}である第一のシリコン単結晶基板と、結晶面方位が{111}である第二のシリコン単結晶基板を準備する工程と、前記第一のシリコン単結晶基板及び前記第二のシリコン単結晶基板の少なくとも一方の表面に酸化膜を形成する工程と、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を、前記酸化膜を介して重ね合わせて、熱処理を行うことで、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を結合し、前記結合基板を作製する工程と、前記結合基板の前記第一のシリコン単結晶基板の表面上に、前記窒化物半導体膜をエピタキシャル成長させる工程と、を有し、前記酸化膜を形成する工程において形成する酸化膜の膜厚を、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を介した酸化膜の膜厚

40

50

が2 nm以上470 nm以下になるように形成することを特徴とする電子デバイス用基板の製造方法を提供する。

【0021】

このような本発明の電子デバイス用基板の製造方法であれば、結合基板が酸化膜を介して結合された基板であり、かつ、該酸化膜の膜厚を2 nm以上470 nm以下のように薄いものとすることができるので、より破壊強度が高い電子デバイス用基板を製造することができる。

【0022】

また、本発明は、シリコン単結晶の結合基板の上に窒化物半導体膜を形成する電子デバイス用基板の製造方法であって、結晶面方位が{111}である第一のシリコン単結晶基板と、第二のシリコン単結晶基板を準備する工程と、前記第一のシリコン単結晶基板及び前記第二のシリコン単結晶基板の少なくとも一方の表面に酸化膜を形成する工程と、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を、前記酸化膜を介して重ね合わせて、熱処理を行うことで、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を結合し、前記結合基板を作製する工程と、前記結合基板の前記第一のシリコン単結晶基板の表面上に、前記窒化物半導体膜をエピタキシャル成長させる工程と、を有し、前記酸化膜を形成する工程において形成する酸化膜の膜厚を、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を介した酸化膜の膜厚が2 nm以上470 nm以下になるように形成することを特徴とする電子デバイス用基板の製造方法を提供する。

【0023】

このような態様においても、本発明の電子デバイス用基板の製造方法であれば、結合基板が酸化膜を介して結合された基板であり、かつ、該酸化膜の膜厚を2 nm以上470 nm以下のように薄いものとすることができるので、より破壊強度が高い電子デバイス用基板を製造することができる。

【0024】

この場合、前記第二のシリコン単結晶基板の結晶面方位を{100}とすることができる。

【0025】

第一のシリコン単結晶基板と第二のシリコン単結晶基板を、このような結晶面方位の組み合わせとしても、破壊強度が高い電子デバイス用基板を製造することができる。

【0026】

また、本発明の電子デバイス用基板の製造方法においては、前記酸化膜を形成する工程において形成する酸化膜の膜厚を、前記第一のシリコン単結晶基板と前記第二のシリコン単結晶基板を介した酸化膜の膜厚が2 nm以上190 nm以下になるように形成することができる。

【0027】

本発明では、酸化膜の膜厚をこのような範囲として、破壊強度が高い電子デバイス用基板を製造することができる。

【0028】

この場合、前記第一のシリコン単結晶基板のノッチと、前記第二のシリコン単結晶基板のノッチが、15°~165°回転ズレした状態で結合することが好ましい。

【0029】

このような製造方法であれば、より破壊強度が高い電子デバイス用基板を製造することができる。

【0030】

また、前記準備する第一のシリコン単結晶基板及び前記第二のシリコン単結晶基板の直径を、300 mm以上とすることができる。

【0031】

本発明の製造方法によって製造された電子デバイス用基板のような破壊強度の高い基板は、直径300 mm以上といった大直径の電子デバイス用基板を製造するのに特に有効で

10

20

30

40

50

ある。

【発明の効果】

【0032】

本発明のような電子デバイス用基板は、結合基板が酸化膜を介して結合された基板であり、かつ、該酸化膜の膜厚が2 nm以上470 nm以下のように薄いものであるので、より破壊強度が高い電子デバイス用基板を提供することができる。また、本発明の電子デバイス用基板の製造方法は、そのような電子デバイス用基板を製造することができる。よって、窒化物半導体膜が形成された電子デバイス用基板の品質を向上するとともに生産性を上げることができる。

【図面の簡単な説明】

10

【0033】

【図1】本発明の電子デバイス用基板の一例を示す概略断面図である。

【図2】本発明の電子デバイス用基板における結合基板の主面側から見た第一のシリコン単結晶基板及び第二のシリコン単結晶基板のノッチの位置関係を説明する概念図である。

【図3】本発明の電子デバイス用基板の製造方法の一例の概略を示すフロー図である。

【図4】破断荷重試験の様子を示す概略図である。(a)鉛直方向の上側から見た図である。(b)側方から見た図である。

【図5】実施例1-1~1-9及び比較例1-1、1-2の結果、並びに、実施例3-1~3-8及び比較例3-1、3-2を示すグラフである。

【図6】実施例2-1~2-8、並びに、実施例4-1~4-8の結果を示すグラフである。

20

【発明を実施するための形態】

【0034】

以下、本発明について図を参照して詳細に説明するが、本発明はこれらに限定されるものではない。

【0035】

[電子デバイス用基板]

図1に示したように、本発明の電子デバイス用基板20は、シリコン単結晶の結合基板10上に窒化物半導体膜21が形成されている。本発明の説明において、シリコン単結晶の結合基板10を単に「結合基板」とも称する。このとき、結合基板10は、結晶面方位が{111}である第一のシリコン単結晶基板11と、結晶面方位が{111}である第二のシリコン単結晶基板12が、酸化膜13を介して結合された基板である。図1に示すように、窒化物半導体膜21は第一のシリコン単結晶基板11上に形成されている。本発明の電子デバイス用基板20は、酸化膜13の膜厚が2 nm以上470 nm以下であることを特徴とする。

30

【0036】

また、結合基板10は、結晶面方位が{111}である第一のシリコン単結晶基板11と、第二のシリコン単結晶基板12が、酸化膜13を介して結合された基板としてもよい。この場合も、図1に示すように、窒化物半導体膜21は第一のシリコン単結晶基板11上に形成されている。本発明の電子デバイス用基板20は、酸化膜13の膜厚が2 nm以上470 nm以下であることを特徴とする。

40

【0037】

この場合、第二のシリコン単結晶基板12の結晶面方位は{100}とすることができる。

【0038】

また、ミラー指数の表記については通常通りである。すなわち、{ }は等価な結晶面方位の総称を、( )は結晶面方位の各方位を意味する。また、< >は等価な結晶軸方向の総称を示し、[ ]は結晶軸方向の各方向を意味する。

【0039】

また、第一のシリコン単結晶基板11及び第二のシリコン単結晶基板12の結晶面方位

50

は、それぞれ、数度（5°以下程度）のオフ角を有していてもよい。

【0040】

ここで、上述したようにパワーデバイス用のエピタキシャル基板を高耐圧にするには、シリコン単結晶基板の上に窒化物半導体膜を厚く形成した電子デバイス用基板（例えば、Ga<sub>2</sub>Nのエピタキシャル層の厚さを厚くしたGa<sub>2</sub>N on Si）を作製する必要がある。エピタキシャル層の厚さを厚くするには、シリコン単結晶基板を厚くしてエピタキシャル成長すれば良い。そして、シリコン基板を厚くする方法として、2枚のシリコン単結晶基板を貼り合せた結合基板とすることが行われているが、このような結合基板（貼り合わせ基板）を用いた場合に、より破壊強度の強い基板が望まれていた。

【0041】

本発明では、より破壊強度の強い電子デバイス用基板20とするため、上記のように、酸化膜13の膜厚が2nm以上470nm以下であるものとする。酸化膜を形成しない場合よりも、このような範囲の膜厚を有する酸化膜13を介在させた結合基板10を用いることで、結合基板10の破壊強度を向上させることができる。そのため、窒化物半導体膜21が結合基板10上に形成されていても、破壊強度を向上させることができる。酸化膜13が介在することにより、応力が加わった時に酸化膜13が緩衝層の役割を果たすことができると考えられる。酸化膜13の膜厚は、効果の大きさ、酸化膜厚の制御しやすさから2nm以上190nm以下とすることが好ましい。酸化膜13の膜厚を、470nmを超えた膜厚のように厚くしても、酸化膜13を形成する効果は穏やかに減少し、酸化膜13の形成のための酸化時間も長くなり、メリットがない。

【0042】

さらに、本発明では、シリコン単結晶の結合基板10は、第一のシリコン単結晶基板11のノッチと、第二のシリコン単結晶基板12のノッチが、15°～165°回転ズレした状態で結合された基板であることが好ましい。このように、結合基板10においてノッチの位置をずらすことで、より破壊強度を向上させることができる。

【0043】

また、前記結合基板の直径が300mm以上であるものとすることができる。

【0044】

このように、本発明の破壊強度の高い基板は、直径300mm以上といった大直径の電子デバイス用基板に特に有効である。

【0045】

本発明の電子デバイス用基板20では、上記のように基板強度が高いため、結合基板10（及び、電子デバイス用基板20）の直径を300mm以上の大直径のものとすることもできる。このような大直径の基板は、従来、基板強度が十分ではない場合があり、割れ等の発生があったが、本発明では、上記のように、より破壊強度が高い電子デバイス用基板20とすることができる。結合基板10（及び、電子デバイス用基板20）の直径の上限は特に限定されないが、例えば、450mm以下とすることができる。

【0046】

結合基板10（及び、電子デバイス用基板20）の直径が300mm以上である場合、第一のシリコン単結晶基板11及び第二のシリコン単結晶基板12の直径も300mm以上である。第一のシリコン単結晶基板11及び第二のシリコン単結晶基板12のそれぞれの厚さは特に限定されないが、規格に応じたものを好適に用いることができる。特に、直径が300mmの場合、厚さは775μmのものとするすることができる。このようなシリコン単結晶基板は通常のデバイス用基板として用いられており、安価であり、特に問題なく用いることができる。第一のシリコン単結晶基板11及び第二のシリコン単結晶基板12の厚さとしては、例えば、500μm～1500μmのものを用いることができる。第一のシリコン単結晶基板11及び第二のシリコン単結晶基板12の厚さは同じでなくてもよく、すなわち、第一のシリコン単結晶基板11及び第二のシリコン単結晶基板12の厚さの比は1に限定されない。この厚さの比が1以外であっても結合基板10の総厚さが同じであれば、同等の効果が得られる。

10

20

30

40

50

## 【 0 0 4 7 】

また、第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 を接合した結合基板 1 0 の厚さも  $775\ \mu\text{m} \times 2$  に限定されない。破断荷重に対する強度は基板厚さが厚いほど強いことがわかっている。よって、本発明の構成で、例えば、接合した結合基板 1 0 を、通常流通している直径  $300\ \text{mm}$  基板 1 枚のスペック厚さ  $775\ \mu\text{m}$  に相当するようにした場合、本発明の構成でともに  $775\ \mu\text{m}$  の第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 を接合したもの（厚さは約  $1550\ \mu\text{m}$ ）の強度には及ばないが、同厚さ（ $775\ \mu\text{m}$ ）の 1 枚の基板に比べ強度は大きく増大する。もちろん、この場合も、第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 の厚さ比は 1 に限定されない。このような厚さ  $775\ \mu\text{m}$  の結合基板 1 0 を製造する方法としては、  
薄い第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 を 2 枚接合して合計厚さ  $775\ \mu\text{m}$  としてもよいし、通常スペック品（厚さ  $775\ \mu\text{m}$ ）2 枚を接合して研削することによって厚さを  $775\ \mu\text{m}$  に調整してもよい。

10

## 【 0 0 4 8 】

結合基板 1 0 における、第一のシリコン単結晶基板 1 1 のノッチと、第二のシリコン単結晶基板 1 2 のノッチの位置関係を、図 2 を参照して説明する。図 2 ( a ) ~ ( f ) は、いずれも、第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 の結晶面方位が  $\{111\}$  であり、例としてノッチ位置が  $\langle 110 \rangle$  方向であることを示している。図 2 ( a )、( b )、( c )、( d )、( e )、( f ) について、それぞれ、ノッチ位置について回転なし（ $0^\circ$  回転）、 $10^\circ$  回転、 $15^\circ$  回転、 $20^\circ$  回転、 $30^\circ$  回転、 $60^\circ$  回転を示している。すなわち、図 2 ( a ) ~ ( f ) の各図中では、便宜上第一のシリコン単結晶基板 1 1 のノッチの位置を真下方向に向けて示しており、破線で表した第二のシリコン単結晶基板 1 2 のノッチの位置は、各図の角度に応じてズレている。

20

## 【 0 0 4 9 】

本発明の電子デバイス用基板 2 0 では、上記のように酸化膜 1 3 を介して結合された結合基板 1 0 を有するものとするに加えて、第一のシリコン単結晶基板 1 1 のノッチと、第二のシリコン単結晶基板 1 2 のノッチが図 2 ( b ) ~ ( f ) のように回転ズレしたものであることにより、さらに破壊強度が高いものとするができる。回転ズレの角度は、図 2 ( b ) の  $10^\circ$  よりも、特に、図 2 ( c ) ~ ( f ) のように、 $15^\circ$  以上回転ズレさせたものが好ましい。また、第一のシリコン単結晶基板 1 1 のノッチと、第二のシリコン単結晶基板 1 2 のノッチの位置の回転ズレは、 $15^\circ$  以上  $165^\circ$  以下であることが好ましい。

30

## 【 0 0 5 0 】

第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 のそれぞれのノッチの方位は特に限定されない。第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 のノッチの位置は  $\langle 110 \rangle$  方向に限らず、その他の方向に付されたものでもよい。ノッチの角度ズレによる強度の違いは、ノッチという破断荷重に対して物理的に弱い特徴を持つ箇所の相対的位置により発生したものであるから、 $\langle 110 \rangle$  方向以外の他の方位にノッチがあっても、本発明は、同様の効果がある。

## 【 0 0 5 1 】

また、本発明の電子デバイス用基板 2 0 では、結晶面方位が  $\{111\}$  である第一のシリコン単結晶基板 1 1 の表面状に窒化物半導体膜 2 1 が形成されたものであるため、良好な窒化物半導体膜 2 1 が形成されたものとなる。

40

## 【 0 0 5 2 】

## [ 電子デバイス用基板の製造方法 ]

以下、上記のような本発明の電子デバイス用基板 2 0 を製造する方法を、図 3 を参照して説明する。

## 【 0 0 5 3 】

まず、図 3 の S 1 1 に示したように、第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 を準備する（工程 S 1 1）。このとき、第一のシリコン単結晶基板 1 1

50

及び第二のシリコン単結晶基板 1 2 として、ともに、結晶面方位が { 1 1 1 } であるシリコン単結晶基板を準備する。このとき、準備する第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 の直径を、3 0 0 mm 以上とすることができる。

【 0 0 5 4 】

また、他の態様として、工程 S 1 1 では、結晶面方位が { 1 1 1 } である第一のシリコン単結晶基板 1 1 を準備するとともに、結晶面方位が { 1 1 1 } ではない第二のシリコン単結晶基板 1 2 を準備することもできる。この場合、第二のシリコン単結晶基板 1 2 の結晶面方位は { 1 0 0 } とすることが好ましい。このような第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 の組み合わせであっても、以後の工程は同様に行うことができる。

10

【 0 0 5 5 】

なお、第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 は貼り合わせて一枚のシリコン単結晶基板の結合基板 2 0 とするため、第一のシリコン単結晶基板 1 1 はボンドウェーハ、第二のシリコン単結晶基板 1 2 はベースウェーハと称することもできる。

【 0 0 5 6 】

第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 のそれぞれの厚さは特に限定されないが、規格に応じたものを好適に用いることができる。また、第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 のそれぞれの抵抗率や不純物濃度は適宜設定することができる。

20

【 0 0 5 7 】

次に、図 3 の S 1 2 に示したように、第一のシリコン単結晶基板 1 1 及び前記第二のシリコン単結晶基板 1 2 の少なくとも一方の表面に酸化膜を形成する（工程 S 1 2）。ここで形成する酸化膜は、両シリコン単結晶基板の結合後に、図 1 に示した酸化膜 1 3 となるものである。この酸化膜形成の手法は特に限定されないが、例えば、酸化熱処理を行って表面に酸化膜（熱酸化膜）を形成することができる。酸化膜の厚さは、後述の工程 S 1 3 において、第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 を結合した後に、第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 を介する酸化膜 1 3 の膜厚が 2 nm 以上 4 7 0 nm 以下になるように形成する。2 枚のシリコン単結晶基板それぞれに酸化膜を形成してもよいし、いずれか一方のシリコン単結晶基板に酸化膜を形成するようにしてもよい。また、ここで形成する酸化膜は、貼り合わせ時に 2 nm 以上となるものであれば、自然酸化膜として形成してもよい。

30

【 0 0 5 8 】

次に、図 3 の S 1 3 に示したように、第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 を結合する（工程 S 1 3）。このとき、工程 S 1 2 で形成した酸化膜を介して第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 を重ね合わせて、熱処理を行うことで結合を行う。これにより、第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 を強固に結合し、結合基板 1 0（図 1 参照）を作製する。

【 0 0 5 9 】

上記のように、工程 S 1 2 の酸化膜を形成する工程において形成する酸化膜の膜厚を、第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 を介した酸化膜 1 3 の膜厚が 2 nm 以上 4 7 0 nm 以下になるように形成することにより、当然ながら、工程 S 1 3 で両基板を結合した後の酸化膜 1 3 の膜厚を 2 nm 以上 4 7 0 nm 以下とすることができる。この工程 S 1 2 において形成する酸化膜の膜厚は、第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 を介した酸化膜 1 3 の膜厚が 2 nm 以上 1 9 0 nm 以下となるように形成することが好ましい。

40

【 0 0 6 0 】

熱処理（結合熱処理）の条件（雰囲気、温度、時間等）は、第一のシリコン単結晶基板 1 1 と第二のシリコン単結晶基板 1 2 の結合ができれば特に限定されない。この結合熱処理の温度は、例えば、窒素雰囲気で 4 0 0 以上 1 2 0 0 以下、1 ~ 1 2 時間の結合熱

50

処理とすることができる。

【0061】

また、この工程S13の両基板の結合工程において、第一のシリコン単結晶基板11のノッチと、第二のシリコン単結晶基板12のノッチが、15°～165°回転ズレした状態で結合することが好ましい(図2参照)。

【0062】

この結合熱処理後、後述の窒化物半導体膜のエピタキシャル成長の前に、結合基板10の表面の洗浄を行うことが好ましい。特に、結合基板10の表面(特に第一のシリコン単結晶基板11の表面)に生じた酸化膜をフッ酸スピン洗浄等により除去することが好ましい。

10

【0063】

このようにして、第一のシリコン単結晶基板11と第二のシリコン単結晶基板12を結合し、結合基板10を作製した後、図3のS14に示したように、結合基板10の第一のシリコン単結晶基板11の表面上に、窒化物半導体膜21(図1参照)をエピタキシャル成長させる(工程S14)。なお、第一のシリコン単結晶基板11に関して、この結合前に両面ポリッシュしていても良いし、たとえ結合前に両面ポリッシュしていなくとも、結合後でエピタキシャル成長前に、成長させる主面に片面ポリッシュを施しておくことができる。当然、第二のシリコン単結晶基板12についても両面ポリッシュが施されていても良い。

【0064】

窒化物半導体膜21としては、AlN層、GaN層及びAlGaN層等を成膜することができる。この窒化物半導体膜21は通常の方法で成膜することができる。また、適宜中間層(バッファ層)を形成してもよい。このようにして、図1に示した電子デバイス用基板20を製造することができる。

20

【実施例】

【0065】

以下、実施例及び比較例を示し、本発明をより具体的に説明するが、本発明は下記の実施例に制限されるものではない。

【0066】

(実施例1-1～1-9、比較例1-1)

図3に示した本発明の電子デバイス用基板の製造方法に沿って、図1に示した電子デバイス用基板20を製造した。

30

【0067】

まず、第一のシリコン単結晶基板11として、両面ポリッシュした直径300mm、厚さ775μm、結晶面方位{111}、p型、抵抗率5000cmで<110>方向にノッチが形成されたシリコン単結晶基板、及び、第二のシリコン単結晶基板12として、両面ポリッシュした直径300mm、厚さ775μm、結晶面方位{111}、p型、抵抗率5000cmで<110>方向にノッチが形成されたシリコン単結晶基板を準備した(工程S11)。なお、格子間酸素濃度Oiは、第一のシリコン単結晶基板11、第二のシリコン単結晶基板12ともに16ppm(JEIDA基準)であった。

40

【0068】

これらの準備した2枚のシリコン単結晶基板に対して、表面酸化膜を形成した(工程S12)。酸化膜の膜厚は、2枚のシリコン単結晶基板を貼り合わせた際に2nm(実施例1-1)、23nm(実施例1-2)、80nm(実施例1-3)、150nm(実施例1-4)、190nm(実施例1-5)、220nm(実施例1-6)、280nm(実施例1-7)、350nm(実施例1-8)、470nm(実施例1-9)、600nm(比較例1-1)となるように、形成した。具体的な形成方法は、まず、実施例1-1は、自然酸化膜として形成されたものである。また、実施例1-2～1-9、比較例1-1の酸化熱処理は、パイロジェニック酸化法とした。パイロジェニック酸化法の条件は、それぞれ、900℃15分(実施例1-2)、900℃60分(実施例1-3)、900℃

50

142分(実施例1-4)、900199分(実施例1-5)、900214分(実施例1-6)、900256分(実施例1-7)、900301分(実施例1-8)、1000213分(実施例1-9)、1000275分(比較例1-1)であった。

【0069】

次に、2枚のシリコン単結晶基板のノッチ位置を合わせて重ね合わせ、窒素雰囲気中で500の結合熱処理を行い、結合基板10を作製した(工程S13)。その後、結合基板10に対してフッ酸スピン洗浄し、結合基板10の表面の酸化膜を除去した。

【0070】

次に、結合基板10の第一のシリコン単結晶基板11の表面上に、窒化物半導体膜21としてAlN層150nm、AlGaN層160nm、GaN層とAlN層を交互に25組積層した超格子構造、GaN層1000nm、AlGaN層20nm、GaN層3nmを総膜厚1.8 $\mu$ mエピタキシャル成長させた(工程S14)。

10

【0071】

その結果、実施例1-1~実施例1-9では、割れ等の発生なく、窒化物半導体膜21を形成することができた。このようにして、電子デバイス用基板20を製造した。

【0072】

また、実施例1-1~実施例1-9及び比較例1-1のそれぞれと同様の条件により、窒化物半導体膜を形成する前の結合基板を作製し、各結合基板の強度を測定した。

【0073】

この結合基板の強度測定では、図4に示すようにインストロン社製精密万能試験機にて破断荷重を調査した。図4(a)は、鉛直方向上側から見た図であり、図4(b)は横から見た図である。

20

【0074】

図4(a)、(b)に示すように、3本の支点治具J(圧着点の曲率半径Rは15mmである)を3本、結合基板の上下に配置した。結合基板において、ノッチ位置が強度的に弱いため、ノッチ位置Nは、中央の支点治具Jの真下の位置となるように設置した(図4(a)、(b)参照)。

【0075】

(比較例1-2)

実施例1-1と同様にして結合基板の作製まで行ったが、以下の点を変更した。第一のシリコン単結晶基板11及び第二のシリコン単結晶基板12を準備した後、両基板ともに、工程S12の酸化膜形成を行わなかった。また、両基板に対し、HFスピン洗浄により、接合面の自然酸化膜を除去した。その後、自然酸化膜を除去した状態で、両基板を結合した。この基板(酸化膜を介さない結合基板)に対して、上記と同様に破断荷重を調査した。

30

【0076】

(比較例1-3)

実施例1-1と同様の第一のシリコン単結晶基板11を1枚準備した。この基板1枚に対して、上記と同様に破断荷重を調査した。

【0077】

40

以上の破断荷重(強度)の結果を表1にまとめた。また、実施例1-1~1-9、比較例1-1、1-2については、結果をプロットした図5を示した(図5中には後述の実施例3-1~3-8、比較例3-1、3-2も示している)。

【0078】

50

【表 1】

	比較例 1-2	実施例 1-1	実施例 1-2	実施例 1-3	実施例 1-4	実施例 1-5	実施例 1-6	実施例 1-7	実施例 1-8	実施例 1-9	比較例 1-1	比較例 1-3
酸化膜の 厚さ (nm)	0 (形成せず)	2	23	80	150	190	220	280	350	470	600	なし (1枚の基板)
強度 (N)	590	1080	1077	1058	1019	1005	958	908	893	842	790	305

【 0 0 7 9 】

このように、実施例 1 - 1 ~ 実施例 1 - 9 における結合基板 1 0 の強度は、比較例 1 - 1 ~ 1 - 3 よりも高かった。また、比較例 1 - 2 の酸化膜なしで 2 枚のシリコン単結晶基板を結合した場合の強度は、比較例 1 - 3 の非接合の 1 枚のシリコン単結晶基板の強度の約 2 倍にしかならなかった。これに対し、酸化膜 1 3 を介して結合した結合基板 1 0 を用いた実施例 1 - 1 ~ 実施例 1 - 9 では、非接合の 1 枚のシリコン単結晶基板の強度の 2 倍を大きく超えて大幅に強度が向上したことがわかる。また、酸化膜の厚さが 4 7 0 nm を超える比較例 1 - 1 ( 6 0 0 nm ) では、酸化膜による効果が減衰し、十分な強度が得られなかった上に、酸化膜の形成に時間がかかった。

10

【 0 0 8 0 】

( 実施例 2 - 1 )

実施例 1 - 1 ( 自然酸化膜形成、結合後の酸化膜 1 3 の厚さ 2 nm ) と同様にして、工程 S 1 1 ~ S 1 4 を行って、電子デバイス用基板 2 0 を製造した。

20

【 0 0 8 1 】

( 実施例 2 - 2 ~ 2 - 8 )

実施例 2 - 1 と同様にして、ただし、第一のシリコン単結晶基板 1 1 と、第二のシリコン単結晶基板 1 2 のノッチの位置を回転してずらして、電子デバイス用基板 2 0 を製造した。回転ズレの大きさは、1 0 ° ( 実施例 2 - 2 )、1 5 ° ( 実施例 2 - 3 )、2 0 ° ( 実施例 2 - 4 )、3 0 ° ( 実施例 2 - 5 )、6 0 ° ( 実施例 2 - 6 )、1 7 0 ° ( 実施例 2 - 7 )、1 8 0 ° ( 実施例 2 - 8 ) とした。

【 0 0 8 2 】

実施例 2 - 1 ~ 実施例 2 - 8 では、割れ等の発生なく、窒化物半導体膜 2 1 を形成することができた。

30

【 0 0 8 3 】

また、実施例 2 - 1 ~ 実施例 2 - 8 のそれぞれと同様の条件により、窒化物半導体膜を形成する前の結合基板 1 0 を作製し、各結合基板の強度 ( 破断荷重 ) を測定した。各結合基板 1 0 の強度測定は、実施例 1 - 1 ~ 実施例 1 - 9 及び比較例 1 - 1 ~ 1 - 3 と同様に行った。以上の破断荷重 ( 強度 ) の結果を表 2 及び図 6 にまとめた ( 図 6 中には後述の実施例 4 - 1 ~ 4 - 8 も示している )。

【 0 0 8 4 】

【表 2】

	実施例 2-1	実施例 2-2	実施例 2-3	実施例 2-4	実施例 2-5	実施例 2-6	実施例 2-7	実施例 2-8
ノッチ ズレ ( ° )	0	10	15	20	30	60	170	180
強度 (N)	1080	1181	1602	1597	1440	1492	1181	1095

40

【 0 0 8 5 】

実施例 2 - 1 ~ 実施例 2 - 8 の結合基板 1 0 は、いずれも、比較例 1 - 1 ~ 1 - 3 よりも強度が向上した。

【 0 0 8 6 】

実施例 2 - 1 ~ 2 - 8 のうち、実施例 2 - 3 ~ 2 - 6 の結合基板 1 0 は特に強度が高く、両基板のノッチの回転ズレが 1 5 ° より小さい実施例 2 - 1、2 - 2 よりもさらに強度

50

が高いものとなった。

【0087】

また、実施例2-7、2-8は、両基板のノッチの回転ズレが170°、180°であり、これらは、それぞれ、10°、0°の場合（すなわち、実施例2-2、2-1）と、ノッチが基板の反対側に位置する。実施例2-1（0°）と実施例2-8（180°）の強度を比較すると近い値であり、実施例2-2（10°）と実施例2-7（170°）の強度を比較すると近い値であった。そのため、両基板のノッチの回転ズレが170°、180°のときは、それぞれ、両基板のノッチの回転ズレが10°、0°のときと同等であると考えられる。このことから、例えば、両基板のノッチの回転ズレが15°のときと、165°のときも、同等と考えられる。以上のことから、両基板のノッチの回転ズレは、15°～165°とすることが好ましいと考えられる。

10

【0088】

（実施例3-1～3-8、比較例3-1）

図3に示した本発明の電子デバイス用基板の製造方法に沿って、図1に示した電子デバイス用基板20を製造した。ここでは、実施例1-1等とは異なり、第二のシリコン単結晶基板12として、結晶面方位{100}とし、<100>方向にノッチが形成されたものを用いた。

【0089】

まず、第一のシリコン単結晶基板11として、両面ポリッシュした直径300mm、厚さ775μm、結晶面方位{111}、p型、抵抗率5000cmで<110>方向にノッチが形成されたシリコン単結晶基板、及び、第二のシリコン単結晶基板12として、両面ポリッシュした直径300mm、厚さ775μm、結晶面方位{100}、p型、抵抗率5000cmで<100>方向にノッチが形成されたシリコン単結晶基板を準備した（工程S11）。なお、格子間酸素濃度Oiは、第一のシリコン単結晶基板11、第二のシリコン単結晶基板12ともに16ppm（JEIDA基準）であった。

20

【0090】

これらの準備した2枚のシリコン単結晶基板に対して、表面酸化膜を形成した（工程S12）。酸化膜の膜厚は、2枚のシリコン単結晶基板を貼り合わせた際に2nm（実施例3-1）、25nm（実施例3-2）、83nm（実施例3-3）、148nm（実施例3-4）、189nm（実施例3-5）、223nm（実施例3-6）、295nm（実施例3-7）、468nm（実施例3-8）、599nm（比較例3-1）となるように、形成した。具体的な形成方法は、まず、実施例3-1は、自然酸化膜として形成されたものである。また、実施例3-2～3-8の酸化熱処理は、パイロジェニック酸化法とした。パイロジェニック酸化法の条件は、それぞれ、900℃15分（実施例3-2）、900℃60分（実施例3-3）、900℃142分（実施例3-4）、900℃199分（実施例3-5）、900℃214分（実施例3-6）、900℃256分（実施例3-7）、1000℃213分（実施例3-8）、1000℃275分（比較例3-1）であった。

30

【0091】

次に、2枚のシリコン単結晶基板のノッチ位置を合わせて重ね合わせ、窒素雰囲気中で500℃の結合熱処理を行い、結合基板10を作製した（工程S13）。その後、結合基板10に対してフッ酸スピン洗浄し、結合基板10の表面の酸化膜を除去した。

40

【0092】

次に、結合基板10の第一のシリコン単結晶基板11の表面上に、窒化物半導体膜21としてAlN層150nm、AlGaN層160nm、GaN層とAlN層を交互に25組積層した超格子構造、GaN層1000nm、AlGaN層20nm、GaN層3nmを総膜厚1.8μmエピタキシャル成長させた（工程S14）。

【0093】

その結果、実施例3-1～実施例3-8では、割れ等の発生なく、窒化物半導体膜21を形成することができた。このようにして、電子デバイス用基板20を製造した。

50

【 0 0 9 4 】

また、実施例 3 - 1 ~ 実施例 3 - 8、比較例 3 - 1 のそれぞれと同様の条件により、窒化物半導体膜を形成する前の結合基板を作製し、上記と同様に強度を測定した。

【 0 0 9 5 】

( 比較例 3 - 2 )

実施例 3 - 1 と同様にして結合基板の作製まで行ったが、以下の点を変更した。第一のシリコン単結晶基板 1 1 及び第二のシリコン単結晶基板 1 2 を準備した後、両基板ともに、工程 S 1 2 の酸化膜形成を行わなかった。また、両基板に対し、HF スピン洗浄により、接合面の自然酸化膜を除去した。その後、自然酸化膜を除去した状態で、両基板を結合した。この基板（酸化膜を介さない結合基板）に対して、上記と同様に破断荷重を調査した。

10

【 0 0 9 6 】

以上の破断荷重（強度）の結果を表 3 にまとめた。また、実施例 3 - 1 ~ 実施例 3 - 8、比較例 3 - 1、3 - 2 については、結果を図 5 中にプロットして示した。

【 0 0 9 7 】

【表 3】

	比較例 3-2	実施例 3-1	実施例 3-2	実施例 3-3	実施例 3-4	実施例 3-5	実施例 3-6	実施例 3-7	実施例 3-8	比較例 3-1
酸化膜の 厚さ (nm)	0 (形成せず)	2	25	83	148	189	223	295	468	599
強度 (N)	571	912	902	881	871	854	798	750	702	661

20

【 0 0 9 8 】

このように、実施例 3 - 1 ~ 実施例 3 - 8 における結合基板 1 0 の強度は、比較例 3 - 1 及び 3 - 2 よりも高かった。また、比較例 3 - 2 の酸化膜なしで 2 枚のシリコン単結晶基板を結合した場合の強度は、比較例 1 - 3 の非接合の 1 枚のシリコン単結晶基板の強度の約 2 倍にしかならなかった。これに対し、酸化膜 1 3 を介して結合した結合基板 1 0 を用いた実施例 3 - 1 ~ 実施例 3 - 8 では、非接合の 1 枚のシリコン単結晶基板の強度の 2 倍を大きく超えて大幅に強度が向上したことがわかる。

【 0 0 9 9 】

( 実施例 4 - 1 )

実施例 3 - 1 ( 自然酸化膜形成、結合後の酸化膜 1 3 の厚さ 2 nm ) と同様にして、工程 S 1 1 ~ S 1 4 を行って、電子デバイス用基板 2 0 を製造した。

【 0 1 0 0 】

( 実施例 4 - 2 ~ 4 - 8 )

実施例 4 - 1 と同様にして、ただし、第一のシリコン単結晶基板 1 1 と、第二のシリコン単結晶基板 1 2 のノッチの位置を回転してずらして、電子デバイス用基板 2 0 を製造した。回転ズレの大きさは、10° ( 実施例 4 - 2 )、15° ( 実施例 4 - 3 )、20° ( 実施例 4 - 4 )、30° ( 実施例 4 - 5 )、60° ( 実施例 4 - 6 )、170° ( 実施例 4 - 7 )、180° ( 実施例 4 - 8 ) とした。

40

【 0 1 0 1 】

実施例 4 - 1 ~ 実施例 4 - 8 では、割れ等の発生なく、窒化物半導体膜 2 1 を形成することができた。

【 0 1 0 2 】

また、実施例 4 - 1 ~ 実施例 4 - 8 のそれぞれと同様の条件により、窒化物半導体膜を形成する前の結合基板 1 0 を作製し、各結合基板の強度（破断荷重）を測定した。各結合基板 1 0 の強度測定は、実施例 1 - 1 ~ 実施例 1 - 9 及び比較例 1 - 1 ~ 1 - 3 と同様に行った。以上の破断荷重（強度）の結果を表 4 にまとめ、図 6 中に示した。

【 0 1 0 3 】

50

【表 4】

	実施例 4-1	実施例 4-2	実施例 4-3	実施例 4-4	実施例 4-5	実施例 4-6	実施例 4-7	実施例 4-8
ノッチ ズレ(°)	0	10	15	20	30	60	170	180
強度(N)	1057	1104	1501	1468	1327	1324	1100	1070

## 【0104】

実施例 4 - 1 ~ 実施例 4 - 8 の結合基板 10 は、いずれも、比較例 3 - 1、比較例 3 - 2、比較例 1 - 3 よりも強度が向上した。なお、実施例 4 - 1 は実施例 3 - 1 と同様の条件であるが、実験上のばらつきによるデータの差が生じた。

10

## 【0105】

実施例 4 - 1 ~ 実施例 4 - 8 のうち、実施例 4 - 3 ~ 実施例 4 - 6 の結合基板 10 は特に強度が高く、両基板のノッチの回転ズレが 15° より小さい実施例 4 - 1、4 - 2 よりもさらに強度が高いものとなった。

## 【0106】

また、実施例 4 - 7、4 - 8 は、両基板のノッチの回転ズレが 170°、180° であり、これらは、それぞれ、10°、0° の場合（すなわち、実施例 4 - 2、4 - 1）と、ノッチが基板の反対側に位置する。実施例 4 - 1（0°）と実施例 4 - 8（180°）の強度を比較すると近い値であり、実施例 4 - 2（10°）と実施例 4 - 7（170°）の強度を比較すると近い値であった。そのため、両基板のノッチの回転ズレが 170°、180° のときは、それぞれ、両基板のノッチの回転ズレが 10°、0° のときと同等であると考えられる。このことから、例えば、両基板のノッチの回転ズレが 15° のときと、165° のときも、同等と考えられる。以上のことから、両基板のノッチの回転ズレは、15° ~ 165° とすることが好ましいと考えられる。

20

## 【0107】

(実施例 5)

実施例 2 - 5 の条件で製造した結合基板 10 を、接合後、厚さ 775 μm に研削、研磨、エッチングにより調整した。この結合基板 10 の強度（破断荷重）を実施例 1 - 1 ~ 実施例 1 - 9 及び比較例 1 - 1 ~ 1 - 3 と同様に測定した。その結果、実施例 5 の破断荷重（強度）は、912 N であった。比較例 1 - 3（すなわち、総厚さが 775 μm と実施例 5 と同じだが 1 枚の基板からなる例）の破断荷重（強度）は、表 1 中に示したように 305 N であるので、実施例 5 の破断荷重は比較例 1 - 3 よりも向上した。

30

## 【0108】

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

## 【符号の説明】

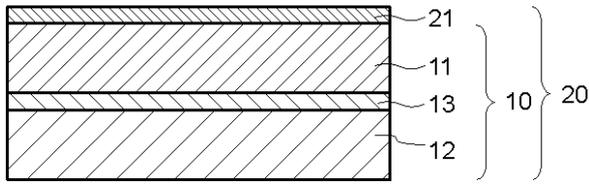
## 【0109】

- 10 ... シリコン単結晶の結合基板、
- 11 ... 第一のシリコン単結晶基板、
- 12 ... 第二のシリコン単結晶基板、
- 13 ... 酸化膜、
- 20 ... 電子デバイス用基板、
- 21 ... 窒化物半導体膜。

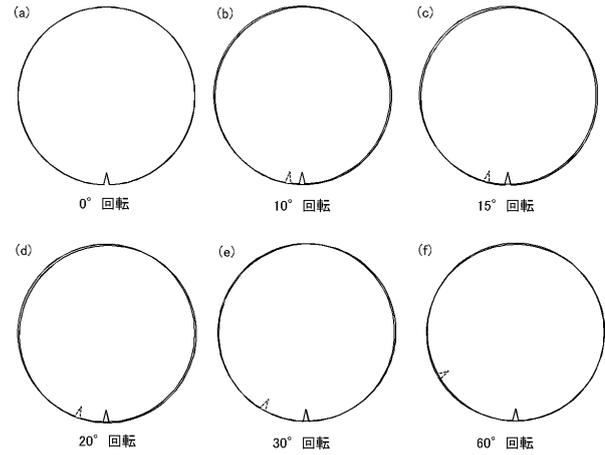
40

【図面】

【図1】

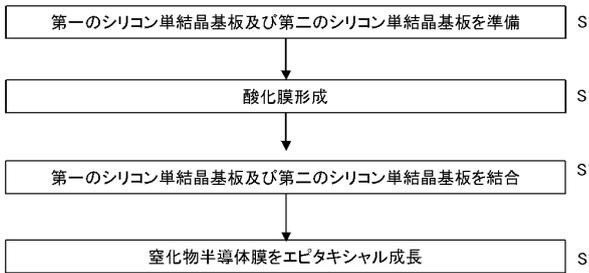


【図2】

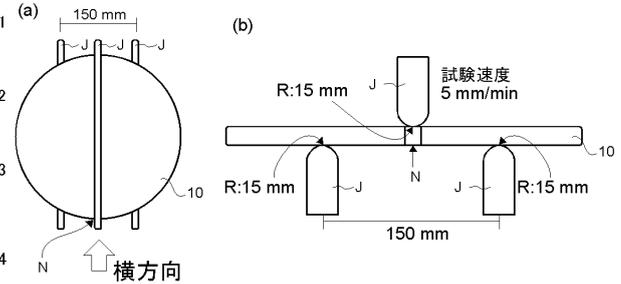


10

【図3】

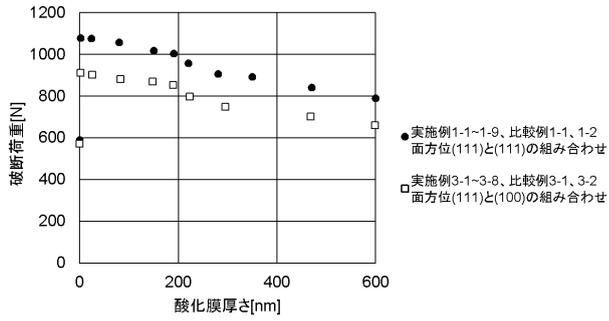


【図4】

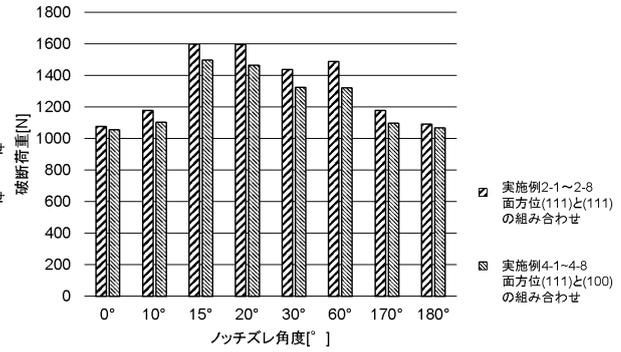


20

【図5】



【図6】



30

40

50

---

フロントページの続き

- (56)参考文献 特開2021-014376(JP,A)  
特開2021-027186(JP,A)  
特開2009-170652(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
- |      |       |
|------|-------|
| C30B | 29/38 |
| C30B | 25/02 |
| H01L | 27/12 |