

公告本

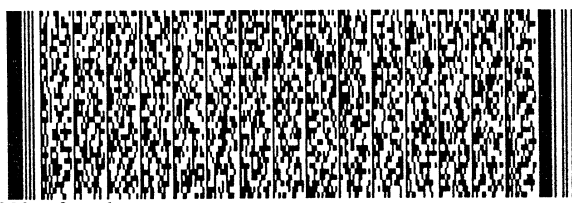
申請日期： 92.3.21	IPC分類
申請案號： 92107253	H01L 27/146. G02F 1/36

(以上各欄由本局填註)

發明專利說明書

583767

一、 發明名稱	中文	畫素結構
	英文	Pixel structure
二、 發明人 (共1人)	姓名 (中文)	1. 來漢中
	姓名 (英文)	1. Han-Chung Lai
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 桃園縣中壢市內壢成功路122巷63弄20號
	住居所 (英文)	1. No. 20, Alley 63, Lane 122, Chengkung Rd., Chungli, Taoyuan Hsien, Taiwan, R. O. C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 友達光電股份有限公司
	名稱或姓名 (英文)	1. Au Optronics Corporation
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. No. 1, Li-Hsin Rd. II, Science-Based Industrial Park, Hsinchu, Taiwan, R. O. C.
	代表人 (中文)	1. 李焜耀
	代表人 (英文)	1. Kun-Yao Lee



9802.tif ptd

一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

熟習該項技術者易於獲得, 不須寄存。

五、發明說明 (1)

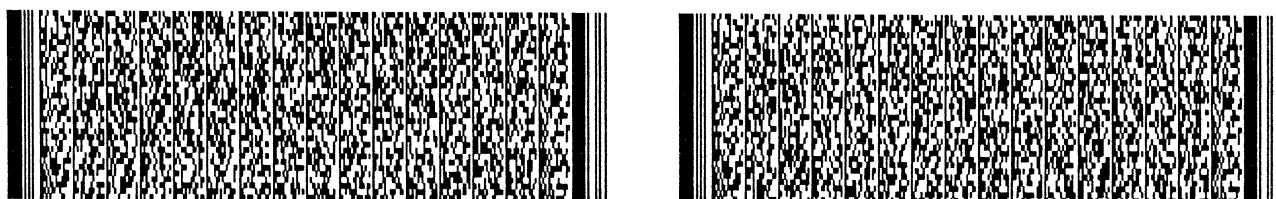
【發明所屬之技術領域】

本發明是有關於一種畫素結構(pixel structure)，且特別是有關於一種能夠改善掃描配線(scan line)與信號配線(data line)之間發生短路現象的畫素結構。

【先前技術】

針對多媒體社會之急速進步，多半受惠於半導體元件或人機顯示裝置的飛躍性進步。就顯示器而言，陰極射線管(Cathode Ray Tube, CRT)因具有優異的顯示品質與其經濟性，一直獨佔近年來的顯示器市場。然而，對於個人在桌上操作多數終端機/顯示器裝置的環境，或是以環保的觀點切入，若以節省能源的潮流加以預測，陰極射線管因空間利用以及能源消耗上仍存在很多問題，而對於輕、薄、短、小以及低消耗功率的需求無法有效提供解決之道。因此，具有高畫質、空間利用效率加、低消耗功率、無輻射等優越特性之薄膜電晶體液晶顯示器(Thin Film Transistor Liquid Crystal Display, TFT LCD)已逐漸成為市場之主流。

第1圖繪示為習知畫素結構以雷射化學氣相沈積方式(Laser CVD)進行修補的示意圖。請參照第1圖，習知畫素結構100主要係由一掃描配線102、一信號配線104、一薄膜電晶體106以及一畫素電極108所構成。其中，薄膜電晶體106具有一閘極106a、一通道層106b以及一源極/汲極106c，且閘極106係與掃描配線102電性連接，源極/汲極106c係與信號配線104、畫素電極108電性連接。



五、發明說明 (2)

掃描配線102屬於第一金屬層(metal 1)的一部份，而信號配線104屬於第二金屬層(metal 2)的一部份，因此掃描配線102與信號配線104之間會以一第一介電層(閘極絕緣層)彼此電性隔絕，而信號配線104上方亦會覆蓋一第二介電層(保護層)。然而，掃描配線102與信號配線104交錯的區域上常會因介電層的品質不良(如雜質、微粒等污染)而發生短路的現象，此時便必須進行修補的動作。一般常見的修補係先將短路區域兩端的信號配線104切斷(如虛線所示)，接著再於第二介電層中形成二修補開口110，並以雷射化學氣相沈積(laser CVD)的方式形成一薄金屬層112，此薄金屬層112可藉由修補開口110將切斷的信號配線104再度連接起來，進而達到修補的目的。

習知在進行雷射修補時，由於薄金屬線112必須跨過掃描配線102將切斷的信號配線104再度連接起來，故薄金屬線112的長度並不短，如此長距離的雷射修補動作將耗費相當多的時間與成本。

【發明內容】

因此，本發明的目的在提出一種畫素結構，當掃描配線與信號配線之間發生短路的問題時，僅需做短距離的雷射修補。

本發明的另一目的在提出一種畫素結構，當掃描配線與信號配線之間發生短路的問題時，不需進行雷射修補的動作。

為達上述目的，本發明提出一種畫素結構，適於配置



五、發明說明 (3)

在一透明基板上，此畫素結構係由一第一導體層、一第一介電層、一通道層、一第二導體層、一第二介電層以及一畫素電極所構成。其中，第一導體層包含一掃描配線以及一閘極，且閘極係與掃描配線連接；第一介電層係配置於透明基板上並覆蓋住第一導體層；通道層係配置於閘極上方之第一介電層上；第二導體層係配置於第一介電層上，此第二導體層包含一信號配線以及一源極/汲極，且閘極、通道層以及源極/汲極係構成一薄膜電晶體，此外，信號配線對應於掃描配線上方的區域例如係分岔為多條分支配線；第二介電層係配置於第一介電層上並覆蓋住第二導體層；而畫素電極則配置於第二介電層上，且畫素電極、信號配線係與源極/汲極電性連接。

本實施例之畫素結構中，掃描配線對應於信號配線下方區域的寬度小於掃描配線在其他區域的寬度。

本實施例之畫素結構中，第二介電層中具有一接觸開口(contact opening)，且畫素電極係藉由接觸開口與源極/汲極電性連接。此外，畫素電極之材質例如為銦錫氧化物(Indium Tin Oxide, ITO)與銦鋅氧化物(Indium Zinc Oxide, IZO)。

為達上述目的，本發明提出一種畫素結構，適於配置在一透明基板上，此畫素結構係由一第一導體層、一第一介電層、一通道層、一第二導體層、一第二介電層以及一畫素電極所構成。其中，第一導體層包含一掃描配線以及一閘極，且閘極係與掃描配線連接；第一介電層係配置於



五、發明說明 (4)

透明基板上並覆蓋住第一導體層；通道層係配置於閘極上方之第一介電層上；第二導體層係配置於第一介電層上，此第二導體層包含一信號配線、一修補配線以及一源極/汲極，且閘極、通道層以及源極/汲極係構成一薄膜電晶體，此外，修補配線係位於信號配線旁，並跨過掃描配線上方；第二介電層係配置於第一介電層上並覆蓋住第二導體層；而畫素電極則配置於第二介電層上，且畫素電極、信號配線係與源極/汲極電性連接。

本實施例之畫素結構中，修補配線的一端例如係與信號配線連接，而修補配線的另一端未與信號配線連接。此外，修補配線亦可以是兩端皆未與信號配線連接的狀態。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

【實施方式】

第一實施例

第2A圖至第2D圖繪示為依照本發明第一實施例畫素結構之製作流程示意圖，而第3A圖至第3D圖繪示為第2A圖至第2D圖中沿著I-I剖面線之剖面示意圖。請同時參照第2A圖與第3A圖，首先提供一透明基板200，此透明基板200例如為玻璃基板或是塑膠基板。接著於透明基板200上形成一第一導體層M1，此第一導體層M1包含掃描配線202以及閘極204兩部份，且閘極204係與掃描配線202相連。而在第一導體層M1形成之後，再形成一第一介電層206於透明



五、發明說明 (5)

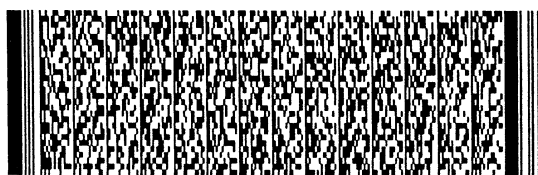
基板200上，以覆蓋住掃描配線202以及閘極204。

接著請同時參照第2B圖與第3B圖，在第一介電層206形成之後，接著形成一通道層208於第一介電層206上，此通道層208係位於閘極204的上方。

接著請同時參照第2C圖與第3C圖，在通道層208形成之後，接著形成一第二導體層M2，此第二導體層M2包含了信號配線210以及源極/汲極212兩部份，其中源極/汲極212係位於通道層208的兩側，且源極/汲極212的其中一端係與信號配線210連接。此外，信號配線210對應於掃描配線202上方的區域例如係分岔為多條支配線210a、210b。上述之閘極204、通道層208以及源極/汲極212的堆疊結構係構成一薄膜電晶體T。在第二導體層M2形成之後，接著形成一第二介電層214以覆蓋住上述之掃描配線202、信號配線210以及整個薄膜電晶體T。

接著請同時參照第2D圖與第3D圖，接著於第二介電層214中形成一接觸開口214a，並於第二介電層214上形成一畫素電極216，使得畫素電極216得藉由第二介電層214中的接觸開口214a與源極/汲極212的另一端電性連接。

同樣請參照第2D圖與第3D圖，綜上所述，本實施例之畫素結構主要係由一第一導體層M1、一第一介電層206、一通道層208、一第二導體層M2、一第二介電層214以及一畫素電極216所構成。其中，第一導體層M1包含一掃描配線202以及一閘極204，且閘極204係與掃描配線202連接；第一介電層206係配置於透明基板200上並覆蓋住第一導體

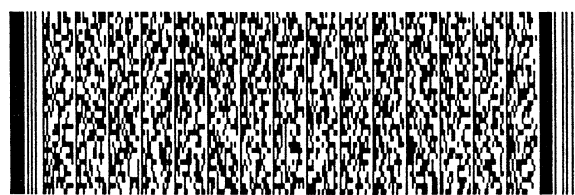


五、發明說明 (6)

層M1；通道層208係配置於閘極204上方之第一介電層206上；第二導體層M2係配置於第一介電層206上，此第二導體層M2包含一信號配線210以及一源極/汲極212，信號配線210對應於掃描配線202上方的區域例如係分岔為多條分支配線210a、210b，且閘極204、通道層208以及源極/汲極212係構成一薄膜電晶體T；第二介電層214係配置於第一介電層206上並覆蓋住第二導體層M2；而畫素電極216則配置於第二介電層214上，且畫素電極216、信號配線210係與源極/汲極212電性連接。此外，畫素電極216之材質例如為銦錫氧化物(ITO)與銦鋅氧化物(IZO)。

第4圖與第5圖繪示為依照本發明第一實施例畫素結構進行雷射修補之示意圖。請參照第4圖，本實施例中，信號配線210對應於掃描配線202上方的區域例如係分岔為多條分支配線210a、210b，本圖中僅繪示出兩條舉例說明，但並非限定分支配線的數目。當分支配線210b與掃描配線202之間若因為雜質、微粒等因素而發現短路的現象時，可將短路的分支配線210b沿著虛線切斷，接著再於第二介電層(未繪示)中形成二修補開口218，並以雷射化學氣相沈積(laser CVD)的方式形成一薄金屬層220，此薄金屬層220可藉由修補開口218將切斷的分支配線210b再度連接起來，進而達到修補的目的。

然而，熟習該項技術者應知，在分支配線210b沿著虛線切斷之後，甚至可以不需要藉由薄金屬層220將分支配線210b再度連接起來，信號配線210藉由分支配線210a同



五、發明說明 (7)

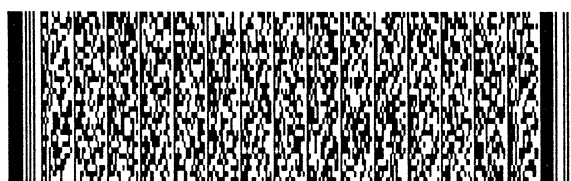
樣可以維持不斷線的狀態。

接著請參照第5圖，當分支配線的數量越多時，其與掃描配線202之間重疊(overlap)的面積將不可避免的會有所增加，為了防範重疊面積過大所導致寄生電容過大的問題，本實施例針對掃描配線202的圖案做一些變化，使得掃描配線202對應於分支配線210a、210b下方區域的寬度小於掃描配線202在其他區域的寬度，如此即可避免寄生電容過大的問題。

第二實施例

第6圖繪示為依照本發明第二實施例畫素結構之示意圖。請參照第6圖，本實施例的畫素結構與第一實施例相類似，惟其差異之處在於本實施例於信號配線210旁製作一修補配線300，此修補配線300的功能與第二實施例中的分支配線功能相近，故於此僅針對差異之處進行描述。

第7圖與第8圖繪示為依照本發明第二實施例畫素結構進行雷射修補之示意圖。請同時參照第7圖與第8圖，修補配線300的第一端300a例如係與信號配線210連接，而修補配線300的第二端300b則未與信號配線210連接(如第7圖所繪示)，當掃描配線202與信號配線210之間發生短路的現象時，可先將短路區域兩端的信號配線210沿著虛線切斷，接著再於修補配線300的第二端300b上形成一修補開口302，並以例如雷射化學氣相沈積(laser CVD)的方式形成一薄金屬層304，此薄金屬層304可藉由修補開口302將修補配線300的第二端300b與信號配線210連接起來，進而



五、發明說明 (8)

達到修補的目的。

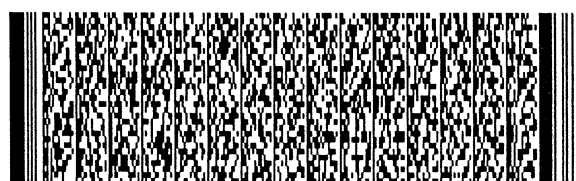
此外，修補配線300亦可以是第一端300a與第二端300b皆未與信號配線210連接的狀態（如第8圖所繪示），當掃描配線202與信號配線210之間發生短路的現象時，可先將短路區域兩端的信號配線210沿著虛線切斷，接著再於修補配線300的第一端300a與第二端300b上形成二修補開口302，並以例如雷射化學氣相沈積(laser CVD)的方式形成二對應之薄金屬層304，這些薄金屬層304可藉由上述之修補開口302將修補配線300的兩端300a、300b與信號配線210連接起來，進而達到修補的目的。

綜上所述，本發明之畫素結構至少具有下列優點：

1. 本發明之畫素結構中，由於位於掃描配線上方的信號配線具有多條支配線，因此，當掃描配線與其中一條支配線短路時，可直接將此支配線切斷以解決上述問題。

2. 本發明之畫素結構中，由於雷射修補僅需將修補配線的兩端或其中一端與切斷後的信號配線連接，雷射修補的距離較短，故修補配線可以使得雷射修補進行的更為快速。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖繪示為習知畫素結構以雷射化學氣相沈積方式進行修補的示意圖；

第2A圖至第2D圖繪示為依照本發明第一實施例畫素結構之製作流程示意圖；

第3A圖至第3D圖繪示為第2A圖至第2D圖中沿著I-I剖面線之剖面示意圖；

第4圖與第5圖繪示為依照本發明第一實施例畫素結構進行雷射修補之示意圖；

第6圖繪示為依照本發明第二實施例畫素結構之示意圖；以及

第7圖與第8圖繪示為依照本發明第二實施例畫素結構進行雷射修補之示意圖。

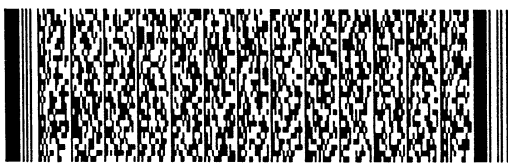
【圖式標示說明】

- 100：畫素結構
- 102：掃描配線
- 104：信號配線
- 106：薄膜電晶體
- 106a：閘極
- 106b：通道層
- 106c：源極/汲極
- 108：畫素電極
- 110：修補開口
- 112：薄金屬線



圖式簡單說明

- 200 : 透明基板
- 202 : 掃描配線
- 204 : 閘極
- 206 : 第一介電層
- 208 : 通道層
- 210 : 信號配線
- 210a、210b : 分支配線
- 212 : 源極/汲極
- 214 : 第二介電層
- 214a : 接觸開口
- 216 : 畫素電極
- 218 : 修補開口
- 220 : 薄金屬線
- 300 : 修補配線
- 300a : 第一端
- 300b : 第二端
- 302 : 修補開口
- 304 : 薄金屬線
- M1 : 第一導體層
- M2 : 第二導體層
- T : 薄膜電晶體



四、中文發明摘要 (發明名稱：畫素結構)

一種畫素結構，包括一掃描配線、一信號配線、一畫素電極以及一薄膜電晶體。其中，信號配線對應於掃描配線上方的區域具有多個分岔的分支配線，當掃描配線與信號配線之間發生短路的情況時，可藉由將部份分支配線切除的方式進行修補。在其他實施例中，信號配線旁配置有一修補配線，此修補配線係跨過掃描配線上方，當掃描配線與信號配線之間發生短路的情況時，可藉由修補配線進行雷射修補。

伍、(一)、本案代表圖為：第4圖

(二)、本案代表圖之元件代表符號簡單說明：

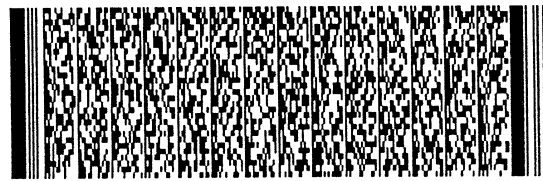
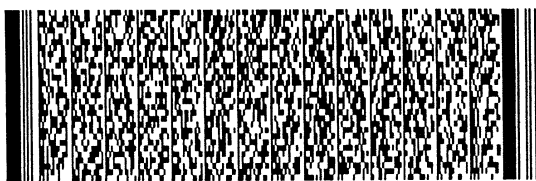
202：掃描配線 210：信號配線

210a、210b：分支配線 218：修補開口

220：薄金屬線

陸、英文發明摘要 (發明名稱：Pixel structure)

A pixel structure comprises a scan line, a data line, a pixel electrode and a thin film transistor. The data line comprises a plurality of branches above the scan line. Cutting the branches can solve the short phenomenon happened between scan line and the data line. In another embodiment, a trace for repairing is provided by the side of the data line. Cutting the data line



四、中文發明摘要 (發明名稱：畫素結構)

陸、英文發明摘要 (發明名稱：Pixel structure)

and performing the laser repairing can solve the short phenomenon happened between scan line and the data line.



六、申請專利範圍

1. 一種畫素結構，適於配置在一透明基板上，該畫素結構包括：

一第一導體層，配置於該透明基板上，該第一導體層包括一掃描配線以及一閘極，其中該閘極係與該掃描配線連接；

一第一介電層，配置於該透明基板上並覆蓋住該第一導體層；

一通道層，配置於該閘極上方之該第一介電層上；

一第二導體層，配置於該第一介電層上，該第二導體層包括一信號配線以及一源極/汲極，該閘極、該通道層以及該源極/汲極係構成一薄膜電晶體，其中該信號配線對應於該掃描配線上方的區域分岔為複數個支配線；

一第二介電層，配置於該第一介電層上並覆蓋住該第二導體層；以及

一畫素電極，配置於該第二介電層上，其中該畫素電極、該信號配線係與該源極/汲極電性連接。

2. 如申請專利範圍第1項所述之畫素結構，其中該掃描配線對應於該信號配線下方區域的寬度小於該掃描配線在其他區域的寬度。

3. 如申請專利範圍第1項所述之畫素結構，其中該第二介電層中具有一接觸開口，且該畫素電極係藉由該接觸開口與該源極/汲極電性連接。

4. 如申請專利範圍第1項所述之畫素結構，其中該畫素電極之材質包括銦錫氧化物與銦鋅氧化物其中之一。



六、申請專利範圍

5. 一種畫素結構，適於配置在一透明基板上，該畫素結構包括：

一第一導體層，配置於該透明基板上，該第一導體層包括一掃描配線以及一閘極，其中該閘極係與該掃描配線連接；

一第一介電層，配置於該透明基板上並覆蓋住該第一導體層；

一通道層，配置於該閘極上方之該第一介電層上；

一第二導體層，配置於該第一介電層上，該第二導體層包括一信號配線、一修補配線與一源極/汲極，該閘極、該通道層與該源極/汲極係構成一薄膜電晶體，其中該修補配線位於該信號配線旁，並跨過該掃描配線上方；

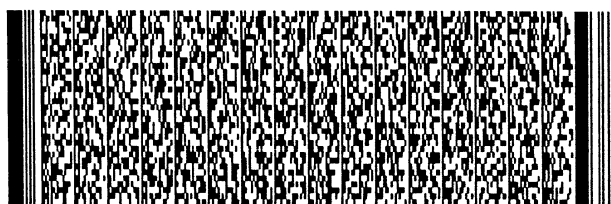
一第二介電層，配置於該第一介電層上並覆蓋住該第二導體層；以及

一畫素電極，配置於該第二介電層上，其中該畫素電極、該信號配線係與該源極/汲極電性連接。

6. 如申請專利範圍第5項所述之畫素結構，其中該修補配線具有一第一端與一對應之第二端，該修補配線的該第一端係與該信號配線連接，而該修補配線的該第二端則未與該信號配線連接。

7. 如申請專利範圍第5項所述之畫素結構，其中該修補配線具有一第一端與一對應之第二端，該修補配線的該第一端與該第二端皆未與該信號配線連接。

8. 如申請專利範圍第5項所述之畫素結構，其中該第



六、申請專利範圍

二介電層中具有一接觸開口，且該畫素電極係藉由該接觸開口與該源極/汲極電性連接。

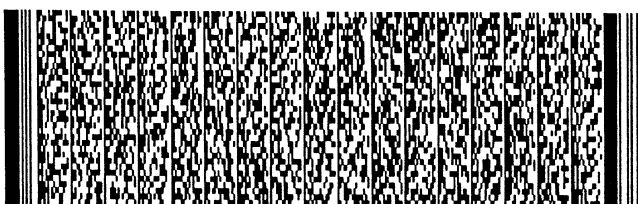
9. 如申請專利範圍第5項所述之畫素結構，其中該畫素電極之材質包括銦錫氧化物與銦鋅氧化物其中之一。

10. 一種畫素結構，包括一掃描配線、一信號配線、一畫素電極以及一薄膜電晶體，其中該薄膜電晶體具有一閘極、一通道層以及一源極/汲極，且該閘極係與該掃描配線電性連接，該源極/汲極係與該信號配線、該畫素電極電性連接，其特徵在於：該信號配線對應於該掃描配線上方的區域分岔為複數個分支配線。

11. 如申請專利範圍第10項所述之畫素結構，其中該掃描配線對應於該信號配線下方區域的寬度小於該掃描配線在其他區域的寬度。

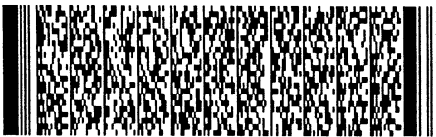
12. 一種畫素結構，包括一掃描配線、一信號配線、一畫素電極以及一薄膜電晶體，其中該薄膜電晶體具有一閘極、一通道層以及一源極/汲極，且該閘極係與該掃描配線電性連接，該源極/汲極係與該信號配線、該畫素電極電性連接，其特徵在於：該信號配線旁配置有一修補配線，且該修補配線係位於該信號配線旁，並跨過該掃描配線上方。

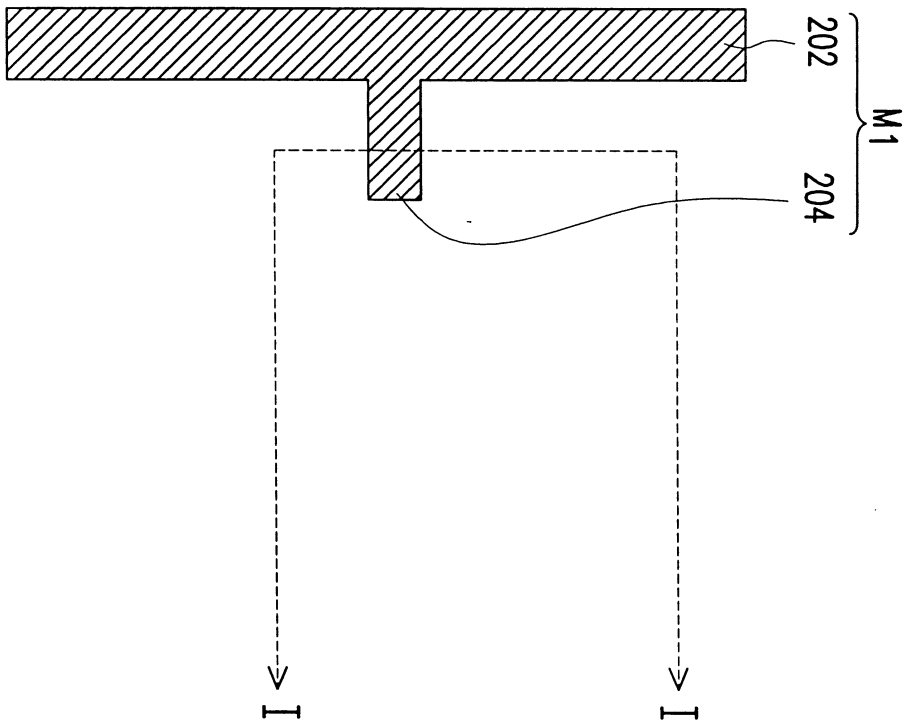
13. 如申請專利範圍第12項所述之畫素結構，其中該修補配線具有一第一端與一對應之第二端，該修補配線的該第一端係與該信號配線連接，而該修補配線的該第二端則未與該信號配線連接。



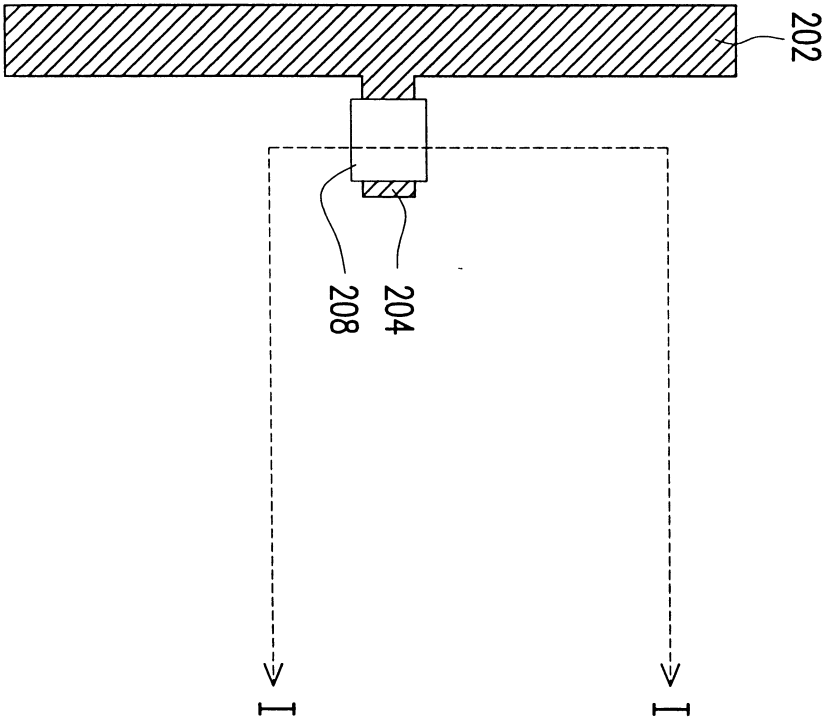
六、申請專利範圍

14. 如申請專利範圍第12項所述之畫素結構，其中該修補配線具有一第一端與一對應之第二端，該修補配線的該第一端與該第二端皆未與該信號配線連接。

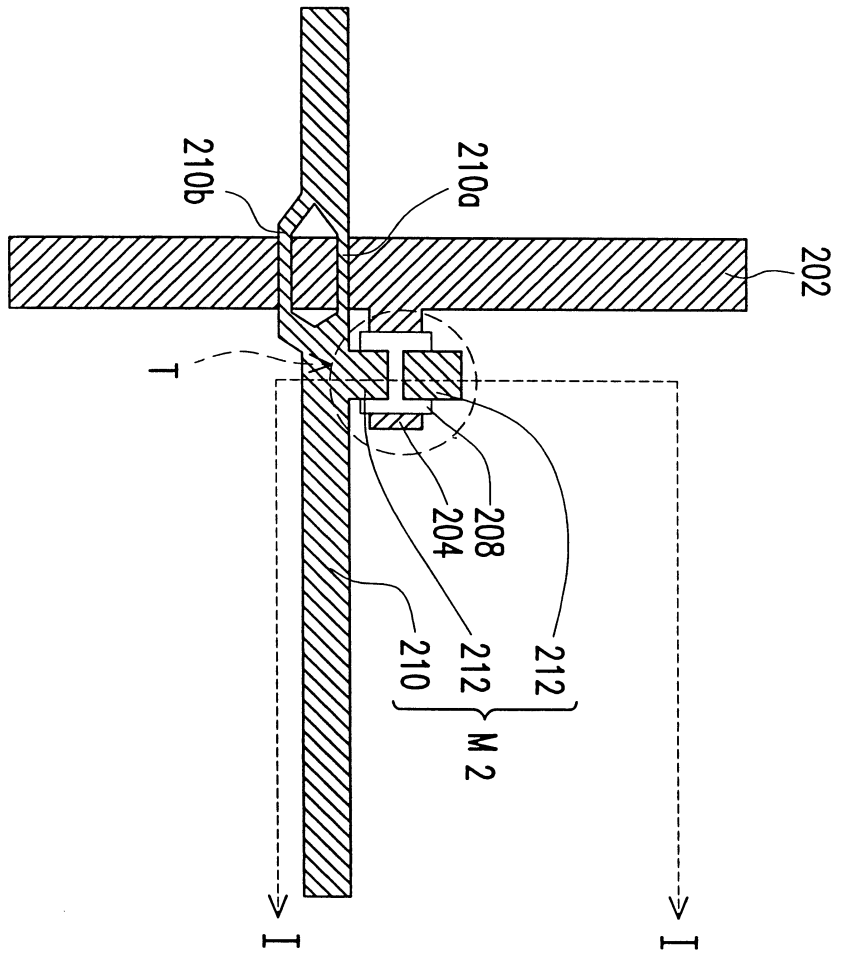




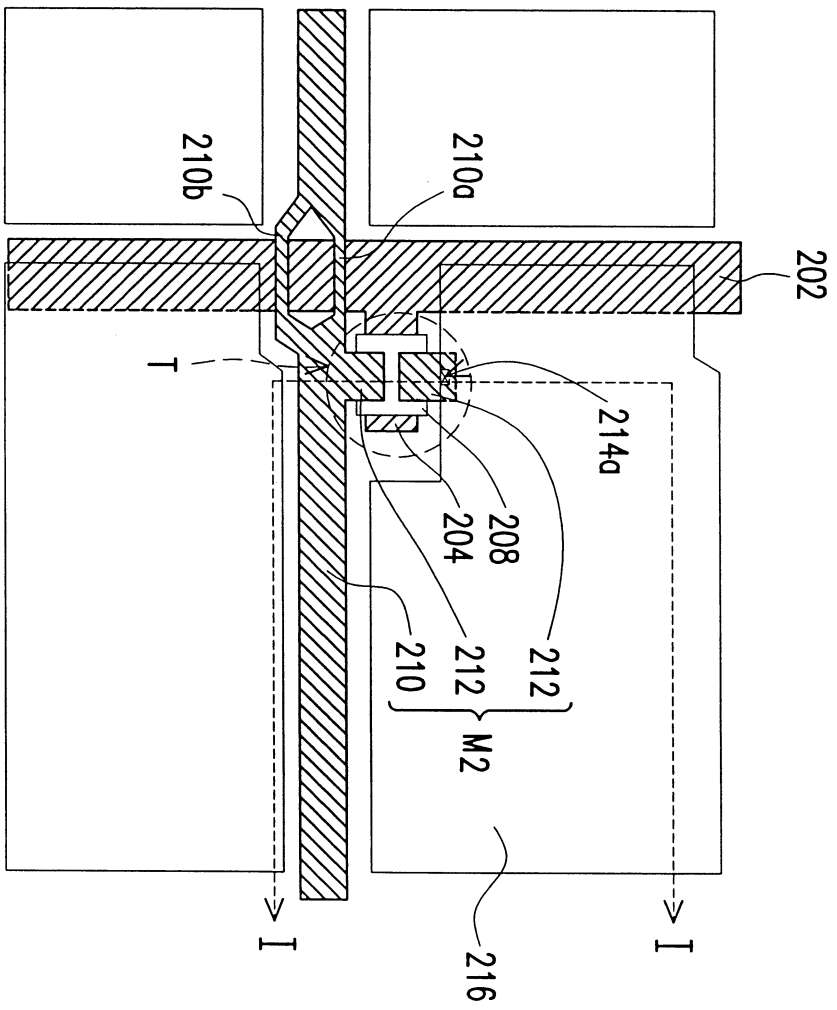
第2A圖



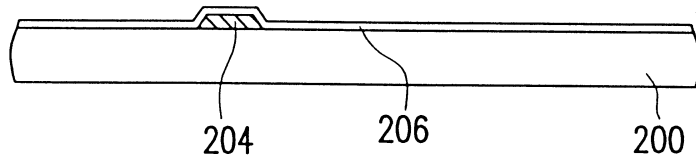
第2B圖



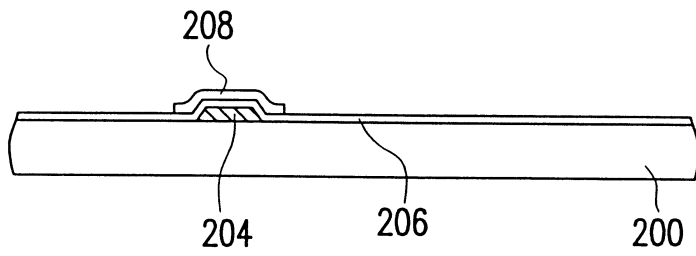
第2C圖



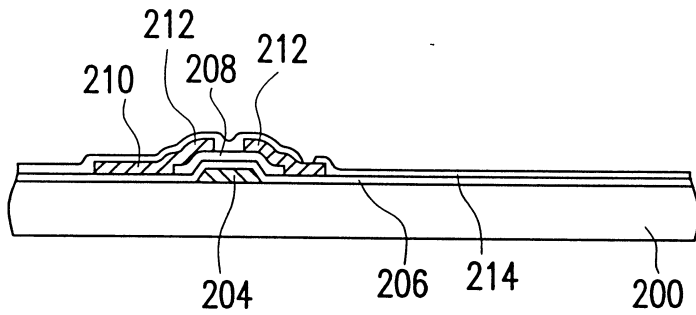
第2D圖



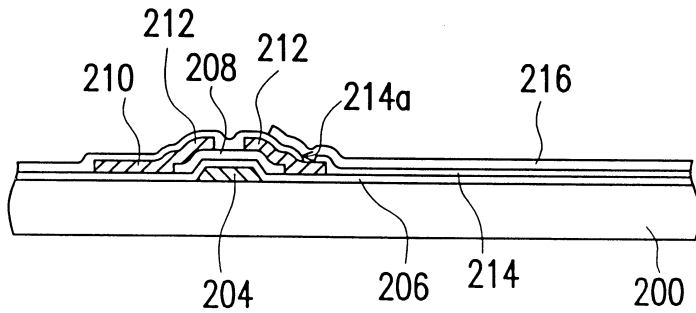
第 3A 圖



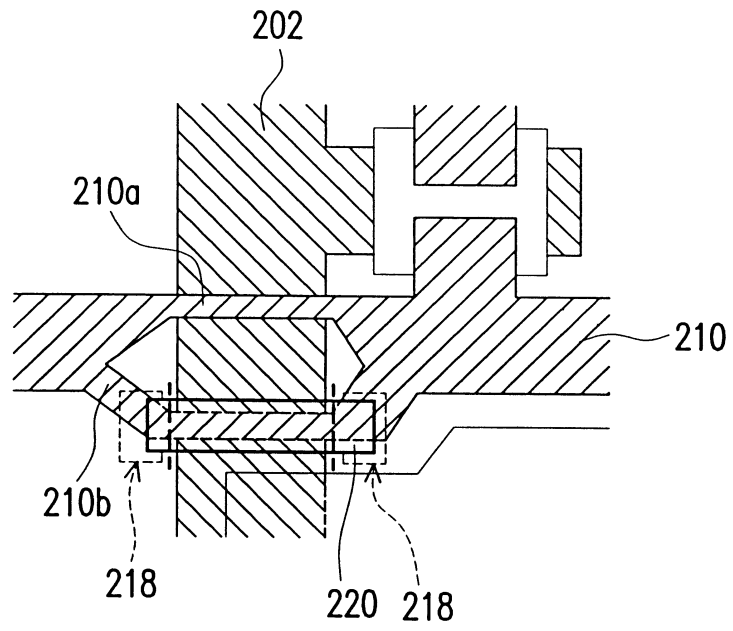
第 3B 圖



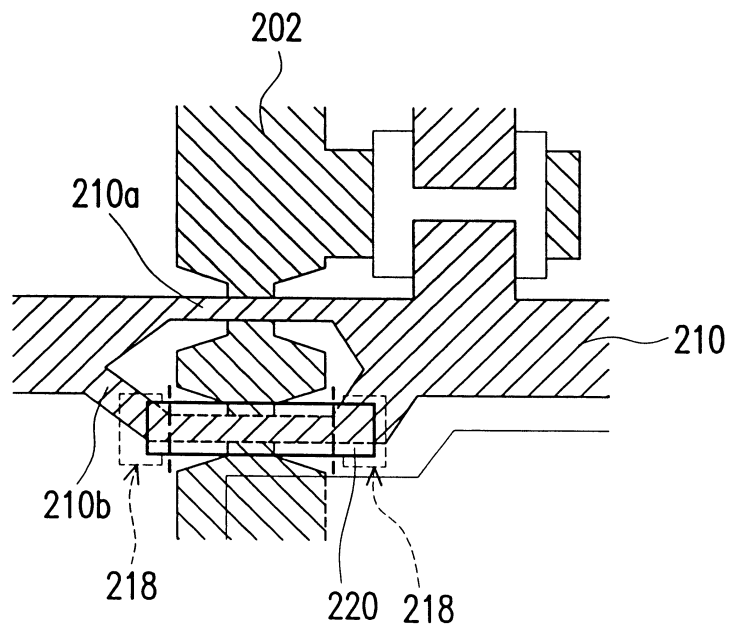
第 3C 圖



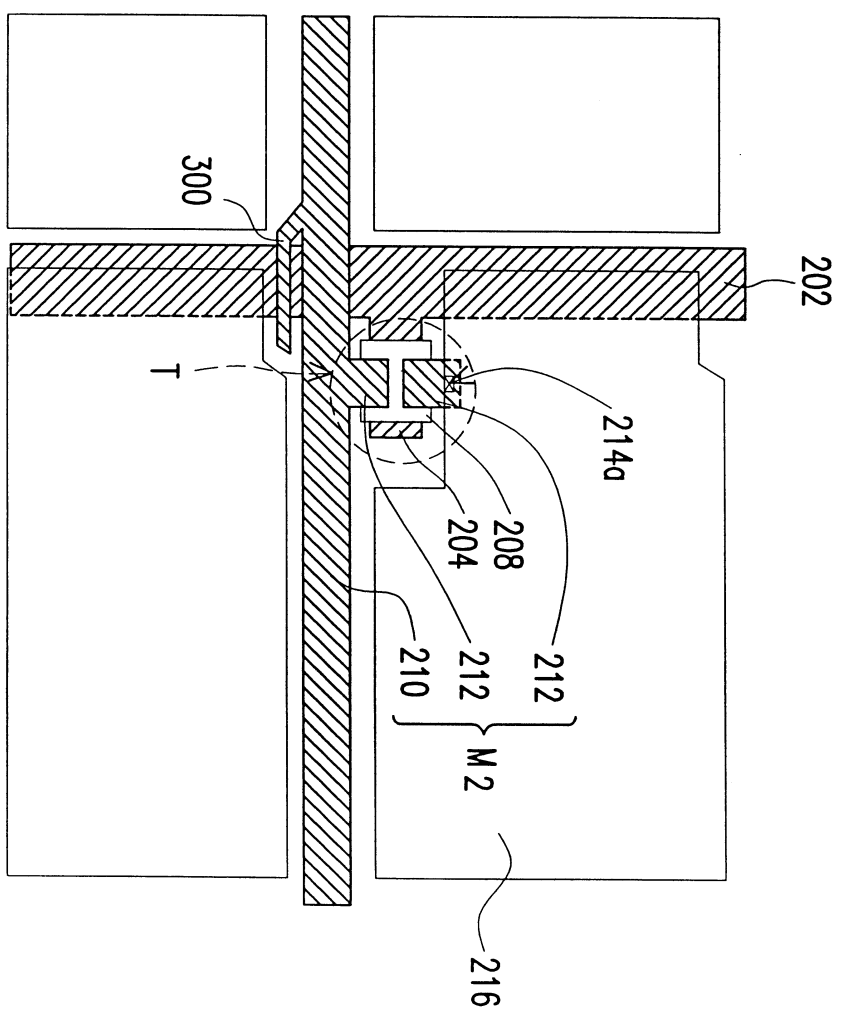
第 3D 圖



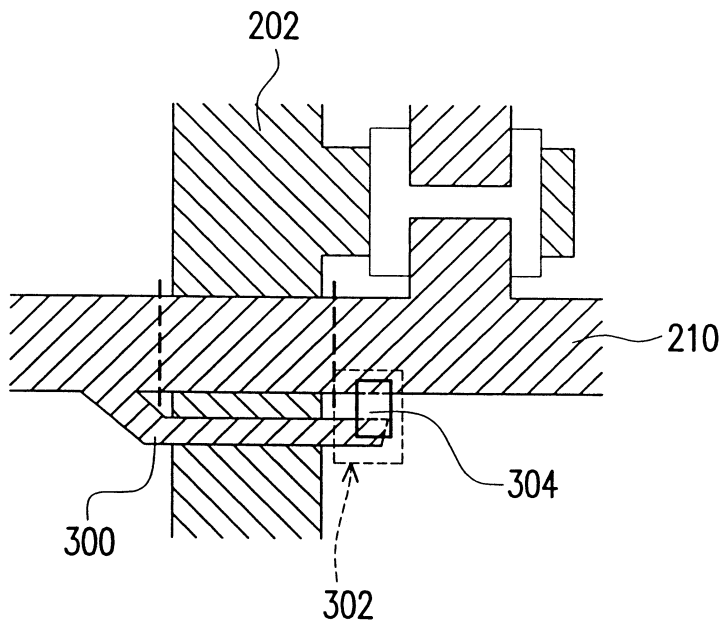
第 4 圖



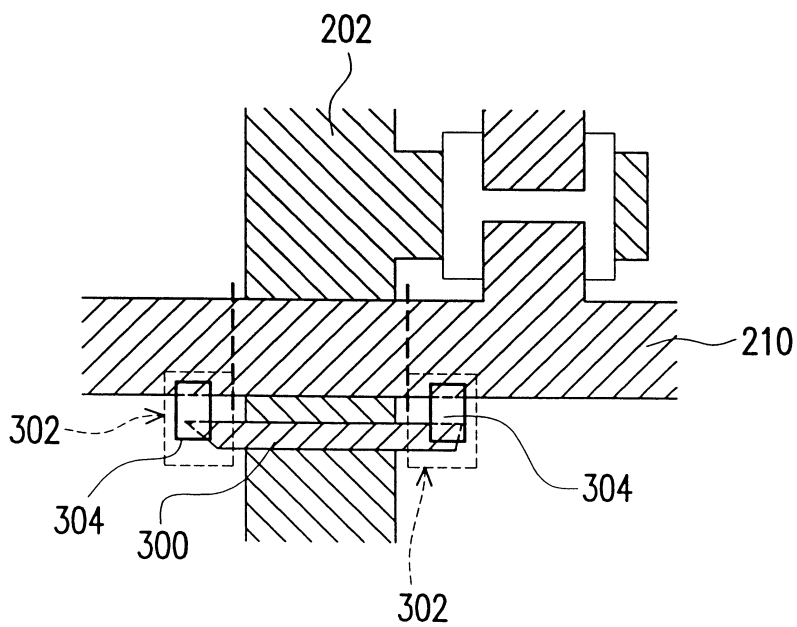
第 5 圖



第 6 圖



第 7 圖



第 8 圖