

(12) 发明专利申请

(10) 申请公布号 CN 102543795 A

(43) 申请公布日 2012. 07. 04

(21) 申请号 201110338976. 6

(22) 申请日 2011. 10. 31

(30) 优先权数据

2010-243130 2010. 10. 29 JP

2011-207962 2011. 09. 22 JP

(71) 申请人 东京毅力科创株式会社

地址 日本东京都

(72) 发明人 柿本明修 小森克彦 长谷部一秀

(74) 专利代理机构 北京林达刘知识产权代理事

务所(普通合伙) 11277

代理人 刘新宇 张会华

(51) Int. Cl.

H01L 21/67(2006. 01)

C23C 16/44(2006. 01)

C23C 16/24(2006. 01)

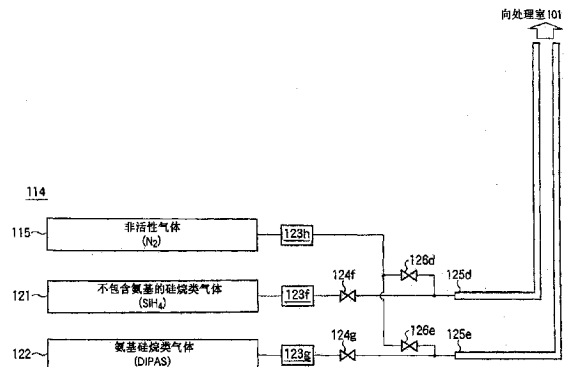
权利要求书 2 页 说明书 14 页 附图 23 页

(54) 发明名称

成膜装置

(57) 摘要

本发明提供一种成膜装置,其包括用于供给氨基硅烷类气体的供给机构及用于供给不包含氨基的硅烷类气体的供给机构,并且在一个处理室内依次执行下述处理,即,供给氨基硅烷类气体而在具有到达导电体的开孔的绝缘膜的表面及上述开孔的底部的表面上形成晶种层的处理,以及供给不包含氨基的硅烷类气体而在晶种层上形成硅膜的处理。



1. 一种成膜装置,其能够用于填充被形成在绝缘膜中的、到达导电体的开孔,其特征在于,

其包括:

一个处理室,其用于容纳被处理体,该被处理体在上述导电体上形成有具有到达该导电体的开孔的绝缘膜;

气体供给机构,其用于向上述处理室内供给氨基硅烷类气体及不包含氨基的硅烷类气体,

在上述一个处理室内依次执行下述处理:

(1) 向上述处理室内供给上述氨基硅烷类气体而在具有到达上述导电体的开孔的绝缘膜的表面及上述开孔的底部的表面上形成晶种层的处理;

(2) 向上述处理室内供给上述不包含氨基的硅烷类气体而在上述晶种层之上形成硅膜的处理。

2. 根据权利要求 1 所述的成膜装置,其特征在于,

在上述处理室内还包括用于供给能够除去形成在上述导电体之上的自然氧化膜的第 1 气体的气体供给机构,

在上述一个处理室内还执行下述处理:

(3) 向容纳有上述被处理体的上述处理室内供给上述第 1 气体而除去已暴露于上述开孔的底部的上述导电体表面之上的自然氧化膜的处理。

3. 根据权利要求 1 所述的成膜装置,其特征在于,

在上述处理室内还包括用于供给能够蚀刻上述导电体的第 2 气体的气体供给机构,

在上述一个处理室内还执行下述处理:

(4) 向上述处理室内供给上述第 2 气体而挖掘上述开孔的底部的上述导电体的处理。

4. 根据权利要求 1 所述的成膜装置,其特征在于,

在上述处理室内还包括用于供给能够蚀刻上述硅膜的第 3 气体的第 3 气体供给机构,

在上述 (2) 的处理之后,重复执行下述处理,直至上述开孔被上述硅膜及新的硅膜填充:

(5) 向上述处理室内供给上述第 3 气体而直到上述开孔的中途为止除去上述硅膜的处理;

(6) 向上述处理室内再度供给上述不包含氨基的硅烷类气体而在上述硅膜之上形成上述新的硅膜的处理。

5. 根据权利要求 1 所述的成膜装置,其特征在于,

在上述处理室内还包括用于供给能够蚀刻上述硅膜的第 4 气体的第 4 气体供给机构,

在上述 (2) 的处理之后,重复执行下述处理,直至上述开孔被上述硅膜及新的硅膜填充:

(7) 向上述处理室内供给上述第 4 气体而直到上述开孔的中途为止除去上述硅膜的处理;

(8) 向上述处理室内再度供给上述氨基硅烷类气体而在上述绝缘膜及上述硅膜的表面上形成新的晶种层的处理;

(9) 向上述处理室内再度供给上述不包含氨基的硅烷类气体而在上述新的晶种层之上

形成上述新的硅膜的处理。

6. 根据权利要求 4 所述的成膜装置,其特征在于,

在上述处理室内还包括用于供给第 5 气体的第 5 气体供给机构,该第 5 气体包含作为半导体的掺杂剂的物质,

在上述导体为半导体时执行下述处理:

(10) 向上述处理室内供给上述第 5 气体来降低上述半导体的表面部分的电阻值的处理;及/或

(11) 向上述处理室内供给上述第 5 气体而使上述硅膜和上述新的硅膜的至少任意一种中含有上述掺杂剂的处理。

7. 根据权利要求 1 所述的成膜装置,其特征在于,

上述氨基硅烷类气体从包含 BAS、BTBAS、DMAS、BDMAS、TDMAS、DEAS、BDEAS、DPAS 以及 DIPAS 中的至少一种的气体选择,

BAS 为丁基氨基硅烷;BTBAS 为双叔丁基氨基硅烷;DMAS 为二甲氨基硅烷;BDMAS 为双(二甲氨基)硅烷;TDMAS 为(三(二甲氨基)硅烷);DEAS 为二乙基氨基硅烷;BDEAS 为双(二乙基氨基)硅烷;DPAS 为二丙基氨基硅烷;DIPAS 为二异丙基氨基硅烷;

上述不包含氨基的硅烷类气体从包含 SiH_4 、 SiH_6 、 Si_2H_4 、 Si_2H_6 、以 $\text{Si}_m\text{H}_{2m+2}$ 的式表示的硅的氢化物以及以 Si_nH_{2n} 的式表示的硅的氢化物中的至少一种的气体选择,其中, m 为 3 以上的自然数, n 为 3 以上的自然数。

8. 根据权利要求 7 所述的成膜装置,其特征在于,

以上述 $\text{Si}_m\text{H}_{2m+2}$ 的式表示的硅的氢化物从丙硅烷即 Si_3H_8 、丁硅烷即 Si_4H_{10} 、戊硅烷即 Si_5H_{12} 、己硅烷即 Si_6H_{14} 、庚硅烷即 Si_7H_{16} 中的至少一种选择,其中, m 为 3 以上的自然数,

以上述 Si_nH_{2n} 的式表示的硅的氢化物从环丙硅烷即 Si_3H_6 、环丁硅烷即 Si_4H_8 、环戊硅烷即 Si_5H_{10} 、环己硅烷即 Si_6H_{12} 、环庚硅烷即 Si_7H_{14} 中的至少任意一种选择,其中, n 为 3 以上的自然数。

成膜装置

技术领域

[0001] 本发明涉及一种成膜装置。

背景技术

[0002] 为了进行半导体集成电路装置的接触孔 (contact hole)、线的填充而使用非晶硅。非晶硅的成膜方法例如记载于专利文献 1。

[0003] 近年来,伴随着半导体集成电路装置的微细化,接触孔、线的填充要求变得日益严格。

[0004] 此外,确立与微细化相对应的生产技术也很重要,但在半导体制造装置的领域中,特别重视提高生产能力。半导体集成电路装置在上述微细化的同时也进行多层布线结构化,进一步改观为三维结构。在具有多层布线结构、三维结构的半导体集成电路装置中多用填充工序。为了进一步提高生产能力,提高填充工序中的生产率 (throughput) 成为当务之急。

[0005] 专利文献 1:日本特开昭 63-29954 号公报

发明内容

[0006] 本发明提供一种能够提高填充工序中的生产率且即使是多用填充工序的半导体集成电路装置也能够发挥良好的生产能力的成膜装置。

[0007] 本发明的一技术方案的成膜装置是能够用于填充被形成在绝缘膜中的、到达导电体的开孔的成膜装置,该成膜装置包括:一个处理室,其用于容纳被处理体,该被处理体在上述导体之上形成有具有到达该导电体的开孔的绝缘膜;气体供给机构,其用于向上述处理室内供给氨基硅烷类气体及不包含氨基的硅烷类气体,在上述一个处理室内依次执行下述处理:(1)向上述处理室内供给上述氨基硅烷类气体而在具有到达上述导电体的开孔的绝缘膜的表面及上述开孔的底部的表面形成晶种层的处理;(2)向上述处理室内供给上述不包含氨基的硅烷类气体而在上述晶种层之上形成硅膜的处理。

[0008] 将在下面的说明中阐述本发明的其它目的和优点,其部分地从下面的说明中显现或者可以通过实施本发明而了解。

[0009] 本发明的目的和优点可以借助于在下文中特别指示的手段和组合实现及获得。

附图说明

[0010] 被并入本说明书中并且构成本说明书的一部分的附图图示出本发明的实施方式,并且与上述概略说明及下面给出的对实施方式的详细说明一起,用于解释本发明的原理。

[0011] 图 1 是概略表示本发明的第 1 实施方式的成膜装置的一例的剖视图。

[0012] 图 2 是概略表示图 1 所示的气体供给机构的一结构例的框图。

[0013] 图 3A ~ 图 3C 是表示能够利用第 1 实施方式的成膜装置执行的成膜方法的一例的剖视图。

- [0014] 图 4 是表示沉积时间和非晶硅膜的膜厚的关系的图。
- [0015] 图 5 是放大图 4 中的虚线框 A 内的放大图。
- [0016] 图 6A ~图 6C 是表示能够利用第 1 实施方式的成膜装置执行的成膜方法的变形例的剖视图。
- [0017] 图 7 是概略表示第 2 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。
- [0018] 图 8A ~图 8D 是表示能够利用第 2 实施方式的成膜装置执行的成膜方法的一例的剖视图。
- [0019] 图 9 是概略表示第 3 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。
- [0020] 图 10A ~图 10C 是表示能够利用第 3 实施方式的成膜装置执行的成膜方法的一例的剖视图。
- [0021] 图 11A ~图 11C 是表示能够利用第 3 实施方式的成膜装置执行的成膜方法的变形例的剖视图。
- [0022] 图 12 是概略表示第 4 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。
- [0023] 图 13A ~图 13E 是表示能够利用第 4 实施方式的成膜装置执行的成膜方法的一例的剖视图。
- [0024] 图 14 是概略表示第 5 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。
- [0025] 图 15 是表示能够利用第 5 实施方式的成膜装置执行的成膜方法的处理气体供给及处理温度的一例的时间图表 (time-chart)。
- [0026] 图 16A ~图 16J 是表示使用第 5 实施方式的成膜装置的成膜方法的剖视图。

具体实施方式

[0027] 现在,将参照附图说明基于上面给出的发现而实现的本发明的实施方式。在下面的说明中,用相同的附图标记指示具有实质相同的功能和结构的构成元件,并且仅在必需时才进行重复说明。

[0028] 第 1 实施方式

[0029] 图 1 是概略表示本发明的第 1 实施方式的成膜装置的一例的剖视图。

[0030] 如图 1 所示,成膜装置 100 具有下端开口的有顶部的圆柱体状的处理室 101。处理室 101 整体例如由石英形成。在处理室 101 内的顶部设有石英制的顶部板 102。在处理室 101 的下端开口部处,例如夹着 O 型密封圈等密封构件 104 连接有由不锈钢成形为圆柱体状的歧管 (Manifold) 103。

[0031] 歧管 103 支承处理室 101 的下端。能够从歧管 103 的下方将石英制的晶圆舟皿 105 插入到处理室 101 内。晶圆舟皿 105 能够多层载置作为被处理体的多张、例如 50 张~100 张半导体基板,在本例中,能够多层载置掺杂有 n 型杂质的 n 型硅基板 1。由此,在处理室 101 内容纳被处理体,在本例中,该被处理体在 n 型硅基板 (晶圆) 1 上形成有具有到达该 n 型硅基板 1 的开孔的绝缘膜。晶圆舟皿 105 具有多根支柱 106,利用形成在支柱 106 上

的槽支承多张 n 型硅基板 1。

[0032] 晶圆舟皿 105 隔着石英制的保温筒 107 载置在工作台 108 上。工作台 108 被支承于旋转轴 110 上,该旋转轴 110 贯穿用于开闭歧管 103 的下端开口部的例如不锈钢制的盖部 109。在旋转轴 110 的贯穿部中,例如设有磁性流体密封件 111,其气密地密封旋转轴 110 且以能够使该旋转轴 110 旋转的方式支承该旋转轴 110。例如由 O 型密封圈构成的密封构件 112 介于盖部 109 的周边部和歧管 103 的下端部之间。由此,保持处理室 101 内的密封性。旋转轴 110 例如安装在被舟皿升降机等升降机构(未图示)支承的臂 113 的顶端处。由此,使晶圆舟皿 105 及盖部 109 等一体地升降而相对于处理室 101 内进行插入脱离。

[0033] 成膜装置 100 具有向处理室 101 内供给用于处理的气体的气体供给机构 114。

[0034] 图 2 是概略表示图 1 所示的气体供给机构的一结构例的框图。

[0035] 本例的气体供给机构 114 包括用于供给非活性气体的非活性气体供给源 115、用于供给不包含氨基的硅烷类气体的硅烷类气体供给源 121 及用于供给氨基硅烷类气体的氨基硅烷类气体供给源 122。在本例中,准备作为上述气体的一例的下述气体,或者准备能够产生下述气体的结构。

[0036] 非活性气体:氮(N_2)气

[0037] 不包含氨基的硅烷类气体:甲硅烷(SiH_4)气体

[0038] 氨基硅烷类气体:二异丙基氨基硅烷(ジイソプロピルアミノシラン;DIPAS)气体

[0039] 气体供给机构 114 所包括的气体供给源与多个分散喷嘴 125 相连接。在本例中,硅烷类气体供给源 121 经由流量控制器 123f 及开闭阀 124f 与分散喷嘴 125d 相连接,氨基硅烷类气体供给源 122 经由流量控制器 123g 及开闭阀 124g 与分散喷嘴 125e 相连接。此外,非活性气体供给源 115 经由流量控制器 123h 及开闭阀 126d 与分散喷嘴 125d 相连接,经由流量控制器 123h 及开闭阀 126e 与分散喷嘴 125e 相连接。将非活性气体用作稀释不包含氨基的硅烷类气体及氨基硅烷类气体的稀释气体或者载气,或者用作吹扫处理室 101 的内部的吹扫气体。

[0040] 此外,在将非活性气体用作吹扫气体的情况下,也可以使非活性气体供给源 115 与同分散喷嘴 125d、125e 分开设置的未图示的气体导入部相连接。未图示的气体导入部例如以朝向内侧贯穿歧管 103 的侧壁的方式设置。而且,气体导入部具有大于分散喷嘴 125d、125e 的气体喷出孔的气体喷出孔,经由歧管 103 的内侧从处理室 101 的下方在高度方向上朝向处理室 101 内供给非活性气体。

[0041] 多个分散喷嘴 125(在本例中为分散喷嘴 125d、125e)分别由石英管构成,朝向内侧贯穿歧管 103 的侧壁而向上方弯曲,如图 1 所示,该分散喷嘴 125 朝向处理室 101 的内部铅垂延伸。此外,在图 1 中,在分散喷嘴 125 的铅垂部分上隔着规定的间隔形成有多个气体喷出孔 127。从各气体喷出孔 127 沿着水平方向朝向处理室 101 内大致均匀地喷出上述气体。

[0042] 在处理室 101 内的与分散喷嘴 125 相反的一侧的部分上设有用于对处理室 101 内进行排气的排气口 129。通过在上下方向上削掉处理室 101 的侧壁从而形成细长的排气口 129。在处理室 101 的与排气口 129 相对应的部分上,利用焊接以覆盖排气口 129 的方式安装有以截面成形为 U 字状的排气口覆盖构件 130。排气口覆盖构件 130 沿处理室 101 的侧

壁向上方延伸,在处理室 101 的上方处规定出气体出口 131。包含真空泵等的排气机构 132 与气体出口 131 相连接。通过利用排气机构 132 对处理室 101 内进行排气从而使用于处理的处理气体的废气以及处理室 101 内的压力为与处理相应的处理压力。

[0043] 在处理室 101 的外周处设有筒体状的加热装置 133。加热装置 133 用于活化被供给到处理室 101 内的气体,并且加热被容纳在处理室 101 内的被处理体,例如半导体基板,在本例中为 n 型硅基板 1。

[0044] 成膜装置 100 的各部的控制是利用例如由微处理器(计算机)构成的控制器 150 进行的。控制器 150 连接有用户界面 151,该用户界面 151 由键盘和可视化地显示成膜装置 100 的工作状况的显示器等构成,该键盘用于供操作员为了管理成膜装置 100 而进行指令的输入操作等。

[0045] 在控制器 150 上连接有存储部 152。存储部 152 储存有用于在控制控制器 150 下而实现由成膜装置 100 执行的各种处理的控制程序以及用于根据处理条件使成膜装置 100 的各结构部执行处理的程序、即制程程序(recipe)。制程程序例如存储在存储部 152 中的存储介质中。存储介质可以是硬盘、半导体存储器,也可以是 CD-ROM、DVD、闪存器等可移动性存储介质。此外,也可以例如经由专用线路从其它装置适当地传输制程程序。根据需要利用来自用户界面 151 的指示等从存储部 152 读出制程程序,使控制器 150 按照读出的制程程序执行处理,从而在控制器 150 的控制下利用成膜装置 100 实施期望的处理。在本例中,在控制器 150 的控制下,在一个处理室 101 内依次执行下述说明的成膜方法。

[0046] 图 3A ~ 图 3C 是表示能够利用第 1 实施方式的成膜装置执行的成膜方法的一例的剖视图。

[0047] 图 3A 所示的截面表示在形成在 n 型硅基板 1 上的层间绝缘膜 2 中形成了到达上述 n 型硅基板 1 的接触孔 3 的时刻。

[0048] 如图 3A 所示,在形成接触孔 3 后,从蚀刻装置的处理室输出 n 型硅基板 1 时,在暴露于接触孔 3 的底部的 n 型硅基板 1 表面上形成较薄的自然氧化膜 4。自然氧化膜 4 成为增加接触电阻的一个原因。因此,优选除去自然氧化膜 4,但是即使例如在增大接触孔的直径 D 而增加由自然氧化膜 4 产生的接触电阻也不会阻碍半导体集成电路装置的动作的情况下,不一定需要除去自然氧化膜 4。在本例中,不除去自然氧化膜 4。

[0049] 接着,将形成有上述自然氧化膜 4 的 n 型硅基板 1 输入到图 1 所示的成膜装置 100 的处理室 101 内。输入后,使用加热装置 133 使处理室 101 内的温度为规定的温度。在本例中,处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 300°C ~ 550°C 那样的温度。

[0050] 接着,打开开闭阀 124g、126e,从非活性气体供给源 115 经由分散喷嘴 125e 将氮气供给到处理室 101 内,从氨基硅烷类气体供给源 122 经由分散喷嘴 125e 将二异丙基氨基硅烷(ジイソプロピルアミノシラン:DIPAS)供给到处理室 101 内。通过上述处理,如图 3B 所示,在层间绝缘膜 2 的表面及接触孔 3 的底部的表面上形成晶种层 7。若完成处理,则关闭开闭阀 124g 而停止供给二异丙基氨基硅烷,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126e,停止供给氮气。

[0051] 接着,使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 400°C ~ 650°C 那样的温度。接下来,打开开闭阀 124f、126d,从非活性气体供给源 115 经由分散喷嘴 125d 将氮气供给到处理室 101 内,从硅烷类气体供给源 121 经由分散喷嘴 125d 将甲硅烷气体

(SiH₄) 供给到处理室 101 内。通过上述处理,如图 3C 所示,在晶种层 7 上形成硅膜,在本例中形成非晶硅膜 8a,利用上述非晶硅膜 8a 填充接触孔 3。若完成处理,则关闭开闭阀 124f 而停止供给甲硅烷气体,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126d,停止供给氮气。

[0052] 在图 4 中表示沉积时间和非晶硅膜 8a 的膜厚的关系。图 4 所示的结果是以二氧化硅膜 (SiO₂) 作为基底的情况。该基底在本例中相当于层间绝缘膜 2。

[0053] 本例所使用的处理条件如下所示:

[0054] DIPAS 流量 :500sccm

[0055] 处理时间 :5min

[0056] 处理温度 :400℃

[0057] 处理压力 :53.2Pa (0.4Torr)。

[0058] 同样地用于形成本例所使用的非晶硅膜 8a 的处理条件如下所示:

[0059] 甲硅烷流量 :500sccm

[0060] 沉积时间 :30min/45min/60min

[0061] 处理温度 :500℃

[0062] 处理压力 :53.2Pa (0.4Torr)。

[0063] 在沉积时间为 30min、45min 及 60min 时这三点处测定非晶硅膜 8a 的膜厚。

[0064] 图 4 中的线 I 表示具有晶种层 7 的情况的结果,线 II 表示不具有晶种层 7 的情况的结果。线 I、II 是通过以最小二乘法对测定出的三个膜厚进行近似直线的直线,式如下所述。

[0065] 线 I : $y = 17.572x - 20.855$... (1)

[0066] 线 II : $y = 17.605x - 34.929$... (2)

[0067] 如图 4 所示,在具有晶种层 7 的情况下,与不具有晶种层 7 的情况相比较,非晶硅膜 8a 的膜厚增加倾向明显。

[0068] 在图 5 中表示上述 (1) 式、(2) 式中 $y = 0$ 、即非晶硅膜 8a 的膜厚为“0”时求得的线 I、II 与沉积时间的交点。

[0069] 此外,图 5 是放大图 4 中的虚线框 A 内的放大图。

[0070] 如图 5 所示,在基底为具有晶种层 7 的二氧化硅膜时,非晶硅膜 8a 的沉积从处理开始大约 1.2min ($x \approx 1.189$) 后开始。与此相对,在基底为不具有晶种层 7 的二氧化硅膜时,非晶硅膜 8a 的沉积从处理开始大约 2.0min ($x \approx 1.984$) 后开始。

[0071] 如上所述,能够通过基底使用氨基硅烷类气体而形成晶种层 7,从而使培养 (incubation) 时间从大约 2.0min 缩短到大约 1.2min。

[0072] 若采用上述的第 1 实施方式的成膜装置 100,在接触孔 3 的填充工序中,使用氨基硅烷类气体在层间绝缘膜 2 的表面及接触孔的底部的表面上形成晶种层 7 后,使用不包含氨基的硅烷类气体在晶种层 7 上形成硅膜,在本例中为非晶硅膜 8a。通过能够实施上述的工序,从而能够与不形成晶种层 7 的情况相比缩短非晶硅膜 8a 的培养时间。

[0073] 如上所述,能够缩短用于填充接触孔 3 的非晶硅膜 8a 的培养时间,其结果,能够获得下述优点,即,能够提高填充工序中的生产率,即使是多用填充工序的半导体集成电路装置,也可以获得能够发挥良好的生产能力的成膜装置 100。

[0074] 变形例

[0075] 图 6A ~ 图 6C 是表示能够利用第 1 实施方式的成膜装置执行的成膜方法的变形例的剖视图。

[0076] 如图 6A 所示,存在有伴随着接触孔 3 的微细化而接触孔 3 的直径 D 变窄时、即接触部的表面积减小时接触电阻增加的情况。作为一个消除上述的接触电阻增加的方法,如图 6A 中的附图标记 5 所示,存在有挖掘接触孔 3 的底部使接触部的表面积增加的方法。

[0077] 第 1 实施方式如图 6A ~ 图 6C 所示那样也能够应用于预先挖掘接触孔 3 的底部的半导体集成电路装置。

[0078] 此外,第 1 实施方式的一例与本变形例的区别点在于是否挖掘接触孔 3 的底部,本变形例的制法与图 3A ~ 图 3C 所示的一例的制法相同。因此,变形例的说明只限于图 6A ~ 图 6C 的图示,省略其详细说明。

[0079] 此外,以下说明的实施方式是按照挖掘了接触孔 3 的底部的例子进行说明的。

[0080] 第 2 实施方式

[0081] 图 7 是概略表示本发明的第 2 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。

[0082] 如图 7 所示,第 2 实施方式的成膜装置所包括的气体供给机构 114 与第 1 实施方式的成膜装置的气体供给机构 114 的不同之处在于,该第 2 实施方式的气体供给机构 114 还包括用于供给能够除去自然氧化膜的气体的气体供给源。

[0083] 在本例中,利用两种气体作为能够除去自然氧化膜的气体,第 2 实施方式的气体供给机构 114 包括用于供给能够除去自然氧化膜的第 1 气体的第 1 气体供给源 116 及用于供给同样地能够除去自然氧化膜的与上述第 1 气体不同的第 2 气体的第 2 气体供给源 117。

[0084] 在本例中,作为上述气体的一例准备下述气体,或者准备能够产生下述气体的结构。

[0085] 第 1 气体:氨 (NH_3) 气

[0086] 第 2 气体:氟化氢 (HF) 气体

[0087] 第 1 气体供给源 116 经由流量控制器 123a 及开闭阀 124a 与分散喷嘴 125a 相连接。同样地,第 2 气体供给源 117 经由流量控制器 123b 及开闭阀 124b 与分散喷嘴 125b 相连接。

[0088] 各个分散喷嘴 125a、125b 与其它的分散喷嘴相同地由石英管构成,该分散管嘴朝向内侧贯穿歧管 103 的侧壁而向上方弯曲,如图 1 所示,朝向处理室 101 的内部铅垂延伸。

[0089] 图 8A ~ 图 8D 是表示能够利用第 2 实施方式的成膜装置执行的成膜方法的一例的剖视图。

[0090] 首先,如图 8A 所示,将形成有上述自然氧化膜 4 的 n 型硅基板 1 输入到成膜装置 100 的处理室 101 内。输入后,使用加热装置 133,使处理室 101 内的温度为规定的温度。在本例中处理室 101 内的温度为使 n 型硅基板 1 的温度成为 $20^\circ\text{C} \sim 300^\circ\text{C}$ 那样的温度。接下来,打开图 7 所示的开闭阀 124a、124b、126a 及 126b,分别从非活性气体供给源 115、第 1 气体供给源 116 及第 2 气体供给源 117 经由分散喷嘴 125a、125b 将氮气 (N_2)、氨气 (NH_3) 及氟化氢气体 (HF) 供给到处理室 101 内。通过上述处理,如图 8B 所示,除去已暴露于接触孔 3 的底部的 n 型硅基板 1 表面上的自然氧化膜 4。若完成处理,则关闭开闭阀 124a、124b,停

止供给氮气及氟化氢气体。与此同时,使用排气机构 132 对处理室 101 内进行排气,并且将氮气供给到处理室 101 内,用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126a、126b,停止供给氮气。

[0091] 之后,如图 8C、图 8D 所示,按照参照上述图 3B、图 3C 进行说明的制法,形成晶种层 7 及非晶硅膜 8a。

[0092] 若采用上述的第 2 实施方式的成膜装置,与第 1 实施方式相同地进行接触孔 3 的填充工序,因此能够缩短填充接触孔 3 的非晶硅膜 8a 的培养时间,能够提高填充工序中的生产率。因此,能够获得下述优点,即,与第 1 实施方式相同地即使是多用填充工序的半导体集成电路装置,也可以获得能够发挥良好的生产能力的成膜装置 100。

[0093] 在上述优点之外,还能够获得下述优点,即,若采用第 2 实施方式的成膜装置,能够除去自然氧化膜 4,因此能够抑制接触电阻的增加。

[0094] 而且,自然氧化膜 4 的除去是在成膜装置的用于进行非晶硅膜 8a 的成膜的处理室内进行的。因此,在除去自然氧化膜 4 后,能够迅速地进行非晶硅膜 8a 的成膜。因此,能够获得下述优点,即,在进行自然氧化膜 4 的除去的情况下,能够抑制填充工序中的生产率的恶化。

[0095] 第 3 实施方式

[0096] 图 9 是概略表示本发明的第 3 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。

[0097] 如图 9 所示,第 3 实施方式的成膜装置所包括的气体供给机构 114 与第 2 实施方式的成膜装置的气体供给机构 114 的不同之处在于,第 3 实施方式的气体供给机构 114 还包括用于供给包含掺杂剂的气体的掺杂剂气体供给源 120。

[0098] 在本例中,作为掺杂剂,选择与 n 型硅基板 1 的导电型相同的 n 型杂质。在掺杂剂气体供给源 120 中准备作为包含 n 型杂质的气体的下述气体,或者掺杂剂气体供给源 120 构成为能够产生下述气体。

[0099] 掺杂剂气体:磷化氢 (PH_3) 气体

[0100] 本例的掺杂剂气体供给源 120 经由流量控制器 123e 及开闭阀 124e 与分散喷嘴 125d 相连接。

[0101] 图 10A ~ 图 10C 是表示能够利用第 3 实施方式的成膜装置执行的成膜方法的一例的剖视图。

[0102] 例如,按照第 2 实施方式所说明的制法,除去已暴露于接触孔 3 的底部的 n 型硅基板 1 表面上的自然氧化膜 4。之后,使处理室 101 内的温度为例如 n 型硅基板 1 的温度成为 $400^\circ\text{C} \sim 650^\circ\text{C}$ 那样的温度。接下来,打开开闭阀 124e、126d,从非活性气体供给源 115 经由分散喷嘴 125d 将氮气供给到处理室 101 内,从掺杂剂气体供给源 120 经由分散喷嘴 125d 将磷化氢气体 (PH_3) 供给到处理室 101 内。

[0103] 通过上述处理,如图 10A 所示,在被挖掘的 n 型硅基板 1 的表面上如附图标记 6 所示那样吸附作为 n 型杂质的磷 (P),从而提高 n 型硅基板 1 的表面部分的 n 型杂质浓度。其结果,降低 n 型硅基板 1 的表面部分的电阻值。若完成处理,则关闭开闭阀 124e 而停止供给磷化氢气体,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126d,停止供给氮气。

[0104] 之后,如图 10B、图 10C 所示,按照参照上述图 3B、图 3C 进行说明的制法,形成晶种层 7 及非晶硅膜 8a。

[0105] 在上述的第 3 实施方式的成膜装置中,也与第 1 实施方式相同地进行接触孔 3 的填充工序。因此,与第 1 实施方式相同地即使是多用填充工序的半导体集成电路装置,也能够获得下述优点,即,可以获得能够发挥良好的生产能力的成膜装置 100。

[0106] 此外,若采用第 3 实施方式的成膜装置,能够将 n 型杂质导入到接触孔 3 的底部的 n 型硅基板 1 的表面部分。因此,能够获得下述优点,即,能够提高接触孔 3 的底部的 n 型硅基板 1 的 n 型杂质浓度,能够降低接触电阻。

[0107] 而且, n 型杂质的导入是在成膜装置的用于形成非晶硅膜 8a 的处理室内进行的。因此,在导入 n 型杂质后,能够迅速地进行非晶硅膜 8a 的成膜。因此,能够获得下述的优点,即,在进行 n 型杂质的导入的情况下,能够抑制填充工序中的生产率的恶化。

[0108] 变形例

[0109] 图 11A ~ 图 11C 是表示能够利用第 3 实施方式的成膜装置执行的成膜方法的变形例的剖视图。

[0110] 虽然在上述第 3 实施方式中,将 n 型杂质导入到 n 型硅基板 1 中,但是第 3 实施方式的成膜装置也能够将 n 型杂质导入到非晶硅膜 8a 中。

[0111] 如图 11A、图 11B 所示,按照参照图 8B、图 8C 进行说明的制法,在形成晶种层 7 后,打开开闭阀 124e、126d、124f,从非活性气体供给源 115 经由分散喷嘴 125d 将氮气供给到处理室 101 内,从掺杂剂气体供给源 120 经由分散喷嘴 125d 将磷化氢气体供给到处理室 101 内,从硅烷类气体供给源 121 经由分散喷嘴 125d 将甲硅烷气体供给到处理室 101 内。通过上述处理,如图 11C 所示,形成含有 n 型杂质、在本例中为掺杂有磷 (P) 的非晶硅膜 8a*, 利用掺杂的非晶硅膜 8a* 填充接触孔 3。此外,在掺杂的非晶硅膜 8a* 的 n 型杂质浓度高于 n 型硅基板 1 的 n 型杂质浓度的情况下,如图 11C 所示,例如, n 型杂质从掺杂的非晶硅膜 8a* 向 n 型硅基板 1 扩散。

[0112] 如上所述,也能够通过将 n 型杂质导入到非晶硅膜 8a 而形成掺杂的非晶硅膜 8a*。在该情况下也能够获得下述优点,即,减小掺杂的非晶硅膜 8a* 的电阻,其结果,能够降低接触电阻。

[0113] 此外,在掺杂的非晶硅膜 8a* 的 n 型杂质浓度高于 n 型硅基板 1 的 n 型杂质浓度的情况下,如图 11C 所示,例如, n 型杂质从掺杂的非晶硅膜 8a* 向 n 型硅基板 1 扩散。也能够利用上述扩散,从而减小 n 型硅基板 1 的接触部分的电阻。

[0114] 当然,也可以以参照图 10A 进行说明的那样将 n 型杂质预先导入到 n 型硅基板 1 的接触部分,然后,按照参照图 11C 进行说明的制法形成掺杂的非晶硅膜 8a*。

[0115] 第 4 实施方式

[0116] 图 12 是概略表示本发明的第 4 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。

[0117] 如图 12 所示,第 4 实施方式的成膜装置所包括的气体供给机构 114 与第 3 实施方式的成膜装置的气体供给机构 114 的不同之处在于,该第 4 实施方式的成膜装置的气体供给机构 114 还包括用于供给能够蚀刻硅膜的气体的第 3 气体供给源 119。

[0118] 在本例中,在第 3 气体供给源 119 中准备作为能够蚀刻硅膜的气体的下述气体,或

者第 3 气体供给源 119 构成为能够产生下述气体。

[0119] 能够蚀刻硅膜的气体：氯 (Cl_2) 气

[0120] 本例的第 3 气体供给源 119 经由流量控制器 123d 及开闭阀 124d 与分散喷嘴 125c 相连接。

[0121] 分散喷嘴 125c 也由石英管构成且向内侧贯穿歧管 103 的侧壁而向上方弯曲，如图 1 所示，该分散喷嘴 125c 朝向处理室 101 的内部垂直延伸。

[0122] 图 13A ~ 图 13E 是表示能够利用第 4 实施方式的成膜装置执行的成膜方法的一例的剖视图。

[0123] 也能够形成了非晶硅膜 8a 的阶段完成接触孔 3 的填充。然而，在接触孔 3 的径深比较高（接触孔 3 在高度方向上细长）的情况下，如图 13A 所示，有时在非晶硅膜 8a 中产生空隙 9。在本例中，假定产生了空隙 9，然后，执行下述处理。

[0124] 首先，使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $200^\circ\text{C} \sim 500^\circ\text{C}$ 那样的温度。接下来，打开开闭阀 124d、126c，从非活性气体供给源 115 经由分散喷嘴 125c 将氮气供给到处理室 101 内，从第 3 气体供给源 119 经由分散喷嘴 125c 将氯气 (Cl_2) 供给到处理室 101 内。通过上述处理，如图 13B 所示，到接触孔 3 的中途为止，除去了例如假定在非晶硅膜 8a 中产生空隙 9 的区域的非晶硅膜 8a。若完成处理，则关闭开闭阀 124d 而停止供给氯气，并且用氮气吹扫处理室 101 内的气氛。之后，使排气机构 132 停止，并且关闭开闭阀 126c，停止供给氮气。

[0125] 接着，使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $400^\circ\text{C} \sim 650^\circ\text{C}$ 那样的温度。接下来，打开开闭阀 124f、126d，从非活性气体供给源 115 经由分散喷嘴 125d 将氮气供给到处理室 101 内，从硅烷类气体供给源 121 经由分散喷嘴 125d 将甲硅烷气体 (SiH_4) 供给到处理室 101 内。通过上述处理，如图 13C 所示，在晶种层 7 上及非晶硅膜 8a 上形成硅膜、在本例中为非晶硅膜 8b，再度填充接触孔 3。若完成处理，则关闭开闭阀 124f 而停止供给甲硅烷气体，并且利用氮气吹扫处理室 101 内的气氛。之后，使排气机构 132 停止，并且关闭开闭阀 126d，停止供给氮气。

[0126] 例如，如图 13D、图 13E 所示重复上述的沉积、蚀刻，从非晶硅膜 8a、8b 除去假定产生空隙 9 的区域，并且用非晶硅膜 8a、8b 及 8c 填充接触孔 3。若完成最后的非晶硅膜、在本例中为第 3 层非晶硅膜 8c 的形成，从处理室 101 内输出 n 型硅基板 1。

[0127] 在上述的第 4 实施方式的成膜装置中，也与第 1 实施方式相同地进行接触孔 3 的填充工序的最初阶段、即非晶硅膜 8a 的形成。因此，能够获得与第 1 实施方式相同的优点。

[0128] 此外，若采用第 4 实施方式的成膜装置，能够除去产生于非晶硅膜 8a、8b 的空隙 9，因此，能够消除通过产生空隙而增大电阻的情况。

[0129] 此外，能够在同一成膜装置的处理室内进行非晶硅膜 8a、8b 的成膜和蚀刻，因此能够获得下述的优点，即，能够不需要在成膜工序和蚀刻工序中进行装置间的输送作业，从而抑制生产率的降低。

[0130] 第 5 实施方式

[0131] 上述第 1 实施方式是主要目标在于缩短进行成膜的膜的培养时间且提高填充工序中的生产率例子。

[0132] 此外，第 2 实施方式 ~ 第 4 实施方式是谋求提高生产率并且消除伴随着微细化而

在接触孔、线中增加接触电阻的情况的例子。作为伴随着微细化而在接触孔、线中增加接触电阻的原因,如第 2 实施方式~第 4 实施方式所说明的那样,例如举出:

[0133] 1) 由自然氧化膜产生的电阻增加的影响显著化;

[0134] 2) 接触部的表面积减小;

[0135] 3) 填充的导电物的体积小,由产生于导电物内的空隙所引起的体积减小表现明显等。

[0136] 第 5 实施方式是欲提供一种用一台成膜装置能够解决 1) ~ 3) 的情况并且也能够谋求缩短进行成膜的膜的培养时间及提高生产率的成膜装置的例子。

[0137] 图 14 是概略表示本发明的第 5 实施方式的成膜装置所包括的气体供给机构的一结构例的框图。

[0138] 如图 14 所示,第 5 实施方式的成膜装置所包括的气体供给机构 114 与第 4 实施方式的成膜装置的气体供给机构 114 的不同之处在于,在第 5 实施方式的成膜装置的气体供给机构 114 中还包括用于供给能够蚀刻导电体、在本例中为 n 型硅基板 1 的第 4 气体的第 4 气体供给源 118。

[0139] 在本例中,在第 4 气体供给源 118 中准备作为能够蚀刻导电体的气体的下述气体,或者第 4 气体供给源 118 构成为能够产生下述气体。

[0140] 能够蚀刻导电体的气体:氟 (F_2) 气

[0141] 本例的第 4 气体供给源 118 经由流量控制器 123c 及开闭阀 124c 与分散喷嘴 125c 相连接。

[0142] 图 15 是表示能够利用第 5 实施方式的成膜装置执行的成膜方法的处理气体供给及处理温度的一例的时间图,此外,图 16A ~ 图 16J 是表示该成膜方法的剖视图。

[0143] 首先,图 16A 所示的截面表示在形成在 n 型硅基板 1 上的层间绝缘膜 2 中形成有到达上述 n 型硅基板 1 的接触孔 3 的时刻。

[0144] 如图 16A 所示,形成有接触孔 3 后,当从蚀刻装置的处理室输出 n 型硅基板 1 时,在暴露于接触孔 3 的底部的 n 型硅基板 1 表面上形成较薄的自然氧化膜 4。

[0145] 接着,将形成有上述自然氧化膜 4 的 n 型硅基板 1 输入到图 1 所示的成膜装置 100 的处理室 101 内。输入后,使用加热装置 133 使处理室 101 内的温度为规定的温度。在本例中处理室 101 内的温度为使 n 型硅基板 1 的温度成为 $20^{\circ}\text{C} \sim 300^{\circ}\text{C}$ 那样的温度。接下来,打开图 14 所示的开闭阀 124a、124b、126a 及 126b,分别从非活性气体供给源 115、第 1 气体供给源 116 及第 2 气体供给源 117 经由分散喷嘴 125a、125b 将氮气 (N_2)、氨气 (NH_3) 及氟化氢气体 (HF) 供给到处理室 101 内(图 15 中的步骤 1:COR)。通过上述处理,如图 16B 所示,除去已暴露于接触孔 3 的底部的 n 型硅基板 1 表面上的自然氧化膜 4。若完成处理,则关闭开闭阀 124a、124b,停止供给氨气及氟化氢气体。与此同时,使用排气机构 132,对处理室 101 内进行排气,并且将氮气供给到处理室 101 内,用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126a、126b,停止供给氮气。

[0146] 接着,与第 2 实施方式相同地使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $20^{\circ}\text{C} \sim 300^{\circ}\text{C}$ 那样的温度。接下来,打开开闭阀 124c、126c,从非活性气体供给源 115 经由分散喷嘴 125c 将氮气供给到处理室 101 内,从第 4 气体供给源 118 经由分散喷嘴 125c 将氟气 (F_2) 供给到处理室 101 内(图 15 中的步骤 2:Si recess(凹进))。通过上述处理,

如图 16C 所示,如附图标记 5 所示那样挖掘已暴露于接触孔 3 的底部的 n 型硅基板 1。若完成处理,则关闭开闭阀 124c 而停止供给氟气,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126c,停止供给氮气。

[0147] 接着,与第 3 实施方式同样地使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $400^{\circ}\text{C} \sim 650^{\circ}\text{C}$ 那样的温度。接下来,打开开闭阀 124e、126d,从非活性气体供给源 115 经由分散喷嘴 125d 将氮气供给到处理室 101 内,从掺杂剂气体供给源 120 经由分散喷嘴 125d 将磷化氢气体 (PH_3) 供给到处理室 101 内(图 15 中的步骤 3: PH_3 adsorption)。通过上述处理,如图 16D 所示,如附图标记 6 所示那样在被挖掘的 n 型硅基板 1 的表面上吸附作为 n 型杂质的磷 (P),提高 n 型硅基板 1 的表面部分的 n 型杂质浓度。其结果,降低 n 型硅基板 1 的表面部分的电阻值。若完成处理,则关闭开闭阀 124e 而停止供给磷化氢气体,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126d,停止供给氮气。

[0148] 接着,与第 1 实施方式相同地使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $300^{\circ}\text{C} \sim 550^{\circ}\text{C}$ 那样的温度。接下来,打开开闭阀 124g、126e,从非活性气体供给源 115 经由分散喷嘴 125e 将氮气供给到处理室 101 内,从氨基硅烷类气体供给源 122 经由分散喷嘴 125e 将二异丙基氨基硅烷 (ジイソプロピルアミノシラン: DIPAS, 在图 15 中记载为 Pre-X) 供给到处理室 101 内(图 15 中的步骤 4: Seed(品种))。通过上述处理,如图 16E 所示,在层间绝缘膜 2 及被挖掘的 n 型硅基板 1 的表面上形成晶种层 7。若完成处理,则关闭开闭阀 124g 而停止供给二异丙基氨基硅烷,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126e,停止供给氮气。

[0149] 接着,使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $400^{\circ}\text{C} \sim 650^{\circ}\text{C}$ 那样的温度。接下来,打开开闭阀 124f、126d,从非活性气体供给源 115 经由分散喷嘴 125d 将氮气供给到处理室 101 内,从硅烷类气体供给源 121 经由分散喷嘴 125d 将甲硅烷气体 (SiH_4) 供给到处理室 101 内(图 15 中的步骤 5: Depo(沉积))。通过上述处理,如图 16F 所示,在晶种层 7 上形成硅膜、在本例中为非晶硅膜 8a,使其填充接触孔 3。若完成处理,则关闭开闭阀 124f 而停止供给甲硅烷气体,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126d,停止供给氮气。

[0150] 此外,在本例中,也能够从掺杂剂气体供给源 120 经由分散喷嘴 125d 将掺杂剂导入到非晶硅膜 8a,与第 3 实施方式的变形例相同地形成掺杂的非晶硅膜 8a*。

[0151] 此外,在本例中,也能够形成了非晶硅膜 8a 的阶段,完成接触孔 3 的填充。然而,也能够如第 4 实施方式那样,重复蚀刻和成膜,一边从非晶硅膜 8a 除去空隙 9,一边进行成膜。在本例中,假定产生了空隙 9,进一步执行下述处理。

[0152] 与第 4 实施方式相同地使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $200^{\circ}\text{C} \sim 500^{\circ}\text{C}$ 那样的温度。接下来,打开开闭阀 124d、126c,从非活性气体供给源 115 经由分散喷嘴 125c 将氮气供给到处理室 101 内,从第 3 气体供给源 119 经由分散喷嘴 125c 将氯气 (Cl_2) 供给到处理室 101 内(图 15 中的步骤 6: Etch(蚀刻))。通过上述处理,如图 16G 所示,到接触孔 3 的中途为止,除去例如假定在非晶硅膜 8a 中产生空隙 9 的区域的非晶硅膜 8a。若完成处理,则关闭开闭阀 124d 而停止供给氯气,并且用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126c,停止供给氮气。

[0153] 接着,使处理室 101 内的温度为例如使 n 型硅基板 1 的温度成为 $400^{\circ}\text{C} \sim 650^{\circ}\text{C}$ 那样的温度。接下来,打开开闭阀 124f、126d,从非活性气体供给源 115 经由分散喷嘴 125d 将氮气供给到处理室 101 内,从硅烷类气体供给源 121 经由分散喷嘴 125d 将甲硅烷气体 (SiH_4) 供给到处理室 101 内(图 15 中的步骤 7:Depo(沉积))。通过上述处理,如图 16H 所示,在晶种层 7 上及非晶硅膜 8a 上形成硅膜、在本例中为非晶硅膜 8b,使其再度填充接触孔 3。若完成处理,则关闭开闭阀 124f 而停止供给甲硅烷气体,用氮气吹扫处理室 101 内的气氛。之后,使排气机构 132 停止,并且关闭开闭阀 126d,停止供给氮气。

[0154] 例如,如图 16I、图 16J 所示地重复上述的沉积、蚀刻,从非晶硅膜 8a、8b 除去假定产生空隙 9 的区域,并且利用非晶硅膜 8a、8b 及 8c 填充接触孔 3。若完成最后的非晶硅膜、在本例中为第 3 层非晶硅膜 8c 的形成,则从处理室 101 内输出 n 型硅基板 1。

[0155] 此外,在非晶硅膜 8b、8c 中也可以与第 3 实施方式的变形例相同地形成为掺杂的非晶硅膜。

[0156] 如上所述那样完成使用第 5 实施方式的成膜装置的成膜方法、在本例中为接触孔 3 的填充工艺。

[0157] 若采用上述的第 5 实施方式的成膜装置,即使伴随着接触孔的微细化,也能够获得下述优点:

[0158] (1) 在步骤 1 中,从暴露于接触孔 3 的底部的 n 型硅基板 1 表面上除去自然氧化膜 4。因此,能够抑制由自然氧化膜 4 导致的接触电阻增加;

[0159] (2) 在步骤 2 中,挖掘已暴露于接触孔 3 的底部的 n 型硅基板 1。因此,与不挖掘 n 型硅基板 1 的情况相比能够增大接触部的表面积,能够抑制由接触部的表面积减小而引起的接触电阻增加;

[0160] (3) 维持上述 (1)、(2) 的优点,并且在步骤 4 中,使用氨基硅烷类气体形成晶种层 7。因此,能够获得下述优点,即,能够缩短步骤 5 中的使用硅烷类气体形成的非晶硅膜 8a 的培养时间。

[0161] 而且,能够仅通过使用一台成膜装置 100 进行处理而获得上述 (1) ~ (3) 的优点。

[0162] 此外,在上述第 5 实施方式中,

[0163] (4) 在步骤 6、7 中,通过重复非晶硅膜的沉积及蚀刻,从而除去可能产生于沉积的非晶硅膜中的空隙。因此,能够获得下述优点,即,能够抑制填充到接触孔 3 内的非晶硅膜的、由空隙产生的体积减小,能够抑制由体积减小产生的接触电阻增加。

[0164] 此外,在上述第 5 实施方式中,

[0165] (5) 在步骤 3 中,在被挖掘的 n 型硅基板 1 的表面上吸附作为 n 型杂质的磷 (P)。因此,能够获得下述优点,即,能够提高 n 型硅基板 1 的表面部分的 n 型杂质浓度,能够降低 n 型硅基板 1 的表面部分的电阻值。

[0166] 也能够仅使用一台成膜装置 100 进行处理而在获得上述 (1) ~ (3) 的优点的同时,获得上述 (4)、(5) 的优点。

[0167] 从而,若采用第 5 实施方式的成膜装置,能够提供一种成膜装置,其即使在伴随着微细化的接触孔中也能够进行能够抑制或者减少接触电阻增加的成膜,并且能够谋求缩短进行成膜的膜的培养时间,提高生产率。

[0168] 以上,虽然按照第 1 实施方式 ~ 第 5 实施方式说明本发明,但是本发明并不限于

上述第 1 实施方式～第 5 实施方式,本发明能够进行各种变形。

[0169] 例如,在上述第 5 实施方式中,在步骤 6 中蚀刻非晶硅膜 8a 后,接着,在步骤 7 中使用不包含氨基的硅烷类气体形成非晶硅膜 8b。

[0170] 然而,也能够到接触孔 3 的中途为止除去非晶硅膜 8a 后,将氨基硅烷类气体再度供给到处理室 101 内,在层间绝缘膜 2 及非晶硅膜 8a 表面上形成新的晶种层,之后,将不包含氨基的硅烷类气体到再度供给到处理室 101 内,在新的晶种层上形成新的非晶硅膜 8b。

[0171] 此外,在上述第 5 实施方式中,说明将成膜装置 100 应用于到达 n 型硅基板 1 的接触孔 3 内的填充工艺的例子。

[0172] 然而,并不限于接触孔 3 内的填充工艺,也能够将上述成膜装置 100 具有上述优点地应用于凹状的线的填充工艺。

[0173] 此外,接触孔 3 并不限于到达 n 型硅基板 1 的接触孔,也可以是到达 p 型硅基板的接触孔,也可以是到达形成于 n 型或者 p 型的硅基板的接触孔、或者到达凹下部 (well) 的源极 (source) 区域、漏极 (drain) 区域那样的活性区域的接触孔。此外,不仅是到达半导体区域的接触孔,也可以是到达铜等金属布线的接触孔。能够在到达金属布线那样的到达半导体区域以外的情况下,省略图 15 所示的步骤 3、也就是说省略掺杂剂的吸附工序。

[0174] 此外,虽然在上述第 1 实施方式～第 5 实施方式中,使用二异丙基氨基硅烷 (ジイソプロピルアミノシラン;DIPAS) 作为氨基硅烷类气体,但是也能够 DIPAS 之外使用下述的氨基硅烷类气体,

[0175] BAS 为丁基氨基硅烷 (ブチルアミノシラン)、

[0176] BTBAS 为双叔丁基氨基硅烷 (ビスターシヤリブチルアミノシラン)、

[0177] DMAS 为二甲氨基硅烷 (ジメチルアミノシラン)、

[0178] BDMAS 为双 (二甲氨基) 硅烷 (ビスジメチルアミノシラン)、

[0179] TDMAS 为 (三 (二甲氨基) 硅烷) (トリジメチルアミノシラン)、

[0180] DEAS 为二乙基氨基硅烷 (ジエチルアミノシラン)、

[0181] BDEAS 为双 (二乙基氨基) 硅烷 (ビスジエチルアミノシラン)、

[0182] DPAS 为二丙基氨基硅烷 (ジプロピルアミノシラン)。

[0183] 此外,虽然在上述一实施方式中,使用甲硅烷气体 (SiH_4) 作为不包含氨基的硅烷类气体,但是也能够 SiH_4 之外使用下述的不包含氨基的硅烷类气体作为不含有氨基的硅烷类气体,

[0184] SiH_6 、

[0185] Si_2H_4 、

[0186] Si_2H_6 、

[0187] 以 $\text{Si}_m\text{H}_{2m+2}$ (其中, m 为 3 以上的自然数) 的式表示的硅的氢化物、

[0188] 以 Si_nH_{2n} (其中, n 为 3 以上的自然数) 的式表示的硅的氢化物。

[0189] 作为以上述 $\text{Si}_m\text{H}_{2m+2}$ (其中, m 为 3 以上的自然数) 的式表示的硅的氢化物,能够使用下述物质中的至少一种,

[0190] 丙硅烷 (Si_3H_8)、

[0191] 丁硅烷 (Si_4H_{10})、

[0192] 戊硅烷 (Si_5H_{12})、

[0193] 己硅烷 (Si_6H_{14})、

[0194] 庚硅烷 (Si_7H_{16})。

[0195] 此外,作为以上述 Si_nH_{2n} (其中, n 为 3 以上的自然数) 的形式表示的硅的氢化物,能够使用下述物质中的至少一种,

[0196] 环丙硅烷 (Si_3H_6)、

[0197] 环丁硅烷 (Si_4H_8)、

[0198] 环戊硅烷 (Si_5H_{10})、

[0199] 环己硅烷 (Si_6H_{12})、

[0200] 环庚硅烷 (Si_7H_{14})。

[0201] 此外,也能够在上述第 3 实施方式~第 5 实施方式中省略构成要件。

[0202] 例如,能够从第 3 实施方式的图 9 所示的气体供给机构 114 中省略第 1 气体供给源 116 及第 2 气体供给源 117。

[0203] 此外,能够从第 4 实施方式的图 12 所示的气体供给机构 114 中省略第 1 气体供给源 116、第 2 气体供给源 117 及掺杂剂气体供给源 120 的至少任意一个。

[0204] 此外,能够从第 5 实施方式的图 14 所示的气体供给机构 114 中省略第 1 气体供给源 116、第 2 气体供给源 117、第 3 气体供给源 119 及掺杂剂气体供给源 120 的至少任意一个。

[0205] 发明的效果

[0206] 若采用本发明,能够提供一种成膜装置,其能够提高填充工序中的生产率且即使是多用填充工序的半导体集成电路装置也能够发挥良好的生产能力。

[0207] 除此之外,本发明能够在不脱离其主旨的范围内进行各种变形。

[0208] 关联申请的相互参照

[0209] 本申请基于在 2010 年 10 月 29 日向日本专利厅提出的日本特许出愿编号第 2010-243130 号及于 2011 年 9 月 22 日提出的日本特许出愿编号第 2011-207962 号主张优先权的利益,以参照的方式将其全部公开内容包含在本说明书中。

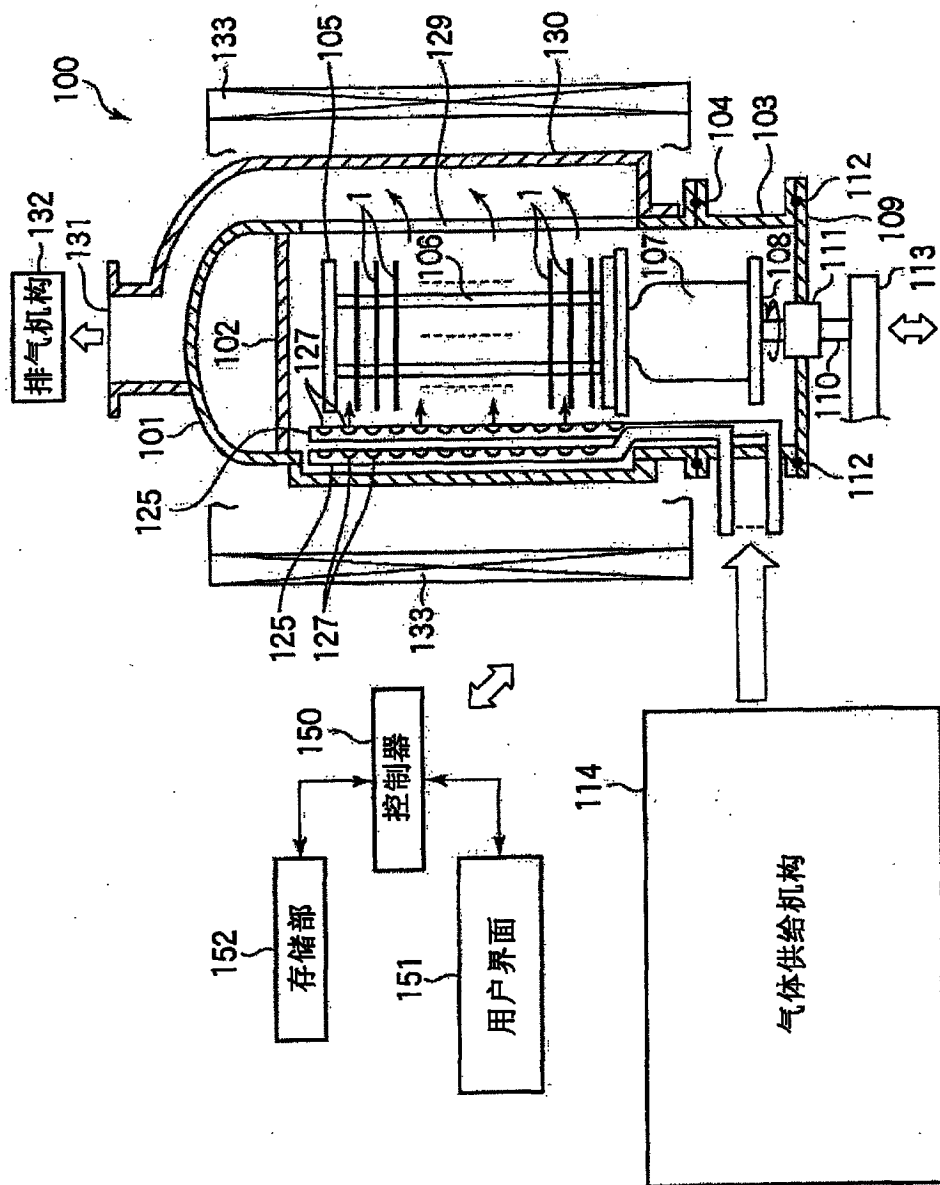
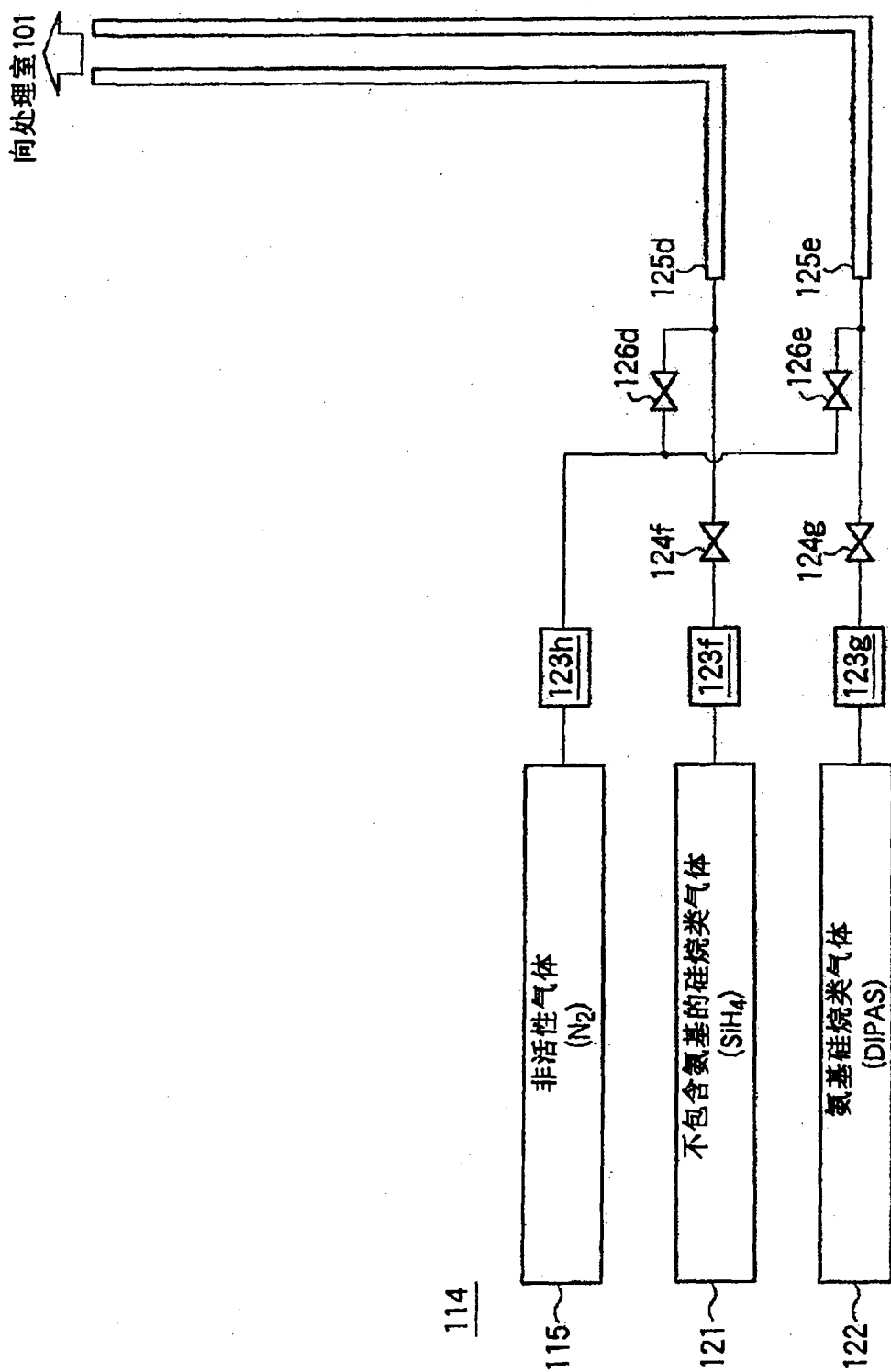


图 1



114

图 2

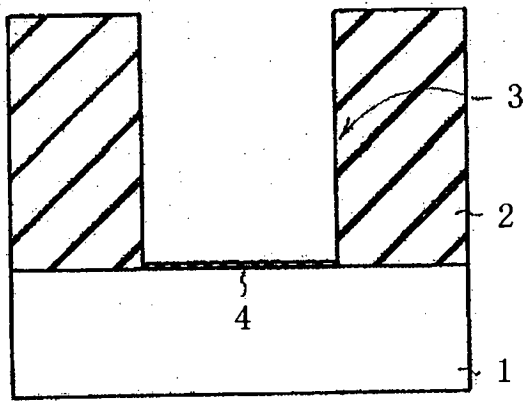


图 3A

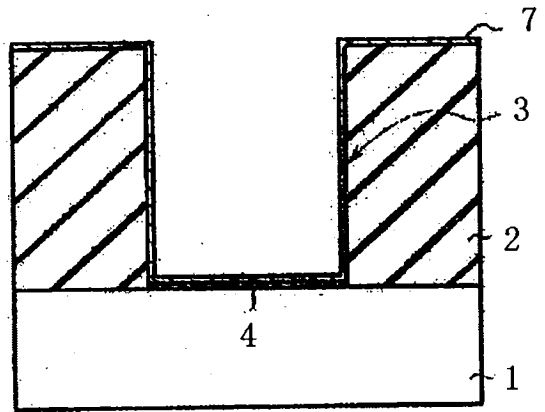


图 3B

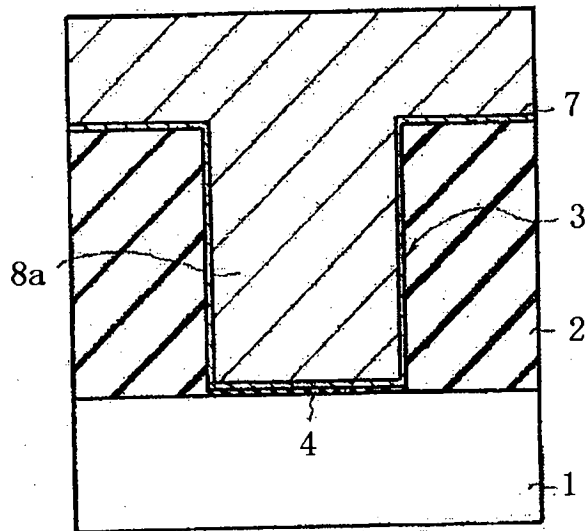


图 3C

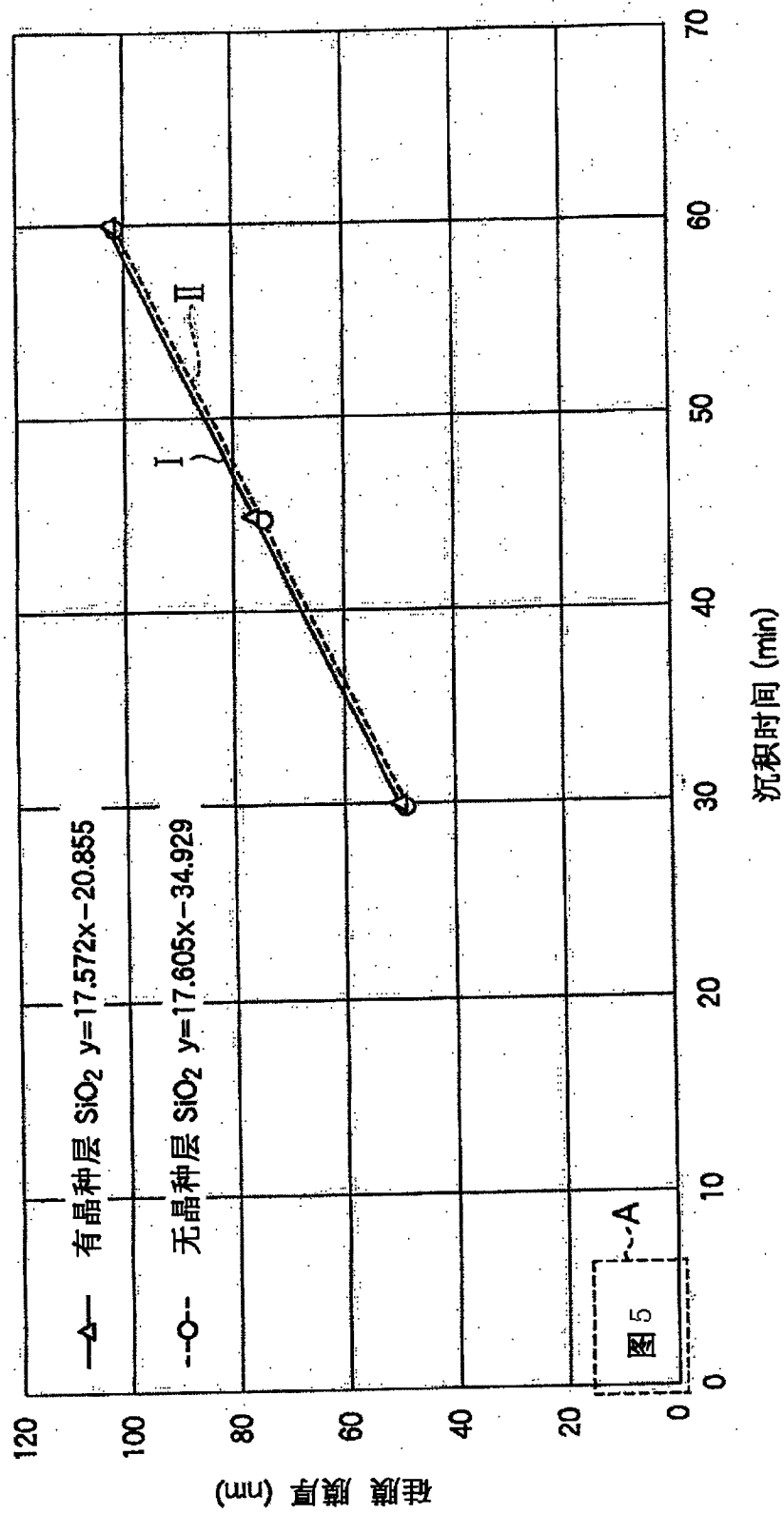


图 4

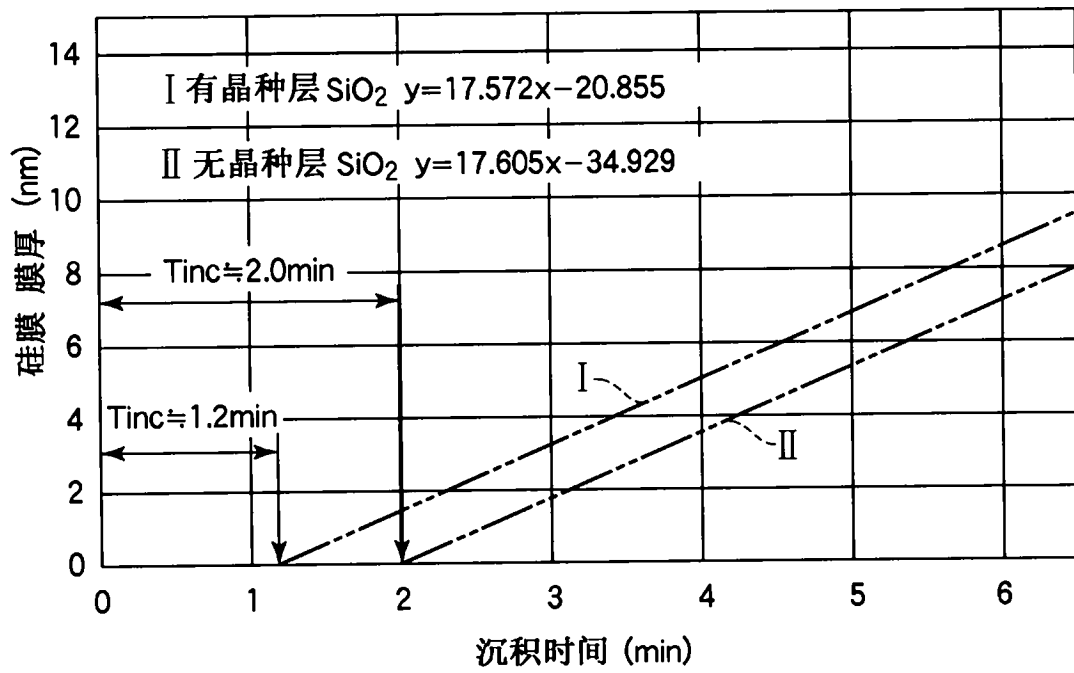


图 5

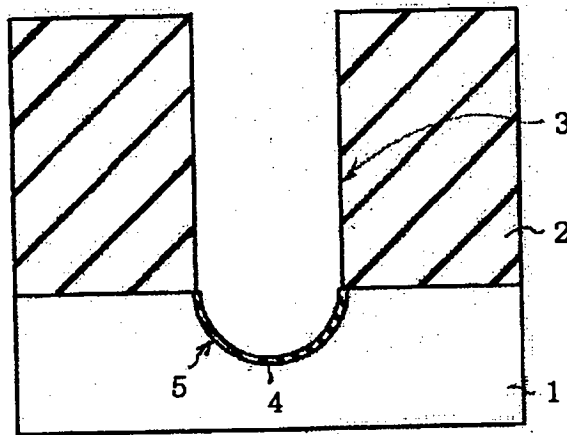


图 6A

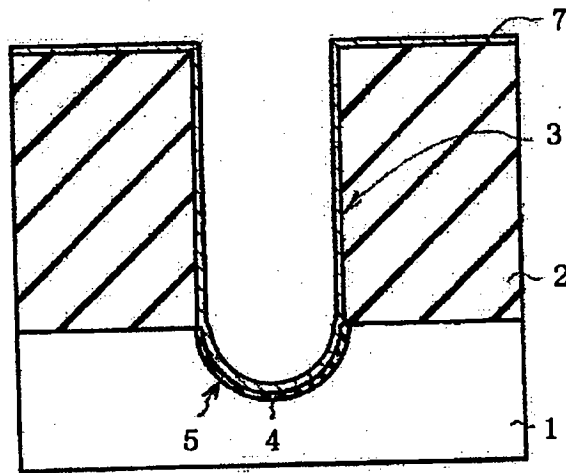


图 6B

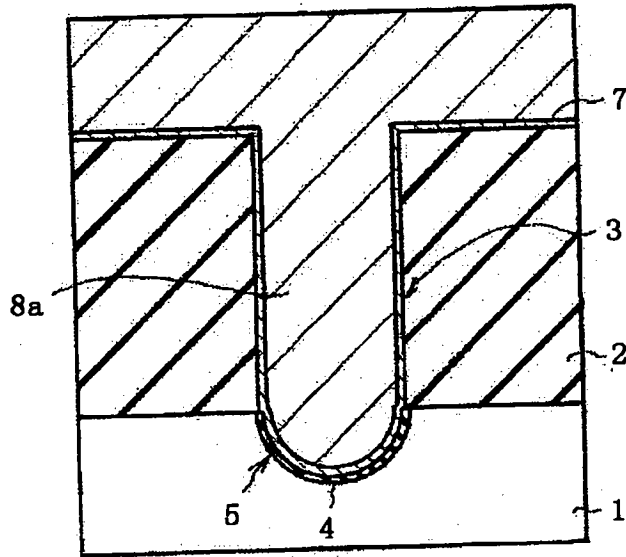


图 6C

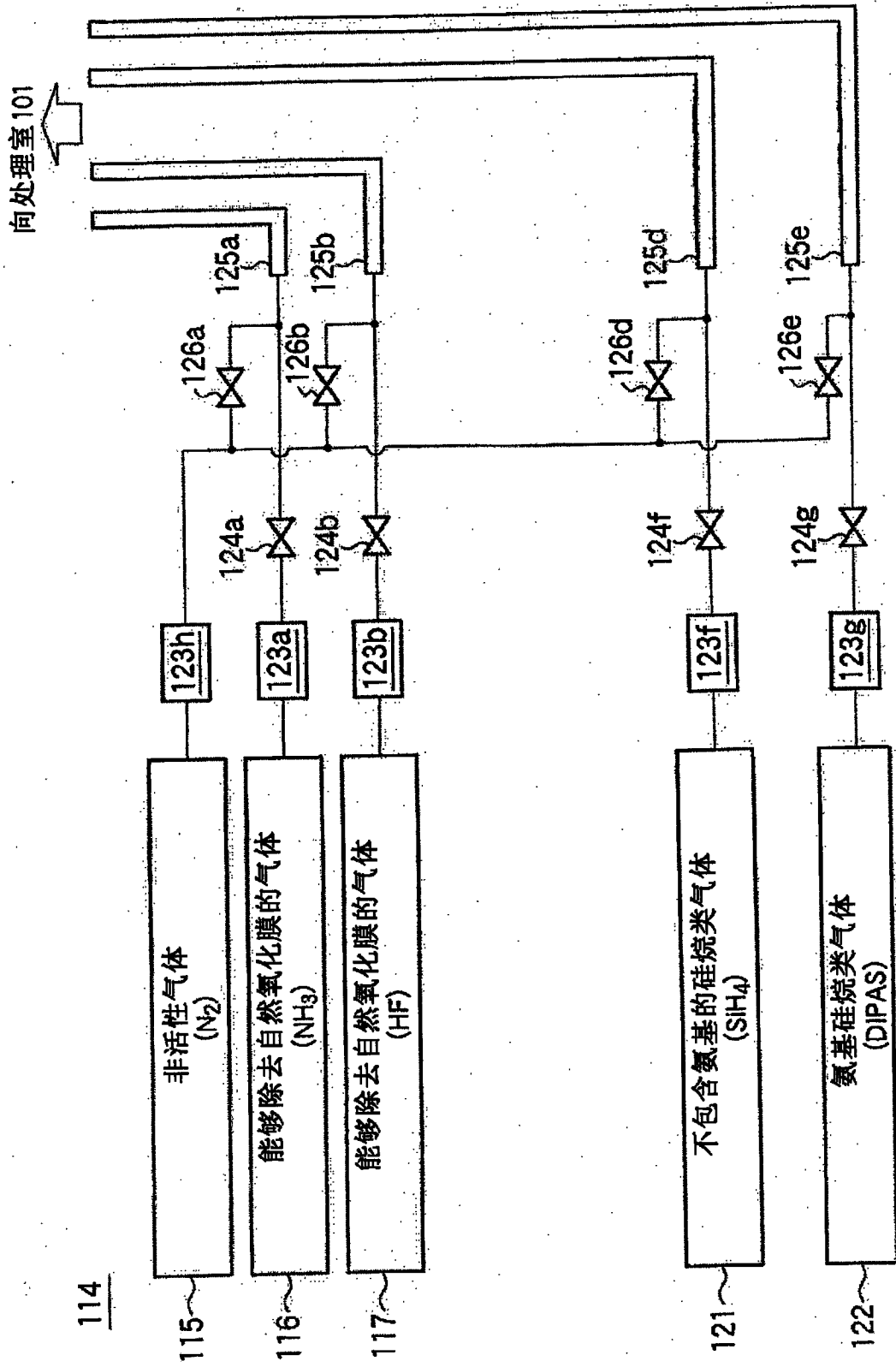


图 7

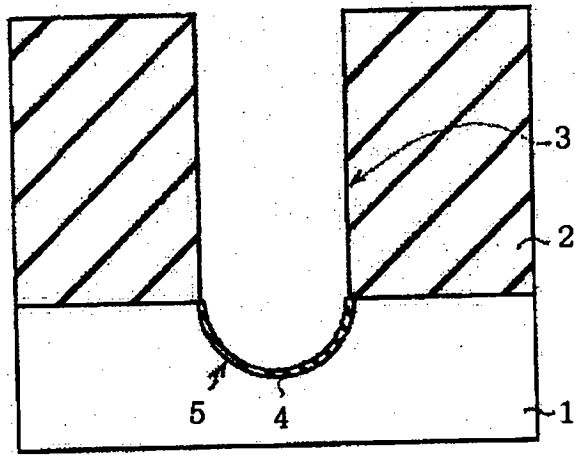


图 8A

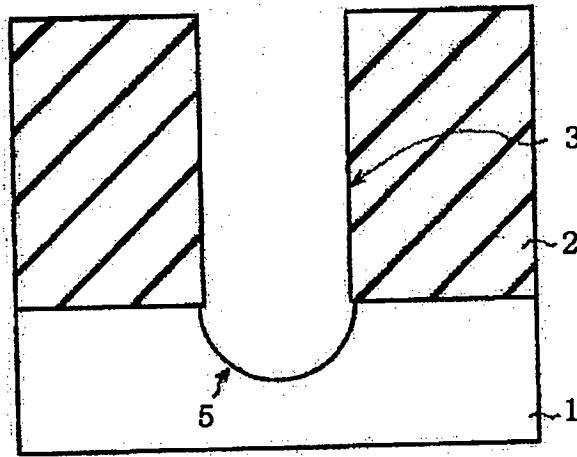


图 8B

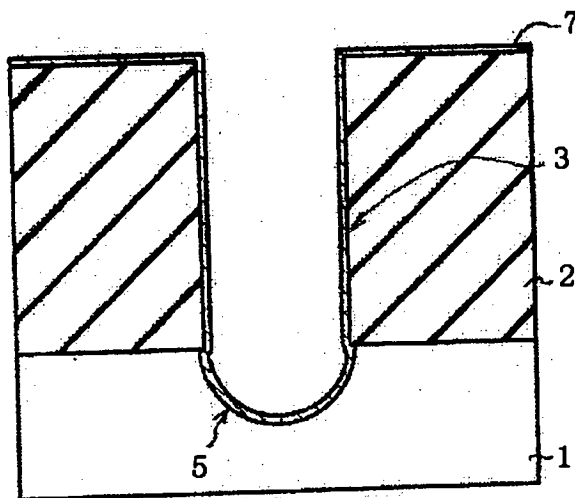


图 8C

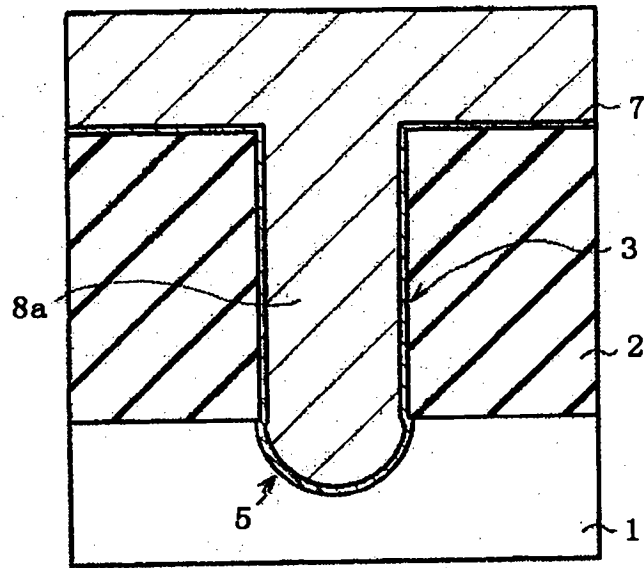


图 8D

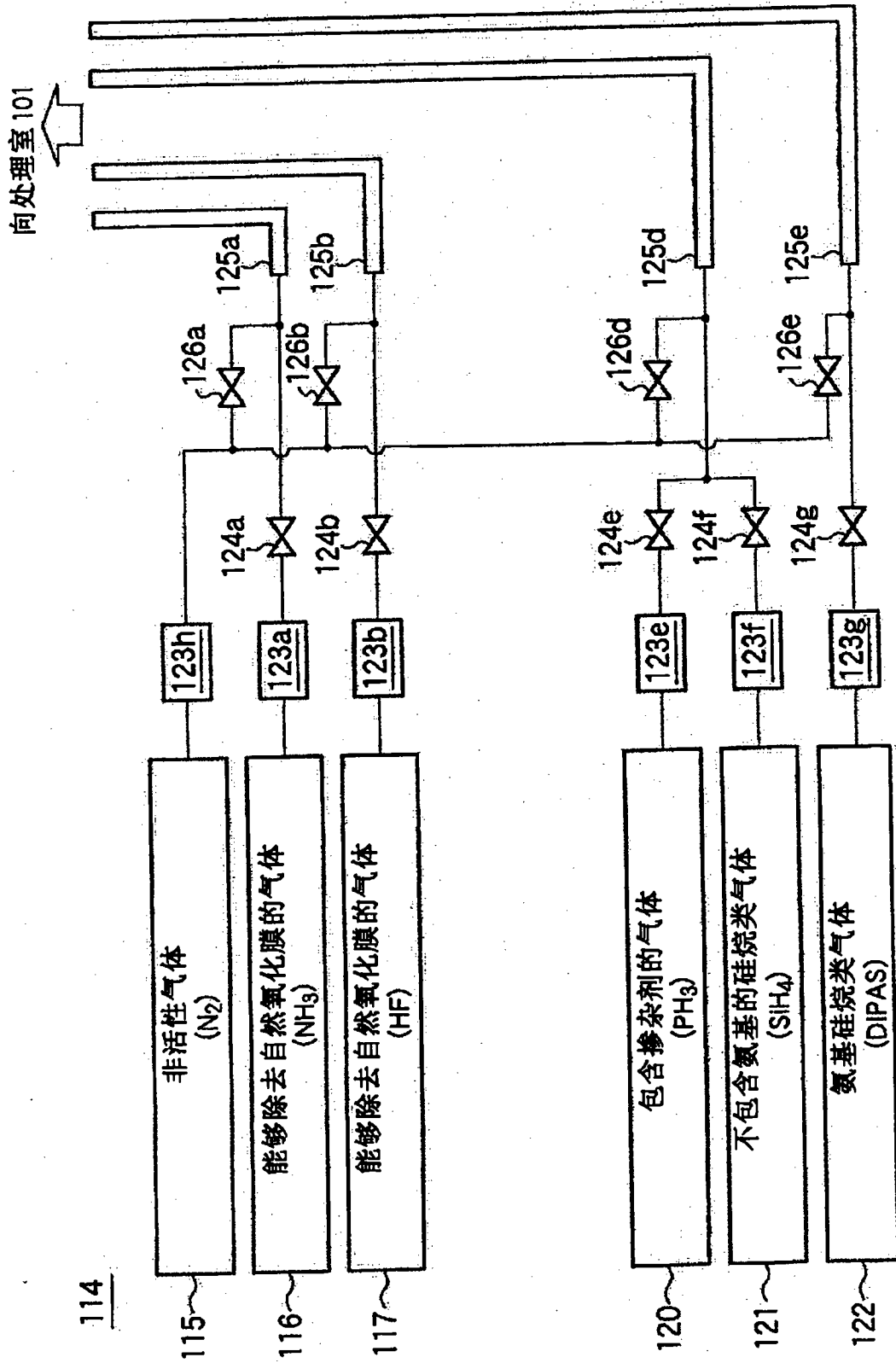


图 9

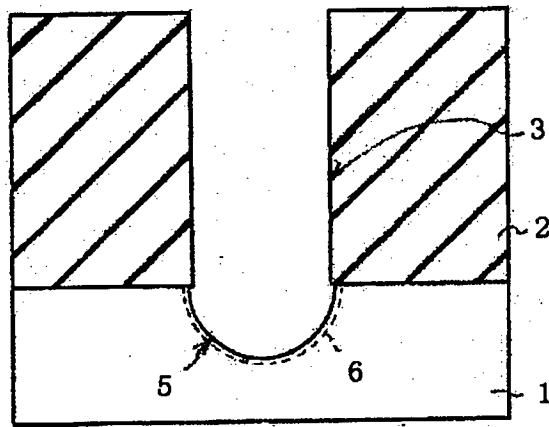


图 10A

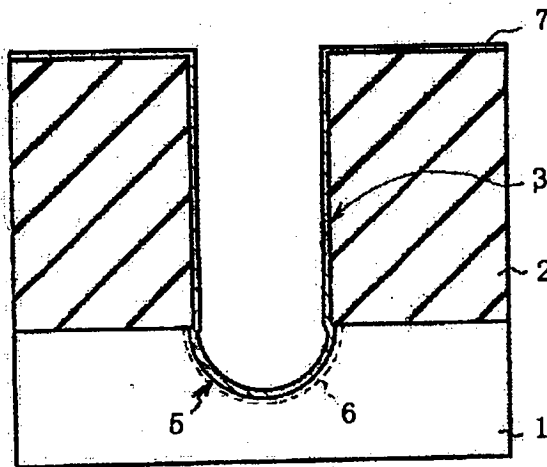


图 10B

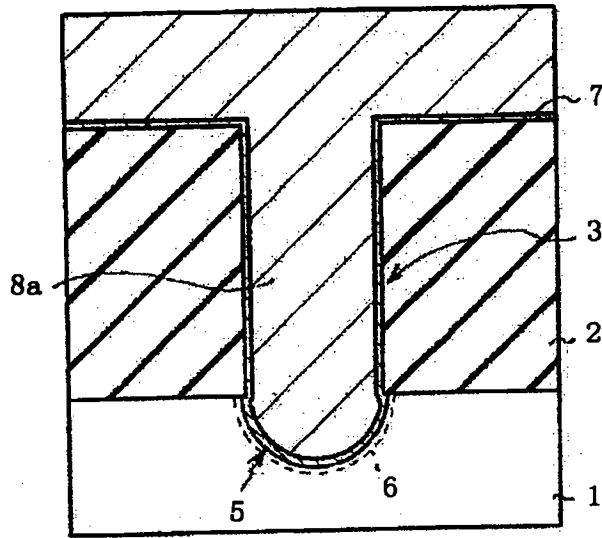


图 10C

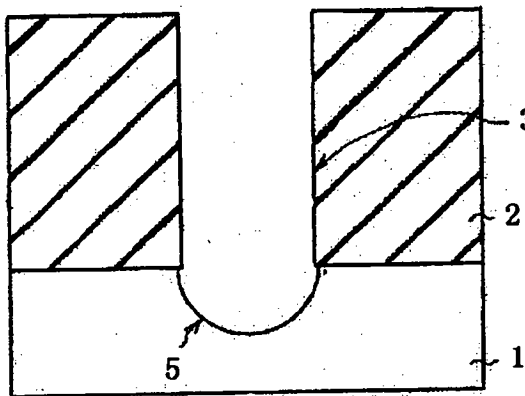


图 11A

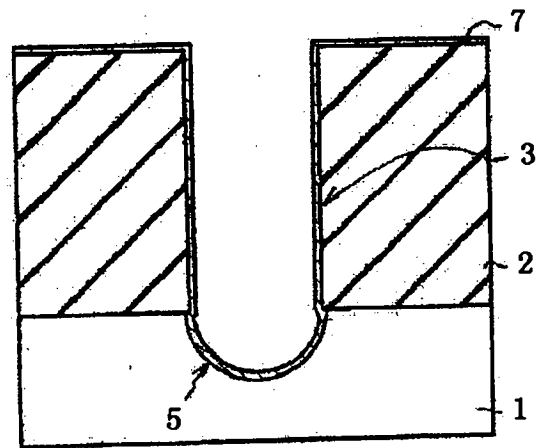


图 11B

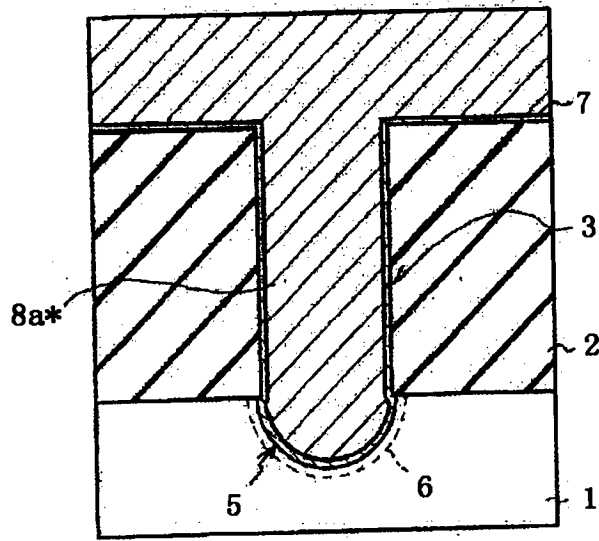


图 11C

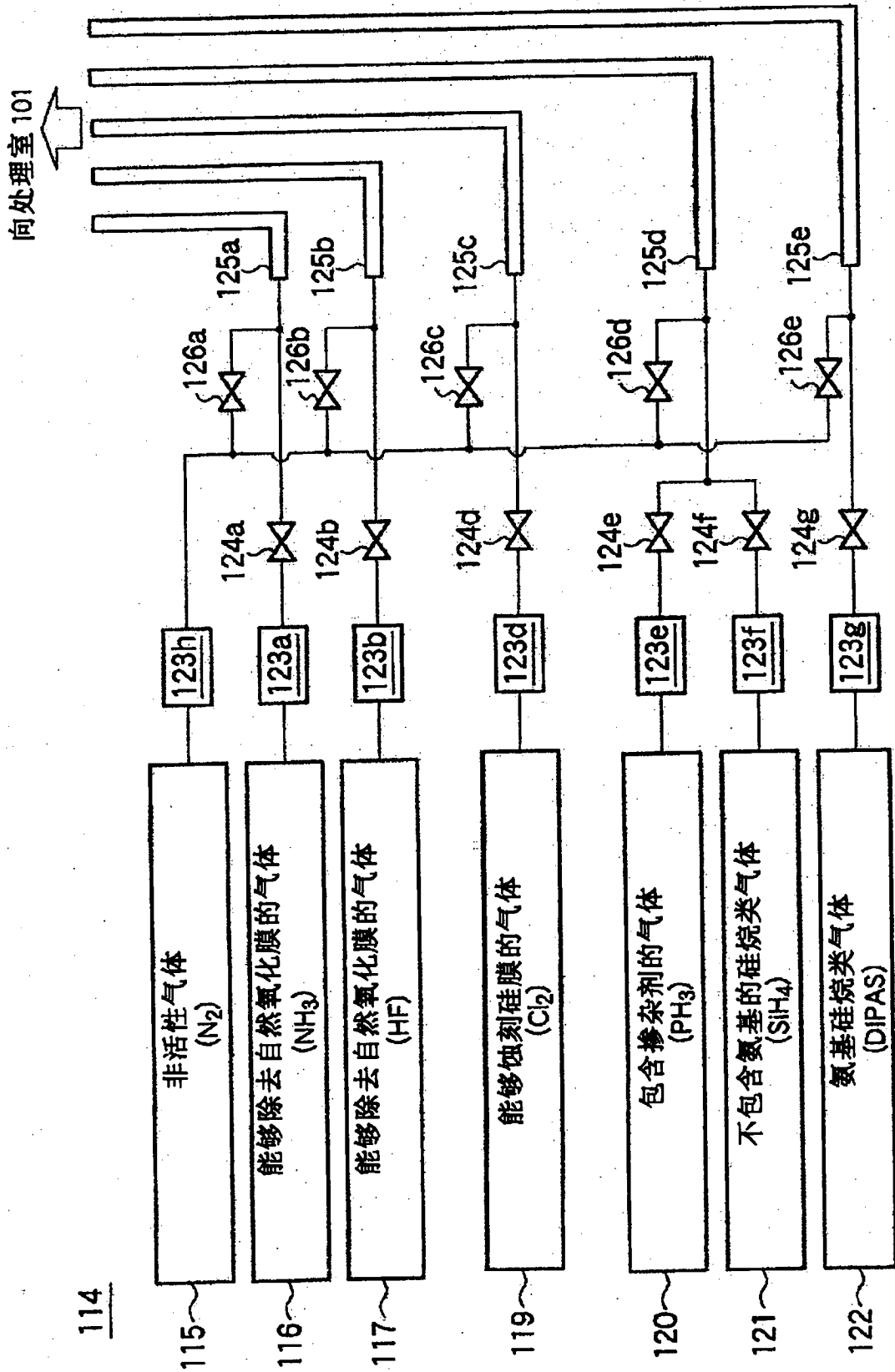


图 12

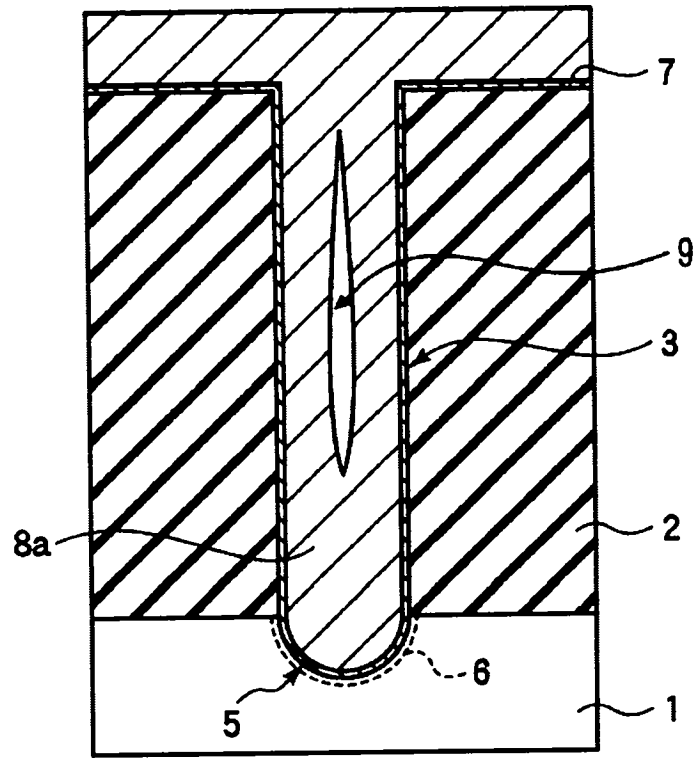


图 13A

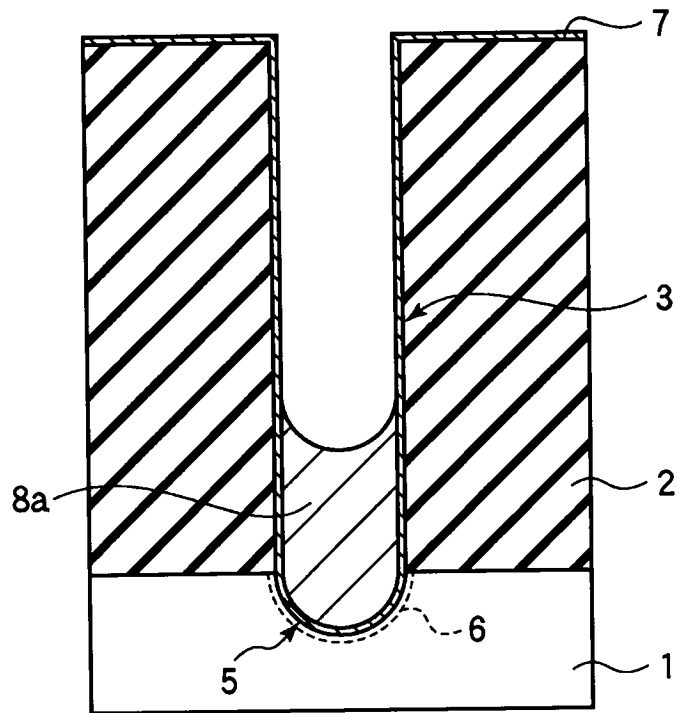


图 13B

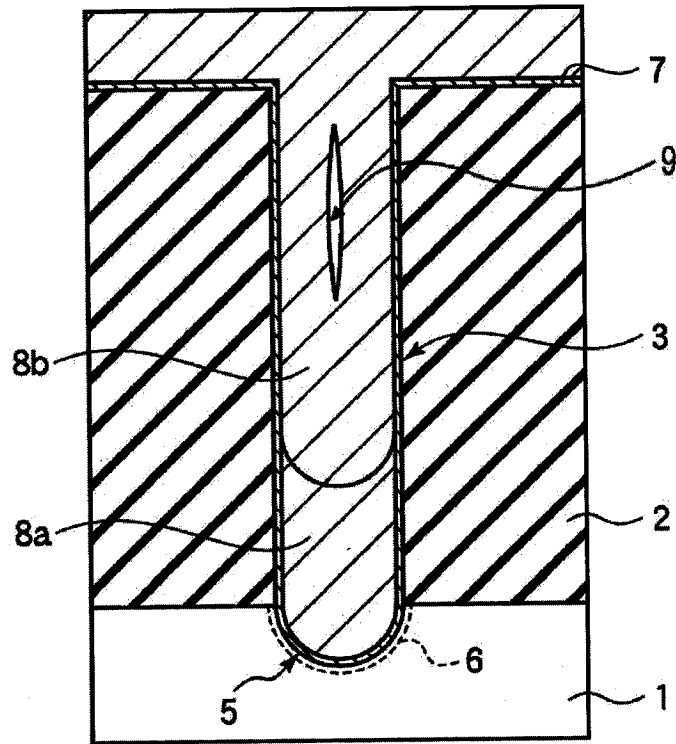


图 13C

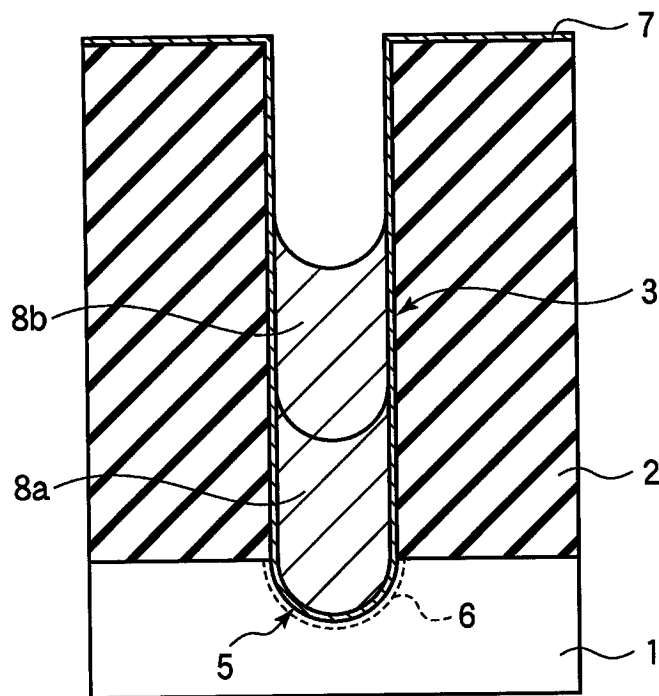


图 13D

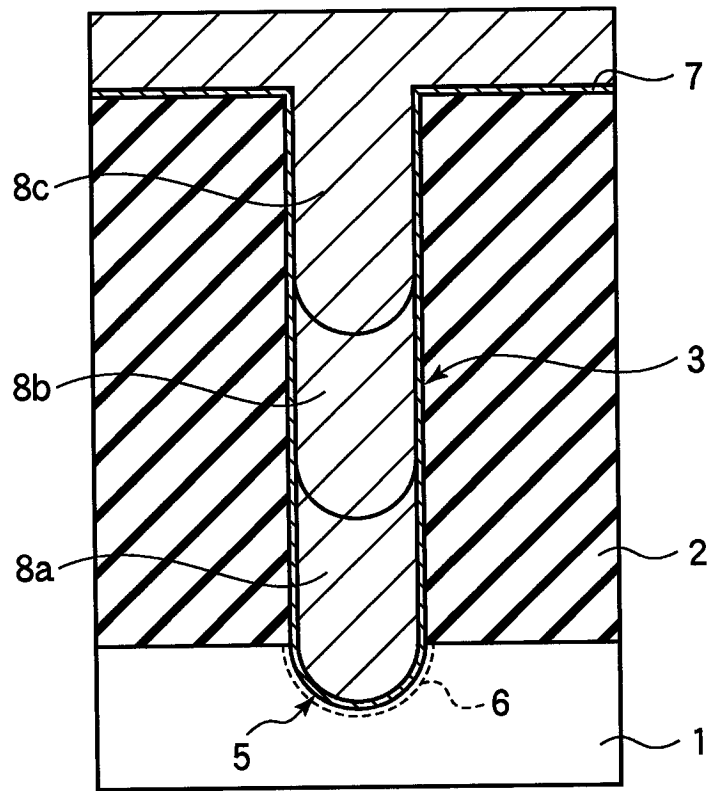
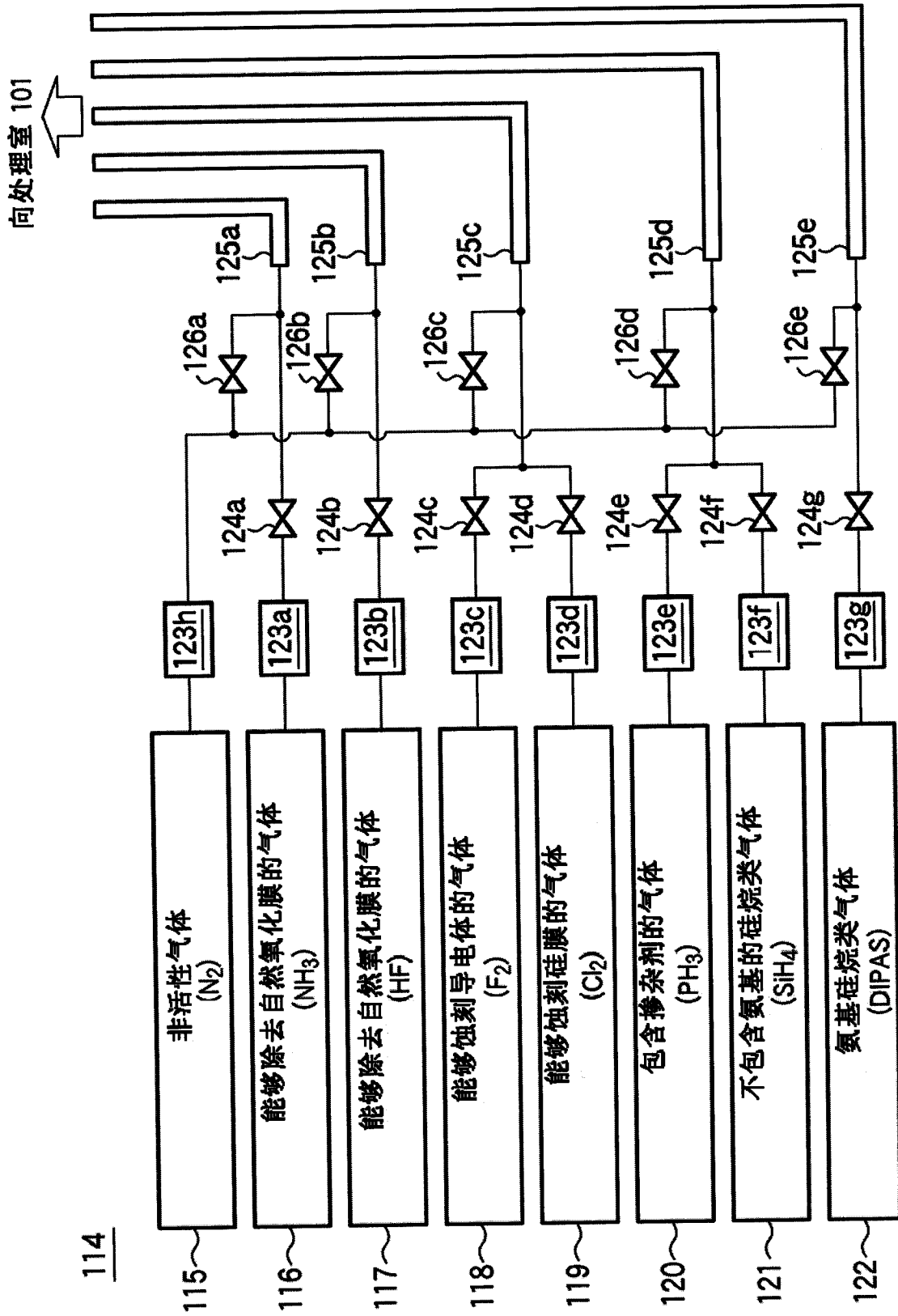


图 13E



114

图 14

	COR 20-300°C	Si 凹进 20-300°C	PH ₃ 吸附 400-650°C	晶种 300-550°C	沉积 400-650°C	蚀刻 200-500°C	沉积 400-650°C							
TEMP														
N ₂	↑	↑	↑	↑	↑	↑	↑							
NH ₃	↑													
HF	↑													
F ₂		↑												
Cl ₂						↑								
PH ₃			↑				↑							
SiH ₄							↑							
Pre-X				↑										
	} 步骤1		} 步骤2		} 步骤3		} 步骤4		} 步骤5		} 步骤6		} 步骤7	

图 15

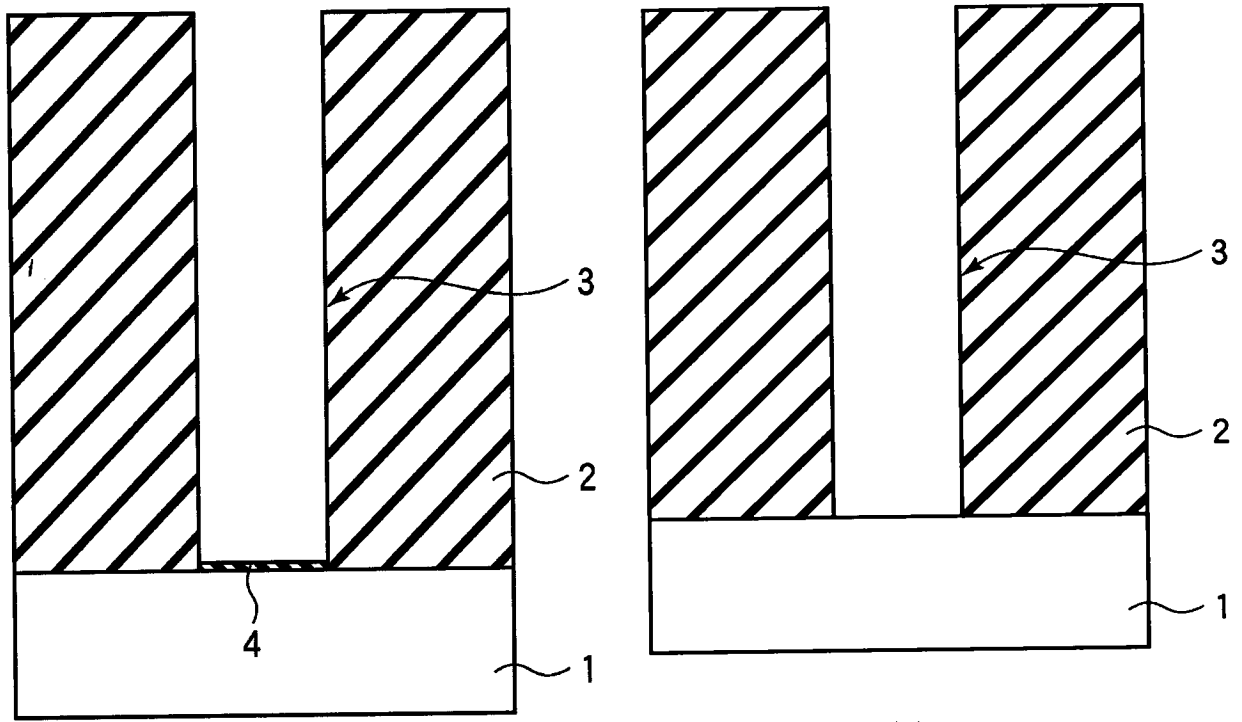


图 16B

图 16A

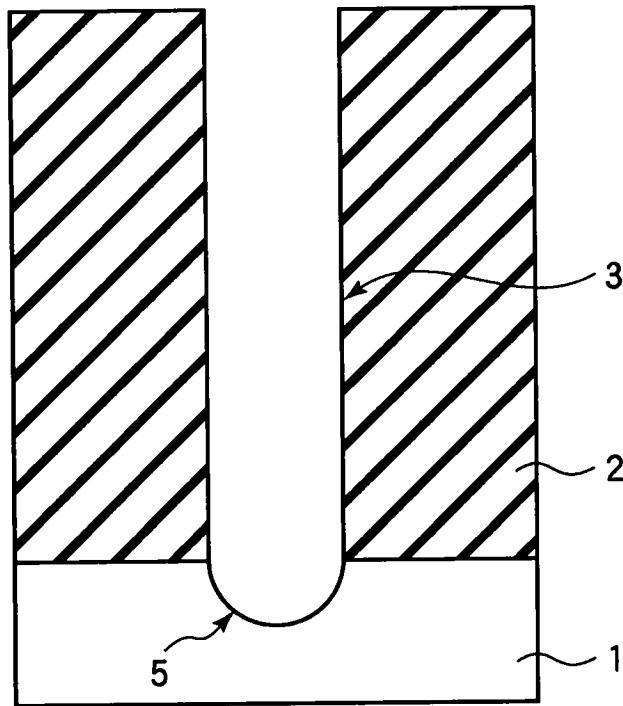


图 16C

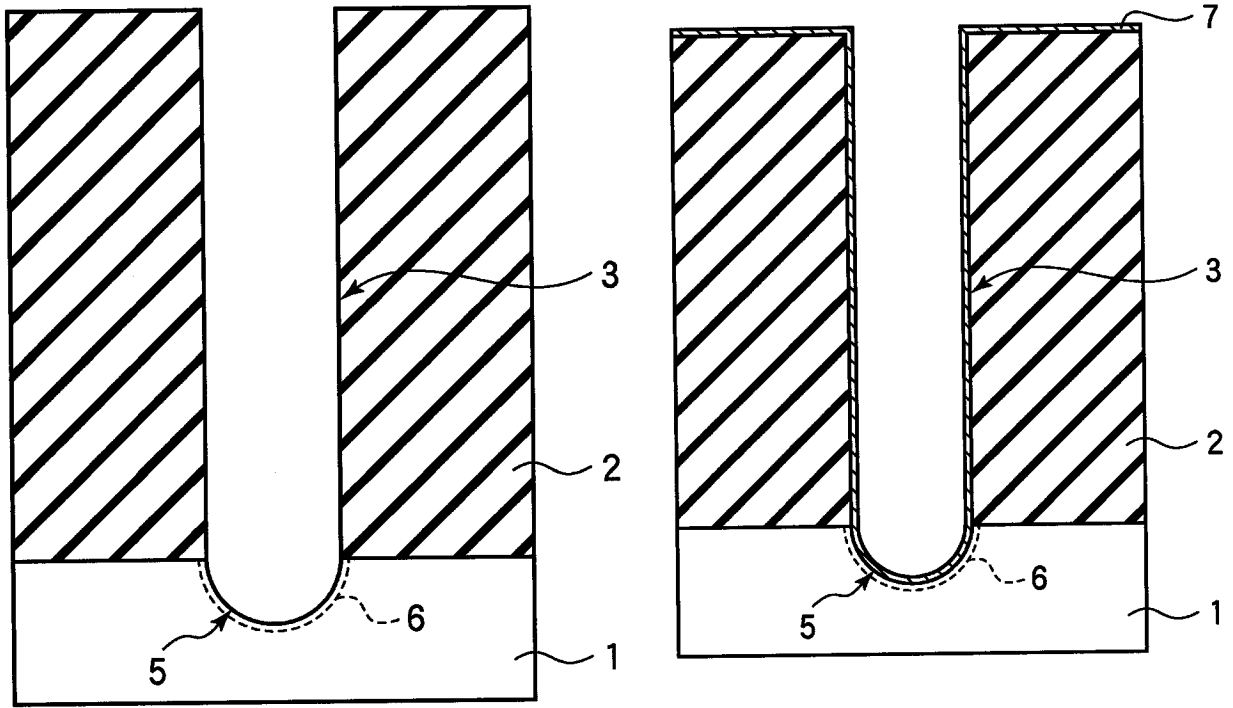


图 16D

图 16E

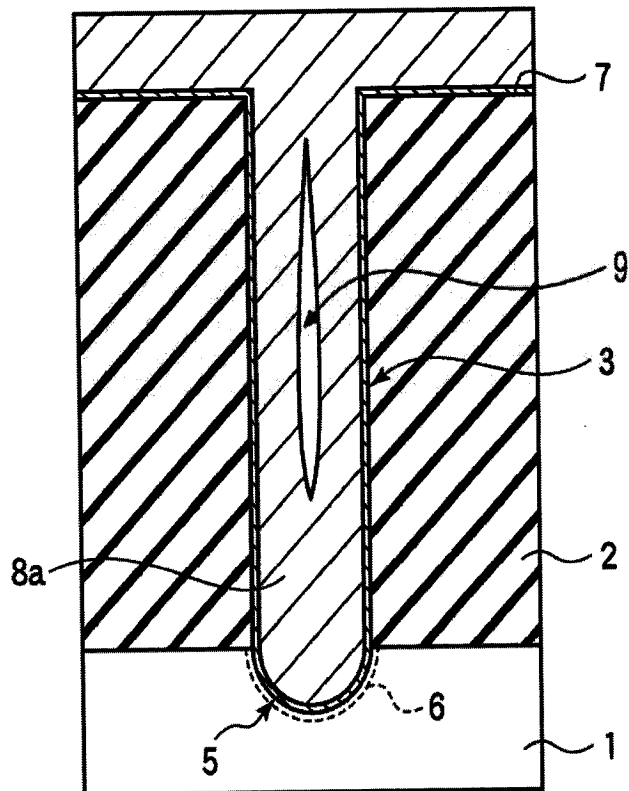


图 16F

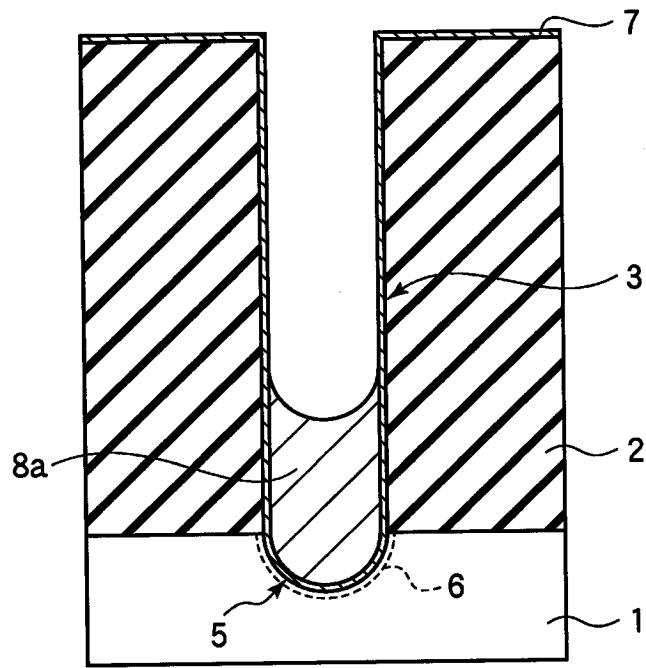


图 16G

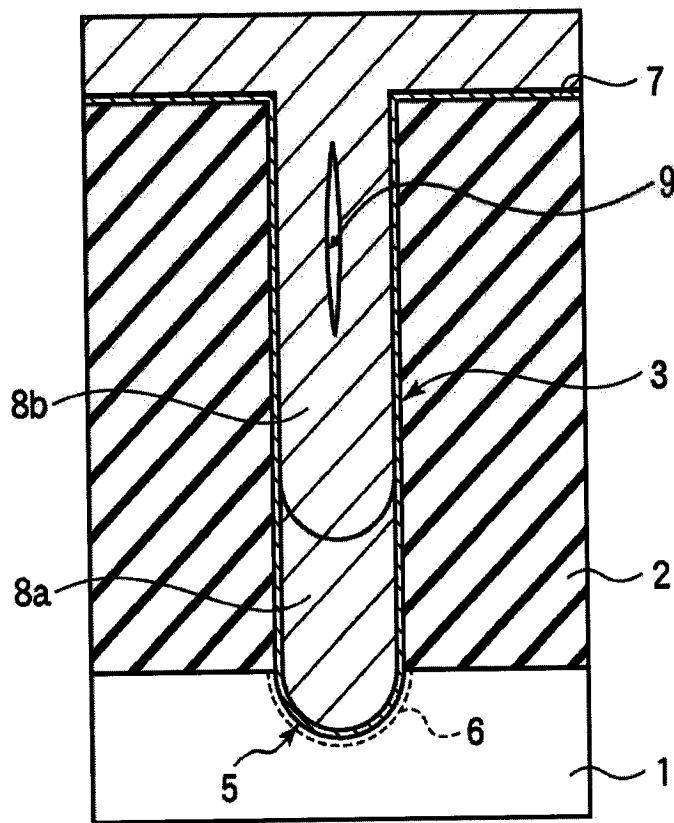


图 16H

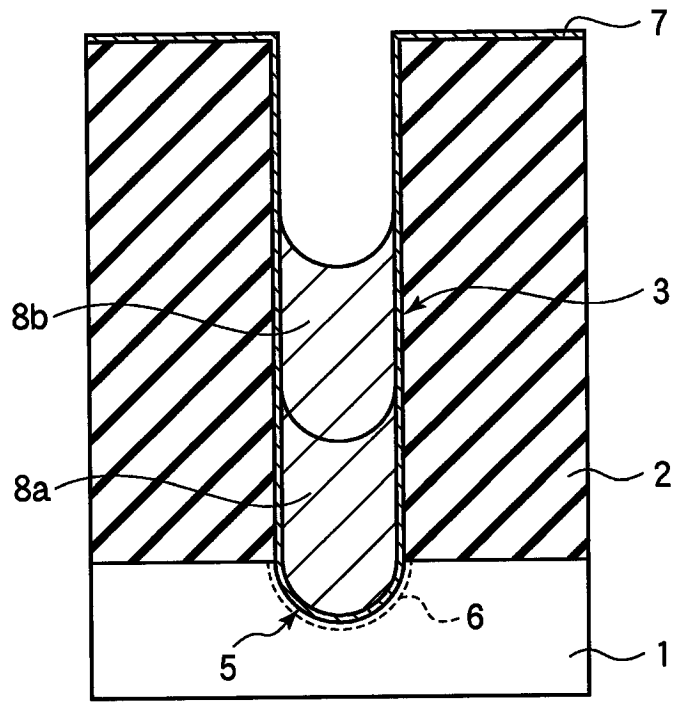


图 16I

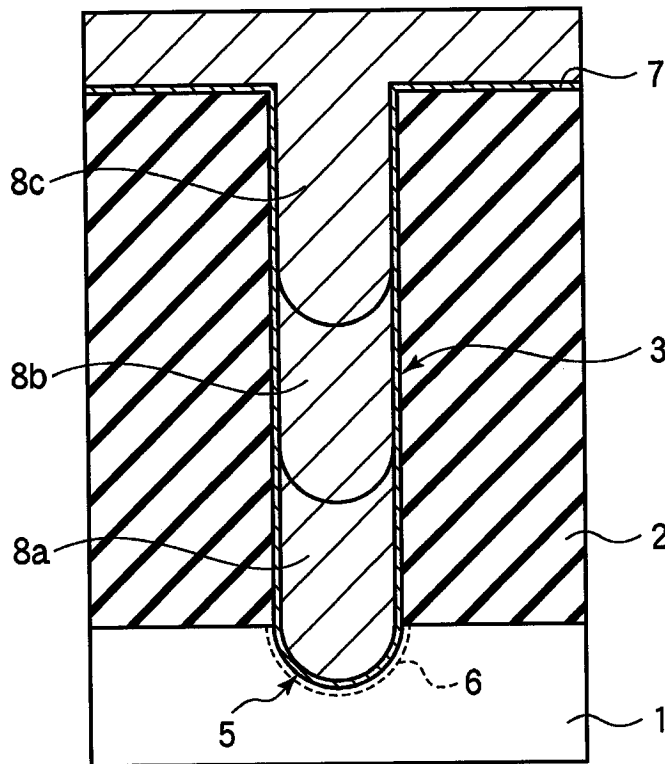


图 16J