

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-54943
(P2004-54943A)

(43) 公開日 平成16年2月19日(2004.2.19)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G06F 1/04	G06F 1/04 301C	5B011
G06F 1/26	G06F 9/30 330A	5B013
G06F 1/32	G06F 9/38 370X	5B033
G06F 9/30	G06F 1/00 332B	5B079
G06F 9/38	G06F 1/00 334A	

審査請求 有 請求項の数 14 O L (全 19 頁)

(21) 出願番号	特願2003-204461 (P2003-204461)	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成15年7月31日 (2003.7.31)	(74) 代理人	100088041 弁理士 阿部 龍吉
(62) 分割の表示	特願2002-309913 (P2002-309913) の分割	(74) 代理人	100092495 弁理士 蛭川 昌信
原出願日	平成5年3月30日 (1993.3.30)	(74) 代理人	100092509 弁理士 白井 博樹
(31) 優先権主張番号	860,717	(74) 代理人	100095120 弁理士 内田 亘彦
(32) 優先日	平成4年3月31日 (1992.3.31)	(74) 代理人	100095980 弁理士 菅井 英雄
(33) 優先権主張国	米国 (US)	(74) 代理人	100094787 弁理士 青木 健二

最終頁に続く

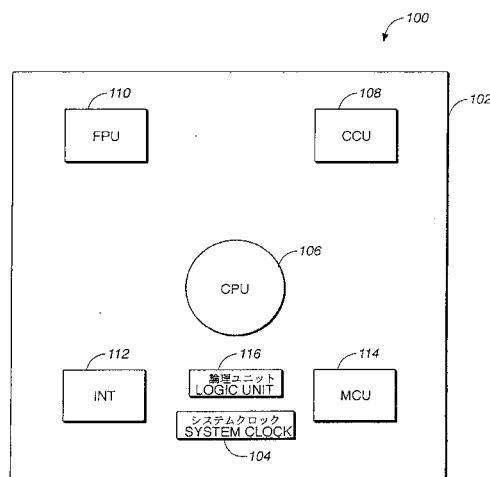
(54) 【発明の名称】 スーパースカラマイクロプロセッサの電力消費と発熱の少なくとも一方を低減させる方法

(57) 【要約】

【課題】 マイクロプロセッサの発熱と電力消費の少なくとも一方を削減する。

【解決手段】 少なくとも2つの機能ユニット108、110、112、114を有するスーパースカラマイクロプロセッサで電力消費と発熱の少なくとも一方を低減させる方法で、マシンコード命令を解釈し、マシンコード命令を実行するために機能ユニットのうちのどれが必要であるかを決定し、必要な機能ユニットに対する順不同の実行のため、マシンコード命令のスケジュールを定め、必要な機能ユニットがマシンコード命令を実行することを要求される前に、解釈と順不同のマシンコード命令のスケジュール決定の段階に応じて必要な機能ユニットをオンし、必要な機能ユニットがマシンコード命令を受け、その実行を完了できる時間の間、必要な機能ユニットをオンし続け、必要な機能ユニットがマシンコード命令の実行を完了したあと、必要な機能ユニットをオフする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

少なくとも 2 つの機能ユニットを有するスーパーカラマイクロプロセッサで電力消費と発熱の少なくとも一方を低減させる方法であって、マシンコード命令を解読し、前記マシンコード命令を実行するために前記機能ユニットのうちのどれが必要であるかを決定する段階と、

前記必要な機能ユニットに対する順不同の実行のため、前記マシンコード命令のスケジュールを定める段階と、

前記必要な機能ユニットが前記マシンコード命令を実行することを要求される前に、前記解読と前記順不同の前記マシンコード命令のスケジュール決定の段階に応じて前記必要な機能ユニットをオンする段階と、

前記必要な機能ユニットが前記マシンコード命令を受け、その実行を完了できる時間の間、前記必要な機能ユニットをオンし続ける段階と、

前記必要な機能ユニットが前記マシンコード命令の実行を完了したあと、前記必要な機能ユニットをオフする段階と

を含むことを特徴とする方法。

【請求項 2】

前記オンする段階が、前記必要な機能ユニット内で状態変化を可能とするように前記必要な機能ユニットにクロックを供給する段階を含み、前記オンし続ける段階が、前記必要な機能ユニットにクロックを供給し続ける段階を含み、

前記オフする段階が、前記必要な機能ユニットのクロックを止める段階を含むことを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記オンする段階が、前記必要な機能ユニットへの入力に対して変化を可能とする段階を含み、

前記オンし続ける段階が前記必要な機能ユニットへの入力に対して変化を可能とし続ける段階を含み、

前記オフする段階が前記必要な機能ユニットへの入力に対して変化を不可能とする段階を含むことを特徴とする請求項 1 に記載の方法。

【請求項 4】

前記オンする段階が、前記必要な機能ユニットの作動を可能とするために、前記必要な機能ユニットへ電力を供給する段階を含み、

前記オンし続ける段階が、前記必要な機能ユニットへ電力を供給し続ける段階を含み、

前記オフする段階が、前記必要な機能ユニットへの電力の供給をやめる段階を含むことを特徴とする請求項 1 に記載の方法。

【請求項 5】

少なくとも 2 つの機能ユニットを有するスーパーカラマイクロプロセッサにおける電力消費と発熱の少なくとも一方を低減させる方法であって、

順不同の実行のためマシンコード命令を発する段階と、

前記順不同に前記マシンコード命令を発する段階に応じて、前記マシンコード命令の実行のために、どの機能ユニットが必要であることを示す監視情報を提供する段階と、

前記監視情報に応じて、前記マシンコード命令を実行するためにどの機能ユニットが必要であることを決定する段階と、

前記決定する段階に応じて、前記必要な機能ユニットが前記マシンコード命令を実行するよう要求される前に、前記必要な機能ユニットをオンする段階と、

前記必要な機能ユニットが前記マシンコード命令を受け、その実行を完了できる時間の間、前記必要な機能ユニットをオンし続ける段階と、

前記必要な機能ユニットが前記マシンコード命令の実行を完了したあと、前記必要な機能ユニットをオフする段階と

を含むことを特徴とする方法。

10

20

30

40

50

【請求項 6】

前記オンする段階が、前記必要な機能ユニット内で状態変化を可能とするように前記必要な機能ユニットにクロックを供給する段階を含み、前記オンし続ける段階が、前記必要な機能ユニットにクロックを供給し続ける段階を含み、
前記オフする段階が、前記必要な機能ユニットのクロックを止める段階を含むことを特徴とする請求項 5 に記載の方法。

【請求項 7】

前記オンする段階が、前記必要な機能ユニットへの入力に対して変化を可能とする段階を含み、
前記オフする段階が、前記必要な機能ユニットへの入力に対して変化を不可能とする段階を含むことを特徴とする請求項 5 に記載の方法。

10

【請求項 8】

前記オンする段階が、前記必要な機能ユニットの作動を可能とするために、前記必要な機能ユニットへ電力を供給する段階を含み、
前記オンし続ける段階が、前記必要な機能ユニットへ電力を供給し続ける段階を含み、
前記オフする段階が、前記必要な機能ユニットへの電力の供給をやめる段階を含むことを特徴とする請求項 5 に記載の方法。

【請求項 9】

少なくとも 2 つの機能ユニットを有するスーパースカラマイクロプロセッサで電力消費と発熱の少なくとも一方を低減させる方法であって、マイクロプロセッサが、マシンコード命令のストリームの順不同の実行を行うように構成され、前記方法が、
マシンコード命令を生成するため、前記ストリームからマシンコード命令を解読する段階と、
前記解読された命令を順不同に実行する段階と、
前記解読段階に応じて、機能ユニットのうちのどれが前記解読された命令の前記順不同の実行のために必要であるかを決定する段階と、
前記実行する段階に応じて、前記解読された命令の前記順不同の実行のために前記必要な機能ユニットがいつ必要とされるかを監視する段階と、
前記決定する段階と、前記監視する段階とに応じて、前記解読された命令の前記順不同の実行のために前記必要な機能ユニットにクロックを供給する段階と、
前記必要な機能ユニットが、前記解読された命令の実行を完了するまでは、前記必要な機能ユニットの前記クロックを供給し続ける段階と、
前記必要な機能ユニットが、前記解読された命令の実行を完了したあとは前記必要な機能ユニットの前記クロックを止める段階と
を含むことを特徴とする方法。

20

30

【請求項 10】

前記実行する段階が、順不同の実行のために前記解読された命令のスケジュールを定める段階を含むことを特徴とする請求項 9 に記載の方法。

【請求項 11】

前記スケジュールを定める段階が、前記監視段階へ命令を発する情報を与えることを特徴とする請求項 10 に記載の方法。

40

【請求項 12】

前記スケジュールを定める段階が前記監視段階へデータ従属性情報を与えることを特徴とする請求項 10 に記載の方法。

【請求項 13】

前記実行する段階が、前記監視段階へ、近く予定されている命令実行の指示を与えることを特徴とする請求項 9 に記載の方法。

【請求項 14】

前記実行する段階が、前記監視段階へ、命令待ち時間の指示を与えることを特徴とする請求項 9 に記載の方法。

50

【発明の詳細な説明】

【0001】

【関連出願の引照】

下記の出願は同一承継人の出願に係る、同時係属中に出願特許である。

* 「スーパースカラRISC命令スケジューリング」、出願番号07/860,719号(代理人整理番号SP035)

* 「ハードウェア・エミュレーション・アクセレレータ及び方法」、出願番号07/831,272号(代理人整理番号SP046)

上記出願特許の開示は参考文献として本出願に組み込まれているものとする。

【0002】

10

【産業上の利用分野】

本発明は一般に単一のマイクロエレクトロニック装置による発熱及び電力消費の少なくとも一方を削減させるシステム及び方法に関するものであり、特に、斯かるマイクロエレクトロニック装置による電力消費の動的な制御及び、その結果として斯かるマイクロエレクトロニック装置に必要とされる発熱処理に関するものである。

【0003】

【関連技術】

マイクロエレクトロニック装置(半導体デバイス、半導体チップ、または集積回路とも呼ばれる)の発熱処理はその設計、製造、及び使用上重要な問題である。これは典型的には百万個以上のトランジスタ(アクティブとパッシブ)が一つの半導体ダイに集積された超集積回路(VLSI)および超超集積回路(ULSI)デバイスに於いて殊に重要な問題である。アクティブなデバイスは必要なシステムの機能性と実行速度を可能とするために通常非常な高速で作動する(クロックで駆動され)(25MHzと33MHzは今や普通で、例えば250MHz以上の非常な高速も考えられている)ものである。どのような製造技術が利用されたかという点とは無関係に、周知の如く、高クロックレートおよび多数のアクティブ・デバイスにより、マイクロエレクトロニック装置のダイの実際の寸法に比し、大きな発熱の問題が生じるのである。

20

【0004】

例えば、百万個のアクティブ・デバイスを含む代表的なダイは15mm角のダイで作成され、132以上のピンアウトを必要とする。斯かるマイクロエレクトロニック装置は1マイクロン(1 μ m)CMOS技術では30MHzのシステムクロック速度で作動し得るものである。ダイは適切なハウジングまたはパッケージに恒久的に収められてなくてはならないが、斯かるハウジングまたはパッケージは、ピンアウト、環境保護、物理的な保護の他に、デバイスの故障の防止のために十分な発熱処理能力を持つものでなければならない。

30

【0005】

通常動作に於いて上記のマイクロエレクトロニック装置一個当たり、5乃至10ワットの処理を要する発熱が生じることは希でない。その結果、熱のシンクの措置なしには、斯かるマイクロエレクトロニック装置のダイの接合温度はセラミックパッケージで、そして商業用環境温度許容範囲の上限近くである摂氏70度では、摂氏100度に達することがある。更に、紀元2000年までに出現が予想される、一個のダイ当たり1億個のアクティブデバイスを含む、更に強力な、新しい世代のマイクロエレクトロニック装置の発熱処理要求に比べれば5乃至10ワットの発熱量はものの数にもならないのである。将来のダイの寸法は25mm角になるであろうと予想される。

40

【0006】

多量の発熱に対処するためのパッケージ作成の方策が開発されてきた。全ての方策に於いて、マイクロエレクトロニック装置を物理的な故障及び性能の劣化から保護するために、不要な熱を迅速に引き出すためのヒートシンクまたは熱グリース措置が取られている。通常のヒートシンク以外に、空気などのガス、あるいは水、フレオン、または更に効率の良い冷却剤などの液体が使用されるが、ヒートシンク手法は物理的なサイズの増大、コスト

50

の増加、機械的複雑さの増加、及びパッケージとしてのマイクロエレクトロニック装置の重量の増加をうながす。更に、発熱処理（すなわち熱応力）の必要上、パッケージ当たりのダイの寸法に自ずから上限が生ずるのである。

【0007】

発熱処理要求の代表的なものは50MHzのクロック速度で動作する通常のマイクロプロセッサで、それは通常の動作で5ワットの発熱を生じる。この発熱処理のために特別なヒートシンクが設置されている。エレクトロニクス上の絶えざる動向は、より小さく、より軽量のコンピュータ製品の製造を目指してのマイクロエレクトロニック装置のサイズ削減である。この微小化の傾向は更に進み、毎年劇的なサイズの削減が起こるのである。

【0008】

【発明が解決しようとする課題】

発熱処理の要請はしかし乍らエレクトロニック及びコンピュータ装置の微小化の過程に於いて障害となる。換言すれば、マイクロエレクトロニック装置からの発熱を取り除かなければならない物理学上の要請により、達成し得るエレクトロニック及びコンピュータ装置のサイズ及び重量をどこ迄削減し得るか、について自ずから限度が生ずるのである。そして、これはマイクロエレクトロニック装置の寿命にも関連する問題である。例えば、ソリドステート・レーザーの寿命がLEDの寿命より短いのは、小面積に於ける熱の密度が原因である。

【0009】

エレクトロニクスでの更なる顕著な動向は、エレクトロニック及びコンピュータ装置に於ける機能及び特性の増加と、それに伴う応答時間の短縮である。これは更に複雑で強力なマイクロエレクトロニック装置の使用により達成されるもので、ダイ一個当たりのアクティブ・デバイスの集積度の向上の結果である。併し、ダイ上に更に多数のアクティブ・デバイスを形成するには、発熱処理の必要の増加が伴ない、従って、達成し得るマイクロエレクトロニック装置パッケージのサイズ削減に自ずから限度が生じる。例えば、DECのアルファCMOSチップでは、電源電圧を低下させても200MHzで30ワットもの発熱があるという。

【0010】

その計算能力、機能、および特性に比し、マイクロエレクトロニック装置の物理的サイズの劇的な削減は、ラップトップ、ノートブック、パームトップ等と呼ばれる非常に小型のパソコンを生むに至った。これは、現行の、強力な機能と特性を持つコンピュータのサイズ縮小の典型的な例である。

【0011】

386SXマイクロプロセッサ内蔵の、代表的携帯用コンピュータの寸法は30センチ×40センチで、その重量は6.7キログラムであり、そのうち450グラムは充電可能な電池の重量である。今日の代表的な、386SX型マイクロプロセッサ内蔵ラップトップ・コンピュータの寸法は20×27×5センチで、その重量は2乃至3キログラムである。このうち約200グラムが充電可能な電池の重量である。

【0012】

斯かるノートブックコンピュータ（及びラップトップあるいはパームトップコンピュータ）の重要な制約事項の一つはその機械の駆動に必要な電池である。電池は使用者の要求を満たすためにコンピュータを長時間に渡って駆動するのに十分な電力を供給するものでなければならない。現在のノートブックコンピュータの代表的な駆動範囲は一回の充電ごとに3乃至4時間である。重量とサイズの点で、電池はコンピュータ・システムの最大の部品の一つである。使用者にとって、必要なコンピュータ操作が十分な時間行なえるように電池の電力容量が十分に大きいものであることは極めて重要である。併し、この操作性の必要から、コンピュータ・システム全体のサイズが増加するのである。

【0013】

その理由は、これらの要請を満たすために電池の物理的サイズを拡大させる必要があるからである。故に、所定のサイズと重量当たり更に効率の良い電池を開発するために多大な

10

20

30

40

50

研究開発の努力が為されている。その目的は、所定のサイズとスペース当たりより多くの電力とより長時間の操作を可能ならしめるために、充電容量の面に於いて電池技術の向上を図ることである。その結果、電池を使用するコンピュータ・システムのサイズの削減につながるものである。

【0014】

電池のサイズ削減以外に、電力消費の点でコンピュータ・システムの性能を向上させる努力が多々為されている。インテル社によって使用された従来の手法の一つは、使用されていない周辺チップの電源を止めることである。これはインテル80386チップセットで行なわれている手法である。周辺チップは非常に電力を消耗するものである故に、使用されていない周辺チップの電源を止めることによって電池の寿命が著しく向上するのである。AMDのAM386DXLマイクロプロセッサで実施されている更なる手法では、省電のためにクロック速度を下げることである（例えば40MHzより）。

10

【0015】

上記に説明された如く、マイクロエレクトロニック装置の発熱及び電力消費量の格段なる向上が必要とされている。そしてこれはマイクロエレクトロニック装置がコンピュータ・システムで使用される時に、パッケージのサイズ及び複雑性を削減し、マイクロエレクトロニック装置を電子的に駆動させる目的で電池が使用される場合、システムの操作時間を増加するために特に切実な問題である。

【0016】

【課題を解決するための手段】

20

そのために本発明は、少なくとも2つの機能ユニットを有するスーパースカラマイクロプロセッサで電力消費と発熱の少なくとも一方を低減させる方法であって、マシンコード命令を解読し、前記マシンコード命令を実行するために前記機能ユニットのうちのどれが必要であるかを決定する段階と、

前記必要な機能ユニットに対する順不同の実行のため、前記マシンコード命令のスケジュールを定める段階と、

前記必要な機能ユニットが前記マシンコード命令を実行することを要求される前に、前記解読と前記順不同の前記マシンコード命令のスケジュール決定の段階に応じて前記必要な機能ユニットをオンする段階と、

前記必要な機能ユニットが前記マシンコード命令を受け、その実行を完了できる時間の間、前記必要な機能ユニットをオンし続ける段階と、

30

前記必要な機能ユニットが前記マシンコード命令の実行を完了したあと、前記必要な機能ユニットをオフする段階とを含むことを特徴とする。

【0017】

また、本発明は、少なくとも2つの機能ユニットを有するスーパースカラマイクロプロセッサにおける電力消費と発熱の少なくとも一方を低減させる方法であって、

順不同の実行のためマシンコード命令を発する段階と、

前記順不同に前記マシンコード命令を発する段階に応じて、前記マシンコード命令の実行のために、どの機能ユニットが必要であることを示す監視情報を提供する段階と、

40

前記監視情報に応じて、前記マシンコード命令を実行するためにどの機能ユニットが必要であることを決定する段階と、

前記決定する段階に応じて、前記必要な機能ユニットが前記マシンコード命令を実行するよう要求される前に、前記必要な機能ユニットをオンする段階と、

前記必要な機能ユニットが前記マシンコード命令を受け、その実行を完了できる時間の間、前記必要な機能ユニットをオンし続ける段階と、

前記必要な機能ユニットが前記マシンコード命令の実行を完了したあと、前記必要な機能ユニットをオフする段階とを含むことを特徴とする。

【0018】

50

また、本発明は、少なくとも2つの機能ユニットを有するスーパースカラマイクロプロセッサで電力消費と発熱の少なくとも一方を低減させる方法であって、マイクロプロセッサが、マシンコード命令のストリームの順不同の実行を行うように構成され、前記方法が、マシンコード命令を生成するため、前記ストリームからマシンコード命令を解読する段階と、

前記解読された命令を順不同に実行する段階と、

前記解読段階に応じて、機能ユニットのうちのどれが前記解読された命令の前記順不同の実行のために必要であるかを決定する段階と、

前記実行する段階に応じて、前記解読された命令の前記順不同の実行のために前記必要な機能ユニットがいつ必要とされるかを監視する段階と、

前記決定する段階と、前記監視する段階とに応じて、前記解読された命令の前記順不同の実行のために前記必要な機能ユニットにクロックを供給する段階と、

前記必要な機能ユニットが、前記解読された命令の実行を完了するまでは、前記必要な機能ユニットの前記クロックを供給し続ける段階と、

前記必要な機能ユニットが、前記解読された命令の実行を完了したあとは前記必要な機能ユニットの前記クロックを止める段階と

を含むことを特徴とする。

【0019】

【発明の要約】

本発明に関わるマイクロエレクトロニック装置は二個以上の機能ユニットで構成され、それらの機能ユニットは全て一個のチップ、すなわちダイ上に形成されている。本発明はマイクロエレクトロニック装置を制御するコンピュータ・プログラムの実行に於いて、全ての機能ユニットが同時に動作することはなく、またそれらが同時に動作する必要もない、という着想に基づいているものである。

【0020】

従って、本発明は、実行中のプログラムの要請に従って、非常に高速に（通常クロックサイクルの半分で）各機能ユニットをつけたり消したりさせるものである。本発明の作用により、従来の全ての機能ユニットを常時オンにして置く手法に比較し、マイクロエレクトロニック装置の電力消費量が著しく改善され、それに応じて発熱量も低下するのである。

【0021】

コンピュータ・プログラムの実行中全ての機能ユニットを常時オンにして置く従来の標準的手法に比較し、本発明の、本明細書で説明される代表的実施例では電力消費量と発熱量が30%削減されるのである。マイクロエレクトロニック装置のアーキテクチャ及び実行されるコンピュータ・プログラムの種類によって、0%乃至50%の削減が達成し得るのである。スーパースカラCPUに比して、より多くのブロックがより頻繁に遊休状態にあるため、単一スカラCPUに於ける削減度は低い。

【0022】

機能ユニットが更に細かいブロックに分割されるならば、そしてスイッチングを行なうために必要な制御論理によるオーバーヘッドの増加が甚大なものではないと仮定するならば、更に多くのパーセントのユニットまたはブロックをオフとすることが可能である。

【0023】

マイクロエレクトロニック装置の機能ユニットを何時つけたり消したりするか、を判別するために本発明では幾つかの手法が採用されている。一つの手法では、ソースコードをマイクロエレクトロニック装置のオペレーションを制御するマシンコードに翻訳するコンパイラが使用されている。実行中、論理ユニットがマシンコードを評価し（即ち、解読または監視し）、コンパイラから得られた利用度情報に基づき、コンピュータ・プログラムの実行の各ステップに於いて、どの機能ユニットがプログラムの実行のために必要であるか、そして従ってどの機能ユニットがオンあるいはオフされるべきか、を判別するのである。例えば、非グラフィック・オペレーションの実行中はグラフィック・ユニットの駆動は必要でないかも知れないのである。同じく、通常のワークステーションでは浮動小数点ユ

10

20

30

40

50

ニット（FPU）は実行時間の20%乃至30%のみ動作するもので、その遊休期間中はオンである必要はない。キャッシュメモリユニットも本発明に基づく制御でコントロールし得るものである。

【0024】

機能ユニットを何時つけたり消したりするか、を判別する目的で本発明で、採用されているもう一つの手法は、機能ユニットの実行とオペレーションを評価（監視）するダイ上の論理ユニットを使用して行なわれる手法である。この監視機能は次のオペレーション（送出された命令の実行及び遅延を含む）の指示を生成するもので、そのような指示を使用して本発明のオン/オフオペレーションの制御が可能である。例えば、コンパクトな低コスト、オンチップFPUでは、衝突の可能性の故に、全てのユニットを同時に使用することは不可能である。FALUオペレーションの実行中、乗算器や除算器の動作は許可されない。従って、それらのユニットへ供給される電力を止めても構わないのである。

10

【0025】

実行中のコンピュータ・プログラムの要請に応じて、本発明では機能ユニットのオン/オフのためにどのような適切な、事前に選択された時間量でも使用できる。必要ならば最大の発熱量及び電力消費量の少なくとも一方の削減を得るためにオン/オフは1/2クロックサイクルの速度でも構わないが、オン/オフの目的で他のクロックサイクルを使用することも可能である。更に他の方法として、選択された一個のブロックまたは複数のブロックに対して動力線をオン/オフする方法もある。

【0026】

本発明では機能ユニットをオン/オフするための如何なる電子的手法をも意図するものである。相補型金属酸化膜半導体（CMOS）回路では、好ましい手法は（1）オフにされている機能ユニットへのクロック信号を停止させるか、（2）オフにされている機能ユニットへの入力を変化させない、かのどちらかである。どちらの手法でも、機能ユニットをオフにするという、所望の結果が得られる。後に、機能ユニットはそれをオフにした手法の逆の手法を用いることによってオンにできるのである。

20

【0027】

本発明は、状態変化が起こらない限り回路によって消費される電力は常に無であるというCMOSの特性を十分に利用しているが故に、CMOS回路に特に適用性のあるものである。コンピュータ・プログラムの実行中のある時点で使用されていない機能ユニットの状態変化を抑制することにより、本発明は目的とする発熱の減少及び電力消費量の削減の少なくとも一方を達成し得るものである。パワーベースをオン/オフする必要はなく、制御用に占めるチップ面積も最小限で済むものである。

30

【0028】

【発明の実施の形態】

以下、本発明の実施の形態を図面を参照しつつ説明する。本発明はマイクロエレクトロニクス装置を制御するコンピュータ・プログラムの実行の必要に応じて機能ユニットをオン/オフできるように、マイクロエレクトロニクス装置の各機能ユニットに供給される電力を選択的に制御するシステム及び方法である。実行中のプログラム・ステップの要請に従った、機能ユニットのダイナミックなオン/オフ化により、機能ユニットの消費電力量が大幅に削減（10%～30%）され、その結果マイクロエレクトロニクス装置の発熱量及び電力消費量の少なくとも一方の大幅な削減が達成される。本発明では、マイクロエレクトロニクス装置の発熱及び電力消費量の少なくとも一方の大幅な削減をもたらす。従って、非常に望ましい結果として、ヒートシンクの必要性が削減され電池放電サイクルが長くなるのである。更に、パワーバス線の幅も縮小でき、その結果、VLSIチップでは面積が大幅に節約される。

40

【0029】

図1は本発明に基づいた、代表的なマイクロエレクトロニクス装置のフロアプランである。図示される如く、参照番号100で一般的に示されるマイクロエレクトロニクス装置には、例えばシリコンで作成されたダイ102が含まれ、それにはダイ102上に製造さ

50

れた電子回路のアーキテクチャを構成する種々の機能ユニットが形成されている。図示される如く、代表的実施例中のこれらの機能ユニットには次のものが含まれる：システムクロック104、中央処理装置(CPU)106、キャッシュ制御ユニット(CCU)108、浮動小数点ユニット(FPU)110、整数ユニット(INT)112、及びメモリ制御ユニット(MCU)114である。図1に示される機能ユニットはあくまでも説明のためのものである。本発明はマイクロエレクトロニック装置100のダイ102上の機能ユニットの如何なる配置をも考慮の対象とする。例えば、マイクロエレクトロニック装置100には論理機能ユニットの他にメモリを含むこともできる。本発明は単一の半導体ダイまたは基板で実現される現在のコンピュータ・アーキテクチャも将来のコンピュータ・アーキテクチャをも考慮の対象とする。

10

【0030】

図1に示す如く、論理ユニット116はマイクロエレクトロニック装置100の一部である。下記の詳細の説明にあるように、論理ユニット116はシステムクロック104と共に動作し、本発明の一実施例に従った機能ユニットへのクロック信号の供給を何時オン/オフするかを判別し、そして実際にオン/オフを行なう。

【0031】

図2は本発明のシステム及び方法の高レベルオペレーションを示す高レベルフローチャートである。図2を参照するならば、本発明は4つの基本的オペレーション・ステップを用いる。

【0032】

最初に、本発明ではマイクロエレクトロニック装置100で実行されている(制御している)コンピュータ・プログラムのマシンコード命令(ソースコードから翻訳されたもの)が解読される(さもなくば評価される)。この最初のステップに於いて、本発明では、マシンコード命令が監視され、実行のために送出された次のマシンコード命令を実行するためにはどの特定の機能ユニットが必要であるかを判別する。送出される次のマシンコード命令を実行するために機能ユニットが必要とされる前の、事前に選択されたクロックサイクル量(便宜上CCAと呼ぶ)が、次のマシンコード命令が送出されるか実行される前に、次のマシンコード命令を調べるために本発明で使用するタイムフレームとして使用される。このCCAによって、本発明では、適切な論理的ステップが取られ、機能ユニットを適時にオンすることが可能となり、その結果、送出されたマシンコード命令を順序通りに実行することができる。この第一ステップまたはブロックは参照番号202で示されている。

20

30

【0033】

ステップまたはブロック204に於いて、本発明では、送出されたマシンコード命令を実行するために機能ユニットが準備完了の状態になる、事前に選択されたクロックサイクル期間(便宜上クロックパワーアップ、CKPWRUPと呼ぶ)の長さだけ前に、機能ユニットからスイッチ抑制制御信号が取り除かれる。CKPWRUPタイムフレーム中、スイッチング能力が供給され、その結果、該当するマシンコード命令が機能ユニットに送出された時にこの機能ユニットが完全に機能できる。従って、この第二ステップに於いては、本発明で、該当する機能ユニットはマシンコード命令を実行するのに必要とされる充分前に起動され、その結果実行が行なわれるべき時に機能ユニットが完全に動作可能である。

40

【0034】

CKPWRUP用にはどのクロックサイクル量でも選択できる。本発明の好ましい実施例では、一個の1/2クロックサイクルが使用される。換言するならば、送出されたマシンコード命令の実行のために機能ユニットが必要とされる前、一個の1/2クロックサイクル内で、機能ユニットが起動される。従って、マシンコード命令の実行のために必要とされる寸前まで機能ユニットはオフ状態すなわち「待機」モードの状態(すなわち、電力消費量ゼロの、「無」入力状態をいう)にある。

【0035】

第三ステップあるいはブロック206に於いて、本発明では、事前に選択されたクロック

50

サイクル期間（便宜上クロックパワーオン C K P W R O N と呼ぶ）中、機能ユニットにスイッチング能力が継続的に供給される。C K P W R O N は送出されたマシンコード命令の実行のために機能ユニットが要する時間（クロックサイクル数）である。斯かるものとして、C K P W R O N には送出されたマシンコード命令を受け取るのに要するクロックサイクル、及び、このマシンコード命令の実行を完了させるための機能ユニットの遅延時間に等しいクロックサイクルが含まれている。

【 0 0 3 6 】

本発明の最後である第四ステップあるいはブロックは参照番号 2 0 8 で示される。この第四ステップに於いては、コンピュータ・プログラムのマシンコード命令の実行である、要求されたタスクを機能ユニットが完了した後、事前に選択されたクロックサイクル期間（クロックパワーダウン、C K P W R D N と呼ぶ）の後、スイッチング能力は機能ユニットに供給されない。すなわち、機能ユニットは必要なタスクを実行した後、オフにされる（停止される）のである。斯くして、機能ユニットはその必要がなくなった後もオンすなわちアクティブであることはない。C K P W R D N の代表的な値は一個の 1 / 2 クロックサイクルである。斯かる起動 / 停止実施例は、メモリ、状態の保存、等を必要とする機能ユニットに適切なものであるが、他の手法も十分に本発明の範囲内である。

10

【 0 0 3 7 】

電源バスの結合 / 切り離しも考慮の対象となる。V_{DD} と各機能ユニットの間に接続される電源スイッチを追加することによって、上記の C K P W R O N 制御信号その他を使用して電源スイッチ（例えば F E T ）を制御することにより、機能ユニットへの電源をオン / オフにすることができる。この電源停止のケースに於いてはある量の D C 電力は電源スイッチを通して消費されるが、機能ユニットが切り離されているので全体的な電力節約が生じる。

20

【 0 0 3 8 】

本発明のこれら 4 ステップの最終的な結果として、マイクロエレクトロニック装置 1 0 0 が消費する電力の大幅な削減が達成される。この削減は、不要の時には機能ユニットはオンでない、という事実に基づく。下記で詳細に説明される如く、C M O S 技術が使用される故、機能ユニットが状態を変化させる（すなわち、スイッチの作動中）場合にのみ電力の消費が起こる。機能ユニットの状態変化が抑制されると該当する機能ユニットは「オフ」であるので、その機能ユニットが消費する電力は僅少である。斯くして、オフの機能ユニットは電力を消費せず、従って電力消費の削減が達成される。

30

【 0 0 3 9 】

電力消費量の削減が生じるので、ダイ 1 0 2 およびそれに付随するマイクロエレクトロニック装置 1 0 0 のパッケージング（図示せず）の発熱量も削減される。更に、電池が使用される場合、動作時間当たりが必要とされる電池の大きさも縮小される。そして更に、電力消費量の削減によって、電源バスの線幅も縮小できる。

【 0 0 4 0 】

ここでは、図 2 のフローチャートに従った本発明の代表的な動作例を図 3 を参照して説明する。図 3 に、各トレースが横軸において同じタイムフレームを持つ 4 個のトレースを示す。各トレースの縦軸は信号の振幅、あるいは機能ユニットの状態、あるいは下記に説明する、本発明に基づくオペレーションの状態、を示す。最上トレース 3 0 1 は波形 3 0 2 を示し、この波形はマイクロエレクトロニック装置 1 0 0 を構成する全ての機能ユニット用のクロックであるシステムクロック 1 0 4 （図 1 ）の出力である。二つのシステムクロックはお互いに 1 8 0 度位相の差がある。

40

【 0 0 4 1 】

本説明用に選ばれた図 3 の代表的機能ユニットは浮動小数点ユニット（F P U ） 1 1 0 である。下記に実施例の部分で説明する如く、多くのコンピュータシステムで F P U 1 1 0 は時間的に約 1 0 % だけしか使用されないのである。従って、後により明らかになる如く、F P U 1 1 0 に関しては、本発明は大幅な発熱と電力消費量の少なくとも一方の削減を達成するものである。

50

【0042】

第三トレース305は二つの浮動小数点オペレーションの実行を示す。Aと印される第一の浮動小数点オペレーションはボックス306で示される。ボックス306は浮動小数点オペレーションAを実行するのに必要なクロックサイクルの数を示すものである。同じく、ボックス318で示される浮動小数点オペレーションBも描かれその浮動小数点オペレーションを実行するために必要なクロックサイクルの数を示す。すなわち、浮動小数点オペレーションAを実行するためには5と1/2クロックサイクルが必要であり、浮動小数点オペレーションBを実行するためには2クロックサイクルが必要である。これらのタイムフレームは言うまでもなく単に説明のためのものである。実際に於いては、浮動小数点オペレーションの実行に何十のクロックサイクルを要することもある。更に、各浮動小数点オペレーションの間に数千のサイクルが経過することもある。しかしながら、図3では紙面の都合上それを図形で表わすことはできない。従って、図示の目的上、浮動小数点オペレーションA及びB間の間隔と、各オペレーションの長さは便宜上縮小されている。

【0043】

図3の第四トレース307では、浮動小数点オペレーションA及びBのそれぞれに対して行なわれる4つのステップを図示する。浮動小数点オペレーションAに対して、CCA期間は3個の1/2サイクルを要するものとして表わされている。このCCA期間は参照番号308で表わされている。浮動小数点オペレーションAのCKPWRUP期間は一個の1/2クロックサイクルで、時間ブロック310に示されている。浮動小数点オペレーションAの実行に要する時間は時間ブロック312で表わされるCKPWRON期間に相当する。最後に、CKPWRDN期間は1/2クロックサイクルであり、これは時間ブロック314で表わされている。

【0044】

浮動小数点オペレーションAを実行するFPU110の実際のオペレーションは、本発明に基づいて次のように制御される。すなわち、トレース303の参照番号304で示されるクロックサイクルの期間に、システムクロック302をFPU110のクロック入力へ供給することにより制御される。トレース303で明らかなる如く、FPUクロック入力へ供給されるシステムクロックは、浮動小数点オペレーションAの実行の開始より1/2クロックサイクル前に供給され、浮動小数点オペレーションAの完了後1/2クロックサイクルの期間オン状態を継続する。

【0045】

浮動小数点オペレーションBの場合にも同じような例が示されている。ここでもトレース307を参照して説明するならば、CCA期間は時間ブロック320で示され、説明の便宜上この期間は3個の1/2サイクルを要するものとする。CKPWRUP時間ブロック322は1/2クロックサイクルであり、CKPWRON時間ブロック324は2クロックサイクルである。この2クロックサイクルは浮動小数点オペレーションBを実行するためにFPU110が要する時間である。最後に、CKPWRDN時間ブロック326は1/2クロックサイクルである。

【0046】

本発明のオペレーションの結果もたらされる省電効果を図3に示す。すなわち、トレース303を参照して言うならば、FPUクロック入力に対して適用されるクロック信号が存在する時のみ、FPU110の状態は変化できる。換言すれば、この例のFPU110は期間304及び期間316に於いてのみ動作するもので、それ以外の時間帯では動作しない。斯くして、本発明に基づいて如何に省電効果が起こるかが明らかである。

【0047】

斯くしてマイクロエレクトロニック装置100の全ての機能ユニットは本発明によって同様に制御されており、その結果最新のマシンコード命令の実行に必要な機能ユニットだけがスイッチオンされる。他の全ての不要な機能ユニットはオフにされ、斯くして、本発明によれば大幅な省電効果が達成されるのである。

【0048】

10

20

30

40

50

本発明はCMOS集積回路に対して特に適用性を持つものである。その理由は、CMOS回路はその状態が変化する時のみ電力を消費するからである。すなわち、スイッチングが行なわれる時のみ電力の消費が起こる。過渡あるいは交流(AC)ドメインの観点からは、一つのノードをスイッチするために消費される電力は CV^2 に比例する。ただし、Cはスイッチされるノードの容量(farad)であり、Vはレール V_{SS} からレール V_{DD} の電圧である。定常あるいは直流(DC)の観点からは、消費される電力は、製造プロセス変数および入力回転率(slew rate)に左右されるが、5 - 15%となる。

【0049】

CMOSをBiCMOSと比較するならば、後者に於いては、デバイスのベースを通しての「低」入力抵抗と、使用される電流制御機構のために、パイポーラ回路の電力消費はオフにし得ない。これと対照的に、CMOS(そして一般的にMOSデバイス)はゲートオキサイドの電氣的絶縁特性のため、ゲート電極で高入力インピーダンスを持つ。

10

【0050】

CMOSをパイポーラトランジスタ回路とも同様に比較せねばならない。パイポーラトランジスタはスイッチングが行なわれているか否かに関わらず電力を消費する。すなわち、スイッチングが全く行なわれていない状態でも回路中を電流が流れている。これが、CMOSの低電力消費と電荷のスケールダウン(例えば携帯用コンピュータの電池)が可能であるためにCMOS技術が集積回路で優位性を認められる理由である。

【0051】

本発明は、殊にCMOS回路に適用性のあるものであるが、BiCMOS、NMOS、MESFET、 I^2L 、GaAs回路にも同様に適用し得るものである。本発明は、機能ユニットの状態を変化させるべきか否かを制御するための如何なる適切な手法も考慮の対象とするものである。状態変化の制御によって機能ユニットがオン/オフされ、本発明に従って所望の省電効果が達成されるのである。

20

【0052】

図4を参照するならば、本発明に従った機能ユニットの状態を制御するための代表的な手法が示されている。この手法では、該当する機能ユニットへのシステムクロック信号302の供給が制御される。機能ユニットは本発明がシステムクロック信号302を供給する時のみ電力を消費する。図4を参照するならば、本発明の論理ユニット116は、下記で説明する適切な手法のどれかに従って、パス402を通してのマシンコード命令の送出を(例えば、解読により)評価する。パス402によって供給される情報によって論理ユニット116は、本発明に従って種々の機能ユニットを何時オンにし、何時オフにするべきかを知ることができる。

30

【0053】

システムクロック104はシステムクロック信号302を論理ユニット116に供給する。説明の便宜上、#1、#2、#3、#4と印された4個の機能ユニットが図示されている。参照番号406は機能ユニット1に対応し、参照番号410は機能ユニット2に対応し、参照番号414は機能ユニット3に対応し、参照番号418は機能ユニット4に対応する。各機能ユニット406、410、414、及び418にはそれぞれ対応するクロック入力線404、408、412、及び416が存在する。

40

【0054】

オペレーションに於いて、論理ユニット116はオンにされる機能ユニットの適切なクロック入力線上のシステムクロック信号302を供給する。その機能ユニットがオフにされる可き時、論理ユニット116はシステムクロック302の供給を停止する。クロック信号なしには機能ユニットは状態を変化し得ないので、クロック信号302を受けない機能ユニットは電力を消費しない。斯くして、クロック信号302をオン/オフすることによって機能ユニットをオン/オフすることができるのである。

【0055】

図5にもう一つの、機能ユニットをオン/オフにさせる手法を示す。図5を参照するならば、この実施例では機能ユニット406、410、414、及び418はこれらの機能ユ

50

ニットの入力の状態変化を制御することによってオン/オフされる。オフである機能ユニットの入力の状態を変化させないことにより、この手法は斯かる機能ユニットを効果的にオフにさせるのである。オンである機能ユニットの入力のみがその状態を変化し得る。

【0056】

図5にこの手法を達成する一実施例を示す。入力がスイッチしないようにする手法の一つは、公知のゲートラッチデバイス(例えば、ラッチ504、510、516、及び522)を使用して、先行する入力(502で示す)をラッチして保持することである。ラッチ504、510、516、及び522は制御ライン508、514、520、及び526を通してラッチされた入力をパスするように制御されている。当業者に明らかな如く、制御ライン508、514、520、及び526は信号402に基づいて論理ユニット116によって生成できるものである。その他の方法として、入力を制御信号と論理的にANDすることによって、入力を高インピーダンス値に強制することができる。他にも、様々な機能的に同等な手法が当業者に明らかであろう。

10

【0057】

同様の構造とオペレーションが機能ユニット410、機能ユニット414、及び機能ユニット418に適用可能である。従って、それらの説明は不要の故、省略する。本発明では、論理ユニット116によって機能ユニットをオン/オフにする他の手法も考慮の対象となる。図4及び5の実施例はあくまでも説明のためのものである。本発明では、論理ユニット116によって使用される線402上の監視情報を得るための幾つかの手法を利用して、マシンコード命令の実行中各機能ユニットをいつオン/オフにするのかを判別することができる。

20

【0058】

代表的な手法を図6に示す。参照番号602で示される、ソースコードの形のコンピュータプログラムがコンパイラ604に供給され、ソースコード602がマシンコード命令に翻訳される。コンパイラ604はソースコードの翻訳後、マシンコード命令を生成する。説明の目的で、6個のマシンコード命令606、610、614、618、622、及び626が示されている。各マシンコード命令606、610、614、618、622、及び626には、対応する機能ユニットデータブロック(FUD)608、612、616、620、624、及び628があり、この機能ユニットデータブロック608、612、616、620、624、及び628にはパス402を通して論理ユニット116に供給される監視情報が含まれている。一つのマシンコード命令に対応する機能ユニットデータブロックは斯くして、本発明に従って論理ユニット116がマイクロエレクトロニクス装置100を作動し得るようにせしめるのである。

30

【0059】

図7に線402で監視情報を供給する別の実施例を示す。ここでは、本発明の典型的な応用である限定命令セット計算機(RISC)スーパースカラマイクロプロセッサの実際のオペレーションは次のように監視情報を線402で供給する。ソースコード・コンピュータプログラム602がコンパイラ702に供給され、コンパイラ702はマシンコード命令704を生成する。マシンコード命令は最初に命令解読ユニット(IDU)706に供給される。IDU706からのデコードされた命令は命令実行ユニット(IEU)708

40

【0060】

順不同の実行を行なうに際し、IDU706及びIEU708は解読された情報402を図示のように供給する。この解読された情報はデータ依存性情報、命令送出情報、等の形をとることができる。この情報は命令スケジューリング論理から取得可能である。命令スケジューリング論理の一例は「スーパースカラRISC命令スケジューリング」、出願番号07/860,719号(代理人整理番号SPO35)という題名の同一承継人の出願に係る同時係属中の特許出願に説明されている。

【0061】

図8に、本発明で達成される省電効果を最大化するようにマシンコード命令を順序付ける

50

最適化コンパイラ 802 を使用するときの本発明の一実施例を示す。この省電効果はソースコードから得られたマシンコード命令の順序を変えることによって達成される。この順序変えは、コンピュータプログラム 602 を実行するに当たりマイクロエレクトロニクス装置 100 による電力消費の削減を最適化するようになされる。

【0062】

図 8 は斯かる最適化を示す代表的ブロック図である。図示せる如く、最適化コンパイラ 802 は順序が変更されたマシンコード命令の形で出力を生成する。説明の便宜上、順序変更の概念を示すために、図 6 に於ける機能ユニットと対応するマシンコード命令と同じマシンコード命令が使用されている。マシンコード命令 606、610、614、618、622、及び 626 と、対応する FUD 608、612、616、620、624、及び 628 が並べ変えられることは明らかである。この例の目的は、電力消費の削減という点で、順序変更が最適化を達成することを示すことである。

10

【0063】

並べ変えられたマシンコード命令は次に機能ユニットに対して送出される。機能ユニットは図 8 に示されるオペレーションに従って論理ユニット 116 によって制御される。最適化コンパイラ 802 が、マシンコード命令 1 の後、幾つかのサイクル分、一個または複数の機能ブロックが使用されていないと判別すると、最適化コンパイラ 802 は無効化あるいはパワーダウン信号をそれらの機能ブロックに送り、一つあるいは複数のブロックが将来必要になるまでクロックを止めるか、入力をブロックするか、電源を止めるか、を行なうことができる。

20

【0064】

本発明から期待できる省電効果を示すために、次に実施例のマイクロエレクトロニクス装置 100 を示す。これは単に説明の目的で示すものであるが、本発明が如何にして大幅な省電効果をもたらすかを示すものである。本発明で達成可能な省電効果の代表的な値の範囲を示すために、図 9 のフロアプランを有する機能ユニットを持つマイクロエレクトロニクス装置 100 が使用される。この実施例では、7W のチップに於いて代表的な利用度と省電効果を表 1 に示す。全体的なパワーダウン省電効果は 46% である (2.3/5)。

【0065】

【表 1】

30

機能ユニット	ワット量	利用度 (%)	パワーダウン省電
浮動小数	1.5	10	1.35
整数	1.0	90	0.10
メモリ	2.0	75	0.50
グラフィックス	0.5	30	0.35
削減合計			2.30W

40

本発明の「選択的パワーダウン」手法は同一承継人の出願に係る、同時係属中の特許出願である「ハードウェア・エミュレーション・アクセラレータ及び方法」、出願番号 07/831,272 号 (代理人整理番号 SPO46) で公開された高度に構造化された機能ユニット/モジュールにも容易に適用できる。この同時係属中の特許出願の開示はここに参照することによって含まれているものとする。

【0066】

50

〔ラップトップ・ノートブック及びパームトップコンピュータの最適化手法〕

上述の如く、本発明は大幅な省電効果をもたらすものである。これはユーザにとっては重量が非常に重要な評価項目であるラップトップ及びパームトップコンピュータに大きな影響を及ぼすものである。重量が0.25kgでも軽いと、ユーザは重いコンピュータよりもこの軽いコンピュータを選ぶことが珍しくない。大幅な重量の削減という点でバッテリー技術において進歩が見られるが、省電は一定の電池および充電量に於いてより長い寿命を意味することから、電力消費量の削減は如何なる削減でも非常に重要である。

【0067】

図10は本発明に従った使用可能な手法のブロック図である。図示せる如く、ラップトップまたはパームトップコンピュータを操作するに当たり、ユーザは長い電池寿命の選択肢を選ぶことができる。これは1001で示されている。この選択肢が選ばれると、本発明では参照番号1004で示される最適化スキームが使用される。このスキームはマイクロエレクトロニック装置の電力消費量を最少にする役割を果たす。これは、マシンコード命令の順序を変える、特定の機能ユニットを他の機能ユニットと別個のものとして作動させる、等、様々な形をとることができる。

10

【0068】

この手法は、ラップトップまたはパームトップコンピュータが通常の電源から離れた所で長時間操作されるような場合、すなわち、完全に電池で駆動される場合、特に有効である。ユーザはこの場合、ラップトップまたはパームトップコンピュータの操作時間を最大限に伸ばしたいが、この最適化手法によってこれが達成し得るのである。

20

【0069】

本発明の種々の実施例が説明されたが、これらはあくまで説明の目的であって、もとより本発明を限定するものではない。従って、本発明の範囲は上記のどの実施例によっても限定されるものではなく、下記の特許の請求範囲及びそれと同等のもののみに基づいて定義されるべきである。

【図面の簡単な説明】

【図1】本発明に基づいて一個のダイ102上に製造されたマイクロエレクトロニック装置100の代表的な機能ユニットを示すフロアプランの高レベルブロック図である。

【図2】本発明の高レベルオペレーションズチップを示す高レベルフローチャートである。

30

【図3】本発明に基づく機能ユニットの代表的オペレーションを示す4つのトレースをグラフしたものである。

【図4】ゲート付き制御信号を持つシステムクロックを使用しての、機能ユニットをオン/オフにする本発明の実施例を示すブロック図である。

【図5】機能ユニットへの入力の状態を制御することによって機能ユニットをオン/オフにする本発明の実施例を示すブロック図である。

【図6】各マシンコード命令のコンパイルと共に監視情報402がコンパイラによって生成される、本発明の実施例を示すブロック図である。

【図7】監視情報402が、命令解読ユニット及び、マシンコード命令によってオペレーションを行なう命令実行ユニットによって生成される、本発明の実施例を示すブロック図である。

40

【図8】本発明に従って最大の電力節約を達成するためにマシンコード命令を並び替えるために使用される最適化コンパイラの、本発明の実施例を示すブロック図である。

【図9】本発明の実施例で使用される代表的マイクロエレクトロニック装置100を示すフロアプランの高レベルブロック図である。

【図10】本発明に従ってラップトップまたはパームトップ・コンピュータへ適用された電力最適化スキームを示すブロック図である。

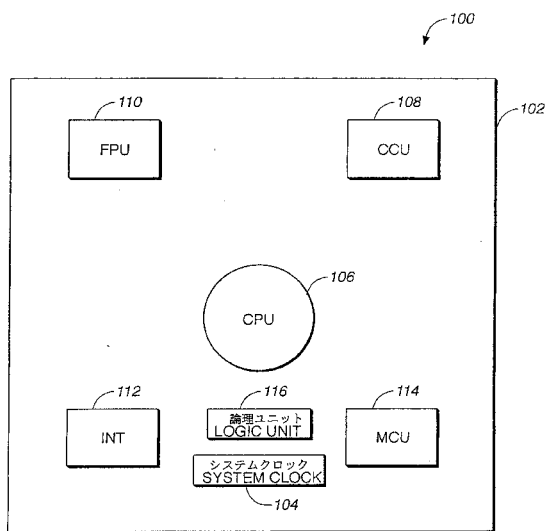
【符号の説明】

100...マイクロエレクトロニック装置、102...ダイ、104...システムクロック、106...中央処理装置(CPU)、108...キャッシュ制御ユニット(CCU)、110...

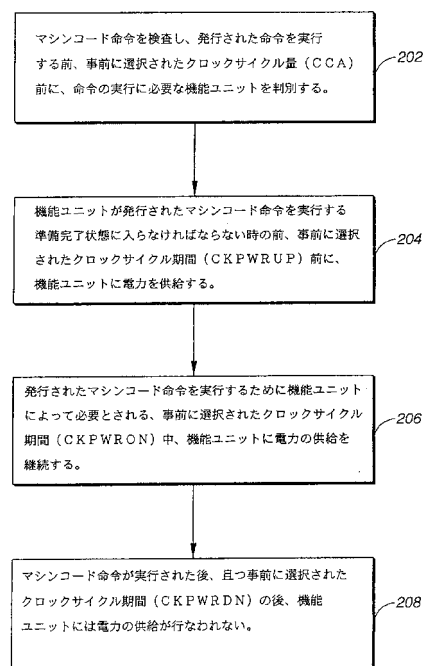
50

浮動小数点ユニット (F P U)、 1 1 2 ... 整数ユニット (I N T)、 1 1 4 ... メモリ制御
ユニット (M C U)、 1 1 6 ... 論理ユニット

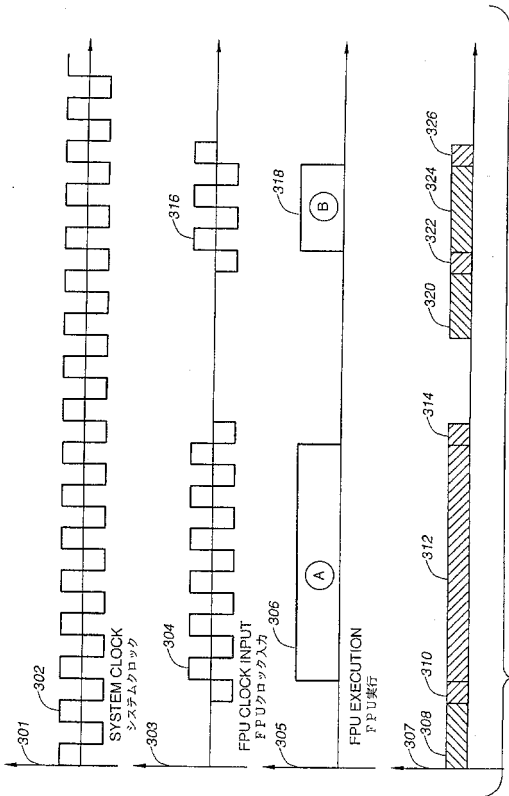
【 図 1 】



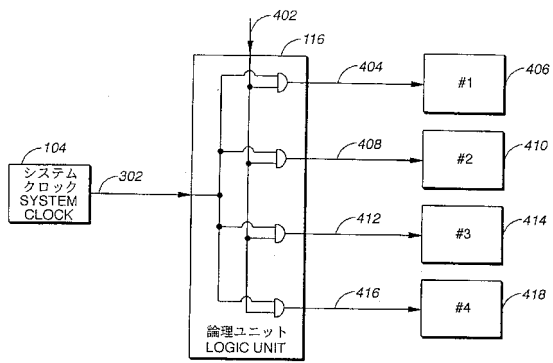
【 図 2 】



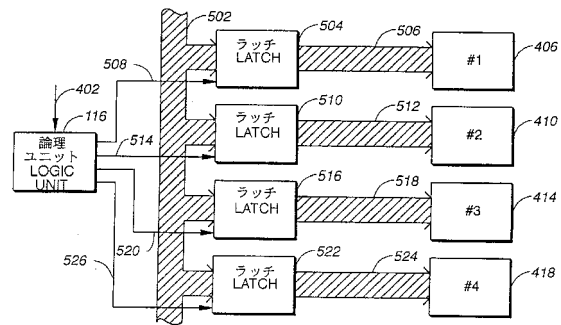
【図3】



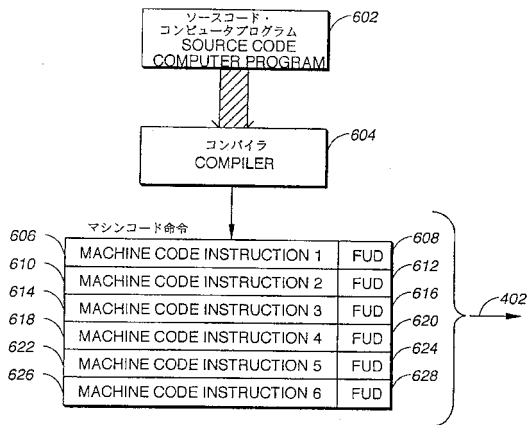
【図4】



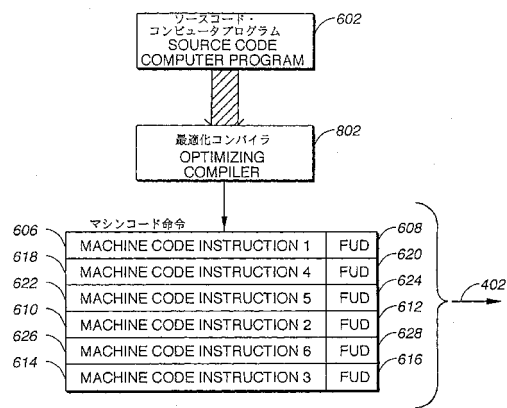
【図5】



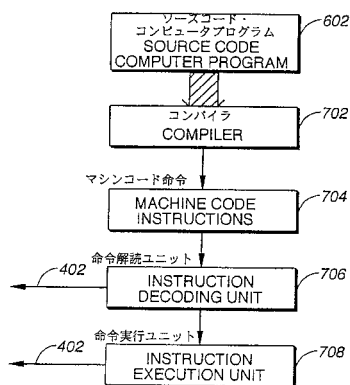
【図6】



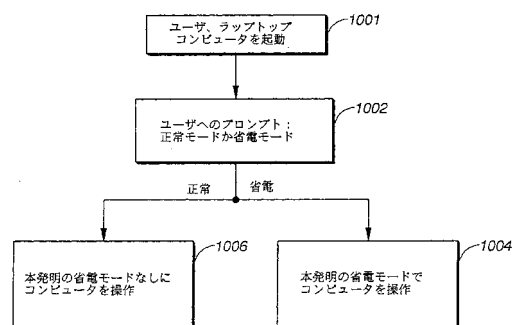
【図8】



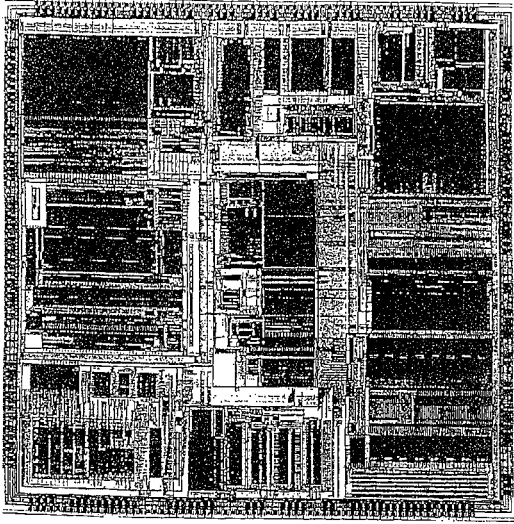
【図7】



【図9】



【図 10】



フロントページの続き

(74)代理人 100097777

弁理士 蕪澤 弘

(74)代理人 100091971

弁理士 米澤 明

(72)発明者 リン チョン ミン

アメリカ合衆国 9 4 0 8 7 カリフォルニア州 サニーベイル, ラークレーン 1 7 6 3

Fターム(参考) 5B011 EA08 LL12 MA00

5B013 DD00

5B033 AA14 BC01

5B079 AA07 BA12 BB01 BC01