

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년03월13일 10-0560780 2006년03월07일
--	-------------------------------------	--

(21) 출원번호	10-2003-0045610	(65) 공개번호	10-2005-0005646
(22) 출원일자	2003년07월07일	(43) 공개일자	2005년01월14일

(73) 특허권자                    삼성에스디아이 주식회사  
    경기 수원시 영통구 신동 575

(72) 발명자                        김양완  
    서울특별시관악구신림2동98-209호

    정호균  
    경기도용인시수지구신봉리삼성쉐르빌109동202호

    오춘열  
    경기도군포시당동886주공310-1202호

    권오경  
    서울특별시송파구신천동장미아파트14동1102호

    최상무  
    서울특별시광진구자양1동612-83301호

(74) 대리인                        박상수

심사관 : 천대식

(54) 유기전계 발광표시장치의 화소회로 및 그의 구동방법

요약

본 발명은 문턱전압을 자체보상하여 높은 계조표현을 할 수 있는 유기전계 발광표시장치의 화소회로 및 그의 구동방법을 개시한다.

본 발명의 화소회로는 인가되는 구동전류에 따라서 빛을 발광하는 발광소자와; 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 상기 전압레벨의 데이터신호에 응답하여 EL소자를 구동시켜 주기 위한 구동전류를 발생하기 위한 제2트랜지스터와; 현재스캔신호에 응답하여 상기 제2트랜지스터를 다이오드형태로 연결시켜 그의 문턱전압을 보상하기 위한 제3트랜지스터와; 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 발광신호에 응답하여 전원전압을 제2트랜지스터에 전달하기 위한 제4트랜지스터와; 상기 발광신호에 응답하여 제2트랜지스터로부터 제공되는 구동전류를 EL소자로 제공하기 위한 제5트랜지스터를 포함한다.

본 발명은 EL소자를 구동하는 트랜지스터의 문턱전압을 자체 보상하여 EL소자를 통해 균일한 구동전류가 흐르도록 하여 줌으로서, 높은 계조를 표현할 수 있다.

**대표도**

도 3

**명세서**

**도면의 간단한 설명**

도 1은 종래의 유기전계 발광표시장치에 있어서, 화소의 구조를 나타낸 도면,

도 2는 종래의 유기전계 발광표시장치에 있어서, 화소의 동작을 설명하기 위한 파형도,

도 3은 본 발명의 일 실시예에 따른 유기전계 발광표시장치에 있어서, 화소의 구조를 나타낸 도면,

도 4는 도 3에 도시된 본 발명의 일 실시예에 따른 유기전계 발광표시장치에 있어서, 화소의 동작을 설명하기 위한 동작과 형도,

도 5 내지 도 7은 본 발명의 일 실시예에 따른 유기전계 발광표시장치에 있어서, 화소의 초기화동작, 프로그램동작 및 발광 동작을 설명하기 위한 회로구성도,

\*도면의 주요 부분에 대한 부호의 설명\*

T31 : 구동 트랜지스터 T32, T35, T36 : 스위칭 트랜지스터

C31 : 캐패시터 EL31 : 유기전계 발광소자

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 평판표시장치에 관한 것으로서, 보다 구체적으로는 EL소자를 구동하는 트랜지스터의 문턱전압을 자체보상하여 높은 계조를 실현할 수 있는 유기전계 발광표시장치의 화소회로 및 그의 구동방법에 관한 것이다.

통상적으로, 유기전계 발광표시장치는 EL소자를 구동하는 방식에 따라 패시브 매트릭스형 OLED와 액티브 매트릭스형 OLED로 분류하고, 전류구동방식의 OLED와 전압구동방식의 OLED로 분류할 수 있다.

AMOLED는 복수개의 게이트라인, 복수개의 데이터 라인 및 복수개의 공통전원라인과, 상기 라인들에 연결되어 매트릭스 형태로 배열되는 복수개의 화소를 구비한다. 각 화소는 통상적으로 EL소자, 2개의 트랜지스터, 즉 데이터신호를 전달하기 위한 스위칭 트랜지스터와, 상기 데이터신호에 따라 상기 EL 소자를 구동시켜 주기위한 구동트랜지스터와, 상기 데이터전압을 유지시켜 주기위한 하나의 캐패시터로 이루어진다.

이러한 AMOLED는 소비전력이 적은 이점이 있지만, 시간에 따라 EL소자를 통해 흐르는 전류세기가 변하여 표시불균일을 초래하는 문제점이 있었다. 이는 EL소자를 구동하는 구동 트랜지스터의 게이트와 소오스간의 전압, 즉 구동 트랜지스터의 문턱전압(threshold voltage)이 변하여 EL 소자를 통해 흐르는 전류가 변하기 때문이다.

즉, 상기 구동 트랜지스터용 박막 트랜지스터는 제조공정변수에 따라 문턱전압이 변하게 되므로, AMOLED의 모든 트랜지스터의 문턱전압이 동일하게 되도록 트랜지스터를 제조하는 것이 어려우며, 이에 따라 화소간 문턱전압의 편차가 존재하기 때문이다.

이를 해결하기 위하여, 문턱전압보상용 트랜지스터를 추가하여 제조공정변수에 따른 문턱전압을 보상하여 주는 방법이 있었다. 미국특허 제6,229,506호에는 문턱전압의 편차를 보상하기 위한 유기전계 발광표시장치가 개시되었다. 상기 미국특허에는 전류소오스가 구동 트랜지스터의 오버드라이브전압(overdrive voltage)에 대하여 소오스-게이트간 전압을 조절하고 구동 트랜지스터의 문턱전압편차를 보상하는 화소구조가 개시되었다. 상기 미국특허의 유기전계 발광표시장치는 데이터로드(데이터기입)단계 및 연속적인 발광단계의 2단계동작을 하는 것으로서, 전류소오스가 오버드라이브 전압(overdrive voltage)에 대하여 구동 트랜지스터의 소오스-게이트간의 전압을 조정하고 구동 트랜지스터의 문턱전압의 편차를 보상하였다.

그러나, 상기한 바와같은 유기전계 발광표시장치는 전류 소오스로부터 인가되는 전류레벨의 데이터신호에 따라 EL 소자를 구동하는 전류구동방식으로서, 데이터 라인을 차아지(charge)하는 데 어려움이 있었다. 즉, 데이터라인의 기생 캐패시턴스는 상대적으로 크고, 전류 소오스로부터 제공되는 데이터신호의 전류레벨은 상대적으로 작기 때문에, 데이터라인을 차아지하는 데 상당히 긴 시간이 소요될 뿐만 아니라 데이터가 불안정해지는 문제점이 있었다.

상기한 바와같은 전류구동방식의 데이터 라인 차아지 문제를 해결하기 위하여 미러타입의 화소구조를 갖는 유기전계 발광표시장치가 제안되었다. 도 1은 종래의 전압구동방식의 유기전계 발광표시장치에 있어서, 미러타입을 갖는 전압구동방식의 화소회로를 도시한 것이다.

도 1을 참조하면, 다수의 게이트라인 즉, 스캔라인중 해당하는 스캔라인에 인가되는 현재스캔신호 scan[n]에 게이트가 연결되고 다수의 데이터라인중 해당하는 데이터라인에 인가되는 데이터신호 VDATAm가 소오스에 인가되는 p형의 제1트랜지스터(T11)와, 상기 현재 스캔라인 바로이전의 스캔라인에 인가되는 이전스캔신호 scan[n-1]가 게이트에 인가되고, 드레인에 초기화전압(Vinti)가 인가되는 p형의 제2트랜지스터(T12)와, 미러형태를 갖는 p형 제3 및 제4트랜지스터(T13), (T14)와, 상기 이전 스캔신호 scan[n-1]가 게이트에 인가되고 드레인이 상기 제4트랜지스터(T14)의 드레인에 연결되는 n형의 제5트랜지스터(T15)와, 상기 제5트랜지스터(T15)와 접지전압(VSS)사이에 연결되는 EL소자(EL11)와, 상기 제4트랜지스터(T14)의 게이트-소오스간에 연결되는 제1캐패시터(C11)를 구비한다.

상기한 바와같은 구조를 갖는 유기전계 발광표시장치의 화소의 동작을 도 2의 동작파형도를 참조하여 설명하면 다음과 같다. 이때, 현재 구동하고자 하는 스캔라인이 n 번째 스캔라인이고 상기 n 번째 스캔라인에 인가되는 스캔신호가 scan[n]이며, 현재 스캔라인 이전에 구동되는 스캔라인이 n-1 번째 스캔라인이고, 상기 n-1번째 스캔라인에 인가되는 스캔신호를 scan[n-1]이라 한다.

먼저, 초기화동작시에는, 소정레벨의 이전 스캔신호 scan[n-1] 및 현재 스캔신호 scan[n]가 인가되면, 즉 로우레벨의 이전 스캔신호 scan[n-1]와 하이레벨의 현재 스캔신호 scan[n]가 인가되면, 트랜지스터(T12)가 턴온되고, 트랜지스터(T11), (T15)가 턴오프되어 미러타입의 트랜지스터(T13), (T14)도 턴오프된다. 따라서, 캐패시터(C11)에 저장된 데이터는 트랜지스터(T12)를 통해 초기화전압(Vinti)으로 초기화된다.

한편, 데이터 프로그램시에는, 소정레벨의 이전 스캔신호 scan[n-1] 및 현재 스캔신호가 인가되면, 즉 하이레벨의 이전 스캔신호 scan[n-1]와 로우레벨의 현재 스캔신호 scan[n]가 인가되면, 트랜지스터(T12)는 턴오프되고, 트랜지스터(T11)가 턴온되어 미러타입의 트랜지스터(T13), (T14)가 턴온된다.

따라서, 데이터라인에 인가되는 전압레벨의 데이터신호(VDATAm)가 트랜지스터(T13)을 통해 구동 트랜지스터(T14)의 게이트에 전달된다. 이때, 이전 스캔신호 scan[n-1]에 의해 트랜지스터(T15)가 턴오프되므로, 구동 트랜지스터(T14)의 게이트에 인가되는 전압레벨의 데이터신호(VDATAm)에 대응하는 구동전류가 EL소자(EL11)로 흐르게 되어 발광하게 된다.

상기 트랜지스터(T14)의 게이트에 인가되는 전압은 VDATA-Vth(T13)가 되고, EL소자(EL11)를 통해 흐르는 전류는 하기의 [수학식 1]으로 표현된다.

수학식 1  
수학식 1

$$\begin{aligned}
 I_{EL11} &= \frac{\beta}{2} (V_{GS(T14)} - V_{TH(T14)})^2 \\
 &= \frac{\beta}{2} (V_{DD} - V_{DATA} + V_{TH(T13)} - V_{TH(T14)})^2 \quad \dots\dots(1)
 \end{aligned}$$

여기서,  $I_{EL11}$  은 유기EL소자(EL11)에 흐르는 전류,  $V_{GS(T14)}$ 는 트랜지스터(T14)의 소오스와 게이트사이의 전압,  $V_{TH(13)}$ 은 트랜지스터(T13)의 문턱전압,  $V_{DATA}$ 는 데이터전압,  $\beta$ 는 상수값을 각각 나타낸다.

이때, 전류미러용 트랜지스터(T13), (T14)의 문턱전압이 같으면, 즉  $V_{TH(T13)}=V_{TH(T14)}$  가 같다면, 트랜지스터의 문턱전압을 보상할 수 있어 EL 소자(EL11)의 구동전류를 균일하게 유지할 수 있다.

그러나, 상기한 바와같은 전류미러형 전압구동방식에서는 전류미러를 구성하는 트랜지스터(T13), (T14)가 서로 인접하여 기판상에 배열되더라도 TFT의 제조공정변수에 의해 동일한 문턱전압을 얻는 것은 매우 어렵다. 그러므로, TFT의 문턱전압의 편차에 의해 균일한 구동전류를 얻기 어려우며, 이에 따라 화질저하를 초래하는 문제점이 있었다.

상기한 바와같은 전류미러타입의 전압구동방식에 있어서, 전류미러용 TFT간 문턱전압편차에 따른 화질저하문제를 해결하기 위한 기술이 미국특허 제6,362,798호에 개시되었다. 상기 미국특허는 구동 트랜지스터의 문턱전압을 보상하기 위하여 다이오드형태의 보상용 박막 트랜지스터를 구동 트랜지스터의 게이트에 연결구성하였다. 그러나, 상기 미국특허 또한 보상용 박막 트랜지스터와 EL 소자구동용 박막 트랜지스터의 문턱전압이 동일하지 않은 경우 구동 트랜지스터의 문턱전압의 편차가 보상되지 않는 문제점이 있었다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 바와같은 종래 기술의 문제점을 해결하기 위한 것으로서, 문턱전압의 편차를 검출하여 자체적으로 보상(self-compensation)할 수 있는 유기전계 발광표시장치의 화소회로 및 그의 구동방법을 제공하는 데 그 목적이 있다.

본 발명의 다른 목적은 제조공정변수에 무관하게 문턱전압의 편차를 보상할 수 있는 유기전계 발광표시장치의 화소회로 및 그의 구동방법을 제공하는 데 있다.

본 발명의 또 다른 목적은 각 화소간의 문턱전압편차에 관계없이 EL소자를 통해 균일한 구동전류가 흐르게 할 수 있는 유기전계 발광표시장치의 화소회로 및 그의 구동방법을 제공하는 데 있다.

본 발명의 또 다른 목적은 각 화소간의 문턱전압편차에 관계없이 높은 계조표현을 할 수 있는 유기전계 발광표시장치의 화소회로 및 그의 구동방법을 제공하는 데 있다.

### 발명의 구성 및 작용

상기한 바와 같은 목적을 달성하기 위하여, 본 발명은 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 상기 제1트랜지스터를 통해 전달되는 전압레벨의 데이터신호에 따라 구동전류를 발생하기 위한 제2트랜지스터와; 상기 제2트랜지스터의 문턱전압편차를 검출하여 자체 보상하기 위한 제3트랜지스터와; 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 상기 제2트랜지스터를 통해 발생된 구동전류에 대응하여 빛을 발광하는 EL소자를 구비하는 유기전계 발광표시장치의 화소회로를 제공하는 것을 특징으로 한다.

또한, 본 발명은 데이터 프로그램시 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 데이터 프로그램시 전압레벨의 데이터신호를 프로그램하고, 발광시 프로그램된 데이터신호에 응답하여 구동전류를 발생하는 제2트랜지스터와; 데이터 프로그램시 현재스캔신호에 응답하여 전압레벨의 데이터신호를 상기 제2트랜지스터로 제공하기 위한 제3트랜지스터와; 데이터 프로그램시 제2트랜지스터에 프로그램된 전압레벨의 데이터신호를 유지시켜 주기 위한 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 발광시 전압레벨의 데이터신호를 전달하기 위한 제4트랜지스터와; 발광시 전압레벨의 데이터신호에 따라 제2트랜지스터로부터 전달하기 위한 제5트랜지스터와; 상기 제5트랜지스터를 통해 전달되는 구동전류에 대응하여 빛을 발광하는 EL 소자를 포함하며, 데이터 프로그램시 상기 제3트랜지스터는 상기 현재 스캔신호에 응답하여 상기 제2트랜지스터를 다이오드형태로 연결시켜줌으로써, 제2트랜지스터는 그의 문턱전압의 편차를 자체적으로 검출하여 보상하여 주도록 하는 유기전계 발광표시장치의 화소회로를 제공하는 것을 특징으로 한다.

상기 제1트랜지스터는 현재 스캔라인신호가 게이트에 인가되고, 전압레벨의 데이터신호가 소오스에 인가되며, 드레인이 상기 제2트랜지스터에 연결되는 PMOS 트랜지스터로 구성된다. 상기 제2트랜지스터는 게이트가 상기 캐패시터의 일측단

자에 인가되고, 소오스가 제1트랜지스터에 연결되며, 드레인이 상기 EL소자에 연결되는 PMOS 트랜지스터로 구성된다. 상기 제3트랜지스터는 현재 스캔신호가 게이트에 인가되고 제2트랜지스터의 게이트와 소오스에 드레인과 소오스가 각각 연결되어, 현재 스캔신호에 응답하여 제2트랜지스터를 다이오드형태로 연결시켜 문턱전압을 자체 보상시켜주기 위한 PMOS트랜지스터로 구성된다. 제4트랜지스터는 상기 현재발광신호가 게이트에 인가되고, 소오스에 전원전압이 인가되며, 드레인이 상기 제2트랜지스터에 연결되는 PMOS 트랜지스터로 구성되며, 제5트랜지스터는 상기 현재발광신호가 게이트에 인가되고, 소오스가 제2트랜지스터에 연결되며, 드레인이 상기 EL 소자에 연결되는 PMOS 트랜지스터로 구성된다.

또한, 본 발명은 인가되는 구동전류에 따라서 빛을 발광하는 발광소자와; 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와; 상기 전압레벨의 데이터신호에 응답하여 EL소자를 구동시켜 주기 위한 구동전류를 발생하기 위한 제2트랜지스터와; 현재스캔신호에 응답하여 상기 제2트랜지스터를 다이오드형태로 연결시켜 그의 문턱전압을 자체보상하기 위한 제3트랜지스터와; 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와; 현재발광신호에 응답하여 전원전압을 제2트랜지스터에 전달하기 위한 제4트랜지스터와; 상기 현재발광신호에 응답하여 제2트랜지스터로부터 제공되는 구동전류를 EL소자로 제공하기 위한 제5트랜지스터를 포함하는 유기전계 발광표시장치의 화소회로를 제공하는 것을 특징으로 한다.

또한, 게이트에 현재 스캔신호가 인가되고, 소오스에 전압레벨의 데이터신호가 인가되는 제1트랜지스터와; 상기 제1트랜지스터의 드레인에 소오스가 연결되는 제2트랜지스터와; 상기 제2트랜지스터의 게이트와 드레인 사이에 각각 드레인과 소오스가 각각 연결되는 제3트랜지스터와; 상기 현재발광신호가 게이트에 인가되고, 소오스에 전원전압이 인가되며, 드레인이 상기 제2트랜지스터의 소오스에 연결되는 제4트랜지스터와; 현재발광신호가 게이트에 인가되고, 소오스가 상기 제2트랜지스터의 드레인에 연결되고, 드레인이 EL소자에 연결되는 제5트랜지스터와; 상기 제5트랜지스터의 드레인에 일측단자가 연결되고, 타측단자가 접지된 발광소자와; 상기 제2트랜지스터의 게이트에 일측단자가 연결되고, 타측단자에 전원전압이 인가되는 캐패시터를 포함하는 유기전계 발광표시장치의 화소회로를 제공하는 것을 특징으로 한다.

또한, 본 발명은 다수의 데이터라인과; 다수의 스캔라인과; 다수의 공통전원라인과; 상기 복수개의 데이터라인, 스캔라인 및 공통전원라인중 해당하는 하나의 데이터라인, 스캔라인 및 공통전원라인에 각각 연결되는 다수의 화소를 포함하는 유기전계 발광표시장치에 있어서, 각 화소는 게이트에 상기 해당하는 스캔라인에 인가된 현재 스캔신호가 인가되고, 소오스에 데이터라인으로부터 전압레벨의 데이터신호가 인가되는 제1트랜지스터와; 상기 제1트랜지스터의 드레인에 소오스가 연결되는 제2트랜지스터와; 상기 제2트랜지스터의 게이트와 드레인 사이에 각각 드레인과 소오스가 각각 연결되는 제3트랜지스터와; 현재발광신호가 게이트에 인가되고, 소오스에 상기 공통전원라인으로부터 전원전압이 인가되며, 드레인이 상기 제2트랜지스터의 소오스에 연결되는 제4트랜지스터와; 상기 현재발광신호가 게이트에 인가되고, 소오스가 상기 제2트랜지스터의 드레인에 연결되는 제5트랜지스터와; 상기 제5트랜지스터의 드레인에 일측단자가 연결되고, 타측단자가 접지된 발광소자와; 상기 제2트랜지스터의 게이트에 일측단자가 연결되고, 타측단자에 공통전원라인으로부터 전원전압이 인가되는 캐패시터를 포함하는 유기전계 발광표시장치의 화소회로를 제공하는 것을 특징으로 한다.

또한, 본 발명은 다수의 데이터라인과; 다수의 스캔라인과; 다수의 공통전원라인과; 상기 복수개의 데이터라인, 스캔라인 및 공통전원라인중 해당하는 하나의 데이터라인, 스캔라인 및 공통전원라인에 각각 연결되는 다수의 화소를 포함하는 유기전계 발광표시장치에 있어서, 각 화소는 해당하는 스캔라인의 바로 이전 스캔라인에 인가되는 스캔신호에 응답하여 초기화시켜주는 단계와; 해당하는 스캔라인에 인가되는 스캔신호에 응답하여 문턱전압의 편차를 보상하고, 상기 문턱전압의 편차에 무관하게 해당하는 데이터 라인으로부터 인가되는 전압레벨의 데이터전압을 프로그램하는 단계와; 현재발광신호에 응답하여 상기 전압레벨의 데이터전압에 대응하는 구동전류를 발생하여 EL소자를 발광시켜 주는 단계를 구비하는 유기전계 발광표시장치의 화소구동방법을 제공하는 것을 특징으로 한다.

이하, 본 발명의 실시예를 첨부된 도면을 참조하여 설명하면 다음과 같다.

도 3는 본 발명의 실시예에 따른 유기전계 발광표시장치에 있어서, 하나의 화소에 대한 구조를 나타낸 것이다. 본 발명의 유기전계 발광표시장치는 복수개의 게이트라인과, 복수개의 데이터라인과, 복수개의 공통전원라인과, 상기 복수개의 게이트라인, 데이터라인 및 공통전원라인중 해당하는 하나의 게이트라인, 데이터라인 및 공통전원라인에 각각 배열되는 복수개의 화소를 포함하며, 도 3에는 해당하는 게이트라인(n번째 게이트라인), 데이터라인(m번째 데이터라인) 및 공통전원라인(m번째 데이터라인)에 배열된 하나의 화소에 대하여 한정 도시한 것이다.

도 3를 참조하면, 본 발명의 유기전계 발광표시장치의 각 화소는 6개의 트랜지스터(T21-T26)와 하나의 캐패시터(C21) 및 EL 소자(EL31)로 이루어진다. 즉, 각 화소는 인가되는 구동전류에 대응하는 빛을 발광하는 유기전계 발광소자(EL31)와, 해당하는 스캔라인에 인가되는 현재 스캔라인신호 scan[n]에 응답하여 해당하는 데이터라인에 인가되는 전압레벨의

데이터신호(VDATAm)를 스위칭하기 위한 제1스위칭 트랜지스터(T32)와, 상기 제1스위칭 트랜지스터(T32)를 통해 게이트에 입력되는 상기 전압레벨의 데이터전압에 대응하여 상기 유기전계 발광소자의 구동전류를 공급하는 구동용 트랜지스터(T31)와, 상기 구동용 트랜지스터(T31)의 문턱전압을 보상하기 위한 문턱전압보상용 트랜지스터(T33) 및 상기 구동용 트랜지스터(T31)의 게이트에 인가되는 데이터신호를 저장하기 위한 캐패시터(C31)를 포함한다.

이때, 상기 제1스위칭 트랜지스터(T32)는 게이트에 해당하는 스캔라인에 인가되는 현재 스캔신호 scan[n]가 인가되고 소오스에 해당하는 데이터라인에 인가되는 전압레벨의 데이터신호(VDATAm)가 인가되며, 드레인이 상기 구동용 트랜지스터(T31)의 소오스에 연결되는 p형 박막 트랜지스터로 구성된다.

상기 구동용 트랜지스터(T31)는 게이트가 상기 캐패시터의 일측단자에 연결되고, 드레인이 상기 EL소자(EL31)의 일측단자에 연결되는 p형 박막 트랜지스터로 구성된다. 상기 문턱전압 보상용 트랜지스터(T33)는 상기 구동용 트랜지스터(T31)의 게이트와 드레인에 각각 드레인과 소오스가 각각 연결되고 게이트에 현재 스캔신호 scan[n]가 인가되는 p형 박막 트랜지스터로 구성된다. 상기 캐패시터(C31)의 타측에는 해당하는 공통전원라인으로부터 전원전압(VDD)이 제공된다.

또한, 각 화소는 현재발광신호 emi[n]에 응답하여 상기 전원전압(VDD)을 구동용 트랜지스터(T31)로 제공하기 위한 제2스위칭 트랜지스터(T35)와, 상기 현재발광신호 emi[n]에 응답하여 상기 구동용 트랜지스터(T31)를 통해 발생된 구동전류를 상기 EL소자(EL31)로 제공하기 위한 제3스위칭 트랜지스터(T36)를 구비한다.

이때, 상기 제2스위칭 트랜지스터(T35)는 현재발광신호 emi[n]가 게이트에 인가되고, 소오스에 상기 해당하는 전원전압 라인으로부터 전원전압이 인가되며, 드레인이 상기 구동용 트랜지스터(T32)의 소오스에 연결되는 p형 박막 트랜지스터로 구성된다. 상기 제3스위칭 트랜지스터(T36)는 현재 발광신호 emi[n]가 게이트에 인가되고, 소오스가 상기 구동 트랜지스터(T31)의 드레인에 연결되고, 드레인이 상기 EL소자(EL31)의 일단에 연결되는 p형 박막 트랜지스터로 구성된다. 상기 EL소자(EL31)의 타단은 접지되어 있다.

게다가, 각 화소는 해당하는 스캔라인 바로 이전의 스캔라인에 인가되는 이전 스캔신호 scan[n-1]에 응답하여 상기 캐패시터(C31)에 저장된 데이터신호를 초기화시켜 주기 위한 초기화용 트랜지스터(T34)를 포함한다. 상기 트랜지스터(T34)는 게이트에 이전 스캔신호 scan[n-1]가 인가되고 소오스가 상기 캐패시터(C31)의 일측단자에 연결되며 드레인에 초기화전압(Vinti)가 인가되는 p형 박막 트랜지스터로 이루어진다.

상기한 바와같은 구성을 갖는 본 발명의 화소의 동작을 도 4 내지 도 7을 참조하여 설명하면 다음과 같다.

먼저, 초기화동작시에는, 도 4에 도시된 바와같이 이전 스캔신호 scan[n-1]가 로우레벨이고 현재스캔신호 scan[n]와 발광신호 emi[n]가 하이레벨인 초기화구간에서, 로우레벨의 이전 스캔신호 scan[n-1]에 의해 트랜지스터(T34)가 턴온되고, 하이레벨의 현재스캔신호 scan[n]와 현재발광신호 emi[n]에 의해 다른 트랜지스터(T31-T33)과 (T35-T36)가 턴오프되므로, 도 5에서와 같은 초기화패스(실선표시)가 형성된다. 따라서, 캐패시터(C31)에 저장되어 있던 데이터 즉, 구동 트랜지스터(T31)의 게이트전압은 초기화된다.

다음, 데이터 프로그램 동작시에는, 도 4와 같이 이전스캔신호 scan[n-1]가 하이레벨이고 현재스캔신호 scan[n]가 로우레벨이며 현재발광신호 emi[n]가 하이레벨인 프로그램구간에서, 트랜지스터(T34)는 턴오프되고, 로우레벨의 현재스캔신호 scan[n]에 의해 트랜지스터(T33)가 턴온되어 구동 트랜지스터(T31)는 다이오드형태로 연결된다.

이때, 현재스캔신호 scan[n]에 의해 스위칭 트랜지스터(T32)도 턴온되고, 현재발광신호 emi[n]에 의해 스위칭 트랜지스터(T35), (T36)가 턴오프되므로, 도 5의 실선으로 표시된 바와같은 데이터 프로그램패스가 형성된다. 따라서, 해당하는 데이터라인에 인가되는 데이터전압 VDATAm이 문턱전압 보상용 트랜지스터(T33)를 통해 상기 구동 트랜지스터(T31)의 게이트에 제공된다.

상기 구동 트랜지스터(T31)는 다이오드 연결되어 있으므로 트랜지스터(T31)의 게이트전압에는  $V_{DATAm} - V_{TH(T31)}$ 이 인가되고, 상기 게이트전압이 캐패시터(C31)에 저장되어 프로그램동작이 완료된다.

마지막으로, 발광시에는 도 4에도시된 바와같이 이전 스캔신호 scan[n-1]이 하이레벨이고, 현재 스캔신호 scan[n]이 하이레벨로 된 다음 현재발광신호 emi[n]가 로우레벨로 되는 발광구간에서, 도 6에서와 같이 실선으로 표시된 발광패스가 형성된다. 즉, 로우레벨의 현재발광신호 emi[n]에 의해 스위칭 트랜지스터(T35), (T36)가 턴온되고, 하이레벨의 이전스캔신호 scan[n-1]에 의해 초기화 트랜지스터(T34)가 턴오프되며, 하이레벨의 현재 스캔신호 scan[n]에 의해 문턱전압

보상용 트랜지스터(T33)와 스위칭 트랜지스터(T32)가 턴오프된다. 따라서, 구동 트랜지스터(T31)의 게이트에 인가되는 전압레벨의 데이터신호에 대응하여 발생하는 구동전류가 트랜지스터(T31)를 통해 유기EL소자(EL31)로 제공되어 유기EL소자(EL31)는 발광을 하게 된다.

이때, 유기EL소자(EL31)로 흐르는 전류는 하기의 [수학식 2]과 같다.

$$\begin{aligned}
 & \text{수학식 2} \\
 & \text{수학식 2} \\
 I_{EL31} &= \frac{\beta}{2} (V_{GS} - V_{TH(M31)})^2 \\
 &= \frac{\beta}{2} (V_{DD} - V_{DATA} + V_{TH(M31)} - V_{TH(M31)})^2
 \end{aligned}$$

여기서,  $I_{EL31}$  은 유기EL소자(EL31)에 흐르는 전류,  $V_{GS}$ 는 트랜지스터(T31)의 소오스와 게이트사이의 전압,  $V_{TH(T31)}$ 은 트랜지스터(T31)의 문턱전압,  $V_{DATA}$ 는 데이터전압,  $\beta$ 는 상수값을 각각 나타낸다.

상기의 식(2)으로부터 알 수 있는 바와같이, 전류구동용 트랜지스터(T31)의 문턱전압에 관계없이 데이터라인에 인가되는 전압레벨의 데이터신호에 대응하여 구동전류가 EL 소자(EL31)를 통해 흐른다. 즉 본 발명에서는 전류구동용 트랜지스터(T31)의 문턱전압의 편차를 트랜지스터(T33)를 통해 검출하여 자체적으로 보상하여 주기 때문에 유기EL소자에 흐르는 전류를 미세하게 제어할 수 있으며, 이에 따라 고계조의 유기EL장치를 제공할 수 있다.

또한, 이전프레임시간동안의 데이터가 높은 레벨이고 다음 프레임시간의 데이터가 낮은 레벨의 전압이라면 트랜지스터(T31)의 다이오드연결특성에 의해 트랜지스터(T31)의 게이트노드에는 더 이상 데이터신호가 인가될 수 없으므로, 스위칭 트랜지스터(T34)를 두어 트랜지스터(T31)의 게이트노드를 프레임마다 소정레벨(Vinti)로 초기화시켜 준다.

상기한 바와같이, 본 발명에서는 구동 트랜지스터(T31)가 자신의 문턱전압을 검출하여(self-Vth detection) 문턱전압의 편차를 자체적으로 보상할 수 있다.

본 발명의 실시예에서는 화소회로가 6개의 트랜지스터와 하나의 캐패시터로 구성되는 것을 예시하였으나, 문턱전압을 검출하여 자체보상하는 구조에는 모두 가능하다. 뿐만 아니라, PMOS 트랜지스터외에 NMOS 트랜지스터 또는 CMOS 트랜지스터 등으로 구성하는 것도 가능하다.

### 발명의 효과

상기한 바와같은 본 발명의 실시예에 따르면, 구동 트랜지스터의 문턱전압의 편차를 검출하여 자체적으로 보상하여 줌으로써 높은 계조를 실현할 수 있을 뿐만 아니라 전압구동방식으로 구동트랜지스터를 구동시켜 줌으로써 데이터라인의 차아 문제를 해결할 수 있는 이점이 있다.

상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### (57) 청구의 범위

#### 청구항 1.

현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와;

상기 제1트랜지스터를 통해 전달되는 전압레벨의 데이터신호에 따라 구동전류를 발생하는 제2트랜지스터와;

상기 제2트랜지스터의 문턱전압편차를 검출하여 자체 보상하기 위한 제3트랜지스터와;

현재발광신호에 응답하여 전원전압을 상기 제2트랜지스터로 제공하기 위한 제5트랜지스터와;

상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와;

상기 제2트랜지스터를 통해 발생하는 구동전류에 대응하여 빛을 발광하는 EL소자와;

상기 현재발광신호에 응답하여 상기 제2트랜지스터를 통해 상기 EL소자로 상기 구동전류를 제공하는 제6트랜지스터를 구비하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

## 청구항 2.

제1항에 있어서, 상기 현재 스캔신호의 바로 이전의 스캔신호에 응답하여 상기 캐패시터에 저장된 전압레벨의 데이터신호를 방전시켜 주는 초기화용 제4트랜지스터를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

## 청구항 3.

삭제

## 청구항 4.

제1항에 있어서, 상기 제1트랜지스터는 현재 스캔라인신호가 게이트에 인가되고, 전압레벨의 데이터신호가 소오스에 인가되며, 드레인이 상기 제2트랜지스터에 연결되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

## 청구항 5.

제1항에 있어서, 상기 제2트랜지스터는 게이트가 상기 캐패시터의 일측단자에 연결되고, 소오스가 제1트랜지스터에 연결되며, 드레인이 상기 EL소자에 연결되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

## 청구항 6.

제5항에 있어서, 상기 제3트랜지스터는 현재 스캔신호가 게이트에 인가되고 제2트랜지스터의 게이트와 드레인에 각각 드레인과 소오스가 연결되어, 현재 스캔신호에 응답하여 제2트랜지스터를 다이오드형태로 연결시켜 문턱전압을 자체보상시켜 주기 위한 PMOS트랜지스터로 이루어지는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

## 청구항 7.

제1항에 있어서, 상기 제1트랜지스터를 통해 제2트랜지스터로 전압레벨의 데이터신호를 제공하기 위한 전압소오스를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

## 청구항 8.

데이터 프로그램시 현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와;



데이터 프로그램시 전압레벨의 데이터신호를 프로그램하고, 발광시 프로그램된 데이터신호에 응답하여 구동전류를 발생 하는 제2트랜지스터와;

데이터 프로그램시 현재스캔신호에 응답하여 전압레벨의 데이터신호를 상기 제2트랜지스터로 제공하기 위한 제3트랜지스터와;

데이터 프로그램시 제2트랜지스터에 프로그램된 전압레벨의 데이터신호를 유지시켜 주기 위한 상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와;

발광시 전원전압을 제2트랜지스터에 전달하기 위한 제4트랜지스터와;

발광시 전압레벨의 데이터신호에 따라 제2트랜지스터로부터 제공되는 구동전류를 전달하는 제5트랜지스터와;

상기 제5트랜지스터를 통해 전달되는 구동전류에 대응하여 빛을 발광하는 EL소자를 포함하며,

데이터 프로그램시 상기 제3트랜지스터는 상기 현재 스캔신호에 응답하여 상기 제2트랜지스터를 다이오드형태로 연결시켜줌으로써, 제2트랜지스터는 그의 문턱전압의 편차를 자체적으로 검출하여 보상하여 주도록 하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 9.

제8항에 있어서, 초기화시 상기 현재 스캔신호의 바로 이전의 스캔신호에 응답하여 상기 캐패시터에 저장된 전압레벨의 데이터신호를 방전시켜 주는 초기화용 제6트랜지스터를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 10.

제8항에 있어서, 상기 제1트랜지스터는 현재 스캔라인신호가 게이트에 인가되고, 전압레벨의 데이터신호가 소오스에 인가되며, 드레인이 상기 제2트랜지스터에 연결되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 11.

제8항에 있어서, 상기 제2트랜지스터는 게이트가 상기 캐패시터의 일측단자에 연결되고, 소오스가 제1트랜지스터에 연결되며, 드레인이 상기 EL소자에 연결되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 12.

제11항에 있어서, 상기 제3트랜지스터는 현재 스캔신호가 게이트에 인가되고 제2트랜지스터의 게이트와 소오스에 드레인과 소오스가 각각 연결되어, 현재 스캔신호에 응답하여 제2트랜지스터를 다이오드형태로 연결시켜 문턱전압을 자체보상시켜주기 위한 PMOS트랜지스터로 이루어지는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 13.

제8항에 있어서, 상기 제1트랜지스터를 통해 제2트랜지스터로 전압레벨의 데이터신호를 제공하기 위한 전압소오스를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

**청구항 14.**

제8항에 있어서, 제4트랜지스터는 상기 현재발광신호가 게이트에 인가되고, 소오스에 전원전압이 인가되며, 드레인이 상기 제2트랜지스터에 연결되는 PMOS 트랜지스터로 구성되며,

제5트랜지스터는 상기 현재발광신호가 게이트에 인가되고, 소오스가 제2트랜지스터에 연결되며, 드레인이 상기 EL 소자에 연결되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

**청구항 15.**

인가되는 구동전류에 따라서 빛을 발광하는 발광소자와;

현재 스캔라인신호에 응답하여 전압레벨의 데이터신호를 전달하는 제1트랜지스터와;

상기 전압레벨의 데이터신호에 응답하여 EL소자를 구동시켜 주기 위한 구동전류를 발생하기 위한 제2트랜지스터와;

현재스캔신호에 응답하여 상기 제2트랜지스터를 다이오드형태로 연결시켜 그의 문턱전압을 자체보상하기 위한 제3트랜지스터와;

상기 제2트랜지스터에 전달되는 전압레벨의 데이터신호를 저장하기 위한 캐패시터와;

현재발광신호에 응답하여 전원전압을 제2트랜지스터에 전달하기 위한 제4트랜지스터와;

상기 현재발광신호에 응답하여 제2트랜지스터로부터 제공되는 구동전류를 EL소자로 제공하기 위한 제5트랜지스터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

**청구항 16.**

게이트에 현재 스캔신호가 인가되고, 소오스에 전압레벨의 데이터신호가 인가되는 제1트랜지스터와;

상기 제1트랜지스터의 드레인에 소오스가 연결되는 제2트랜지스터와;

상기 제2트랜지스터의 게이트와 드레인사이에 각각 드레인과 소오스가 각각 연결되는 제3트랜지스터와;

현재발광신호가 게이트에 인가되고, 소오스에 전원전압이 인가되며, 드레인이 상기 제2트랜지스터의 소오스에 연결되는 제4트랜지스터와;

상기 현재발광신호가 게이트에 인가되고, 소오스가 상기 제2트랜지스터의 드레인에 연결되며, 드레인이 상기 EL 소자의 일측단자에 연결되는 제5트랜지스터와;

상기 제5트랜지스터의 드레인에 일측단자가 연결되고, 타측단자가 접지된 발광소자와;

상기 제2트랜지스터의 게이트에 일측단자가 연결되고, 타측단자에 전원전압이 인가되는 캐패시터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

**청구항 17.**

제16항에 있어서, 게이트에 상기 현재스캔신호 바로 이전의 스캔신호가 인가되고, 소오스가 상기 캐패시터의 일측단자에 연결되며, 타측단자에 초기화전압이 인가되는 제6트랜지스터를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 18.

다수의 데이터라인과;

다수의 스캔라인과;

다수의 공통전원라인과;

상기 복수개의 데이터라인, 스캔라인 및 공통전원라인중 해당하는 하나의 데이터라인, 스캔라인 및 공통전원라인에 각각 연결되는 다수의 화소를 포함하는 유기전계 발광표시장치에 있어서,

각 화소는 게이트에 상기 해당하는 스캔라인에 인가된 현재 스캔신호가 인가되고, 소오스에 데이터라인으로부터 전압레벨의 데이터신호가 인가되는 제1트랜지스터와;

상기 제1트랜지스터의 드레인에 소오스가 연결되는 제2트랜지스터와;

상기 제2트랜지스터의 게이트와 드레인사이에 각각 드레인과 소오스가 각각 연결되는 제3트랜지스터와;

현재발광신호가 게이트에 인가되고, 소오스에 상기 공통전원라인으로부터 전원전압이 인가되며, 드레인이 상기 제2트랜지스터의 소오스가 연결되는 제4발광 트랜지스터와;

상기 현재발광신호가 게이트에 인가되고, 소오스에 상기 제2트랜지스터의 드레인이 연결되는 제5트랜지스터와;

상기 제5트랜지스터의 드레인에 일측단자가 연결되고, 타측단자가 접지된 발광소자와;

상기 제2트랜지스터의 게이트에 일측단자가 연결되고, 타측단자에 공통전원라인으로부터 전원전압이 인가되는 캐패시터를 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 19.

제18항에 있어서, 게이트에 해당하는 스캔라인 바로 이전의 스캔라인에 인가되는 스캔신호가 인가되고, 소오스가 상기 캐패시터의 일측단자에 연결되며, 타측단자에 초기화전압이 인가되는 제6트랜지스터를 더 포함하는 것을 특징으로 하는 유기전계 발광표시장치의 화소회로.

### 청구항 20.

다수의 데이터라인과; 다수의 스캔라인과; 다수의 공통전원라인과; 상기 복수개의 데이터라인, 스캔라인 및 공통전원라인 중 해당하는 하나의 데이터라인, 스캔라인 및 공통전원라인에 각각 연결되는 다수의 화소를 포함하는 유기전계 발광표시장치에 있어서,

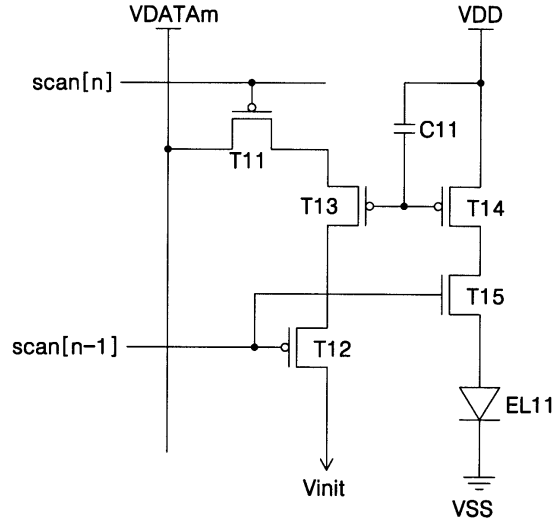
각 화소는 해당하는 스캔라인의 바로 이전 스캔라인에 인가되는 스캔신호에 응답하여 초기화시켜주는 단계와;

해당하는 스캔라인에 인가되는 스캔신호에 응답하여 문턱전압의 편차를 보상하고, 상기 문턱전압의 편차에 무관하게 해당하는 데이터 라인으로부터 인가되는 전압레벨의 데이터전압을 프로그램하는 단계와;

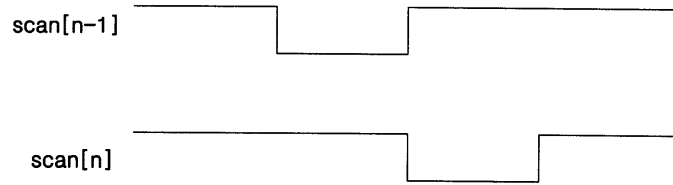
현재발광신호에 응답하여 상기 전압레벨의 데이터전압에 대응하는 구동전류를 발생하여 EL소자를 발광시켜 주는 단계를 구비하는 것을 특징으로 하는 유기전계 발광표시장치의 화소구동방법.

도면

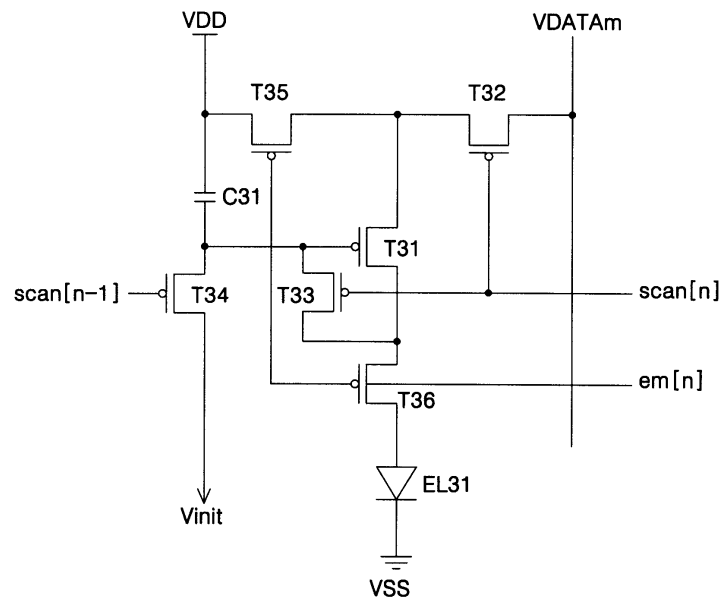
도면1



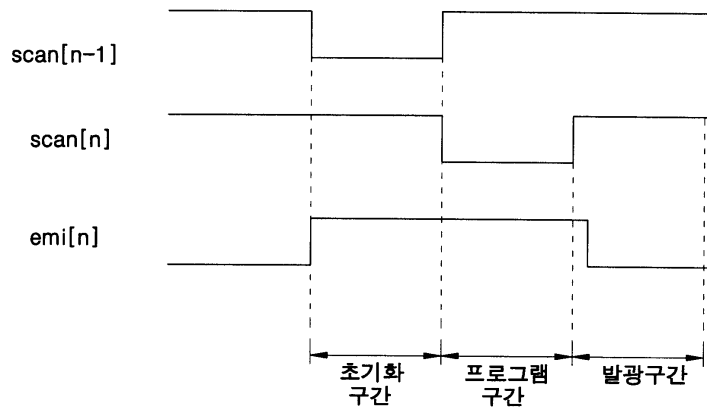
도면2



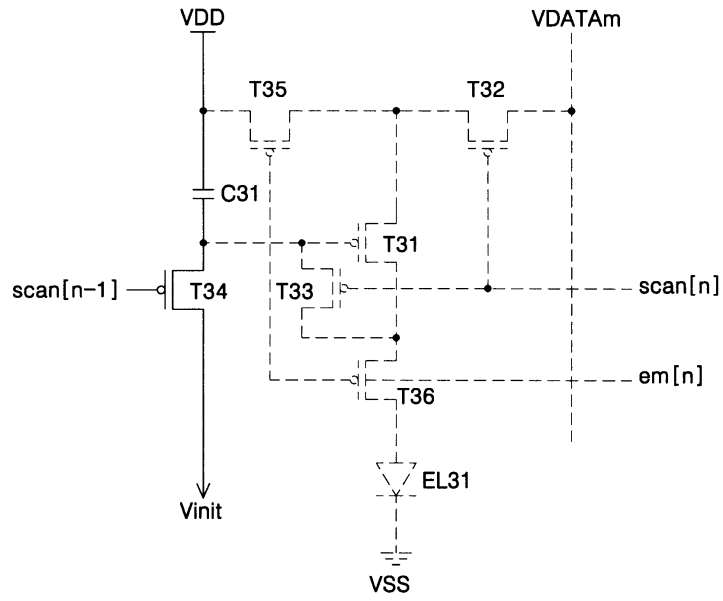
도면3



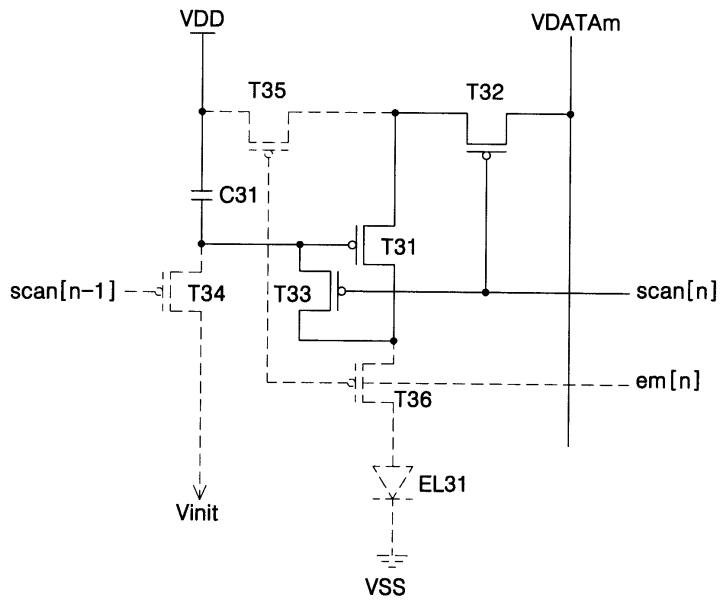
도면4



도면5



도면6



도면7

