



(12) 发明专利申请

(10) 申请公布号 CN 104157238 A

(43) 申请公布日 2014. 11. 19

(21) 申请号 201410347862. 1

(22) 申请日 2014. 07. 21

(71) 申请人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路 10 号  
申请人 成都京东方光电科技有限公司

(72) 发明人 吴博 祁小敬 谭文

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243  
代理人 许静 黄灿

(51) Int. Cl.  
G09G 3/32 (2006. 01)

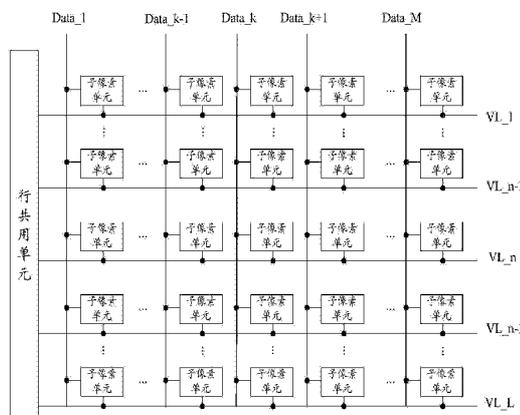
权利要求书2页 说明书7页 附图4页

(54) 发明名称

像素电路、像素电路的驱动方法和显示装置

(57) 摘要

本发明提供一种像素电路、像素电路的驱动方法和显示装置。像素电路包括多行像素单元，每一行像素单元包括多子像素单元，每一子像素单元包括发光元件；行像素单元还包括行共用单元，行共用单元包括多个行驱动发光控制模块；行像素单元包括的多个子像素单元均与一信号线连接；行像素单元包括的多个子像素单元均与一扫描线连接，每一行驱动发光控制模块分别接入一发光控制信号；一行驱动发光控制模块与一行像素单元包括的每一子像素单元均通过该信号线连接，以在该扫描线输出的扫描信号的控制下写入数据电压并具有阈值补偿功能，之后在该发光控制信号的控制下驱动发光元件发光。本发明增加像素的开口率，获得均匀显示，降低有机发光层的电流密度。



1. 一种像素电路,包括多行像素单元,每一行像素单元包括多个子像素单元,每一该子像素单元均包括发光元件;其特征在于,每一行像素单元还包括行共用单元,该行共用单元包括多个行驱动发光控制模块;

每一行像素单元包括的多个子像素单元均与一信号线连接;

一所述行像素单元包括的多个子像素单元均与一扫描线连接,每一所述行驱动发光控制模块分别接入一发光控制信号;

一所述行驱动发光控制模块与一所述行像素单元包括的每一子像素单元均通过该信号线连接,以在该扫描线输出的扫描信号的控制下写入数据电压并具有阈值补偿功能,之后在该发光控制信号的控制下驱动该子像素单元包括的发光元件发光。

2. 如权利要求 1 所述的像素电路,其特征在于,所述子像素单元设置于有效显示区内,所述行共用单元设置于有效显示区外。

3. 如权利要求 1 或 2 所述的像素电路,其特征在于,第  $n$  行像素单元包括的每一所述子像素单元均包括子像素驱动电路;其中  $n$  为正整数并且  $n$  小于或等于所述像素电路包括的像素单元的总行数;

该子像素驱动电路包括驱动补偿模块、数据写入模块和驱动晶体管;

该驱动晶体管,第一极与所述发光元件的第一端连接,第二极接入第一电平;所述发光元件的第二端与该信号线连接;

所述驱动补偿模块,分别与第  $n$  扫描线、该驱动晶体管的栅极、该驱动晶体管的第一极、该驱动晶体的第二极连接,用于当该第  $n$  扫描线输出的扫描信号有效时,控制该驱动晶体管的栅源电压补偿该驱动晶体管的阈值电压;

所述数据写入模块,分别与第  $n$  扫描线、一数据线和所述驱动补偿模块连接,用于当该第  $n$  扫描线输出的扫描信号有效时,控制该数据线上的数据电压通过该驱动补偿模块写入该驱动晶体管的栅极;

每一所述行驱动发光控制模块,分别接入一发光控制信号和第二电平,并分别通过一所述信号线与该发光元件的第二端连接,用于当该发光控制信号有效时控制该信号线的电位为该第二电平;

所述驱动补偿模块,还用于当该发光控制信号有效并该第  $n$  扫描线输出的扫描信号无效时,控制维持该驱动晶体管的栅极的电位,并控制驱动晶体管驱动发光元件发光。

4. 如权利要求 3 所述的像素电路,其特征在于,所述驱动补偿模块包括第一补偿晶体管、第二补偿晶体管和存储电容;

所述驱动晶体管,第一极与发光元件的第一端连接,第二极接入所述第一电平;所述发光元件的第二端与所述信号线连接;

该第一补偿晶体管,栅极接入第  $n$  扫描线,第一极与所述驱动晶体管的栅极连接,第二极与所述存储电容的第一端连接;

所述存储电容,第二端与所述驱动晶体管的第一极连接;

该第二补偿晶体管,栅极接入第  $n$  扫描线,第一极与所述第一补偿晶体管的第一极连接,第二极与所述驱动晶体的第二极连接。

5. 如权利要求 4 所述的像素电路,其特征在于,所述数据写入模块包括:数据写入晶体管,栅极接入第  $n$  扫描线,第一极与所述数据线连接,第二极与所述存储电容的第一端连

接。

6. 如权利要求 5 所述的像素电路,其特征在于,每一所述行驱动发光控制模块包括:行驱动发光控制晶体管,栅极接入一发光控制信号,第一极接入所述第二电平,第二极与所述信号线连接。

7. 如权利要求 6 所述的像素电路,其特征在于,所述驱动晶体管、所述第二补偿晶体管、所述数据写入晶体管和所述行驱动发光控制晶体管都为 n 型 TFT,所述第一补偿晶体管为 p 型 TFT。

8. 一种像素电路的驱动方法,应用于如权利要求 3 至 7 中任一权利要求所述的像素电路,其特征在于,所述像素电路的驱动方法包括:

阈值补偿和数据写入步骤:当本行扫描线输出的扫描信号有效时,驱动补偿模块控制驱动晶体管的栅源电压补偿该驱动晶体管的阈值电压,数据写入模块控制该数据线上的数据电压通过该驱动补偿模块写入该驱动晶体管的栅极;

缓冲步骤:当本行扫描线和发光控制信号都无效时,驱动晶体管的栅极浮空,存储电容的第一端断开与数据写入模块的连接;

发光步骤:当发光控制信号有效并本行扫描线输出的扫描信号无效时,行驱动发光控制模块控制该信号线的电位为第二电平,驱动补偿模块控制维持该驱动晶体管的栅极的电位,并控制驱动晶体管驱动发光元件发光。

9. 一种显示装置,其特征在于,包括如权利要求 1 至 7 中任一权利要求所述的像素电路。

## 像素电路、像素电路的驱动方法和显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及像素电路、像素电路的驱动方法和显示装置。

### 背景技术

[0002] 由于基于 LTPS(Low Temperature Poly-silicon, 低温多晶硅技术)的 AMOLED(Active Matrix/Organic Light Emitting Diode, 有源矩阵有机发光二极管)像素驱动电路,由于 LTPS 存在阈值电压均一性差等问题,所以在 AMOLED 的像素设计中需要增加驱动 TFT(Thin Film Transistor, 薄膜场效应晶体管) 阈值电压补偿的电路。

[0003] 如图 1A 所示,具有阈值电压补偿的 AMOLED 像素驱动电路的常见设计需要 6T1C 像素驱动电路,或者需要更多的 TFT 和 / 电容。如图 1A 所示,该 6T1C 像素驱动电路包括第一控制晶体管 T1、第二控制晶体管 T2、第三控制晶体管 T3、第四控制晶体管 T4、第五控制晶体管 T5、存储电容 Cs 和驱动晶体管 DTFT,用于驱动有机发光二极管 OLED ;T1 的栅极、T3 的栅极和 T4 的栅极接入第一扫描电压  $V_{SCAN1}$ , T2 的栅极和 T5 的栅极与第二扫描电压  $V_{SCAN2}$  连接, T1 还接入数据电压 Vdata, Cs 的第一端标示为 A, Cs 的第二端标示为 B, 与 DTFT 的栅极连接的点标示为 C, OLED 的阳极接入高电平 VDD, T5 的一端接入低电平 VSS。

[0004] 如图 1B 所示,现有的像素电路包括 L 行像素单元,每一行像素单元都包括 M 个 6T1C 子像素单元,每一个 6T1C 子像素单元包括 6T1C 像素驱动单元和发光元件 ;其中 L 和 M 均为大于 2 的正整数, n 为正整数, n 大于 1, n 小于 L, 并 n 小于 M, Gate\_1 为第一栅线, Gate\_n-1 为第 n-1 栅线, Gate\_n 为第 n 栅线, GateL 为第 L 栅线, Data1 为第一数据线, Data\_n-1 为第 n-1 数据线, Data\_n 为第 n 数据线, Data M 为第 M 数据线。

[0005] 在现有技术中,为了阈值补偿而导致 TFT 和 / 或电容数量的增加,将需要较多的控制信号,并占用较大的布局空间,不利于 AMOLED 像素尺寸的缩小,即限制了高 PPI (Pixel Per Inch, 每英寸所拥有的像素数目) 的 AMOLED 像素驱动电路的发展。

### 发明内容

[0006] 本发明的主要目的在于提供一种像素电路、像素电路的驱动方法和显示装置,增加像素的开口率,从而在获得均匀显示的同时,降低有机发光层的电流密度。

[0007] 本发明提供了一种像素电路,包括多行像素单元,每一行像素单元包括多个子像素单元,每一该子像素单元均包括发光元件 ;每一行像素单元还包括行共用单元,该行共用单元包括多个行驱动发光控制模块 ;

[0008] 每一行像素单元包括的多个子像素单元均与一信号线连接 ;

[0009] 一所述行像素单元包括的多个子像素单元均与一扫描线连接,每一所述行驱动发光控制模块分别接入一发光控制信号 ;

[0010] 一所述行驱动发光控制模块与一所述行像素单元包括的每一子像素单元均通过该信号线连接,以在该扫描线输出的扫描信号的控制下写入数据电压并具有阈值补偿功能,之后在该发光控制信号的控制下驱动该子像素单元包括的发光元件发光。

[0011] 实施时,所述子像素单元设置于有效显示区内,所述行共用单元设置于有效显示区外。

[0012] 实施时,第 n 行像素单元包括的每一所述子像素单元均包括子像素驱动电路;其中 n 为正整数并且 n 小于或等于所述像素电路包括的像素单元的总行数;

[0013] 该子像素驱动电路包括驱动补偿模块、数据写入模块和驱动晶体管;

[0014] 该驱动晶体管,第一极与所述发光元件的第一端连接,第二极接入第一电平;所述发光元件的第二端与该信号线连接;

[0015] 所述驱动补偿模块,分别与第 n 扫描线、该驱动晶体管的栅极、该驱动晶体管的第一极、该驱动晶体管的第二极连接,用于当该第 n 扫描线输出的扫描信号有效时,控制该驱动晶体管的栅源电压补偿该驱动晶体管的阈值电压;

[0016] 所述数据写入模块,分别与第 n 扫描线、一数据线和所述驱动补偿模块连接,用于当该第 n 扫描线输出的扫描信号有效时,控制该数据线上的数据电压通过该驱动补偿模块写入该驱动晶体管的栅极;

[0017] 每一所述行驱动发光控制模块,分别接入一发光控制信号和第二电平,并分别通过一所述信号线与该发光元件的第二端连接,用于当该发光控制信号有效时控制该信号线的电位为该第二电平;

[0018] 所述驱动补偿模块,还用于当该发光控制信号有效并该第 n 扫描线输出的扫描信号无效时,控制维持该驱动晶体管的栅极的电位,并控制驱动晶体管驱动发光元件发光。

[0019] 实施时,所述驱动补偿模块包括第一补偿晶体管、第二补偿晶体管和存储电容;

[0020] 所述驱动晶体管,第一极与发光元件的第一端连接,第二极接入所述第一电平;所述发光元件的第二端与所述信号线连接;

[0021] 该第一补偿晶体管,栅极接入第 n 扫描线,第一极与所述驱动晶体管的栅极连接,第二极与所述存储电容的第一端连接;

[0022] 所述存储电容,第二端与所述驱动晶体管的第一极连接;

[0023] 该第二补偿晶体管,栅极接入第 n 扫描线,第一极与所述第一补偿晶体管的第一极连接,第二极与所述驱动晶体管的第二极连接。

[0024] 实施时,所述数据写入模块包括:数据写入晶体管,栅极接入第 n 扫描线,第一极与所述数据线连接,第二极与所述存储电容的第一端连接。

[0025] 实施时,每一所述行驱动发光控制模块包括:行驱动发光控制晶体管,栅极接入一发光控制信号,第一极接入所述第二电平,第二极与所述信号线连接。实施时,所述驱动晶体管、所述第二补偿晶体管、所述数据写入晶体管和所述行驱动发光控制晶体管都为 n 型 TFT,所述第一补偿晶体管为 p 型 TFT。

[0026] 本发明还提供了一种像素电路的驱动方法,应用于上述的像素电路,所述像素电路的驱动方法包括:

[0027] 阈值补偿和数据写入步骤:当本行扫描线输出的扫描信号有效时,驱动补偿模块控制驱动晶体管的栅源电压补偿该驱动晶体管的阈值电压,数据写入模块控制该数据线上的数据电压通过该驱动补偿模块写入该驱动晶体管的栅极;

[0028] 缓冲步骤:当本行扫描线和发光控制信号都无效时,驱动晶体管的栅极浮空,存储电容的第一端断开与数据写入模块的连接;

[0029] 发光步骤:当发光控制信号有效并本行扫描线输出的扫描信号无效时,行驱动发光控制模块控制该信号线的电位为第二电平,驱动补偿模块控制维持该驱动晶体管的栅极的电位,并控制驱动晶体管驱动发光元件发光。

[0030] 本发明还提供了一种显示装置,包括上述的像素电路。

[0031] 与现有技术相比,本发明所述的像素电路采用行共用单元,以使得在能够补偿驱动晶体管的阈值的同时使得有效显示区内的 TFT 数目减少,并采用简单的控制信号,即可以使得像素的开口率增加,从而在均匀显示的同时,降低了有机发光层的电流密度,延长了 AMOLED 面板的使用寿命。

#### 附图说明

[0032] 图 1A 是现有的 6T1C 像素驱动电路的电路图;

[0033] 图 1B 是现有的像素电路的结构框图;

[0034] 图 2 是本发明实施例所述的像素电路的结构图;

[0035] 图 3 是本发明实施例所述的像素电路包括的相互连接的子像素单元和行驱动发光控制模块的结构框图;

[0036] 图 4 是本发明实施例所述的像素电路包括的相互连接的子像素单元和行驱动发光控制模块的电路图;

[0037] 图 5 是包括如图 4 所示的相互连接的子像素单元和行驱动发光控制模块的工作时序图;

[0038] 图 6A、图 6B、图 6C 分别是如图 4 所示的电路在第一阶段、第二阶段、第三阶段的等效电路图。

#### 具体实施方式

[0039] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0040] 本发明所有实施例中采用的晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。在本发明实施例中,为区分晶体管除栅极之外的两极,其中第一极可以为源极或漏极,第二极可以为漏极或源极。此外,按照晶体管的特性区分可以将晶体管分为 n 型晶体管或 p 型晶体管。在本发明实施例提供的驱动电路中,可以想到的是在采用 n 型晶体管或 p 型晶体管实现是本领域技术人员可在没有做出创造性劳动前提下轻易想到的,因此也是在本发明的实施例保护范围内的。

[0041] 本发明实施例所述的像素电路,包括多行像素单元,每一行像素单元包括多个子像素单元,每一该子像素单元均包括发光元件;每一行像素单元还包括行共用单元,该行共用单元包括多个行驱动发光控制模块;

[0042] 每一行像素单元包括的多个子像素单元均与一信号线连接;

[0043] 一所述行像素单元包括的多个子像素单元均与一扫描线连接,每一所述行驱动发光控制模块分别接入一发光控制信号;

[0044] 一所述行驱动发光控制模块与一所述行像素单元包括的每一子像素单元均通过该信号线连接,以在该扫描线输出的扫描信号的控制下写入数据电压并具有阈值补偿功能,之后在该发光控制信号的控制下驱动发光元件发光。

[0045] 在具体实施时,每一所述子像素单元包括子像素驱动电路和发光元件,该发光元件例如可以为 OLED(有机发光二极管)。

[0046] 本发明该实施例所述的像素电路采用行共用单元,以使得在能够补偿驱动晶体管的阈值的同时使得有效显示区内的 TFT 数目减少,并采用简单的控制信号,即可以使得像素的开口率增加,从而在均匀显示的同时,降低了有机发光层的电流密度,延长了 AMOLED 面板的使用寿命。

[0047] 优选的,所述子像素单元设置于有效显示区内,所述行共用单元设置于有效显示区外,将每一行像素单元中的具有共性的电路设置于有效显示区外,以进一步减小有效显示区内的 TFT 数目,增加开口率。

[0048] 具体的,第  $n$  行像素单元包括的每一所述子像素单元均包括子像素驱动电路和发光元件;其中  $n$  为正整数并且  $n$  小于或等于所述像素电路包括的像素单元的总行数;

[0049] 该子像素驱动电路包括驱动补偿模块、数据写入模块和驱动晶体管;

[0050] 该驱动晶体管,第一极与所述发光元件的第一端连接,第二极接入第一电平;所述发光元件的第二端与该信号线连接;

[0051] 所述驱动补偿模块,分别与第  $n$  扫描线、该驱动晶体管的栅极、该驱动晶体管的第一极、该驱动晶体管的第二极连接,用于在一时间周期的第一阶段,当该第  $n$  扫描线输出的扫描信号有效时,控制该驱动晶体管的栅源电压补偿该驱动晶体管的阈值电压;

[0052] 所述数据写入模块,分别与第  $n$  扫描线、一数据线和所述驱动补偿模块连接,用于当该第  $n$  扫描线输出的扫描信号有效时,控制该数据线上的数据电压通过该驱动补偿模块写入该驱动晶体管的栅极;

[0053] 每一所述行驱动发光控制模块,分别接入一发光控制信号和第二电平,并分别通过一所述信号线与该发光元件的第二端连接,用于当该发光控制信号有效时控制该信号线的电位为该第二电平;

[0054] 所述驱动补偿模块,还用于当该发光控制信号有效并该第  $n$  扫描线输出的扫描信号无效时,控制维持该驱动晶体管的栅极的电位,并控制驱动晶体管驱动发光元件发光。

[0055] 具体的,本发明实施例所述的像素电路,包括  $L$  行像素单元,每一行像素单元包括  $M$  个子像素单元;第  $n$  行像素单元包括的  $M$  个子像素单元都与第  $n$  扫描线连接;每一行像素单元包括的第  $k$  子像素单元都与第  $k$  数据线连接; $L$  和  $M$  为大于 1 的整数, $n$  为小于或等于  $L$  的正整数, $k$  为小于或等于  $M$  的正整数;

[0056] 如图 2 所示,Data1 是第一数据线,Data<sub>k-1</sub> 是第  $k-1$  数据线,Data<sub>k</sub> 是第  $k$  数据线,Data<sub>k+1</sub> 是第  $k+1$  数据线,Data<sub>M</sub> 是第  $M$  数据线;

[0057] 在图 2 中,VL<sub>1</sub> 是与第一行像素单元包括的多个子像素单元连接的信号线;VL<sub>n-1</sub> 是与第  $n-1$  行像素单元包括的多个子像素单元连接的信号线,VL<sub>n</sub> 是与第  $n$  行像素单元包括的多个子像素单元连接的信号线,VL<sub>n+1</sub> 是与第  $n+1$  行像素单元包括的多个子像素单元连接的信号线,VL<sub>L</sub> 是与第  $L$  行像素单元包括的多个子像素单元连接的信号线;

[0058] 在具体实施时,在图 2 所示的像素电路中,每个所述子像素单元都为 4T1C 子像素

单元。

[0059] 具体的,以行共用单元包括的一行驱动发光控制模块与第 n 行像素单元包括的一子像素单元的连接为例说明如下:

[0060] 如图 3 所示,所述子像素单元包括子像素驱动电路和有机发光二极管 OLED,该子像素驱动电路包括驱动晶体管 DTFT、驱动补偿模块 31 和数据写入模块 32;

[0061] 数据线 Data 输出数据电压 Vdata;

[0062] 所述驱动晶体管 DTFT,第一极与 OLED 的阳极连接,第二极接入高电平 VDD;

[0063] 所述 OLED 的阴极与信号线 VL 连接;

[0064] 所述驱动补偿模块 31,分别与第 n 扫描线 Scan\_n、该驱动晶体管 DTFT 的栅极、该驱动晶体管 DTFT 的第一极、该驱动晶体管 DTFT 的第二极连接,用于当该第 n 扫描线 Scan\_n 输出的扫描信号有效时,控制该驱动晶体管 DTFT 的栅源电压补偿该驱动晶体管 DTFT 的阈值电压  $V_{th}$ ;

[0065] 所述数据写入模块 32,分别与第 n 扫描线 Scan\_n、一数据线 Data 和所述驱动补偿模块 31 连接,用于当该第 n 扫描线 Scan\_n 输出的扫描信号有效时,控制该数据线 Data 上的数据电压 Vdata 通过该驱动补偿模块 31 写入该驱动晶体管 DTFT 的栅极;

[0066] 每一行驱动发光控制模块 33,分别接入一发光控制信号 EM\_n 和低电平 VSS,并分别通过一所述信号线 VL 与一该 OLED 的阴极连接,用于当该发光控制信号 EM\_n 有效时控制该信号线 VL 的电位为低电平 VSS;

[0067] 所述驱动补偿模块 31,还用于当该发光控制信号 EM\_n 有效和该第 n 扫描线 Scan\_n 输出的扫描信号无效时,控制维持所述驱动晶体管 DTFT 的栅极的电位,并控制驱动晶体管 DTFT 驱动 OLED 发光;

[0068] 在如图 3 所示的具体实施例中,DTFT 为 n 型 TFT。

[0069] 在具体实施时,所述驱动补偿模块包括第一补偿晶体管、第二补偿晶体管和存储电容;

[0070] 所述驱动晶体管,第一极与发光元件的第一端连接,第二极接入所述第一电平;所述发光元件的第二端与所述信号线连接;

[0071] 该第一补偿晶体管,栅极接入第 n 扫描线,第一极与所述驱动晶体管的栅极连接,第二极与所述存储电容的第一端连接;

[0072] 该第二补偿晶体管,栅极接入第 n 扫描线,第一极与所述第一补偿晶体管的第一极连接,第二极与所述驱动晶体管的第二极连接;

[0073] 所述存储电容,第二端与所述驱动晶体管的第一极连接。

[0074] 具体的,如图 4 所示,所述低电平 VSS 可以为地电平 GND;

[0075] 所述驱动补偿模块可以包括第一补偿晶体管 T1、第二补偿晶体管 T2 和存储电容 Cs;

[0076] 所述驱动晶体管 DTFT,第一极与 OLED 的阳极连接,第二极接入高电平 VDD;

[0077] 该第一补偿晶体管 T1,栅极接入第 n 扫描线 Scan\_n,第一极与所述驱动晶体管 DTFT 的栅极连接,第二极与所述存储电容 Cs 的第一端 A 连接;

[0078] OLED 的阴极与信号线 VL 连接;

[0079] 所述存储电容 Cs,第二端 B 与所述驱动晶体管 DTFT 的第一极连接;

[0080] 该第二补偿晶体管 T2, 栅极与第 n 扫描线 Scan\_n 连接, 第一极与所述第一补偿晶体管 T1 的第一极连接, 第二极与所述驱动晶体管 DTFT 的第二极连接;

[0081] 所述数据写入模块可以包括: 数据写入晶体管 T3, 栅极接入第 n 扫描线 Scan\_n, 第一极与所述数据线 Data 连接, 第二极与所述存储电容 Cs 的第一端 A 连接;

[0082] 每一所述行驱动发光控制模块可以包括: 行驱动发光控制晶体管 T4, 栅极接入一发光控制信号 EM\_n, 第一极接入地电平 GND, 第二极与所述信号线 VL 连接;

[0083] 在图 3 中, C 点为与 DTFT 的栅极连接的点, DTFT、T2、T3 和 T4 都为 n 型 TFT, T1 为 p 型 TFT。

[0084] 在如图 3 所示的实施例中, 包括 DTFT、T1、T2、T3、Cs 和 OLED 的子像素单元设置于有效显示区内, 包括 T4 的行驱动发光控制模块设置于有效显示区外, 并且同一行像素单元的多个子像素单元都与该行驱动发光控制模块连接, 以具有阈值补偿功能。

[0085] 在具体实施时, 并不仅限于以上的实施例, 只需采用包括多个行驱动发光控制模块的行共用单元即可达到减少有效显示区内的 TFT 的目的, 可以使得像素尺寸缩小。

[0086] 如图 4 所示的实施例的操作时序如图 5 所示, 分成三个阶段:

[0087] 在第一阶段(阈值电压补偿和数据电压写入阶段): Scan\_n 输出高电平, EM\_n 输出低电平, 共用的行驱动发光控制管 T4 关闭, 像素内部的 VL 悬空, OLED 无导通路径。Scan\_n 为高电平, T2 和 T3 都开启, T1 关闭, 子像素驱动电路的等效电路如图 6A 所示; 此时, DTFT 为一个二极管进入饱和状态, 数据电压 Vdata 写入, Cs 的第一端 A 的电位  $V_A = V_{data}$ , Cs 的第二端 B 的电位  $V_B$  为  $V_{DD} - V_{th}$ , Cs 的第一端 A 的电位和 Cs 的第二端 B 的电位之间的差值  $V_{Cs} = V_A - V_B = V_{data} - V_{DD} + V_{th}$ ;

[0088] 在第二阶段(缓冲阶段): Scan\_n 输出低电平, EM\_n 输出低电平, T4 关闭, 信号线 VL 悬空, OLED 无导通路径; Scan\_n 输出低电平, T2 和 T3 关闭, T1 开启, 子像素驱动电路的等效电路如图 6B 所示; 没有电压从数据线输入, DTFT 的栅极浮空, Cs 的 A 端和 C 点(与 DTFT 的栅极连接的点)相连, Cs 没有充电或放电的路径, Cs 两端的电压保持不变, C 点的电位  $V_C$  与  $V_A$  相等, DTFT 的栅源电压  $V_{gs} = V_{CB} = V_{AB} = V_{Cs} = V_{data} - V_{DD} + V_{th}$ ;

[0089] 在第三阶段(OLED 发光阶段): Scan\_n 输出低电平, EM\_n 输出高电平, T4 开启, 信号线 VL 通过 T4 接地, 从 DTFT 和 OLED 形成导通路径, 子像素驱动电路的等效电路如图 6C 所示; T2 和 T3 关闭, T1 开启, Cs 没有充电或放电的路径, 因此 Cs 两端的电压保持不变, 即 DTFT 的栅源电压保持不变,  $V_{gs} = V_{data} - V_{DD} + V_{th}$ , 因此流过 OLED 的电流为  $I = K(V_{data} - V_{DD})^2$ , K 为与工艺和设计相关的常数, 如此消除了 DTFT 的  $V_{th}$  不均匀和漂移的影响, 同时消除了 OLED 的开启电压  $V_{th\_oled}$  退化的影响, 这样就可以改善电流的均匀性, 达到亮度的均匀;

[0090] 同时由于子像素驱动电路中控制信号简单、部分 TFT 共用, 基本子像素单元为 4T1C 子像素单元, 共用行驱动发光控制晶体管, 通过较少的 TFT 和简单的控制信号, 实现阈值电压补偿功能, 同时简化像素电路。

[0091] 本发明还提供了一种像素电路的驱动方法, 应用于上述的像素电路, 所述像素电路的驱动方法包括:

[0092] 阈值补偿和数据写入步骤: 当本行扫描线输出的扫描信号有效时, 驱动补偿模块控制驱动晶体管的栅源电压补偿该驱动晶体管的阈值电压, 数据写入模块控制该数据线上的数据电压通过该驱动补偿模块写入该驱动晶体管的栅极;

[0093] 缓冲步骤：当本行扫描线和发光控制信号都无效时，驱动晶体管的栅极浮空，存储电容的第一端断开与数据写入模块的连接；

[0094] 发光步骤：当发光控制信号有效并本行扫描线输出的扫描信号无效时，行驱动发光控制模块控制该信号线的电位为第二电平，驱动补偿模块控制维持该驱动晶体管的栅极的电位，并控制驱动晶体管驱动发光元件发光。

[0095] 本发明实施例所述的显示装置包括上述的像素电路。所述显示装置可以包括液晶显示装置，例如液晶面板、液晶电视、手机、液晶显示器。除了液晶显示装置外，所述显示装置还可以包括有机发光显示器或者其他类型的显示装置，比如电子阅读器等。

[0096] 以上说明对本发明而言只是说明性的，而非限制性的，本领域普通技术人员理解，在不脱离所附权利要求所限定的精神和范围的情况下，可做出许多修改、变化或等效，但都将落入本发明的保护范围内。

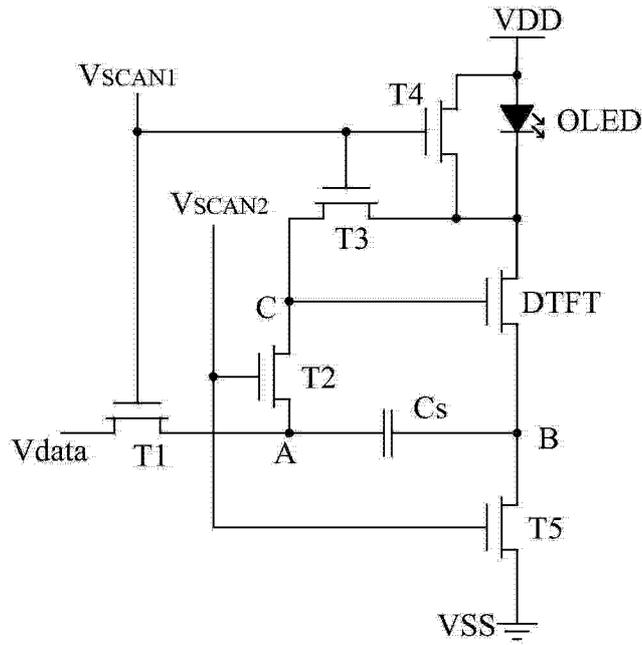


图 1A

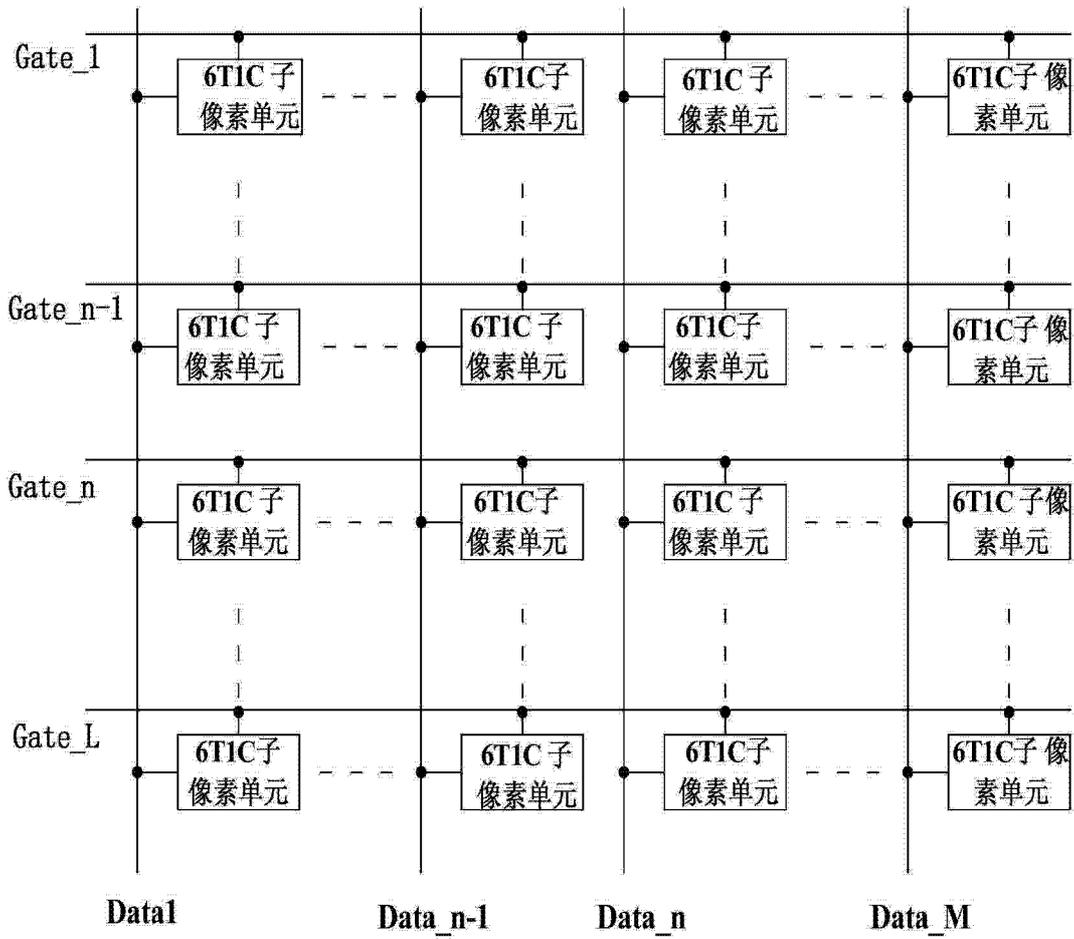


图 1B

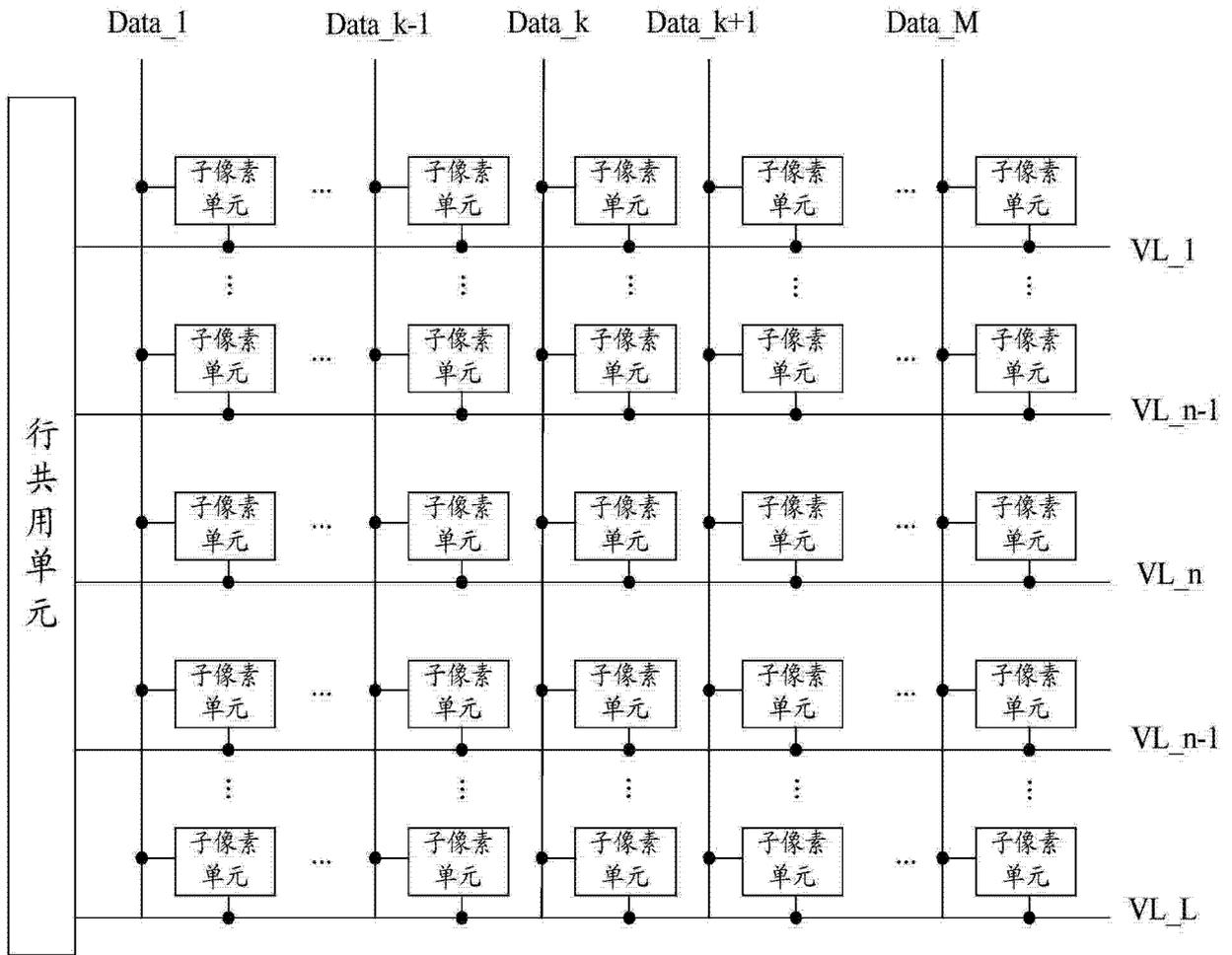


图 2

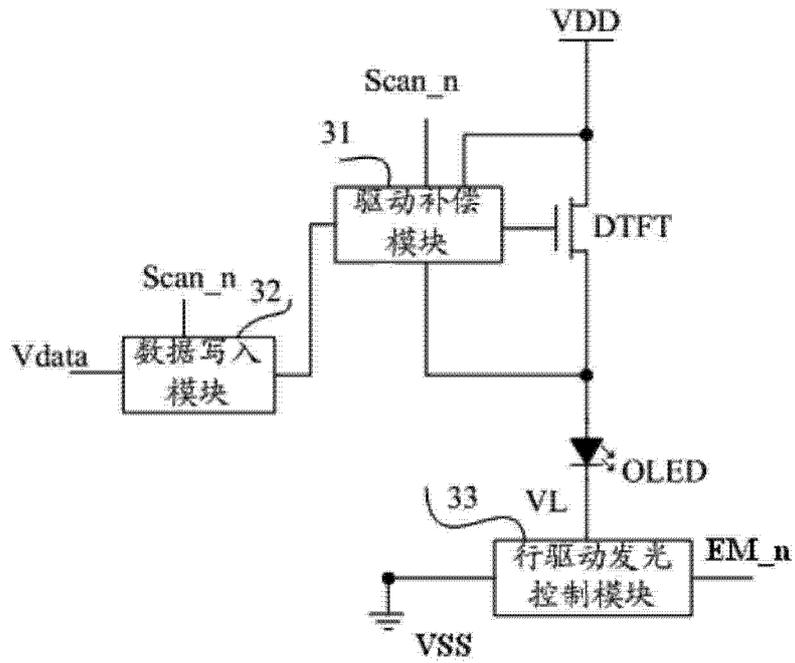


图 3

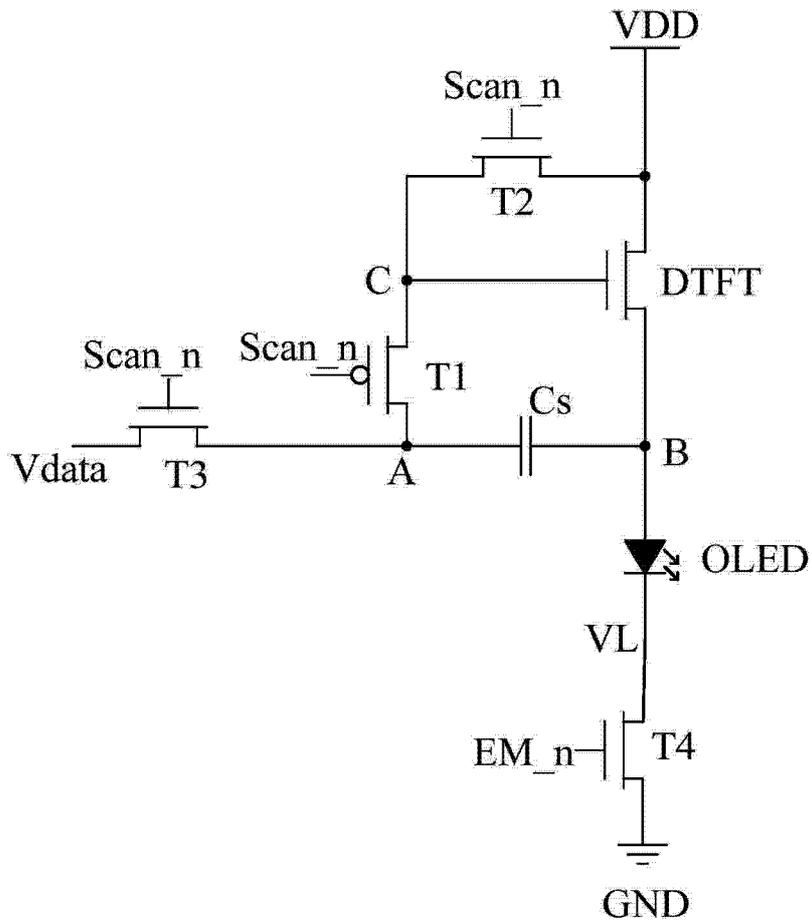


图 4

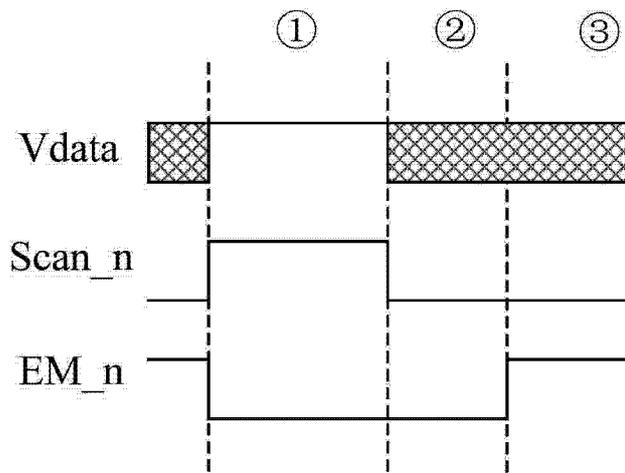


图 5

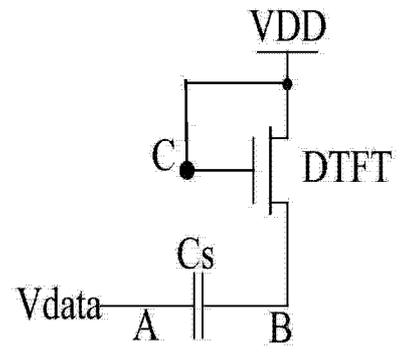


图 6A

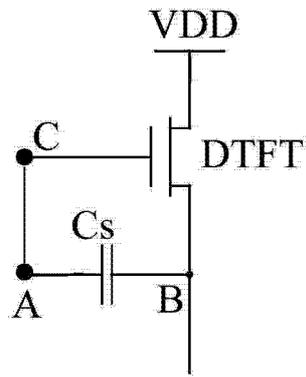


图 6B

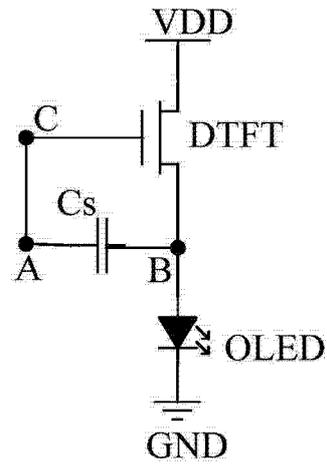


图 6C