



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년07월23일
 (11) 등록번호 10-1866862
 (24) 등록일자 2018년06월05일

(51) 국제특허분류(Int. Cl.)
H01M 2/02 (2015.01) *B32B 15/085* (2006.01)
B32B 15/088 (2006.01) *B32B 15/09* (2006.01)
B32B 7/12 (2006.01) *B65D 65/40* (2006.01)
 (52) CPC특허분류
H01M 2/0287 (2013.01)
B32B 15/085 (2013.01)
 (21) 출원번호 10-2016-0160493
 (22) 출원일자 2016년11월29일
 심사청구일자 2016년11월29일
 (65) 공개번호 10-2018-0060697
 (43) 공개일자 2018년06월07일
 (56) 선행기술조사문헌
 JP2002216713 A*
 WO2016060228 A1*
 JP2006156334 A*
 JP2014007130 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
울촌화학 주식회사
 서울특별시 동작구 여의대방로 112 (신대방동)
 (72) 발명자
원상혁
 경기도 안산시 상록구 이화3길 34-17, 201호
이지민
 경기도 안산시 상록구 용신로 466, 303호
박한철
 서울특별시 관악구 호암로18나길 11-5, 101호
 (74) 대리인
김영철, 김 순 영

전체 청구항 수 : 총 22 항

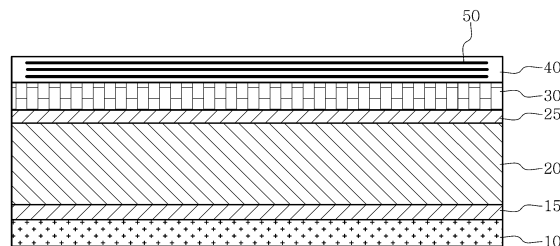
심사관 : 임창연

(54) 발명의 명칭 **성형성이 향상된 셀 파우치 및 이의 제조 방법**

(57) 요약

셀 파우치(cell pouch)는 실란트층(sealant layer), 상기 실란트층 상에 형성된 배리어층(barrier layer), 상기 배리어층 상에 형성된 기재층, 및 상기 기재층 상에 형성된 실리콘계 코팅층을 포함한다. 이때, 상기 실리콘계 코팅층은 실리콘계 수지로 이루어진다.

대표도 - 도6



(52) CPC특허분류

- B32B 15/088* (2013.01)
- B32B 15/09* (2013.01)
- B32B 7/12* (2013.01)
- B65D 65/40* (2013.01)
- H01M 2/0267* (2013.01)
- H01M 2/0275* (2013.01)
- B32B 2457/10* (2013.01)
- Y02E 60/122* (2013.01)
- Y02P 70/54* (2015.11)

이 발명을 지원한 국가연구개발사업

과제고유번호	10067102
부처명	산업통상자원부
연구관리전문기관	한국산업기술평가관리원
연구사업명	산업소재핵심기술개발
연구과제명	10,000PPM 수분의 24hr 조건에서 5N/15mm 이상의 내불산 신뢰성을 갖는 중대형 리튬이차전지
지	파우치용 고성능 접착제 및 표면처리 소재/공정 기술 개발
기 여 율	1/1
주관기관	울촌화학(주)
연구기간	2016.07.01 ~ 2019.06.30

명세서

청구범위

청구항 1

셀 파우치(cell pouch)로서, 상기 셀 파우치는
 실란트층(sealant layer);
 상기 실란트층 상에 형성된 배리어층(barrier layer);
 상기 배리어층 상에 형성된 기재층; 및
 상기 기재층 상에 형성된 실리콘계 코팅층을 포함하고,
 상기 실리콘계 코팅층은 실리콘계 수지로 이루어지며, 마이크로파이버(microfiber)를 더 포함하는 것을 특징으로 하는 셀 파우치.

청구항 2

삭제

청구항 3

제1항에 있어서,
 상기 마이크로파이버는 상기 실리콘계 코팅층의 총 중량을 기준으로, 0.1 내지 99 중량%로 포함되는 것을 특징으로 하는 셀 파우치.

청구항 4

제1항에 있어서,
 상기 마이크로파이버는 100um 내지 1m의 길이를 갖는 것을 특징으로 하는 셀 파우치.

청구항 5

제1항에 있어서,
 상기 마이크로파이버는 상기 실리콘계 코팅층 내에 방향성 없이 랜덤하게(randomly) 존재하거나, 적어도 일부가 일 방향으로 정렬된(aligned) 형태로 존재하는 것을 특징으로 하는 셀 파우치.

청구항 6

제1항에 있어서,
 상기 마이크로파이버는 실리콘계 마이크로파이버, 폴리플루오르화비닐리덴(polyvinylidene fluoride, PVDF) 마이크로파이버 및 폴리비닐피롤리돈(Polyvinylpyrrolidone, PVP) 마이크로파이버 중에서 선택되는 하나 이상인 것을 특징으로 하는 셀 파우치.

청구항 7

제6항에 있어서,
 실리콘계 마이크로파이버는 폴리디메틸실록산(polydimethylsiloxane, PDMS) 마이크로파이버를 포함하는 것을 특징으로 하는 셀 파우치.

청구항 8

제1항에 있어서,

상기 마이크로파이버는 0.1 um 내지 500 um의 직경을 갖는 것을 특징으로 하는 셀 파우치.

청구항 9

제1항에 있어서,

상기 실리콘계 수지는 폴리디메틸실록산(polydimethylsiloxane, PDMS)을 포함하는 것을 특징으로 하는 셀 파우치.

청구항 10

제1항에 있어서,

상기 실리콘계 코팅층은 0.1um 내지 500um의 두께를 갖는 것을 특징으로 하는 셀 파우치.

청구항 11

제1항에 있어서,

상기 기재층은 폴리아미드계(polyamide-based) 수지 및 폴리에스테르계(polyester-based) 수지 중에서 선택되는 하나 이상을 포함하는 것을 특징으로 하는 셀 파우치.

청구항 12

제11항에 있어서,

상기 폴리아미드계 수지는 나일론(nylon)이고,

상기 폴리에스테르계 수지는 폴리부틸렌테레프탈레이트(polybutylene terephthalate, PBT) 또는 폴리에틸렌테레프탈레이트(polyethylene terephthalate, PET)인 것을 특징으로 하는 셀 파우치.

청구항 13

제1항에 있어서,

상기 기재층은 O₂를 포함하는 표면 개질용 반응성 가스를 이용하여 플라즈마 처리된 것을 특징으로 하는 셀 파우치.

청구항 14

제1항에 있어서,

상기 배리어층은 수분 배리어성 및 가스 배리어성을 갖는 금속을 하나 이상 포함하는 것을 특징으로 하는 셀 파우치.

청구항 15

제1항에 있어서,

상기 실란트층은 폴리프로필렌계(polypropylene-based) 수지 또는 무연신 폴리프로필렌(casting polypropylene, CPP)계 필름을 포함하는 것을 특징으로 하는 셀 파우치.

청구항 16

제1항에 있어서,

상기 실란트층은 상기 셀 파우치의 최내층으로서 상기 셀 파우치에 내장되는 셀과 접촉하고,

상기 실리콘계 코팅층은 상기 셀 파우치의 최외층으로서 외부에 노출되며,

상기 셀 파우치는,

상기 실란트층 및 배리어층 사이에 구비되는 제1 접착층; 및

상기 배리어층 및 기재층 사이에 구비되는 제2 접착층을 더 포함하는 것을 특징으로 하는 셀 파우치.

청구항 17

제1항에 있어서,
상기 셀 파우치는 2차 전지용 셀 파우치인 것을 특징으로 하는 셀 파우치.

청구항 18

제1항 및 제3항 내지 제17항 중 어느 한 항에 따른 셀 파우치의 제조 방법으로서, 상기 방법은 배리어층을 형성하는 것;
상기 배리어층의 일 면 상에 실란트층을 형성하는 것;
상기 실란트층이 형성되지 않은 상기 배리어층의 다른 면 상에 기재층을 형성하는 것;
상기 기재층을 플라즈마 처리하는 것; 및
플라즈마 처리된 상기 기재층 상에 실리콘계 코팅층을 형성하는 것을 포함하고,
상기 실리콘계 코팅층은 실리콘계 수지로 이루어지도록 형성되는 것을 특징으로 하는 셀 파우치의 제조 방법.

청구항 19

제18항에 있어서,
상기 실리콘계 코팅층을 형성하는 것은,
캐스팅(casting) 공정을 통해, 실리콘 주체, 경화제 및 용제를 포함하는 실리콘계 코팅제를 플라즈마 처리된 상기 기재층 상에 0.001 um 내지 500 um의 두께로 도포하는 것; 및
도포된 실리콘계 코팅제를 상온 내지 300℃의 온도에서 건조 및 경화시키는 것을 포함하는 것을 특징으로 하는 셀 파우치의 제조 방법.

청구항 20

제19항에 있어서,
상기 실리콘계 코팅제를 도포하기 이전에,
전기방사 공정을 통해 마이크로파이버(microfiber)를 형성하는 것, 및
플라즈마 처리된 상기 기재층 상에 상기 마이크로파이버를 코팅시키는 것을 더 포함하고,
상기 마이크로파이버는 실리콘계 재료, 폴리플루오르화비닐리덴(PVDF) 또는 폴리비닐피롤리돈(PVP)을 이용하여 형성되는 것을 특징으로 하는 셀 파우치의 제조 방법.

청구항 21

제19항에 있어서,
상기 실리콘계 코팅제는
상기 경화제의 중량을 기준으로,
상기 실리콘 주체 1 내지 100 중량%; 및
상기 용제 1 내지 100 중량%를 포함하고,
상기 실리콘 주체는 1% 내지 100%로 희석되어 사용되는 것을 특징으로 하는 셀 파우치의 제조 방법.

청구항 22

제18항에 있어서,
상기 플라즈마 처리는 O₂를 포함하는 표면 개질용 반응성 가스를 이용하여 수행되는 것을 특징으로 하는 셀 파우

치의 제조 방법.

청구항 23

제18항에 있어서,

상기 실란트층을 형성하는 것은, 상기 배리어층의 일 면 상에 제1 접착층을 형성하고, 상기 제1 접착층을 이용하여 상기 실란트층을 상기 배리어층에 합지시키는 것을 포함하고,

상기 기재층을 형성하는 것은, 상기 실란트층이 형성되지 않은 상기 배리어층의 다른 면 상에 제2 접착층을 형성하고, 상기 제2 접착층을 이용하여 상기 기재층을 상기 배리어층에 합지시키는 것을 포함하는 것을 특징으로 하는 셀 파우치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 명세서는 셀 파우치 및 이의 제조 방법에 관한 것이다. 보다 구체적으로, 본 명세서는 2차 전지용 셀 파우치 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 일반적으로, 리튬 이온 2차 전지 등의 셀(cell)은 셀 파우치(cell pouch)에 내장(수납)되고 있다. 이러한 셀 파우치는 가스배리어(barrier)성, 내전해액성 및 열접착성 등을 고려하여 다층 구조를 갖는데, 고집적화에 따라, 동일 용량 대비 상대적으로 사이즈가 작은 셀을 포장할 수 있도록 성형성이 우수한 셀 파우치에 대한 요구가 점차 증가하고 있다.

[0003] 이에 따라, 종래에는 인장강도, 강성, 내충격강도 등의 기계적 특성이나 내화학성 등이 다소 부족하더라도 연신율이 높아 성형이 용이한 수지를 주원료로 이용하거나, 연신율을 높일 수 있는 첨가제를 일부 층에 추가 또는 해당 표면에 코팅시켜 셀 파우치를 제조하였다. 그러나 상대적으로 연신율이 높은 수지를 이용할 경우, 셀 파우치의 성형성은 향상될 수 있으나 기계적 특성, 내화학성 등의 특성이 낮아질 수 있다. 또한, 첨가제를 사용할 경우에는, 층간 접착력이 저하되어 성형 시 미세 크랙(crack)이나 층간 박리가 발생할 수 있으며 성형성을 향상시키는 데 한계가 있어, 종래의 셀 파우치로는 실질적으로 셀, 특히 고집적화된 셀을 효과적으로 포장하기 어렵다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 한국 공개 특허 제10-2011-0075583호
 (특허문헌 0002) 일본 공개 특허 제2015-33828호

발명의 내용

해결하려는 과제

[0005] 본 발명의 일 목적은 향상된 성형성을 가지며 나아가 향상된 내화학성을 가짐으로써, 약 70um 이하의 두께를 갖도록 박막형으로 구현되더라도 크랙이나 층간 박리의 발생 없이 2차 전지, 구체적으로 리튬 이온 2차 전지를 효과적으로 포장할 수 있는 셀 파우치 및 이의 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 일 목적을 달성하기 위한 예시적인 구현예들에 따른 셀 파우치는 실란트층(sealant layer), 상기 실란트층 상에 형성된 배리어층(barrier layer), 상기 배리어층 상에 형성된 기재층, 및 상기 기재층 상에 형성된 실리콘계 코팅층을 포함한다. 이때, 상기 실리콘계 코팅층은 실리콘계 수지로 이루어진다.

- [0007] 예시적인 구현예들에 있어서, 상기 실리콘계 코팅층은 마이크로파이버(microfiber)를 더 포함할 수 있다.
- [0008] 예시적인 구현예들에 있어서, 상기 마이크로파이버는 상기 실리콘계 코팅층의 총 중량을 기준으로, 약 0.1 내지 99 중량%로 포함될 수 있다.
- [0009] 예시적인 구현예들에 있어서, 상기 마이크로파이버는 약 100um 내지 1m의 길이를 가질 수 있다.
- [0010] 예시적인 구현예들에 있어서, 상기 마이크로파이버는 상기 실리콘계 코팅층 내에 방향성 없이 랜덤하게 (randomly) 존재하거나, 적어도 일부가 일 방향으로 정렬된(aligned) 형태로 존재할 수 있다.
- [0011] 예시적인 구현예들에 있어서, 상기 마이크로파이버는 실리콘계 마이크로파이버, 폴리플루오르화비닐리덴 (polyvinylidene fluoride, PVDF) 마이크로파이버 및 폴리비닐피롤리돈(Polyvinylpyrrolidone, PVP) 마이크로파이버 중에서 선택되는 하나 이상일 수 있다.
- [0012] 예시적인 구현예들에 있어서, 실리콘계 마이크로파이버는 폴리디메틸실록산(polydimethylsiloxane, PDMS) 마이크로파이버를 포함할 수 있다.
- [0013] 예시적인 구현예들에 있어서, 상기 마이크로파이버는 약 0.1um 내지 500um의 직경을 가질 수 있다.
- [0014] 예시적인 구현예들에 있어서, 상기 실리콘계 수지는 폴리디메틸실록산(polydimethylsiloxane, PDMS)을 포함할 수 있다.
- [0015] 예시적인 구현예들에 있어서, 상기 실리콘계 코팅층은 약 0.1um 내지 500um의 두께를 가질 수 있다.
- [0016] 예시적인 구현예들에 있어서, 상기 기재층은 폴리아미드계(polyamide-based) 수지 및 폴리에스테르계 (polyester-based) 수지 중에서 선택되는 하나 이상을 포함할 수 있다.
- [0017] 예시적인 구현예들에 있어서, 상기 폴리아미드계 수지는 나일론(nylon)일 수 있다. 상기 폴리에스테르계 수지는 폴리부틸렌테레프탈레이트(polybutylene terephthalate, PBT) 또는 폴리에틸렌테레프탈레이트(polyethylene terephthalate, PET)일 수 있다.
- [0018] 예시적인 구현예들에 있어서, 상기 기재층은 O₂를 포함하는 표면 개질용 반응성 가스를 이용하여 플라즈마 처리된 것일 수 있다.
- [0019] 예시적인 구현예들에 있어서, 상기 배리어층은 수분 배리어성 및 가스 배리어성을 갖는 금속을 하나 이상 포함할 수 있다.
- [0020] 예시적인 구현예들에 있어서, 상기 실란트층은 폴리프로필렌계(polypropylene-based) 수지 또는 무연신 폴리프로필렌(casting polypropylene, CPP)계 필름을 포함할 수 있다.
- [0021] 예시적인 구현예들에 있어서, 상기 실란트층은 상기 셀 파우치의 최내층으로서 상기 셀 파우치에 내장되는 셀과 접촉할 수 있다. 상기 실리콘계 코팅층은 상기 셀 파우치의 최외층으로서 외부에 노출될 수 있다. 상기 셀 파우치는, 상기 실란트층 및 배리어층 사이에 구비되는 제1 접착층, 및 상기 배리어층 및 기재층 사이에 구비되는 제2 접착층을 더 포함할 수 있다.
- [0022] 예시적인 구현예들에 있어서, 상기 셀 파우치는 2차 전지용 셀 파우치일 수 있다.
- [0023] 본 발명의 일 목적을 달성하기 위한 예시적인 구현예들에 따른 셀 파우치의 제조 방법은 다음을 포함한다. 배리어층을 형성하는 것, 상기 배리어층의 일 면 상에 실란트층을 형성하는 것, 상기 실란트층이 형성되지 않은 상기 배리어층의 다른 면 상에 기재층을 형성하는 것, 상기 기재층을 플라즈마 처리하는 것, 및 플라즈마 처리된 상기 기재층 상에 실리콘계 코팅층을 형성하는 것. 이때, 상기 실리콘계 코팅층은 실리콘계 수지로 이루어진다.
- [0024] 예시적인 구현예들에 있어서, 상기 실리콘계 코팅층을 형성하기 위하여, 캐스팅(casting) 공정을 통해, 실리콘 주체, 경화제 및 용제를 포함하는 실리콘계 코팅제를 플라즈마 처리된 상기 기재층 상에 약 0.001um 내지 500um의 두께로 도포할 수 있다. 도포된 실리콘계 코팅제를 상온 내지 약 300℃의 온도에서 건조 및 경화시킬 수 있다.
- [0025] 예시적인 구현예들에 있어서, 상기 실리콘계 코팅제를 도포하기 이전에, 전기방사 공정을 통해 마이크로파이버 (microfiber)를 형성할 수 있다. 플라즈마 처리된 상기 기재층 상에 상기 마이크로파이버를 코팅시킬 수 있다. 이때, 상기 마이크로파이버는 실리콘계 재료, 폴리플루오르화비닐리덴(PVDF) 또는 폴리비닐피롤리돈(PVP)을 이용하여 형성될 수 있다.

[0026] 예시적인 구현예들에 있어서, 상기 실리콘계 코팅제는 상기 경화제의 중량을 기준으로, 상기 실리콘 주체 약 1 내지 100 중량%, 및 상기 용제 약 1 내지 100 중량%를 포함할 수 있다. 상기 실리콘 주체는 약 1% 내지 100%로 희석되어 사용되는 1% 내지 100%로 희석되어 도포될 수 있다.

[0027] 예시적인 구현예들에 있어서, 상기 플라즈마 처리는 O₂를 포함하는 표면 개질용 반응성 가스를 이용하여 수행될 수 있다.

[0028] 예시적인 구현예들에 있어서, 상기 실란트층을 형성하기 위하여, 상기 배리어층의 일 면 상에 제1 접착층을 형성하고, 상기 제1 접착층을 이용하여 상기 실란트층을 상기 배리어층에 합지시킬 수 있다. 상기 기재층을 형성하기 위하여, 상기 실란트층이 형성되지 않은 상기 배리어층의 다른 면 상에 제2 접착층을 형성하고, 상기 제2 접착층을 이용하여 상기 기재층을 상기 배리어층에 합지시킬 수 있다.

발명의 효과

[0029] 본 발명의 예시적인 구현예들에 따른 셀 파우치는 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층 및 실리콘계 코팅층을 포함하며, 이때 상기 실리콘계 코팅층이 실질적으로 실리콘계 수지로 이루어지거나(실리콘계 수지가 약 100 중량%로 포함됨), 실리콘계 수지 및 마이크로파이버를 포함함으로써, 향상된 성형성을 가질 수 있고, 나아가 향상된 내화학성을 가질 수 있다. 특히, 상기 실리콘계 코팅층 하부의 적어도 일부 층, 예컨대 기재층이 내화학성, 기계적 특성 등은 뛰어난 반면 상대적으로 연신율이 낮아 성형에 유리하지 못한 경우, 또는 약 70um 이하의 두께로 구현될 것이 요구되는 박막형 셀 파우치에 있어서, 내화학성, 기계적 특성 등에 제약 없이, 즉 해당 특성들을 여전히 높은 수준으로 확보면서 부족한 성형성을 획기적으로 향상시킬 수 있다.

[0030] 그러므로 상기 셀 파우치를 이용하여 2차 전지, 구체적으로 얇은 두께 및/또는 작은 크기로 구현될 것이 요구되는 장치에 이용되는 직접화 또는 소형화된 리튬 이온 2차 전지를 효과적으로 포장할 수 있다.

도면의 간단한 설명

- [0031] 도 1은 본 발명의 예시적인 구현예들에 따른 셀 파우치의 단면도를 도시한 것이다.
- 도 2는 본 발명의 예시적인 구현예들에 따른 셀 파우치의 단면도를 도시한 것이다.
- 도 3은 본 발명의 예시적인 구현예들에 따른 실리콘계 코팅층의 평면도를 도시한 것이다.
- 도 4는 본 발명의 예시적인 구현예들에 따른 셀 파우치의 단면도를 도시한 것이다.
- 도 5는 본 발명의 예시적인 구현예들에 따른 실리콘계 코팅층의 평면도를 도시한 것이다.
- 도 6은 본 발명의 예시적인 구현예들에 따른 셀 파우치의 단면도를 도시한 것이다.
- 도 7은 본 발명의 예시적인 구현예들에 따른 실리콘계 코팅층의 평면도를 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0032] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 구현예들을 상세히 설명하기로 한다.
- [0033] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 실시예들은 본 발명을 특정한 개시 형태로 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 할 것이다.
- [0034] 본 명세서에서 '셀(cell)'은 전지를 의미하는 것으로서, 리튬 이온 전지, 리튬 폴리머 전지 등과 같은 2차 전지나 휴대용 축전지 등과 같은 각종 전지를 모두 포함하는 최광의의 의미를 지닌다.
- [0035] 본 명세서에서 '셀 파우치(cell pouch)'는 전해액에 함침된 양극, 음극, 세퍼레이터(separator) 등의 셀 구성요소를 포장할 수 있는 것으로서, 가스 배리어성, 수분 배리어성, 내전해액성, 열접착성 등을 고려한 적층 구조의 필름을 셀 구성요소가 내장될 수 있도록 주머니 형태나 박스 형태 등으로 가공한 것을 모두 포함하는 최광의의 의미를 지닌다.
- [0036] 본 명세서에서 '배리어성'은 전지 외부로부터의 수증기(습기)나 공기, 및 전지 내부에서 발생된 가스를 차단하는 특성을 의미한다.

- [0037] 본 명세서에서 '셀 파우치의 성형성이 우수하다'는 것은 가스 배리어성, 수분 배리어성, 내전해액성, 열접착성 등을 갖는 적층 구조의 필름이 손상되거나 깨지지 않고 소정의 형상으로 용이하게 가공될 수 있음을 의미한다. 이때, 셀 파우치의 성형 가능 깊이가 클수록 2차 전지(셀 파우치에 내장되는 셀)의 에너지 밀도를 높일 수 있다. 통상적으로, 약 113um의 두께를 갖는 일반형 셀 파우치에서 성형 가능 깊이는 약 6mm가 일반적이며, 성형 가능 깊이가 약 7mm를 초과 할 경우 성형성이 우수한 것으로 정의 할 수 있다.
- [0039] 셀 파우치
- [0040] 본 발명의 예시적인 구현예들에 따른 셀 파우치(cell pouch)는 2차 전지용 셀 파우치로서, 구체적으로 리튬 이온 2차 전지의 셀 파우치로서 사용될 수 있다.
- [0041] 도 1은 본 발명의 예시적인 구현예들에 따른 셀 파우치의 단면도를 도시한 것이다.
- [0042] 도 1을 참조하면, 상기 셀 파우치는 순차적으로 적층된 실란트층(sealant layer)(10), 제1 접착층(15), 배리어층(barrier layer)(20), 제2 접착층(25), 기재층(30) 및 실리콘계 코팅층(40)을 포함하여 도 1에 도시된 바와 같은 다층 구조를 가질 수 있다.
- [0043] 실란트층(10)은 상기 셀 파우치에 내장되는 셀과 접촉할 수 있는 상기 셀 파우치의 최내층으로서, 실링 수지 또는 필름을 포함하며, 셀이 내장(포장)된 후 열에 의해 접착(열융착)되어 실링(sealing)성을 부여할 수 있다. 상기 실링 수지 또는 필름은 열에 의해 용융 및 봉합될 수 있는(열접착성을 갖는) 것이라면 특별히 제한되지 않으나, 바람직하게는 저온에서 열 봉합이 가능한 저융점 수지 또는 필름으로부터 선택될 수 있다. 또한, 상기 실링 수지 또는 필름은 열 접착성과 함께 절연성, 내전해액성, 내한성 등을 갖는 것이 바람직하다.
- [0044] 이에 따라, 예시적인 구현예들에 있어서, 실란트층(10)은 실링 수지로서 폴리프로필렌계(polypropylene-based, PP-based) 수지를 포함할 수 있고, 또는 실링 필름으로서 무연신 폴리프로필렌(casting polypropylene, CPP)계 필름을 포함할 수 있다. 폴리프로필렌(PP)계 수지 또는 무연신 폴리프로필렌(CPP)계 필름은 실링성 및 절연성이 양호할 뿐만 아니라, 인장 강도, 강성, 표면 경도 등의 기계적 특성, 내전해액성 등의 내화학성, 및 성형성이 우수하여 본 발명에 유용하게 사용될 수 있다. 폴리프로필렌(PP)계 수지는, 예를 들어 호모 폴리프로필렌(homo PP), 폴리프로필렌 공중합체(PP copolymer), 폴리프로필렌 터폴리머(PP terpolymer) 등으로부터 선택된 하나 이상이 사용될 수 있다.
- [0045] 실란트층(10)은 양호한 열 접착 강도, 즉 실링성을 위해, 약 1um 내지 약 150um의 두께를 가질 수 있다. 실란트층(10)의 두께가 약 1um 미만일 경우, 실링성 부족으로 인해 전해액이 누설되거나 포장된 셀이 충분히 절연되지 않는 문제점들이 발생할 수 있다. 또한, 실란트층(10)의 두께가 약 150um 초과일 경우, 실란트층(10) 상부에 적층되는 다른 층들이 상대적으로 얇은 두께로 구현되어야 하므로 상기 셀 파우치에는 강도 저하 등의 문제점이 발생할 수 있으며, 결과적으로 성형성이 저하될 수 있다.
- [0046] 제1 접착층(15)은 실란트층(10) 및 배리어층(20)을 결합시키기 위한 것으로서, 이들 사이에 구비된다. 실란트층(10) 및 배리어층(20) 사이에 적절한 접착력을 제공할 수 있다면 특별히 제한되지 않으나, 제1 접착층(15)은, 예를 들어 에폭시계 수지, 우레탄계 수지, 아크릴계 수지, 이소시아네이트계 수지 등의 접착 수지를 포함할 수 있고, 약 1um 이상의 두께를 가질 수 있다. 제1 접착층(15)의 두께가 약 1um 미만으로 너무 얇으면 실란트층(10) 및 배리어층(20) 사이에 충분한 접착력을 확보하기 어려울 수 있다. 제1 접착층(15)의 두께는 상기 셀 파우치의 성형성 저하를 야기하지 않는 범위 내에서 구현하고자 하는 상기 셀 파우치의 크기, 즉 실란트층(10) 및 배리어층(20)의 접착 면적 등에 따라 수십 um까지 다양한 변경이 가능할 수 있다.
- [0047] 배리어층(20)은 외부로부터의 습기나 공기, 그리고 내부에서 발생된 가스의 출입을 차단하기 위한 것으로서, 제 1 접착층(15)을 통해 실란트층(10) 상에 구비된다. 배리어층(20)은 가스 배리어성 및 수분 배리어성을 갖는 금속을 포함할 수 있으며, 예를 들어 알루미늄(Al), 철(Fe), 구리(Cu), 니켈(Ni), 주석(Sn), 아연(Zn), 인듐(In), 텅스텐(W) 등으로 이루어진 그룹 중에서 선택된 하나 이상(단일 금속 또는 단일 금속의 혼합), 또는 이들로부터 선택된 2 이상의 합금(alloy) 등을 포함할 수 있다. 예시적인 구현예들에 있어서, 배리어층(20)은 수분 배리어성, 가스 배리어성 및 성형성을 모두 고려하여, 알루미늄(Al) 또는 알루미늄 합금(Al alloy)을 포함할 수 있다.
- [0048] 배리어층(20)은 충분한 정도의 가스 배리어성 및 수분 배리어성을 위하여, 약 1um 이상의 두께, 구체적으로 약 1um 내지 300um의 두께를 가질 수 있다. 또한, 일 구현예에 있어서, 배리어층(20)은 내부식성을 위해, 인산이나 크롬 등에 의해 표면 처리된 것이 사용될 수 있다.

- [0049] 제2 접착층(25)은 배리어층(20) 및 기재층(30)을 결합시키기 위한 것으로서, 이들 사이에 구비된다. 배리어층(20) 및 기재층(30) 사이에 적절한 접착력을 제공할 수 있다면 특별히 제한되지 않으나, 제2 접착층(25)은, 예를 들어 에폭시계 수지, 우레탄계 수지, 아크릴계 수지, 아민계 수지 등의 접착 수지를 포함할 수 있고, 약 1 μ m 이상의 두께를 가질 수 있다. 제2 접착층(25)의 두께가 약 1 μ m 미만으로 너무 얇으면 배리어층(20) 및 기재층(30) 사이에 충분한 접착력을 확보하기 어려울 수 있다. 제2 접착층(25)의 두께는 상기 셀 파우치의 성형성 저하를 야기하지 않는 범위 내에서 구현하고자 하는 상기 셀 파우치의 크기, 즉 배리어층(20) 및 기재층(30)의 접착 면적 등에 따라 수십 μ m까지 다양한 변경이 가능할 수 있다.
- [0050] 기재층(30)은 제2 접착층(25)을 통해 배리어층(20) 상에 구비되며, 배리어층(20)을 보호할 수 있도록 내마모성과 함께 내열성, 내한성, 내핀홀성, 절연성, 내화학성, 성형성 등을 갖는 것이 바람직하다. 이에 따라, 예시적인 구현예들에 있어서, 기재층(30)은 폴리아미드계(polyamide-based) 수지 및/또는 폴리에스테르계(polyester-based) 수지를 포함할 수 있다. 상기 폴리아미드계 수지는 연신율이 높아 성형이 유리한 나일론(nylon)일 수 있다. 상기 폴리에스테르계 수지는 높은 내화학성, 내핀홀성, 절연성, 기계적 강도 등을 구현할 수 있는 폴리부틸렌테레프탈레이트(polybutylene terephthalate, PBT) 또는 폴리에틸렌테레프탈레이트(polyethylene terephthalate, PET)일 수 있으며, 바람직하게는 폴리에틸렌테레프탈레이트(PET)에 비해 연신율이 높은 폴리부틸렌테레프탈레이트(PBT)일 수 있다.
- [0051] 기재층(30)은 이의 상부에 구비되는 실리콘계 코팅층(40)과의 접착성을 향상시키고 핀홀 또는 크랙의 발생을 방지할 수 있도록, 예컨대 O₂를 포함하는 표면 개질용 반응성 가스를 이용하여 플라즈마 처리된 것일 수 있다. 이에 따라, 기재층(30)의 표면은 매끈하지 않고 적어도 부분적으로 요철을 가질 수 있다. 또한, 기재층(30)은 충분한 정도의 내마모성, 내열성, 내핀홀성, 내화학성, 성형성, 절연성 등을 모두 고려하여, 약 5 μ m 내지 150 μ m의 두께를 가질 수 있다. 기재층(30)의 두께가 약 5 μ m 미만으로 너무 얇거나 약 150 μ m 초과로 너무 두꺼우면, 성형성 저하, 열접착 강도 저하, 각 층간 박리강도 저하 등의 문제가 발생할 수 있다.
- [0052] 실리콘계 코팅층(40)은 셀 파우치의 성형성을 향상시키기 위하여, 기재층(30) 상부에 구비되는 상기 셀 파우치의 최외층으로서 외부에 노출될 수 있다. 실리콘계 코팅층(40)은 이의 총 중량을 기준으로, 기재층(30)보다 인장강도 및 연신율이 높은 실리콘계 수지를 약 100 중량%로 포함, 즉 실질적으로 실리콘계 수지로 이루어질 수 있으며, 이에 따라 상기 셀 파우치의 성형성이 향상될 수 있다. 특히, 기재층(30)이, 예컨대 폴리에스테르계 수지, 구체적으로 폴리에틸렌테레프탈레이트(PET)를 포함하여 내화학성, 기계적 강도 등은 높으나 상대적으로 성형성이 낮은 경우, 또는 약 70 μ m 이하의 두께로 구현될 것이 요구되는 박막형 셀 파우치에 있어서, 실리콘계 코팅층(40)을 통해 내화학성, 기계적 강도 등 다른 특성들을 여전히 높은 수준으로 확보하면서도 부족한 성형성을 향상시킬 수 있다.
- [0053] 상기 실리콘계 수지는 기재층(30), 구체적으로 기재층(30)에 포함되는 수지보다 높은 인장강도 및 연신율을 갖는 것이라면 특별히 제한되지 않으나, 예를 들어 폴리디메틸실록산(polydimethylsiloxane, PDMS)일 수 있다.
- [0054] 실리콘계 코팅층(40)은 너무 얇은 두께를 가질 경우 실질적으로 셀 파우치의 성형성을 향상시키기 어려울 수 있으며, 반면 너무 두꺼운 두께를 가질 경우 기재층(30) 및 실리콘계 코팅층(40) 사이의 박리강도가 저하될 수 있으므로, 예를 들어 약 0.1 μ m 내지 500 μ m의 두께를 가질 수 있다.
- [0055] 혹은, 다른 예시적인 구현예들에 있어서, 실리콘계 코팅층(40)은 도 2 내지 7에 도시된 바와 같이, 실리콘계 수지 이외에 마이크로파이버(microfiber)(50)를 더 포함할 수 있다. 이 경우, 마이크로파이버(50)의 높은 유연성으로 인해, 실리콘계 코팅층(40)은 실리콘계 수지로 이루어지는 경우보다 더 높은 연신율을 가질 수 있으며, 그 결과, 상기 셀 파우치의 성형성이 보다 더 향상될 수 있다.
- [0056] 마이크로파이버(50)는 실리콘계 코팅층(40)의 총 중량을 기준으로, 약 0.1% 내지 99%의 함량으로 포함될 수 있다. 이때, 마이크로파이버(50)의 함량이 증가할수록 실리콘계 코팅층(40)의 연신율은 높아질 수 있지만 기재층(30)과 실리콘계 코팅층(40) 사이 접착력이 저하될 수 있기 때문에, 상기 함량이 과도할 경우 상기 셀 파우치에 적어도 부분적으로 층간 박리가 발생할 수 있다. 또한, 마이크로파이버(50)가 너무 적은 함량으로 포함되면, 실리콘계 코팅층(40)은 충분한 정도의 연신율을 가질 수 없으므로 상기 셀 파우치는 실질적으로 향상된 성형성을 갖기 어려울 수 있다. 따라서, 마이크로파이버(50)는 실리콘계 코팅층(40)에 약 50 내지 60 중량%로 포함되는 것, 즉 실리콘계 코팅층(40) 대비 마이크로파이버(50)의 중량비는 약 5:5인 것이 바람직하다.
- [0057] 이때, 마이크로파이버(50)는 도 4 및 5에 도시된 바와 같이 실리콘계 코팅층(40) 내에 방향성 없이 랜덤하게(randomly) 존재하거나, 도 2 및 3 또는 도 6 및 7에 도시된 바와 같이 적어도 일부가 일 방향으로 정렬된

(aligned) 형태로 존재할 수 있다.

- [0058] 예시적인 구현예들에 있어서, 마이크로파이버(50)는 약 0.1um 내지 500um, 바람직하게는 0.5um 내지 1um의 직경을 가질 수 있고, 약 100um 내지 1m의 길이를 가질 수 있다. 또한, 마이크로파이버(50)는, 예를 들어 폴리디메틸실록산(PDMS) 마이크로파이버와 같은 실리콘계 마이크로파이버, 폴리플루오르화비닐리덴(polyvinylidene fluoride, PVDF) 마이크로파이버, 폴리비닐피롤리돈(Polyvinylpyrrolidone, PVP) 마이크로파이버 등일 수 있다.
- [0059] 일 구현예에 있어서, 마이크로파이버(50)는 도 2 및 3에 도시된 바와 같이 일 방향으로 정렬된(aligned) 짧은 마이크로파이버(약 100um 내지 1cm의 길이를 가짐)이거나, 도 4 및 5에 도시된 바와 같이 무방향성의 마이크로파이버(random oriented microfiber)(약 100um 내지 1m의 길이, 구체적으로 약 1cm 초과 내지 1m의 길이를 가짐), 또는 도 6 및 7에 도시된 바와 같이 일 방향으로 정렬된 마이크로파이버(약 1cm 초과 내지 1m의 길이를 가짐)일 수 있다.
- [0060] 마이크로파이버(50)의 길이가 짧을 경우 연신 중 마이크로파이버들(50) 사이에 끊어짐이 발생할 확률이 높지만, 길이가 길 경우 상당히 연신되더라도 마이크로파이버들(50) 사이 끊어짐이 잘 발생하지 않아 상기 셀 파우치의 연신률 및 성형성 향상에 훨씬 유리할 수 있다. 따라서, 일 구현예에 있어서, 도 4 내지 7에 도시된 바와 같이 상대적으로 긴 길이를 갖는 마이크로파이버(50)를 포함하는 것이 바람직하며, 특히 도 6 및 7에 도시된 바와 같이 일 방향으로 정렬되고 상대적으로 긴 길이를 갖는 마이크로파이버(50)를 포함하는 것이 가장 바람직할 수 있다.
- [0061] 한편, 실리콘계 코팅층(40)이 마이크로파이버(50)를 더 포함하는 경우, 상기 실리콘계 수지는 마이크로파이버(50)를 감싸 지지할 수 있으며, 기재층(30)과 마이크로파이버(50) 사이 접착제 역할을 수행하여 기재층(30) 및 실리콘계 코팅층(40) 사이에 층간 박리 및/또는 실리콘계 코팅층(40)에 크랙이 발생하지 않을 수 있다. 특히, 일 구현예에 있어서, 마이크로파이버(50) 및 상기 실리콘계 수지는 실질적으로 동일한 실리콘계 성분, 예컨대 폴리디메틸실록산(PDMS)을 포함할 수 있으며, 이에 따라 상기 셀 파우치 성형 시 실리콘계 코팅층(40)에 미세 크랙의 발생을 더욱 효과적으로 방지할 수 있다.
- [0062] 전술한 바와 같이, 본 발명의 예시적인 구현예들에 따른 셀 파우치는 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층 및 실리콘계 코팅층을 포함하며, 이때 상기 실리콘계 코팅층이 실질적으로 실리콘계 수지로 이루어지거나(실리콘계 수지가 약 100 중량%로 포함됨), 실리콘계 수지 및 마이크로파이버를 포함함으로써, 향상된 성형성을 가질 수 있고, 나아가 향상된 내화학성을 가질 수 있다. 특히, 상기 실리콘계 코팅층 하부의 적어도 일부 층, 예컨대 기재층이 내화학성, 기계적 특성 등은 뛰어난 반면 상대적으로 연신율이 낮아 성형에 유리하지 못한 경우, 또는 약 70um 이하의 두께로 구현될 것이 요구되는 박막형 셀 파우치에 있어서, 내화학성, 기계적 특성 등에 제약 없이, 즉 해당 특성들을 여전히 높은 수준으로 확보면서 부족한 성형성을 획기적으로 향상시킬 수 있다.
- [0063] 그러므로 상기 셀 파우치를 이용하여 2차 전지, 구체적으로 얇은 두께 및/또는 작은 크기로 구현될 것이 요구되는 장치에 이용되는 직접화 또는 소형화된 리튬 이온 2차 전지를 효과적으로 포장할 수 있다.
- [0065] 셀 파우치의 제조 방법
- [0066] 본 발명의 예시적인 구현예들에 따른 셀 파우치는 다음의 공정들을 수행하여 제조될 수 있다.
- [0067] 수분 배리어성 및 가스 배리어성을 갖는 금속을 이용하여, 전술한 바와 동일한 배리어층을 형성한다.
- [0068] 예시적인 구현예들에 있어서, 상기 배리어층은 전술한 바와 같은 금속, 예컨대 알루미늄(Al) 또는 알루미늄 합금(Al alloy)을 증착시켜 금속 증착층을 형성하거나, 금속 포일(foil)을 사용하여 형성할 수 있다. 이때, 상기 배리어층은, 예를 들어 약 1um 이상의 두께, 구체적으로 약 1um 내지 300um의 두께를 갖도록 형성할 수 있다.
- [0069] 상기 배리어층의 일 면 상에 전술한 바와 동일한 실란트층을 형성한다.
- [0070] 예시적인 구현예들에 있어서, 상기 실란트층은 전술한 바와 같은 실링 수지 또는 필름, 예컨대 폴리프로필렌(PP)계 수지 또는 무연신 폴리프로필렌(CPP)계 필름을 이용하여, 예를 들어 약 1um 내지 150um의 두께를 갖도록 필름을 형성하고, 상기 배리어층의 일 면 상에 전술한 바와 동일한 제1 접착층을 형성한 뒤, 이를 이용하여 상기 필름을 상기 배리어층에 합지시킴으로써 형성할 수 있다.
- [0071] 상기 실란트층이 형성되지 않은 상기 배리어층의 다른 면 상에 전술한 바와 동일한 기재층을 형성한다.

- [0072] 예시적인 구현예들에 있어서, 상기 기재층은 폴리아미드계(polyamide-based) 수지 및/또는 폴리에스테르계(polyester-based) 수지를 이용하여, 예를 들어 5um 내지 150um의 두께를 갖도록 필름을 형성하고, 상기 실란트층이 형성되지 않은 상기 배리어층의 다른 면 상에 전술한 바와 동일한 제2 접착층을 형성한 뒤, 이를 이용하여 상기 필름을 상기 배리어층에 합지시킴으로써 형성할 수 있다.
- [0073] 상기 기재층을 플라즈마 처리한다.
- [0074] 예시적인 구현예들에 있어서, 상기 플라즈마 처리는 O₂를 포함하는 표면 개질용 반응성 가스를 이용하여 수행될 수 있다. 이에 따라, 상기 기재층 표면에는 이후 형성될 실리콘계 코팅층과의 접착성을 향상시킬 수 있고 핀홀 또는 크랙의 발생을 방지할 수 있는 요철이 적어도 부분적으로 형성될 수 있다.
- [0075] 플라즈마 처리된 상기 기재층 상에 전술한 바와 동일한 실리콘계 코팅층을 형성한다.
- [0076] 예시적인 구현예들에 있어서, 상기 실리콘계 코팅층은 캐스팅(casting) 공정 등을 통해, 실리콘 주체, 경화제 및 용제를 포함하는 실리콘계 코팅제를 플라즈마 처리된 상기 기재층 상에 약 0.001um 내지 500um의 두께로 도포하고, 자연 건조, 열처리 공정 등을 통해 상온 내지 약 300℃의 온도에서 건조 및 경화시킴으로써 형성할 수 있다.
- [0077] 상기 실리콘계 코팅제는 3액 경화형, 2액 경화형, 1액 경화형이 가능하고, 화학 반응형, 용제 휘발형, 열용융형, 열압형 등 어느 것이든 다양하게 사용될 수 있으며, 용제의 종류에 상관없이 액상형 또는 고상의 고무 형태가 모두 가능할 수 있다. 이때, 상기 실리콘 주체는 전술한 바와 동일한 실리콘계 수지, 예컨대 폴리디메틸실록산(PDMS)일 수 있으며, 이는 약 1% 내지 100%, 바람직하게는 약 30%로 희석되어 사용될 수 있다.
- [0078] 상기 경화제는 상기 실리콘 주체를 상온 내지 약 300℃의 온도에서 경화시킬 수 있는 것이라면 특별히 제한되지 않고 어느 것이든 사용될 수 있다. 상기 경화제는 1액형, 2액형 및 3액형 경화제들을 포함하고, 상온 경화형 또는 UV 경화형이 모두 가능하며, 예를 들어 아민계(amine-based) 경화제, 산무수물계(acid anhydride-based) 경화제, 이소시아네이트계(isocyanate-based) 경화제, 메르캅탄계(mercaptan-based) 경화제 등이 가능할 수 있다.
- [0079] 상기 용제는 상기 실리콘 주체 및 경화제를 혼합 및 용해시킬 수 있는 것이라면 특별히 제한되지 않고 어느 것이든 사용될 수 있으나, 예를 들어 EA, MEK, Toluene 중에서 선택되는 하나를 사용할 수 있다.
- [0080] 상기 실리콘계 코팅제 내 상기 실리콘계 주체, 경화제 및 용제의 중량비와 관련하여, 상기 경화제의 중량을 기준으로, 상기 실리콘계 주체는 약 1 내지 100 중량%, 및 상기 용제는 약 1 내지 100 중량%가 포함될 수 있다. 바람직하게는, 상기 실리콘 주체, 경화제 및 용제가 100 : 2 : 900으로 배합되어 사용될 수 있다.
- [0081] 한편, 다른 예시적인 구현예들에 있어서, 상기 실리콘계 코팅제를 도포하기 이전에, 전기방사 공정 등을 통해 전술한 바와 동일한 마이크로 파이버를 형성하고, 이를 플라즈마 처리된 상기 기재층 상에 코팅시킬 수 있다. 이때, 상기 코팅은 전기방사 공정을 통해 사출된 직후의 마이크로파이버를 플라즈마 처리된 상기 기재층 상에 떨어뜨려 부착시킴으로써 수행될 수 있다. 이에 따라, 전술한 바와 같이, 실리콘계 코팅층의 연신율을 더욱 향상시킬 수 있으며, 이후 실리콘계 코팅제를 도포함으로써 상기 실리콘계 코팅층의 연신율과 더불어 층간 접착력을 향상시킬 수 있고 상기 실리콘계 코팅층에 크랙 발생을 방지할 수 있다.
- [0082] 일 구현예에 있어서, 상기 마이크로파이버는 일 방향으로 정렬된 짧은 마이크로파이버(약 100um 내지 1cm의 길이, 가짐), 무방향성의 마이크로파이버(random oriented microfiber)(약 100um 내지 1m의 길이, 구체적으로 약 1cm 초과 내지 1m의 길이를 가짐) 또는 일 방향으로 정렬된 마이크로파이버(약 1cm 초과 내지 1m의 길이)일 수 있으며, 상기 마이크로파이버의 형태, 즉 길이, 직경, 배향성(방향성)은 전기방사 장치와 같은 방사 장치의 파라미터(parameter)를 제어함으로써 다양하게 조절할 수 있다. 상기 실리콘계 코팅제 및 마이크로파이버 사이 접착력을 고려하여, 상기 마이크로파이버는 실리콘계 재료를 사용하여 형성되는 것이 바람직하다.
- [0083] 이상에서 설명한 방법을 통해, 실질적으로 실리콘계 수지로 이루어지거나(실리콘계 수지가 약 100 중량%로 포함됨), 실리콘계 수지 및 마이크로파이버를 포함하도록 실리콘계 코팅층이 형성될 수 있으며, 이를 통해, 향상된 성형성을 가지며 나아가 향상된 내화학성을 가져, 예컨대 약 70um 이하의 두께를 갖도록 박막형으로도 구현되어도 2차 전지, 구체적으로 리튬 이온 2차 전지를 효과적으로 포장할 수 있는 셀 파우치를 제조할 수 있다.
- [0085] 이하의 실시를 통하여 본 발명은 더욱 상세하게 설명된다. 단, 본문에 개시되어 있는 본 발명의 실시예들은 단지 설명을 위한 목적으로 예시된 것으로서, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명

된 실시예들에 한정되는 것으로 해석되어서는 안 된다.

[0087]

[실시예 1]

[0088]

알루미늄(Al)을 포함하는 45um 두께의 배리어층을 형성하였다. 폴리프로필렌(PP) 수지를 이용하여 20um 두께의 제1 필름을 형성하고, 이소시아네이트계 접착제를 이용하여 상기 배리어층의 일 면 상에 제1 접착층을 형성한 뒤, 이를 이용하여 상기 제1 필름을 상기 배리어층에 합지시킴으로써 실란트층을 형성하였다. 합성 폴리아마이드 수지(나일론(Nylon))를 이용하여 25um 두께의 제2 필름을 형성하고, 아민계 접착제를 이용하여 상기 실란트층이 형성되지 않은 상기 배리어층의 다른 면 상에 제2 접착층을 형성한 뒤, 이를 이용하여 상기 제2 필름을 상기 배리어층에 합지시킴으로써 기재층을 형성하였다. 상기 기재층을 O₂를 포함하는 표면 개질용 반응성 가스를 이용하여 플라즈마 처리하였다. 폴리디메틸실록산(PDMS), 이소시아네이트계 경화제, 용제로서 MEK를 포함하는 실리콘계 코팅제를 캐스팅(casting) 공정을 통해 플라즈마 처리된 상기 기재층 표면 상에 도포한 뒤, 150℃의 온도에서 건조 및 경화시켜, 100um 두께의 실리콘계 코팅층(PDMS coating layer)을 형성하였다. 이에 따라, 도 1에 도시된 바와 같이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 100% 실리콘계 코팅층(100% PDMS coating layer)(100um)을 포함하는 셀 파우치가 제조되었다.

[0090]

[실시예 2]

[0091]

전기방사 공정을 통해 1cm의 길이 및 1um의 직경을 가지며 배향성(방향성)이 있는 짧은 폴리디메틸실록산(PDMS) 마이크로파이버를 제조하고, 이를 상기 실리콘계 코팅제를 도포하기 이전에 플라즈마 처리된 기재층 상에 코팅시키는 것을 제외하고는 실시예 1과 동일한 공정을 수행하였다. 이에 따라, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 짧은 폴리디메틸실록산(PDMS) 마이크로파이버를 99% 함량으로 포함하는 실리콘계 코팅층(99% shorten PDMS microfiber-PDMS coating layer)(100um)을 포함하는 셀 파우치가 제조되었다.

[0093]

[실시예 3]

[0094]

전기방사 공정을 통해 10cm의 길이 및 1um의 직경을 가지며 배향성(방향성)이 없는 무방향성 폴리디메틸실록산(PDMS) 마이크로파이버를 제조하고, 이를 상기 실리콘계 코팅제를 도포하기 이전에 플라즈마 처리된 기재층 상에 코팅시키는 것을 제외하고는 실시예 1과 동일한 공정을 수행하였다. 이에 따라, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 무방향성 폴리디메틸실록산(PDMS) 마이크로파이버를 99% 함량으로 포함하는 실리콘계 코팅층(99% randomly oriented PDMS microfiber-PDMS coating layer)(100um)을 포함하는 셀 파우치가 제조되었다.

[0096]

[실시예 4]

[0097]

전기방사 공정을 통해 10cm의 길이 및 1um의 직경을 가지며 배향성(방향성)이 있는 정렬된(aligned) 폴리디메틸실록산(PDMS) 마이크로파이버를 제조하고, 이를 상기 실리콘계 코팅제를 도포하기 이전에 플라즈마 처리된 기재층 상에 코팅시키는 것을 제외하고는 실시예 1과 동일한 공정을 수행하였다. 이에 따라, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 정렬된 폴리디메틸실록산(PDMS) 마이크로파이버를 99% 함량으로 포함하는 실리콘계 코팅층(99% aligned PDMS microfiber-PDMS coating layer)(100um)을 포함하는 셀 파우치가 제조되었다.

[0099]

[실시예 5]

[0100]

전기방사 공정을 통해 1cm의 길이 및 1um의 직경을 가지며 배향성(방향성)이 있는 짧은 폴리디메틸실록산(PDMS) 마이크로파이버를 제조하고, 이를 상기 실리콘계 코팅제를 도포하기 이전에 플라즈마 처리된 기재층 상에 코팅시키는 것을 제외하고는 실시예 1과 동일한 공정을 수행하였다. 이에 따라, 도 2 및 3에 도시된 바와 같이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 짧은 폴리디메틸실록산(PDMS) 마이크로파이버를 50% 함량으로 포함하는 실리콘계 코팅층(50% shorten PDMS microfiber-PDMS coating layer)(100um)을 포함하는 셀 파우치가 제조되었다.

[0102]

[실시예 6]

[0103]

전기방사 공정을 통해 1cm의 길이 및 1um의 직경을 가지며 배향성(방향성)이 없는 무방향성 폴리디메틸실록산(PDMS) 마이크로파이버를 제조하고, 이를 상기 실리콘계 코팅제를 도포하기 이전에 플라즈마 처리된 기재층 상에 코팅시키는 것을 제외하고는 실시예 1과 동일한 공정을 수행하였다. 이에 따라, 도 4 및 5에 도시된 바와 같

이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 무방향성 폴리디메틸실록산(PDMS) 마이크로파이버를 50% 함량으로 포함하는 실리콘계 코팅층(50% randomly oriented PDMS microfiber-PDMS coating layer)(100um)을 포함하는 셀 파우치가 제조되었다.

[0105] [실시예 7]

[0106] 전기방사 공정을 통해 1cm의 길이 및 1um의 직경을 가지며 배향성(방향성)이 있는 정렬된(aligned) 폴리디메틸실록산(PDMS) 마이크로파이버를 제조하고, 이를 상기 실리콘계 코팅제를 도포하기 이전에 플라즈마 처리된 기재층 상에 코팅시키는 것을 제외하고는 실시예 1과 동일한 공정을 수행하였다. 이에 따라, 도 6 및 7에 도시된 바와 같이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 정렬된 폴리디메틸실록산(PDMS) 마이크로파이버를 50% 함량으로 포함하는 실리콘계 코팅층(50% aligned PDMS microfiber-PDMS coating layer)(100um)을 포함하는 셀 파우치가 제조되었다.

[0108] [실시예 8]

[0109] 실리콘계 코팅층을 50 um의 두께로 형성하는 것을 제외하고는 실시예 1과 동일한 공정을 수행하여, 도 1에 도시된 바와 같이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층 및 100% 실리콘계 코팅층(100% PDMS coating layer)(50um)을 포함하는 셀 파우치가 제조되었다.

[0111] [실시예 9]

[0112] 실리콘계 코팅층을 50 um의 두께로 형성하는 것을 제외하고는 실시예 5와 동일한 공정을 수행하여, 도 2 및 3에 도시된 바와 같이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 짧은 폴리디메틸실록산(PDMS) 마이크로파이버를 50%의 함량으로 포함하는 실리콘계 코팅층(50% shorten PDMS microfiber-PDMS coating layer)(50um)을 포함하는 셀 파우치가 제조되었다.

[0114] [실시예 10]

[0115] 실리콘계 코팅층을 50 um의 두께로 형성하는 것을 제외하고는 실시예 6과 동일한 공정을 수행하여, 도 4 및 5에 도시된 바와 같이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 무방향성 폴리디메틸실록산(PDMS) 마이크로파이버를 50%의 함량으로 포함하는 실리콘계 코팅층(50% randomly oriented PDMS microfiber-PDMS coating layer)(50um)을 포함하는 셀 파우치가 제조되었다.

[0117] [실시예 11]

[0118] 실리콘계 코팅층을 50 um의 두께로 형성하는 것을 제외하고는 실시예 7과 동일한 공정을 수행하여, 도 6 및 7에 도시된 바와 같이, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층, 제2 접착층, 기재층, 및 정렬된 폴리디메틸실록산(PDMS) 마이크로파이버를 50%의 함량으로 포함하는 실리콘계 코팅층(50% aligned PDMS microfiber-PDMS coating layer)(50um)을 포함하는 셀 파우치가 제조되었다.

[0120] [비교예 1]

[0121] 기재층 상에 실리콘계 코팅층을 형성하지 않는 것을 제외하는 실시예 1과 동일한 방법을 수행하였다. 이에 따라, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층 및 제2 접착층 및 기재층(nylon)을 포함하는 셀 파우치가 제조되었다.

[0123] [비교예 2]

[0124] 폴리부틸렌테레프탈레이트(PBT)를 이용하여 기재층을 형성하고, 이의 상부에 실리콘계 코팅층을 형성하지 않는 것을 제외하고는 실시예 1과 동일한 방법을 수행하였다. 이에 따라, 순차적으로 적층된 실란트층, 제1 접착층, 배리어층 및 제2 접착층 및 기재층(PBT)을 포함하는 셀 파우치가 제조되었다.

[0126] 실리콘계 코팅층의 인장신율 평가

[0127] 본 발명의 예시적인 구현예들에 따른 실리콘계 코팅층의 인장신율을 평가하기 위하여, 실시예 1 내지 4에 따라 형성된 실리콘계 코팅층들에 대하여 인장강도 및 연신율을 측정하였다. 이때, 인장강도 및 연신율은 실시예 1 내지 4에 대한 각 샘플들(폭 3cm 및 길이 5cm)을 제작하여 Shimadzu 社의 AGS-X Series UTM을 통해 측정하였다. 그 결과는 하기 [표 1]에 도시된 바와 같다.

표 1

[0128]

	두께/직경	인장강도(Mpa)	연신율(%)
실시예 1	100um	6.0	100
실시예 2		0.5	35
실시예 3		1.0	255
실시예 4		2.8	430

[0129]

[표 1]을 참조하면, 실시예들에 따라 형성된 실리콘계 코팅층들은 모두 인장강도 및 연신율이 우수하였다. 특히, 정렬된 마이크로파이버를 99%로 포함하는 실리콘계 코팅층(실시예 4)이 가장 높은 연신율을 나타내었으며, 100% 실리콘계 코팅층(실시예 1)보다는 낮았지만 다른 종류의 마이크로파이버를 99%로 포함하는 실리콘계 코팅층들(실시예 2 또는 3) 대비 더 높은 인장강도를 나타내었다.

[0130]

따라서, 전술한 바와 같이, 실리콘계 수지 또는 마이크로파이버를 이용하여 실리콘계 코팅층을 형성함으로써, 내화학성, 기계적 특성 등의 저하 없이 셀 파우치의 성형성을 획기적으로 향상시킬 수 있음을 알 수 있다.

[0132]

마이크로파이버가 포함된 실리콘계 코팅층의 인장신율 평가

[0133]

마이크로파이버가 포함된 실리콘계 코팅층의 인장신율을 평가하기 위하여, 실시예 5 내지 7에 따라 형성된 실리콘계 코팅층에 대하여 인장강도 및 연신율을 측정하였다. 이때, 인장강도 및 연신율은 실시예 5 내지 7에 대한 각 샘플들(폭 3cm 및 길이 5cm)을 제작하여 Shimadzu 社의 AGS-X Series UTM을 통해 측정하였다. 그 결과는 하기 [표 2]에 도시된 바와 같다.

표 2

[0134]

	두께	인장강도(Mpa)	연신율(%)
실시예 5	100um	5.0	105
실시예 6		4.2	370
실시예 7		3.1	510

[0135]

[표 2]를 참조하면, 실시예 5 내지 7에 따른 실리콘계 코팅층들, 즉 마이크로파이버 및 실리콘계 수지를 5:5의 비율로 포함하는 실리콘계 코팅층들은 인장강도 및 연신율이 모두 우수하였으며, 특히 정렬된 마이크로파이버(aligned PDMS microfiber)를 50%로 포함하는 실리콘계 코팅층(실시예 7)이 가장 높은 연신율을 나타내는 것을 확인할 수 있었다. 또한, [표 2]에 도시된 결과를 [표 1]과 비교할 때, 마이크로파이버 및 실리콘계 수지를 5:5의 비율로 포함함으로써 인장강도 및 연신율이 더 향상되었으며, 이는 실시예 1에 따라 제조된 100% 실리콘계 코팅층의 인장강도 및 연신율에 준하거나 그보다 높은 것이었다.

[0136]

따라서, 실리콘계 수지 및 마이크로파이버를 모두 포함하는 실리콘계 코팅층, 가장 바람직하게는 실리콘계 수지 및 정렬된 마이크로파이버를 5:5의 비율로 모두 포함하는 실리콘계 코팅층을 형성함으로써, 성형성 및 내화학성이 향상된 셀 파우치를 용이하게 구현할 수 있다.

[0138]

셀 파우치의 성형성 평가

[0139]

셀 파우치의 성형성을 평가하기 위하여, 실시예 8 내지 11에 따라 제조된 셀 파우치, 비교예 1 및 2에 따라 제조된 셀 파우치에 대하여 성형성을 측정하였다. 이때, 실시예 8 내지 11 및 비교예 1 및 2에 따라 제조된 다층 필름들을 각각 150 mm X 150 mm의 크기로 재단하여 정각각형 시편을 제작하고, 울존화학의 시험용 금형(3cm X 4cm 크기)을 사용하여 해당 시편들을 성형하였다. 이때, 성형 후 한 군데라도 핀홀 또는 크랙이 발생되면 성형 불량으로 판별하였으며, 각 시편들을 해당 성형 깊이 당 10개씩 성형하여 성형 불량 발생 비율을 확인하였다. 그 결과는 하기 [표 3]에 도시된 바와 같다.

표 3

[0140]

	성형 깊이 5mm	성형 깊이 6mm	성형 깊이 7mm	성형 깊이 8mm	성형 깊이 9mm
실시예 8	2/10	2/10	6/10	7/10	9/10
실시예 9	2/10	3/10	7/10	8/10	10/10
실시예 10	0/10	0/10	2/10	3/10	3/10

실시예 11	0/10	0/10	0/10	0/10	0/10
비교예 1	3/10	3/10	10/10	10/10	10/10
비교예 2	6/10	5/10	10/10	10/10	10/10

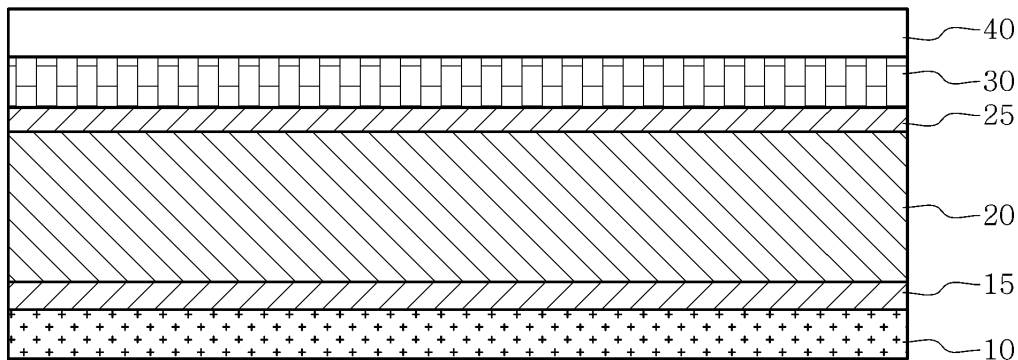
[0141] [표 3]을 참조하면, 실시예 8 내지 11에 따라 제조된 셀 파우치는 기존의 셀 파우치인 비교예 1 및 2에 따라 제조된 셀 파우치보다 성형성이 우수하였으며, 특히 나일론을 포함하여 상대적으로 성형에 유리하나 실리콘계 코팅층을 포함하지 않는 비교예 1에 따라 제조된 셀 파우치 대비 성형 깊이 7mm 이상에서 성형이 훨씬 용이한 것을 확인할 수 있었다. 더욱이, 실시예 11에 따라 제조되어 정렬된 마이크로파이버(aligned PDMS microfiber)를 50%로 포함하는 셀 파우치는 성형 깊이 9mm에서도 성형 불량 발생이 전혀 발생하지 않아, 성형성이 획기적으로 개선되었음을 확인할 수 있었다.

부호의 설명

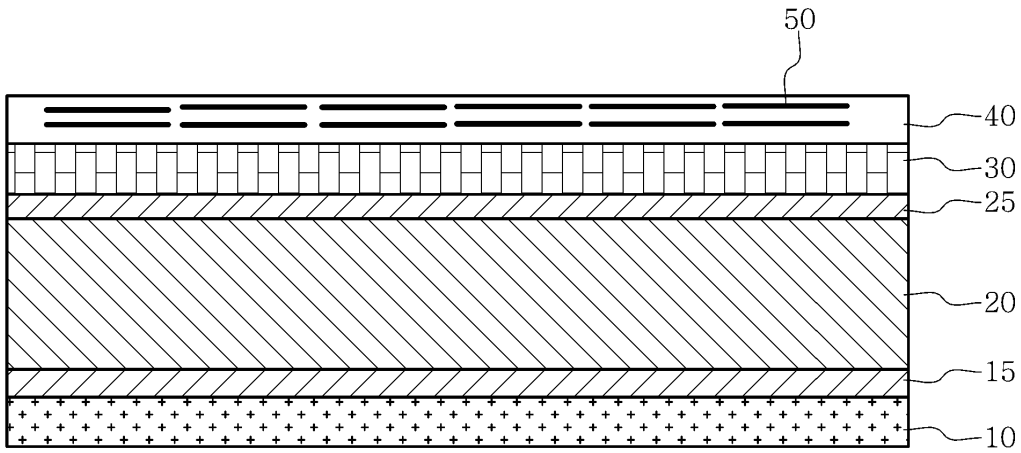
- [0143] 10: 실란트층
- 15: 제1 접착층
- 20: 배리어층
- 25: 제2 접착층
- 30: 기재층
- 40: 실리콘계 코팅층
- 50: 마이크로파이버

도면

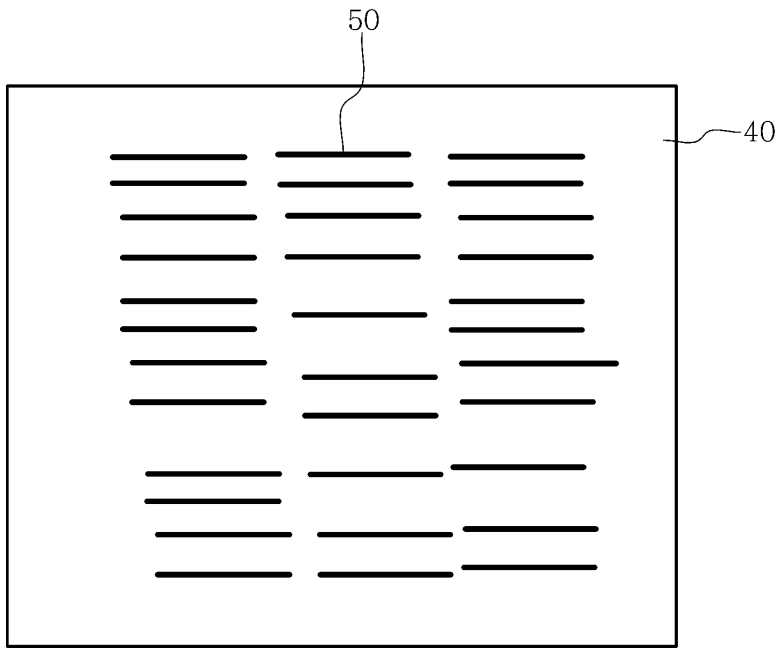
도면1



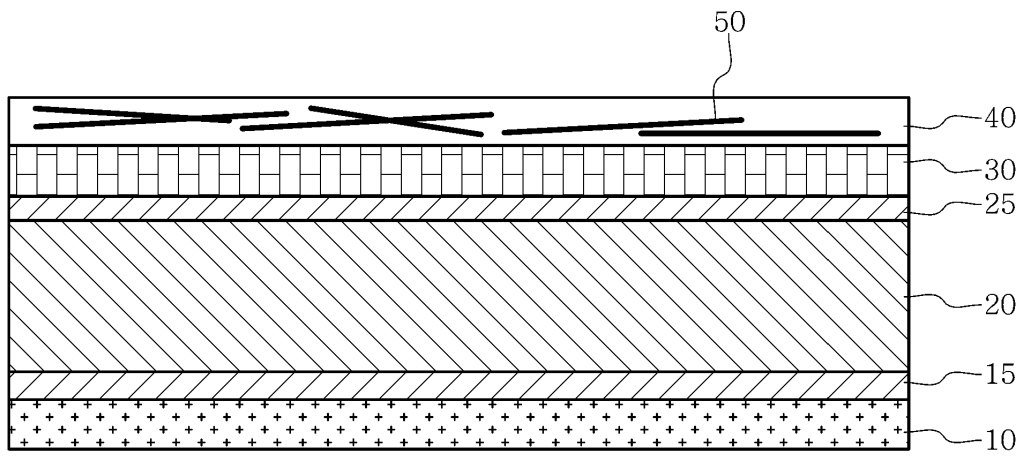
도면2



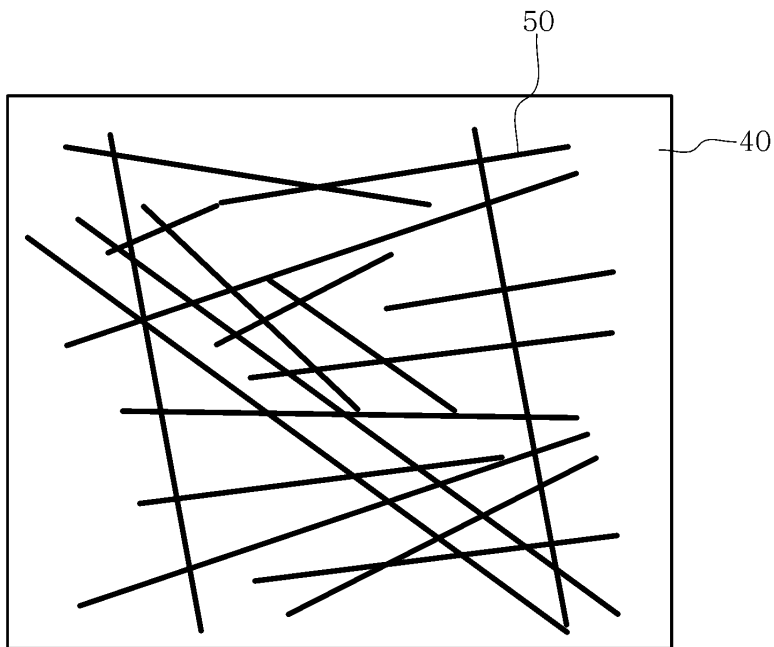
도면3



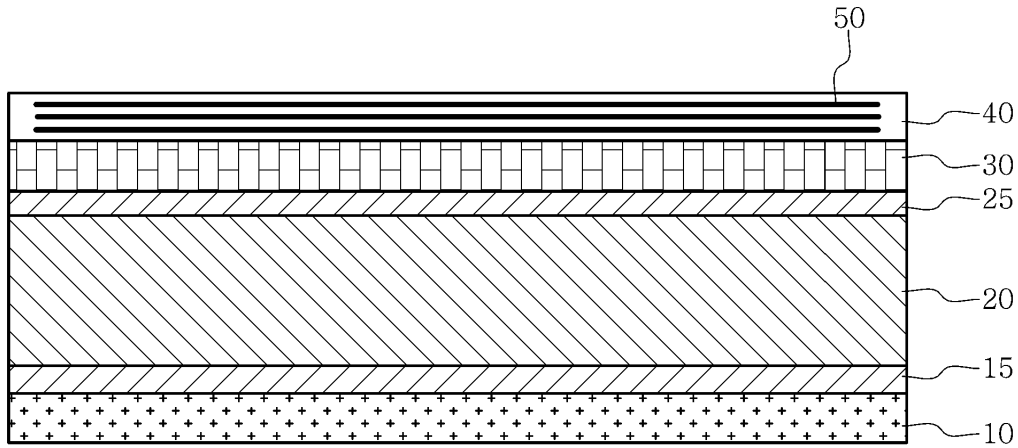
도면4



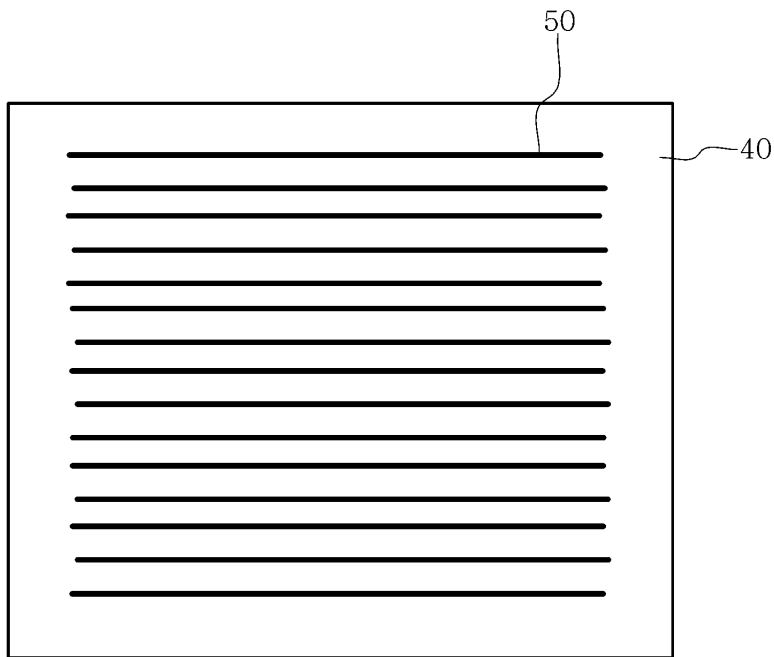
도면5



도면6



도면7



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 제16항 제6행

【변경전】

상기 실린트층

【변경후】

상기 실란트층