

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-109743

(P2013-109743A)

(43) 公開日 平成25年6月6日(2013.6.6)

(51) Int.Cl. F I テーマコード (参考)
G06F 3/00 (2006.01) G O 6 F 3/00 V
G06F 1/18 (2006.01) G O 6 F 1/00 3 2 O E

審査請求 未請求 請求項の数 26 O L (全 22 頁)

(21) 出願番号	特願2011-280042 (P2011-280042)	(71) 出願人	501280046 致伸科技股▲ふん▼有限公司 台湾台北市内湖区瑞光路669号
(22) 出願日	平成23年12月21日 (2011.12.21)	(74) 代理人	100070150 弁理士 伊東 忠彦
(31) 優先権主張番号	100142338	(74) 代理人	100091214 弁理士 大貫 進介
(32) 優先日	平成23年11月18日 (2011.11.18)	(74) 代理人	100107766 弁理士 伊東 忠重
(33) 優先権主張国	台湾 (TW)	(72) 発明者	蘇 春男 台湾台北市内湖区瑞光路669号
		(72) 発明者	彭 俊清 台湾台北市内湖区瑞光路669号

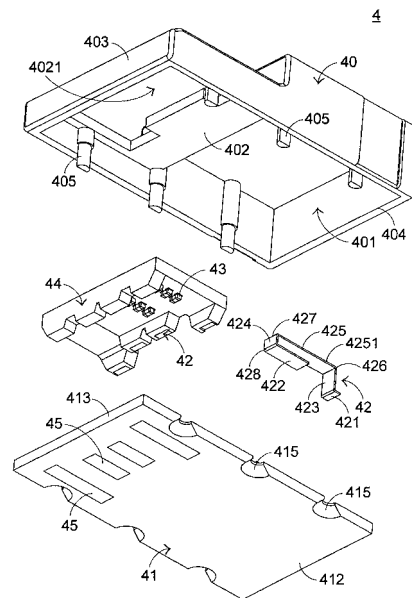
(54) 【発明の名称】 ユーエスピー応用装置及びユーエスピー応用装置の組立方法

(57) 【要約】

【課題】 体積の小さなユーエスピー応用装置及び組立の容易なユーエスピー応用装置の組立方法を提供する。

【解決手段】 本体、回路基板、ピンボード及び複数の第一導電ピンを含む。複数の第一導電ピンはまずピンボードに被覆され、複数の第一導電ピンの第一端を回路基板上に接続させ、第一導電ピンを回路基板の第一表面を経由させて立体的に延伸させる。回路基板は本体内に設置され、ピンボードは本体に結合されて、複数の第一導電ピンを本体に部分的に露出させる。本発明で提供されるユーエスピー応用装置の組立方法は、複数の第一導電ピンを回路基板上に設置させる過程を簡略化させる。

【選択図】 図9



【特許請求の範囲】**【請求項 1】**

複数の接続ピンからなるメスコネクタスロットに挿入されるユーエスピー応用装置であつて、

本体と、

前記本体内に設置される回路基板と、

前記本体上に設置されると共に前記本体の外に露出されるピンボードと、

各それらの第一端は前記回路基板に接続されると共に前記回路基板の第一表面より前記ピンボードまで立体的に延伸され、それらを前記ピンボードに部分的に露出させて前記メスコネクタスロットの前記複数の接続ピンに接触させ、前記ピンボードと前記回路基板との間に空間を形成させる複数の第一導電ピンと、

前記回路基板の前記第一表面上に設置される複数の電子部材を含むことを特徴とするユーエスピー応用装置。

【請求項 2】

前記本体に覆設され、前記本体との間に差込空間を形成させるケースを更に含むことを特徴とする、請求項 1 に記載のユーエスピー応用装置。

【請求項 3】

前記複数の電子部材の内の少なくとも一つの電子部材は前記ピンボードと前記回路基板との間に形成される前記空間内に設置されることを特徴とする、請求項 1 に記載のユーエスピー応用装置。

【請求項 4】

前記本体は、

前記本体の底部上に設置され、前記回路基板の第二表面をそれに露出させる本体開口部と、

前記本体から前記本体の一前端へ延伸されることで形成され、また載置部の開口部を有し、前記載置部の開口部は前記ピンボードを納置させると共に前記ピンボードを前記載置部の開口部の外に露出させる載置部を含むことを特徴とする、

請求項 1 に記載のユーエスピー応用装置。

【請求項 5】

前記本体は、前記載置部の一前端に設置されると共に前記回路基板を支持させ、前記回路基板をガイドして前記本体内へ進入させる斜面からなる係合部を更に含むことを特徴とする、請求項 4 に記載のユーエスピー応用装置。

【請求項 6】

前記複数の電子部材の少なくとも一つの電子部材は前記複数の第一導電ピンの少なくとも一つの第一導電ピンの第二端上に設置され、また前記第二端部分は前記ピンボードと前記回路基板との間の前記空間内に露出されることを特徴とする、請求項 1 に記載のユーエスピー応用装置。

【請求項 7】

少なくとも一つの前記第一導電ピンは、前記第一導電ピンの第二端から突出されると共に前記複数の電子部材の内の少なくとも一つの電子部材を設置させる延伸構造を含むことを特徴とする、請求項 1 に記載のユーエスピー応用装置。

【請求項 8】

各前記第一導電ピンの前記第一端と第二端の内の少なくとも一つは表面実装技術(Surface Mounted Technology、SMT) 或いは溶接技術により前記回路基板の前記第一表面に装着されることを特徴とする、請求項 1 に記載のユーエスピー応用装置。

【請求項 9】

前記複数の第一導電ピンの内の少なくとも一つの第一導電ピンは第一固定エリア、第二固定エリア、第一延伸エリア、第二延伸エリア及び接触エリアを含み、前記第一固定エリアは各前記第一導電ピンの前記第一端であり、前記第二固定エリアは各前記第一導電ピンの第二端であり、前記第一延伸エリア及び前記第二延伸エリアは前記回路基板の前記第一

10

20

30

40

50

表面と前記本体との間に位置され、前記接触エリアの第一表面は前記本体に露出されると共に前記接続ピンに接触され、前記第一延伸エリア及び前記第二延伸エリアは前記接触エリアとの間に第一湾曲構造及び第二湾曲構造をそれぞれ形成させ、また前記ピンボードは前記第一延伸エリア及び前記第二延伸エリアを被覆させ、前記ピンボードは前記接触エリアを部分的に被覆させることを特徴とする、請求項 1 に記載のユーエスビー応用装置。

【請求項 10】

前記回路基板は複数の延伸導線を含み、また各前記延伸導線は前記第一導電ピンに対応され、各前記第一固定エリアと各前記第二固定エリアは皆前記回路基板に接続されると共に前記回路基板の前端に近接され、各前記延伸導線は対応する前記第一固定エリアと前記第二固定エリアの内の少なくとも一つに接続されると共に前記回路基板の後端方向へ向けて延伸されて設置され、また前記延伸導線は前記回路基板に直接形成されることを特徴とする、請求項 9 に記載のユーエスビー応用装置。

10

【請求項 11】

前記複数の第一導電ピンの内の少なくとも一つの第一導電ピンは固定エリア、第一延伸エリア、第二延伸エリア、接触エリア及び内湾曲エリアを含み、前記固定エリアは前記少なくとも一つの第一導電ピンの前記第一端であり、前記内湾曲エリアは前記少なくとも一つの第一導電ピンの第二端であり且つ前記ピンボードと前記回路基板との間の前記空間内に部分的に露出されるが前記回路基板には接続されず、前記第一延伸エリア及び前記第二延伸エリアは前記回路基板の前記第一表面と前記本体との間に位置され、また前記接触エリアの第一表面は前記本体に露出され、前記接触エリアの前記第一表面は前記接続ピンとの接触に用いられ、前記第一延伸エリア及び前記第二延伸エリアは前記接触エリアとの間に第一湾曲構造及び第二湾曲構造をそれぞれ形成させ、前記第二延伸エリアと前記内湾曲エリアの間には第三湾曲構造を形成させ、前記ピンボードは前記第一延伸エリア及び前記第二延伸エリアを被覆させ、前記ピンボードは前記接触エリア及び前記内湾曲エリアを部分的に被覆させることを特徴とする、請求項 1 に記載のユーエスビー応用装置。

20

【請求項 12】

前記回路基板は複数の延伸導線を含み、また各前記延伸導線は前記第一導電ピンに対応させ、各前記固定エリアは前記回路基板に接続されると共に前記回路基板の前端に近接され、各前記延伸導線は対応する前記固定エリアに接続されると共に前記回路基板の後端の方向へ向けて延伸されて設置され、また前記延伸導線は前記回路基板に直接形成されることを特徴とする、請求項 11 に記載のユーエスビー応用装置。

30

【請求項 13】

前記回路基板の前記第一表面上に設置され、前記メスコネクタスロットの複数の他の接続ピンとの接触に用いられる複数の第二導電ピンを更に含み、前記複数の第一導電ピンは USB 2.0 伝送インターフェースを構成させ、前記複数の第一導電ピンと前記複数の第二導電ピンは共同で USB 3.0 伝送インターフェースを構成させることを特徴とする、請求項 1 に記載のユーエスビー応用装置。

【請求項 14】

前記回路基板の第二表面上に設置されて、前記メスコネクタスロットの前記複数の接続ピンとの接触に用いられる複数の第三導電ピンを更に含み、前記複数の第三導電ピンは他の USB 2.0 伝送インターフェースを構成させ、前記ユーエスビー応用装置に二面差込機能を提供することを特徴とする、請求項 1 に記載のユーエスビー応用装置。

40

【請求項 15】

前記ピンボードと前記複数の第一導電ピンはインサート成形技術により形成され、前記ピンボードに前記複数の第一導電ピンを部分的に被覆させることを特徴とする、請求項 1 に記載のユーエスビー応用装置。

【請求項 16】

本体及び回路基板を含むユーエスビー応用装置の組立方法であって、ピンボードを提供し、前記ピンボードが複数の第一導電ピンを部分的に被覆させるステップと、

50

複数の電子部材及び複数の第一導電ピンを前記回路基板上に設置させるステップと、前記回路基板を前記本体内に設置させると共に前記ピンボードと前記本体とを結合させ、前記複数の第一導電ピンを前記本体に部分的に露出させるステップを含み、各前記第一導電ピンの第一端は前記回路基板に接続され、各前記第一導電ピンは前記回路基板の第一表面より立体的に延伸されて、前記ピンボードと前記回路基板との間に空間を形成させることを特徴とするユーエスピー応用装置の組立方法。

【請求項 17】

各前記第一導電ピンの前記第一端は前記回路基板上に設置されて表面実装技術或いは溶接技術により前記回路基板の前記第一表面に装着されることを特徴とする、請求項 16 に記載のユーエスピー応用装置の組立方法。

10

【請求項 18】

前記回路基板は複数の延伸導線を含み、各前記延伸導線は前記第一導電ピンに対応させ、複数の電子部材及び複数の第一導電ピンを前記回路基板上に設置させるステップでは、各前記第一導電ピンの前記第一端は前記回路基板に接続されると共に前記回路基板の前端に近接され、各延伸導線は対応する第一端に接続されると共に前記回路基板の後端の方向へ向けて延伸されて設置され、また前記延伸導線は前記回路基板に直接形成されることを特徴とする、請求項 17 に記載のユーエスピー応用装置の組立方法。

【請求項 19】

前記複数の第一導電ピンを部分的に被覆させる前記ピンボードはインサート成形技術により形成されることを特徴とする、請求項 16 に記載のユーエスピー応用装置の組立方法。

20

【請求項 20】

前記本体は底部及び載置部を含み、また前記載置部は載置部の開口部からなり、前記回路基板を前記本体内に設置させるステップは、

前記回路基板を前記本体の前記底部へ挿入させて、前記回路基板の第二端を前記底部を経由させて前記本体内へ進入させるステップと、

前記回路基板の第一端を反転させ、前記回路基板の前記第一端に前記底部を経由させて前記本体内に位置させ、また前記ピンボードを前記載置部の開口部中へ進入させて前記ピンボードと前記本体とを結合させ、前記複数の第一導電ピンを前記本体に部分的に露出させるステップを含むことを特徴とする、請求項 16 に記載のユーエスピー応用装置の組立方法。

30

【請求項 21】

前記本体は斜面からなる係合部を含み、前記回路基板の前記第一端を反転させる前記ステップは、前記回路基板の前記第一端と前記係合部とを接触させると共に前記第一端を前記係合部の前記斜面に沿わせて反転させ、前記回路基板の前記第一端を前記本体内に位置させるステップを含むことを特徴とする、請求項 20 に記載のユーエスピー応用装置の組立方法。

【請求項 22】

前記本体は底部、載置部及び複数の凸柱構造を含み、また前記載置部は載置部の開口部からなり、前記回路基板を前記本体内に設置させるステップは、

40

前記回路基板を前記本体の前記底部へ挿入させ、前記ピンボードを前記載置部の開口部へ進入させると共に前記ピンボードと前記本体とを結合させ、前記複数の第一導電ピンを前記本体に部分的に露出させるステップと、

前記複数の凸柱構造を加熱させ、前記複数の凸柱構造にホットメルト変形により複数の係合構造を形成させ、前記回路基板を前記本体内へ固定させるステップを含むことを特徴とする、請求項 16 に記載のユーエスピー応用装置の組立方法。

【請求項 23】

前記回路基板を前記本体内へ設置させた後に、ケースを前記本体に覆設させるステップを更に含むことを特徴とする、請求項 16 に記載のユーエスピー応用装置の組立方法。

【請求項 24】

50

前記複数の電子部材及び前記複数の第一導電ピンを前記回路基板上に設置させるステップは、前記複数の電子部材の少なくとも一つの電子部材を前記ピンボードと前記回路基板との間に形成される前記空間内に設置させるステップを更に含むことを特徴とする、請求項16に記載のユーエスビー応用装置の組立方法。

【請求項25】

前記ピンボードを提供し、前記ピンボードに前記複数の第一導電ピンを部分的に被覆させた後に、前記複数の電子部材の少なくとも一つの電子部材を前記複数の第一導電ピンの少なくとも一つの第一導電ピンの第二端に設置させるステップを更に含むことを特徴とする、請求項16に記載のユーエスビー応用装置の組立方法。

【請求項26】

前記ピンボードを提供し、前記ピンボードに前記複数の第一導電ピンを部分的に被覆させた後に、前記複数の電子部材の少なくとも一つの電子部材を前記複数の第一導電ピンの少なくとも一つの第一導電ピンの第二端の近隣部上に設置させるステップを更に含むことを特徴とする、請求項16に記載のユーエスビー応用装置の組立方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、伝送インターフェース応用装置に関し、より詳しくは、ユーエスビー応用装置に関する。

【背景技術】

【0002】

ユーエスビー(Universal Serial Bus、USB)伝送インターフェースはユーザーにとっての使用上の利便性や、拡充性や高い伝送速度等の長所を有するため、各種パソコン周辺機器、情報家電製品(Information Appliances、IA)或いは電子製品に広範に渡って応用されており、昨今の仕事と家庭生活に於いては必要不可欠な伝送インターフェースツールとなっている。当然ユーエスビー伝送インターフェースを有するユーエスビー装置も携帯メモリ、MP3プレイヤー等のメモリ保存装置及び無線受信器等に広く応用されている。

【0003】

無線受信器はパソコン周辺機器、例えばマウス、キーボード等に、無線周辺機器が発信する信号を受信する為に広く使用されている。現在使用されている多くの無線受信器はユーエスビー伝送インターフェースによりパソコンに接続される。無線周辺機器内部には発信器を設置させ、ユーザーが無線周辺機器を操作し発信させるコマンドをパソコンに接続される受信器へと無線信号形式で発信させ、コマンドをパソコンへ伝送させて、無線周辺機器を運用する。

【0004】

続いて従来を受信器を例にユーエスビー装置の構造を説明する。図1は従来を受信器の外観の構造概略図であり、図2は従来を受信器の内部構造の概略図である。従来を受信器1は回路基板10、本体11及び金属ケース12を含む。本体11は載置板111を有し、回路基板10は本体11内に設置されると共に回路基板の前端101は本体11の外に露出され、且つ回路基板10の前端101は載置板111上に設置される。回路基板10の前端101上には複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014を設置させ、導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014はそれぞれVCC電源回路、GND電源回路、D+データ伝送回路及びD-データ伝送回路であり、其中D+データ伝送回路及びD-データ伝送回路はデータの伝送に用いられ、VCC電源回路及びGND電源回路はメスコネクタスロット2(図3に図示する)或いは電源供給器から提供される動作電流の受信に用いられる。

【0005】

金属ケース12は巻き付け方式で回路基板10の前端101を被覆させ、回路基板10を保護させ、且つ回路基板10の前端101と金属ケース12の間に差込空間112を形成させ、複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014を差込空間112に露出させる。図3によると、差込空間112は空間を提供して従来を受信器1をメスコネクタスロット2に

10

20

30

40

50

挿入させると同時に、回路基板10上の複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014とメスコネクタスロット2の複数の接続ピン21とを接続させる。

【0006】

図2では、本体11内部に設置される回路基板10は制御回路102とメモリ部材103を更に含む。メモリ部材103はデータ保存に用いられ、制御回路102の両端はメモリ部材103、複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014にそれぞれ接続され、両者間のデータの伝送或いは保存の為に制御装置として用いられる。

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、前述した従来技術では、従来受信器1の本体11は金属ケース12を除いた部分は手持ち部と定義され、これはユーザーに従来受信器1を手に持たせる為に使用され、図1によると、従来受信器1の手持ち部の長さはL1であり、手持ち部の長さは本体11内部の回路基板10上の各種電子部材の設置により決定される。一般的には、従来受信器1は無線マウス内部に収納され、従来受信器1は所定の長さの手持ち部を有し、無線マウスに従来受信器1を納置させる為には所定の体積を有する必要がある故に、ユーザーの無線マウスに対する体積の軽量薄型化の要求を満足させ得なかった。受信器のほか、他の分野に応用されるユーエスピー装置の薄型化もユーザーの重視するところである。このため、体積の小さいユーエスピー応用装置が必要であった。

【0008】

このほか、従来受信器1の組立方法には改善の余地がある。図2によれば、まず、溶接技術により複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014を回路基板10の前端101にそれぞれ接続させた後、制御回路102及びメモリ部材103を回路基板10上に設置させる。次に回路基板10を本体11内に納置させ、最後に金属ケース12を回路基板10の前端101に覆設させる。複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014を回路基板10に設置させる過程では、各導電ピンを回路基板10上に精確に溶接させねばならず、複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014の位置をメスコネクタスロット2の複数の接続ピン21に対応させて、従来受信器1がメスコネクタスロット2に接続される際に複数の導電ピン1011、導電ピン1012、導電ピン1013及び導電ピン1014が複数の接続ピン21に対し位置合わせが不精確になる状況を回避させる。このため、組立の容易なユーエスピー装置の組立方法が必要となる。

【0009】

本発明は、このような従来問題に鑑みてなされたものである。上記課題解決のため、本発明は、体積の小さなユーエスピー応用装置及び組立の容易なユーエスピー応用装置の組立方法を提供することを主目的とする。

【課題を解決するための手段】

【0010】

上述した課題を解決し、目的を達成するために、好ましい実施形態では、本発明に係るユーエスピー応用装置は複数の接続ピンからなるメスコネクタスロットに挿入されるユーエスピー応用装置であって、

本体と、

本体内部に設置される回路基板と、

本体上に設置されると共に本体の外に露出されるピンボードと、

各それらの第一端は回路基板に接続されると共に回路基板の第一表面よりピンボードまで立体的に延伸され、それらをピンボードに部分的に露出させてメスコネクタスロットの複数の接続ピンに接触させ、ピンボードと回路基板との間に空間を形成させる複数の第一導電ピンと、

回路基板の第一表面上に設置される複数の電子部材を含むことを特徴とする。

【0011】

好ましい実施形態では、本発明に係るユーエスピー応用装置は本体に覆設され、本体と

10

20

30

40

50

の間に差込空間を形成させるケースを更に含むことを特徴とする。

【0012】

好ましい実施形態では、複数の電子部材の内の少なくとも一つの電子部材はピンボードと回路基板との間に形成される空間内に設置されることを特徴とする。

【0013】

好ましい実施形態では、本体は、
本体の底部上に設置され、回路基板の第二表面をそれに露出させる本体開口部と、
本体から本体の一前端へ延伸されることで形成され、また載置部の開口部を有し、載置部の開口部はピンボードを納置させると共にピンボードを載置部の開口部の外に露出させる載置部を含むことを特徴とする。

【0014】

好ましい実施形態では、本体は、載置部の一前端に設置されると共に回路基板を支持させ、回路基板をガイドして本体内へ進入させる斜面からなる係合部を更に含むことを特徴とする。

【0015】

好ましい実施形態では、複数の電子部材の少なくとも一つの電子部材は複数の第一導電ピンの少なくとも一つの第一導電ピンの第二端上に設置され、また第二端部分はピンボードと回路基板との間の空間内に露出されることを特徴とする。

【0016】

好ましい実施形態では、少なくとも一つの第一導電ピンは、第一導電ピンの第二端から突出されると共に複数の電子部材の内の少なくとも一つの電子部材を設置させる延伸構造を含むことを特徴とする。

【0017】

好ましい実施形態では、各第一導電ピンの第一端と第二端の内の少なくとも一つは表面実装技術或いは溶接技術により回路基板の第一表面に装着されることを特徴とする。

【0018】

好ましい実施形態では、複数の第一導電ピンの内の少なくとも一つの第一導電ピンは第一固定エリア、第二固定エリア、第一延伸エリア、第二延伸エリア及び接触エリアを含み、第一固定エリアは各第一導電ピンの第一端であり、第二固定エリアは各第一導電ピンの第二端であり、第一延伸エリア及び第二延伸エリアは回路基板の第一表面と本体との間に位置され、接触エリアの第一表面は本体に露出されると共に接続ピンに接触され、第一延伸エリア及び第二延伸エリアは接触エリアとの間に第一湾曲構造及び第二湾曲構造をそれぞれ形成させ、またピンボードは第一延伸エリア及び第二延伸エリアを被覆させ、ピンボードは接触エリアを部分的に被覆させることを特徴とする。

【0019】

好ましい実施形態では、回路基板は複数の延伸導線を含み、また各延伸導線は第一導電ピンに対応され、各第一固定エリアと各第二固定エリアは皆回路基板に接続されると共に回路基板の前端に近接され、各延伸導線は対応する第一固定エリアと第二固定エリアの内の少なくとも一つに接続されると共に回路基板の後端方向へ向けて延伸されて設置され、また延伸導線は回路基板に直接形成されることを特徴とする。

【0020】

好ましい実施形態では、複数の第一導電ピンの内の少なくとも一つの第一導電ピンは固定エリア、第一延伸エリア、第二延伸エリア、接触エリア及び内湾曲エリアを含み、固定エリアは少なくとも一つの第一導電ピンの第一端であり、内湾曲エリアは少なくとも一つの第一導電ピンの第二端であり且つピンボードと回路基板との間の空間内に部分的に露出されるが回路基板には接続されず、第一延伸エリア及び第二延伸エリアは回路基板の第一表面と本体との間に位置され、また接触エリアの第一表面は本体に露出され、接触エリアの第一表面は接続ピンとの接触に用いられ、第一延伸エリア及び第二延伸エリアは接触エリアとの間に第一湾曲構造及び第二湾曲構造をそれぞれ形成させ、第二延伸エリアと内湾曲エリアとの間には第三湾曲構造を形成させ、ピンボードは第一延伸エリア及び第二延伸

10

20

30

40

50

エリアを被覆させ、ピンボードは接触エリア及び内湾曲エリアを部分的に被覆させることを特徴とする。

【0021】

好ましい実施形態では、回路基板は複数の延伸導線を含み、また各延伸導線は第一導電ピンに対応させ、各固定エリアは回路基板に接続されると共に回路基板の前端に近接され、各延伸導線は対応する固定エリアに接続されると共に回路基板の後端の方向へ向けて延伸されて設置され、また延伸導線は回路基板に直接形成されることを特徴とする。

【0022】

好ましい実施形態では、本発明に係るユーエスピー応用装置は回路基板の第一表面上に設置され、メスコネクタスロットの複数の他の接続ピンとの接触に用いられる複数の第二導電ピンを更に含み、複数の第一導電ピンはUSB 2.0伝送インターフェースを構成させ、複数の第一導電ピンと複数の第二導電ピンは共同でUSB 3.0伝送インターフェースを構成させることを特徴とする。

10

【0023】

好ましい実施形態では、本発明に係るユーエスピー応用装置は回路基板の第二表面上に設置されて、メスコネクタスロットの複数の接続ピンとの接触に用いられる複数の第三導電ピンを更に含み、複数の第三導電ピンは他のUSB2.0伝送インターフェースを構成させ、ユーエスピー応用装置に二面差込機能を提供することを特徴とする。

【0024】

好ましい実施形態では、ピンボードと複数の第一導電ピンはインサート成形技術により形成され、ピンボードに複数の第一導電ピンを部分的に被覆させることを特徴とする。

20

【0025】

好ましい実施形態では、本発明に係るユーエスピー応用装置の組立方法は、本体及び回路基板を含むユーエスピー応用装置の組立方法であって、ピンボードを提供し、ピンボードが複数の第一導電ピンを部分的に被覆させるステップと、

複数の電子部材及び複数の第一導電ピンを回路基板上に設置させるステップと、

回路基板を本体内に設置させると共にピンボードと本体とを結合させ、複数の第一導電ピンを本体に部分的に露出させるステップを含み、

各第一導電ピンの第一端は回路基板に接続され、各第一導電ピンは回路基板の第一表面より立体的に延伸されて、ピンボードと回路基板との間に空間を形成させることを特徴とする。

30

【0026】

好ましい実施形態では、第一導電ピンの第一端は回路基板上に設置されて表面実装技術或いは溶接技術により回路基板の第一表面に装着されることを特徴とする。

【0027】

好ましい実施形態では、回路基板は複数の延伸導線を含み、各延伸導線は第一導電ピンに対応させ、複数の電子部材及び複数の第一導電ピンを回路基板上に設置させるステップでは、各第一導電ピンの第一端は回路基板に接続されると共に回路基板の前端に近接され、各延伸導線は対応する第一端に接続されると共に回路基板の後端の方向へ向けて延伸されて設置され、また延伸導線は回路基板に直接形成されることを特徴とする。

40

【0028】

好ましい実施形態では、複数の第一導電ピンを部分的に被覆させるピンボードはインサート成形技術により形成されることを特徴とする。

【0029】

好ましい実施形態では、本体は底部及び載置部を含み、また載置部は載置部の開口部からなり、回路基板を本体内に設置させるステップは、回路基板を本体の底部へ挿入させて、回路基板の第二端を底部を經由させて本体内部へ進入させるステップと、

回路基板の第一端を反転させ、回路基板の第一端に底部を經由させて本体内部に位置させ、

50

またピンボードを載置部の開口部中へ進入させてピンボードと本体とを結合させ、複数の第一導電ピンを本体に部分的に露出させるステップを含むことを特徴とする。

【0030】

好ましい実施形態では、本体は斜面からなる係合部を含み、回路基板の第一端を反転させるステップは、回路基板の第一端と係合部とを接触させると共に第一端を係合部の斜面に沿わせて反転させ、回路基板の第一端を本体内に位置させるステップを含むことを特徴とする。

【0031】

好ましい実施形態では、本体は底部、載置部及び複数の凸柱構造を含み、前記載置部は載置部の開口部からなり、回路基板を本体内に設置させるステップは、

回路基板を本体の底部へ挿入させ、ピンボードを載置部の開口部へ進入させると共にピンボードと本体とを結合させ、複数の第一導電ピンを本体に部分的に露出させるステップと、

複数の凸柱構造を加熱させ、複数の凸柱構造にホットメルト変形により複数の係合構造を形成させ、回路基板を本体内へ固定させるステップを含むことを特徴とする。

【0032】

好ましい実施形態では、回路基板を本体内へ設置させた後に、ケースを本体に覆設させるステップを更に含むことを特徴とする。

【0033】

好ましい実施形態では、複数の電子部材及び複数の第一導電ピンを回路基板上に設置させるステップは、複数の電子部材の少なくとも一つの電子部材をピンボードと回路基板との間に形成される空間内に設置させるステップを更に含むことを特徴とする。

【0034】

好ましい実施形態では、ピンボードを提供し、ピンボードに複数の第一導電ピンを部分的に被覆させた後に、複数の電子部材の少なくとも一つの電子部材を複数の第一導電ピンの少なくとも一つの第一導電ピンの第二端に設置させるステップを更に含むことを特徴とする。

【0035】

好ましい実施形態では、ピンボードを提供し、ピンボードに複数の第一導電ピンを部分的に被覆させた後に、複数の電子部材の少なくとも一つの電子部材を複数の第一導電ピンの少なくとも一つの第一導電ピンの第二端の近隣部上に設置させるステップを更に含むことを特徴とする。

【発明の効果】

【0036】

本発明によれば、体積の小さなユーエスピー応用装置及び組立の容易なユーエスピー応用装置の組立方法が得られる。

【図面の簡単な説明】

【0037】

【図1】従来の受信器の外観の構造概略図である。

【図2】従来の受信器の内部構造の概略図である。

【図3】従来の受信器のメスコネクタスロットの構造概略図である。

【図4】本発明に係るユーエスピー応用装置の好ましい第1実施形態での構造の分解概略図である。

【図5】本発明に係るユーエスピー応用装置の好ましい第1実施形態での外観の構造概略図である。

【図6】本発明に係るユーエスピー応用装置の好ましい第1実施形態での構造の断面概略図である。

【図7】本発明に係るユーエスピー応用装置の組立方法の好ましい第1実施形態でのブロックフローチャート図である。

【図8A】本発明に係るユーエスピー応用装置の好ましい第1実施形態で組立の構造の側

10

20

30

40

50

視図である。

【図 8 B】本発明に係るユーエスピー応用装置の好ましい第 1 実施形態で組立の構造の側視図である。

【図 8 C】本発明に係るユーエスピー応用装置の好ましい第 1 実施形態で組立の構造の側視図である。

【図 8 D】本発明に係るユーエスピー応用装置の好ましい第 1 実施形態で組立の構造の側視図である。

【図 9】本発明に係るユーエスピー応用装置の好ましい第 2 実施形態で他の視角からの構造の分解概略図である。

【図 10】本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での外観の構造概略図である。

【図 11】本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での構造の断面概略図である。

【図 12】本発明に係るユーエスピー応用装置の組立方法の好ましい第 2 実施形態でのブロックフローチャート図である。

【図 13 A】本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での組立の構造側視図である。

【図 13 B】本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での組立の構造側視図である。

【図 13 C】本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での組立の構造側視図である。

【図 14】本発明に係るユーエスピー応用装置の好ましい第 3 実施形態での他の視角からの構造の分解概略図である。

【図 15】本発明に係るユーエスピー応用装置の好ましい第 3 実施形態での構造の断面概略図である。

【図 16】本発明に係るユーエスピー応用装置の組立方法の好ましい第 3 実施形態でのブロックフローチャート図である。

【発明を実施するための形態】

【0038】

以下、本発明の実施形態を図面に基づいて説明する。なお、本発明は、以下に説明する実施形態に限定されるものではない。

【0039】

まず、本発明のユーエスピー応用装置の第 1 実施形態について説明する。

(第 1 実施形態)

図 4 は本発明の実施形態に係るユーエスピー応用装置の好ましい第 1 実施形態での構造の分解概略図である。ユーエスピー応用装置 3 は本体 30、回路基板 31、複数の第一導電ピン 32、複数の電子部材 33、ピンボード 34 及びケース 35 を含む。本体 30 は本体開口部 301、載置部 302 及び係合部 305 で構成され、本体開口部 301 は本体 30 の底部 304 に設置されると共に回路基板 31 の第二表面 312 を本体開口部 301 から露出させ、載置部 302 は本体 30 から本体 30 の前端 303 へと延伸されて形成され、且つ載置部 302 は載置部の開口部 3021 を有する。係合部 305 は載置部 302 の前端 3022 に設置されると共に斜面 3051 を有する。回路基板 31 は複数の延伸導線 315 を含み、各延伸導線 315 は一個の第一導電ピン 32 に対応させ、また各延伸導線 315 は回路基板 31 の第一表面 311 に位置されると共に回路基板 31 の第二端 314 の方向へ向けて延伸されて設置され、ここでは複数の延伸導線 315 は回路基板 31 の第一表面 311 に直接形成される。好ましい本実施形態では、回路基板 31 の第一表面 311 は上面を指し、また回路基板 31 の第二表面 312 は下面を指し、回路基板 31 の第二端 314 は後端を指す。

【0040】

複数の電子部材 33 は回路基板 31 の第一表面 311 に設置され、ピンボード 34 は複数のピンボード開口部 341 を有し、複数の第一導電ピン 32 に対応させ、各第一導電ピン 32 はピンボード 34 に部分的に被覆されると共に対応されるピンボード開口部 341 よりピンボード 34 の

10

20

30

40

50

外に部分的に露出される。各第一導電ピン32の、各第一導電ピン32の第一端321は回路基板31に接続されると共に回路基板31の第一表面311を経由させてピンボード34まで立体的に延伸され、回路基板31の上方へ延伸され、また各第一導電ピン32の第二端322も回路基板31に接続されて、各第一導電ピン32を回路基板31上の複数の電子部材33の少なくとも一つの電子部材33を経由させて、各第一導電ピン32のピンボード34と回路基板31の間に形成される空間36(図6に図示する)を部分的に被覆させ、複数の電子部材33の少なくとも一つの電子部材33を空間36内に設置させる。好ましい本実施形態では、ピンボード34は複数の第一導電ピン32を部分的に被覆させて複数の第一導電ピン32をモジュール槽内に納置させ、インサート成形技術により形成させ、且つ第一導電ピン32の第一端321及び第一導電ピン32の第二端322は被覆されずに外に露出され、ここでは第一導電ピン32の第一端321は第一導電ピン32の前端であり、第一導電ピン32の第二端322は第一導電ピン32の後端である。

10

【0041】

ケース35は回路基板31の保護に用いられ、好ましい本実施形態では、ケース35は金属材料を採用して製造される。他の好ましい実施形態では、ケースもプラスチック材質を採用して製造される。上述の各部材の結合に関しては図5と図6によれば、図5は本発明に係るユーエスピー応用装置の好ましい第1実施形態での外観の構造概略図であり、図6は本発明に係るユーエスピー応用装置の好ましい第1実施形態での構造の断面概略図である。回路基板31は本体30内に設置され、またピンボード34は載置部の開口部3021へ進入すると共にピンボード34と本体30とが結合され、ピンボード34を載置部の開口部3021の外に露出させる事で、ピンボード34に部分的に被覆される複数の第一導電ピン32は本体30の外に部分的に露出される。ケース35は本体30に覆設されて、ケース35と本体30との間に差込空間37を形成させ、差込空間37はユーエスピー応用装置3をメスコネクタスロット2(図3に図示する)に挿入させ、露出される複数の第一導電ピン32とメスコネクタスロット2の複数の接続ピン21(図3に図示する)とを接触させる。

20

【0042】

図6では、本体30の係合部305は載置部302の前端3022に設置されて、回路基板31の支持に用いられ回路基板31が本体30の底部304から外れるのを防ぐ。係合部305の斜面3051は、回路基板31をガイドして本体30の底部304から本体30へ進入させる。

【0043】

好ましい本実施形態では、各第一導電ピン32は第一固定エリア321(即ち第一端)、第二固定エリア322(即ち第二端)、第一延伸エリア323、第二延伸エリア324及び接触エリア325と定義される。第一固定エリア321と第二固定エリア322は共にピンボード34の外に露出されると共に表面実装技術(Surface Mounted Technology、SMT)により回路基板31に装着され、また第一固定エリア321と第二固定エリア322は回路基板31の第一端313に近接され、ここでは回路基板31の第一端313は前端である。第一延伸エリア323と第二延伸エリア324はピンボード34に被覆されて回路基板31の第一表面311と本体30との間に位置され、また接触エリア325はピンボード34に部分的に被覆され、接触エリア325の第一表面3251は対応されるピンボード開口部341を経由させて本体30の開口部3021に露出させ、且つ接触エリア325の第二表面3252はピンボード34に被覆される。ここでは、第一延伸エリア323と第二延伸エリア324は接触エリア325の間に形成される第一湾曲構造326及び第二湾曲構造327にそれぞれ接触され、また第一湾曲構造326及び第二湾曲構造327は垂直或いは垂直に近い角度で接触エリア325に接続される。言わば、複数の第一導電ピン32はUSB2.0伝送インターフェースを構成させ、複数の第一導電ピン32はオスコネクタ接触部となり、接続されるメスコネクタスロット2の複数の接続ピン21もUSB2.0伝送インターフェースとなりデータを伝送させる。

30

40

【0044】

ちなみに、好ましい本実施形態では、各第一導電ピン32の第一端321は表面実装技術により回路基板31に装着されると共に回路基板31の第一表面311を経由させてピンボード34へ延伸させ、また各第一導電ピン32の第一端321は対応される延伸導線315に接続される。

50

各第一導電ピン32の第二端322も表面実装技術により回路基板31に装着される。他の好ましい実施形態では、各第一導電ピン32の第一端321及び第二端322の少なくとも一つは溶接技術を用いて回路基板31の第一表面311に接続させる。

【0045】

図7は本発明に係るユーエスピー応用装置の組立方法の好ましい第1実施形態でのブロックフローチャート図であり、図8A乃至図8Dは本発明に係るユーエスピー応用装置の好ましい第1実施形態での組立の構造側視図である。ユーエスピー応用装置3の組立方法は、図4によるとピンボード34を提供して複数の第一導電ピン32を部分的に被覆させるステップS1と、図8Aによると複数の電子部材33と複数の第一導電ピン32とを回路基板31上に設置させ、各第一導電ピン32の第一端321を回路基板31に接続させ、各第一導電ピン32に回路基板31の第一表面311を経由させて立体的に延伸させ、ピンボード34と回路基板31の間に空間36を形成させるステップS2と、回路基板31を本体30内に設置させると共にピンボード34と本体30とを結合させて、複数の第一導電ピン32を本体30に部分的に露出させるステップS3、及び図8Dのようにケース35を本体30に覆設させるステップS4を含む。ステップS3は、図8Bによれば回路基板31を本体30の底部304に挿入させて、回路基板31の第二端314に底部304を経由させて本体30内へ進入させるステップS3-1、及び回路基板31の第一端313を反転させて、回路基板31の第一端313に底部304を経由させて本体30内に位置させ、ピンボード34を載置部の開口部3021に進入させると共にピンボード34と本体30とを結合させて、複数の第一導電ピン32を本体30から部分的に露出させるステップS3-2を更に含む。

10

20

【0046】

ステップS1では、ピンボード34と複数の第一導電ピン32の間の結合はインサート成形技術により形成されて、ピンボード34に複数の第一導電ピン32を部分的に被覆させる。ステップS2では、複数の第一導電ピン32の第一端321を回路基板31上に設置させるには表面実装技術により回路基板31の第一表面311に装着させ、また複数の電子部材33も表面実装技術により回路基板31の第一表面311に装着され、ここでは、複数の電子部材33の少なくとも一つの電子部材33はピンボード34と回路基板31の第一表面311との間に形成される空間36内に設置される。図8Cによれば、ステップS3-2では、回路基板31の第一端313は係合部305に接触されると共に第一端313を係合部305の斜面3051に沿い反転させて、回路基板31の第一端313を本体30内に位置させる。

30

【0047】

特に説明が必要な3つの点は、第一に、複数の第一導電ピン32に第一延伸エリア323と第二延伸エリア324を設置させる事で複数の第一導電ピン32の高さを高め、複数の第一導電ピン32に立体構造を形成させる点である。これにより複数の第一導電ピン32を部分的に被覆させるピンボード34と回路基板31との間に空間36を形成させ、空間36に複数の電子部材33を設置させるか、或いは他の構造を収容させる事で、回路基板31の第一端313(即ち前端)は使用可能な面積が増え、回路基板31の第二端314(即ち後端)の使用される面積が縮小され、第二端314を裁断して回路基板31の長さを短縮出来、ユーエスピー応用装置3の手持ち部の長さも短縮され、その長さはL2(図5に図示する)となる為、ユーエスピー応用装置3の体積も縮小される。

40

【0048】

第二点は、図4によると、複数の第一導電ピン32は電子部材33に接触されない為に電氣的に干渉されはしないが、本発明は第一導電ピン32と電子部材33が不接触である事に制限されず、異なる需要に合わせ第一導電ピンと電子部材を接触させる様に設計してもよく、例えば第一導電ピンを接地させるように配置させる場合、第一導電ピンは電子部材に接続されると共に第一導電ピンを接地させる。第一導電ピンの構造により、本発明に係るユーエスピー応用装置は回路の配置の自由度を高める。

【0049】

第三に、好ましい本実施形態では、複数の延伸導線315は回路基板31の第一表面311に露出される点である。他の好ましい実施形態では、複数の延伸導線は回路基板内に設置され

50

、また複数の延伸導線の回路基板内での設置方式は多層式の回路基板の構造にも応用可能である。

【 0 0 5 0 】

次は、本発明のユーエスピー応用装置の第 1 実施形態について説明する。

(第 2 実施形態)

図 9 は本発明に係るユーエスピー応用装置の好ましい第 2 実施形態中の他の視角からの構造分解概略図である。ユーエスピー応用装置 4 は本体 40、回路基板 41、複数の第一導電ピン 42、複数の電子部材 43、ピンボード 44 及び複数の第三導電ピン 45 を含む。本体 40 は本体開口部 401、載置部 402 及び複数の凸柱構造 405 からなり、本体開口部 401 は本体 40 の底部 404 に設置されて、回路基板 41 の第二表面 412 を本体開口部 401 から露出させ、載置部 402 は本体 40 から本体 40 の前端 403 へ向けて延伸される事で形成され、また載置部 402 は載置部の開口部 4021 を有する。複数の凸柱構造 405 は本体 40 の底部 404 の両側に設置され、また回路基板 41 は複数の凹部 415 を有し、複数の凹部 415 は複数の凸柱構造 405 に対応して、回路基板 41 を複数の凹部 415 及び複数の凸柱構造 405 を経由させて本体 40 の底部 404 から本体 40 内へ進入させる。

10

【 0 0 5 1 】

図 1 3 C によると、回路基板 41 が本体 40 内に位置されると、複数の凸柱構造 405 が加熱される事で、各凸柱構造 405 にホットメルト変形により係合構造 405 を形成させ、且つ複数の係合構造は回路基板 41 の下方より回路基板 41 に係合されて回路基板 41 を本体 40 内へ固定させる。回路基板 41 上の複数の延伸導線 414 (図 1 1 に図示する) は好ましい第 1 実施形態のものと同様であるため、詳述は省く。

20

【 0 0 5 2 】

次に上述の各部材の結合状態について説明する。図 1 0 は本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での外観の構造概略図であり、また図 1 1 は本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での構造の断面概略図である。回路基板 41 は本体 40 内に設置され、またピンボード 44 は載置部の開口部 4021 へ進入させると共に本体 40 と結合させて、ピンボード 44 を載置部の開口部 4021 の外に露出させ、これによりピンボード 44 に部分的に被覆される複数の第一導電ピン 42 を本体 40 の外に部分的に露出させる。本体 40 はケースに覆設されずに、本体 40 から部分的に露出される複数の第一導電ピン 42 をユーエスピー応用装置 4 がメスコネクタスロット 2 (図 3 に図示する) に挿入される際にメスコネクタスロット 2 の複数の接続ピン 21 (図 3 に図示する) に接触させ、つまりはユーエスピー応用装置 4 は薄型ユーエスピー応用装置となる。

30

【 0 0 5 3 】

好ましい本実施形態では、ユーエスピー応用装置 4 の各第一導電ピン 42 は第一固定エリア 421 (即ち第一端)、内湾曲エリア 422 (即ち第二端)、第一延伸エリア 423、第二延伸エリア 424 及び接触エリア 425 と定義される。第一固定エリア 421 は溶接技術により回路基板 41 の第一表面 411 に接続され且つ回路基板 41 の第一端 413 に近接され、第一延伸エリア 423 と第二延伸エリア 424 は回路基板 41 の第一表面 411 とピンボード 44 の間に位置される。接触エリア 425 の第一表面 4251 は本体 40 から露出され、接触エリア 425 の第一表面 4251 をメスコネクタスロット 2 の接続ピン 21 (図 3 に図示する) へ接触させ、また第一延伸エリア 423 と第二延伸エリア 424 は接触エリア 425 との間に第一湾曲構造 426 及び第二湾曲構造 427 をそれぞれ形成させ、ここでは第一湾曲構造 426 及び第二湾曲構造 427 は垂直或いは垂直に近い角度で接触エリア 425 に接続される。内湾曲エリア 422 は第二延伸エリア 424 より延伸されて形成され、且つ回路基板 41 には接続されず、このほか、内湾曲エリア 422 はピンボード 44 と回路基板 41 との間の空間 46 内に部分的に露出され、複数の電子部材 44 の少なくとも一つの電子部材 44 を内湾曲エリア 422 (即ち第一導電ピン 42 の第二端 422) に設置させ、ここでは第二延伸エリア 424 と内湾曲エリア 422 との間に第三湾曲構造 428 を形成させる。図 1 2 によると、ピンボード 44 は第一延伸エリア 423 と第二延伸エリア 424 を被覆させ、ピンボード 44 は接触エリア 425 と内湾曲エリア 422 とを部分的に被覆させる。

40

【 0 0 5 4 】

50

図 1 1 によれば、ユーエスピー応用装置4は複数の第三導電ピン45を更に含み、複数の第三導電ピン45は回路基板41の第二表面412に設置されると共にメスコネクタスロット2の複数の接続ピン21(図 3 に図示する)に接触させて、他のUSB 2.0伝送インターフェースを構成させ、複数の第一導電ピン42或いは複数の第三導電ピン45は皆複数の接続ピン21に接触させる事でデータを伝送させ、即ちユーエスピー応用装置4は二面差込機能を有する。他の構造は好ましい第 1 実施形態のものと同様であり、更なる説明は省く。

【 0 0 5 5 】

好ましい本実施形態のユーエスピー応用装置の組立方法は好ましい第 1 実施形態のものとは異なる。図 1 2 は本発明に係るユーエスピー応用装置の組立方法の好ましい第 2 実施形態でのブロックフローチャート図であり、図 1 3 A 乃至図 1 3 C は本発明に係るユーエスピー応用装置の好ましい第 2 実施形態での組立の構造概略図である。ユーエスピー応用装置4の組立方法は、複数の第一導電ピン42を部分的に被覆させるピンボード44を提供するステップS1' と、複数の電子部材43の少なくとも一つの電子部材43を複数の第一導電ピン42の少なくとも一つの第一導電ピン42の第二端422に設置させるステップS2' と、複数の電子部材43と複数の第一導電ピン42を回路基板41へ設置させ、各第一導電ピン42の第一端421を回路基板41に接続させ、各第一導電ピン42に回路基板41の第一表面411を經由させて立体的に延伸させ、ピンボード44と回路基板41との間に空間46を形成させるステップS3'、及び回路基板41を本体40内に設置させ且つピンボード44と本体40とを結合させて、複数の第一導電ピン42を本体40から部分的に露出させるステップS4' を含む。

【 0 0 5 6 】

ステップS4' は、回路基板41を本体40の底部404に挿入させ、またピンボード44を載置部の開口部4021へ進入させると共に本体40と結合させ、複数の第一導電ピン42を本体40から部分的に露出させるステップS4-1' と、複数の凸柱構造405を加熱させて、複数の凸柱構造405にホットメルト変形により複数の係合構造405を形成させ、回路基板41の複数の凹部415に係合させて回路基板41を本体40内に固定させるステップS4-2' とを更に含む。

【 0 0 5 7 】

さらに、本発明のユーエスピー応用装置の第 3 実施形態について説明する。

(第 3 実施形態)

図 1 4 は本発明に係るユーエスピー応用装置の好ましい第 3 実施形態での構造の分解概略図であり、図 1 5 は本発明に係るユーエスピー応用装置の好ましい第 3 実施形態での構造の断面概略図である。ユーエスピー応用装置5は本体50、回路基板51、複数の第一導電ピン52、複数の電子部材53、ピンボード54及び複数の第二導電ピン55を含む。本体50は本体開口部501、載置部502及び複数の凸柱構造505で構成され、また載置部502は載置部の開口部5021及び複数の開口部5022からなる。各第一導電ピン52は第一固定エリア521(即ち第一端)、内湾曲エリア522 (即ち第二端)、第一延伸エリア523、第二延伸エリア524及び接触エリア525と定義され、好ましい本実施形態のユーエスピー応用装置5は好ましい第 2 実施形態のユーエスピー応用装置4の構造と大方同様であり、更なる説明は省く。

【 0 0 5 8 】

好ましい本実施形態と好ましい第 2 実施形態との異なる箇所は 3 つあり、第一に、好ましい本実施形態のユーエスピー応用装置5の複数の第一導電ピン52の少なくとも一つの第一導電ピン52は、第一導電ピン52の内湾曲エリア522 (即ち第二端) から突出され、複数の電子部材53の少なくとも一つの電子部材53を設置させる延伸構造5221を更に含み、言わば延伸構造5221は内湾曲エリア522から側方へ延伸されて形成され、延伸構造5221に設置される電子部材53を内湾曲エリア522の下方には位置させない。これにより、ピンボード54と回路基板50とが形成させる空間56内には電子部材53を設置させ、また第一導電ピン52の延伸構造5221にも電子部材53を設置させて、電子部材53の設置位置が増加され、更には回路基板51の長さも短縮させ、ユーエスピー応用装置5の体積を縮小させる。

【 0 0 5 9 】

第二に、好ましい本実施形態のユーエスピー応用装置5の本体50は、載置部の開口部5021に隣接され、対応する複数の第二導電ピン55に貫通され、各第二導電ピン55を対応する

それから部分的に露出させる複数の開口部5022を更にも含む。ここでは複数の第一導電ピン52はUSB 2.0伝送インターフェースを構成させ、複数の第一導電ピン52と複数の第二導電ピン55は共同でUSB 3.0伝送インターフェースを構成させる。

【0060】

第三に、図15によれば、好ましい本実施形態のユーエスピー応用装置5の組立方法は、複数の第一導電ピン52を部分的に被覆させるピンボード54を提供するステップS1*と、複数の電子部材53の少なくとも一つの電子部材53を複数の第一導電ピン52の少なくとも一つの第一導電ピン52の第二端522の近隣部5221に設置させるステップS2*と、複数の電子部材53及び複数の第一導電ピン52を回路基板51に設置させ、各第一導電ピン52の第一端521を回路基板51に接続させ、各第一導電ピン52に回路基板51の第一表面511を経由させて立体的に延伸させて、ピンボード54と回路基板51との間に空間56を形成させるステップS3*、及び回路基板51を本体50内に設置させ且つピンボード54と本体50とを結合させて、複数の第一導電ピン52を本体50から部分的に露出させるステップS4*を含む。

10

【0061】

以上を総合すると、好ましい本実施形態のユーエスピー応用装置5の組立方法は好ましい第2実施形態のユーエスピー応用装置4の組立方法と大方同様であり、異なる箇所は好ましい第2実施形態のステップS2'をステップS2*で置換させるのみで、その第二端522の近隣部52210は内湾曲エリア522から側方へ延伸されて形成される延伸構造5221となる。

【0062】

上述の各好ましい実施形態によれば、本発明に係るユーエスピー応用装置の複数の第一導電ピンは湾曲され、複数の第一導電ピンに立体構造を形成させる事で、回路基板と複数の第一導電ピンとの間には空間が形成されて複数の電子部材を設置させる用途或いは他の用途を達成させる。このほか、本発明に係るユーエスピー応用装置の電子部材も第一導電ピンの内側に湾曲される部分、即ち内湾曲エリアに設置される。または、内湾曲エリアも延伸構造を突出させ、電子部材を延伸構造に設置させる。これにより、本発明に係るユーエスピー応用装置は本来の回路基板の後端の複数の電子部材から複数の第一導電ピンと回路基板との間の空間内の、内湾曲エリア及び延伸構造の少なくとも一つへ移動させて設置させ、回路基板の後端を使用させずに省略させる事で、従来の回路基板の長さを短縮させ、更には受信器の体積を縮小させる。

20

【0063】

このほか、複数の第一導電ピンの組立過程を簡略化させるため、本発明に係るユーエスピー応用装置の組立方法はまず複数の第一導電ピンをピンボード上に設置させ、複数の第一導電ピンと回路基板との結合過程で、第一導電ピンの位置合わせを一回行うのみで全ての第一導電ピンを回路基板上に設置させる。ここでは、第一導電ピンとピンボードの結合は精密な設計を経る事で、複数の第一導電ピンは歪みや位置合わせが不精確にならずに、メスコネクタスロットの複数の接続ピンに接触される。当然ながら、本発明に係るユーエスピー応用装置は、携帯メモリ、MP3プレイヤー等保存記憶装置、導線に結合されて形成されるUSBコネクタスロット及び各種受信器を含む各種技術分野に使用され、ここでは各種受信器には無線マウス受信器、無線キーボード受信器及びWi-Fi無線LAN受信器等を含む。

30

40

【0064】

上述の実施形態は本発明の技術思想及び特徴を説明するためのものにすぎず、当該技術分野を熟知する者に本発明の内容を理解させると共にこれをもって実施させることを目的とし、本発明の特許請求の範囲を限定するものではない。従って、本発明の精神を逸脱せずに行う各種の同様の効果をもつ改良又は変更は、後述の請求項に含まれるものとする。

【符号の説明】

【0065】

- 1 受信器
- 2 メスコネクタスロット
- 3 ユーエスピー応用装置

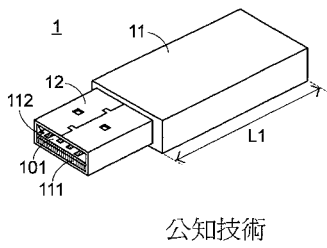
50

4	ユーエスピー応用装置	
5	ユーエスピー応用装置	
1 0	回路基板	
3 1	回路基板	
4 1	回路基板	
5 1	回路基板	
1 1	本体	
3 0	本体	
4 0	本体	
5 0	本体	10
1 2	金属ケース	
2 1	接続ピン	
3 2	第一導電ピン	
4 2	第一導電ピン	
5 2	第一導電ピン	
1 0 1 1	第一導電ピン	
1 0 1 2	第一導電ピン	
1 0 1 3	第一導電ピン	
1 0 1 4	第一導電ピン	
3 3	電子部材	20
4 3	電子部材	
5 3	電子部材	
3 4	ピンボード	
4 4	ピンボード	
5 4	ピンボード	
3 5	ケース	
3 6	空間	
4 6	空間	
5 6	空間	
3 7	差込空間	30
1 1 2	差込空間	
4 5	第三導電ピン	
5 5	第二導電ピン	
1 0 1	回路基板の前端	
1 0 2	制御回路	
1 0 3	メモリ部材	
1 1 1	載置板	
3 0 1	本体開口部	
4 0 1	本体開口部	
5 0 1	本体開口部	40
3 0 2	載置部	
4 0 2	載置部	
5 0 2	載置部	
3 0 3	本体の前端	
4 0 3	本体の前端	
3 0 4	本体の底部	
4 0 4	本体の底部	
3 0 5	係合部	
3 1 1	回路基板の第一表面	
4 1 1	回路基板の第一表面	50

5 1 1	回路基板の第一表面	
3 1 2	回路基板の第二表面	
4 1 2	回路基板の第二表面	
3 1 3	回路基板の第一端	
4 1 3	回路基板の第一端	
3 1 4	回路基板の第二端	
3 1 5	延伸導線	
4 1 4	延伸導線	
3 2 1	第一導電ピンの第一端（第一固定エリア）	
4 2 1	第一導電ピンの第一端（第一固定エリア）	10
5 2 1	第一導電ピンの第一端（第一固定エリア）	
3 2 2	第一導電ピンの第二端（第二固定エリア、内湾曲エリア）	
4 2 2	第一導電ピンの第二端（第二固定エリア、内湾曲エリア）	
5 2 2	第一導電ピンの第二端（第二固定エリア、内湾曲エリア）	
3 2 3	第一延伸エリア	
4 2 3	第一延伸エリア	
5 2 3	第一延伸エリア	
3 2 4	第二延伸エリア	
4 2 4	第二延伸エリア	
5 2 4	第二延伸エリア	20
3 2 5	接触エリア	
4 2 5	接触エリア	
5 2 5	接触エリア	
3 2 6	第一湾曲構造	
4 2 6	第一湾曲構造	
3 2 7	第二湾曲構造	
4 2 7	第二湾曲構造	
4 0 5	凸柱構造（係合構造）	
5 0 5	凸柱構造（係合構造）	
4 1 5	凹部	30
4 2 8	第三湾曲構造	
3 0 2 1	載置部の開口部	
4 0 2 1	載置部の開口部	
5 0 2 1	載置部の開口部	
3 0 5 1	斜面	
3 2 5 1	接触エリアの第一表面	
4 2 5 1	接触エリアの第一表面	
3 2 5 2	接触エリアの第二表面	
5 0 2 2	開口部	
5 2 2 1	延伸構造（第一導電ピンの第二端の近隣部）	40
L 1	長さ	
L 2	長さ	
S 1	ステップ	
S 2	ステップ	
S 3	ステップ	
S 4	ステップ	
S 1'	ステップ	
S 2'	ステップ	
S 3'	ステップ	
S 4'	ステップ	50

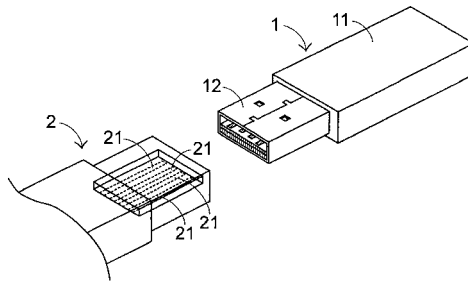
- S 1 * ステップ
- S 2 * ステップ
- S 3 * ステップ
- S 4 * ステップ
- S 3 - 1 ステップ
- S 3 - 2 ステップ
- S 4 - 1 ' ステップ
- S 4 - 2 ' ステップ

【 図 1 】



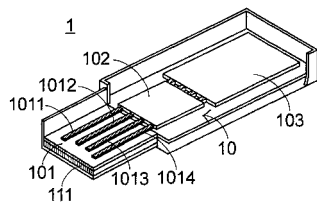
公知技術

【 図 3 】



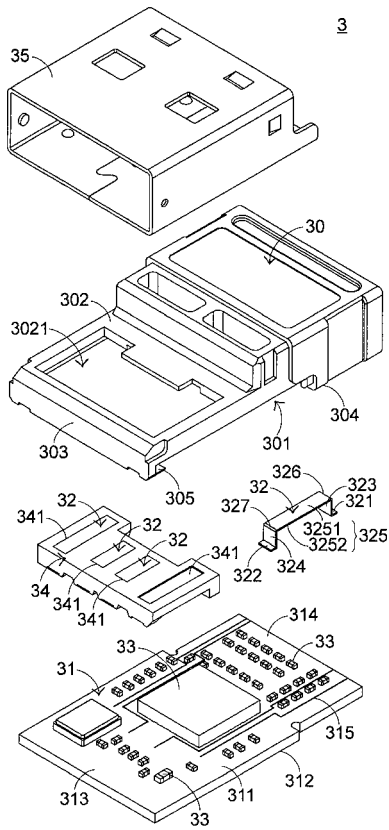
公知技術

【 図 2 】

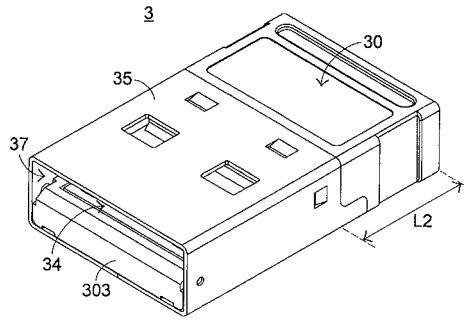


公知技術

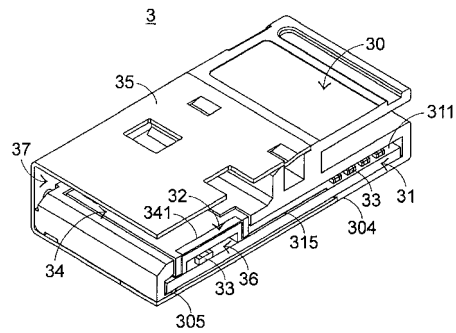
【 図 4 】



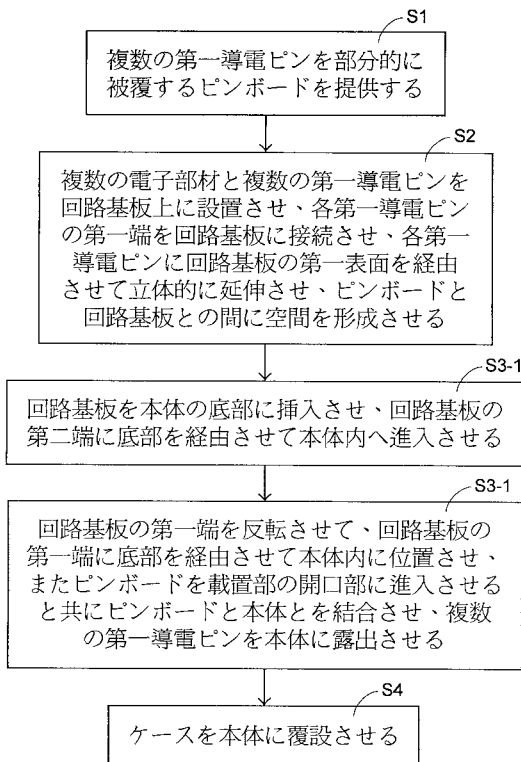
【 図 5 】



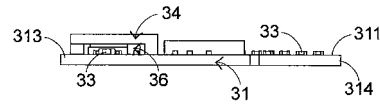
【 図 6 】



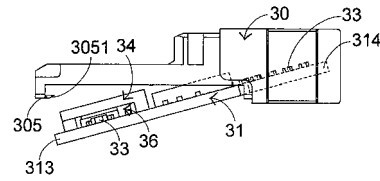
【 図 7 】



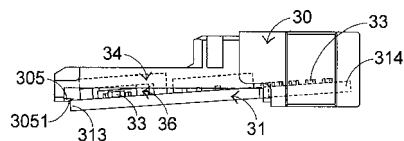
【 図 8 A 】



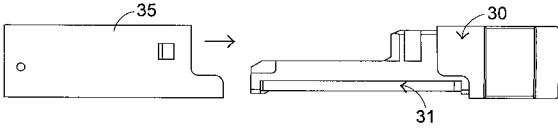
【 図 8 B 】



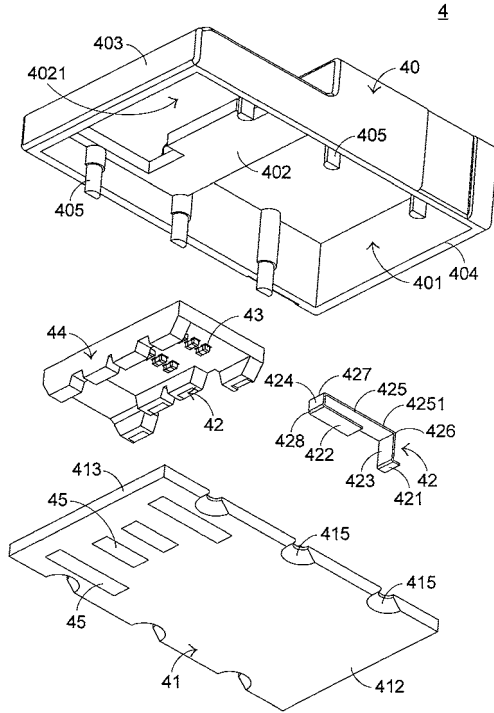
【 図 8 C 】



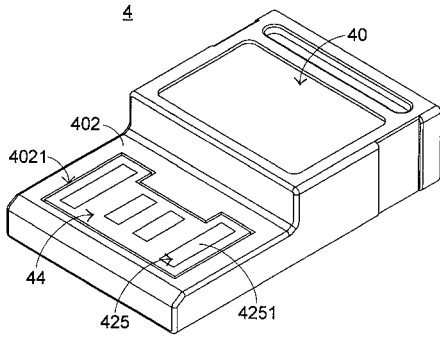
【 図 8 D 】



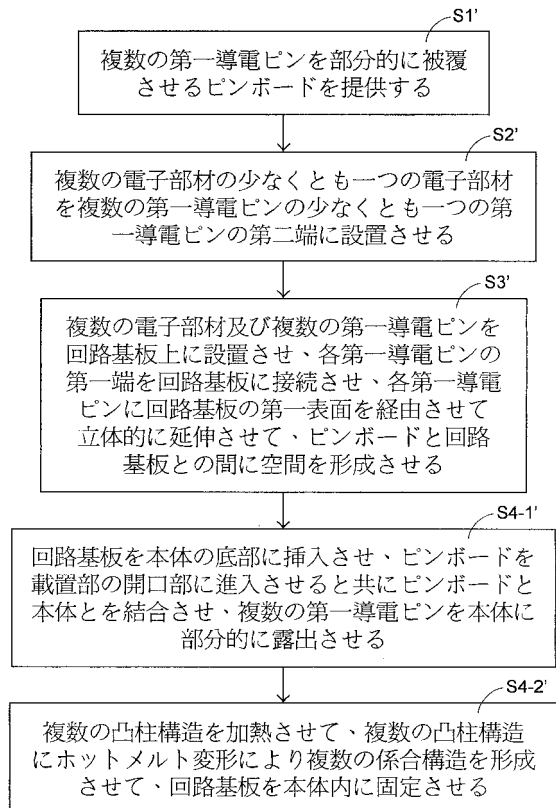
【 図 9 】



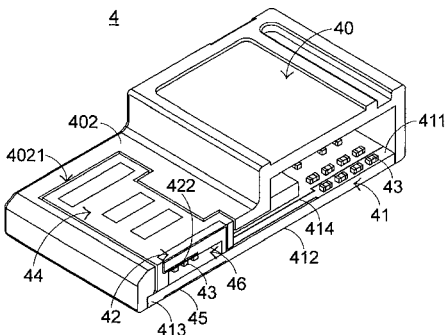
【 図 1 0 】



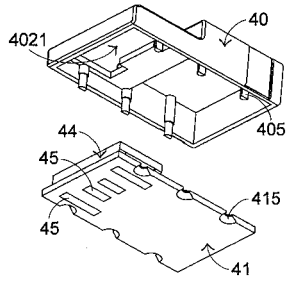
【 図 1 2 】



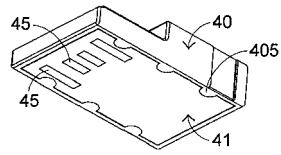
【 図 1 1 】



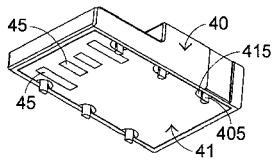
【図 13 A】



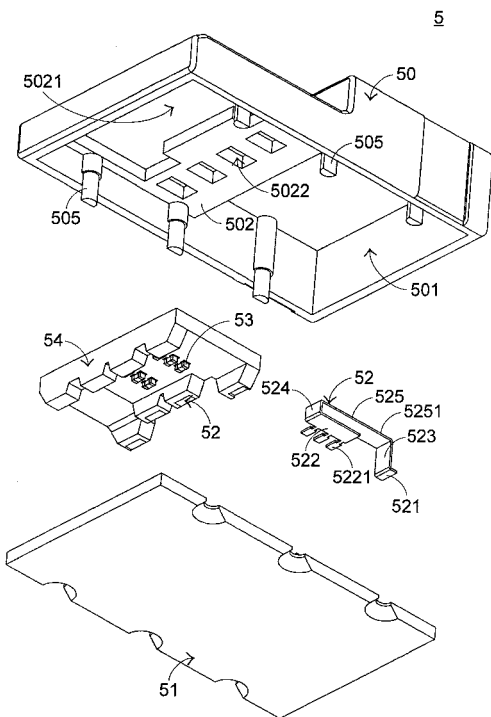
【図 13 C】



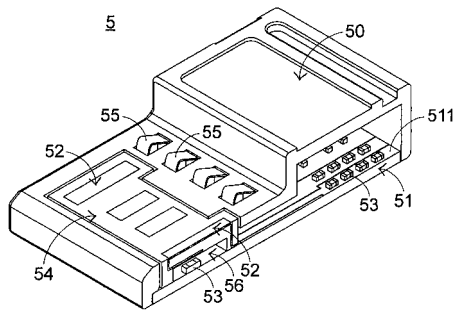
【図 13 B】



【図 14】



【図 15】



【図 16】

