



(12) 发明专利

(10) 授权公告号 CN 102856378 B

(45) 授权公告日 2016.01.13

(21) 申请号 201110232531.X

US 2009/0267126 A1, 2009.10.29,

(22) 申请日 2011.08.15

US 5502320 A, 1996.03.26,

(30) 优先权数据

审查员 林敏

13/174,800 2011.07.01 US

(73) 专利权人 南亚科技股份有限公司

地址 中国台湾桃园县龟山乡华亚科技园区  
复兴三路 669 号

(72) 发明人 吴铁将 江昱德 丁裕伟

(74) 专利代理机构 北京同立钧成知识产权代理  
有限公司 11205

代理人 蔡建明

(51) Int. Cl.

H01L 29/78(2006.01)

H01L 29/06(2006.01)

H01L 21/336(2006.01)

H01L 21/28(2006.01)

(56) 对比文件

US 2009/0026530 A1, 2009.01.29,

US 2009/0026530 A1, 2009.01.29,

CN 1183649 A, 1998.06.03,

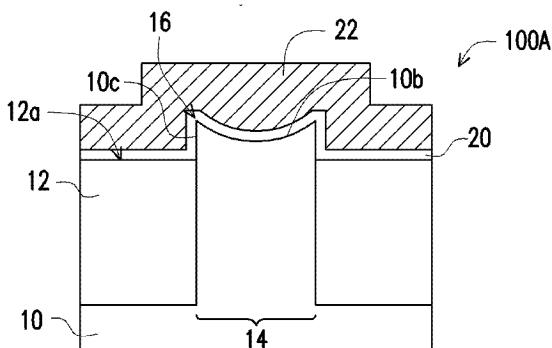
权利要求书2页 说明书5页 附图3页

(54) 发明名称

包角晶体管及其制造方法

(57) 摘要

一种包角晶体管及其制造方法，该制造方法包括在衬底中形成隔离结构，定义出有源区。之后，进行处理工艺，使有源区的衬底两边具有尖角。接着，于有源区的衬底的表面上覆盖栅介电层。然后，于栅介电层上形成栅极导体层。于栅极导体层两侧的衬底中形成源极区以及漏极区。



1. 一种包角晶体管的制造方法,包括:

在一衬底中形成一隔离结构,以定义出一有源区;

进行一处理工艺,使该有源区的该衬底两边具有尖角;

于该有源区的该衬底的表面覆盖一栅介电层;

于该栅介电层上形成一栅极导体层;以及

于该栅极导体层两侧的该衬底中形成一源极区以及一漏极区,

其中该有源区的该栅极导体层的表面呈弧状,且该源极区以及该漏极区的表面高于该尖角,该尖角凸出于该隔离结构的表面。

2. 根据权利要求 1 所述的包角晶体管的制造方法,其中该处理工艺使该有源区的该衬底的表面呈弧状。

3. 根据权利要求 1 所述的包角晶体管的制造方法,其中该处理工艺包括:

进行一热氧化工艺,使该有源区的该衬底表面氧化,形成一圆弧状的氧化层;以及

移除该圆弧状的氧化层以及部分的该隔离结构,使该有源区的该衬底的表面以及该些尖角凸出于该隔离结构的表面。

4. 根据权利要求 3 所述的包角晶体管的制造方法,其中该栅介电层还覆盖该尖角。

5. 根据权利要求 3 所述的包角晶体管的制造方法,其中该处理工艺还包括:

进行一第一蚀刻工艺,移除该有源区的部分该衬底,至该有源区的该衬底表面低于该隔离结构的表面,而形成一沟渠。

6. 根据权利要求 5 所述的包角晶体管的制造方法,其中该第一蚀刻工艺包括非等向性蚀刻工艺。

7. 根据权利要求 5 所述的包角晶体管的制造方法,其中该处理工艺还包括:

进行一第二蚀刻工艺,移除该沟渠侧壁周围的该隔离结构,使该有源区的该衬底表面以及该些尖角凸出于该沟渠底部表面。

8. 根据权利要求 7 所述的包角晶体管的制造方法,其中该第二蚀刻工艺包括等向性蚀刻工艺。

9. 根据权利要求 7 所述的包角晶体管的制造方法,其中该栅介电层还覆盖该些尖角。

10. 根据权利要求 1 所述的包角晶体管的制造方法,其中该处理工艺包括:

进行一第一蚀刻工艺,移除该有源区的部分该衬底,使该有源区的该衬底表面低于该隔离结构的表面,而形成一沟渠。

11. 根据权利要求 10 所述的包角晶体管的制造方法,其中该第一蚀刻工艺包括非等向性蚀刻工艺。

12. 根据权利要求 10 所述的包角晶体管的制造方法,其中该处理工艺还包括:

进行一第二蚀刻工艺,以移除该沟渠侧壁周围的该隔离结构,使该有源区的该衬底表面以及该些尖角凸出于该沟渠底部。

13. 根据权利要求 12 所述的包角晶体管的制造方法,其中该第二蚀刻工艺包括等向性蚀刻工艺。

14. 根据权利要求 12 所述的包角晶体管的制造方法,其中该栅介电层还覆盖该些尖角。

15. 一种包角晶体管,包括:

一衬底，该衬底中具有两个隔离结构，定义出一有源区，该有源区的该衬底两边具有尖角；

一栅介电层，覆盖于该有源区的该衬底的表面上；

一栅极导体层，位于该栅介电层上；以及

一源极区以及一漏极区，分别位于该栅极导体层两侧的该衬底中，

其中该有源区的该栅极导体层的表面呈弧状，且该源极区以及该漏极区的表面高于该尖角，该尖角凸出于该隔离结构的表面。

16. 根据权利要求 15 所述的包角晶体管，其中该有源区的该衬底表面以及该些尖角凸出于该隔离结构的表面。

17. 根据权利要求 15 所述的包角晶体管，其中该有源区的该衬底表面低于该隔离结构的表面，形成一沟渠，裸露出该有源区的该衬底表面。

18. 根据权利要求 15 所述的包角晶体管，其中该有源区的该衬底表面低于该隔离结构的表面，构成一沟渠，使该有源区的该衬底表面以及该些尖角凸出于该沟渠底部。

19. 根据权利要求 18 所述的包角晶体管，其中该栅介电层还覆盖该些尖角。

20. 根据权利要求 15 所述的包角晶体管，其中该有源区的该衬底的表面呈弧状。

## 包角晶体管及其制造方法

### 技术领域

[0001] 本发明涉及一种半导体元件及其制造方法,尤其涉及一种包角晶体管及其制造方法。

### 背景技术

[0002] 集成电路为因应电子产品小型化的需求,其各元件的尺寸以及元件之间的距离不断缩小。然而,元件并不能无止境的缩减,其在缩减的过程中也会因为衍生的问题而受到限制。

[0003] 以集成电路中最基本的晶体管来说,其通常是通过栅极的长度(gate length)的缩减来达到缩小其尺寸大小的目的。但是,有一些元件在进行操作时必须提供足够的电压(voltage level)。因此,元件所能缩减尺寸(栅极的长度)的能力受到相当大的限制。

### 发明内容

[0004] 本发明提供一种包角晶体管,其可以缩减元件的尺寸,而且可以提升元件效能。

[0005] 本发明提供一种包角晶体管的制造方法,其可以通过简单的工艺,来缩减元件的尺寸,并可以提升元件效能。

[0006] 本发明提出一种包角晶体管的制造方法,包括在衬底中形成两个隔离结构,定义出有源区。之后,进行处理工艺,使有源区的衬底两边具有尖角。接着,于有源区的衬底的表面上覆盖栅介电层。然后,于栅介电层上形成栅极导体层。于栅极导体层两侧的衬底中形成源极区以及漏极区。

[0007] 依照本发明一实施例所述,上述处理工艺使有源区的衬底的表面呈弧状。

[0008] 依照本发明一实施例所述,上述处理工艺包括进行热氧化工艺,使有源区的衬底表面氧化,形成圆弧状的氧化层,接着,移除圆弧状的氧化层以及部分的隔离结构,使有源区的衬底的表面以及尖角凸出于隔离结构的表面。

[0009] 依照本发明一实施例所述,上述栅介电层还覆盖上述尖角。

[0010] 依照本发明一实施例所述,上述处理工艺除了进行上述热氧化工艺以及移除圆弧状的氧化层以及部分的隔离结构之外,还包括进行第一蚀刻工艺,移除有源区的部分衬底,至有源区的衬底表面低于隔离结构的表面,而形成一沟渠。第一蚀刻工艺包括非等向性蚀刻工艺。

[0011] 依照本发明一实施例所述,上述处理工艺除了进行上述热氧化工艺及移除圆弧状的氧化层以及部分的隔离结构以及上述第一蚀刻工艺之外,还包括进行第二蚀刻工艺,以移除沟渠侧壁周围的隔离结构,使有源区的衬底表面以及尖角凸出于沟渠底部表面。第二蚀刻工艺包括等向性蚀刻工艺。此外,上述栅介电层还覆盖尖角。

[0012] 依照本发明一实施例所述,上述处理工艺包括进行第一蚀刻工艺,移除上述有源区的部分上述衬底,使上述有源区的上述衬底表面低于上述隔离结构的表面。第一蚀刻工艺包括非等向性蚀刻工艺。

[0013] 依照本发明一实施例所述，上述处理工艺除了上述第一蚀刻工艺之外还包括进行第二蚀刻工艺，移除上述沟渠侧壁周围的上述隔离结构，使上述有源区的上述衬底表面以及上述尖角凸出于上述沟渠底部。第二蚀刻工艺包括等向性蚀刻工艺。

[0014] 依照本发明一实施例所述，上述栅介电层还覆盖上述尖角。

[0015] 本发明还提出一种包角晶体管，包括衬底、栅介电层、栅极导体层、源极区以及漏极区。衬底中具有两个隔离结构，定义出有源区。有源区的衬底两边具有尖角。栅介电层覆盖于有源区的衬底的表面上。栅极导体层位于栅介电层上。源极区以及漏极区分别位于栅极导体层两侧的衬底中。

[0016] 依照本发明一实施例所述，上述有源区的衬底表面以及上述尖角凸出于上述隔离结构的表面。

[0017] 依照本发明一实施例所述，上述有源区的衬底表面低于上述隔离结构的表面，形成一沟渠，裸露出有源区的衬底表面。

[0018] 依照本发明一实施例所述，上述有源区的上述衬底表面低于上述隔离结构的表面，构成一沟渠，使上述有源区的上述衬底表面以及上述尖角凸出于上述沟渠底部。

[0019] 依照本发明一实施例所述，上述栅介电层还覆盖上述尖角。

[0020] 依照本发明一实施例所述，上述有源区的衬底的表面呈弧状。

[0021] 基于上述，本发明的包角晶体管的栅极为沟渠式，可以缩减元件的尺寸，而且在源极区与漏极区之间的衬底具有尖角，使得所形成的栅极可以包覆此尖角，藉以提升元件效能。

[0022] 本发明的包角晶体管的制造方法可以通过简单的工艺，制造沟渠式栅极，以缩减元件的尺寸，而且在源极区与漏极区之间的衬底的两边形成尖角，俾使所形成的栅极可以包覆此尖角，藉以提升元件效能。

[0023] 为让本发明的上述特征和优点能更明显易懂，下文特举实施例，并配合附图作详细说明如下。

## 附图说明

[0024] 图 1A 为依照本发明实施例所示的一种包角晶体管的上视图。

[0025] 图 1B 至 1E 为沿着图 1A 的 I-I 剖面所示的本发明第一实施例的一种包角晶体管的制造方法的剖面示意图。

[0026] 图 1F 为沿着图 1A 的 II-II 剖面所示的本发明第一实施例的包角晶体管的另一个剖面示意图。

[0027] 图 1G 为本发明第一实施例的另一例的包角晶体管沿着图 1A 的 II-II 剖面线的剖面示意图。

[0028] 图 2A 至 2C 为沿着图 1A 的 I-I 剖面所示的本发明第二实施例的包角晶体管的制造方法的剖面示意图。

[0029] 图 2D 为沿着图 1A 的 II-II 剖面所示的本发明第二实施例的包角晶体管的另一个剖面示意图。

[0030] 图 3A 至 3D 为沿着图 1A 的 I-I 剖面所示的本发明第二实施例又一种包角晶体管的制造方法的剖面示意图。

[0031] 图 3E 为沿着图 1A 的 II-II 剖面所示的本发明第二实施例的又一种包角晶体管另一个剖面示意图。

[0032] 附图标记：

[0033] 10 :衬底

[0034] 10a、10b、10d、10e、12a :表面

[0035] 10c :侧壁

[0036] 12 :隔离结构

[0037] 14 :有源区

[0038] 16 :尖角

[0039] 18 :氧化层

[0040] 20 :栅介电层

[0041] 22 :栅极导体层

[0042] 24 :源极区

[0043] 26 :漏极区

[0044] 28、30、40 :沟渠

[0045] 40a :底部

[0046] 100A、100B、100C :包角晶体管

## 具体实施方式

[0047] 图 1A 为依照本发明实施例所示的一种包角晶体管的上示图。

[0048] 图 1B 至 1E 为沿着图 1A 的 I-I 剖面所示的本发明第一实施例的一种包角晶体管的制造方法的剖面示意图。图 1F 为沿着图 1A 的 II-II 剖面所示的本发明第一实施例的包角晶体管的另一个剖面示意图。

[0049] 请参照图 1B, 在衬底 10 中形成两个隔离结构 12, 定义出有源区 14。隔离结构 12 可以以任何已知的浅沟渠隔离结构的制造方法来制作。隔离结构 12 的材质为绝缘材料, 例如是氧化硅。

[0050] 在以罩幕层覆盖预定形成源极区 24 及漏极区 26(未示出)的衬底区域之后, 请参照图 1C 与 1D, 进行处理工艺, 使有源区 14 的衬底 10 在与隔离结构 12 相邻的两边具有尖角 16。在此实施例中, 处理工艺包括两阶段。处理工艺的第一阶段是先进行热氧化工艺。热氧化工艺使有源区 14 的衬底 10 表面 10a 氧化, 形成圆弧状的氧化层 18。

[0051] 接着, 请参照图 1D, 处理工艺的第二阶段是移除圆弧状的氧化层 18 以及部分的隔离结构 12, 使有源区 14 的衬底 10 的表面 10b 以及尖角 16 凸出于隔离结构 12 的表面 12a。尖角 16 是指有源区 14 的衬底 10 的表面 10b 与侧壁 10c 所夹的角度为锐角。尖角 16 向衬底 10 的上表面延伸。尖角 16 凸出于隔离结构 12 的表面 12a。移除圆弧状的氧化层 18 以及部分的隔离结构 12 的方法可以采用非等向性蚀刻工艺, 例如是干式蚀刻工艺。在此实施例中, 圆弧状的氧化层 18 移除之后, 所裸露的有源区 14 的衬底 10 的表面 10b 呈弧状, 然而, 本发明并不以此为限, 只要能使得有源区 14 的衬底 10 形成尖角 16 的各种移除工艺都是本发明涵盖的范围。

[0052] 之后, 请参照图 1A、1E 与图 1F, 于衬底 10 上形成栅介电层 20, 覆盖有源区 14 的衬

底 10 所裸露的表面,包括表面 10b 以及尖角 16。然后,于栅介电层 20 以及隔离结构 12 上形成图案化的栅极导体层 22。之后,于图案化的栅极导体层 22 两侧的衬底 10 中形成源极区 24 以及漏极区 26。栅介电层 20 的材质例如是氧化硅、氮氧化硅或金属氧化物。栅介电层 20 的形成方法例如是热氧化法或沉积法。栅极导体层 22 例如是掺杂多晶硅。栅极导体层 22 的形成方法例如是利用化学气相沉积法形成未掺杂多晶硅层后,进行离子植入步骤以形成之。栅极导体层 22 的形成方法也可以是利用化学气相沉积法形成掺杂多晶硅层并在临场 (In-situ) 进行掺杂。栅极导体层 22 的图案化的方法可以通过微影与蚀刻工艺。

[0053] 上述实施例所形成的包角晶体管 100A,包括衬底 10、栅介电层 20、栅极导体层 22、源极区 24 以及漏极区 26。衬底 10 中具有两个隔离结构 12,定义出有源区 14。栅介电层 20、栅极导体层 22、源极区 24 以及漏极区 26 皆位于有源区 14 上。在有源区 14 中,源极区 24 以及漏极区 26 之间的衬底 10 表面 10b,其低于源极区 24 以及漏极区 26 的衬底 10 表面 10e,因此,源极区 24、漏极区 26 及其之间的衬底 10 形成沟渠 28,其中衬底 10 的表面 10b 为沟渠 28 的底部。但,另一方面,源极区 24 以及漏极区 26 之间的衬底 10 表面 10b 又高于隔离结构 12 的上表面 12a 而且表面 10b 的两边具有尖角 16。亦即源极区 24 以及漏极区 26 之间的衬底 10 表面 10b 以及上述尖角 16 均会凸出于上述隔离结构 12 的表面 12a。栅介电层 20 覆盖于有源区 14 的衬底 10 的表面 10b 以及尖角 16 上。栅极导体层 22 位于栅介电层 20 以及隔离结构 12 上,而包覆尖角 16。源极区 24 以及漏极区 26 分别位于栅极导体层 22 两侧的衬底 10 中,源极区 24 以及漏极区 26 之间,沿着沟渠 28 的侧壁与底部为通道区。

[0054] 另外,在上述处理工艺进行之前不以罩幕层覆盖预定形成源极区 24 及漏极区 26 的衬底区域亦可,如此则在上述处理工艺中,预定形成源极区 24 及漏极区 26 的衬底区域也会与其间的衬底区域一起被氧化,使后续形成的包角晶体管 100A' 中源极区 24 与漏极区 26 的表面 10e' 和两者间衬底 10 的表面 10b' 齐平,如图 1G 所示。

[0055] 图 2A 至 2C 为沿着图 1A 的 I-I 剖面所示的本发明第二实施例的另一种包角晶体管的制造方法的剖面示意图。图 2D 为沿着图 1A 的 II-II 剖面所示的本发明第二实施例的包角晶体管的另一个剖面示意图。

[0056] 请参照图 2A 至 2B,依照上述实施例的方法,在衬底 10 中形成两个隔离结构 12,定义出有源区 14(图 2A)之后,以罩幕层覆盖预定形成源极区 24 及漏极区 26 的衬底区域(未示出),再进行处理工艺。处理工艺是用来形成尖角,其仅包括一个阶段。此单一阶段的处理工艺是一第一蚀刻工艺(图 2B),其将有源区 14 的部分衬底 10 移除,至有源区 14 的衬底 10 表面低于隔离结构 12 的表面,而形成沟渠 30。第一蚀刻工艺包括非等向性蚀刻工艺。非等向性蚀刻工艺例如是干式蚀刻工艺。

[0057] 请参照图 1A、2C、2D,依照上述实施例的方法于沟渠 30 底部的衬底 10 上形成栅介电层 20。然后,于栅介电层 20 以及隔离结构 12 上形成图案化的栅极导体层 22。之后,于图案化的栅极导体层 22 两侧的衬底 10 中形成源极区 24 以及漏极区 26。

[0058] 上述实施例所形成的包角晶体管 100B,同样包括衬底 10、栅介电层 20、栅极导体层 22、源极区 24 以及漏极区 26。但是,源极区 24 以及漏极区 26 之间的衬底 10 表面 10d 不仅低于源极区 24 以及漏极区 26 的衬底 10 表面 10e,且低于隔离结构 12 的表面 12a,形成沟渠 30,裸露出有源区 14 的衬底 10 表面 10d。

[0059] 在另一个实施例中,处理工艺包括三个阶段。更详细地说,先依照上述第一实施例

对应图 1B 至 1D 所述的方法,在衬底 10 中形成两个隔离结构 12,定义出有源区 14 之后,先进行处理工艺的第一阶段以及第二阶段,使有源区 14 的衬底 10 的表面 10b 以及尖角 16 凸出于隔离结构 12 的表面。接着,再进行处理工艺的第三阶段。第三阶段的工艺则是上述的第一蚀刻工艺,于此不再赘述。

[0060] 图 3A 至 3D 为沿着图 1A 的 I-I 剖面所示的本发明第二实施例又一种包角晶体管的制造方法的剖面示意图。图 3E 为沿着图 1A 的 II-II 剖面所示的本发明第二实施例的包角晶体管另一个剖面示意图。

[0061] 请参照图 3A 与 3B,依照上述实施例的方法在衬底 10 中形成两个隔离结构 12,定义出有源区 14(图 3A),再以罩幕层覆盖预定形成源极区 24 及漏极区 26 的衬底区域(未示出),然后进行上述处理工艺的第一蚀刻工艺,将两个隔离结构 12 之间的衬底 10 部分移除,形成上述的沟渠 30。

[0062] 请参照图 3C,进行处理工艺的第二蚀刻工艺,移除上述沟渠 30 侧壁周围的隔离结构 12,形成尺寸较大的沟渠 40,使有源区 14 的衬底 10 上表面 10d 以及尖角 16 凸出于沟渠 40 底部 40a。第二蚀刻工艺包括等向性蚀刻工艺。等向性蚀刻工艺例如是湿式蚀刻工艺。

[0063] 请参照图 1A、3D、3E,依照上述实施例的方法形成栅介电层 20,覆盖沟渠 40 底部所裸露的衬底 10 表面 10d 以及尖角 16。然后,于栅介电层 20 以及隔离结构 12 上形成图案化的栅极导体层 22。之后,于图案化的栅极导体层 22 两侧的衬底 10 中形成源极区 24 以及漏极区 26。

[0064] 上述实施例所形成的包角晶体管 100C,同样包括衬底 10、栅介电层 20、栅极导体层 22、源极区 24 以及漏极区 26,且源极区 24 以及漏极区 26 之间的衬底 10 表面 10b 不仅低于源极区 24 以及漏极区 26 的的衬底 10 表面 10e,且也低于隔离结构 12 的上表面 12a,但是,所形成的沟渠 40,使得有源区 14 的衬底 10 表面 10d 以及尖角 16 凸出于沟渠 40 底部。

[0065] 综上所述,本发明可以利用简单的制造方法来制造包角晶体管。包角晶体管的栅极为沟渠式,可以缩减元件的尺寸,而且在源极区与漏极区之间的衬底具有尖角,使得所形成的栅极可以包覆此尖角,藉以提升元件效能。

[0066] 虽然本发明已以实施例揭示如上,然其并非用以限定本发明,任何所属技术领域的普通技术人员,当可作些许更动与润饰,而不脱离本发明的精神和范围。

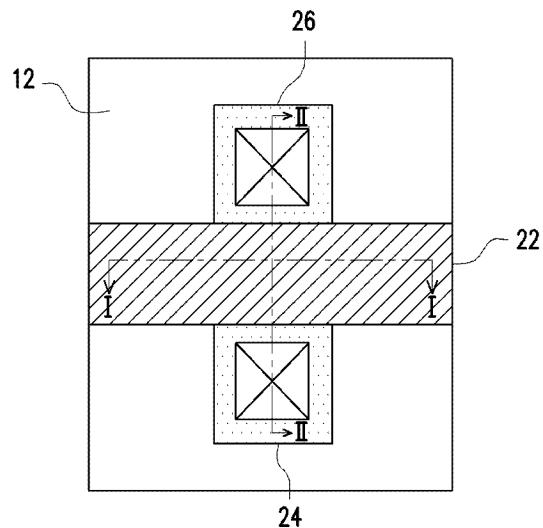


图 1A

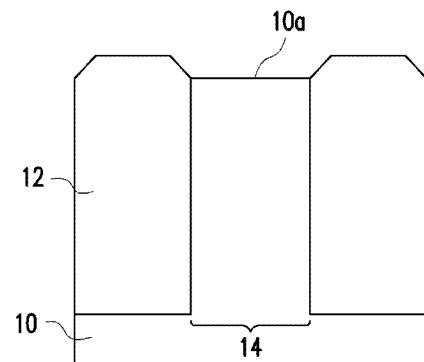


图 1B

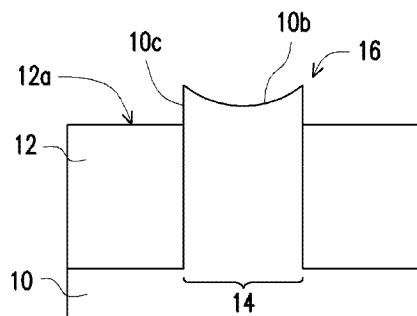
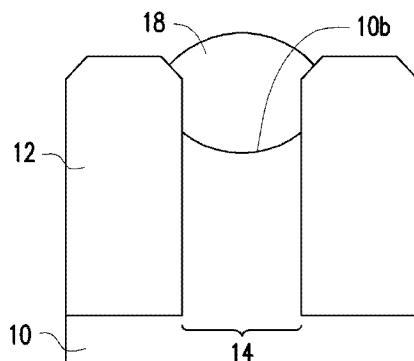


图 1D

图 1C

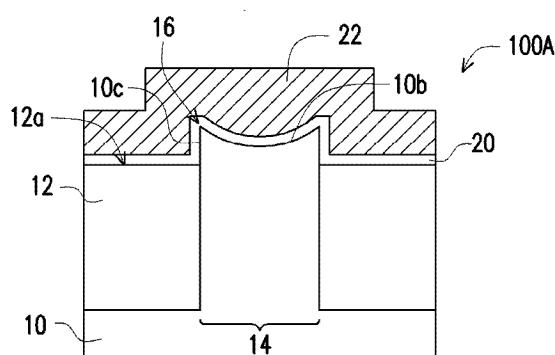


图 1E

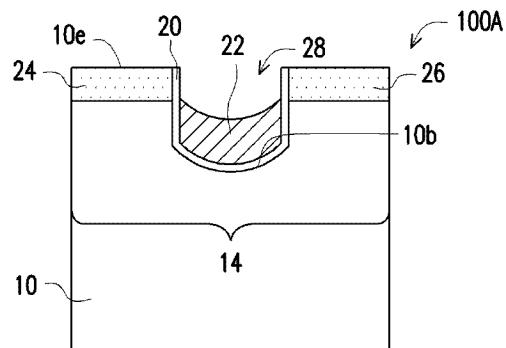


图 1F

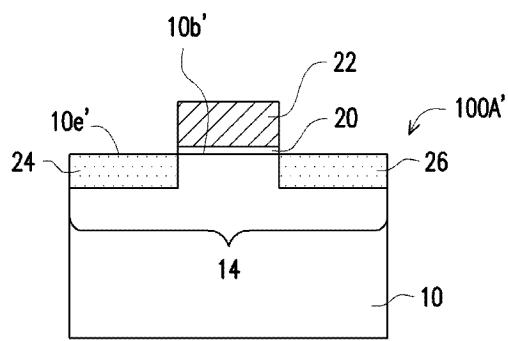


图 1G

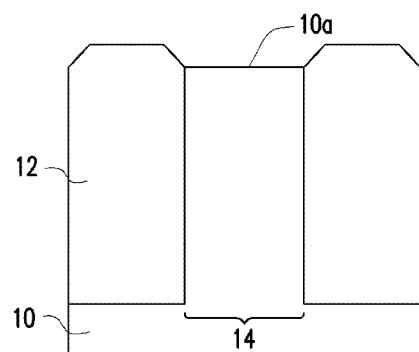


图 2A

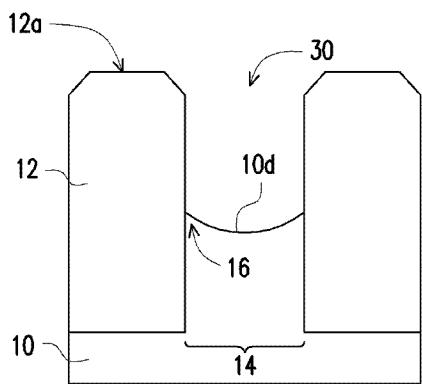


图 2B

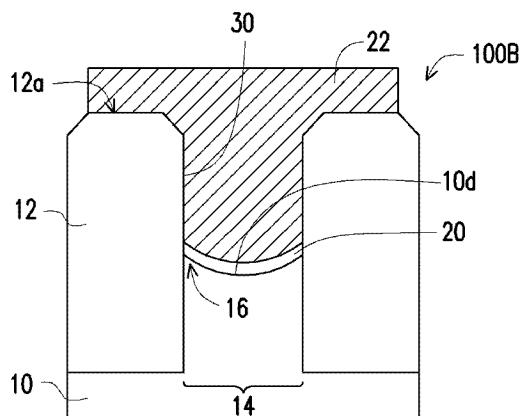


图 2C

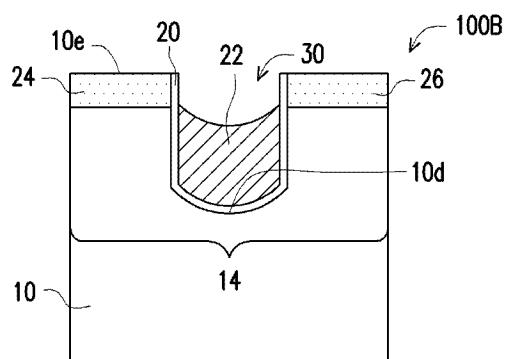


图 2D

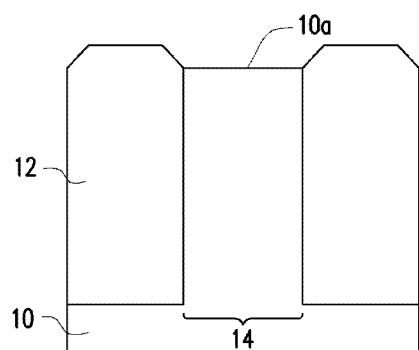


图 3A

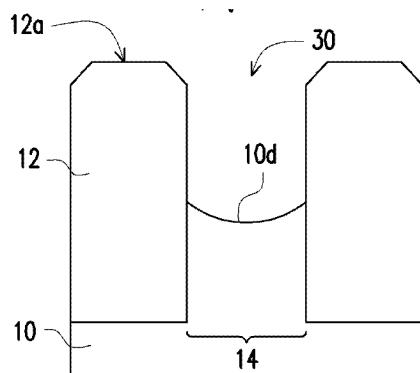


图 3B

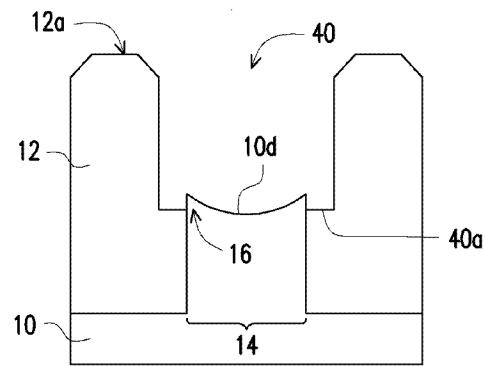


图 3C

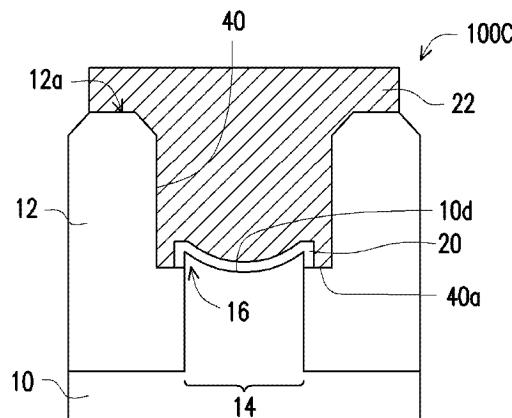


图 3D

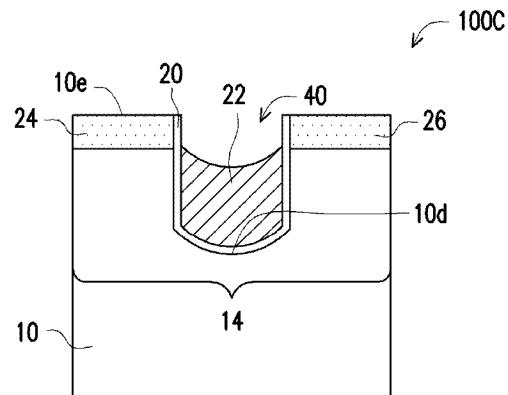


图 3E