



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년02월17일
(11) 등록번호 10-2078515
(24) 등록일자 2020년02월11일

- (51) 국제특허분류(Int. Cl.)
H01F 38/14 (2006.01) H01F 27/34 (2006.01)
H01F 27/36 (2006.01)
- (52) CPC특허분류
H01F 38/14 (2013.01)
H01F 27/365 (2013.01)
- (21) 출원번호 10-2019-7008088(분할)
- (22) 출원일자(국제) 2015년03월24일
심사청구일자 2019년03월20일
- (85) 번역문제출일자 2019년03월20일
- (65) 공개번호 10-2019-0033655
- (43) 공개일자 2019년03월29일
- (62) 원출원 특허 10-2016-7025231
원출원일자(국제) 2015년03월24일
심사청구일자 2016년09월12일
- (86) 국제출원번호 PCT/US2015/022222
- (87) 국제공개번호 WO 2015/148489
국제공개일자 2015년10월01일
- (30) 우선권주장
61/969,337 2014년03월24일 미국(US)
62/036,685 2014년08월13일 미국(US)
- (56) 선행기술조사문헌
JP2012199370 A*
W02011096569 A1*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
애플 인크.
미국 캘리포니아 (우편번호 95014) 쿠파티노 원
애플 파크 웨이
- (72) 발명자
골코, 알버트 제이.
미국 95014 캘리포니아주 쿠파티노 엠에스: 305-
1디알 인피니트 루프 1
줄, 에릭 에스.
미국 95014 캘리포니아주 쿠파티노 엠에스: 305-
1피에이치 인피니트 루프 1
(뒷면에 계속)
- (74) 대리인
장덕순, 백만기

전체 청구항 수 : 총 14 항

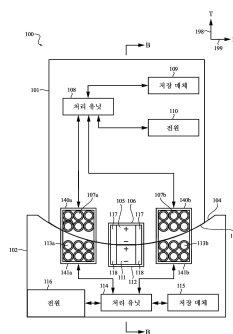
심사관 : 권영학

(54) 발명의 명칭 유도 전력 전달에서의 자기 차폐

(57) 요약

제1 전자 디바이스는 제2 전자 디바이스와 연결된다. 제1 전자 디바이스는 제1 연결 표면 및 제1 연결 표면에 인접하게 위치설정된 유도 전력 전달 수신 코일 및 제1 자기 요소를 포함할 수 있다. 유사하게 제2 전자 디바이스는 제2 연결 표면, 및 제2 연결 표면에 인접하게 위치설정된 유도 전력 전달 전송 코일 및 제2 자기 요소를 포함할 수 있다. (뒷면에 계속)

대표도 - 도2



함할 수 있다. 정렬 위치에서, 전자 디바이스들 간의 정렬은 자기 요소들에 의해 유지될 수 있고, 유도 전력 코일들은 전력을 교환하도록 구성될 수 있다. 자기 요소들 및/또는 유도 전력 코일들은 유도 전력 코일들에 의해 자기 요소들에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성되는 차폐부를 포함할 수 있다.

(52) CPC특허분류

H01F 2027/348 (2013.01)

(72) 발명자

그레이엄, 크리스토퍼 에스.

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 305-1
피에이치 인피니트 루프 1

야오, 스티븐 이.

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 305-1
피에이치 인피니트 루프 1

브르제진스키, 마키코 케이.

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 305-1
피에이치 인피니트 루프 1

와그만, 다니엘 씨.

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 305-1
디알 인피니트 루프 1

툼슨, 폴 제이.

미국 95014 캘리포니아주 쿠퍼티노 엠에스: 305-1
디알 인피니트 루프 1

칼리아나순다람, 나가라잔

인도 560070 방갈로르 방갈로르 바나산카리 2 스테이지 비에스케이 아우터 링크 로드 3 넘버 2 에이 씨에스 메가나 살리니 1003-에스

명세서

청구범위

청구항 1

전자 장치로서,

하우징;

상기 하우징 내에 위치하고, 유도 전력 전송 시스템 내에서 전력을 전송하거나 수신하도록 동작 가능한 유도 코일; 및

상기 하우징 내부에서 상기 하우징의 측면에 직접 접촉되는 자기장 지향 재료를 포함하고,

상기 자기장 지향 재료는 상기 하우징으로부터 상기 유도 전력 전송 시스템의 자속을 차단하는, 전자 장치.

청구항 2

제1항에 있어서,

상기 자기장 지향 재료는 반자성 물질 및 초전도 물질 중 적어도 하나를 포함하는, 전자 장치.

청구항 3

제2항에 있어서,

상기 반자성 물질은 흑연, 비스무트, 그래핀(graphene), 및 열분해 탄소 중 적어도 하나를 포함하는, 전자 장치.

청구항 4

제1항에 있어서,

상기 자기장 지향 재료는 상기 유도 코일과 상기 하우징 사이에 위치하는, 전자 장치.

청구항 5

삭제

청구항 6

제1항에 있어서,

상기 하우징은 상기 자기장 지향 재료를 포함하는, 전자 장치.

청구항 7

제1항에 있어서,

상기 하우징의 외부에 위치하는 추가적인 자기장 지향 재료를 더 포함하는, 전자 장치.

청구항 8

제7항에 있어서,

상기 자기장 지향 재료는 열 전도성 재료를 포함하는, 전자 장치.

청구항 9

제8항에 있어서,

상기 열 전도성 재료는 열 확산기로서 동작하도록 구성되는, 전자 장치.

청구항 10

제1항에 있어서,
상기 하우징은 상자성 물질 및 반자성 물질 중 적어도 하나를 포함하는, 전자 장치.

청구항 11

제1항에 있어서,
상기 자기장 지향 재료는 상기 유도 코일의 다중 표면들과 상기 하우징 사이에 위치하는, 전자 장치.

청구항 12

제1항에 있어서,
상기 자기장 지향 재료는 상기 유도 전력 전송 시스템의 자로(magnetic path)와 대면하는 상기 유도 코일의 표면 이외의 상기 유도 코일의 모든 표면들을 둘러싸는, 전자 장치.

청구항 13

제1항에 있어서,
상기 자기장 지향 재료는 상기 자속의 흐름을 형상화하도록 구성되는, 전자 장치.

청구항 14

제1항에 있어서,
상기 자기장 지향 재료는 상기 하우징의 와전류(eddy current)의 형성을 방지하도록 구성되는, 전자 장치.

청구항 15

제1항에 있어서,
상기 자기장 지향 재료는 상기 유도 전력 전송 시스템의 효율 손실을 감소시키도록 구성되는, 전자 장치.

발명의 설명

기술 분야

[0001] 관련 출원 상호 참조

[0002] 본 특허 협력 조약 특허 출원은 2014년 3월 24일에 출원되고, 발명의 명칭이 "Magnetic Shielding in Inductive Power Transfer"인 미국 특허 가출원 제61/969,337, 및 2014년 8월 13일에 출원되고, 발명의 명칭이 "Inductive Power Transmission Housing Shielding"인 미국 특허 가출원 제62/036,685호에 관한 우선권을 주장하고, 이들의 개시내용은 본 명세서에 전체적으로 참조로서 포함된다.

[0003] 본 개시내용은 일반적으로 연결 가능한 디바이스들에 관한 것으로, 더 구체적으로 연결 가능한 디바이스들 간의 유도 전력 전달에서의 자기 차폐에 관한 것이다.

배경 기술

[0004] 많은 전자 디바이스들이 다른 전자 디바이스들에 연결된다. 예를 들어, 휴대용 디지털 미디어 플레이어, 웨어러블 디바이스, 및/또는 다른 종류의 휴대용 컴퓨팅 디바이스와 같은 전자 디바이스들은 충전하고, 데이터를 전달하고, 외부 입력/출력 디바이스를 하나 이상의 액세서리에 연결하고, 그리고 기타 등등을 위하여 하나 이상의 도크에 연결할 수 있다. 연결은 기계적으로 전자 디바이스들을 결합하고/하거나 전력 및/또는 데이터 전송의 목적을 위하여 전기적으로 전자 디바이스들을 결합할 수 있다. 일부 종래의 결합 기술들을 이용하는 경우, 전자 디바이스들 간의 전기적 결합을 방해하지 않거나 또는 추가적으로 용이하게 하는 면에서 전자 디바이스들 간의 기계적 결합을 유지하는 것이 어려울 수 있다.

발명의 내용

- [0005] 본 개시내용은 유도 전력 전달 시스템에서의 자기 차폐를 위한 시스템 및 방법을 포함한다. 제1 연결 표면 및 제1 연결 표면에 인접하게 위치설정되는 유도 전력 전달 수신 코일 및 제1 자기 요소를 구비한 제1 전자 디바이스는 정렬 위치에서 제2 연결 표면 및 제2 연결 표면에 인접하게 위치설정되는 유도 전력 전달 전송 코일 및 제2 자기 요소를 구비한 제2 전자 디바이스와 연결된다. 정렬 위치에서, 제1 및 제2 전자 디바이스들은 제1 및 제2 자기 요소들에 의해 결합될 수 있고 유도 전력 전달 전송 코일은 전력을 유도 전력 전달 수신 코일에 전송하도록 구성될 수 있다. 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 수신 및/또는 전송 코일들은 유도 전력 전달 수신 및/또는 전송 코일들에 의해 제1 및/또는 제2 자기 요소들에서 야기되는 와전류(eddy current)들을 최소화 또는 감소시키도록 구성될 수 있다.
- [0006] 다양하고 상이한 방법들 중 하나 이상에서, 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 수신 및/또는 전송 코일들은 유도 전력 전달 수신 및/또는 전송 코일들에 의해 제1 및/또는 제2 자기 요소들에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성될 수 있다. 일부 구현예들에서, 유도 전력 전달 수신 및/또는 전송 코일들은 정렬 위치에서 유도적으로 결합될 수 있다. 다양한 구현예들에서, 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 수신 및/또는 전송 코일들의 위치설정은 제1 및/또는 제2 자기 요소들에서 야기되는 와전류들을 최소화 및 감소시킬 수 있도록 이격될 수 있다. 하나 이상의 구현예들에서, 제1 및/또는 제2 연결 표면들은 하나 이상의 비전도성 재료로 형성될 수 있다.
- [0007] 일부 구현예들에서, 제1 및/또는 제2 자기 요소들은 하나 이상의 코팅으로 코팅될 수 있다. 이러한 코팅들은 하나 이상의 비전도성 및/또는 자기 투과성 재료로 형성될 수 있다. 유사하게, 제1 및/또는 제2 자기 요소들은 하나 이상의 차폐 요소에 의해 적어도 부분적으로 커버될 수 있다. 이러한 차폐 요소들은 하나 이상의 전기적 비전도성 재료로 형성될 수 있다. 유도 전력 전달 수신 및/또는 전송 코일들도 또한 하나 이상의 차폐 요소에 의해 적어도 부분적으로 커버될 수 있다. 이러한 차폐 요소들은 유도 전력 전달 수신 및/또는 전송 코일들에 대한 패러데이 케이지(Faraday cage)일 수 있거나, 또는 그것으로서 기능할 수 있다.
- [0008] 다른 실시예들에서, 전자 디바이스는 유도 전력 전송 시스템에 관여하도록 동작 가능한 유도 코일 및 하우징 또는 기타 인클로저를 포함할 수 있다. 전자 디바이스는 또한 하우징의 일부분으로부터 유도 전력 전송의 자속을 차단 및/또는 다른 방식으로 자속의 흐름을 형상화하는 하나 이상의 자기장 지향 재료(예컨대 반자성 재료 및/또는 초전도성 재료)를 포함할 수 있다. 자기장 지향 재료는 또한 매우 열 전도성일 수 있고 열 확산기로서 동작할 수 있다. 이러한 방식으로, 유도 전력 전송 시스템의 손실 효율성이 개선될 수 있다. 하우징의 온도 증가도 또한 방지 및/또는 완화될 수 있다.
- [0009] 다양한 실시예들에서, 유도 전력 전달에서의 자기 차폐를 위한 시스템은 제1 전자 디바이스 및 제2 전자 디바이스를 포함한다. 제1 전자 디바이스는 제1 연결 표면, 제1 연결 표면에 인접하게 위치설정되는 유도 전력 전달 수신 코일, 및 제1 연결 표면에 인접하게 위치설정되는 제1 자기 요소를 포함한다. 제1 자기 요소 또는 유도 전력 전달 수신 코일 중 적어도 하나는 유도 전력 전달 수신 코일에 의해 제1 자기 요소에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성된다. 제2 전자 디바이스는 제2 연결 표면, 제2 연결 표면에 인접하게 위치설정되는 유도 전력 전달 전송 코일, 및 제2 연결 표면에 인접하게 위치설정되는 제2 자기 요소를 포함한다. 제1 자기 요소 및 제2 자기 요소는 정렬 위치에서 제1 전자 디바이스와 제2 전자 디바이스를 연결시키고, 제1 전자 디바이스와 제2 전자 디바이스가 정렬 위치에 있을 때 유도 전력 전달 전송 코일은 유도적으로 전력을 유도 전력 전달 수신 코일에 전송하도록 구성된다.
- [0010] 일부 실시예들에서, 전자 디바이스는 제1 연결 표면, 제1 연결 표면에 인접하게 위치설정되는 유도 전력 전달 수신 코일, 및 제1 연결 표면에 인접하게 위치설정되는 제1 자기 요소를 포함한다. 제1 자기 요소 또는 유도 전력 전달 수신 코일 중 적어도 하나는 유도 전력 전달 수신 코일에 의해 제1 자기 요소에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성된다. 제1 자기 요소는 정렬 위치에서 제1 전자 디바이스를 제2 전자 디바이스의 제2 자기 요소에 연결한다. 제1 전자 디바이스와 제2 전자 디바이스가 정렬 위치에 있을 때, 유도 전력 전달 수신 코일은 제2 전자 디바이스의 유도 전력 전달 전송 코일로부터 전력을 유도적으로 수신하도록 구성된다.
- [0011] 하나 이상의 실시예에서, 전자 디바이스 하우징, 유도 전력 전송 시스템에 관여하도록 동작 가능한 유도 코일, 및 자기장 지향 재료를 포함할 수 있다. 자기장 지향 재료는 하우징의 일부분으로부터 유도 전력 전송 시스템의 자속을 차단할 수 있다.
- [0012] 전술한 일반적인 설명 및 다음의 상세한 설명 둘 다는 예시 및 설명을 위한 것이고, 본 개시내용을 반드시 제한하지 않는다는 것이 이해되어야 한다. 본 명세서에 포함되고 명세서의 일부를 구성하는 첨부 도면들은 본 개시

내용의 대상을 예시한다. 더불어, 설명 및 도면은 본 개시내용의 개념을 설명하는 기능을 한다.

도면의 간단한 설명

- [0013] 도 1은 유도 전력 전달에서의 자기 차폐를 위한 시스템을 예시하는 전면 등각투상도이다.
- 도 2는 정렬 위치에 있는 연결 가능한 전자 디바이스들을 예시하는, 도 1의 단면(A-A)를 따라 취해진 도 1의 시스템의 단면도이다.
- 도 3은 하나의 가능한 접촉 위치에 있는 연결 가능한 전자 디바이스들을 도시하는 도 2의 시스템을 예시한다.
- 도 4는 도 2의 단면(B-B)를 따라 취해진 도 2의 시스템의 측단면도이다.
- 도 5a는 제1 전자 디바이스 및 차폐 요소에서 분리된 도 2의 제1 자기 요소의 자기장을 예시한다.
- 도 5b는 제1 전자 디바이스에서 분리된, 도 2의 차폐 요소를 포함하는 제1 자기 요소의 자기장을 예시한다.
- 도 6은 유도 전력 전달에서의 자기 차폐를 위한 방법을 예시하는 방법 다이어그램이다. 이 방법은 도 1의 시스템에 의해 수행될 수 있다.
- 도 7은 정렬 위치에 있는 제1 및 제2 전자 디바이스들의 대안적인 실시예의 제1 및 제2 자기 요소들의 근접 도면이다.
- 도 8은 예시 주파수 제어 유도 충전 시스템(frequency controlled inductive charging system)의 간략 블록도이다. 예시 주파수 제어 유도 충전 시스템은 도 2의 시스템에 활용될 수 있다.
- 도 9는 명료함을 목적으로 다수의 컴포넌트가 생략된 다른 실시예에 따른 유도 전력 전송 시스템의 간략 등각투상도이다.
- 도 10a는 도 9의 단면(C-C)를 따라 취해진, 도 9의 유도 전력 전송 시스템의 제1 구현예의 측단면도이다.
- 도 10b는 도 9의 단면(C-C)를 따라 취해진, 도 9의 유도 전력 전송 시스템의 제2 구현예의 측단면도이다.
- 도 10c는 도 9의 단면(C-C)를 따라 취해진, 도 9의 유도 전력 전송 시스템의 제3 구현예의 측단면도이다.
- 도 11은 유도 전력 전송 시스템을 제조하기 위한 예시 방법을 도시하는 방법 다이어그램이다. 이 예시 방법은 도 9, 도 10b, 및/또는 도 10c의 시스템들에 의해 수행될 수 있다.
- 도 12 내지 도 14는 본 명세서에 개시되는 자기 차폐 기술들의 다양한 실시예들이 활용될 수 있는 샘플 전자 디바이스들의 등각투상도를 예시한다.
- 도 15는 도 14의 단면(D-D)을 따라 취해진, 도 14의 웨어러블 디바이스의 개략적 측단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 이어지는 설명은 본 개시내용의 다양한 요소들을 구현하는 예시적인 시스템, 방법, 및 장치들을 포함한다. 그러나, 설명한 개시내용은 본 명세서에서 설명한 형태들에 부가하여 다양한 형태로 실행될 수 있음이 이해되어야 한다.
- [0015] 본 개시내용은 유도 전력 전달에서의 자기 차폐를 위한 시스템 및 방법을 포함한다. 일부 실시예들에서, 제1 전자 디바이스는 정렬 위치에서 제2 전자 디바이스와 결합 또는 연결된다. 제1 전자 디바이스는 유도 전력 전달 수신 코일 및 제1 자기 요소를 포함할 수 있고, 둘 모두 제1 연결 표면에 인접하게 위치설정된다. 유사하게, 제2 전자 디바이스는 유도 전력 전달 전송 코일 및 제2 자기 요소를 포함할 수 있고, 둘 모두 제2 연결 표면에 인접하게 위치설정된다. 정렬 위치에서, 제1 및 제2 전자 디바이스들은 제1 및 제2 자기 요소들(영구 자석일 수 있음)에 의해 결합 또는 연결될 수 있고, 유도 전력 전달 전송 코일은 유도 전력 전달 수신 코일에 전력을 전송하도록 구성될 수 있다. 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 수신 및/또는 전송 코일들은 유도 전력 전달 수신 및/또는 전송 코일들에 의해 제1 및/또는 제2 자기 요소들에서 야기되는 와전류를 최소화 또는 감소시키도록 구성될 수 있다. 이러한 방식으로, 자기 연결 메커니즘들이 유도 전력 전달의 손상 및/또는 과도한 열의 야기 없이 활용될 수 있다.
- [0016] 다양하고 상이한 방법들 중 하나 이상에서, 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 수신 및/또는 전송 코일들은 유도 전력 전달 수신 및/또는 전송 코일들에 의해 제1 및/또는 제2 자기 요소들에서 야기되는 와

전류들을 최소화 또는 감소시키도록 구성될 수 있다. 일부 구현예들에서, 유도 전력 전달 수신 및/또는 전송 코일들은 정렬 위치에서 유도적으로 결합될 수 있다. 다양한 구현예들에서, 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 수신 및/또는 전송 코일들의 위치설정은 제1 및/또는 제2 자기 요소들에서 야기되는 와전류들을 최소화 및 감소시킬 수 있도록 이격될 수 있다. 하나 이상의 구현예들에서, 제1 및/또는 제2 연결 표면들은 하나 이상의 비전도성 재료로 형성될 수 있다.

[0017] 일부 구현예들에서, 제1 및/또는 제2 자기 요소들은 하나 이상의 코팅으로 코팅될 수 있다. 이러한 코팅들은 폴리우레탄을 포함하는 폴리머 또는 기타 유형의 플라스틱과 같은 하나 이상의 비전도성 및/또는 자기 투과성 재료로 형성될 수 있다. 코팅은 폴리머와 전도성 섬유 또는 입자들의 조합, 기타 비전도성 재료들과 전도성 섬유 또는 입자들의 조합, 및/또는 기타 그와 같은 비전도성 및/또는 자기 투과성 재료들을 포함할 수 있다.

[0018] 유사하게, 제1 및/또는 제2 자기 요소들은 하나 이상의 차폐 요소에 의해 적어도 부분적으로 커버될 수 있다. 이러한 차폐 요소들은 하나 이상의 전기적 비전도성 재료, 연자성 재료, 강자성 재료, 세라믹 재료들, 결정성 재료들, 철 코발트, 및/또는 기타 이러한 재료들로 형성될 수 있다. 일부 경우들에서, 차폐 요소는 제1 및/또는 제2 자기 요소들과 유도 전력 전달 수신 및/또는 전송 코일 사이에 각각 적어도 부분적으로 위치설정될 수 있다. 유도 전력 전달 수신 및/또는 전송 코일들에 각각 대면하는 제1 및/또는 제2 자기 요소들의 표면과 중간에 위치설정되는 차폐 요소의 일부분 사이에 하나 이상의 갭이 위치설정될 수 있다. 그러한 차폐 요소는 제1 및/또는 제2 자기 요소들의 자기장을 각각의 연결 표면을 향하여 지향시킬 수 있다. 일부 경우들에서, 차폐 요소는 비전도성 코팅에 의해 적어도 부분적으로 커버될 수 있다.

[0019] 유도 전력 전달 수신 및/또는 전송 코일들도 또한 하나 이상의 차폐 요소에 의해 적어도 부분적으로 커버될 수 있다. 이러한 차폐 요소들은 하나 이상의 결정성 재료, 세라믹 재료들, 연자성 재료, 강자성 재료, 철 규소, 및/또는 기타 이러한 재료들로 형성될 수 있고/있거나 유도 전력 전달 수신 및/또는 전송 코일들에 대한 패러데이 케이지로서 기능할 수 있다. 이러한 차폐 요소들은 유도 전력 전달 수신 및/또는 전송 코일들과 제1 및/또는 제2 자기 요소들 사이에 각각 적어도 부분적으로 위치설정될 수 있다.

[0020] 다양한 경우들에서, 제1 및/또는 제2 자기 요소들은 유도 전력 전달 수신 및/또는 전송 코일들의 중심에 각각 위치설정될 수 있고/있거나 유도 전력 전달 수신 및/또는 전송 코일들의 중심을 통과하여 연장되는 축을 따라 위치설정될 수 있다.

[0021] 다른 실시예에서, 전자 디바이스는 유도 전력 전송 시스템에 관여하도록 동작 가능한 유도 코일, 하우징 또는 기타 인클로저, 및 하나 이상의 자기장 지향 재료를 포함할 수 있다. 자기장 지향 재료는 하우징의 일부로부터 유도 전력 전송 시스템의 자속을 차단하고, 자속의 흐름을 형상화할 수 있다. 이러한 방식으로, 유도 전력 전송 시스템의 손실 효율은 개선될 수 있고/있거나 하우징의 온도 증가는 방지 및/또는 완화될 수 있다.

[0022] 본 명세서에서 사용되는 바와 같이, "측방향 자기력"은 디바이스들 중 하나 또는 둘 모두를 측방향 또는 서로에 대하여 X- 또는 Y-방향으로 이동시키는 자기력을 지칭하는 데 사용될 수 있다. 일부 경우들에서, 측방향 자기력은 디바이스들 간의 전단력 또는 횡력에 대한 저항력을 지칭할 수 있다. 일부 경우들에서, 일부 Z-방향(높이) 움직임은 인접한 표면들의 서로에 대한 정렬의 부산물로서, 특히 인접한 표면들이 구부러진 경우에, 일어날 수 있다. 측방향 자기력은 아래 도 1 내지 도 3에 대하여 더 충분히 논의된다. 본 명세서에서 사용되는 바와 같이, "횡 자기력"은 디바이스들을 서로를 향하여 횡방향 또는 Z-방향으로 끌어당기는 자기력을 지칭하고, 이는 두 디바이스들을 중심배열 및 정렬하는 것뿐만 아니라 두 디바이스의 분리 또는 두 디바이스 사이의 갭을 넓히는 것에 저항하도록 동작할 수 있다. 횡 자기력은 아래 도 1 내지 도 3에 대하여 더 충분히 논의된다. 본 명세서에서 논의된 바와 같이, 측방향 자기력 및 횡 자기력은 동일한, 단일 자기장의 컴포넌트들일 수 있다. 둘 모두는 자기 요소들의 위치에 기초하여 달라질 수 있다.

[0023] 도 1은 유도 전력 전달에서의 자기 차폐를 위한 시스템을 예시하는 전면 등각투상도이다. 시스템(100)은 제1 전자 디바이스(101) 및 제2 전자 디바이스(102)를 포함할 수 있다. 도 1은 특정 형상의 무선(cordless) 전자 디바이스로서의 제1 전자 디바이스(101) 및 무선 전자 디바이스에 대한 도크로서의 제2 전자 디바이스(102)를 예시하지만, 이는 단지 예시일 뿐임이 이해된다. 다양한 구현예들에서, 제1 전자 디바이스(101) 또는 제2 전자 디바이스(102) 중 어느 하나는 임의의 종류의 전자 디바이스, 예컨대, 랩톱 컴퓨터, 태블릿 컴퓨터, 모바일 컴퓨팅 디바이스, 스마트폰, 셀룰러폰, 디지털 미디어 플레이어, 전자 디바이스를 충전 및/또는 하나 이상의 외부 컴포넌트에 연결하기 위한 목적으로 다른 전자 디바이스에 연결하는 도크, 및/또는 임의의 기타 그와 같은 전자 디바이스일 수 있다.

- [0024] 도 1에 예시된 바와 같이, 제1 전자 디바이스(101)는 제2 전자 디바이스(102)의 제2 연결 표면(104)과 접촉하도록 동작 가능한 제1 연결 표면(103)을 포함한다. 그와 같이, 제1 및 제2 전자 디바이스들(101, 102)은 서로에 대하여 적어도 측방향(199) 및 횡방향(198)으로 상대적 방향으로 위치설정 가능할 수 있다.
- [0025] 도 2는 정렬 위치에 있는 제1 및 제2 연결 가능한 전자 디바이스들(101, 102)을 예시하는 도 1의 단면(A-A)을 따라 취해진 도 1의 시스템(100)의 단면도이다. 도 3은 하나의 가능한 접촉 위치에 있는 제1 및 제2 연결 가능한 전자 디바이스들(101, 102)을 도시하는 도 2의 시스템을 예시한다. 제1 및 제2 연결 표면들(103, 104)은 임의의 수의 상이한 지점들에서 접촉할 수 있다. 그와 같이, 임의의 수의 상이한 접촉 위치들이 가능할 수 있고, 도 3이 예시이다. 그러나, 제1 및 제2 연결 가능한 전자 디바이스들(101, 102)은, 도 2에 예시된 바와 같이, 하나의 정렬 위치를 가질 수 있고, 제1 자기 요소(105)는 제2 자기 요소(111)와 연결되고, 유도 전력 전달 전송 코일(113a, 113b)(단일 코일의 단면부들)은 유도 전력 전달 수신 코일(107a, 107b)(단일 코일의 단면부들)과 정렬된다. 정렬 위치에서, 제1 및 제2 전자 디바이스들(101, 102)은 제2 전자 디바이스(102)가 제1 전자 디바이스(101)에 유도적으로 전력을 전송함으로써 제1 전자 디바이스(101)를 위한 충전 도크로서 기능하는 유도 전력 전달 시스템에서의 관여자일 수 있고, 제1 전자 디바이스(101)는 전원(110)에 전력을 저장한다. 도 4는 도 2의 단면(B-B)를 따라 취해진 도 2의 시스템의 측단면도이다.
- [0026] 도 2에 예시된 바와 같이, 제1 전자 디바이스(101)는 하나 이상의 제1 자기 요소(105)(이는 영구 자석일 수 있고 차폐 요소(106)를 포함할 수 있음), 유도 전력 전달 수신 코일(107a, 107b)(차폐 요소들(140a, 140b)을 각각 포함하는 단일 코일의 단면부들), 처리 유닛들(108), 하나 이상의 비일시적 저장 매체(109)(자기 저장 매체; 광학 저장 매체; 광자기 저장 매체; 읽기 전용 메모리; 랜덤 액세스 메모리; 소거 및 프로그램 가능 메모리; 플래시 메모리; 등의 형태를 취할 수 있지만, 이에 제한되지 않음), 및/또는 하나 이상의 전원(110)(예컨대 하나 이상의 배터리)을 포함할 수 있다. 처리 유닛(108)은 비일시적 저장 매체(109)에 저장되는 하나 이상의 명령어를 실행하여 하나 이상의 제1 전자 디바이스 동작, 예컨대 수신 컴포넌트를 활용하는 하나 이상의 수신 동작, 통신 동작, 계산 동작, 저장 동작, 입력/출력 동작, 시간 동작, 충전 동작 등을 수행할 수 있다.
- [0027] 유사하게, 제2 전자 디바이스(102)는 하나 이상의 제2 자기 요소(111)(이는 영구 자석일 수 있고 차폐 요소(112)를 포함할 수 있음), 유도 전력 전달 전송 코일(113a, 113b)(각각 차폐 요소들(141a, 141b)을 포함하는 단일 코일의 단면부들), 처리 유닛들(114), 하나 이상의 비일시적 저장 매체(115), 및/또는 하나 이상의 전원(116)(예컨대 하나 이상의 교류 또는 직류 전원)을 포함할 수 있다. 처리 유닛(114)은 비일시적 저장 매체(115)에 저장되는 하나 이상의 명령어를 실행하여 하나 이상의 제2 전자 디바이스 동작들, 예컨대 전송 컴포넌트를 활용하는 하나 이상의 전송 동작, 계산 동작, 저장 동작 등을 수행할 수 있다.
- [0028] 제1 및 제2 전자 디바이스들(101, 102)이 가능한 접촉 위치들 중 한 곳으로 배치될 때(도 3에 도시된 바와 같이), 제1 및 제2 자기 요소들(105, 111) 사이의 측방향(199) 자기력은 전자 디바이스들을, 제1 및 제2 자기 요소들 사이의 횡방향(198) 자기력이 두 디바이스를 연결할 수 있는 정렬 위치(도 2에 도시됨)로 운반할 수 있다. 정렬 위치에서, 유도 전력 전달 전송 코일(113a, 113b)은 유도 전력 전달 수신 코일(107a, 107b)에 유도적으로 전력을 전송하도록 구성될 수 있다.
- [0029] 도 2에 예시된 바와 같이, 제1 자기 요소(105)는 유도 전력 전달 수신 코일(107a, 107b)의 중심 안에, 또는 유도 전력 전달 수신 코일(107a, 107b)의 중심을 통과하여 연장되는 축(이 예시 구현예에서 횡방향(198)에 대응함)을 따라 위치설정될 수 있다. 유사하게, 제2 자기 요소(111)는 유도 전력 전달 전송 코일(113a, 113b)의 중심 안에, 또는 유도 전력 전달 전송 코일(113a, 113b)의 중심을 통과하여 연장되는 축(이 예시 구현예에서 횡방향(198)에 대응함)을 따라 위치설정될 수 있다.
- [0030] 전도성 재료들, 예컨대 자기 요소들이 유도 전력 전달 시스템의 전송 코일 및 수신 코일의 유도 자계 내에 위치 설정되는 경우, 전도성 재료들에서 와전류들이 형성될 수 있다. 이러한 와전류들로 인해, 수신 코일에 의해 수신되는 전류가 줄어들어, 그에 따라 유도 전력 전달 시스템 효율도 떨어질 수 있다. 이러한 와전류들은 또한 전도성 재료들에 원치않는 열을 발생시킬 수 있다. 그와 같이, 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 전송 및/또는 수신 코일들은 유도 전력 전달 전송 및/또는 수신 코일들에 의해 제1 및/또는 제2 자기 요소들에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성될 수 있다.
- [0031] 제1 및/또는 제2 자기 요소들(105, 111) 및/또는 유도 전력 전달 전송 및/또는 수신 코일들(113a, 113b, 107a, 107b)은 다양하고 상이한 방식들로 와전류들을 최소화 또는 감소시키도록 구성될 수 있다. 예시된 바와 같이, 유도 전력 전달 전송 코일(113a, 113b) 및 유도 전력 전달 수신 코일(107a, 107b)은 정렬 위치에서 유도적으로 결합될 수 있다. 유도 전력 전달 시스템의 전송 및 수신 코일들은, 서로에 대하여 중심을 맞추고 수신 코일이

전송 코일에 의해 생성되는 대다수의 유도성 전류장 내에 있을 정도로 충분히 인접할 때, 유도적으로 결합될 수 있다. 이로 인해, 더 많은 유도성 전류장이 수신 코일에 영향을 주게 되고, 이로 인해 전송 효율은 증가하고 열은 덜 발생되는데, 이는 다른 전도성 재료들에 영향을 줄 수 있고, 그에 따라 전송 효율을 감소시키고 열을 더 발생시키는 것과 반대이다. 그와 같이, 코일들을 단단히 결합하는 것은 그렇지 않으면 자기 요소들 중 하나 이상에서 야기될 수도 있는 와전류들을 감소시킬 수 있다.

[0032] 또한 도 2에 예시된 바와 같이, 유도 전력 전달 전송 코일(113a, 113b), 유도 전력 전달 수신 코일(107a, 107b), 및 제1 및 제2 자기 요소들(105, 111)은 제1 및/또는 제2 자기 요소들에서의 와전류들의 생성을 최소화하기 위하여 서로에 대하여 이격될 수 있다. 어느 한 자기 요소를 어느 한 코일에 너무 가까이, 예컨대 바로 인접하게, 위치설정하는 것은 와전류들의 생성을 야기할 수 있다. 그러나, 예시된 바와 같은 이격은 그렇지 않으면 자기 요소들과 코일들의 근접성으로 인해 생성될 수 있는 와전류들을 감소시킬 수 있다.

[0033] 다양한 구현예들에서, 제1 및/또는 제2 연결 표면들(103, 104)은 하나 이상의 비전도성 재료로 형성될 수 있다. 이것은 연결 표면들에서의 와전류들의 형성을 방지할 수 있고 추가로 전송 효율을 증가시키고 생성되는 열을 감소시킬 수 있다.

[0034] 일부 구현예들에서, 제1 및 제2 자기 요소들(105, 111)은 각각 차폐 요소들(106, 112)을 포함할 수 있다. 각각의 자기 요소는 적어도 두 측면에 의해 연결되는 대향 표면 및 반대측 표면을 가질 수 있고, 대향 표면은 각각의 연결 표면에 대면한다. 각각의 차폐 요소는 반대측 표면 및 두 측면을 적어도 부분적으로 커버할 수 있다. 겹(117 또는 118)은 각각의 차폐 요소와 적어도 두 측면 사이에 존재할 수 있다.

[0035] 이러한 차폐 요소들은 하나 이상의 전기적 비전도성 재료, 연자성 재료, 강자성 재료, 세라믹 재료들, 결정성 재료들, 철 코발트, 및/또는 기타 이러한 재료들로 형성될 수 있다. 일부 경우들에서, 연자성 재료는 철 금속 섬유 또는 입자들이 안에 떠 있는 비전도성 세라믹 재료와 같이, 전기적으로 전도성일 수 있다. 섬유 또는 입자들이 비전도성 재료에 의해 분리됨에 따라, 철 금속 섬유 또는 입자들의 존재로 인해 조합이 연자성 재료가 될 수 있음에도 불구하고, 조합은 자체적으로 비전도성일 수 있다. 다양한 경우들에서, 전도성 재료로 형성되든, 비전도성 재료로 형성되든, 또는 이들의 조합으로 형성되든, 그와 같은 차폐 요소는 적어도 부분적으로 아래에 더 자세히 논의되는 것들과 같은 비전도성 코팅으로 코팅될 수 있다.

[0036] 차폐 요소(106 또는 112)는 각각 제1 또는 제2 자석(105, 111)과 유도 전력 전달 전송 코일(113a, 113b) 또는 유도 전력 전달 수신 코일(107a, 107b) 사이에 적어도 부분적으로 위치설정될 수 있다. 겹(117 또는 118)은 각각의 자기 요소의 표면과 각각의 코일 사이에 위치설정될 수 있다.

[0037] 강자성 재료, 연자성 재료, 또는 철 코발트와 같이 쉽게 자화되는 능력을 보이는 기타 재료로 형성될 수 있는 차폐 요소(106 또는 112)는 연결 표면의 방향으로 자기 요소의 자기장을 지향시킬 수 있다. 이러한 자기장의 지향은 달리 가능했을 것들보다 더 작은 자기 요소들의 사용을 가능하게 할 수 있고, 제1 및/또는 제2 자기 요소들(105, 111)의 자기장이 유도 전력 전달 전송 코일(113a, 113b)과 유도 전력 전달 수신 코일(107a, 107b) 사이의 유도성 전류장을 간섭하는 것(그에 따라 자기 요소들에서 와전류들을 야기함)을 방지할 수 있다.

[0038] 차폐 요소들(106, 112)이 단일, 중실 구조체를 갖는 것으로 도시되지만, 이는 예시임이 이해된다. 일부 경우들에서, 차폐 요소들 중 하나 이상은 하나 이상의 "절취부," 또는 차폐부의 재료에 간헐적 중단을 갖도록 형성될 수 있다. 이러한 절취부들은 그와 같은 차폐부의 부분들을 통하는 전기 전도성을 방해할 수 있고 추가로 와전류들의 형성을 최소화하면서 여전히 높은 투과성 체적을 허용할 수 있다.

[0039] 도 5a는 제1 전자 디바이스(101) 및 차폐 요소(106)로부터 분리된 도 2의 제1 자기 요소(105)의 자기장(120A)을 예시한다. 대조적인 방식으로, 도 5b는 제1 전자 디바이스에서 분리된, 도 2의 차폐 요소를 포함하는 제1 자기 요소의 자기장(120A)을 예시한다. 도 5a와 도 5b를 비교함으로써 알 수 있는 바와 같이, 차폐 요소의 포함은 제1 연결 표면(도 2 내지 도 4의 항목(103))을 향하여 자기장(120A)을 지향시킬 수 있다.

[0040] 도 5a 및 도 5b는 하나의 샘플 방향으로 순환하듯이 자기장(120A)을 예시하지만, 이는 예시임이 이해된다. 다른 실시예들에서, 자기장(120A)은 본 개시내용의 범주를 벗어나지 않고, 반전될 수 있다.

[0041] 다양한 구현예들에서, 유도 전력 전달 전송 코일(113a, 113b) 또는 유도 전력 전달 수신 코일(107a, 107b)은 각각 차폐 요소들(140a, 140b 또는 141a, 141b)을 포함할 수 있다. 각각의 코일은 적어도 두 공동 측면에 의해 연결되는 공동 대향 표면 및 공동 반대측 표면을 가질 수 있고, 공동 대향 표면은 각각의 연결 표면에 대면한다. 각각의 차폐 요소는 공동 반대측 표면 및 두 공동 측면을 적어도 부분적으로 커버할 수 있다.

- [0042] 예시된 바와 같이, 차폐 요소들(140a, 140b 또는 141a, 141b)은 각각 유도 전력 전달 전송 코일(113a, 113b) 또는 유도 전력 전달 수신 코일(107a, 107b)과 제1 또는 제2 자기 요소들(105, 111) 사이에 적어도 부분적으로 위치설정될 수 있다. 이 차폐 요소들은 패러데이 케이지로서 기능하며, 전자기 방사를 차단할 수 있다. 그와 같이, 이 차폐 요소들은 유도 전력 전달 전송 코일과 유도 전력 전달 수신 코일 사이의 유도성 전류장으로부터 자기 요소들 중 하나 이상의 자기 요소를 차단함으로써, 그렇지 않으면 자기 요소들에서 야기될 수 있는 와전류들을 감소시킬 수 있다. 이러한 차폐 요소들은 하나 이상의 결정성 재료, 세라믹 재료들, 연자성 재료, 강자성 재료들, 철 규소, 및/또는 기타 이러한 재료들로 형성될 수 있다.
- [0043] 차폐 요소들(140a, 140b 또는 141a, 141b)이 단일, 중실 구조체를 갖는 것으로 도시되지만, 이는 예시임이 이해된다. 일부 경우들에서, 차폐 요소들 중 하나 이상은 하나 이상의 "절취부," 또는 차폐부의 재료에 간헐적 중단을 갖도록 형성될 수 있다. 이러한 절취부들은 그와 같은 차폐부의 부분들을 통하는 전기 전도성을 방해할 수 있고 추가로 와전류들의 형성을 최소화하면서 여전히 높은 투과성 체적을 허용할 수 있다.
- [0044] 일부 구현예들에서, 제1 및/또는 제2 자기 요소들(105, 111) 중 하나 이상은 하나 이상의 비전도성 코팅으로 적어도 부분적으로 코팅될 수 있다. 도 7은 이러한 비전도성 코팅들(131, 132)을 포함하는 예시 구현예를 예시한다. 이러한 비전도성 코팅들은 그렇지 않으면 유도 전력 전달 전송 코일(113a, 113b) 또는 유도 전력 전달 수신 코일(107a, 107b)에 의해 제1 및/또는 제2 자기 요소에서 야기될 수 있는 와전류들을 감소시킬 수 있다.
- [0045] 이러한 코팅들은 하나 이상의 비전도성 및/또는 자기 투과성 재료, 예컨대, 폴리우레탄, 플라스틱, 폴리우레탄 및/또는 플라스틱과 전도성 섬유 또는 입자들의 조합, 다른 비전도성 재료들과 전도성 섬유 또는 입자들의 조합, 및/또는 다른 이러한 비전도성 및/또는 자기 투과성 재료들로 형성될 수 있다. 예를 들어, 철 금속 섬유 또는 입자들이 비전도성 재료들과 조합되는 경우에, 비전도성 재료에 의한 철을 함유한 섬유 또는 입자들의 분리로 인해, 철 금속 섬유 또는 입자들의 존재는 조합으로 하여금 자기 투과성이 될 수 있게 함에도 불구하고, 조합은 비전도성이 될 수 있다.
- [0046] 도 2를 다시 참조하면, 유도 전력 전달 수신 코일(107a, 107b)은 일반적으로 제1 전자 디바이스(101)의 상면에 평행한 것으로 도시되고, 유도 전력 전달 전송 코일(113a, 113b)은 일반적으로 제2 전자 디바이스(102)의 저면에 평행한 것으로 도시되어, 그것들이 제1 및 제2 연결 표면들(103, 104)에 맞춰 정렬될 때 동일 평면상에 있지 않게 되지만, 이것은 예시임이 이해된다. 다른 구현예들에서, 유도 전력 전달 수신 코일(107a, 107b)은 제1 연결 표면과 동일 평면 상에 있을 수 있고, 유도 전력 전달 전송 코일(113a, 113b)은 본 개시내용의 범주를 벗어나지 않고 제2 연결 표면과 동일 평면 상에 있을 수 있다. 이와 같은 구현예에서, 유도 전력 전달 수신 코일(107a, 107b) 및 유도 전력 전달 전송 코일(113a, 113b)은 제1 전자 디바이스의 상면 및/또는 제2 전자 디바이스의 저면에 대하여 비스듬히 놓일 수 있다.
- [0047] 도 6은 유도 전력 전달에서의 자기 차폐를 위한 방법(600)을 예시하는 방법 다이어그램이다. 이 방법은, 예를 들어, 도 1의 시스템에 의해 수행될 수 있다. 흐름도는 블록(601)에서 시작하여, 제1 전자 디바이스의 유도 전력 전달 수신 코일 및 제1 자기 요소는 제1 전자 디바이스의 연결 표면에 인접하게 위치설정될 수 있다. 이어서 흐름도는 블록(602)로 진행되어, 유도 전력 전달 수신 코일 및 제1 자기 요소가 유도 전력 전달 수신 코일에 의해 제1 자기 요소에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성될 수 있다.
- [0048] 블록(603)에서, 제1 전자 디바이스는, 제1 자기 요소 및 제2 전자 디바이스의 제2 자기 요소를 활용하여 제2 전자 디바이스에 결합 또는 연결될 수 있다. 이어서 흐름도는 블록(604)로 진행되어, 유도 전력 전달 수신 코일을 활용하여 제2 전자 디바이스의 유도 전력 전달 전송 코일로부터 전력이 유도적으로 수신될 수 있다.
- [0049] 방법(600)이 위에서 특정 순서로 수행되는 특정 동작들을 포함하는 것으로서 도시되고 기술되었지만, 이는 예시임이 이해된다. 다양한 구현예들에서, 동일, 유사, 및/또는 상이한 동작들의 다양한 구성들이 본 개시내용의 범주를 벗어나지 않으면서 수행될 수 있다.
- [0050] 예를 들어, 블록(602)은 위에서 유도 전력 전달 수신 코일 및 제1 자기 요소를 구성하는 것이 유도 전력 전달 수신 코일에 의해 제1 자기 요소에서 야기되는 와전류들을 최소화 및 감소시킬 수 있는 것으로 도시되고 기재된다. 그러나, 일부 구현예들에서, 유도 전력 전달 수신 코일 또는 제1 자기 요소 중 어느 하나가 그렇게 구성될 수 있다. 또한, 다양한 구현예들에서, 유도 전력 전달 수신 및/또는 전송 코일들 및/또는 제1 및/또는 제2 자기 요소들은, 본 개시내용의 범주를 벗어나지 않으면서, 코일들 중 어느 하나에 의해 자기 요소 중 어느 하나에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성될 수 있다.
- [0051] 이제 도 8을 참조하면, 예시 주파수 제어 유도 충전 시스템(800)의 간략 블록도는 유도 전력 전달 전송 코일(예

컨대, 도 2 내지 도 4의 113a 및 113b) 및 유도 전력 전달 수신 코일(예컨대, 도 2 내지 도 4의 107a 및 107b)에 활용될 수 있도록 도시된다. 유도 충전 시스템(800)은 제어기(804) 및 직류 변환기(806)에 동작 가능하게 연결된 클록 회로(802)를 포함한다. 클록 회로(802)는 유도 충전 시스템(800)에 대한 타이밍 신호들을 생성할 수 있다.

[0052] 제어기(804)는 직류 변환기(806)의 상태를 제어할 수 있다. 일 실시예에서, 클록 회로(802)는 사이클당 기준으로 직류 변환기(806) 내의 스위치들을 활성화 및 비활성화하기 위해 제어기(804)에 의해 사용되는 주기적 신호들을 생성한다. 임의의 적합한 직류 변환기(806)가 유도 충전 시스템(800)에 사용될 수 있다. 예를 들어, 일 실시예에서, H 브릿지가 직류 변환기(806)에 사용될 수 있다. H 브릿지들은 기술분야에서 알려져 있어서, 단지 H 브릿지의 동작에 대한 간략한 요약이 본 명세서에 기재된다.

[0053] 제어기(804)는 네 개의 스위치(S1, S2, S3, S4)(미도시)의 개폐를 제어한다. 스위치(S1, S4)가 주어진 기간 동안에 닫히고 스위치(S2, S3)가 열리면, 양의 단자로부터 음의 단자로 부하를 통해 전류가 흐를 수 있다. 유사하게, 스위치(S2, S3)가 다른 주어진 기간 동안에 닫힌 반면에 스위치(S1, S4)가 열리면, 음의 단자로부터 양의 단자로 전류가 흐른다. 이러한 스위치들의 개폐는 동일한 부하를 통하는 전류의 방향을 반복적으로 반전시킴으로써 시변(time-varying) 전류를 생성한다. 대안적인 실시예에서, H 브릿지가 요구되지 않을 수 있다. 예를 들어, 단일 스위치가 직류 변환기(806)로부터의 전류의 흐름을 제어할 수 있다. 이러한 방식으로, 직류 변환기(806)는 구형파 생성기로서 기능할 수 있다.

[0054] 직류 변환기(806)에 의해 생성되는 시변 신호 또는 구형파 신호가 변압기(808)에 입력될 수 있다. 통상적으로, 위에서 참조한 테더링 충전 시스템들에 사용되는 것들과 같은 변압기는 2차 코일에 결합되는 1차 코일을 포함하고, 각각의 코일은 공동 코어를 중심으로 감긴다. 그러나, 본 명세서에 기재된 바와 같은 유도 충전 시스템은 공극 및 각각의 코일을 포함하는 각자의 하우징에 의해 분리되는 1차 및 2차 코일을 포함한다. 따라서, 예시된 바와 같이, 변압기(808)는 필수적인 물리적 요소가 아닐 수 있지만, 대신 두 유도적으로 근접한 전자기 코일들, 예컨대 1차 코일(810)(도 2의 시스템(100)의 전송 컴포넌트(113a, 113b)일 수 있음)과 2차 코일(812)(도 2의 시스템(100)의 수신 컴포넌트(107a, 107b)일 수 있음) 사이의 관계 및 인터페이스를 참조할 수 있다.

[0055] 다음은 전송기 및 유도 전력 전달 시스템의 2차 코일(812)과의 상호작용에 대한 간략한 설명이다. 전송기는 2차 코일(812) 내에 전압을 유도하기 위하여 1차 코일(810)에 시변 전압을 제공하도록 구성될 수 있다. 교류 및 구형파 둘 모두 예시로서 시사되었지만, 다른 파형들도 고려됨을 이해할 수 있다. 이러한 경우에, 제어기(804)는 직류 변환기(806)의 복수의 상태를 제어할 수 있다. 예를 들어, 제어기(804)는 전압, 전류, 듀티 사이클, 파형, 주파수, 또는 임의의 이들의 조합을 제어할 수 있다.

[0056] 제어기(804)는 주기적으로 전력 전송 회로부의 동작의 효율을 증가시키기 위하여 1차 코일(810)에 인가되는 파형들의 다양한 특성들을 수정할 수 있다. 예를 들어, 특정 경우에, 제어기(804)는, 2차 코일(812)이 1차 코일(810)에 유도적으로 근접하지 않을 수 있다고 결정되는 경우, 1차 코일(810)에 대한 모든 전력을 중단할 수 있다. 이 결정은 임의의 수의 적합한 방법들로 성취될 수 있다. 예를 들어, 제어기(804)는 1차 코일(810) 상의 유도 부하를 검출하도록 구성될 수 있다. 유도 부하가 특정 선택된 임계치를 하회하는 경우, 제어기(804)는 2차 코일(812)이 1차 코일(810)에 유도적으로 근접하지 않다고 결론내릴 수 있다. 이러한 경우에, 제어기(804)는 1차 코일(810)에 대한 모든 전력을 중단할 수 있다.

[0057] 다른 경우들에서, 제어기(804)는 변압기(808)의 공진 주파수 또는 그 근처에 있도록 듀티 사이클을 설정할 수 있다. 다른 예시에서, 듀티 사이클의 활성화 상태(즉, 하이(high))를 정의하는 파형의 기간은 변압기(808)의 공진 주파수 또는 그 근처에 있도록 선택될 수 있다. 이러한 선택들이 1차 코일(810)과 2차 코일(812) 간의 전력 전달 효율을 증가시킬 수 있음을 이해할 수 있다.

[0058] 대안적인 예시에서, 제어기(804)는 유도 부하에서 스파이크가 감지되는 경우, 1차 코일(810)에 대한 모든 전력을 중단할 수 있다. 예를 들어, 유도 부하가 특이한 비율로 특정 선택된 임계치를 초과하여 급등하는 경우, 제어기(804)는 중간 객체가 1차 코일(810)에 근접하게 유도적으로 배치될 수 있음을 결론내릴 수 있다. 이러한 경우에, 제어기(804)는 1차 코일(810)에 대한 모든 전력을 중단할 수 있다.

[0059] 더 추가적인 예시들에서, 제어기(804)는 1차 코일(810)에 인가되는 파형들의 다른 특성들을 수정할 수 있다. 예를 들어, 수신기 회로부가 전력을 더 요구하는 경우, 제어기(804)는 1차 코일(810)에 인가되는 파형의 듀티 사이클을 증가시킬 수 있다. 관련된 예시에서, 수신기 회로부가 전력을 덜 요구하는 경우, 제어기(804)는 1차 코일(810)에 인가되는 파형의 듀티 사이클을 감소시킬 수 있다. 이러한 각각의 예시들에서, 1차 코일(810)에

인가되는 시간 평균 전력은 수정될 수 있다.

- [0060] 다른 예시에서, 제어기(804)는 1차 코일(810)에 인가되는 파형의 규모를 수정하도록 구성될 수 있다. 이와 같은 예시에서, 수신기 회로부가 전력을 더 요구하는 경우, 제어기(804)는 1차 코일(810)에 인가되는 파형의 최대 전압을 증폭할 수 있다. 관련된 경우에서, 파형의 최대 전압은 수신기 회로부가 전력을 덜 요구하는 경우에 감소될 수 있다.
- [0061] 도 8에 대하여, 그리고 위에서 언급한 바와 같이, 유도 전력 전달 시스템의 전송기 부분은, 1차 코일(810)과 2차 코일(812) 간의 유도 결합을 통해 수신기의 2차 코일(812) 내에 전압을 유도하기 위하여 1차 코일(810)에 시변 신호를 제공하도록 구성될 수 있다. 이러한 방식으로, 1차 코일(810)의 시변 신호에 의한 가변 자속의 생성을 통해 1차 코일(810)에서 2차 코일(812)로 전력이 전달될 수 있다.
- [0062] 2차 코일(812)에서 생성되는 시변 신호는 시변 신호를 DC 신호로 변환하는 직류 변환기(814)에 의해 수신될 수 있다. 임의의 적합한 직류 변환기(814)가 유도 충전 시스템(800)에 사용될 수 있다. 예를 들어, 일 실시예에서, 정류기가 직류 변환기로서 사용될 수 있다. 이어서 DC 신호는 프로그램 가능 부하(816)에 의해 수신될 수 있다.
- [0063] 일부 실시예들에서, 수신기 직류 변환기(814)는 하프 브릿지(half bridge)일 수 있다. 이와 같은 예시들에서, 2차 코일(812)은 증가된 권취 수를 가질 수 있다. 예를 들어, 일부 실시예들에서, 2차 코일은 두 배 많은 권취를 가질 수 있다. 이러한 방식으로, 이해할 수 있는 바와 같이, 2차 코일(812)에 걸쳐 유도되는 전압은 하프 브릿지 정류기에 의해 효율적으로 절반 감소할 수 있다. 특정 경우에, 이 구성은 훨씬 적은 전자 컴포넌트들을 요구할 수 있다. 예를 들어, 하프 브릿지 정류기는 전파(full wave) 브릿지 정류기에 비하여 절반의 트랜지스터들을 요구할 수 있다. 더 적은 전자 컴포넌트들의 결과로서, 저항 손실이 현저하게 감소될 수 있다.
- [0064] 특정 다른 실시예들에서, 수신기도 또한 전송기 내에 존재하는 자화 인덕턴스를 튜닝 아웃(tune out)하는 회로부를 포함할 수 있다. 기술분야에서 알려질 수 있는 바와 같이, 자화 인덕턴스로 인해 불완전하게 결합된 코일들에 의해 형성되는, 변압기 내의 손실이 생길 수 있다. 다른 누설 인덕턴스 중에서, 이 자화 인덕턴스는 전송기의 효율을 현저하게 감소시킬 수 있다. 추가로, 자화 인덕턴스는 1차 및 2차 코일 간의 결합의 기능일 수 있기 때문에, 전송기 자체 내에서 완전히 보상될 필요는 없을 수 있다는 것을 이해할 수 있다. 따라서, 본 명세서에서 논의된 특정 실시예들에서, 동조 회로부가 수신기 내에 포함될 수 있다. 예를 들어, 특정 실시예들에서, 커패시터가 프로그램 가능 부하(816)에 평행하게 위치설정될 수 있다.
- [0065] 더 추가적인 예시들에서, 위에서 참조한 샘플 수정들의 조합이 제어기에 의해 이루어질 수 있다. 예를 들어, 제어기(804)는 전압을 두 배로 늘리고, 듀티 사이클을 감소시킬 수 있다. 다른 예시에서, 제어기는 시간이 지남에 따라 전압을 증가시키는 반면, 시간이 지남에 따라 듀티 사이클을 감소시킬 수 있다. 임의의 수의 적합한 조합들이 본 명세서에서 고려된다는 것을 이해할 수 있다.
- [0066] 다른 실시예들은 다수의 1차 코일들(810)을 포함할 수 있다. 예를 들어, 두 개의 1차 코일이 존재하는 경우, 각각은 독립적으로 또는 동시에 활성화 또는 사용될 수 있다. 이와 같은 실시예에서, 개별적인 코일들은 제어기(804)에 각각 결합될 수 있다. 추가적인 예시들에서, 여러 개별적인 1차 코일들(810) 중 하나가 선택적으로 단락될 수 있다. 예를 들어, 스위치가 코일에 병렬로 위치설정되어 스위치가 꺼질 때 전류가 인덕터를 통해 흐르도록 할 수 있다. 반면에, 스위치가 켜질 때, 전류는 코일을 통해 흐르지 않을 것이다. 스위치는 임의의 적합한 유형의 수동, 고체 상태, 또는 릴레이 기반 스위치일 수 있다. 이러한 방식으로, 여러 코일들의 각각을 통하는 전류의 증가량은 선택에 의해 제어될 수 있다. 예를 들어, 높은 유도 부하를 갖는 환경에서, 스위치는 1차 코일(810)을 구비한 회로 내의 코일을 포함하도록 꺼질 수 있다.
- [0067] 도 9는 명료함을 목적으로 다수의 컴포넌트가 생략된 다른 실시예에 따른 유도 전력 전송 시스템(900)의 간략 등각투상도이다. 예시된 바와 같이, 제1 전자 디바이스(901)는 제2 전자 디바이스(902)로부터 유도적으로 전송되는 전력을 수신하도록 동작 가능할 수 있다; 제1 전자 디바이스는 하나 이상의 배터리(미도시) 내에 전력을 저장할 수 있다. 제1 전자 디바이스는 하우징(903)을 포함할 수 있고, 제2 전자 디바이스는 하우징(904)을 포함할 수 있다.
- [0068] 제1 전자 디바이스(901)는 스마트폰으로 예시되고, 제2 전자 디바이스(902)는 스마트폰을 위한 충전 도크로 예시된다. 그러나, 이는 예시임이 이해된다. 다양한 구현예들에서, 제1 및/또는 제2 전자 디바이스들은 임의의 종류의 전자 디바이스들일 수 있다. 또한, 제1 전자 디바이스(901)는 제2 전자 디바이스(902)로부터 유도적으로 전송되는 전력을 수신하는 것으로 기재되지만, 이는 예시이고, 다른 전송 구성들이 본 개시내용의 범주를 벗

어나지 않으면서 활용될 수 있음이 이해된다.

- [0069] 도 10a는 도 9의 단면(C-C)를 따라 취해진, 도 9의 유도 전력 전송 시스템(900)의 제1 구현예의 측면면도이다. 예시된 바와 같이, 제1 전자 디바이스(901)는 유도성 수신 코일(907) 및 정렬 자석(905)을 포함할 수 있다. 또한 예시된 바와 같이, 제2 전자 디바이스(902)는 유도성 전송 코일(908) 및 정렬 자석(906)을 포함할 수 있다. 정렬 자석들(905, 906)은 유도 전력 전송을 위한 유도성 전송 및 수신 코일들을 정렬하는 것을 돕고 전송 동안 코일들을 계속 정렬시키도록 동작 가능할 수 있다.
- [0070] 예시된 바와 같이, 유도 전력 전송 동안 유도성 전송 및 수신 코일들(907, 908)에 의해 자속(1001a)이 생성되고 그것들을 통해 흐를 수 있다. 이러한 자속(1001)은 하우징(903) 및/또는 하우징(904)과 상호작용할 수 있다. 이 상호작용은 하우징(903) 및/또는 하우징(904)에서 와전류들이 형성되도록 야기할 수 있다. 이러한 와전류들은 유도 전력 전송에서 효율 손실을 야기할 수 있고/있거나 하우징(903) 및/또는 하우징(904)의 하나 이상의 부분의 온도를 증가시킬 수 있다.
- [0071] 도 10b는 도 9의 단면(C-C)를 따라 취해진, 도 9의 유도 전력 전송 시스템(900)의 제2 구현예의 측면면도이다. 도 10a와 대조적으로, 하나 이상의 자기장 지향 재료(909a, 909b, 910a, 910b) 또는 차폐부들은 유도성 수신 코일(907)과 하우징(903) 및/또는 유도성 전송 코일(908)과 하우징(904) 사이에 위치설정될 수 있다. 이 자기장 지향 재료들은 각각의 하우징들의 부분들로부터 자속(1001b)을 차단하거나 또는 지향시킬 수 있다.
- [0072] 예시된 바와 같이, 자기장 지향 재료들(909a, 909b, 910a, 910b)은 자속(1001b)을 형상화하여 각각의 하우징들(903, 904)의 표면들로부터 자속을 차단할 수 있다. 이것은 자속과 하우징의 측부들 사이의 상호작용을 감소시킴으로써, 표면 부분들에서의 와전류들의 형성, 유도 전력 전송의 효율 손실, 및/또는 측부들에서의 온도의 증가를 감소, 또는 방지할 수 있다.
- [0073] 다양한 구현예들에서, 자기장 지향 재료들(909a, 909b, 910a, 910b)은 반자성 재료로 형성될 수 있다. 반자성 재료는 외부에서 인가되는 자기장에 반대로 자기장을 생성함으로써, 반발 효과를 일으키는 재료이다. 이러한 반자성 재료들은 흑연, 비스무트, 그래핀, 열분해 탄소 등을 포함할 수 있다.
- [0074] 일부 구현예들에서, 자기장 지향 재료들(909a, 909b, 910a, 910b)은 초전도성 재료로 형성될 수 있다. 초전도성 재료는 특성 임계 온도 아래로 냉각될 때 0의 전기 저항성을 나타내고 자기장을 밀어내는 재료이다. 이러한 초전도성 재료들은 란탄넘-기반 큐프레이트 페로브스카이트(cuprate perovskite) 재료, 이트륨 바륨 구리 산화물(yttrium barium copper oxide), 란탄넘 산소 불소 철 비화물(lanthanum oxygen fluorine iron arsenide) 등을 포함할 수 있다.
- [0075] 자기장 지향 재료들(909a, 909b, 910a, 910b)이 흑연과 같은 상대적으로 높은 열 전도성 재료로 형성되는 구현예들과 같은 다양한 구현예들에서, 자기장 지향 재료들은 열 확산기로서 동작할 수 있다. 이러한 구현예들에서, 자기장 지향 재료들은 유도 전력 전송에 의해 생성되는 열 및/또는 다른 발열원들로부터 오는 열(예컨대 전력 발산 컴포넌트들, 솔라 로딩(solar loading) 등에 의해 생성되는 열)을 발산할 수 있다.
- [0076] 또한, 자기장 지향 재료들(909a, 909b, 910a, 910b)이 열 확산기로서 동작하는 구현예들에서, 자기장 지향 재료들은 그것들의 열 발산 특성들을 최적화하도록 구성될 수 있다. 일반적으로, 자기장 지향 재료들이 특정 기간 동안 발산할 수 있는 열의 양은 자기장 지향 재료들의 표면적, 자기장 지향 재료들의 두께, 및/또는 다른 이러한 요인들에 관련될 수 있다.
- [0077] 예를 들어, 일부 예시들에서, 열 발산을 증가시키고 열 발산에 요구되는 시간을 줄이면서, 가능한 많은 하우징들(903 및/또는 904)으로부터 자속(1001b)을 차단하기 위하여, 자기장 지향 재료들이 재료의 양에 비하여 넓은 표면적을 갖도록 자기장 지향 재료들(909a, 909b, 910a, 910b)이 두께(도 10b에서 수평으로 도시됨)에 대하여 길이(도 10b에서 수직으로 도시됨) 및/또는 폭(도 10b는 단면도이기 때문에 도 10b에는 도시되지 않음)을 증가시키도록 구성될 수 있다.
- [0078] 다른 예시로서, 자기장 지향 재료들(909a, 909b, 910a, 910b)은 재료들의 길이 및 폭이 차지하는 것 이상으로 자기장 지향 재료들의 표면적을 증가시키기 위하여, 핀 또는 연장부와 같은 하나 이상의 돌출부를 형성할 수 있다. 이러한 돌출부들은 자기장 지향 재료들로 하여금 그러한 구조물이 없고, 자속(1001b)로부터 차폐되는 하우징들(903 및/또는 904)을 개조하지 않는 실시예들보다 짧은 길이의 시간 동안 더 많은 열을 발산하도록 할 수 있다.
- [0079] 예시된 바와 같이, 자기장 지향 재료들(909a, 909b)은 유도성 수신 코일(907)의 하나 이상의 표면과 하우징

(903)의 하나 이상의 내부 부분 사이에 위치설정될 수 있다. 유사하게 예시된 바와 같이, 자기장 지향 재료들(910a, 910b)은 유도성 전송 코일(908)의 하나 이상의 표면과 하우징(904)의 하나 이상의 내부 부분 사이에 위치설정될 수 있다. 그러나, 이는 예시임이 이해된다. 다양한 구현예들에서, 자기장 지향 재료는 유도 코일들과 내부 하우징 부분들 사이에 위치설정되어, 하우징들의 내부, 및/또는 하나 이상의 외부 하우징 표면 상에 위치할 수 있다.

[0080] 일부 구현예들에서, 하우징들(903 및/또는 904)이 자체적으로 자기장 지향 재료들(예컨대, 반자성 재료들 및/또는 초전도성 재료들)로 형성될 수 있다. 대안적으로, 다양한 구현예들에서, 하우징들은 상자성 재료들, 자기장 지향 재료들과 상자성 재료들의 조합(재료들이 외부에서 인가되는 자기장에 의해 끌림), 전도성 재료들, 및/또는 임의의 기타 재료들로 형성될 수 있다.

[0081] 예시된 바와 같이, 자기장 지향 재료들(909a, 909b, 910a, 910b)은 두 하우징(903, 904)의 두 내면 상에 위치설정된다. 그러나, 이는 예시임이 이해된다. 다양한 구현예들에서, 임의의 수, 또는 양의 자기장 지향 재료들이 본 개시내용의 범주를 벗어나지 않으면서 다양하게 위치설정될 수 있다.

[0082] 예를 들어, 일부 구현예들에서, 제1 전자 디바이스(901)는 자기장 지향 재료들(909a, 909b)을 포함할 수 있는 반면, 자기장 지향 재료들(910a, 910b)은 제2 전자 디바이스(902)에서 생략될 수 있다. 다른 예시로서, 다양한 구현예들에서, 제1 전자 디바이스는 자기장 지향 재료들(909b)을 포함하지만, 자기장 지향 재료(909a)를 생략할 수 있고, 제2 전자 디바이스는 자기장 지향 재료(910b)를 포함하지만 자기장 지향 재료(910a)를 생략할 수 있다. 다른 예시로서, 자기장 지향 재료는 하우징(903 및/또는 904)의 상부 내부 표면 상의, 제1 및/또는 제2 전자 디바이스(901, 902)의 단지 하나의 면/영역 상에 포함될 수 있다. 다양한 구성들이 가능하고 고려된다.

[0083] 또 다른 예시로서, 일부 구현예들에서, 제1 전자 디바이스(901) 및/또는 제2 전자 디바이스(902)는 자기장 지향 재료들(909a, 909b, 910a, 910b)에 추가하여, 자기장 지향 재료를 포함할 수 있다. 이 예시의 일부 인스턴스에서, 추가적인 자기장 지향 재료는 하우징들(903 및/또는 904)의 내부 및/또는 하나 이상의 외부 표면 상에 위치설정될 수 있다.

[0084] 또 다른 예시에서, 다양한 구현예들에서, 자기장 지향 재료는 본 개시내용의 범주를 벗어나지 않으면서 유도성 수신 코일(907) 및/또는 유도성 전송 코일(908)의 모든 표면들을 둘러싸도록 위치설정될 수 있다. 예를 들어, 도 10c는 도 9의 단면(C-C)를 따라 취해진, 도 9의 유도 전력 전송 시스템(900)의 제3 구현예의 측면면도이다.

[0085] 이 구현예에서, 자기장 지향 재료(909c)는 유도성 전송 코일(908)을 향하는 자로(magnetic path)와 대면하는 표면 이외의 유도성 수신 코일(907)의 모든 표면들을 둘러쌀 수 있다. 유사하게, 자기장 지향 재료(910c)는 유도성 수신 코일을 향하는 자로와 대면하는 표면 이외의 유도성 전송 코일의 모든 표면들을 둘러쌀 수 있다. 그와 같이, 자기장 지향 재료들(909c, 910c)은 자속(1001c)을 형상화하여 유도 전력 전송의 자로에 있지 않은 하우징들(903, 904)의 모든 표면들로부터의 자속(1001c)을 차단할 수 있다.

[0086] 도 10a 내지 도 10c는 일 샘플 방향으로 순환하듯이 자기장들(100a 내지 1000c)을 예시하지만, 이는 예시임이 이해된다. 다른 실시예들에서, 자기장(100a 내지 1000c)의 하나 이상이 본 개시내용의 범주를 벗어나지 않고, 반전될 수 있다.

[0087] 도 11은 유도 전력 전송 시스템을 제조하기 위한 예시 방법(1100)을 도시하는 방법 다이어그램이다. 이 예시 방법은 도 9, 도 10b, 및/또는 도 10c의 시스템들에 의해 수행될 수 있다.

[0088] 흐름도는 블록(1101)에서 시작하여, 전자 디바이스의 유도 코일은 유도 전력 전송 시스템에서의 사용을 위하여 구성될 수 있다. 유도 코일은 전송 코일 및/또는 수신 코일일 수 있다. 일부 구현예들에서, 유도 전력 전송 시스템에서의 사용을 위하여 유도 코일을 구성하는 단계는 유도적으로 전력을 전송 및/또는 수신하도록 유도 코일을 구성하는 단계를 포함할 수 있다. 다른 구현예들에서, 유도 전력 전송 시스템에서의 사용을 위하여 유도 코일을 구성하는 단계는 유도적으로 전력을 전송 및/또는 다른 유도 코일로부터 전력을 수신하도록 유도 코일을 구성하는 단계를 포함할 수 있다.

[0089] 이어서 흐름도는 블록(1102)으로 진행되어, 자기장 지향 메커니즘은 전자 디바이스의 하우징으로부터 유도 전력 전송 시스템의 자속을 차단하도록 위치설정된다. 이와 같은 자기장 지향 메커니즘은 반자성 재료들, 초전도성 재료들, 및 자속을 차단하도록 동작 가능한 것들과 같은 재료들을 포함할 수 있다.

[0090] 방법(1100)이 위에서 특정 순서로 수행되는 특정 동작들을 포함하는 것으로서 도시되고 기술되었지만, 이는 예시임이 이해된다. 다양한 구현예들에서, 동일, 유사, 및/또는 상이한 동작들의 다양한 순서들이 본 개시내용의

범주를 벗어나지 않으면서 수행될 수 있다.

- [0091] 예를 들어, 블록(1102)은 전자 디바이스의 하우징으로부터 유도 전력 전송 시스템의 자속을 차단하도록 자기장 지향 메커니즘을 위치설정하는 단계로서 예시되고 기재된다. 그러나, 일부 구현예들에서, 자속과 하우징 부분 간의 상호작용은 본 개시내용의 범주를 벗어나지 않으면서 완전히 차단되는 것이 아니라 감소될 수 있다. 자속과 하우징 부분 간의 상호작용의 이러한 감소는 반자성 재료들, 초전도성 재료들, 등과 같은 재료들을 활용하여 수행될 수 있다.
- [0092] 다른 예시로서, 다양한 구현예들에서, 자기장 지향 메커니즘을 열 확산기로서 열을 발산하도록 구성하는 추가적인 동작이 본 개시내용의 범주를 벗어나지 않으면서 수행될 수 있다. 이러한 열은 전력 발산 컴포넌트들, 솔라 로딩 등에 의해 생성되는 열과 같은, 유도 전력 전송 및/또는 다른 요인들에 의해 생성될 수 있다.
- [0093] 도 1 내지 도 11은 다양한 실시예들의 맥락에서 논의되지만, 이것들은 예시임이 이해된다. 다양한 구현예들에서, 다양하고 상이하게 논의된 실시예들의 다양한 특징부들은 본 개시내용의 범주를 벗어나지 않으면서 함께 활용될 수 있다.
- [0094] 도 12 내지 도 14는 본 명세서에 개시되는 자기 연결 및 정렬 기술들의 다양한 실시예들이 활용될 수 있는 샘플 전자 디바이스들(1201 내지 1401)의 등각투상도를 예시한다. 예시된 바와 같이, 도 12는 스마트폰(1201)을 예시하고, 도 13은 태블릿 컴퓨터(1301)를 예시하고, 도 14는 웨어러블 디바이스(1401)를 예시한다. 그러나, 이것들은 예시이고 본 명세서에 개시되는 자기 연결 및 정렬 기술들의 실시예들은 본 개시내용의 범주를 벗어나지 않으면서 매우 다양하고 상이한 전자 디바이스들에 활용될 수 있음이 이해된다.
- [0095] 도 1 내지 도 11은 컴포넌트들의 다양한 구성들(예컨대 유도 전력 수신 코일(107a, 107b), 유도 전력 전송 코일(113a, 113b), 및 자기 요소들(105, 111))을 예시하지만, 이것들은 예시임이 이해된다. 다양한 구현예들에서 다양한 다른 구성들이 본 개시내용의 범주를 벗어나지 않으면서 가능하다.
- [0096] 예를 들어, 도 15는 도 14의 단면(D-D)을 따라 취해지는, 도 14의 웨어러블 디바이스(1401)의 개략적 측면면도이고, 유도 전력 수신 코일(1407a, 1407b), 제1 자기 요소(1405), 제1 연결 표면(1403), 차폐 요소들(1440a, 1440b), 및 차폐 요소(1406)의 다른 샘플 구성을 예시한다. 그러나, 이 구성도 또한 예시이고 다른 구성들도 본 개시내용의 범주를 벗어나지 않으면서 가능하다는 것이 이해된다.
- [0097] 예를 들어, 다양한 구현예들에서 도 10a 내지 도 10c의 자기장 지향 재료들(909a, 909b, 및/또는 909c)과 같은 하나 이상의 자기장 지향 재료는 본 개시내용의 범주를 벗어나지 않으면서 웨어러블 디바이스(1401)의 하우징의 다양한 부분들 상에 및/또는 그 내부에 위치설정될 수 있다.
- [0098] 위에서 기술되고 첨부 도면에 예시된 바와 같이, 본 개시내용은 유도 전력 전달에서의 자기 차폐를 위한 시스템들 및 방법들을 개시한다. 제1 연결 표면 및 제1 연결 표면에 인접하게 위치설정되는 유도 전력 전달 수신 코일 및 제1 자기 요소를 구비한 제1 전자 디바이스는 정렬 위치에서 제2 연결 표면 및 제2 연결 표면에 인접하게 위치설정되는 유도 전력 전달 전송 코일 및 제2 자기 요소를 구비한 제2 전자 디바이스와 연결된다. 정렬 위치에서, 제1 및 제2 전자 디바이스들의 상대적인 위치는 제1 및 제2 자기 요소들 간의 자기 결합에 의해 유지될 수 있다. 정렬 위치에서 유도 전력 전달 전송 코일은 유도 전력 전달 수신 코일에 전력을 전송하도록 구성될 수 있다. 제1 및/또는 제2 자기 요소들 및/또는 유도 전력 전달 수신 및/또는 전송 코일들은 유도 전력 전달 수신 및/또는 전송 코일들에 의해 제1 및/또는 제2 자기 요소들에서 야기되는 와전류들을 최소화 또는 감소시키도록 구성될 수 있다. 이러한 방식으로, 자기 연결 메커니즘들이 유도 전력 전달의 손상 및/또는 과도한 열의 야기 없이 활용될 수 있다.
- [0099] 본 개시내용에서, 개시된 방법들은 디바이스에 의해 관독 가능한 명령어들의 세트들 또는 소프트웨어를 활용하여 구현될 수 있다. 또한, 개시된 방법들에서 단계들의 특정 순서 또는 계층은 예시적인 접근법들의 예시들이 이해된다. 다른 실시예들에서, 방법에서 단계들의 특정 순서 또는 계층은 개시된 요지 내에 남아있으면서 재배열될 수 있다. 첨부된 방법 청구항들은 예시적인 순서로 다양한 단계들의 요소들을 나타내고, 나타난 특정 순서 또는 계층으로 반드시 제한되는 것을 의미하지는 않는다.
- [0100] 설명한 개시내용은 그에 저장된 명령어들을 갖는 비일시적 기계 판독가능한 매체를 포함할 수 있는 컴퓨터 프로그램 제품 또는 소프트웨어를 활용할 수 있고, 이는 본 개시내용의 기술들을 활용하는 프로세스를 수행하기 위해 컴퓨터 시스템(예컨대 컴퓨터 제어 제조 시스템 및/또는 다른 전자 디바이스들)을 프로그래밍하는 데 사용될 수 있다. 비일시적 기계 판독가능한 매체는 기계(예컨대, 컴퓨터)에 의해 판독가능한 형태(예컨대, 소프트웨어, 프로세싱 애플리케이션)로 정보를 저장하기 위한 임의의 메커니즘을 포함한다. 비일시적 기계 판

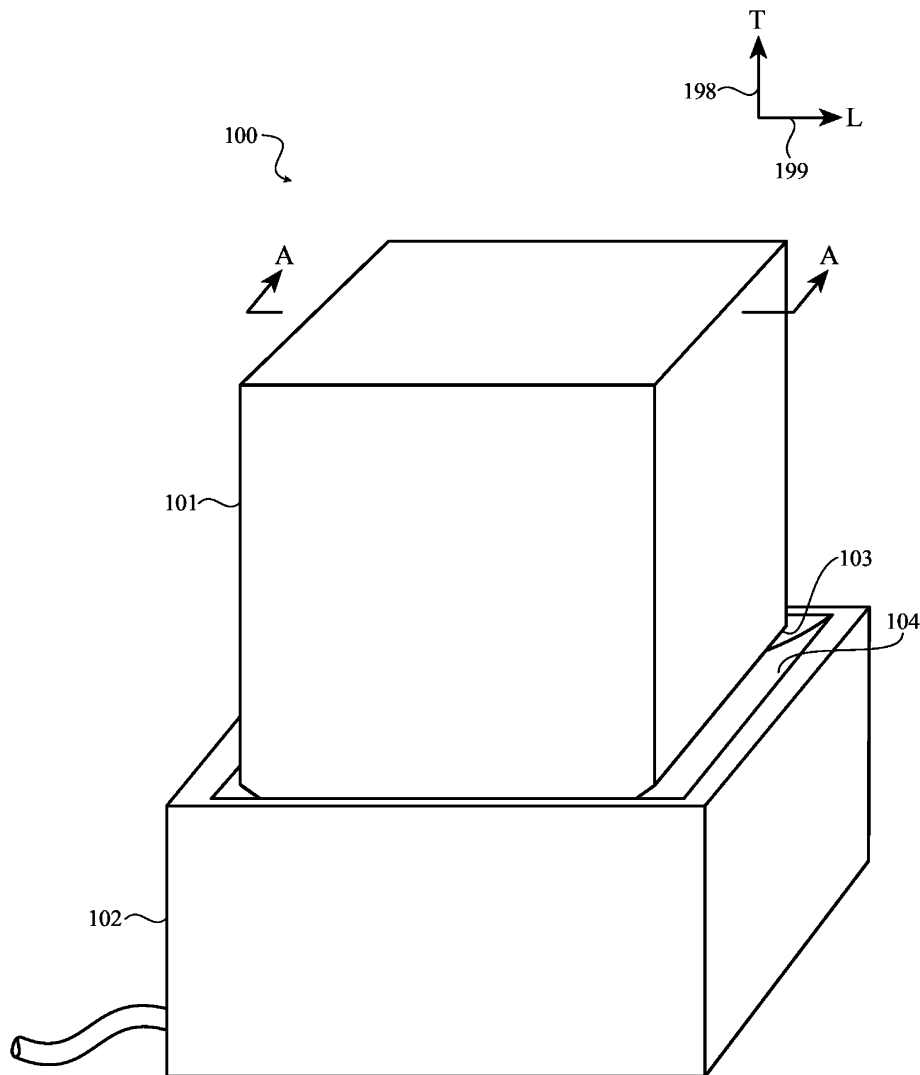
독가능한 매체는 자기 저장 매체(예컨대, 플로피 디스켓, 비디오 카세트 등); 광학 저장 매체(예컨대, CD-ROM); 광자기 저장 매체; 판독 전용 메모리(ROM); 랜덤 액세스 메모리(RAM); 소거 및 프로그램 가능 메모리(예컨대, EPROM 및 EEPROM); 플래시 메모리 등의 형태를 취할 수 있지만 이에 제한되지 않는다.

[0101] 본 개시내용과 본 개시내용의 다수의 수반되는 장점은 전술한 설명에 의해 이해될 것으로 여겨지며, 개시된 요지로부터 벗어나는 일 없이 또는 모든 그 실질적인 장점을 희생시키는 일 없이 구성요소들의 형태, 구성 및 배열에 있어서 다양한 변형이 이루어질 수 있다는 점이 명백해질 것이다. 설명되는 형태는 단지 설명을 위한 것이며, 하기 청구범위는 그러한 변형들을 포괄하고 포함하는 것으로 의도된다.

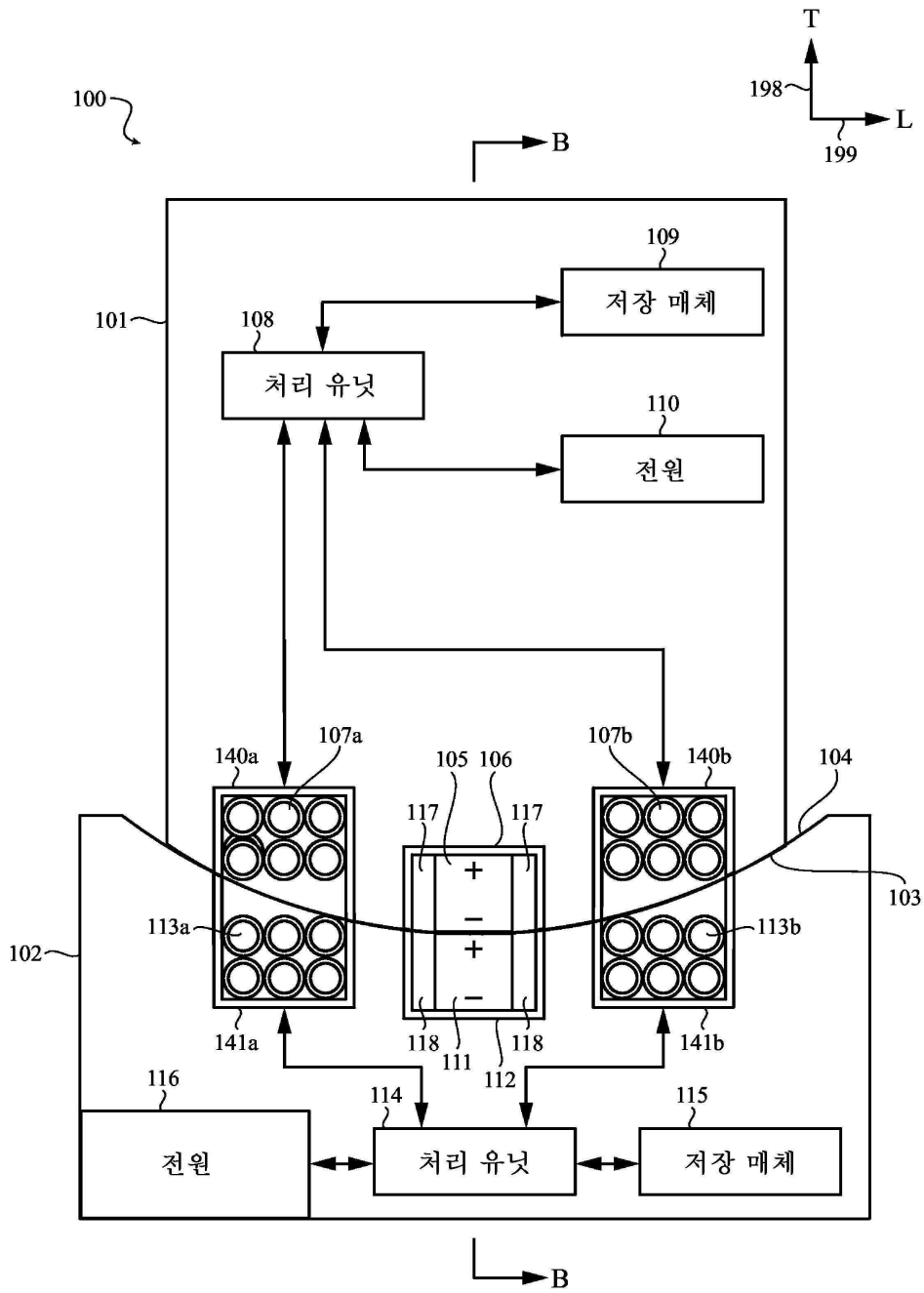
[0102] 본 개시내용은 다양한 실시예들을 참조하여 설명하였지만, 이러한 실시예들은 예시적이고 본 개시내용의 범주는 그들에 제한되지 않음을 이해할 것이다. 많은 변형, 수정, 추가, 및 개선이 가능하다. 보다 일반적으로, 본 개시내용에 따른 실시예들은 문맥 또는 특정 실시예들에서 설명된다. 기능성은 본 개시내용의 다양한 실시예에서 서로 다르게 블록들로 분리 또는 조합되거나, 상이한 용어로 설명될 수 있다. 이들 및 다른 변형들, 수정들, 추가들 및 개선들은 다음의 청구범위에 정의된 바와 같이 본 개시내용의 범주 내에 속할 수 있다.

도면

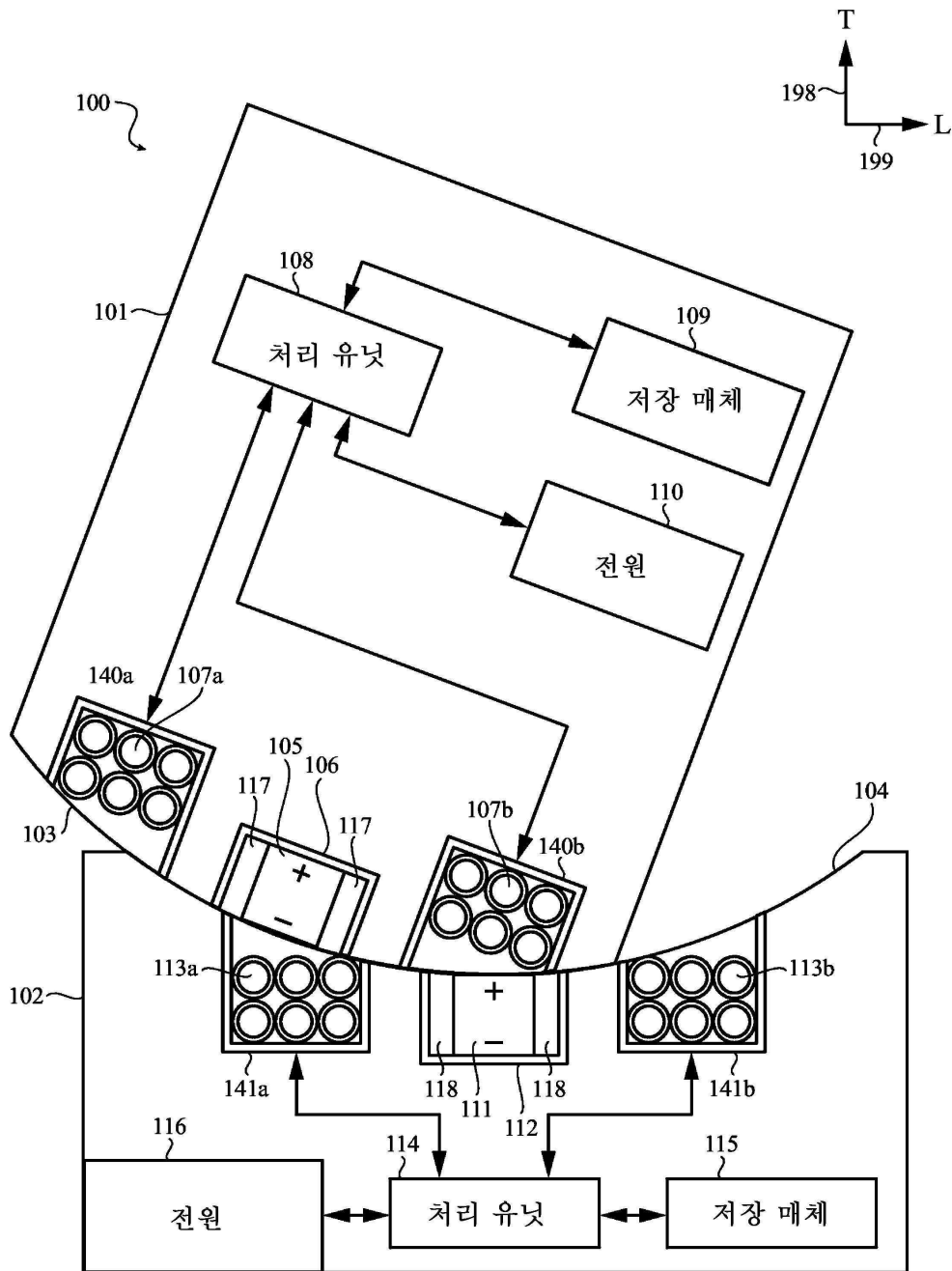
도면1



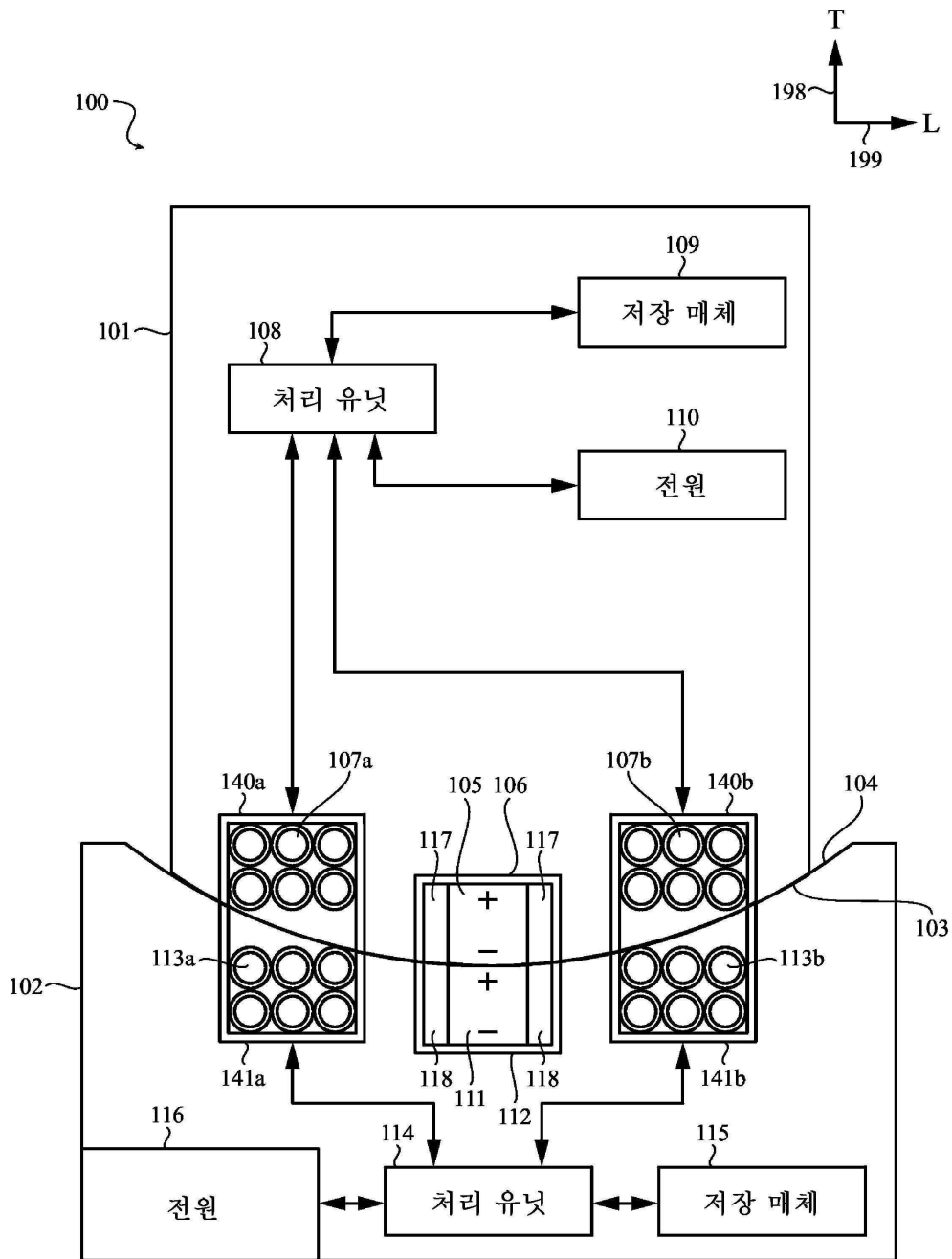
도면2



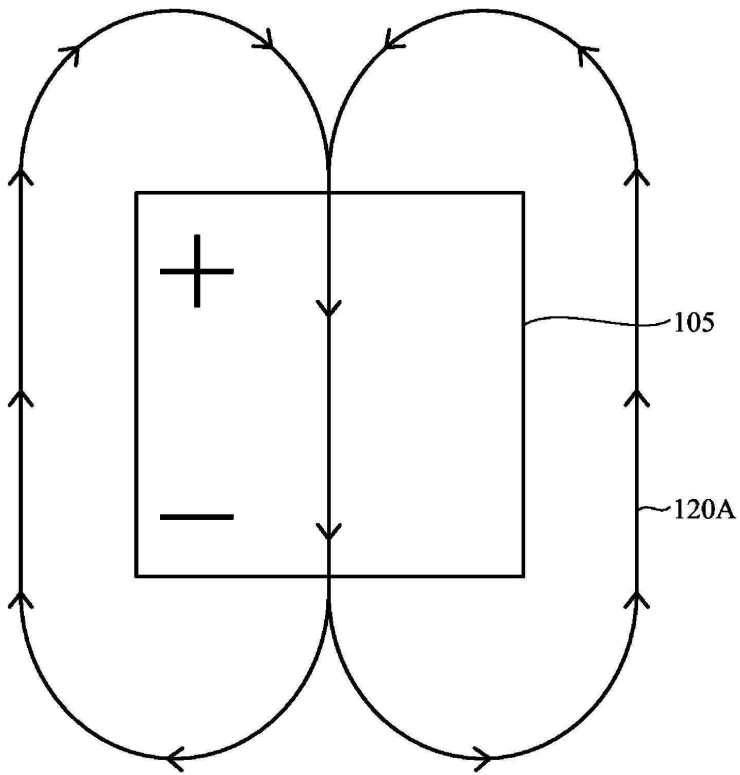
도면3



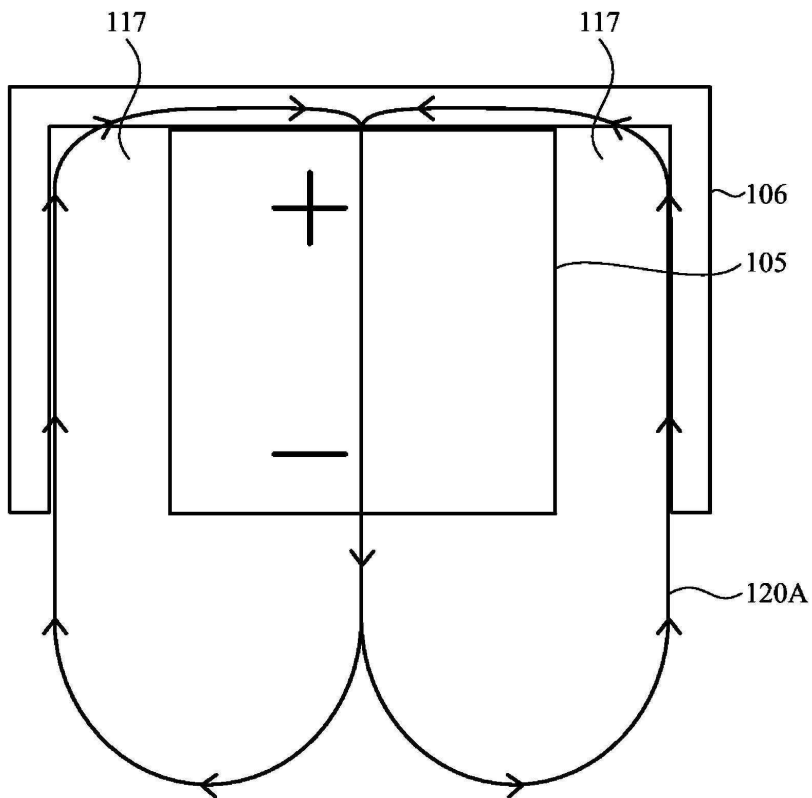
도면4



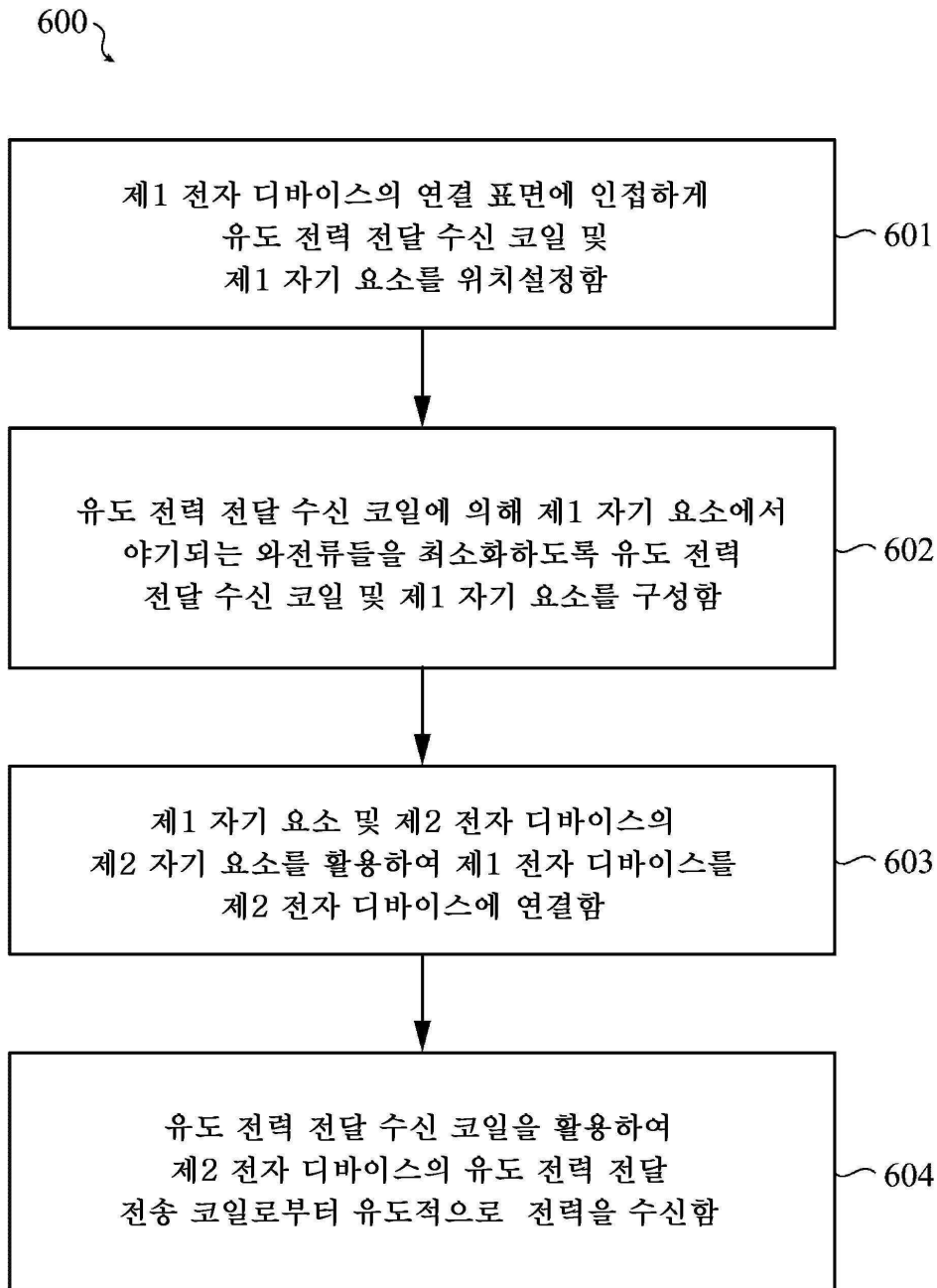
도면5a



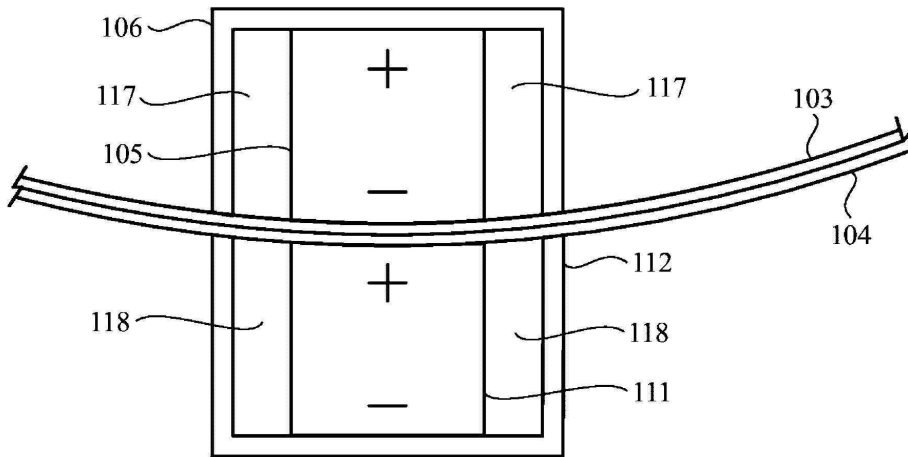
도면5b



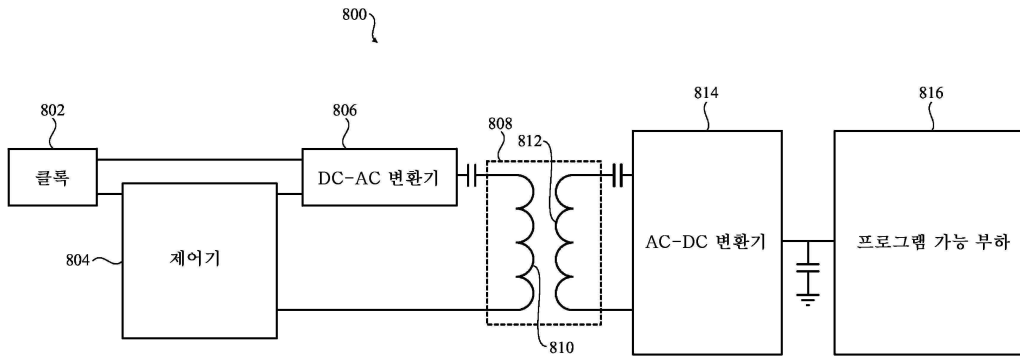
도면6



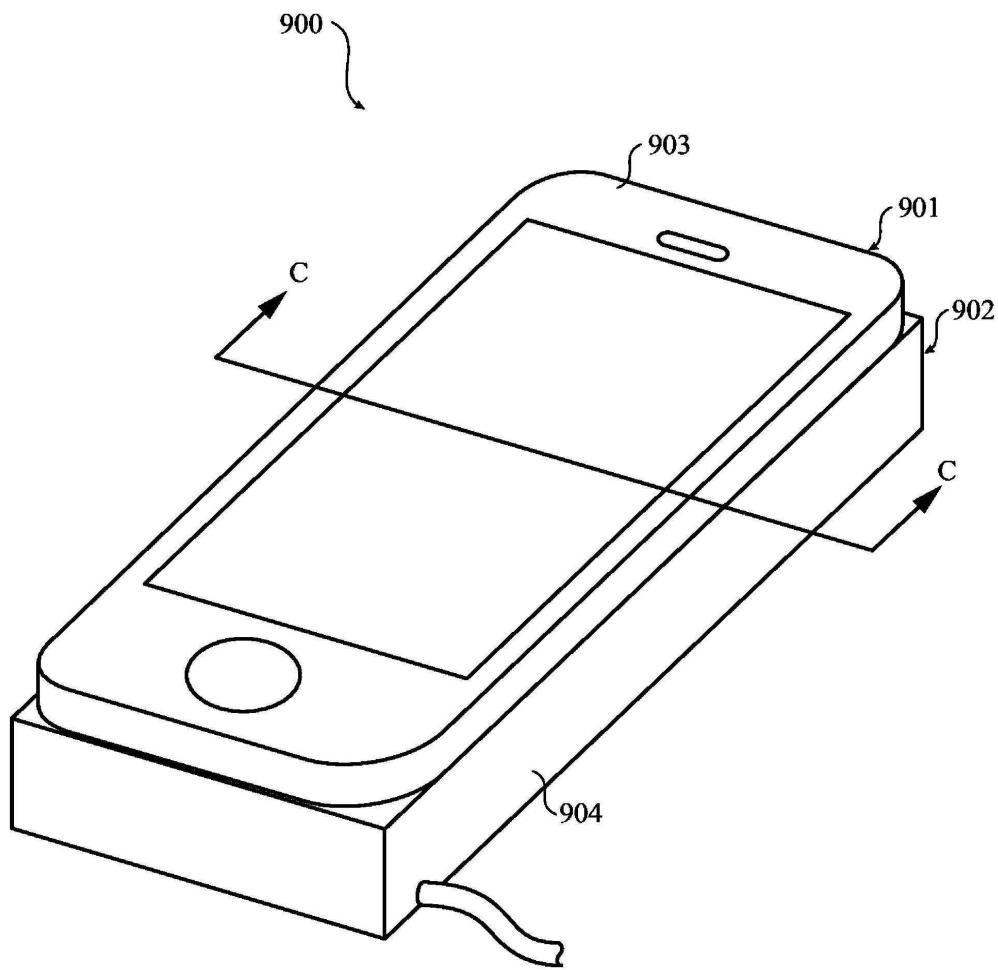
도면7



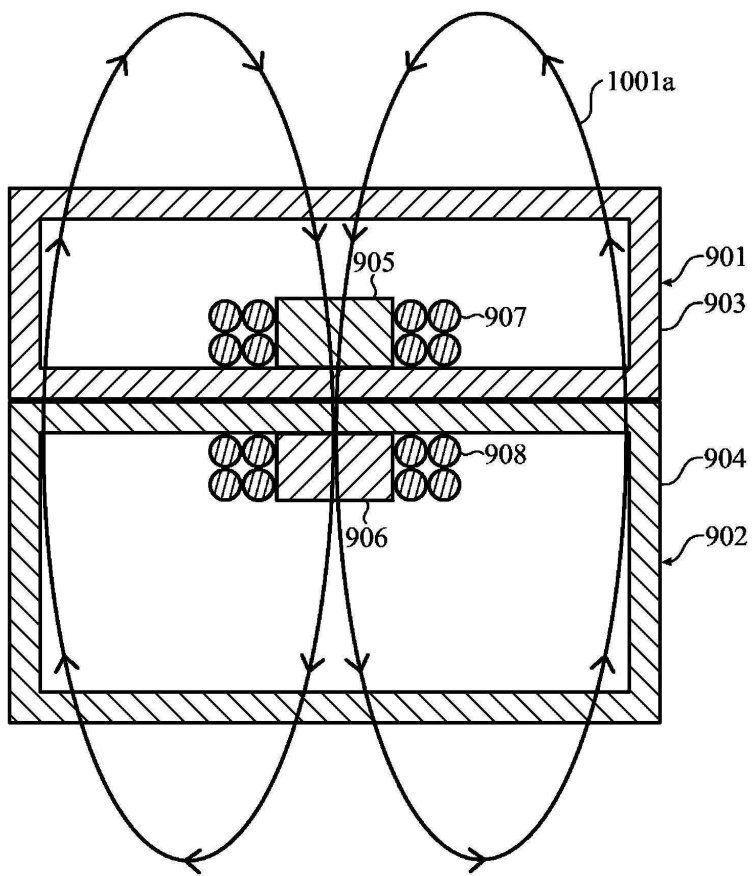
도면8



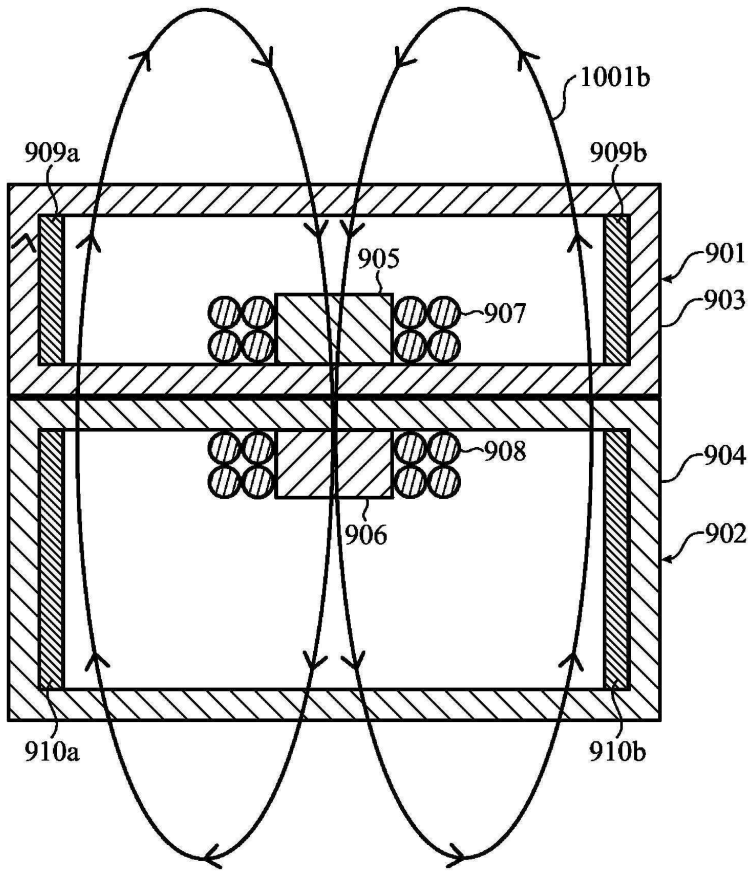
도면9



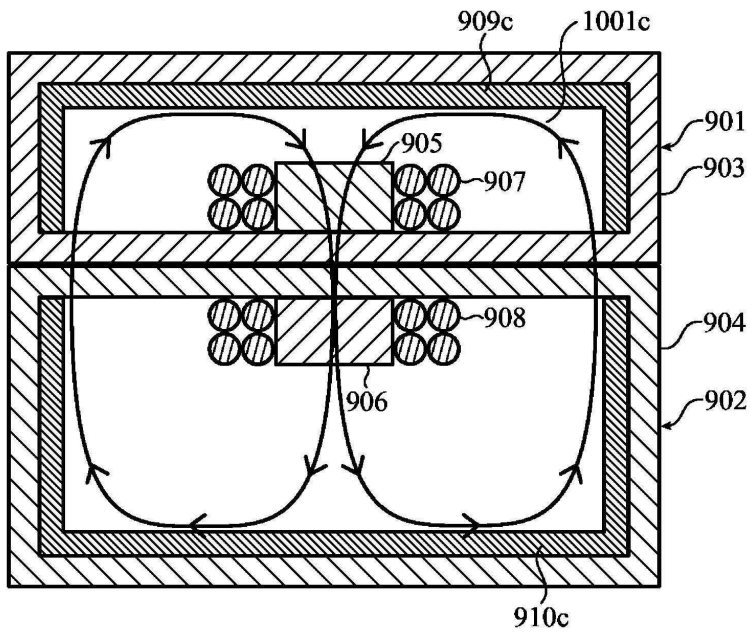
도면10a



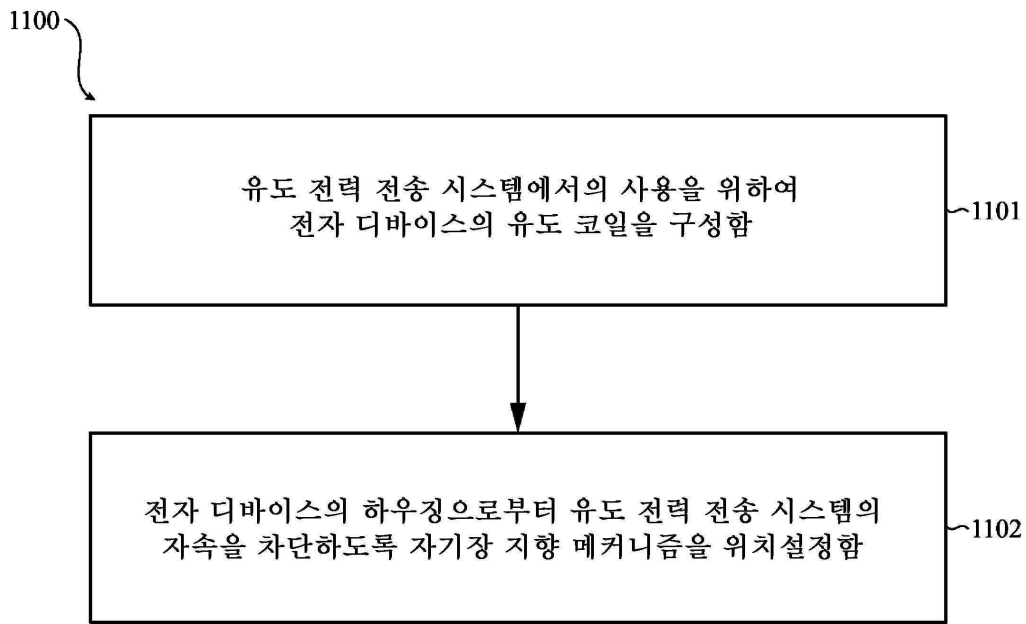
도면10b



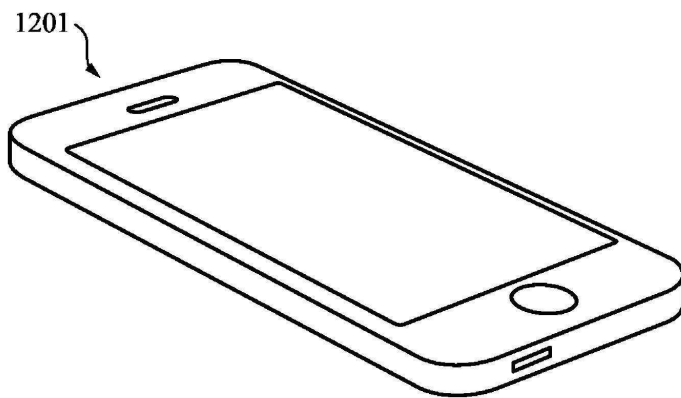
도면10c



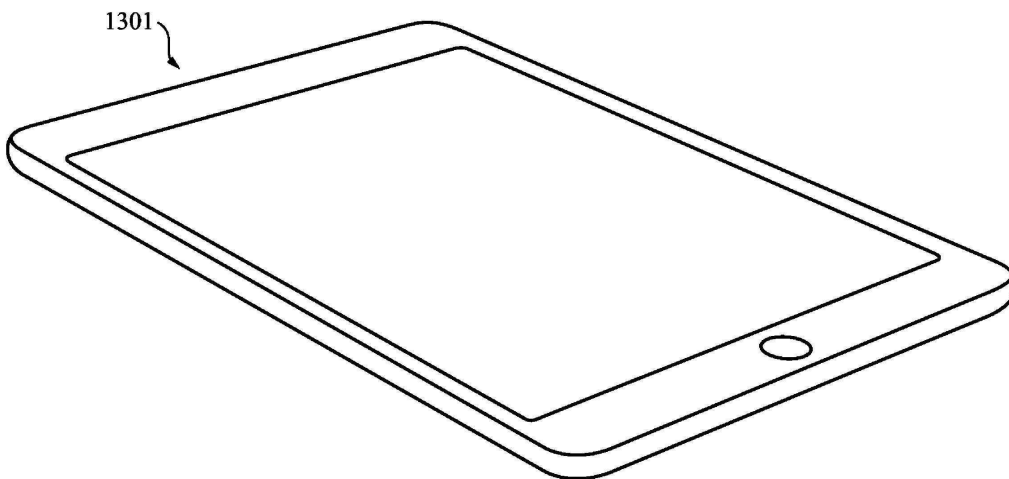
도면11



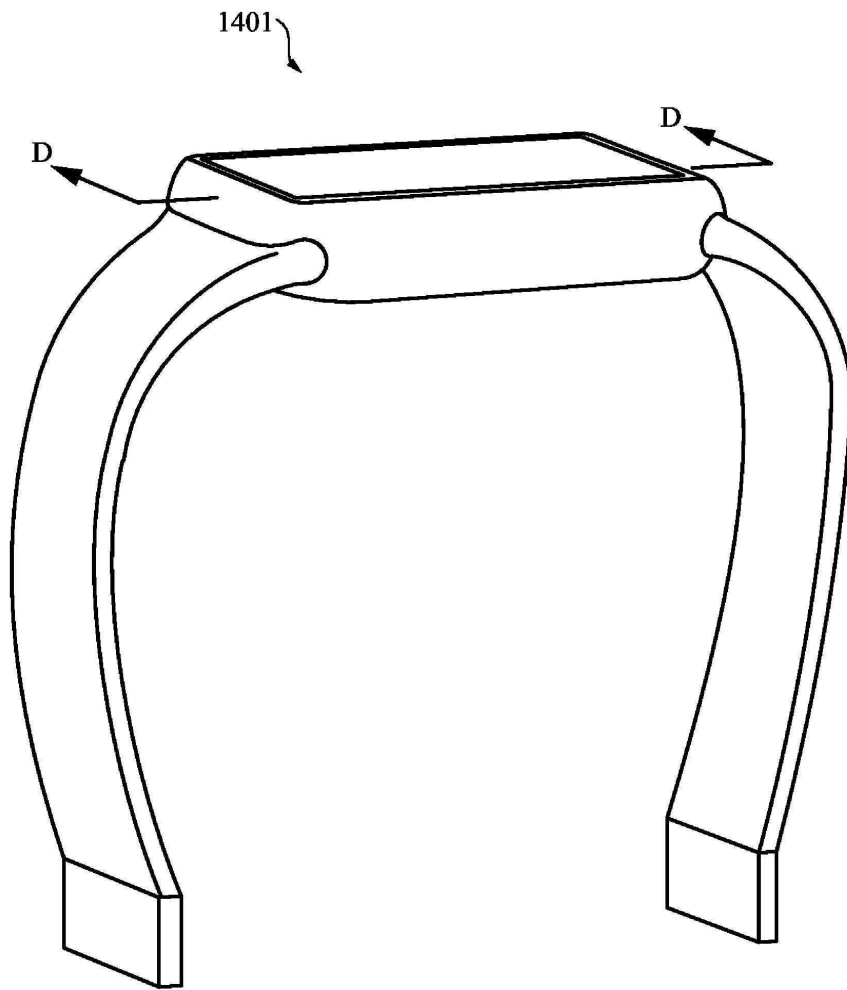
도면12



도면13



도면14



도면15

