



(12)发明专利申请

(10)申请公布号 CN 106555165 A

(43)申请公布日 2017.04.05

(21)申请号 201610956494.X

(22)申请日 2016.10.27

(71)申请人 蚌埠玻璃工业设计研究院

地址 233010 安徽省蚌埠市禹会区涂山路  
1047号

(72)发明人 彭寿 姚婷婷 杨勇 金克武  
李刚 沈洪雪 曹欣 徐根保  
王芸

(74)专利代理机构 安徽省蚌埠博源专利商标事  
务所 34113

代理人 陈俊

(51)Int.Cl.

C23C 14/35(2006.01)

C23C 14/08(2006.01)

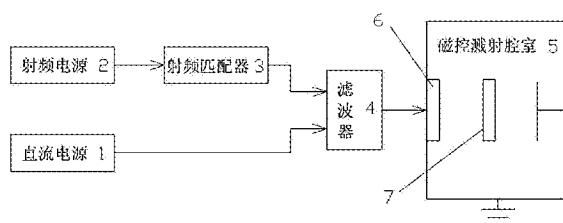
权利要求书1页 说明书3页 附图1页

(54)发明名称

一种制备致密AZO薄膜的方法

(57)摘要

本发明公开一种制备致密AZO薄膜的方法，包括以下步骤：a)将衬底置于磁控溅射腔室内，采用AZO陶瓷靶材，用Ar离子做为溅射气体；b)采用直流电源与射频电源共同作用于阴极，射频电源通过射频匹配器连接至滤波器的输入接口，直流电源也连接至滤波器的输入接口，滤波器将直流电源与射频电源中相一致的电波耦合输出至阴极；c)磁控溅射时，直流电源溅射功率为50W，射频电源溅射功率为150~250W，靶电压为39~120V，溅射生长出符合工艺要求的AZO薄膜；采用直流射频耦合磁控溅射室温制备AZO薄膜，降低了靶电压，电子的能量降低，薄膜内部缺陷减少、薄膜透过率提高，致密性变好；并且由于射频使得粒子离化率提高，AZO薄膜的电学性能有显著提高。



1. 一种制备致密AZO薄膜的方法,其特征在于,包括以下步骤:
  - a) 将衬底置于磁控溅射腔室内,采用AZO陶瓷靶材,用Ar离子做为溅射气体;
  - b) 采用直流电源与射频电源共同作用于阴极,射频电源通过射频匹配器连接至滤波器的输入接口,直流电源也连接至滤波器的输入接口,滤波器将直流电源与射频电源中相一致的电波耦合输出至阴极;
  - c) 磁控溅射时,直流电源溅射功率为50W,射频电源溅射功率为150~250W,靶电压为39~120V,溅射生长出符合工艺要求的AZO薄膜。
2. 一种制备致密AZO薄膜的方法,其特征在于,所述AZO陶瓷靶材与衬底的间距为70cm。

## 一种制备致密AZO薄膜的方法

### 技术领域

[0001] 本发明涉及真空镀膜技术领域，具体是一种制备致密AZO薄膜的方法。

### 背景技术

[0002] AZO薄膜是一种透明导电薄膜，在适当的掺杂浓度下，表现出良好的透明导电特性，被认为是最有可能替代ITO薄膜的材料。近年来，以柔性有机聚合物为衬底代替传统的玻璃基片制备AZO透明导电薄膜，具有质量轻、可折叠、不易碎、便于运输、费用低廉以及易于大面积生产等优点，在光电子器件、液晶显示、太阳能电池及电磁屏蔽等领域具有广阔的应用前景。

[0003] 目前，研究人员多采用单一直流磁控溅射或单一射频磁控溅射的方式来制备AZO薄膜。直流磁控溅射，在沉积过程中不可避免地受到一些负离子及高能中性粒子的轰击，对薄膜生长产生损伤，影响薄膜性能；对氧化物薄膜来说，高能氧负离子对薄膜的损伤是影响薄膜性能的主要因素；同时，直流磁控溅射时的辉光放电依靠靶表面的二次电子发射来维持，而二次电子的发射系数与溅射离子的能量呈线性关系，因此维持放电需要很高的靶电压，产生的大量氧负离子经过很高的靶压的加速变成高能离子(100~500eV)，从而在沉积过程中对薄膜产生损伤。而且，如果获得高性能的AZO薄膜，要求基片加热到200~500℃，增加了生产成本。

[0004] 射频辉光放电是依靠交流电场使等离子体中放电离子和电子的交替轰击来维持的，这种放电方式使得电子在来回震荡中增加了电离几率，等离子密度更高，放电更有效，且不需要很高的靶电压，采用射频磁控溅射可在低温下制备高性能的AZO薄膜，但是沉积速率太低，无法满足实际生产。

### 发明内容

[0005] 本发明的目的在于提供一种制备致密AZO薄膜的方法，该方法使得在沉积AZO薄膜过程中有效降低靶电压、减少氧负离子对薄膜轰击造成的损伤，并且能够降低沉积温度，减少生产成本。

[0006] 本发明解决其技术问题所采用的技术方案是：

一种制备致密AZO薄膜的方法，包括以下步骤：

- a) 将衬底置于磁控溅射腔室内，采用AZO陶瓷靶材，用Ar离子做为溅射气体；
- b) 采用直流电源与射频电源共同作用于阴极，射频电源通过射频匹配器连接至滤波器的输入接口，直流电源也连接至滤波器的输入接口，滤波器将直流电源与射频电源中相一致的电波耦合输出至阴极；
- c) 磁控溅射时，直流电源溅射功率为50W，射频电源溅射功率为150~250W，靶电压为39~120V，溅射生长出符合工艺要求的AZO薄膜。

[0007] 进一步的，所述AZO陶瓷靶材与衬底的间距为70cm。

[0008] 本发明的有益效果是，采用直流射频耦合磁控溅射室温制备AZO薄膜，由于有效的

降低了靶电压,电子的能量降低,使得薄膜有效减少了氧负离子造成的离子损伤,薄膜内部缺陷减少,结晶性能得到有效提高,薄膜透过率提高,致密性变好;并且由于射频使得粒子离化率提高,A1有效的以替位掺杂的形式替代了Zn原子,载流子浓度提高,另外由于晶界性较好减少了晶界散射,载流子迁移率得到提高,AZO薄膜的电学性能有显著提高;薄膜在室温中沉积,降低了成本。

## 附图说明

[0009] 下面结合附图和实施例对本发明进一步说明:

图1是本发明的示意图。

## 具体实施方式

[0010] 实施例一

如图1所示,本发明提供一种制备致密AZO薄膜的方法,包括以下步骤:

a) 以厚度为1.1mm的钠钙硅玻璃为衬底,将衬底置于磁控溅射腔室5内,采用AZO陶瓷靶材7,通入30sccm的Ar气做为溅射气体,制备温度保持室温;AZO陶瓷靶材7与衬底的间距优选为70cm;

b) 采用直流电源1与射频电源2共同作用于阴极6,射频电源2通过射频匹配器3连接至滤波器4的输入接口,直流电源1也连接至滤波器4的输入接口,滤波器4将直流电源与射频电源中相一致的电波耦合输出至阴极6;

c) 磁控溅射时,直流电源溅射功率为50W,射频电源溅射功率为150W,靶电压为120V,工作压强为0.2Pa;先对衬底进行预溅射,溅射时间10min,然后溅射生长出800nm厚度的AZO薄膜。

[0011] 将上述得到的AZO薄膜分别进行透过率测试、电阻率测试与XRD测试,可见光平均透过率为83.9%,电阻率为 $6.2 \times 10^{-4} \Omega \cdot \text{cm}$ ,XRD图谱表明AZO薄膜在 $2\theta=34.4^\circ$ 出现较强衍射峰,对应六角纤锌矿ZnO结构(002)衍射峰。

[0012] 实施例二

如图1所示,本发明提供一种制备致密AZO薄膜的方法,包括以下步骤:

a) 以厚度为1.1mm的钠钙硅玻璃为衬底,将衬底置于磁控溅射腔室5内,采用AZO陶瓷靶材7,通入30sccm的Ar气做为溅射气体,制备温度保持室温;AZO陶瓷靶材7与衬底的间距优选为70cm;

b) 采用直流电源1与射频电源2共同作用于阴极6,射频电源2通过射频匹配器3连接至滤波器4的输入接口,直流电源1也连接至滤波器4的输入接口,滤波器4将直流电源与射频电源中相一致的电波耦合输出至阴极6;

c) 磁控溅射时,直流电源溅射功率为50W,射频电源溅射功率为200W,靶电压为80V,工作压强为0.2Pa;先对衬底进行预溅射,溅射时间10min,然后溅射生长出800nm厚度的AZO薄膜。

[0013] 将上述得到的AZO薄膜分别进行透过率测试、电阻率测试与XRD测试,可见光平均透过率为85.8%,电阻率为 $3.2 \times 10^{-4} \Omega \cdot \text{cm}$ ,XRD图谱表明AZO薄膜在 $2\theta=34.4^\circ$ 出现非常强衍射峰,对应六角纤锌矿ZnO结构(002)衍射峰。

### [0014] 实施例三

如图1所示,本发明提供一种制备致密AZO薄膜的方法,包括以下步骤:

a) 以厚度为1.1mm的钠钙硅玻璃为衬底,将衬底置于磁控溅射腔室5内,采用AZO陶瓷靶材7,通入30sccm的Ar气做为溅射气体,制备温度保持室温;AZO陶瓷靶材7与衬底的间距优选为70cm;

b) 采用直流电源1与射频电源2共同作用于阴极6,射频电源2通过射频匹配器3连接至滤波器4的输入接口,直流电源1也连接至滤波器4的输入接口,滤波器4将直流电源与射频电源中相一致的电波耦合输出至阴极6;

c) 磁控溅射时,直流电源溅射功率为50W,射频电源溅射功率为250W,靶电压为39V,工作压强为0.2Pa;先对衬底进行预溅射,溅射时间10min,然后溅射生长出800nm厚度的AZO薄膜。

[0015] 将上述得到的AZO薄膜分别进行透过率测试、电阻率测试与XRD测试,可见光平均透过率为84.1%,电阻率为 $4.7 \times 10^{-4} \Omega \cdot \text{cm}$ ,XRD图谱表明AZO薄膜在 $2\theta=34.4^\circ$ 出现较强衍射峰,对应六角纤锌矿ZnO结构(002)衍射峰。

[0016] 以上所述,仅是本发明的较佳实施例而已,并非对本发明作任何形式上的限制;任何熟悉本领域的技术人员,在不脱离本发明技术方案范围情况下,都可利用上述揭示的方法和技术内容对本发明技术方案做出许多可能的变动和修饰,或修改为等同变化的等效实施例。因此,凡是未脱离本发明技术方案的内容,依据本发明的技术实质对以上实施例所做的任何简单修改、等同替换、等效变化及修饰,均仍属于本发明技术方案保护的范围内。

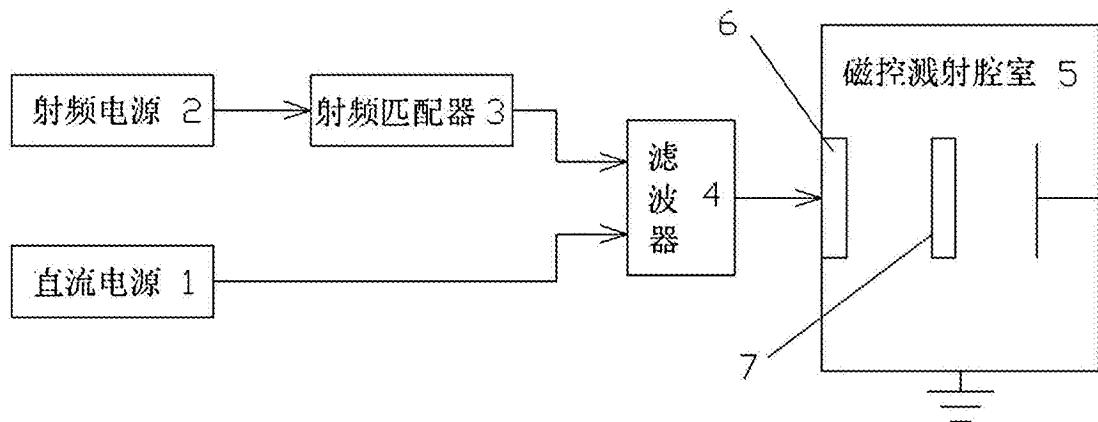


图1