



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2013년08월20일  
(11) 등록번호 10-1298402  
(24) 등록일자 2013년08월13일

- |   |  |
|---|--|
| <p>(51) 국제특허분류(Int. Cl.)<br/>G02F 1/133 (2006.01)</p> <p>(21) 출원번호 10-2006-0030235</p> <p>(22) 출원일자 2006년04월03일<br/>심사청구일자 2011년03월30일</p> <p>(65) 공개번호 10-2006-0107312</p> <p>(43) 공개일자 2006년10월13일</p> <p>(30) 우선권주장<br/>1020050028404 2005년04월06일 대한민국(KR)</p> <p>(56) 선행기술조사문헌<br/>JP10031229 A*<br/>US20020154084 A1*<br/>US20050001808 A1*<br/>*는 심사관에 의하여 인용된 문헌</p> | <p>(73) 특허권자<br/>엘지디스플레이 주식회사<br/>서울특별시 영등포구 여의대로 128(여의도동)</p> <p>(72) 발명자<br/>윤재경<br/>서울 동작구 흑석1동 238-54</p> <p>(74) 대리인<br/>서교준</p> |
|---|--|

전체 청구항 수 : 총 4 항

심사관 : 김홍섭

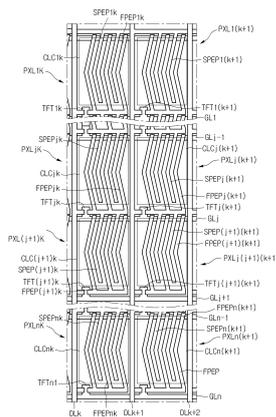
(54) 발명의 명칭 액정패널 및 그를 포함하는 액정표시장치

(57) 요약

구동 소비 전력을 최소화하기에 적합한 액정 패널이 개시된다.

액정 패널은 다수의 게이트 라인들과 다수의 데이터 라인들에 의하여 화소 영역들이 구분된다. 이들 화소 영역 들 각각에 배치되는 화소들은 대응하는 게이트 라인, 대응하는 데이터 라인 및 대응하는 데이터 라인을 따라 인접한 선행의 화소로부터의 신호들에 응답한다. 이에 따라, 데이터 라인들 각각에 공급되는 화소 전압 신호의 스윙 폭이 작아져, 액정 패널의 구동 소비 전력이 줄어들게 됨과 아울러 임펄스 성분의 잡음의 발생이 억제된다.

대표도 - 도7



**특허청구의 범위**

**청구항 1**

삭제

**청구항 2**

삭제

**청구항 3**

삭제

**청구항 4**

삭제

**청구항 5**

삭제

**청구항 6**

삭제

**청구항 7**

삭제

**청구항 8**

삭제

**청구항 9**

삭제

**청구항 10**

삭제

**청구항 11**

삭제

**청구항 12**

삭제

**청구항 13**

액정 셀을 포함하는 액정 패널 상의 게이트 라인들을 순차 구동하기 위한 게이트 드라이버;

인접한 게이트 라인들 중 선행의 게이트 라인이 구동될 때의 제1 화소 전압신호에 비하여 화소 데이터의 논리 값에 상응하는 차이의 전압인 제2 화소 전압 신호를, 후행의 게이트 라인이 구동될 때 상기 액정 패널 상의 데이터 라인들 각각에 공급하는 데이터 드라이버를 구비하며,

상기 후행의 게이트 라인에 대응하는 화소의 액정 셀은 상기 선행의 게이트 라인에 대응하는 화소의 액정 셀과 상기 후행의 게이트 라인에 대응하는 화소의 박막 트랜지스터의 드레인 단자들 사이에 접속되는 것을 특징으로 하는 액정 표시 장치.

**청구항 14**

삭제

**청구항 15**

제 13 항에 있어서,

상기 제2 화소 전압 신호가 상기 제1 화소 전압 신호에 비하여 교번적으로 높고 낮아지는 것을 특징으로 하는 액정 표시 장치.

**청구항 16**

액정 패널 상의 게이트 라인들을 순차 구동하는 단계;

인접한 게이트 라인들 중 선행의 게이트 라인이 구동될 때의 제1 화소 전압신호를 상기 액정 패널 상의 데이터 라인들 각각에 공급하는 단계; 및

인접한 게이트 라인들 중 후행의 게이트 라인이 구동될 때에 상기 제1 화소 전압신호에 비하여 화소 데이터의 논리값에 상응하는 차이의 전압인 제2 화소 전압 신호를, 상기 액정 패널 상의 데이터 라인들 각각에 공급하는 단계를 포함하고,

상기 후행의 게이트 라인에 대응하는 화소의 액정 셀은 상기 선행의 게이트 라인에 대응하는 화소의 액정 셀과 상기 후행의 게이트 라인에 대응하는 화소의 박막 트랜지스터의 드레인 단자들 사이에 접속되는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

**청구항 17**

삭제

**청구항 18**

제 16 항에 있어서,

상기 제2 화소 전압 신호가 상기 제1 화소 전압 신호에 비하여 교번적으로 높고 낮아지는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- [0016] 본 발명은 화상을 표시하기 위한 평판 패널에 관한 것으로, 특히 액정을 포함하는 액정패널에 관한 것이다. 또한, 본 발명은 액정패널을 포함하는 액정표시장치 및 그 구동방법에 관한 것이다.
- [0017] 액정 패널, 플라즈마 표시 패널 및 발광 표시 패널과 같은 평판 패널은 경량화 및 슬림화가 용이하여 기존의 음극선관(Cathod Ray Tube)의 대신에 대치되고 있다. 상기의 액정 패널은 비디오 신호에 포함된 화소 데이터에 따라 변하는 전계를 각 화소에 인가하여 액정 셀의 광투과율이 조절되게 하여 화상이 표시되게 한다.
- [0018] 액정 패널에 포함된 액정 셀들은 공통 전압 라인에 공통적으로 접속되게 형성된다. 이에 따라, 액정 셀들 각각은 공통전압을 기준으로 하여 변하는 화소 전압 신호를 충전하게 된다. 다시 말하여, 액정 셀들 각각에 공급되는 화소 전압 신호는 공통 전압과 차전압을 가지게 된다. 이로 인하여, 통상의 액정 패널은 많은 구동 전력이 소모되게 한다.
- [0019] 또한, 화소 전압 신호에 대한 액정의 응답 특성을 향상시키기 위하여, 통상의 액정 패널은 인버전 방식으로 구동된다. 상기의 인버전 구동방법은, 프레임이 변경됨에 따라 화소 전압 신호의 극성을 반전시키는 프레임 인버전 방식(Frame Inversion System), 라인이 변경됨에 따라 화소 전압 신호의 극성을 반전시키는 라인(또는 칼럼) 인버전 방식(Line(또는 Column) Inversion System), 및 화소가 변경될 때마다 화소 전압 신호의 극성을 반전시

키는 도트 인버전 방식(Dot Inversion System) 등으로 구분된다. 이러한 인버전 방식의 구동 방법은 공통 전압을 기준으로 정극성(+) 영역에서 변하는 정극성 화소 전압 신호와 부극성(-) 영역에서 변하는 부극성의 화소 전압 신호가 동시에 액정 패널에 인가되게 한다. 이로 인하여, 액정 패널에 인가되는 화소 전압 신호의 스윙 폭이 커지게 된다. 그 결과, 인버전 방식의 구동 방법으로 구동되는 액정 패널은, 구동 전력의 소모량이 증가되게 함과 아울러 임펄스 형태의 잡음(Noise)이 발생되게 한다.

[0020] 이러한 문제점들은 도 1에 도시된 바와 같은 종래의 액정 표시 장치를 통하여 좀 더 명백하게 드러나게 될 것이다. 도 1의 종래의 액정 표시 장치는 게이트 드라이버(4) 및 데이터 드라이버(6)에 접속된 액정 패널(2)을 구비한다. 액정 패널(2)은 다수의 데이터 라인들(DL1 내지 DLm) 및 다수의 게이트 라인들(GL1 내지 GLn)에 의하여 구분된 영역들에 각각 마련된 화소들(PXL)을 구비한다. 화소들 각각은, 공통 전압 발생부(9)로부터 신장되는 공통 전압 라인(Vcom)에 공통적으로 접속된 액정 셀(CLC)과, 대응하는 게이트 라인(GL) 상의 스캔 신호에 응답하여 대응하는 데이터 라인(DL)으로부터 액정 셀(CLC) 쪽으로 공급될 화소 전압 신호를 스위칭하는 박막 트랜지스터(TFT)로 구성된다. 이렇게 화소(PXL)를 구성하는 액정 셀(CLC)이 공통 전압 라인(Vcom)에 접속되어 있기 때문에 액정 셀(CLC)에 공급되는 화소 전압 신호는 공통 전압(Vcom)과의 차전압을 가지게 된다. 이로 인하여, 액정 셀들 각각에 충전되는 화소 전압 및 데이터 라인들(DL) 각각에 출력되는 화소 전압 신호의 스윙 폭이 커진다. 이 결과, 종래의 액정 패널을 구동하기 위한 구동 전력의 소모가 클 수밖에 없다.

[0021] 또한, 액정 패널(2) 상의 화소들(PXL)은 인버전 방식으로 구동될 수 있다. 예를 들어, 도 2a 및 도 2b에 설명된 바와 같이, 각 화소들이 프레임마다 극성-반전됨과 아울러 인접한 화소들에 공급된 화소 전압 신호과도 극성-반전되는 화소 전압 신호에 의하여 구동될 수 있다. 참고로, 도 2a가 기수(또는 우수) 프레임의 화상이 표시될 경우에 액정 패널(2)의 각 화소에 공급되는 화소 전압 신호의 극성 패턴을 설명한다면, 도 2b는 우수(또는 기수) 프레임의 화상이 표시될 경우에 액정 패널(2)의 각 화소에 공급되는 화소 전압 신호의 극성 패턴을 나타낸다. 프레임마다 그리고 인접한 화소들간에 서로 극성-반전된 화소 전압 신호를 공급하기 위하여, 데이터 드라이버(6)는 타이밍 제어부(8)로부터의 화소데이터를 아날로그신호인 화소전압신호로 변환하고 그 변환된 화소 전압 신호의 극성을 프레임 및 수평 동기 기간 마다 그리고 데이터 라인들(DL1 내지 DLm)들에 따라서 반전시킨다. 이에 따라, 데이터 라인들(DL1 내지 DLn) 각각에 공급되는 화소 전압 신호는 도 3에서와 같이 하나의 프레임 또는 하나의 수평동기 기간에 정극성의 전압을 가진다면 다음의 프레임 또는 다음의 수평동기 기간에는 부극성의 전압을 가지게 된다.

[0022] 이렇게 액정 패널이 인버전 방식으로 구동되면, 화소 전압 신호는 공통전압을 기준으로 하여 정극성 및 부극성의 전압을 교번적으로 가짐과 아울러 변화 폭(즉, 스윙 폭)이 커지게 한다. 이로 인하여, 종래의 액정 패널 및 그를 포함한 액정표시장치에서는 구동 소비 전력이 커짐과 아울러 임펄스 형태의 잡음이 발생된다.

**발명이 이루고자 하는 기술적 과제**

[0023] 따라서, 본 발명의 목적은 구동 소비 전력을 최소화하기에 적합한 액정 패널을 제공함에 있다.

[0024] 본 발명의 다른 목적은 잡음의 발생을 최소화하기에 적합한 액정 패널을 제공함에 있다.

[0025] 본 발명의 또 다른 목적은 구동 소비 전력을 최소화하기에 적합한 액정 표시 장치 및 그 구동방법을 제공함에 있다.

[0026] 본 발명의 또 다른 목적은 잡음의 발생을 억제하기에 적합한 액정 표시 장치 및 그 구동방법을 제공함에 있다.

**발명의 구성 및 작용**

[0027] 상기 목적을 달성하기 위하여 본 발명의 일명의 실시 예에 따른 액정 패널은: 다수의 게이트 라인들; 상기 게이트 라인들과 함께 화소 영역들을 구분하는 다수의 데이터 라인들; 및 상기 화소 영역들 각각에 배치되어, 대응하는 게이트 라인, 대응하는 데이터 라인 및 대응하는 데이터 라인을 따라 인접한 선행의 화소로부터의 신호들에 응답하는 화소들을 포함한다.

[0028] 상기의 데이터 라인을 따라 배열된 화소들 각각은 그 데이터 라인을 따라 인접한 화소들과 전기적으로 접속된 액정 셀을 포함하는 것이 바람직하다.

[0029] 상기의 데이터 라인을 따라 배열된 화소들에 각각 포함된 액정 셀들은 직렬 로를 기준 전압 라인에 접속될 수

있다.

- [0030] 상기의 직렬 회로의 액정 셀들은 선행의 액정 셀에 충전된 전압을 기준으로 정극성 및 부극성 전압이 교번되게끔 화소 전압을 충전하는 것이 바람직하다.
- [0031] 상기 직렬 회로의 액정 셀들 각각은: 선행의 액정 셀에 접속된 제1 화소 전극 패턴; 및 후행의 액정 셀에 접속된 제2 화소 전극 패턴을 구비할 수 있다.
- [0032] 상기의 제1 및 제2 화소 전극 패턴이 빔살들을 가지는 형태로 형성되는 것이 바람직하다.
- [0033] 상기의 제1 화소 전극 패턴의 빔살들이 제2 화소 전극 패턴의 빔살들과 교번되게 배열되는 것이 바람직하다.
- [0034] 본 발명의 다른 일면의 실시 예에 따른 액정 패널은: 다수의 게이트 라인들; 상기 게이트 라인들과 함께 화소 영역들을 구분하는 다수의 데이터 라인들; 상기 화소 영역들 각각에 배치되고 상기 데이터 라인을 따라 서로 직렬 접속된 액정 셀들; 및 상기 화소 영역들 각각과 대응되게 배치되고, 대응되는 게이트 라인, 데이터 라인 및 대응되는 액정 셀 사이에 접속된 제어용 스위치 소자들을 구비한다.
- [0035] 본 발명의 또 다른 일면의 실시 예에 따른 액정 표시 장치는: 액정 패널 상의 게이트 라인들을 순차 구동하기 위한 게이트 드라이버; 및 인접한 게이트 라인들 중 선행의 게이트 라인이 구동될 때의 제1 화소 전압신호를 기준전압으로 하는 제2 화소 전압 신호를 후행의 게이트 라인이 구동될 때 상기 액정 패널 상의 데이터 라인들 각각에 공급하는 데이터 드라이버를 구비한다.
- [0036] 상기의 제2 화소 전압 신호는 상기 제1 화소 전압 신호에 비하여 화소 데이터의 논리 값에 상응하는 차이의 전압을 가지는 것이 바람직하다.
- [0037] 바람직하게는, 상기의 제2 화소 전압 신호가 상기 제1 화소 전압 신호에 비하여 교번적으로 높고 낮아지는 것이 좋다.
- [0038] 본 발명의 또 다른 일면의 실시 예에 따른 액정 표시 장치의 구동 방법은: 액정 패널 상의 게이트 라인들을 순차 구동하는 단계; 인접한 게이트 라인들 중 선행의 게이트 라인이 구동될 때의 제1 화소 전압신호를 상기 액정 패널 상의 데이터 라인들 각각에 공급하는 단계; 및 인접한 게이트 라인들 중 후행의 게이트 라인이 구동될 때에 상기 제1 화소 전압을 기준으로 하는 제2 화소 전압 신호를 상기 액정 패널 상의 데이터 라인들 각각에 공급하는 단계를 포함한다.
- [0039] 상기한 구성에 의하여, 본 발명에 따른 액정 패널 및 그를 포함하는 액정 표시 장치는 액정 셀들 각각에서의 화소 전압의 스윙 폭과 데이터 라인들 각각에 공급되는 화소 전압 신호의 스윙 폭이 작아지게 한다. 이에 따라, 액정 패널 및 그를 포함하는 액정 표시 장치 모두의 구동 소비 전력이 줄어들게 됨과 아울러 임펄스 성분의 잡음의 발생이 억제된다.
- [0040] 상기한 바와 같은 본 발명의 목적들 외에, 본 발명의 다른 목적들, 다른 이점들 및 다른 특징들은 첨부한 도면을 참조한 바람직한 실시 예의 상세한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0041] 이하, 본 발명의 바람직한 실시 예가 첨부된 도면과 결부되어 상세히 설명될 것이다.
- [0042] 도 4는 본 발명의 바람직한 실시 예에 따른 액정 패널을 포함하는 본 발명의 시 예에 의한 액정표시장치를 개략적으로 나타내는 도면이다. 도 5는 본 발명의 실시 예에 따른 액정표시장치가 도트 인버전 방식으로 구동되는 경우에 액정 패널상의 액정 셀들에 충전되는 화소 전압 신호의 극성 패턴을 설명하는 도면이다.
- [0043] 도 4를 참조하면, 본 발명의 실시 예에 따른 액정표시장치는 게이트 드라이버(14) 및 데이터 드라이버(16)에 의하여 구동되는 본 발명의 실시 예에 따른 액정 패널(12)을 구비한다. 본 발명의 실시 예에 따른 액정 패널(12)은 다수의 게이트 라인들(GL1 내지 GLn)과 다수의 데이터 라인들(DL1 내지 DLm)에 의하여 구분된 영역들 각각에 형성된 화소들(PXL11 내지 PXLnm)을 포함한다. 화소들(PXL11 내지 PXLnm) 각각은 대응하는 게이트 라인(GL1 내지 GLn) 상의 스캔 신호에 응답하여 대응하는 데이터 라인(DL1 내지 DLm)으로부터 액정 셀(CLC11 내지 CLCnm)에 공급될 화소 전압 신호를 절환하기 위한 박막 트랜지스터(TFT11 내지 TFTnm)를 포함한다. 첫 번째 게이트 라인(GL1) 상의 스캔 신호에 의하여 구동되는 1라인분의 화소들(PXL11 내지 PXL1m) 각각에 포함된 액정 셀(CLC11 내지 CLC1m)은 기준 전압 라인(VLref)에 전기적으로 접속된다. 이 기준 전압 라인(VLref)에는 기준 전압 발생부(20)에서 발생된 일정한 전압 레벨을 유지하는 기준 전압(Vref)이 공급된다. 기준 전압 발생부(20)는 타이밍 제어부(18)의 제어를 받아 프레임 마다 전압 레벨이 달라지는 기준 전압(Vref)을 기준 전압 라인(VLref)에 공급할 수도 있다. 이와는 달리, 기준 전압 발생기(10)는 종래의 액정 표시 장치에 포함되었던 공통 전압

발생부(9)로 대체될 수도 있다. 이 경우, 기준 전압 라인(VLref)에는 공통 전압 발생부(9)에서 발생된 공통 전압(Vcom)이 공급된다. 또 다른 한편으로, 기준 전압 라인(VLref)는 데이터 드라이버(16)로부터 기준 전압(Vref)을 공급받을 수도 있다. 이 경우에도, 데이터 드라이버(16)는 타이밍 제어부(18)의 제어하에 프레임 마다 전압 레벨이 달라지는 기준 전압(Vref)을 발생시킬 수 있다.

[0044] 나머지 게이트 라인들(GL2 내지 GLn) 상의 스캔신호에 응답하는 화소들(PXL21 내지 PXLnm)에 각각 포함된 액정 셀들(CLC21 내지 CLCnm)은 선행의 게이트 라인(GL1 내지 GLn-1) 상의 대응하는 화소(PXL11 내지 PXL(n-1)m)의 액정 셀(CLC11 내지 CLC(n-1)m)과 현행 화소(PXL21 내지 PXLnm)의 박막 트랜지스터(TFT21 내지 TFTnm)의 드레인 단자들 사이에 접속된다. 다시 말하여, 제2 내지 제n 게이트 라인(GL2 내지 GLn) 상의 스캔신호에 응답하는 화소들(PXL21 내지 PXLnm)에 각각 포함된 액정 셀들(CLC21 내지 CLCnm)은 선행의 게이트 라인(GL1 내지 GLn-1) 상의 대응하는 화소에 포함된 선행의 박막 트랜지스터(TFT11 내지 TFT(n-1)m)와 현재의 화소에 포함된 현재의 박막 트랜지스터(TFT21 내지 TFTnm)의 드레인 단자들 사이에 접속된다. 이에 따라, 데이터 라인(DL)을 따라 배열되는 액정 셀들(CLC)은 기준 전압 라인(VLref)에 종속적으로 접속되어 직렬 회로를 이룬다.

[0045] 이에 따라, 제1 게이트 라인(GL1) 상의 스캔신호에 응답하는 1라인 분의 화소들(PXL11 내지 PXL1m)에 각각 포함된 액정 셀들(CLC11 내지 CLC1m) 각각은 대응하는 데이터 라인(DL1 내지 DLm) 상의 화소 전압 신호와 상기 기준 전압 라인(VLref) 상의 기준 전압(Vref)과의 차전압을 충전한다. 제2 내지 제n 게이트 라인(GL2 내지 GLn) 상의 스캔신호에 응답하는 화소들(PXL21 내지 PXLnm) 각각에 포함된 액정 셀들(CLC21 내지 CLCnm) 각각은, 대응하는 데이터 라인(DL1 내지 DLm) 상의 화소 전압 신호에 의하여, 선행 게이트 라인(GL1 내지 GLn-1) 상의 대응하는 화소들(PXL11 내지 PXL(n-1)m)에 포함된 액정 셀(CLC11 내지 CLC(n-1)m)에 충전된 화소 전압 신호를 기준으로 하여 정극성(+) 영역의 전압 레벨 중 어느 하나 또는 부극성(-) 영역의 전압 레벨 중 어느 하나를 가지는 화소 전압이 충전한다. 다시 말하여, 제2 내지 제n 게이트 라인(GL2 내지 GLn) 상의 스캔신호에 응답하는 화소들(PXL21 내지 PXLnm) 각각에 포함된 액정 셀들(CLC21 내지 CLCnm) 각각은, 선행 게이트 라인(GL1 내지 GLn-1) 상의 대응하는 화소들(PXL11 내지 PXL(n-1)m)에 포함된 액정 셀(CLC11 내지 CLC(n-1)m)에 충전된 화소 전압 신호를 보다 대응하는 데이터 라인(DL1 내지 DLm) 상의 화소 전압 신호의 전압레벨 만큼 높거나 낮은 화소 전압을 충전한다.

[0046] 이렇게 본 발명의 실시 예에 따른 액정 패널(12) 상의 액정 셀들(CLC21 내지 CLCnm) 각각이 이전 라인 상의 액정 셀(CLC11 내지 CLC(n-1)m)에 충전된 전압을 기준으로 정극성(+) 또는 부극성(-)의 전압을 가지는 화소 전압을 충전하기 때문에, 액정 셀들(CLC21 내지 CLCnm) 각각에 충전되는 화소 전압의 스윙 폭과 데이터 라인들(DL1 내지 DLm) 각각을 통해 전송되는 화소 전압 신호의 스윙 폭이 작아지게 된다. 이 결과, 본 발명의 실시 예에 따른 액정 패널(12)은 구동 소비 전력이 최소화됨과 아울러 임펄스 형태의 잡음도 줄어들게 된다.

[0047] 게이트 드라이버(14)는 타이밍 제어부(18)로부터의 게이트 타이밍 제어신호에 응답하여 액정 패널(12) 상의 다수의 게이트 라인들(GL1 내지 GLn)이 순차적으로 수평동기기간 씩 인에이블 되게 한다. 데이터 드라이버(16)는 게이트 라인들(GL1 내지 GLn) 중 어느 하나가 구동될 때마다 데이터 라인들(DL1 내지 DLm) 각각에 화소 전압 신호를 공급한다. 이를 위하여, 데이터 드라이버(16)는 타이밍 제어부(18)로부터의 데이터 타이밍 제어신호에 응답한다. 또한, 데이터 드라이버(16)는 매 수평동기기간 마다 타이밍 제어부(18)로부터 1라인 분의 화소 데이터를 입력하고, 1라인 분의 화소 데이터 각각의 논리 값에 해당하는 전압 레벨을 가지는 1라인 분의 화소 전압 신호들을 대응되는 제1 내지 제m 데이터 라인(DL1 내지 DLm)에 공급한다. 타이밍 제어부(18)는 컴퓨터 시스템의 그래픽 보드와 같은 외부의 비디오 소스(도시하지 않음)로부터 비디오 데이터(VD) 및 동기신호들(SYNC)을 수신한다. 동기신호들(SYNC)은 수직 동기 신호, 수평 동기 신호 및 데이터 클럭 등을 포함한다. 비디오 데이터(VD)는 일 프레임(또는 하나의 화상) 분의 적색, 녹색 및 청색 화소 데이터를 포함한다. 타이밍 제어부(18)는 동기신호들(SYNC)에 근거하여 상기의 게이트 제어 신호 및 데이터 제어 신호를 발생한다. 또한, 타이밍 제어부(18)는 비디오 데이터(VD)의 적색, 녹색 및 청색 화소 데이터를 1 라인 분씩 데이터 드라이버(16)에 공급한다.

[0048] 제1 내지 제m 데이터 라인(DL1 내지 DLm) 각각에 공급되는 화소 전압 신호는 액정 패널(12)이 인버전 방식으로 구동되는 경우, 프레임 기간 및/또는 수평동기기간 마다 이전 프레임 또는 이전 수평동기기간의 화소 전압 신호를 기준으로 정극성(+) 또는 부극성(-) 방향으로 변하는 전압을 가질 수 있다. 또한, 화소 전압 신호는 데이터 라인(DL1 내지 DLm)이 변경됨에 따라 극성-반전될 수도 있다.

[0049] 예를 들어, 액정 패널(12)이 도트 인버전 방식으로 구동되는 경우, 데이터 라인들(DL1 내지 DLm) 각각에 출력되는 화소 전압 신호는 인접한 데이터 라인들 상의 화소 전압 신호와는 상반된 극성의 전압 레벨을 가짐과 아울러 프레임 기간의 첫 번째 수평동기기간에는 기준 전압 라인(VLref) 상의 기준 전압(Vref)을 기준으로 정극성 또는

부극성의 전압 레벨을 가진다. 또한, 데이터 라인들(DL1 내지 DLm) 각각에 출력되는 화소 전압 신호는 수평 동기 기간마다 이전 화소 전압 신호의 전압 레벨을 기준으로 정극성 또는 부극성의 전압을 가진다. 이에 따라, 액정 패널(12) 상의 화소들(PXL11 내지 PXLnm)에 각각에 포함된 액정 셀들(CLC11 내지 CLCnm)은, 도 5에 도시된 바와 같이, 인접한 화소의 액정 셀과는 상반된 극성의 화소 전압 신호가 충전된다.

[0050] 도 5를 참조하면, j번째 게이트 라인(GLj)과 k번째 데이터 라인(DLk)에 접속된 화소(PXLjk)의 액정 셀(CLCjk)에는, k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DV<sub>k</sub>)에 의하여, j-1 번째 게이트 라인(GL<sub>j-1</sub>)과 k 번째 데이터 라인(DLk)에 접속된 화소(PXL(j-1)k)의 액정 셀(CLC(j-1)k)에 충전된 화소 전압(CLCV(j-1)k)을 기준으로 k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DV<sub>k</sub>)의 전압 레벨 만큼 높은 화소 전압(즉, 정극성의 화소 전압)(CLCV<sub>jk</sub>)이 충전된다. 마찬가지로, j+1 번째 게이트 라인(GL<sub>j+1</sub>)과 k+1 번째 데이터 라인(DL<sub>k+1</sub>)에 접속된 화소의 액정 셀에도, k+1 번째 데이터 라인(DL<sub>k+1</sub>) 상의 화소 전압 신호(DV<sub>k+1</sub>)에 의하여, j 번째 게이트 라인(GL<sub>j</sub>)과 k+1 번째 데이터 라인(DL<sub>k+1</sub>)에 접속된 화소의 액정 셀에 충전된 화소 전압을 기준으로 k+1 번째 데이터 라인(DL<sub>k+1</sub>) 상의 화소 전압 신호(DV<sub>k+1</sub>)의 전압 레벨 만큼 높은 화소 전압(즉, 정극성의 화소 전압)(CLCV(j+1)(k+1))이 충전된다. 반면, j번째 게이트 라인(GL<sub>j</sub>)과 k+1 번째 데이터 라인(DL<sub>k+1</sub>)에 접속된 화소의 액정 셀에는, k+1 번째 데이터 라인(DL<sub>k+1</sub>) 상의 화소 전압 신호(DV<sub>k+1</sub>)에 의하여, j 번째 게이트 라인(GL<sub>j</sub>)과 k+1 번째 데이터 라인(DL<sub>k+1</sub>)에 접속된 화소의 액정 셀에 충전된 화소 전압을 기준으로 k+1 번째 데이터 라인(DL<sub>k+1</sub>) 상의 화소 전압 신호(DV<sub>k+1</sub>)의 전압 레벨 만큼 낮은 화소 전압(즉, 부극성의 화소 전압)(CLCV<sub>j(k+1)</sub>)이 충전된다. 또한, j+1 번째 게이트 라인(GL<sub>j+1</sub>)과 k 번째 데이터 라인(DLk)에 접속된 화소(PXL(j+1)k)의 액정 셀(CLC(j+1)k)에도, k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DV<sub>k</sub>)에 의하여, j 번째 게이트 라인(GL<sub>j</sub>)과 k 번째 데이터 라인(DLk)에 접속된 화소(PXLjk)의 액정 셀(CLCjk)에 충전된 화소 전압(CLCjk)을 기준으로 k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DV<sub>k</sub>)의 전압 레벨 만큼 낮은 화소 전압(즉, 부극성의 화소 전압)(CLC(j+1)k)이 충전된다.

[0051] 도 5에 도시된 바와 같은 극성 패턴으로 액정 패널(12)을 구동하기 위하여, 데이터 드라이버(16)은 도 6에 도시된 바와 같은 k 번째 및 k+1 번째 화소 전압 신호들(DV<sub>k</sub>, DV<sub>k+1</sub>)이 k 번째 및 k+1 번째 데이터 라인들(DL<sub>k</sub>, DL<sub>k+1</sub>)에 각각 공급되게 한다. 도 6을 참조하면, k 번째 화소 전압 신호(DV<sub>k</sub>)는, j 번째 수평동기기간에는 j-1 번째 수평동기기간의 화소 전압 레벨을 기준으로 화소 데이터의 논리 값(즉, 계조 값)에 상응하는 전압 만큼 높아진 전압 레벨(즉, 정극성(+)) 방향으로 화소 데이터의 논리 값에 상응하는 전압 만큼 변화된 전압레벨)을 가진 후, j+1 번째 수평동기기간에는 j 번째 수평동기기간의 화소 전압 레벨을 기준으로 화소 데이터의 논리 값에 해당하는 전압 만큼 낮아진 전압 레벨(즉, 부극성(-)) 방향으로 화소 데이터의 논리 값에 해당하는 전압 만큼 변화된 전압레벨)을 가진다. 비슷하게, k+1 번째 화소 전압 신호(DV<sub>k+1</sub>)도, j 번째 수평동기기간에는 j-1 번째 수평동기기간의 화소 전압 레벨을 기준으로 화소 데이터의 논리 값에 해당하는 전압 만큼 부극성(-) 방향으로 변화된 전압레벨을 가진 후, j+1 번째 수평동기기간에는 j 번째 수평동기기간의 화소 전압 레벨을 기준으로 화소 데이터의 논리 값에 해당하는 전압 만큼 정극성(+) 방향으로 변화된 전압레벨을 가진다.

[0052] j 번째 게이트 라인(GL<sub>j</sub>) 상의 k 번째 화소에 각각 포함된 박막 트랜지스터들 각각은 j 번째 게이트 라인(GL<sub>j</sub>) 상의 고전위의 스캔 신호(GLS<sub>j</sub>)에 의하여 턴-온(Turn-on)되어 k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DV<sub>k</sub>)를 대응하는 액정셀(CLCjk)에 공급되게 한다. 그러면, j 번째 게이트 라인(GL<sub>j</sub>) 상의 k 번째 액정 셀(CLCjk)은 k 번째 데이터 라인(DLk)으로부터의 화소 전압 신호(DV<sub>k</sub>)를 충전한다. 이에 따라, j 번째 게이트 라인(GL<sub>j</sub>) 상의 k 번째 액정 셀(CLCjk)에는 이전 게이트 라인(GL<sub>j-1</sub>) 상의 대응하는 액정 셀(CLC(j-1)k)에 충전된 화소 전압(CLCV(j-1)k)을 기준으로 k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DV<sub>k</sub>)의 전압 레벨 만큼 높은 화소 전압(즉, 정극성(+))의 화소 전압(CLCV<sub>jk</sub>)이 충전된다. 비슷하게, j 번째 게이트 라인(GL<sub>j</sub>) 상의 k+1 번째 화소에 각각 포함된 박막 트랜지스터(TFT<sub>j(k+1)</sub>)도 j 번째 게이트 라인(GL<sub>j</sub>) 상의 고전위의 스캔 신호(GLS<sub>j</sub>)에 의하여 턴-온되어 k+1 번째 데이터 라인(DL<sub>k+1</sub>) 상의 화소 전압 신호(DLV<sub>k+1</sub>)를 대응하는 액정 셀(CLC<sub>j(k+1)</sub>)에 공급되게 한다. 그러면, j 번째 게이트 라인(GL<sub>j</sub>) 상의 k+1 번째 액정 셀(CLC<sub>j(k+1)</sub>)은 k+1 번째 데이터 라인(DL<sub>k+1</sub>)으로부터의 화소 전압 신호(DLV<sub>k+1</sub>)를 충전하여, 이전 게이트 라인(GL<sub>j-1</sub>) 상의 대응하는 액정 셀(CLC(j-1)(k+1))에 충전된 화소 전압(CLCV(j-1)(k+1))을 기준으로 k+1 번째 데이터 라인(DL<sub>k+1</sub>) 상의 화소 전압 신호(DV<sub>k+1</sub>)의 전압 레벨 만큼 낮은 화소 전압(즉, 부극성(-))의 화소 전압(CLCV<sub>j(k+1)</sub>)이 충전되게 한다.

[0053] 또한, j+1 번째 게이트 라인(GL<sub>j+1</sub>) 상의 k 번째 화소에 각각 포함된 박막 트랜지스터도 j+1 번째 게이트 라인(GL<sub>j+1</sub>) 상의 고전위의 스캔 신호(GLS<sub>j+1</sub>)에 의하여 턴-온되어 k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DLV<sub>k</sub>)를 대응하는 액정셀(CLC(j+1)k)에 공급되게 한다. 그러면, j+1 번째 게이트 라인(GL<sub>j+1</sub>) 상의 k 번째 액

정 셀(CLC(j+1)k)은 k 번째 데이터 라인(DLk)으로부터의 화소 전압 신호(DLVk)를 충전한다. 이에 따라, j+1 번째 게이트 라인(GLj+1) 상의 k 번째 액정 셀(CLC(j+1)k)에는, 이전 게이트 라인(GLj) 상의 대응하는 액정 셀(CLCjk)에 충전된 화소 전압(CLCVjk)을 기준으로 k 번째 데이터 라인(DLk) 상의 화소 전압 신호(DVk)의 전압 레벨 만큼 낮은 화소 전압(즉, 부극성(-)의 화소 전압)(CLCV(j+1)k)이 충전된다. 비슷하게, j+1 번째 게이트 라인(GLj+1) 상의 k+1 번째 화소에 각각 포함된 박막 트랜지스터(TFT(j+1)(k+1))도 j+1 번째 게이트 라인(GLj+1) 상의 고전위의 스캔 신호(GLSj+1)에 의하여 턴-온되어 k+1 번째 데이터 라인(DLk+1) 상의 화소 전압 신호(DVk+1)를 대응하는 액정 셀(CLC(j+1)(k+1))에 공급되게 한다. 그러면, j+1 번째 게이트 라인(GLj+1) 상의 k+1 번째 액정 셀(CLC(j+1)(k+1))은 k+1 번째 데이터 라인(DLk+1)으로부터의 화소 전압 신호(DVk+1)를 충전하여, 이전 게이트 라인(GLj) 상의 대응하는 액정 셀(CLCj(k+1))에 충전된 화소 전압(CLCVj(k+1))을 기준으로 k+1 번째 데이터 라인(DLk+1) 상의 화소 전압 신호(DVk+1)의 전압 레벨 만큼 낮은 화소 전압(즉, 정극성(-)의 화소 전압)(CLCV(j+1)(k+1))이 충전되게 한다.

[0054] 이러한 형태로, 액정 패널(12) 상의 화소들에 각각 포함된 액정 셀들 각각은 이전 라인 상의 대응되는 액정 셀에 충전된 화소 전압을 기준으로 대응하는 데이터 라인 상의 화소 전압 신호의 전압 레벨 만큼 높거나 낮은 화소 전압(즉, 정극성 및 부극성의 화소전압)을 충전한다. 이에 따라, 액정 패널 상의 액정 셀들 각각에서의 화소 전압의 스윙 폭과 데이터 라인들(DL) 각각에 공급되는 화소 전압 신호의 스윙 폭이 작아지게 된다. 이 결과, 본 발명의 실시 예에 따른 액정 패널 및 그를 포함하는 액정 표시 장치는 모두 구동 소비 전력이 줄어들게 함과 아울러 임펄스 성분의 잡음의 발생이 억제되게 한다.

[0055] 도 7은 도 4에 포함된 본 발명의 실시 예에 따른 액정 패널(12)의 구조를 설명하는 레이-아웃이다. 도 7에는 세개의 데이터 라인들(DLk-1 내지 DLk+1)에 접속된 화소들만이 도시되어 있으나, 도 4에서와 같이 m개의 데이터 라인들(DL1 내지 DLm)에 접속된 n\*m 개의 화소들(PXL11 내지 PXLnm)이 본 발명의 실시 예에 따른 액정 패널(12)에 포함되어 있다는 것을 통상의 지식을 가진 자라면 누구나 이해할 것이다. 따라서, 도 7은 n\*m 개의 화소들(PXL11 내지 PXLnm)을 포함하는 것으로 설명될 것이다.

[0056] 도 7를 참조하면, 본 발명의 실시 예에 따른 액정 패널(12)은 다수의 게이트 라인들(GL1 내지 GLn)과 다수의 데이터 라인들(DL1 내지 DLm)이 교차함에 의하여 구분되어진 영역들 각각에 형성된 화소(PXL11 내지 PXLnm)를 포함한다. 이들 화소들(PXL11 내지 PXLnm) 각각은 대응하는 게이트 라인(GL1 내지 GLn) 및 대응하는 데이터 라인(DL1 내지 DLm)에 접속된 박막 트랜지스터(TFT11 내지 TFTnm)를 포함한다. 제2 내지 제n 게이트 라인들(GL2 내지 GLn)에 접속된 화소들(PXL21 내지 PXLnm) 각각은 박막 트랜지스터(TFT21 내지 TFTnm)와 이전 게이트 라인(GL1 내지 GLn-1)에 접속된 박막 트랜지스터(TFT11 내지 TFT(n-1)m)의 드레인 단자들 사이에 접속된 액정 셀(CLC11 내지 CLC(n-1)m)을 추가로 포함한다. 제1 게이트 라인(GL1)에 접속된 화소들(PXL11 내지 PXLnm) 각각은 기준 전압 라인(VLref)과 제1 게이트 라인(GL1)에 접속된 대응하는 박막 트랜지스터(TFT11 내지 TFT1m)의 드레인 단자(즉, 제2 라인 상의 대응하는 액정 셀(CLC21 내지 CLC2m) 사이에 접속된 액정 셀(CLC11 내지 CLC1m)을 더 포함한다.

[0057] 액정 셀들(CLC11 내지 CLCnm) 각각은, 대응하는 박막 트랜지스터의 드레인 단자 및 다음 라인 상의 대응하는 액정 셀과 전기적으로 접속되게 형성된 제1 화소 전극 패턴(FPEP11 내지 FPEPnm)과, 기준 전압 라인(VLref) 또는 이전 라인 상의 대응하는 박막 트랜지스터의 드레인 단자 및 대응하는 액정 셀에 전기적으로 접속된 제2 화소 전극 패턴(SPEP11 내지 SPEPnm)을 구비한다. 이들 제1 및 제2 화소 전극 패턴(FPEP, SPEP) 각각은 빗 형태로 형성된다. 또한, 제1 화소 전극 패턴(FPEP)의 빗살들은 제2 화소 전극 패턴(SPEP)의 빗살들과 교번되게끔 화소 영역에 배열된다.

[0058] 예를 들어, j 번째 게이트 라인(GLj) 및 k 번째 데이터 라인(DLk)에 의하여 구동되는 화소(PXLjk)의 액정 셀(CLCjk)은 j-1 번째 게이트 라인(GLj-1) 상의 k 번째 화소(PXLk)에 포함된 액정 셀(CLC(j-1)k)과 j+1 번째 게이트 라인(GLj+1) 상의 k 번째 화소(PXL(j+1)k)에 포함된 액정 셀(CLC(j+1)k)의 사이에 접속된다. 바꾸어 말하면, j 번째 게이트 라인(GLj) 및 k 번째 데이터 라인(DLk)에 의하여 구동되는 화소(PXLjk)의 액정 셀(CLCjk)은 j-1 번째 게이트 라인(GLj-1)에 접속된 k 번째 박막 트랜지스터(TFT(j-1)k)의 드레인 단자와 j 번째 게이트 라인(GLj)에 접속된 박막 트랜지스터(TFTjk)의 드레인 단자 사이에 접속된다.

[0059] 한편, 제1 라인 상의 액정 셀들 각각에 포함된 제1 화소 전극 패턴(FPEP)은 제1 게이트 라인(GL1)에 접속된 대응하는 박막 트랜지스터(TFT11 내지 TFT1m)의 드레인 단자 및 다른 라인 상의 대응하는 액정 셀(CLC21 내지 CLC2m)의 제2 화소 전극 패턴(SPEP21 내지 SPEP2m)에 전기적으로 접속된다. 반면, 제1 라인 상의 액정 셀들 각각에 포함된 제2 화소 전극 패턴(SPEP11 내지 SPEP2m)은 기준 전압 라인(VLref)에 접속된다. 또한, 제1 라인

상의 액정 셀들(CLC11 내지 CLC1m) 각각에 포함된 제1 화소 전극 패턴(FPEP)의 빗살들과 제2 화소 전극 패턴(SPEP)의 빗살들은 서로 교번되는 형태로 화소 영역에 배열된다.

[0060] 결과적으로, 제2 내지 제n-1 게이트 라인(GL1 내지 GLn-1)에 접속된 박막 트랜지스터(TFT11 내지 TFT(n-1)m)의 드레인 단자에는, 대응하는 게이트 라인(GL1 내지 GLn-1)에 의해 구동될 대응하는 화소 영역에 형성된 제1 화소 전극 패턴(FPEP11 내지 FPEP(n-1)m)과, 다음 게이트 라인(GL2 내지 GLn)에 의해 구동될 대응하는 화소 영역에 형성된 제2 화소 전극 패턴(SPEP21 내지 SPEPnm) 모두가 전기적으로 접속된다. 제1 게이트 라인(GL1)에 의하여 구동될 액정 셀들(CLC11 내지 CLC1m)에 각각 포함된 제2 화소 전극 패턴들(SPEP11 내지 SPEP1m) 모두는 기준 전압 라인(VLref)에 전기적으로 접속된다. 제n 게이트 라인(GLn)에 의하여 구동될 박막 트랜지스터들(TFTn1 내지 TFTnm) 각각의 드레인 단자에는 대응하는 화소 영역에 형성된 제1 화소 전극 패턴(FPEPn1 내지 FPEPnm)만이 전기적으로 접속된다.

[0061] 이렇게 본 발명의 실시 예에 따른 액정 패널(12)은 액정 셀들 각각에 포함된 두개의 화소 전극 패턴이 대응하는 데이터 라인(DL)을 따라 인접하게 배치되는 이전 라인의 액정 셀의 화소 전극 패턴과 다음 라인의 액정 셀의 화소 전극 패턴과 전기적으로 접속되어, 데이터 라인 따라 배열된 액정 셀들이 기준 전압 라인(VLref)에 직렬 접속되게 된다. 직렬 접속된 액정 셀들 각각은 이전 라인의 액정 셀에 충전된 화소 전압을 기준으로 정극성 또는 부극성의 화소 전압을 충전하게 될 경우, 액정 셀들 각각에 충전되는 화소 전압의 스윙 폭이 작아지게 된다. 이에 따라, 본 발명의 실시 예에 따른 액정 패널(12)은 구동 소비 전력이 줄어들게 함과 아울러 임펄스 형태의 잡음의 발생을 억제할 수 있다.

### 발명의 효과

[0062] 상술한 바와 같이, 본 발명의 실시 예에 따른 액정 패널 및 그를 포함한 액정 표시 장치에서는, 화소들에 각각 포함된 액정 셀들 각각이 이전 라인 상의 대응되는 액정 셀에 충전된 화소 전압을 기준으로 대응하는 데이터 라인 상의 화소 전압 신호의 전압 레벨 만큼 높거나 낮은 화소 전압(즉, 정극성 및 부극성의 화소전압)을 충전한다. 이에 따라, 액정 패널 상의 액정 셀들 각각에서의 화소 전압의 스윙 폭과 데이터 라인들(DL) 각각에 공급되는 화소 전압의 스윙 폭과 데이터 라인들 각각에 공급된 화소 전압 신호의 스윙 폭이 작아지게 된다. 이 결과, 본 발명의 실시 예에 따른 액정 패널 및 그를 포함하는 액정 표시 장치 모두는 구동 소비 전력이 줄어들게 함과 아울러 임펄스 성분의 잡음의 발생을 억제할 수 있다.

[0063] 이상과 같이, 본 발명이 도면에 도시된 실시 예를 참고하여 설명되었으나, 이는 예시적인 것들에 불과하며, 본 발명이 속하는 기술 분야의 통상의 지식을 가진 자라면 본 발명의 요지 및 범위를 벗어나지 않으면서도 다양한 변형, 변경 및 균등한 타 실시 예들이 가능하다는 것을 명백하게 알 수 있을 것이다.

### 도면의 간단한 설명

[0001] 본 발명의 상세한 설명에서 사용되는 도면에 대한 보다 충분한 이해를 돕기 위하여, 각 도면의 간단한 설명이 제공된다.

[0002] 도 1은 종래의 액정표시장치를 개략적으로 나타내는 도면이다.

[0003] 도 2a 및 도 2b는 액정표시장치의 인버전 구동방식을 설명하는 도면이다.

[0004] 도 3은 인버전 방식으로 구동되는 액정패널 상의 임의의 한 화소에 충전되는 전압의 변화를 도시하는 파형도이다.

[0005] 도 4는 본 발명의 실시 예에 따른 액정표시장치를 개략적으로 나타내는 도면이다.

[0006] 도 5는 도트 인버전 방식으로 구동되는 경우에 본 발명의 실시 예에 따른 액정패널의 화소에 충전된 화소 전압의 극성 패턴을 설명하는 도면이다.

[0007] 도 6은 도트 인버전 방식으로 구동되는 경우에 본 발명의 실시 예에 따른 액정 표시 장치의 각 부분에서 나타나는 신호의 파형도이다.

[0008] 도 7 은 도 4에 포함된 본 발명의 실시 예에 따른 액정 패널의 구조를 설명하는 레이-아웃이다.

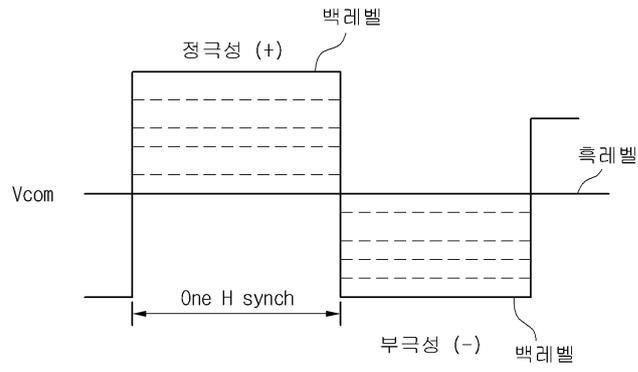
[0009] **《도면의 주요 부분에 대한 부호의 설명》**



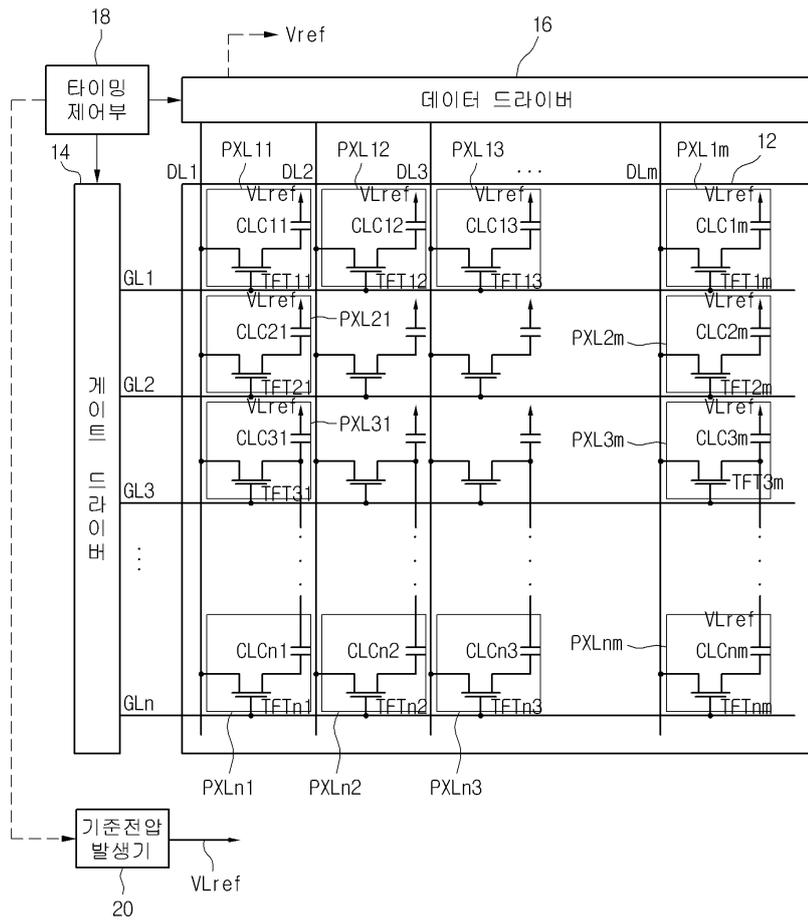
도면2b

-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+

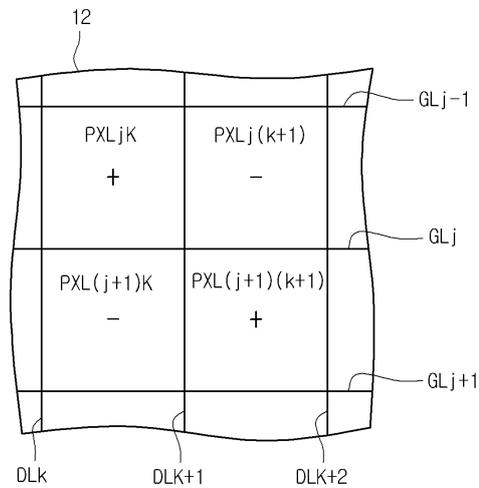
도면3



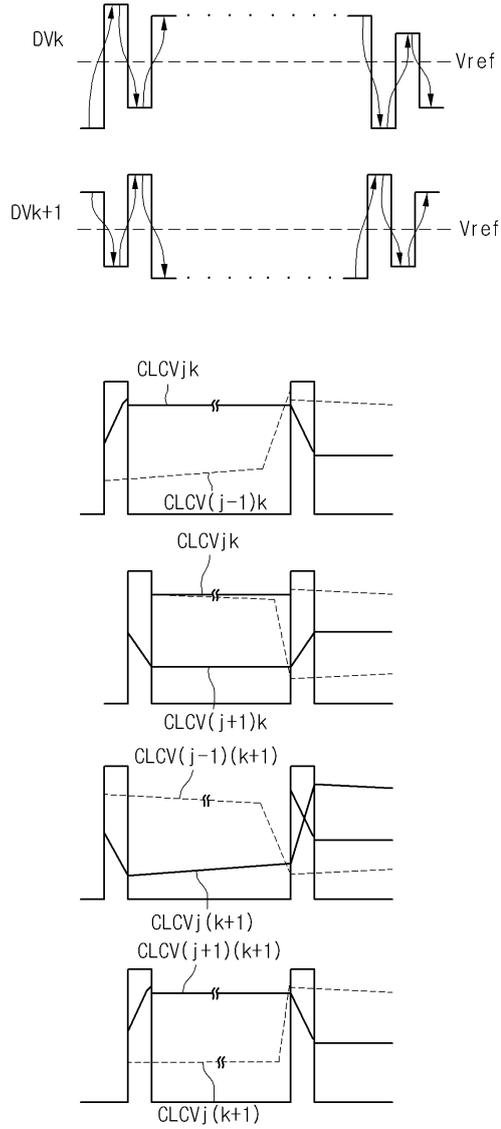
도면4



도면5



도면6



도면7

