



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I688091 B

(45) 公告日：中華民國 109 (2020) 年 03 月 11 日

(21) 申請案號：107119338

(22) 申請日：中華民國 103 (2014) 年 08 月 22 日

(51) Int. Cl. : **H01L27/32 (2006.01)**

| | | |
|---------------------|----|------------|
| (30) 優先權：2013/08/26 | 美國 | 61/869,937 |
| 2014/03/27 | 美國 | 14/228,070 |
| 2014/03/27 | 美國 | 14/228,098 |
| 2014/03/28 | 美國 | 14/229,232 |
| 2014/04/10 | 美國 | 14/249,716 |

(71) 申請人：美商蘋果公司 (美國) APPLE INC. (US)
美國

(72) 發明人：張栩常 CHANG, SHIH-CHANG (TW)；洪銘欽 HUNG, MING-CHIN (TW)；余承和 YU, CHENG-HO (TW)；常鼎國 CHANG, TING-KUO (TW)；詹西迪-勞德巴利艾巴斯 JAMSHIDI-ROUDBARI, ABBAS (IR)；林上智 LIN, SHANG-CHIH (TW)；金孔武 KIM, KYUNG-WOOK (KR)；黃俊堯 HUANG, CHUN-YAO (TW)；李思賢 LEE, SZU-HSIEN (TW)；陳昱丞 CHEN, YU-CHENG (TW)；大沢裕史 OSAWA, HIROSHI (JP)；朴英培 PARK, YOUNG BAE (KR)；古塔維蘇哈 GUPTA, VASUDHA (IN)；林敬偉 LIN, CHIN-WEI (TW)；崔幸源 CHOI, JAE WON (KR)；蔡宗廷 TSAI, TSUNG-TING (TW)

(74) 代理人：陳長文

(56) 參考文獻：

| | | | |
|----|----------------|----|----------------|
| JP | 2010-224403A | US | 8067775B2 |
| US | 2010/0019996A1 | US | 2010/0182223A1 |

審查人員：陳基發

申請專利範圍項數：17 項 圖式數：18 共 65 頁

(54) 名稱

具有矽及半導體性氧化物薄膜電晶體之顯示器

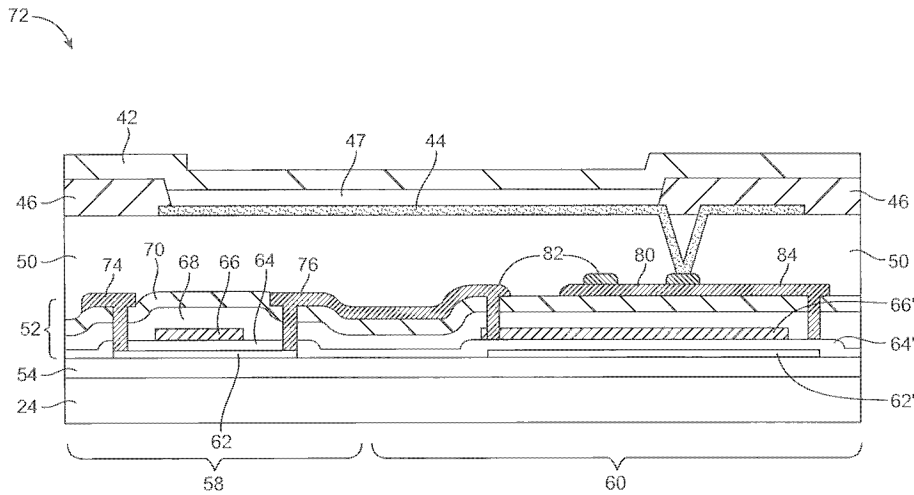
(57) 摘要

一電子裝置可包括具有在一基板上之顯示像素陣列之一顯示器。該等顯示像素可為有機發光二極體顯示像素或液晶顯示器中之顯示像素。在一有機發光二極體顯示器中，可形成混合薄膜電晶體結構，其包括半導體性氧化物薄膜電晶體、矽薄膜電晶體及電容器結構。該等電容器結構可重疊該等半導體性氧化物薄膜電晶體。有機發光二極體顯示像素可具有氧化物電晶體與矽電晶體之組合。在一液晶顯示器中，顯示驅動器電路可包括矽薄膜電晶體電路，且顯示像素可基於氧化物薄膜電晶體。閘極金屬之一單層或兩個不同層可用於形成矽電晶體閘極及氧化物電晶體閘極。一矽電晶體可具有重疊一浮動閘極結構之一閘極。

An electronic device may include a display having an array of display pixels on a substrate. The display pixels may be organic light-emitting diode display pixels or display pixels in a liquid crystal display. In an organic light-emitting diode display, hybrid thin-film transistor structures may be formed that include semiconducting oxide thin-film transistors, silicon thin-film transistors, and capacitor structures. The

capacitor structures may overlap the semiconducting oxide thin-film transistors. Organic light-emitting diode display pixels may have combinations of oxide and silicon transistors. In a liquid crystal display, display driver circuitry may include silicon thin-film transistor circuitry and display pixels may be based on oxide thin-film transistors. A single layer or two different layers of gate metal may be used in forming silicon transistor gates and oxide transistor gates. A silicon transistor may have a gate that overlaps a floating gate structure.

指定代表圖：



【圖3】

符號簡單說明：

- 24 . . . 基板
- 42 . . . 陰極
- 44 . . . 陽極
- 46 . . . 介電層
- 47 . . . 發射材料
- 50 . . . 平坦化層
- 52 . . . 薄膜電晶體結構
- 54 . . . 緩衝層
- 58 . . . 電晶體
- 60 . . . 結構
- 62 . . . 多晶矽通道
- 62' . . . 多晶矽層
- 64 . . . 閘極絕緣體層
- 64' . . . 閘極絕緣體層
- 66 . . . 閘極
- 66' . . . 金屬層
- 68 . . . 氮化矽層
- 70 . . . 氧化矽層
- 72 . . . 電路
- 74 . . . 源極-汲極觸點
- 76 . . . 源極-汲極觸點
- 80 . . . 氧化物層
- 82 . . . 源極-汲極端子
- 84 . . . 源極-汲極端子

【發明說明書】

【中文發明名稱】

具有矽及半導體性氧化物薄膜電晶體之顯示器

【英文發明名稱】

DISPLAYS WITH SILICON AND SEMICONDUCTING OXIDE
THIN-FILM TRANSISTORS

【技術領域】

【先前技術】

本發明大體上係關於電子裝置，且更特定言之，係關於具有具薄膜電晶體之顯示器的電子裝置。

電子裝置通常包括顯示器。舉例而言，蜂巢式電話及攜帶型電腦包括用於向使用者呈現資訊之顯示器。

諸如液晶顯示器之顯示器係由多個層形成。一液晶顯示器可例如具有上部及下部偏光器層、含有彩色濾光片元件之陣列的彩色濾光片層、包括薄膜電晶體及顯示像素電極之薄膜電晶體層、及插入於彩色濾光片層與薄膜電晶體層之間的液晶材料層。各顯示像素通常包括一薄膜電晶體，用於控制對顯示像素中之顯示像素電極結構之信號施加。

諸如有機發光二極體顯示器之顯示器具有基於發光二極體之顯示像素之陣列。在此類型之顯示器中，各顯示像素包括一發光二極體及用於控制對發光二極體之信號施加之薄膜電晶體。

薄膜顯示驅動器電路通常包括於顯示器中。舉例而言，顯示器上之閘極驅動器電路及解多工器電路可由薄膜電晶體形成。

若不注意，則顯示像素中之薄膜電晶體電路及顯示器之顯示驅動器電路可能展現不均一性、洩漏電流過多、驅動強度不足、面積效率差、滯後及其他問題。因此，將需要能夠提供改良的電子裝置顯示器。

【發明內容】

一電子裝置可具備一顯示器。顯示器可具有在基板上之顯示像素陣列。顯示像素可為有機發光二極體顯示像素或液晶顯示器中之顯示像素。

在一有機發光二極體顯示器中，可形成混合薄膜電晶體結構，其包括半導體性氧化物薄膜電晶體、矽薄膜電晶體及電容器結構。電容器結構可重疊半導體性氧化物薄膜電晶體。電容器結構亦可由多個自源極-汲極金屬層形成之重疊電極層形成，可使用一多晶矽層及一閘極金屬層。

有機發光二極體顯示像素可具有氧化物電晶體與矽電晶體之組合。耦接至發光二極體之電晶體(諸如驅動電晶體)可由氧化物電晶體結構形成，及切換電晶體可由矽電晶體結構形成。

在一液晶顯示器中，顯示驅動器電路可包括矽薄膜電晶體電路且顯示像素可係基於氧化物薄膜電晶體。閘極金屬之一單層或兩個不同層可用於形成矽電晶體閘極及氧化物電晶體閘極。一矽電晶體可具有重疊浮動閘極結構之閘極。氧化物電晶體可併入於顯示驅動器電路中。

與顯示像素陣列中之氧化物電晶體電路相比，顯示驅動器電路可經組態以將矽電晶體電路曝露於較低的電壓擺動。

【圖式簡單說明】

圖1為根據一實施例之諸如具有有機發光二極體顯示像素之陣列的有機發光二極體顯示器或具有顯示像素陣列的液晶顯示器的說明性顯示器之圖。

圖2為根據一實施例之可用於具有半導體性氧化物薄膜電晶體及矽薄膜電晶體之有機發光二極體中之類型的說明性有機發光二極體顯示像素之圖。

圖3為根據一實施例之說明性薄膜電晶體結構之橫截面側視圖。

圖4為根據一實施例之額外說明性薄膜電晶體結構之側視圖。

圖5為根據一實施例之可包括氧化物及矽薄膜電晶體之類型的說明性有機發光二極體顯示像素之圖。

圖6、圖7及圖8為根據一實施例之液晶顯示器中之說明性薄膜電晶體電路之橫截面側視圖。

圖9為根據一實施例之可由混合矽-氧化物電晶體結構形成之類型的一說明性互補金屬氧化物半導體電晶體反相器之圖。

圖10為根據一實施例之可用以形成混合互補金屬氧化物半導體電晶體反相器之類型的一說明性薄膜電晶體結構之橫截面側視圖。

圖11為根據一實施例之薄膜顯示驅動器電路中之閘極驅動器電路之電路圖。

圖12為根據一實施例之可用於顯示器上之顯示驅動器電路內的圖11之閘極驅動器電路中之類型的一位準移位器之圖。

圖13為根據一實施例之可用以防止顯示器上之顯示驅動器電路內的電晶體經歷過量電壓之一說明性電路之電路圖。

圖 14 為根據一實施例之液晶顯示器中之說明性薄膜電晶體電路之橫截面側視圖。

圖 15 為根據一實施例之液晶顯示器中之包括頂部閘極半導體性氧化物電晶體的說明性薄膜電晶體電路之橫截面側視圖。

圖 16 為根據一實施例之液晶顯示器中之包括具有光屏蔽件之頂部閘極半導體性氧化物電晶體的說明性薄膜電晶體電路之橫截面側視圖。

圖 17 為根據一實施例之液晶顯示器中之包括頂部閘極半導體性氧化物電晶體的說明性薄膜電晶體電路之橫截面側視圖。

圖 18 為根據一實施例之有機發光二極體顯示器中之包括頂部閘極半導體性氧化物電晶體的說明性薄膜電晶體電路之橫截面側視圖。

【實施方式】

本申請案主張 2014 年 4 月 10 日申請之美國部分接續專利申請案第 14/249,716 號、2014 年 3 月 27 日申請之美國專利申請案第 14,228,098 號、2014 年 3 月 28 日申請之美國專利申請案第 14/229,232 號、2014 年 3 月 27 日申請之美國專利申請案第 14/,228,070 號及 2013 年 8 月 26 日申請之臨時專利申請案第 61/869,937 號之優先權，該等申請案之全文特此以引用之方式併入本文中。

一電子裝置中之一顯示器可具備驅動器電路以用於在顯示像素之陣列上顯示影像。一說明性顯示器展示於圖 1 中。如圖 1 中所示，顯示器 14 可具有一或多個層，諸如基板 24。諸如基板 24 之層可由平面矩形材料層，諸如平面玻璃層形成。顯示器 14 可具有顯示像素 22 之陣列以用於為使用者顯示影像。顯示像素 22 之陣列可由基板 24 上的顯示像

素結構之多列及多行形成。在顯示像素22之陣列中可存在任何適合數目之列及行(例如十個或十個以上，一百或一百以上，或一千或一千以上)。

可使用焊料或導電黏接劑將顯示驅動器電路(諸如顯示驅動器積體電路16)耦接至基板24上之導電路徑，諸如金屬跡線。顯示驅動器積體電路16(有時稱為時序控制器晶片)可含有用於經由路徑25與系統控制電路通信的通信電路。路徑25可由可撓性印刷電路上之跡線或其他纜線形成。控制電路可位於電子裝置中之主邏輯板上，電子裝置諸如蜂巢式電話、電腦、機上盒、媒體播放器、攜帶型電子裝置或其中使用顯示器14之其他電子設備。在操作期間，控制電路可向顯示驅動器積體電路16供應關於待顯示於顯示器14上的影像之資訊。為了在顯示像素22上顯示該等影像，顯示驅動器積體電路16可供應相應的影像資料至資料線D，同時發出時脈信號及其他控制信號以支援薄膜電晶體顯示驅動器電路，諸如閘極驅動器電路18及解多工電路20。

閘極驅動器電路18可形成於基板24上(例如在顯示器14之左側及右側邊緣上，在顯示器14之僅單個邊緣上或在顯示器14中之其他地方)。解多工器電路20可用於將來自顯示驅動器積體電路16的資料信號解多工至複數個相應的資料線D上。藉由圖1之此說明性配置，資料線D垂直延伸穿過顯示器14。各資料線D與顯示像素22之各別行相關聯。閘極線G水平延伸穿過顯示器14。各閘極線G與顯示像素22之各別列相關聯。閘極驅動器電路18可位於顯示器14之左側上、顯示器14之右側上或顯示器14之右側及左側兩者上，如圖1中所示。

閘極驅動器電路18可在顯示器14中之閘極線G上確證閘極信號

(有時稱為掃描信號)。舉例而言，閘極驅動器電路18可接收來自顯示驅動器積體電路16之時脈信號及其他控制信號，且可回應於該等所接收信號，從顯示像素22之第一列中之閘極線信號G開始，按順序確證閘極線G上之閘極信號。隨著各閘極線被確證，列中之閘極線經確證之相應的顯示像素將顯示出現在資料線D上的顯示資料。

顯示驅動器電路，諸如解多工器電路20及閘極線驅動器電路18，可由基板24上的薄膜電晶體形成。薄膜電晶體亦可用於形成顯示像素22中的電路。為了增強顯示器效能，可使用顯示器14中之滿足所要準則的薄膜電晶體結構，該等準則諸如洩漏電流、切換速度、驅動強度、均一性等。通常，可使用任何適合類型之薄膜電晶體技術(例如基於矽、基於半導體性氧化物等)來形成顯示器14中之該等薄膜電晶體。

在一個適合配置中(其有時在本文中描述為一實例)，顯示器14上之一些薄膜電晶體中之通道區域(作用區域)係由矽(例如(諸如)使用低溫製程沈積之多晶矽，有時稱為LTPS或低溫多晶矽之矽)形成，且顯示器14上之其他薄膜電晶體中之通道區域係由半導體性氧化物材料(例如，非晶形銦鎵鋅氧化物，有時稱為IGZO)形成。若需要，其他類型之半導體可用於形成該等薄膜電晶體，諸如非晶矽、不同於IGZO之半導體性氧化物等。在此類型之混合顯示器組態中，矽電晶體(例如，LTPS電晶體)可用於需要諸如切換速度及良好驅動電流的屬性之處(例如，用於切換速度為考量因素之液晶二極體顯示器中或有機發光二極體顯示像素之部分中的閘極驅動器)，而氧化物電晶體(例如，IGZO電晶體)可用於需要低洩漏電流之處(例如，在液晶二極體顯示像

素及顯示驅動器電路中)或需要高像素間均一性之處(例如，在有機發光二極體顯示像素之陣列中)。亦可考慮其他考量因素(例如，關於功率消耗、佔據面積消耗、滯後等的考量因素)。

氧化物電晶體，諸如IGZO薄膜電晶體，一般為n通道裝置(亦即NMOS電晶體)。可使用p通道或n通道設計來製造矽電晶體(亦即，LTPS裝置可為PMOS或NMOS)。此等薄膜電晶體結構之組合可提供最佳效能。

在有機發光二極體顯示器中，各顯示像素含有各別有機發光二極體。說明性有機發光二極體顯示像素22-1之示意圖展示於圖2中。如圖2中所示，顯示像素22-1可包括發光二極體26。正電源電壓ELVDD可供應至正電源端子34且接地電源電壓ELVSS可供應至接地電源端子36。驅動電晶體28之狀態控制著流經二極體26之電流量，且因此控制著自顯示像素22-1發射的光40之量。

為了確保電晶體28在資料之連續圖框之間被保持在所要狀態中，顯示像素22-1可包括一儲存電容器，諸如儲存電容器Cst。將儲存電容器Cst上之電壓在節點A處施加至電晶體28之閘極以控制電晶體28。可使用一或多個切換電晶體，諸如切換電晶體30，將資料載入儲存電容器Cst中。當切換電晶體30關斷時，資料線D與儲存電容器Cst隔離，且端子A上之閘極電壓等於儲存於儲存電容器Cst中之資料值(亦即，來自顯示於顯示器14上之前一顯示資料圖框的資料值)。當與顯示像素22-1相關聯的列中之閘極線G(有時稱為掃描線)經確證時，將接通切換電晶體30，且資料線D上之新資料信號將被載入儲存電容器Cst中。將電容器Cst上之新信號在節點A處施加至電晶體28之閘

極，進而調整電晶體28之狀態且調整由發光二極體26發射之光40之相應量。

有機發光二極體顯示像素，諸如圖2之像素22-1，可使用展示於圖3中之類型的薄膜電晶體結構。在此類型之結構中，使用兩個不同類型的半導體。如圖3中所示，電路72可包括顯示像素結構，諸如發光二極體陰極端子42及發光二極體陽極端子44。有機發光二極體發射材料47可插入於陰極42與陽極44之間。介電層46可用來界定顯示像素之佈局，且有時可稱為像素界定層。平坦化層50可形成於薄膜電晶體結構52之頂部上。薄膜電晶體結構52可形成於基板24上之緩衝層54上。

薄膜電晶體結構52可包括矽電晶體58。電晶體58可為使用「頂部閘極」設計形成之LTPS電晶體，且可在有機發光二極體顯示像素中充當切換電晶體(參見例如圖2之像素22-1中之電晶體30)。電晶體58可具有多晶矽通道62，其由閘極絕緣體層64(例如，氧化矽層)覆蓋。閘極66可由圖案化金屬(例如，作為一實例的鉬)形成。閘極66可由層間介電層(例如氮化矽層68及氧化矽層70)覆蓋。源極-汲極觸點74及76可接觸多晶矽層62之對置兩側以形成矽薄膜電晶體58。

薄膜電晶體結構52亦可包括薄膜電晶體及電容器結構60。結構60可包括一儲存電容器(亦即，圖2之儲存電容器Cst)及一氧化物薄膜電晶體結構。儲存電容器可具有第一端子(有時稱為板、電極或電極層)，其由多晶矽層62'(圖案化為與層62相同的層之一部分)形成。閘極絕緣體層64'(其可為閘極絕緣體層64之一延伸部分)可覆蓋端子62'。電容器可具有由金屬層66'形成的第二端子。金屬層66'可由用於

形成電晶體58之閘極66的相同金屬層圖案化而成。介電層68及70可覆蓋金屬層66'。結構60中之薄膜電晶體可為「底部閘極」氧化物電晶體。層66' (其充當電容器Cst之第二端子(亦即，圖2之節點A))亦可充當該氧化物電晶體之閘極。該氧化物電晶體可充當圖2之驅動電晶體28。該氧化物電晶體之「閘極絕緣體」可由層間介電層(亦即，層68及70)形成。該氧化物電晶體之通道半導體可由氧化物層80 (例如，IGZO)形成。氧化物層80可重疊多晶矽電容器電極層62' (亦即，該氧化物電晶體可重疊該電容器)，進而節省空間。源極-汲極端子82及84可由接觸半導體性氧化物層80之對置末端之金屬形成。

可按不同佈局形成電晶體，諸如LTPS電晶體及氧化物電晶體。舉例而言，LTPS電晶體傾向於具有高載流子遷移率。因此，LTPS電晶體可具有相對長的閘極長度 L 及相對短的閘極寬度 W 以確保 W/L 之適當低比率，從而補償此等電晶體之相對高遷移率。此可致使LTPS電晶體對於像素佈局而言相對低效。可使用具有較小縱橫比之 W/L 比率(例如，氧化物之4/4相對於LTPS之3/30)來建構氧化物電晶體。由於此等佈局效率考量因素，使用氧化物電晶體作為顯示像素22-1中之驅動電晶體可為較佳的。由LTPS電晶體提供的相對快速切換速度可使得將LTPS電晶體用於諸如圖2之電晶體30之切換電晶體為較佳的。

在具有較多電晶體(例如三個或三個以上、四個或四個以上、五個或五個以上、六個或六個以上、七個或七個以上、或八個或八個以上)之顯示像素中，可選擇使用LTPS技術實施哪些電晶體及使用氧化物技術實施哪些電晶體，以便在兩種類型的電晶體之間平衡電晶體效能考量因素。

當實施驅動電晶體時，LTPS電晶體傾向於展現與氧化物電晶體相比之較大大小(更長通道長度)，傾向於展現與氧化物電晶體相比之較大暗電流，及可展現與氧化物電晶體相比之較差均一性。LTPS驅動電晶體亦可展現與氧化物驅動電晶體相比之較多滯後。由於此等因素，通常有利地是由氧化物電晶體形成有機發光二極體顯示像素中的驅動電晶體。該等氧化物驅動電晶體可展現低洩漏電流及最少的滯後。

當實施切換電晶體時，LTPS電晶體可小於氧化物電晶體，可展現與氧化物電晶體相比之較小寄生電容量，及可展現與氧化物電晶體相比之較低功率消耗。由於諸如此等的因素，通常有利地是由LTPS電晶體形成有機發光二極體顯示像素中的切換電晶體。該等LTPS切換電晶體可展現高切換速度及低寄生電容。

在圖4中展示可用於在單個有機發光二極體顯示像素中實施LTPS及氧化物電晶體兩者之說明性混合薄膜電晶體結構(例如，以實施諸如圖2之顯示像素電路22-1之電路)。圖4之混合薄膜電晶體結構114包括矽薄膜電晶體108、電容器(Cst) 110及氧化物電晶體112。矽電晶體108係由多晶矽層90形成。閘極絕緣體層92覆蓋多晶矽層90。閘極金屬層被圖案化在閘極絕緣體層92之頂部上以形成閘極94、電容器電極96及閘電極98。層間介電材料層，諸如氮化矽層116及氧化矽層118，可覆蓋該等圖案化閘極金屬結構。矽電晶體108之源極-汲極觸點100及94可接觸(亦即，可短接至)在通道區域106附近之多晶矽層90。電晶體108之閘極94可充當植入遮罩以允許在多晶矽層90中鄰近電晶體108之多晶矽通道區域106的區域104內形成低密度汲極植入物。

矽電晶體108之源極-汲極100與102、電容器電極120及氧化物電晶體112之源極-汲極122與124可由層間介電質116與118上的共同金屬層之圖案化部分形成。

電容器110可具有由金屬電極120及由多晶矽層90之部分126形成之第一端子。電容器110可具有由金屬電極96形成之第二端子。

氧化物電晶體112可具有：諸如IGZO層128的半導體氧化物層、源極-汲極觸點122與124及閘極98。藉由介電質116與118使閘極98自充當電晶體112之通道區域的半導體氧化物128分離。介電質116與118因此充當氧化物電晶體112之閘極絕緣體。

圖5為可用於顯示器14中之另一個說明性有機發光二極體像素電路之電路圖。像素22-2包括驅動電晶體28以用於驅動電流至發光二極體26中。儲存電容器Cst用以在圖框之間儲存電晶體28之閘極上的信號。感測線SENSING係用以實施補償方案以調整電晶體效能之像素間變化。閘極線SCAN及SCAN2係用於施加控制信號至切換電晶體30-1及30-2。

為了最佳化顯示像素22-2中之效能，可能需要使用圖3及圖4中所示之類型的混合結構或其他組態，以用於形成矽及/或氧化物薄膜電晶體及電容器。舉例而言，可能需要自氧化物電晶體(例如，NMOS氧化物電晶體)形成驅動電晶體28，同時自矽電晶體或自矽(NMOS及/或PMOS)電晶體與氧化物(NMOS)電晶體之混合物形成切換電晶體，諸如電晶體30-1及30-2。

在第一說明性組態之情況下，電晶體30-1為氧化物電晶體，電晶體30-2為氧化物電晶體及電晶體28為氧化物電晶體。在第二說明性組

態之情況下，電晶體30-1為矽電晶體，電晶體30-2為矽電晶體及電晶體28為氧化物電晶體。可在此情境下使用一種混合電晶體結構，諸如圖3之結構或圖4之結構(例如，以實施電晶體30-1與28及電容器Cst)。

在一說明性第三組態之情況下，電晶體30-1為矽電晶體，電晶體30-2為氧化物電晶體及電晶體28為氧化物電晶體。如同第二說明性組態，一種混合電晶體結構，諸如圖3之結構或圖4之結構，可用於實施電晶體30-1與28及電容器Cst。

若需要，顯示器14可為一液晶顯示器。在此類型之情境中，顯示器14之各像素可含有：一電極結構，以用於將電場施加至顯示器中之一液晶層之一相關聯部分；一電容器，以用於在影像資料之圖框之間儲存電極上的電荷；及一薄膜電晶體，以用於控制電場至電極之施加。在一個適合配置中，液晶顯示器中之閘極驅動器電路18及解多工器電路20(圖1)可由矽電晶體形成，且顯示像素22中之薄膜電晶體可由氧化物電晶體形成。該等矽電晶體具有高遷移率通道區域且十分適用於快速切換速度及高驅動電流而同時在低電壓及低功率下操作。顯示像素22中之氧化物薄膜電晶體展現低洩漏電流。

圖6中展示可用於形成具有矽電晶體及氧化物電晶體兩者之液晶顯示器之類型的薄膜電晶體結構。如圖6中所示，薄膜電晶體結構242可包括矽薄膜電晶體結構216(例如，用於形成周邊電路，諸如顯示驅動器電路18及解多工器電路20之部分)及氧化物薄膜電晶體結構240(例如，用於在具有由圖1之顯示器14所示之類型的佈局之液晶顯示器中形成顯示像素22)。

結構216及240可形成於基板24上之緩衝層202上。多晶矽層204

可沈積於緩衝區202上。閘極絕緣體層206可形成於多晶矽層204上。一共同金屬層可經圖案化以形成金屬結構218、220及228。結構218可充當矽電晶體之閘極，該矽電晶體包括源極-汲極觸點212與214及由多晶矽204形成之通道。金屬結構228可充當由半導體性氧化物層224(例如IGZO)形成之氧化物電晶體之閘極及源極-汲極端子222與226。金屬結構228亦可充當光屏蔽件，其幫助阻斷顯示器14中之背光到達氧化物層224，因此不需要將單獨的光屏蔽結構併入於結構240中。層間介電質(諸如氮化矽層208及210)可覆蓋結構216中之閘極218且可充當結構240之氧化物電晶體中的閘極228之閘極絕緣體。

金屬230接觸由氧化物層224形成的顯示像素薄膜氧化物電晶體之源極-汲極226。金屬230可由有機層232支撐。在有機層232之表面上，金屬230可形成具有多個指狀物之電極。介電層236可將電極230與共同電極(Vcom) 234隔離。在操作期間，在電極230與電極234之間產生電場。此等場穿過顯示器中之液晶材料。若需要，顯示器14可併入有由Vcom電極234之部分形成的電容式觸碰感測器。在此類型之組態中，視情況選用之金屬線(諸如線238)可用以幫助減少用於形成電極234之材料(其可例如為略有電阻性的傳導材料，諸如氧化銻錫)的電阻。

層208及210之厚度可為約6000埃。此相對較大厚度可幫助最小化閘極218與諸如源極-汲極214之附近金屬結構之間的電容，但可能限制氧化物電晶體中的切換速度。為了處理此問題，可使用由圖7中之結構242'使用之類型的設計。在圖7的配置中，一額外半導體製造遮罩可用以產生氧化物電晶體之閘極，該閘極由與用於形成閘極218

之金屬層分開之金屬層形成。藉由此方法，僅將單個3000埃的介電層210'（例如由氮化矽及氧化矽之子層形成）用以將氧化物電晶體閘極228'與氧化物層224分離，因此氧化物電晶體切換速度可得到增強。圖7之結構242'之配置允許閘極218及閘極228'由不同金屬形成。舉例而言，閘極218可由耐火金屬（諸如鉬）形成以適應與啟動矽電晶體相關聯之高溫，而閘極228'可由較低電阻金屬（諸如銅）形成。

在一些應用中，可能需要考慮高驅動電壓（閘極至源極及汲極）之處置。圖8之電晶體結構242''可用於需要處置矽電晶體閘極上之相對較大（例如20伏特）擺動之情境中。在此情況下，閘極絕緣體層206可能過薄而無法耐受來自20伏特信號之損害。舉例而言，閘極絕緣體206可為約800埃厚，其可能不夠厚以可靠地處置20伏特驅動電壓。為了確保閘極絕緣體層206不受到過大應力，可將閘極結構218轉換成浮動（電學上隔離）金屬結構，且額外金屬層（亦即經圖案化以形成氧化物電晶體240之閘極228'的相同金屬層之一部分）可用於形成矽電晶體閘極218'。即使在矽電晶體216之操作期間浮動閘極218並非藉由控制信號驅動，仍可保留浮動閘極218以充當被製作到多晶矽層204之源極與汲極接觸部分中的低密度汲極（LDD）植入物之遮罩。

在一混合矽/氧化物液晶顯示器中，並非必需自矽電晶體形成顯示驅動器電路，諸如閘極驅動器電路18及解多工器電路20。若需要，此顯示驅動器電路中之一些可由氧化物電晶體形成。舉例而言，顯示器14之周邊電路中之低驅動電流CMOS型電路，諸如圖9之說明性CMOS反相器300，可包括氧化物電晶體。形成PMOS氧化物電晶體可具挑戰性，因此，若需要，可使用NMOS氧化物電晶體及PMOS矽電

晶體(作為一實例)形成諸如反相器300之電路。

混合氧化物-矽薄膜電晶體結構(諸如圖10之說明性薄膜電晶體結構302)可用於形成顯示驅動器電路，諸如閘極驅動器電路18及解多工器電路20中的CMOS型電路。如圖10中所示，結構302可具有形成於基板24上之多晶矽層308。P通道作用區域310可在閘極312下形成。閘極絕緣體層306(例如，氧化矽)可將閘極312與矽層308中之矽通道區域310分離。介電層302(例如，氧化矽及氮化矽之子層)可覆蓋閘極312。介電層306可將閘極312與重疊氧化物層312分離。氧化物層312可為半導體性氧化物，諸如IGZO材料。閘極312可由第一圖案化金屬層形成。第二圖案化金屬層可用於形成輸出端子322、源極端子316及汲極端子318。鈍化層320可覆蓋端子316及312。閘極312可由諸如鉬、鉬鎢、鎢或其他金屬之材料形成。用於形成諸如金屬結構322、316及318之結構的金屬可由諸如鋁、鋁等金屬形成。

在圖10之配置中，閘極314充當兩種電晶體之共同(共用)閘極。特定言之，閘極314(參見例如圖9之端子Vin)充當由矽層308形成的PMOS矽電晶體(圖9之電晶體TP)之閘極且充當由氧化物層312形成的NMOS氧化物電晶體(圖9之電晶體TN)之閘極。氧化物層312位於閘極314上方且矽層310位於閘極314下方。圖10之共用閘極配置允許緊湊地實施圖9中所示之類型的CMOS反相器。

圖11展示可用於液晶顯示器上之說明性閘極驅動器電路18。電路18可對於矽電晶體使用具有相對較小電壓擺動(例如，15伏特或16伏特擺動)的信號，同時產生具有較大電壓擺動(例如，20伏特擺動或以上)的閘極信號G以確保顯示像素22中的由閘極信號驅動之氧化物薄膜

電晶體之操作可令人滿意。

如圖11中所示，電路18可具有由一系列鏈接的SR鎖存器400或其他暫存器電路形成之移位暫存器。圖11中之電路之各列與液晶顯示器中之顯示像素22的單獨列相關聯，且為彼列之顯示像素提供各別閘極信號G。在操作期間，可將觸發信號TRIGGER施加至電路18中之移位暫存器之第一列中之鎖存器，同時將時脈信號LOAD CLOCK施加至該移位暫存器。觸發信號使級聯信號以漣波方式傳遞通過該移位暫存器。作為回應，各鎖存器400按順序確證其輸出OUT。閘極驅動器電路18之各列具有接收輸出信號OUT之各別位準移位器404及緩衝區404。

輸出信號OUT在15 V之高電壓(或其他適合電壓)至0伏特(或其他適合電壓)的範圍內。與此類型之組態相關聯的15伏特擺動可由鎖存器400中的矽薄膜電晶體耐受，而更大電壓擺動(諸如20伏特擺動)可能對矽薄膜電晶體造成過大應力。位準移位器402將15伏特至0伏特的信號OUT自鎖存器400移位，以使得來自位準移位器402之路徑406上之輸出在5伏特至-11伏特範圍內(亦即，可由位準移位器402中的矽電晶體耐受的16伏特擺動)。緩衝區404接收來自鎖存器400之15伏特至0伏特的信號OUT作為輸入信號IN_H，及接收5伏特至-11伏特信號作為輸入信號IN_L。緩衝區404較佳含有矽薄膜電晶體。緩衝區404之設計允許緩衝區404產生適合於控制液晶顯示器上之顯示像素22之陣列中的氧化物電晶體之類型的具有大電壓擺動(例如15伏特至-11伏特)的輸出信號(閘極線信號G)。

圖12為可用以實施位準移位器402之類型的說明性電路之電路

圖。可在位準移位器402之輸入410處接收來自鎖存器400之輸出OUT的信號，且可在位準移位器402之輸出412處提供用於緩衝區404之相應的經位準移位的輸出信號(信號IN_L)。若需要，其他位準移位器設計可用於位準移位器402。圖12之組態僅為說明性的。矽薄膜電晶體可用於形成位準移位器402。

圖13之電路404為可用於實施圖11之緩衝區404之設計的實例。藉由此設計，信號IN_H及IN_L為具有不同各別電壓擺動之相同方波脈衝。信號IN_H在15至0伏特範圍內。信號IN_L在5至-11伏特範圍內。在此實例中之相應的輸出信號(閘極線信號)G為在15伏特至-11伏特範圍內的方波脈衝，且因此具有20伏特以上之擺動。

將接地電壓GND施加至電晶體T2及T3之閘極。此將由電路414之電晶體經受之最大電壓限制為小於約16伏特，即使電路414之輸出擺動為20伏特以上亦然。電晶體T2及T3之閘極上之接地電壓GND使此等電晶體關斷，以每當偵測到過大的源極端子電壓擺動時保護電晶體T1及T4。作為一實例，考慮電晶體T1及T2。電晶體T2可藉由臨限電壓 V_{th} 表徵。若電晶體T1之源極S開始降至低於電壓 $GND - V_{th}$ ，則電晶體T2將關斷且隔離電晶體T1。電晶體T3及T4以相同方式操作。藉由使用此配置，緩衝區414中無電晶體會曝露於過大的電壓擺動，從而允許電晶體T1、T2、T3及T4由矽薄膜電晶體形成。

若需要，其他電路組態可用以允許閘極驅動器電路18在閘極線信號G具有大電壓擺動之環境中操作以適應顯示像素22中之氧化物電晶體。作為一實例，除使用矽薄膜電晶體結構之外，亦可使用氧化物薄膜電晶體結構來實施位準移位器電晶體之一子集及輸出緩衝區電晶

體之一子集。

圖14為可用於液晶顯示器之類型的額外薄膜電晶體電路之橫截面側視圖。如圖14中所示，薄膜電晶體結構242可包括矽薄膜電晶體結構216（例如，用於形成周邊電路，諸如顯示驅動器電路18及解多工器電路20之部分）及氧化物薄膜電晶體結構240（例如，用於在具有由圖1之顯示器14所示之類型的佈局之液晶顯示器中形成顯示像素22）。

結構216及240可形成於基板24上之緩衝層202上。多晶矽層204可沈積於緩衝區202上。閘極絕緣體層206可形成於多晶矽層204上。一共同金屬層可經圖案化以形成金屬結構218、220及228。結構218可充當矽電晶體之閘極，該矽電晶體包括源極-汲極觸點212與214及由多晶矽204形成之通道。金屬結構228可充當由半導體性氧化物層224（例如，IGZO）形成之氧化物電晶體之閘極及源極-汲極端子222與226。金屬結構228亦可充當光屏蔽件，其幫助阻斷顯示器14中之背光到達氧化物層224，因此不需要將單獨的光屏蔽結構併入結構240。層間介電質，諸如氮化矽層208及210，可覆蓋結構216中之閘極218，且可充當結構240之氧化物電晶體中的閘極228之閘極絕緣體。

金屬結構218、220與228及佈線線（諸如互連線502）可由第一金屬層（有時稱為M1層）形成。金屬222及226（其形成結構240之氧化物電晶體之源極-汲極觸點）及佈線線（諸如互連線500）可由第二金屬層（有時稱為SD1層）形成。金屬結構212、214及佈線線（諸如互連線506）可由第三金屬層（有時稱為SD2層）形成。介電層232B可將第二金屬層與第三金屬層分離。介電層232A可將第三金屬層與諸如金屬層234之金屬

結構分離。

金屬230接觸金屬層504且進而耦接至由氧化物層224形成的顯示像素薄膜氧化物電晶體之源極-汲極226。金屬230可由有機層232B支撐。在有機層232B之表面上，金屬230可形成具有多個指狀物之電極。介電層236可將電極230與共同電極(Vcom) 234隔離。在操作期間，在電極230與電極234之間產生電場。此等場穿過顯示器中之液晶材料。若需要，顯示器14可併入有由Vcom電極234之部分形成的電容式觸碰感測器。在此類型之組態中，視情況選用之金屬線(諸如線238)可用以幫助減少用於形成電極234之材料(例如，其可為略有電阻性的傳導材料，諸如氧化銻錫)的電阻。

顯示器14中之佈線線之間的電容耦合可導致切換損耗。作為一實例，源極-汲極結構222可耦接至顯示器14中之資料線。此線上之電壓相對Vcom (電極234)切換且可導致功率損耗。介電層232A及232B之存在可幫助減少資料線與Vcom電極之間的電容耦合且進而減少功率損耗。此等介電層之存在亦可減少顯示器14中之佈線線之間的電容耦合(例如，第一及第二金屬層、第一及第三金屬層之佈線線及其他結構之間的電容耦合等)。層232A及232B可由低介電常數有機介電質或其他介電材料形成。作為一實例，層232A及232B可為丙烯酸系聚合物、其他聚合物、有時稱為旋塗式玻璃之類型的介電質(例如，經由隙縫塗覆工具沈積的旋塗式玻璃聚合物等)、基於矽氧烷之材料等。

圖15為包括頂部閘極半導體性氧化物電晶體之液晶顯示器之說明性薄膜電晶體電路之橫截面側視圖。如圖15中所示，薄膜電晶體結

構242可包括矽薄膜電晶體結構216及半導體性氧化物薄膜電晶體結構240。矽薄膜電晶體結構216可用於周邊電路，諸如顯示驅動器電路18及解多工器電路20中，及/或可用於形成液晶顯示器中之顯示像素22之電路。半導體性氧化物薄膜電晶體結構240可用於周邊電路，諸如顯示驅動器電路18及解多工器電路20中，及/或可用於形成液晶顯示器中之顯示像素22之電路。電晶體，諸如矽(多晶矽)電晶體216，可為n通道或p通道裝置。電晶體，諸如半導體性氧化物電晶體240，可為n通道或p通道裝置。

結構216及240可形成於基板24上之緩衝層202上。緩衝層202可由諸如無機介電質之介電質形成。緩衝層202可幫助防止基板24中之離子遷移至結構216及240中。

多晶矽層204可沈積於緩衝區202上。閘極絕緣體層206可形成於多晶矽層204上。閘極絕緣體層206可由諸如氧化矽之介電質(例如，100 nm氧化矽層)形成。共同金屬層可經圖案化以形成金屬結構218、220及228。結構218可充當矽電晶體之閘極，該矽電晶體包括源極-汲極觸點212與214及由多晶矽204形成之通道。金屬結構228可充當由半導體性氧化物層224(例如IGZO)形成之頂部閘極氧化物電晶體(亦即，半導體性氧化物電晶體)之閘極及源極-汲極端子222與226。一或多個層間介電層(ILD)可覆蓋金屬結構218、220及228。舉例而言，諸如層208之第一介電層及諸如層210之第二介電層可覆蓋金屬結構218、220及228。層208可為氮化矽層及層210可為氧化矽層(作為實例)。由於閘極228與源極-汲極電極222及226之間不存在側向重疊，可最小化閘極228與源極-汲極結構222及226之間的寄生電容。此外，

圖15之氧化物電晶體之層208及210可比圖14之底部閘極氧化物電晶體中之層208及210更厚，進而進一步減少寄生電容。

金屬結構218、220及228可由第一金屬層(有時稱為M1層)形成。形成結構240之氧化物電晶體之源極-汲極觸點的金屬222與226及形成結構216之矽電晶體之源極-汲極觸點的金屬212與214可由第二金屬層(有時稱為SD1層或M2層)形成。金屬結構，諸如金屬線238，可由第三金屬層(有時稱為M3層)形成。介電質232(例如，有機介電層，諸如聚合物層)可將第二金屬層與第三金屬層分離。

金屬230接觸由氧化物層224形成的顯示像素薄膜氧化物電晶體之源極-汲極226。金屬230可由有機層232支撐。在有機層232之表面上，金屬230可形成具有多個指狀物之電極(例如，顯示器中之顯示像素的像素電極)。介電層236可將電極230與共同電極(Vcom) 234隔離。在操作期間，在電極230與電極234之間產生電場。此等場穿過顯示器中之形成於圖15之結構之頂部上的液晶材料。若需要，顯示器14可併入有由Vcom電極234之部分形成的電容式觸碰感測器。在此類型之組態中，視情況選用之金屬線(諸如線238)可用以幫助減少用於形成電極234之材料(其可例如為略有電阻性的傳導材料，諸如氧化銻錫)的電阻。

如圖16中所示，一視情況選用之光屏蔽結構，諸如光屏蔽件520，可在半導體性氧化物電晶體240下或在顯示器中之其他地方形成。光屏蔽件520可由不透明材料，諸如金屬、氧化金屬、深色聚合物或其他光阻斷材料形成。光屏蔽件520之存在可幫助防止雜散光干擾半導體性氧化物電晶體結構240或其他重疊結構之操作。

在圖17之實例中，圖15之介電層232已分成兩個介電層232A及232B。層232A可重疊電晶體216及240之源極-汲極電極。層232B可插入於源極-汲極電極及其他由源極-汲極金屬層形成的金屬結構與層208及210之間。如結合圖14所描述，此類型之兩層方法可減少裝置216與240之金屬結構之間的電容耦合。圖18中展示一有機發光二極體顯示器中之包括頂部閘極半導體性氧化物電晶體的說明性薄膜電晶體電路之橫截面側視圖。如圖18中所示，電路72可包括顯示像素結構，諸如發光二極體陰極端子42及發光二極體陽極端子44。有機發光二極體發射材料47可插入於陰極42與陽極44之間。像素界定層46可為一介電層46，其用以界定顯示像素之佈局。層46可由聚合物(諸如黑色聚合物)形成以幫助阻斷雜散光。

平坦化層50可形成於薄膜電晶體結構52之頂部上。薄膜電晶體結構52可形成於基板24上之緩衝層54上。基板24可由金屬、玻璃、聚合物、其他材料或此等材料之組合形成。緩衝層54可由無機介電層形成，其幫助防止基板24中之離子干擾結構52之操作。視情況選用之功能層522可插入於緩衝層54與基板24之間。功能層522可為一應力釋放層、一光阻斷層、一用於形成諸如電容器之組件(例如像素電路及/或周邊電路之電容器電極)之層等。

薄膜電晶體結構52可包括矽電晶體58。電晶體58可為使用頂部閘極設計形成之LTPS電晶體，且可在有機發光二極體顯示像素中充當切換電晶體(參見例如圖2之像素22-1中之電晶體30)。電晶體58亦可用於周邊電路(例如，驅動器電路18及解多工器電路20)中。

電晶體58可具有由閘極絕緣體層64(例如，具有100 nm的厚度或

其他適合厚度之氧化矽層)覆蓋之多晶矽通道62。閘極66可由圖案化金屬(例如，作為一實例的鉬)形成。閘極66可由層間介電層(例如，氮化矽層68及氧化矽層70)覆蓋。源極-汲極觸點74及76可接觸多晶矽層62之對置兩側以形成矽薄膜電晶體58。

介電層526可覆蓋源極-汲極結構74及76。視情況選用之金屬層524可形成於層526上，且若需要，可經由介層孔(參見例如介層孔528)接觸下伏金屬結構。結構66可形成於第一(「M1」)金屬層中。源極-汲極電極74及76可形成於第二金屬層中。金屬層524可形成作為第三(「M3」)金屬層之一部分。層524可重疊電晶體58及/或電晶體60之部分，且可用於形成電容器或信號互連線(亦即，佈線)。層524可由發射材料層47重疊，且可形成防止來自發射材料47之雜散光到達下伏電晶體結構等之光阻斷結構。

薄膜電晶體結構(諸如半導體性氧化物薄膜電晶體結構60及矽薄膜電晶體結構58)可用於形成有機發光二極體顯示器中的像素電路之一部分及/或可用於形成周邊電路18與20之一部分。圖18之薄膜電晶體60可為頂部閘極半導體性氧化物電晶體。充當矽電晶體58之閘極絕緣體的閘極絕緣體層64亦充當氧化物電晶體60之閘極絕緣體。

金屬閘極532形成氧化物電晶體60之閘極。氧化物電晶體之通道半導體可由半導體性氧化物層128(例如，IGZO)形成。源極-汲極端子534及536可由接觸半導體性氧化物層128之對置末端的金屬形成。金屬結構530及538可用於佈線，且可由經圖案化以形成閘極66及532之相同金屬層形成。諸如源極-汲極結構534及536之結構可由用於形成源極-汲極結構74及76之相同金屬層形成。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素之一陣列、由該基板上之薄膜電晶體形成的顯示驅動器電路(該顯示驅動器電路包括矽薄膜電晶體且顯示像素之該陣列包括半導體性氧化物薄膜電晶體)、及一閘極金屬層，其經圖案化以形成充當該矽薄膜電晶體之閘極且充當該半導體性氧化物薄膜電晶體之閘極的共同閘極。

根據另一項實施例，半導體性氧化物薄膜電晶體具有半導體性氧化物層，且共同閘極係在半導體性氧化物層下方。

根據另一項實施例，基板上之多晶矽層形成矽薄膜電晶體之矽通道，且共同閘極係在多晶矽層上方。

根據另一項實施例，液晶顯示器包括插入於半導體性氧化物薄膜電晶體之閘極與半導體性氧化物層之間的氮化矽層及氧化矽層。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素之一陣列、由該基板上之薄膜電晶體形成的顯示驅動器電路(該顯示驅動器電路包括矽薄膜電晶體且顯示像素之該陣列包括半導體性氧化物薄膜電晶體)、形成該矽薄膜電晶體之矽通道的基板上之多晶矽層、及形成該矽薄膜電晶體之閘極的第一閘極金屬層，及不同於該第一閘極金屬層且形成該半導體性氧化物薄膜電晶體之閘極的第二閘極金屬層。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素之一陣列、及由該基板上之薄膜電晶體形成的顯示驅動器電路(該顯示驅動器電路包括矽薄膜電晶體且顯示像素之該陣列包括半導體性氧化物薄膜電晶體)、形成該矽薄膜電晶體之矽通道的基板

上之一多晶矽層、形成該矽薄膜電晶體之浮動閘極的第一閘極金屬層，及形成該矽薄膜電晶體之閘極的第二閘極金屬層，該第二閘極金屬層重疊彼浮動閘極且由介電層與該浮動閘極分離，該第二閘極金屬層之一部分形成該半導體性氧化物薄膜電晶體之閘極。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素電路之一陣列、及驅動信號至顯示像素電路之該陣列中的顯示驅動器電路，該顯示驅動器電路係由基板上之薄膜電晶體形成，且該顯示驅動器電路包括一矽薄膜電晶體及包括一半導體性氧化物薄膜電晶體。

根據另一項實施例，液晶顯示器包括形成矽薄膜電晶體及半導體性氧化物薄膜電晶體兩者的共用閘極之金屬層。

根據另一項實施例，半導體性氧化物薄膜電晶體具有在共用閘極上方之半導體性氧化物層。

根據另一項實施例，矽薄膜電晶體具有在共用閘極下方之多晶矽層。

根據另一項實施例，矽薄膜電晶體及半導體性氧化物薄膜電晶體形成一反相器。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素之一陣列、由基板上之薄膜電晶體形成的顯示驅動器電路(該顯示驅動器電路包括矽薄膜電晶體且顯示像素之該陣列包括半導體性氧化物薄膜電晶體)、及包括該矽薄膜電晶體之閘極及該半導體性氧化物薄膜電晶體之閘極的第一圖案化金屬層、包括該半導體性氧化物薄膜電晶體之源極-汲極觸點的第二圖案化金屬層、包括耦接至

源極-汲極觸點中的至少一者之結構的第三圖案化金屬層，及在該第二與第三圖案化金屬層之間的一介電層。

根據另一項實施例，液晶顯示器包括一第四圖案化金屬層，其包括顯示像素電極。

根據另一項實施例，液晶顯示器包括在第三與第四圖案化金屬層之間的一額外介電層。

根據另一項實施例，第二與第三圖案化金屬層之間的介電層為一有機介電層。

根據另一項實施例，第三與第四圖案化金屬層之間的介電層為一有機介電層。

根據另一項實施例，液晶顯示器包括在第一與第二圖案化金屬層之間的一無機介電層。

根據另一項實施例，第一圖案化金屬層包括佈線線。

根據另一項實施例，第二圖案化金屬層包括佈線線。

根據另一項實施例，第三圖案化金屬層包括佈線線。

根據一實施例，提供一有機發光二極體顯示器中之一顯示像素中之一顯示像素電路，其包括一發光二極體、耦接至該發光二極體之一半導體性氧化物薄膜電晶體，及一矽薄膜電晶體。

根據另一項實施例，半導體性氧化物薄膜電晶體包括具有閘極之驅動電晶體，顯示像素包括耦接在閘極與發光二極體之間的一電容器。

根據另一項實施例，矽薄膜電晶體具有一多晶矽通道且耦接至電容器。

根據另一項實施例，顯示像素電路包括一金屬層，電容器具有第一與第二電極，該第一電極及該閘極係由該金屬層之一部分形成，及矽薄膜電晶體具有由該金屬層之另一部分形成的閘極。

根據另一項實施例，矽薄膜電晶體具有由多晶矽層之一部分形成的一通道，第二電極係由該多晶矽層之一額外部分形成，氧化物電晶體具有由半導體性氧化物層形成的一通道，且由該半導體性氧化物層形成的該通道重疊該多晶矽層之該額外部分。

根據一實施例，提供一混合薄膜電晶體結構，其包括一矽薄膜電晶體之一矽層、一氧化物電晶體之一半導體性氧化物層，及經圖案化以形成該矽薄膜電晶體之第一閘極且經圖案化以形成該氧化物電晶體之第二閘極的一金屬層。

根據另一項實施例，混合薄膜電晶體結構包括具有由金屬層之一部分形成的電極層之一電容器。

根據另一項實施例，混合薄膜電晶體結構包括一額外金屬層，該額外金屬層具有形成矽薄膜電晶體之源極-汲極觸點之部分、形成氧化物薄膜電晶體之源極-汲極觸點之部分及形成電容器中的電極層之部分。

根據另一項實施例，電容器具有由經圖案化以形成第一閘極之金屬層之一部分形成的一額外電極層。

根據另一項實施例，矽層包括多晶矽層且該多晶矽層之一部分形成電容器之一電極層，該電極層短接至形成該電容器中的該電極層之額外金屬層之部分。

根據一實施例，提供一有機發光二極體顯示器，其包括一發光

二極體及耦接至該發光二極體之薄膜電晶體，該等薄膜電晶體包括至少一個半導體性氧化物通道區域及至少一個矽通道區域。

根據另一項實施例，薄膜電晶體包括由半導體性氧化物通道區域形成且耦接至發光二極體之半導體性氧化物薄膜電晶體。

根據另一項實施例，薄膜電晶體包括由矽通道區域形成之一矽薄膜電晶體。

根據另一項實施例，薄膜電晶體包括由半導體性氧化物通道區域形成且耦接至發光二極體之半導體性氧化物薄膜電晶體，及由矽通道區域形成之矽薄膜電晶體。

根據另一項實施例，半導體性氧化物薄膜電晶體包括具有一閘極之一驅動電晶體。

根據另一項實施例，有機發光二極體顯示器包括耦接在閘極與發光二極體之間的一電容器。

根據另一項實施例，矽通道區域包括耦接至電容器之多晶矽通道區域。

根據另一項實施例，有機發光二極體顯示器包括一金屬層，電容器具有第一與第二電極，該第一電極及閘極係由該金屬層之一部分形成，及矽薄膜電晶體具有由該金屬層之另一部分形成的閘極。

根據另一項實施例，薄膜電晶體包括一矽薄膜電晶體及一半導體性氧化物薄膜電晶體，矽通道區域係由多晶矽層之一部分形成且形成該矽薄膜電晶體之一部分，及第二電極係由該多晶矽層之一額外部分形成。

根據另一項實施例，半導體性氧化物通道區域形成半導體性氧

化物薄膜電晶體之一部分，且該半導體性氧化物通道區域重疊多晶矽層之額外部分。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素電路之一陣列，及驅動閘極線信號至顯示像素電路之該陣列中的顯示驅動器電路，其中該顯示驅動器電路包括位準移位器電路。

根據另一項實施例，顯示像素電路之陣列包括半導體性氧化物薄膜電晶體電路。

根據另一項實施例，顯示驅動器電路包括形成於基板上之矽薄膜電晶體。

根據另一項實施例，顯示驅動器電路包括閘極驅動器電路且位準移位器電路形成該閘極驅動器電路之一部分。

根據另一項實施例，閘極驅動器電路進一步包括一移位暫存器。

根據另一項實施例，位準移位器電路耦接至移位暫存器。

根據另一項實施例，閘極驅動器電路包括緩衝電路。

根據另一項實施例，緩衝電路耦接至位準移位器電路且產生閘極線信號。

根據另一項實施例，移位暫存器供應具有第一電壓擺動的信號，位準移位器將該第一電壓擺動調整至第二電壓擺動，且緩衝電路接收來自該移位暫存器之具有該第一電壓擺動的信號及接收來自該位準移位器之具有該第二電壓擺動的信號。

根據另一項實施例，移位暫存器供應具有第一電壓擺動的信

號，位準移位器將該第一電壓擺動調整至第二電壓擺動。

根據另一項實施例，閘極驅動器電路包括接收來自移位暫存器之具有第一電壓擺動的信號的緩衝電路。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素電路之一陣列(顯示像素電路包括半導體性氧化物薄膜電晶體)、由該基板上之矽薄膜電晶體形成的顯示驅動器電路，該顯示驅動器電路包括閘極驅動器電路，且該閘極驅動器電路包括接收具有第一電壓擺動的信號且將該第一電壓擺動調整至第二電壓擺動之位準移位器電路。

根據另一項實施例，閘極驅動器電路驅動閘極線信號至顯示像素電路之陣列中。

根據另一項實施例，半導體性氧化物薄膜電晶體各具有半導體性氧化物通道區域且矽薄膜電晶體各具有多晶矽通道區域。

根據另一項實施例，閘極驅動器電路進一步包括一移位暫存器，且位準移位器電路耦接至該移位暫存器。

根據另一項實施例，閘極驅動器電路包括接收來自移位暫存器之具有第一電壓擺動的信號及接收來自位準移位器之具有第二電壓擺動的信號的緩衝電路。

根據一實施例，提供一液晶顯示器，其包括一基板上之半導體性氧化物薄膜電晶體顯示像素電路之一陣列，及該基板上之矽薄膜電晶體閘極驅動器電路，該矽薄膜電晶體閘極驅動器電路包括接收具有第一電壓擺動的信號且將該第一電壓擺動調整至第二電壓擺動的一位準移位器，該矽薄膜電晶體閘極驅動器電路控制半導體性氧化物薄膜

電晶體顯示像素電路之陣列。

根據另一項實施例，矽薄膜電晶體電路包括各具有一多晶矽通道區域之矽薄膜電晶體，且矽薄膜電晶體閘極驅動器電路包括一移位暫存器。

根據另一項實施例，矽薄膜電晶體閘極驅動器電路包括緩衝電路。

根據另一項實施例，液晶顯示器包括耦接至位準移位器之移位暫存器電路，緩衝電路接收來自該位準移位器及來自該移位暫存器之信號，且提供閘極線信號至半導體性氧化物薄膜電晶體顯示像素電路之陣列。

根據一實施例，提供一液晶顯示器，其包括一基板、該基板上之顯示像素之一陣列，該基板上之顯示驅動器電路，該顯示驅動器電路及該等顯示像素包括薄膜電晶體，且該等薄膜電晶體包括至少一個頂部閘極半導體性氧化物電晶體及至少一個矽電晶體。

根據另一項實施例，液晶顯示器包括經圖案化以形成矽電晶體之第一閘極及頂部閘極半導體性氧化物電晶體之第二閘極之閘極金屬層。

根據另一項實施例，液晶顯示器包括在基板上之形成矽電晶體之矽通道的多晶矽層，第一閘極係在該多晶矽層上方。

根據另一項實施例，液晶顯示器包括在基板上之形成頂部閘極半導體性氧化物電晶體之半導體性氧化物通道的半導體性氧化物層，第二閘極係在該半導體性氧化物層上方。

根據另一項實施例，液晶顯示器包括一閘極絕緣體層。

根據另一項實施例，閘極絕緣體層之第一部分係插入於第一閘極與多晶矽層之間。

根據另一項實施例，閘極絕緣體層之第二部分係插入於第二閘極與半導體性氧化物層之間。

根據另一項實施例，液晶顯示器包括薄膜電晶體之源極-汲極電極，該等源極-汲極電極係由圖案化金屬層形成。

根據另一項實施例，液晶顯示器包括插入於金屬層(自其形成源極-汲極電極)與第一及第二閘極之間的一氧化矽層。

根據另一項實施例，液晶顯示器包括插入於金屬層(自其形成源極-汲極電極)與第一及第二閘極之間的一氮化矽層。

根據另一項實施例，液晶顯示器包括一顯示像素電極，及插入於該顯示像素電極與源極-汲極電極之間的一有機層。

根據另一項實施例，液晶顯示器包括一顯示像素電極、插入於該顯示像素電極與該等源極-汲極電極之間的第一有機層，及插入於該等源極-汲極電極與氧化矽層之間的第二有機層。

根據一實施例，液晶顯示器包括在半導體性氧化物層下之一光屏蔽件。

根據一實施例，提供一有機發光二極體顯示器，其包括一發光二極體、耦接至該發光二極體之一頂部閘極半導體性氧化物薄膜電晶體，及一矽薄膜電晶體。

根據一實施例，有機發光二極體顯示器包括經圖案化以形成矽薄膜電晶體之第一閘極及頂部閘極半導體性氧化物薄膜電晶體之第二閘極的一閘極金屬層。

根據另一項實施例，有機發光二極體顯示器包括：形成矽電晶體之矽通道的多晶矽層，第一閘極係在該多晶矽層上方；及形成頂部閘極半導電性氧化物電晶體之半導電性氧化物通道的半導電性氧化物層，第二閘極係在該半導電性氧化物層上方。

根據另一項實施例，發光二極體包括一陰極、一陽極及在該陽極與該陰極之間的一有機發光層；有機發光二極體顯示器包括一閘極絕緣體(該閘極絕緣體具有插入於第一閘極與多晶矽層之間的第一部分且具有插入於第二閘極與半導電性氧化物層之間的第二部分)，及半導電性氧化物薄膜電晶體中之耦接至該陽極之一源極-汲極電極。

根據一實施例，提供一有機發光二極體顯示器，其包括一發光二極體、一矽薄膜電晶體、一半導電性氧化物薄膜電晶體(其具有源極-汲極電極，具有耦接至該等源極-汲極電極之一半導電性氧化物層及具有一閘極)、及重疊該矽薄膜電晶體之至少一部分及該半導電性氧化物薄膜電晶體之至少一部分的一光屏蔽層。

根據另一項實施例，發光二極體包括一陰極、一陽極及在該陽極與該陰極之間的一有機發光層，且該有機發光層重疊光屏蔽層，有機發光二極體顯示器包括一閘極絕緣體層，該閘極絕緣體層具有充當矽薄膜電晶體之一閘極絕緣體之第一部分且具有充當半導電性氧化物薄膜電晶體之一閘極絕緣體之第二部分。

根據另一項實施例，有機發光二極體顯示器包括在半導電性氧化物薄膜電晶體中之耦接至陽極之一源極-汲極電極。

前文僅為說明性的，且在不背離所描述之實施例之範疇及精神的情況下可由熟習此項技術者作出不同修改。可個別地或以任何組合

實施前文實施例。

【符號說明】

| | |
|------|-----------|
| 14 | 顯示器 |
| 16 | 顯示驅動器積體電路 |
| 18 | 閘極驅動器電路 |
| 20 | 解多工器電路 |
| 22 | 顯示像素 |
| 22-1 | 顯示像素 |
| 22-2 | 顯示像素 |
| 24 | 基板 |
| 25 | 路徑 |
| 26 | 二極體 |
| 28 | 驅動電晶體 |
| 30 | 切換電晶體 |
| 30-1 | 切換電晶體 |
| 30-2 | 切換電晶體 |
| 34 | 電源端子 |
| 36 | 電源端子 |
| 40 | 光 |
| 42 | 陰極 |
| 44 | 陽極 |
| 46 | 介電層 |
| 47 | 發射材料 |

| | |
|-----|---------|
| 50 | 平坦化層 |
| 52 | 薄膜電晶體結構 |
| 54 | 緩衝層 |
| 58 | 矽電晶體 |
| 60 | 結構 |
| 62 | 多晶矽通道 |
| 62' | 多晶矽層 |
| 64 | 閘極絕緣體層 |
| 64' | 閘極絕緣體層 |
| 66 | 閘極 |
| 66' | 金屬層 |
| 68 | 氮化矽層 |
| 70 | 氧化矽層 |
| 72 | 電路 |
| 74 | 源極-汲極觸點 |
| 76 | 源極-汲極觸點 |
| 80 | 氧化物層 |
| 82 | 源極-汲極端子 |
| 84 | 源極-汲極端子 |
| 92 | 閘極絕緣體層 |
| 94 | 閘極 |
| 96 | 電容器電極 |
| 98 | 閘電極 |

| | |
|------|---------------|
| 100 | 源極-汲極觸點 |
| 102 | 源極-汲極 |
| 104 | 區域 |
| 106 | 通道區域 |
| 108 | 矽薄膜電晶體 |
| 110 | 電容器 |
| 112 | 氧化物電晶體 |
| 114 | 混合薄膜電晶體結構 |
| 116 | 氮化矽層 |
| 118 | 氧化矽層 |
| 120 | 電容器電極 |
| 122 | 源極-汲極 |
| 124 | 源極-汲極 |
| 126 | 多晶矽層之部分 |
| 128 | 銻鎵鋅氧化物(IGZO)層 |
| 202 | 緩衝層/緩衝區 |
| 204 | 多晶矽層 |
| 206 | 閘極絕緣體層 |
| 208 | 氮化矽層 |
| 210 | 氮化矽層 |
| 210' | 介電層 |
| 212 | 源極-汲極觸點 |
| 214 | 源極-汲極觸點 |

| | |
|-------|------------|
| 216 | 矽薄膜電晶體結構 |
| 218 | 浮動閘極/金屬結構 |
| 218' | 矽電晶體閘極 |
| 220 | 閘極/金屬結構 |
| 222 | 源極-汲極端子/結構 |
| 224 | 半導體性氧化物層 |
| 226 | 源極-汲極端子 |
| 228 | 閘極/金屬結構 |
| 228' | 閘極 |
| 230 | 金屬電極 |
| 232 | 有機層 |
| 232A | 介電層 |
| 232B | 介電層/有機層 |
| 234 | 共同電極(Vcom) |
| 236 | 介電層 |
| 238 | 線 |
| 240 | 氧化物薄膜電晶體結構 |
| 242 | 薄膜電晶體結構 |
| 242' | 結構 |
| 242'' | 電晶體結構 |
| 300 | 反相器 |
| 302 | 薄膜電晶體結構 |
| 306 | 閘極絕緣體層 |

| | |
|-----|-----------|
| 308 | 多晶矽層 |
| 310 | 矽通道區域/矽層 |
| 312 | 氧化物層 |
| 314 | 閘極 |
| 316 | 源極端子/金屬結構 |
| 318 | 源極端子/金屬結構 |
| 320 | 鈍化層 |
| 322 | 輸出端子/金屬結構 |
| 400 | 鎖存器 |
| 402 | 位準移位器 |
| 404 | 緩衝區 |
| 406 | 路徑 |
| 410 | 輸入端 |
| 412 | 輸出端 |
| 414 | 電路 |
| 500 | 互連線 |
| 502 | 互連線 |
| 504 | 金屬層 |
| 506 | 互連線 |
| 520 | 光屏蔽件 |
| 522 | 功能層 |
| 524 | 金屬層 |
| 526 | 介電層 |

| | |
|-----|------------|
| 528 | 介層孔 |
| 530 | 金屬結構 |
| 532 | 金屬閘極 |
| 534 | 源極-汲極端子/結構 |
| 536 | 源極-汲極端子/結構 |
| 538 | 金屬結構 |



I688091

【發明摘要】

【中文發明名稱】

具有矽及半導體性氧化物薄膜電晶體之顯示器

【英文發明名稱】

DISPLAYS WITH SILICON AND SEMICONDUCTING OXIDE
THIN-FILM TRANSISTORS

【中文】

一電子裝置可包括具有在一基板上之顯示像素陣列的一顯示器。該等顯示像素可為有機發光二極體顯示像素或液晶顯示器中之顯示像素。在一有機發光二極體顯示器中，可形成混合薄膜電晶體結構，其包括半導體性氧化物薄膜電晶體、矽薄膜電晶體及電容器結構。該等電容器結構可重疊該等半導體性氧化物薄膜電晶體。有機發光二極體顯示像素可具有氧化物電晶體與矽電晶體之組合。在一液晶顯示器中，顯示驅動器電路可包括矽薄膜電晶體電路，且顯示像素可基於氧化物薄膜電晶體。閘極金屬之一單層或兩個不同層可用於形成矽電晶體閘極及氧化物電晶體閘極。一矽電晶體可具有重疊一浮動閘極結構之一閘極。

【英文】

An electronic device may include a display having an array of display pixels on a substrate. The display pixels may be organic light-emitting diode display pixels or display pixels in a liquid crystal display. In an organic light-emitting diode display, hybrid thin-film transistor structures may be formed that include semiconducting oxide thin-film

transistors, silicon thin-film transistors, and capacitor structures. The capacitor structures may overlap the semiconducting oxide thin-film transistors. Organic light-emitting diode display pixels may have combinations of oxide and silicon transistors. In a liquid crystal display, display driver circuitry may include silicon thin-film transistor circuitry and display pixels may be based on oxide thin-film transistors. A single layer or two different layers of gate metal may be used in forming silicon transistor gates and oxide transistor gates. A silicon transistor may have a gate that overlaps a floating gate structure.

【指定代表圖】

圖3

【代表圖之符號簡單說明】

| | |
|----|---------|
| 24 | 基板 |
| 42 | 陰極 |
| 44 | 陽極 |
| 46 | 介電層 |
| 47 | 發射材料 |
| 50 | 平坦化層 |
| 52 | 薄膜電晶體結構 |
| 54 | 緩衝層 |
| 58 | 電晶體 |
| 60 | 結構 |
| 62 | 多晶矽通道 |

| | |
|-----|---------|
| 62' | 多晶矽層 |
| 64 | 閘極絕緣體層 |
| 64' | 閘極絕緣體層 |
| 66 | 閘極 |
| 66' | 金屬層 |
| 68 | 氮化矽層 |
| 70 | 氧化矽層 |
| 72 | 電路 |
| 74 | 源極-汲極觸點 |
| 76 | 源極-汲極觸點 |
| 80 | 氧化物層 |
| 82 | 源極-汲極端子 |
| 84 | 源極-汲極端子 |

【發明申請專利範圍】

【第1項】

一種顯示器，其包含：

一基板；

於該基板上的顯示像素之一陣列；

於該基板上之顯示驅動器電路，其中該顯示驅動器電路及該等顯示像素包括薄膜電晶體，及其中該等薄膜電晶體包括至少一頂部閘極半導體性氧化物電晶體及至少一矽電晶體；

一閘極金屬層，其經圖案化以形成該矽電晶體之一第一閘極及該頂部閘極半導體性氧化物電晶體之一第二閘極；及

該頂部閘極半導體性氧化物電晶體之源極-汲極電極，其中該頂部閘極半導體性氧化物電晶體之該等源極-汲極電極不重疊該第二閘極。

【第2項】

如請求項1之顯示器，其進一步包括在該基板上之形成該矽電晶體之一矽通道的一多晶矽層，其中該第一閘極係在該多晶矽層上方。

【第3項】

如請求項2之顯示器，其進一步包括在該基板上之形成該頂部閘極半導體性氧化物電晶體之一半導體性氧化物通道的一半導體性氧化物層，其中該第二閘極係在該半導體性氧化物層上方。

【第4項】

如請求項3之顯示器，其進一步包括一閘極絕緣體層。

【第5項】

如請求項4之顯示器，其中該閘極絕緣體層之一第一部分係插入於該第一閘極與該多晶矽層之間。

【第6項】

如請求項5之顯示器，其中該閘極絕緣體層之一第二部分係插入於該第二閘極與該半導體性氧化物層之間。

【第7項】

如請求項6之顯示器，其進一步包括該矽電晶體之源極-汲極電極，其中該矽電晶體之該等源極-汲極電極及該頂部閘極半導體性氧化物電晶體之該等源極-汲極電極係由一圖案化金屬層所形成。

【第8項】

如請求項7之顯示器，其進一步包括：

一氧化矽層，其插入於該金屬層與該等第一及第二閘極之間，該等源極-汲極電極係自該金屬層形成。

【第9項】

如請求項8之顯示器，其進一步包括：

一顯示像素電極；及

一有機層，其插入於該顯示像素電極與該等源極-汲極電極之間。

【第10項】

如請求項8之顯示器，其進一步包括：

一顯示像素電極；

一第一有機層，其插入於該顯示像素電極與該等源極-汲極電極之間；及

一第二有機層，其插入於該等源極-汲極電極與該氧化矽層之間。

【第11項】

如請求項7之顯示器，其進一步包括在該半導體性氧化物層下之一光屏蔽件。

【第12項】

一種顯示器，其包含：

一基板；

於該基板上的顯示像素之一陣列；

於該基板上之顯示驅動器電路，其中該顯示驅動器電路及該等顯示像素包括薄膜電晶體及其中該等薄膜電晶體包括至少一頂部閘極半導體性氧化物電晶體及至少一矽電晶體；

一閘極金屬層，其經圖案化以形成該矽電晶體之一第一閘極及該頂部閘極半導體性氧化物電晶體之一第二閘極；

於該基板上之一多晶矽層，其形成該矽電晶體之一矽通道，其中該第一閘極係在該多晶矽層上方；

於該基板上之一半導體性氧化物層，其形成該頂部閘極半導體性氧化物電晶體之一半導體氧化物通道，其中該第二閘極係在該半導體性氧化物層上方；

一閘極絕緣體層，其中該閘極絕緣體層之一第一部分係插入於該第一閘極與該多晶矽層之間，且該閘極絕緣體層之一第二部分係插入於該第二閘極與該半導體性氧化物層之間；

該等薄膜電晶體之源極-汲極電極，其中該等源極-汲極電極係

由一圖案化金屬層形成；

一氧化矽層，其插入於該金屬層與該等第一及第二閘極之間，該等源極-汲極電極係自該金屬層形成；及

一氮化矽層，其插入於該金屬層與該等第一及第二閘極之間，該等源極-汲極電極係自該金屬層形成。

【第13項】

一種顯示器，其包含：

一發光二極體；

一頂部閘極半導體性氧化物薄膜電晶體，其耦接至該發光二極體；

一矽薄膜電晶體；

一閘極金屬層，其係圖案化以形成該矽薄膜電晶體之一第一閘極及該頂部閘極半導體性氧化物薄膜電晶體之一第二閘極；

一多晶矽層，其形成該矽薄膜電晶體之一矽通道，其中該第一閘極係在該多晶矽層上方；

一半導體性氧化物層，其形成該頂部閘極半導體性氧化物薄膜電晶體之一半導體性氧化物通道，其中該第二閘極係在該半導體性氧化物層上方；

該矽薄膜電晶體及該頂部閘極半導體性氧化物薄膜電晶體之源極-汲極電極，其中該等源極-汲極電極係由一圖案化金屬層形成；

一閘極絕緣體，其具有插入於該第一閘極與該多晶矽層之間之一第一部分，且具有插入於該第二閘極與該半導體性氧化物

層之間的一第二部分；及

一介電層，其自該閘極絕緣體分開地形成，其中該介電層係插入於該金屬層與該等第一及第二閘極之間，該等源極-汲極電極係自該金屬層形成。

【第14項】

如請求項13之顯示器，其中該發光二極體包含一陰極、一陽極、及在該陽極與該陰極之間的一有機發光層，及其中該陽極係耦接至該頂部閘極半導體性氧化物薄膜電晶體之該等源極-汲極電極。

【第15項】

如請求項13之顯示器，其進一步包括一額外介電層，其自該介電層分開地形成，其中該額外介電層係插入於該金屬層與該等第一及第二閘極之間，該等源極-汲極電極係自該金屬層形成。

【第16項】

一種顯示器，其包含：

一發光二極體，其中該發光二極體包含一陰極、一陽極、及在該陽極與該陰極之間的一有機發光層；

一矽薄膜電晶體；

一半導體性氧化物薄膜電晶體，其具有源極-汲極電極、耦接至該等源極-汲極電極之一半導體性氧化物層、及一閘極；

一光屏蔽層，其重疊該矽薄膜電晶體之至少部分及該半導體性氧化物薄膜電晶體之至少部分，其中該有機發光層重疊該光屏蔽層；及

一閘極絕緣體層，其具有充當該矽薄膜電晶體之一閘極絕緣

體之第一部分且具有充當半導體性氧化物薄膜電晶體之該閘極絕緣體之一第二部分。

【第17項】

如請求項16之顯示器，其進一步包括在該半導體性氧化物薄膜電晶體中之耦接至該陽極之一源極-汲極電極。