



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년03월04일
(11) 등록번호 10-1599782
(24) 등록일자 2016년02월26일

(51) 국제특허분류(Int. Cl.)
H03F 1/32 (2006.01) H03F 3/24 (2006.01)
(21) 출원번호 10-2014-0123523
(22) 출원일자 2014년09월17일
심사청구일자 2014년09월17일
(56) 선행기술조사문헌
KR1020140096111 A
KR1020130065214 A
KR1020120046279 A
KR1019910000968 B1

(73) 특허권자
한국과학기술원
대전광역시 유성구 대학로 291(구성동)
(72) 발명자
박철순
대전광역시 유성구 배울2로 114, 1107-502 (용산동, 대덕테크노밸리11단지아파트)
장주영
대전광역시 유성구 대학로 291, 한국과학기술원(구성동)
(뒷면에 계속)
(74) 대리인
박영우

전체 청구항 수 : 총 15 항

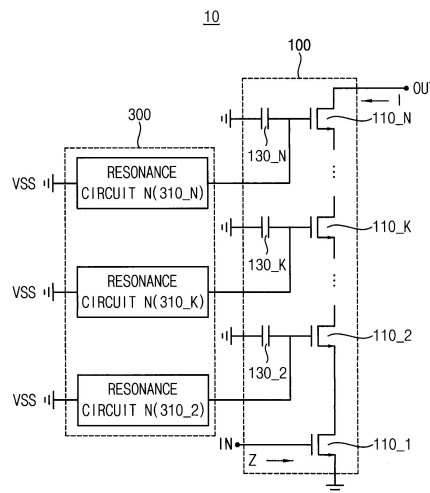
심사관 : 손희수

(54) 발명의 명칭 전력 증폭기 및 전력 증폭기의 동작 방법

(57) 요약

전력 증폭기는 증폭부 및 공진 회로를 포함한다. 상기 증폭부는 n (n은 자연수)개의 트랜지스터들이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들 각각의 게이트와 접지 전압 사이에 커패시터가 연결되고, 상기 제1 트랜지스터의 게이트에 입력 신호가 인가되고, 제n 트랜지스터의 드레인으로 증폭 신호가 제공된다. 상기 공진 회로는 상기 증폭부와 연결되고, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 발생하는 상기 입력 신호의 고조파 신호를 제거한다. 본 발명의 실시예들에 따른 전력 증폭기는 공진 회로를 이용하여 입력 신호가 증폭되는 동안 발생하는 입력 신호의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있다.

대표도 - 도1



(72) 발명자

오인열

대전광역시 유성구 대학로 291, 한국과학기술원 (구성동)

손혁수

대전광역시 유성구 대학로 291, 한국과학기술원 (구성동)

이 발명을 지원한 국가연구개발사업

과제고유번호 GK13N0100

부처명 미래창조과학부

연구관리전문기관 GigaKorea사업단

연구사업명 GigaKorea사업

연구과제명 밀리미터파 5G 이동통신 시스템 개발

기여율 1/1

주관기관 ETRI

연구기간 2013.09.01 ~ 2014.05.28

명세서

청구범위

청구항 1

n (n은 자연수)개의 트랜지스터들이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들 각각의 게이트와 접지 전압 사이에 커패시터가 연결되고, 제1 트랜지스터의 게이트에 입력 신호가 인가되고, 제n 트랜지스터의 드레인으로 증폭 신호가 제공되는 증폭부; 및

상기 증폭부와 연결되고, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 발생하는 상기 입력 신호의 고조파 신호를 제거하는 공진 회로를 포함하는 전력 증폭기.

청구항 2

제1 항에 있어서,

상기 공진 회로는 상기 n개의 트랜지스터들 각각의 게이트와 상기 접지 전압 사이에 연결되어 상기 입력 신호의 고조파 신호를 제거하는 것을 특징으로 하는 전력 증폭기.

청구항 3

제2 항에 있어서, 상기 공진 회로는,

상기 n 개의 트랜지스터들 각각의 게이트와 연결되는 인덕터부 및

상기 인덕터부와 상기 접지 전압 사이에 연결되는 커패시터부를 포함하는 것을 특징으로 하는 전력 증폭기.

청구항 4

제3 항에 있어서,

상기 인덕터부는 인덕터들 및 상기 인덕터들을 선택하는 인덕터 선택 스위치들을 포함하고,

상기 커패시터부는 커패시터들 및 상기 커패시터들을 선택하는 커패시터 선택 스위치들을 포함하는 것을 특징으로 하는 전력 증폭기.

청구항 5

제4 항에 있어서,

상기 인덕터 선택 스위치들 및 상기 커패시터 선택 스위치들을 제어하여 상기 공진 회로의 공진 주파수를 조절하는 것을 특징으로 하는 전력 증폭기.

청구항 6

제5 항에 있어서,

상기 공진 회로의 공진 주파수는 상기 입력 신호의 상기 고조파 신호 중 제2 고조파 신호의 주파수와 동일한 것을 특징으로 하는 전력 증폭기.

청구항 7

제1 항에 있어서,

상기 공진 회로는 상기 n개의 트랜지스터들 중 일부 트랜지스터들 각각의 게이트와 접지 전압 사이에 연결되어 상기 입력 신호의 고조파 신호를 제거하는 것을 특징으로 하는 전력 증폭기.

청구항 8

제1 항에 있어서,

상기 공진 회로는 상기 n개의 트랜지스터들 각각의 드레인과 상기 접지 전압 사이에 연결되어 상기 입력 신호의 상기 고조파 신호를 제거하는 것을 특징으로 하는 전력 증폭기.

청구항 9

입력 신호를 직렬 연결된 n (n은 자연수)개의 트랜지스터들 중 제1 번째 트랜지스터의 게이트에 인가하는 단계;
 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 상기 n개의 트랜지스터들 각각의 게이트와 접지 전압 사이에 연결되는 공진 회로를 통해서 상기 입력 신호의 고조파 신호를 제거하는 단계; 및
 상기 n개의 트랜지스터들 중 제n 번째 트랜지스터의 드레인으로 증폭 신호를 출력하는 단계를 포함하는 전력 증폭기의 동작 방법.

청구항 10

제9 항에 있어서, 전력 증폭기의 동작 방법은,
 상기 공진 회로에 포함되는 인덕터의 인덕턴스 및 커패시터의 커패시턴스를 제어하여 상기 공진 회로의 공진 주파수를 상기 입력 신호의 고조파 신호 중 제2 고조파 신호의 주파수와 일치시키는 단계를 더 포함하는 것을 특징으로 하는 전력 증폭기의 동작 방법.

청구항 11

n (n은 자연수)개의 트랜지스터들이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들 각각의 게이트와 접지 전압 사이에 커패시터가 연결되고, 제1 트랜지스터의 게이트에 입력 신호가 인가되고, 제n 트랜지스터의 드레인으로 증폭 신호가 제공되는 증폭부; 및
 상기 증폭부와 연결되고, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 발생하는 상기 입력 신호의 고조파 신호를 제거하는 고조파 제거 필터를 포함하는 전력 증폭기.

청구항 12

제11 항에 있어서,
 상기 고조파 제거 필터는 미리 정해진 주파수 대역의 고조파 신호를 제거하는 밴드 패스 필터인 것을 특징으로 하는 전력 증폭기.

청구항 13

제11 항에 있어서,
 상기 고조파 제거 필터는 상기 입력 신호의 상기 고조파 신호를 제거하는 하이 패스 필터인 것을 특징으로 하는 전력 증폭기.

청구항 14

입력 신호를 직렬 연결된 n (n은 자연수)개의 트랜지스터들 중 제1 번째 트랜지스터의 게이트에 인가하는 단계;
 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 상기 n개의 트랜지스터들 각각의 게이트와 접지 전압 사이에 연결되는 하이 패스 필터를 통해서 상기 입력 신호의 고조파 신호를 제거하는 단계; 및
 상기 n개의 트랜지스터들 중 제n 번째 트랜지스터의 드레인으로 증폭 신호를 출력하는 단계를 포함하는 전력 증폭기의 동작 방법.

청구항 15

n (n은 자연수)개의 트랜지스터들이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들 각각의 게이트와 접지 전압 사이에 커패시터가 연결되고, 제1 트랜지스터의 게이트에 입력 신호가 인가되고, 제n 트랜지스터의 드레인으로 증폭 신호가 제공되는 증폭부;
 상기 n개의 트랜지스터들 중 일부 트랜지스터들 각각의 게이트에 연결되고, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 발생하는 상기 입력 신호의 고조파 신호를 제거하는 고조파 제거 필터를 포함

하는 전력 증폭기.

발명의 설명

기술 분야

[0001] 본 발명은 전력 증폭에 관한 것으로서, 더욱 상세하게는 전력 증폭기 및 전력 증폭기의 동작 방법에 관한 것이다.

배경 기술

[0002] 전력 증폭기는 입력 신호를 증폭하여 증폭 신호를 제공할 수 있다. 전력 증폭기로부터 출력되는 증폭 신호는 시스템 내에 포함되는 다양한 장치를 구동하기 위해서 사용될 수 있다. 높은 성능의 전력 증폭기를 구현하기 위하여 전력 증폭기의 이득과 효율을 높이는 것은 필수적이다.

발명의 내용

해결하려는 과제

[0003] 상기와 같은 문제점을 해결하기 위한 본 발명의 일 목적은 공진회로를 이용하여 입력 신호가 증폭되는 동안 발생하는 입력 신호의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있는 전력 증폭기를 제공하는 것이다.

[0004] 상기와 같은 문제점을 해결하기 위한 본 발명의 일 목적은 공진회로를 이용하여 입력 신호가 증폭되는 동안 발생하는 입력 신호의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있는 전력 증폭기의 동작 방법을 제공하는 것이다.

[0005] 상기와 같은 문제점을 해결하기 위한 본 발명의 일 목적은 필터를 이용하여 입력 신호가 증폭되는 동안 발생하는 입력 신호의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있는 전력 증폭기를 제공하는 것이다.

[0006] 상기와 같은 문제점을 해결하기 위한 본 발명의 일 목적은 필터를 이용하여 입력 신호가 증폭되는 동안 발생하는 입력 신호의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있는 전력 증폭기의 동작 방법을 제공하는 것이다.

과제의 해결 수단

[0007] 상기한 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 전력 증폭기는 증폭부 및 공진회로를 포함한다. 상기 증폭부는 n (n 은 자연수)개의 트랜지스터들이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들 각각의 게이트와 접지 전압 사이에 커패시터가 연결되고, 상기 제1 트랜지스터의 게이트에 입력 신호가 인가되고, 제 n 트랜지스터의 드레인으로 증폭 신호가 제공된다. 상기 공진회로는 상기 증폭부와 연결되고, 상기 n 개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 발생하는 상기 입력 신호의 고조파 신호를 제거한다.

[0008] 예시적인 실시예에 있어서, 상기 공진 회로는 상기 n 개의 트랜지스터들 각각의 게이트와 상기 접지 전압 사이에 연결되어 상기 입력 신호의 고조파 신호를 제거할 수 있다.

[0009] 예시적인 실시예에 있어서, 상기 공진 회로는 인덕터부 및 커패시터부를 포함할 수 있다. 상기 인덕터부는 상기 n 개의 트랜지스터들 각각의 게이트와 연결될 수 있다. 상기 커패시터부는 상기 인덕터부와 상기 접지 전압 사이에 연결될 수 있다.

[0010] 예시적인 실시예에 있어서, 상기 인덕터부는 인덕터들 및 상기 인덕터들을 선택하는 인덕터 선택 스위치들을 포함할 수 있다. 상기 커패시터부는 커패시터들 및 상기 커패시터들을 선택하는 커패시터 선택 스위치들을 포함할 수 있다.

[0011] 예시적인 실시예에 있어서, 상기 인덕터 선택 스위치들 및 상기 커패시터 선택 스위치들을 제어하여 상기 공진 회로의 공진 주파수를 조절할 수 있다.

[0012] 예시적인 실시예에 있어서, 상기 공진 회로의 공진 주파수는 상기 입력 신호의 상기 고조파 신호 중 제2 고조파 신호의 주파수와 동일할 수 있다.

[0013] 예시적인 실시예에 있어서, 상기 공진 회로는 상기 n 개의 트랜지스터들 중 일부 트랜지스터들 각각의 게이트와

접지 전압 사이에 연결되어 상기 입력 신호의 고조파 신호를 제거할 수 있다.

[0014] 예시적인 실시예에 있어서, 상기 공진 회로는 상기 n개의 트랜지스터들 각각의 드레인과 상기 접지 전압 사이에 연결되어 상기 입력 신호의 상기 고조파 신호를 제거할 수 있다.

[0015] 상기한 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 전력 증폭기의 동작 방법은 입력 신호를 직렬 연결된 n (n은 자연수)개의 트랜지스터들 중 제1 번째 트랜지스터의 게이트에 인가하는 단계, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 상기 n개의 트랜지스터들 각각의 게이트와 상기 접지 전압 사이에 연결되는 공진 회로를 통해서 상기 입력 신호의 고조파 신호를 제거하는 단계 및 상기 n개의 트랜지스터들 중 제n 번째 트랜지스터의 드레인으로 증폭 신호를 출력하는 단계를 포함한다.

[0016] 예시적인 실시예에 있어서, 전력 증폭기의 동작 방법은 상기 공진 회로에 포함되는 인덕터의 인덕턴스 및 커패시터의 커패시턴스를 제어하여 상기 공진 회로의 공진 주파수를 상기 입력 신호의 고조파 신호 중 제2 고조파 신호의 주파수와 일치시키는 단계를 더 포함할 수 있다.

[0017] 상기한 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 전력 증폭기는 증폭부 및 고조파 제거 필터를 포함한다. 상기 증폭부는 n (n은 자연수)개의 트랜지스터들이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들 각각의 게이트와 접지 전압 사이에 커패시터가 연결되고, 상기 제1 트랜지스터의 게이트에 입력 신호가 인가되고, 제n 트랜지스터의 드레인으로 증폭 신호가 제공된다. 상기 고조파 제거 필터는 상기 증폭부와 연결되고, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 발생하는 상기 입력 신호의 고조파 신호를 제거한다.

[0018] 예시적인 실시예에 있어서, 상기 고조파 제거 필터는 미리 정해진 주파수 대역의 고조파 신호를 제거하는 밴드 패스 필터일 수 있다.

[0019] 예시적인 실시예에 있어서, 상기 고조파 제거 필터는 상기 입력 신호의 상기 고조파 신호를 제거하는 하이 패스 필터일 수 있다.

[0020] 상기한 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 전력 증폭기의 동작 방법은 입력 신호를 직렬 연결된 n (n은 자연수)개의 트랜지스터들 중 제1 번째 트랜지스터의 게이트에 인가하는 단계, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 상기 n개의 트랜지스터들 각각의 게이트와 상기 접지 전압 사이에 연결되는 밴드 패스 필터 또는 하이 패스 필터를 통해서 상기 입력 신호의 고조파 신호를 제거하는 단계 및 상기 n개의 트랜지스터들 중 제n 번째 트랜지스터의 드레인으로 증폭 신호를 출력하는 단계를 포함한다.

[0021] 상기한 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 전력 증폭기는 증폭부 및 고조파 제거 필터를 포함한다. 상기 증폭부는 n (n은 자연수)개의 트랜지스터들이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들 각각의 게이트와 접지 전압 사이에 커패시터가 연결되고, 상기 제1 트랜지스터의 게이트에 입력 신호가 인가되고, 제n 트랜지스터의 드레인으로 증폭 신호가 제공된다. 상기 고조파 제거 필터는 상기 n개의 트랜지스터들 중 일부 트랜지스터들 각각의 게이트에 연결되고, 상기 n개의 트랜지스터들을 통해서 상기 입력 신호가 증폭되는 동안 발생하는 상기 입력 신호의 고조파 신호를 제거한다.

발명의 효과

[0022] 본 발명의 실시예들에 따른 전력 증폭기는 공진회로를 이용하여 입력 신호가 증폭되는 동안 발생하는 입력 신호의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있다.

도면의 간단한 설명

[0023] 도 1은 본 발명의 실시예들에 따른 전력 증폭기를 나타내는 도면이다.
 도 2은 도 1의 전력 증폭기의 동작을 설명하기 위한 도면이다.
 도 3는 도 1의 전력 증폭기에 포함되는 공진회로의 일 예를 나타내는 회로도이다.
 도 4는 도 2의 공진 회로에 포함되는 인덕터부의 일 예를 나타내는 회로도이다.
 도 5는 도 2의 공진 회로에 포함되는 커패시터부의 일 예를 나타내는 회로도이다.
 도 6은 도 2의 공진 회로의 공진 주파수를 입력 신호의 제2 고조파 신호의 주파수와 일치시키는 일 예를 나타내

는 도면이다.

도 7은 도 1의 전력 증폭기에 포함되는 n개의 트랜지스터들 중 일부 트랜지스터들 각각의 게이트와 접지 전압 사이에 공진 회로가 연결되는 일 예를 나타내는 회로도이다.

도 8은 본 발명의 일 실시예에 따른 전력 증폭기를 나타내는 회로도이다.

도 9는 본 발명의 실시예들에 따른 전력 증폭기의 동작 방법을 나타내는 순서도이다.

도 10은 본 발명의 실시예들에 따른 전력 증폭기를 나타내는 회로도이다.

도 11은 도 10의 전력 증폭기의 일 동작 예를 설명하기 위한 도면이다.

도 12는 도 10의 전력 증폭기의 다른 동작 예를 설명하기 위한 도면이다.

도 13은 본 발명의 실시예들에 따른 전력 증폭기의 동작 방법을 나타내는 순서도이다.

도 14는 본 발명의 실시예들에 따른 전력 증폭기를 나타내는 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0024] 본문에 개시되어 있는 본 발명의 실시예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시 예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다.

[0025] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0026] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로 사용될 수 있다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.

[0027] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[0028] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0029] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미이다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미인 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0030] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0031] 도 1은 본 발명의 실시예들에 따른 전력 증폭기를 나타내는 도면이고, 도 2은 도 1의 전력 증폭기의 동작을 설명하기 위한 도면이다.

[0032] 도 1 및 도 2를 참조하면, 전력 증폭기(10)는 증폭부(100) 및 공진 회로(300)를 포함한다. 증폭부(100)는 n (n 은 자연수)개의 트랜지스터들(110_1 내지 110_N)이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들(110_2 내지

110_N) 각각의 게이트와 접지 전압(VSS) 사이에 커패시터(130_2 내지 130_N)가 연결되고, 제1 트랜지스터(110_1)의 게이트에 입력 신호(IN)가 인가되고, 제n 트랜지스터(110_N)의 드레인으로 증폭 신호(OUT)가 제공된다. 예를 들어, n 개의 트랜지스터들(110_1 내지 110_N) 중 제k 번째 트랜지스터(110_K)는 제k-1 번째 트랜지스터(110_K-1) 및 제k+1 번째 트랜지스터(110_K+1) 사이에 연결될 수 있다. 제k-1 번째 트랜지스터(110_K-1), 제k 번째 트랜지스터(110_K) 및 제k+1 번째 트랜지스터(110_K+1)는 직렬 연결될 수 있다. 제k 번째 트랜지스터(110_K)의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결될 수 있다. 제k 번째 트랜지스터(110_K)의 소스는 제k-1 번째 트랜지스터(110_K-1)의 드레인과 연결될 수 있다. 제k 번째 트랜지스터(110_K)의 드레인은 제k+1 번째 트랜지스터(110_K+1)의 소스와 연결될 수 있다.

[0033] 예를 들어, 입력 신호(IN)는 제1 트랜지스터(110_1)의 게이트에 인가될 수 있다. 입력 신호(IN)는 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭될 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생될 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호도 증폭될 수 있다.

[0034] 공진 회로(300)는 증폭부(100)와 연결되고, n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거한다. 공진 회로(300)는 제2 내지 제n 공진 회로들(310_2 내지 310_N) 중 하나의 공진 회로일 수 있다.

[0035] 입력 신호(IN)의 고조파 신호는 증폭부(100)와 연결되는 공진 회로(300)를 통해서 접지 전압(VSS)으로 전달될 수 있다. 예를 들어 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생될 수 있다. 입력 신호(IN)의 주파수는 F1일 수 있다. 입력 신호(IN)의 제2 고조파 신호의 주파수는 F2일 수 있고, 입력 신호(IN)의 제3 고조파 신호의 주파수는 F3일 수 있고, 입력 신호(IN)의 제4 고조파 신호의 주파수는 F4일 수 있다. 공진 회로(300)의 주파수 특성이 도 2에 도시된 바와 같다면, 입력 신호(IN)의 제2 고조파 신호는 제거될 수 있고, 입력신호의 제3 고조파 신호 및 입력 신호(IN)의 제4 고조파 신호는 일부 제거될 수 있다.

[0036] 따라서 본 발명의 실시예들에 따른 전력 증폭기(10)는 공진 회로(300)를 이용하여 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있다.

[0037] 예시적인 실시예에 있어서, 공진 회로(300)는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다. 예를 들어, 입력 신호(IN)의 고조파 신호는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 소스와 게이트 사이의 기생 커패시터를 통해서 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트로 전달될 수 있다. 또한 입력 신호(IN)의 고조파 신호는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 드레인과 게이트 사이의 기생 커패시터를 통해서 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트로 전달될 수 있다. 입력 신호(IN)의 고조파 신호가 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트에 전달되면 입력 신호(IN)의 고조파 신호는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 연결되는 공진 회로(300)를 통해서 접지 전압(VSS)으로 전달될 수 있다.

[0038] 도 3는 도 1의 전력 증폭기에 포함되는 공진 회로의 일 예를 나타내는 회로도이다.

[0039] 도 3을 참조하면, 공진 회로(310_K)는 인덕터부(330_K) 및 커패시터부(350_K)를 포함할 수 있다. 인덕터부(330_K)는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 연결될 수 있다. 커패시터부(350_K)는 인덕터부(330_K)와 접지 전압(VSS) 사이에 연결될 수 있다. 예를 들어, 제k 번째 트랜지스터(110_K)의 게이트와 접지 전압(VSS) 사이에 연결되는 제k 번째 공진 회로(300)는 인덕터부(330_K) 및 커패시터부(350_K)를 포함할 수 있다. 인덕터부(330_K)는 하나의 코일(331_K)을 포함할 수 있다. 커패시터부(350_K)는 하나의 커패시터(351_K)를 포함할 수 있다. 입력 신호(IN)의 고조파 신호는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 연결되는 공진 회로(300)를 통해서 접지 전압(VSS)으로 전달될 수 있다.

[0040] 도 4는 도 2의 공진 회로에 포함되는 인덕터부의 일 예를 나타내는 회로도이고, 도 5는 도 2의 공진 회로에 포함되는 커패시터부의 일 예를 나타내는 회로도이다.

[0041] 도 4 및 도 5를 참조하면, 인덕터부(330_K)는 인덕터들(331_K 내지 334_K) 및 인덕터들(331_K 내지 334_K)을 선택하는 인덕터 선택 스위치들(335_K 내지 338_K)을 포함할 수 있다. 커패시터부(350_K)는 커패시터들(351_K 내지 354_K) 및 커패시터들(351_K 내지 354_K)을 선택하는 커패시터 선택 스위치들(355_K 내지 358_K)을 포함할 수 있다.

[0042] 예를 들어, 인덕터부(330_K)는 제1 인덕터(331_K), 제2 인덕터(332_K), 제3 인덕터(333_K) 및 제4 인덕터

(334_K)를 포함할 수 있고, 인덕터부(330_K)는 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K)를 포함할 수 있다. 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K)가 모두 턴-오프되는 경우, 인덕터부(330_K)의 인덕턴스는 최대일 수 있다. 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K)가 모두 턴-온되는 경우, 인덕터부(330_K)의 인덕턴스는 최소일 수 있다. 따라서 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K)를 선택적으로 턴-온 또는 턴-오프하는 경우, 인덕터부(330_K)의 인덕턴스를 조절할 수 있다.

[0043]

예를 들어, 커패시터부(350_K)는 제1 커패시터(351_K), 제2 커패시터(352_K), 제3 커패시터(353_K) 및 제4 커패시터(354_K)를 포함할 수 있고, 커패시터부(350_K)는 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K)를 포함할 수 있다. 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K)가 모두 턴-온되는 경우, 커패시터부(350_K)의 커패시턴스는 최대일 수 있다. 따라서 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K)를 선택적으로 턴-온 또는 턴-오프하는 경우, 커패시터부(350_K)의 커패시턴스를 조절할 수 있다.

[0044]

도 6은 도 2의 공진 회로의 공진 주파수를 입력 신호의 제2 고조파 신호의 주파수와 일치시키는 일 예를 나타내는 도면이다.

[0045]

도 4 내지 6을 참조하면, 인덕터 선택 스위치들 및 커패시터 선택 스위치들(355_K 내지 358_K)을 제어하여 공진 회로(300)의 공진 주파수를 조절할 수 있다. 예를 들어, 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K)를 선택적으로 턴-온 또는 턴-오프하는 경우, 인덕터부(330_K)의 인덕턴스를 조절할 수 있다. 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K) 중 턴-온되는 인덕터 선택 스위치의 개수가 증가함에 따라 인덕터부(330_K)의 인덕턴스는 감소할 수 있다. 또한 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K) 중 턴-오프되는 인덕터 선택 스위치의 개수가 증가함에 따라 인덕터부(330_K)의 인덕턴스는 증가할 수 있다. 예를 들어 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K)를 선택적으로 턴-온 또는 턴-오프하는 경우, 커패시터부(350_K)의 커패시턴스를 조절할 수 있다. 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K) 중 턴-온되는 커패시터 선택 스위치의 개수가 증가함에 따라 커패시터부(350_K)의 커패시턴스는 증가할 수 있다. 또한, 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K) 중 턴-오프되는 커패시터 선택 스위치의 개수가 증가함에 따라 커패시터부(350_K)의 커패시턴스는 감소할 수 있다. 따라서 인덕터부(330_K)의 인덕턴스 및 커패시터부(350_K)의 커패시턴스를 조절하면 공진 회로(300)의 공진 주파수를 조절할 수 있다.

[0046]

예시적인 실시예에 있어서, 공진 회로(300)의 공진 주파수는 입력 신호(IN)의 고조파 신호 중 제2 고조파 신호의 주파수와 동일할 수 있다. 예를 들어, 입력 신호(IN)의 고조파 신호는 제2 고조파 신호, 제3 고조파 신호 및 제4 고조파 신호를 포함할 수 있다. 입력 신호(IN)의 주파수는 F1일 수 있다. 입력 신호(IN)의 제2 고조파 신호의 주파수는 F2일 수 있고, 입력 신호(IN)의 제3 고조파 신호의 주파수는 F3일 수 있고, 입력 신호(IN)의 제4 고조파 신호의 주파수는 F4일 수 있다. 제2 고조파 신호, 제3 고조파 신호 및 제4 고조파 신호 중 제2 고조파 신호의 크기가 가장 클 수 있다. 공진 회로(300)의 공진 주파수가 입력 신호(IN)의 고조파 신호 중 제2 고조파 신호의 주파수와 동일하면, 제2 고조파 신호, 제3 고조파 신호 및 제4 고조파 신호 중 제2 고조파 신호의 크기가 가장 큰 고조파를 제거할 수 있다.

[0047]

도 7은 도 1의 전력 증폭기에 포함되는 n개의 트랜지스터들 중 일부 트랜지스터들 각각의 게이트와 접지 전압 사이에 공진 회로가 연결되는 일 예를 나타내는 회로도이다.

[0048]

도 7을 참조하면, 전력 증폭기(10a)는 증폭부(100) 및 공진 회로(300)를 포함한다. 증폭부(100)는 n (n은 자연수)개의 트랜지스터들(110_1 내지 110_N)이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들(110_2 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결되고, 제1 트랜지스터(110_1)의 게이트에 입력 신호

(IN)가 인가되고, 제n 트랜지스터(110_N)의 드레인으로 증폭 신호(OUT)가 제공된다. 공진 회로(300)는 증폭부(100)와 연결되고, n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거한다.

[0049] 예시적인 실시예에 있어서, 공진 회로(300)는 n 개의 트랜지스터들(110_1 내지 110_N) 중 일부 트랜지스터들 각각의 게이트와 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다. 예를 들어, 공진 회로(300)는 n 개의 트랜지스터들(110_1 내지 110_N) 중 홀수 번째 트랜지스터들 각각의 게이트와 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다. 이 경우, n 개의 트랜지스터들(110_1 내지 110_N) 중 첫 번째 트랜지스터의 게이트와 접지 전압(VSS) 사이에는 공진 회로(300)가 연결되지 않을 수 있다. 또한 공진 회로(300)는 n 개의 트랜지스터들(110_1 내지 110_N) 중 짝수 번째 트랜지스터들 각각의 게이트와 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다. 공진 회로(300)가 n 개의 트랜지스터들(110_1 내지 110_N) 중 홀수 번째 트랜지스터들 또는 짝수 번째 트랜지스터들 각각의 게이트와 접지 전압(VSS) 사이에 연결되는 경우, 전력 증폭기(10a)에서 공진 회로(300)가 차지하는 복잡도를 줄일 수 있다.

[0050] 도 8은 본 발명의 일 실시예에 따른 전력 증폭기를 나타내는 회로도이다.

[0051] 도 8을 참조하면, 전력 증폭기(10b)는 증폭부(100) 및 공진 회로(300)를 포함한다. 증폭부(100)는 n (n은 자연수)개의 트랜지스터들(110_1 내지 110_N)이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들(110_2 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결되고, 제1 트랜지스터(110_1)의 게이트에 입력 신호(IN)가 인가되고, 제n 트랜지스터(110_N)의 드레인으로 증폭 신호(OUT)가 제공된다. 공진 회로(300)는 증폭부(100)와 연결되고, n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거한다.

[0052] 예시적인 실시예에 있어서, 공진 회로(300)는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 드레인과 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다.

[0053] 도 9는 본 발명의 실시예들에 따른 전력 증폭기의 동작 방법을 나타내는 순서도이다.

[0054] 도 1, 2 및 9를 참조하면, 전력 증폭기(10)는 증폭부(100) 및 공진 회로(300)를 포함한다. 증폭부(100)는 n (n은 자연수)개의 트랜지스터들(110_1 내지 110_N)이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들(110_2 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결되고, 제1 트랜지스터(110_1)의 게이트에 입력 신호(IN)가 인가되고, 제n 트랜지스터(110_N)의 드레인으로 증폭 신호(OUT)가 제공된다. 공진 회로(300)는 증폭부(100)와 연결되고, n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거한다. 공진 회로(300)는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다.

[0055] 전력 증폭기(10)의 동작 방법에서는 입력 신호(IN)를 직렬 연결된 n (n은 자연수)개의 트랜지스터들(110_1 내지 110_N) 중 제1 번째 트랜지스터의 게이트에 인가한다(S100). 예를 들어, 입력 신호(IN)는 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭될 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생될 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호도 증폭될 수 있다.

[0056] n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 연결되는 공진 회로(300)를 통해서 입력 신호(IN)의 고조파 신호를 제거한다(S300). 예를 들어 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생될 수 있다. 입력 신호(IN)의 주파수는 F1일 수 있다. 입력 신호(IN)의 제2 고조파 신호의 주파수는 F2일 수 있고, 입력 신호(IN)의 제3 고조파 신호의 주파수는 F3일 수 있고, 입력 신호(IN)의 제4 고조파 신호의 주파수는 F4일 수 있다. 도 2에 도시된 바와 같이, 입력 신호(IN)의 제2 고조파 신호는 제거될 수 있고, 입력신호의 제3 고조파 신호 및 입력 신호(IN)의 제4 고조파 신호는 일부 제거될 수 있다. n 개의 트랜지스터들(110_1 내지 110_N) 중 제n 번째 트랜지스터의 드레인으로 증폭 신호(OUT)를 출력한다(S500)

[0057] 전력 증폭기(10)의 동작 방법에서는 공진 회로(300)에 포함되는 인덕터의 인덕턴스 및 커패시터의 커패시턴스를 제어하여 공진 회로(300)의 공진 주파수를 입력 신호(IN)의 고조파 신호 중 제2 고조파 신호의 주파수와 일치시킬 수 있다(S700). 예를 들어, 공진 회로(300)는 인덕터부(330_K) 및 커패시터부(350_K)를 포함할 수 있다. 인

덕터부(330_K)는 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 연결될 수 있다. 커패시터부(350_K)는 인덕터부(330_K)와 접지 전압(VSS) 사이에 연결될 수 있다. 인덕터부(330_K)는 인덕터들(331_K 내지 334_K) 및 인덕터들(331_K 내지 334_K)을 선택하는 인덕터 선택 스위치들(335_K 내지 338_K)을 포함할 수 있다. 커패시터부(350_K)는 커패시터들(351_K 내지 354_K) 및 커패시터들(351_K 내지 354_K)을 선택하는 커패시터 선택 스위치들(355_K 내지 358_K)을 포함할 수 있다.

[0058] 예를 들어, 인덕터부(330_K)는 제1 인덕터(331_K), 제2 인덕터(332_K), 제3 인덕터(333_K) 및 제4 인덕터(334_K)를 포함할 수 있고, 인덕터부(330_K)는 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K)를 포함할 수 있다. 제1 인덕터 선택 스위치(335_K), 제2 인덕터 선택 스위치(336_K), 제3 인덕터 선택 스위치(337_K) 및 제4 인덕터 선택 스위치(338_K)를 선택적으로 턴-온 또는 턴-오프하는 경우, 인덕터부(330_K)의 인덕턴스를 조절할 수 있다. 커패시터부(350_K)는 제1 커패시터(351_K), 제2 커패시터(352_K), 제3 커패시터(353_K) 및 제4 커패시터(354_K)를 포함할 수 있고, 커패시터부(350_K)는 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K)를 포함할 수 있다. 제1 커패시터 선택 스위치(355_K), 제2 커패시터 선택 스위치(356_K), 제3 커패시터 선택 스위치(357_K) 및 제4 커패시터 선택 스위치(358_K)를 선택적으로 턴-온 또는 턴-오프하는 경우, 커패시터부(350_K)의 커패시턴스를 조절할 수 있다. 인덕터부(330_K)의 인덕턴스 및 커패시터부(350_K)의 커패시턴스를 조절하면 공진 회로(300)의 공진 주파수를 조절할 수 있다. 따라서 공진 회로(300)의 공진 주파수는 입력 신호(IN)의 고조파 신호 중 제2 고조파 신호의 주파수와 동일할 수 있다.

[0059] 도 10은 본 발명의 실시예들에 따른 전력 증폭기를 나타내는 회로도이고, 도 11은 도 10의 전력 증폭기의 일 동작 예를 설명하기 위한 도면이고, 도 12는 도 10의 전력 증폭기의 다른 동작 예를 설명하기 위한 도면이다.

[0060] 도 10 내지 12를 참조하면, 전력 증폭기(10c)는 증폭부(100) 및 고조파 제거 필터(400)를 포함한다. 증폭부(100)는 n (n은 자연수)개의 트랜지스터들(110_1 내지 110_N)이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들(110_2 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결되고, 제1 트랜지스터(110_1)의 게이트에 입력 신호(IN)가 인가되고, 제n 트랜지스터(110_N)의 드레인으로 증폭 신호(OUT)가 제공된다. 예를 들어, n 개의 트랜지스터들(110_1 내지 110_N) 중 제k 번째 트랜지스터(110_K)는 제k-1 번째 트랜지스터(110_K-1) 및 제k+1 번째 트랜지스터(110_K+1) 사이에 연결될 수 있다. 제k-1 번째 트랜지스터(110_K-1), 제k 번째 트랜지스터(110_K) 및 제k+1 번째 트랜지스터(110_K+1)는 직렬 연결될 수 있다. 제k 번째 트랜지스터(110_K)의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결될 수 있다. 제k 번째 트랜지스터(110_K)의 소스는 제k-1 번째 트랜지스터(110_K-1)의 드레인과 연결될 수 있다. 제k 번째 트랜지스터(110_K)의 드레인은 제k+1 번째 트랜지스터(110_K+1)의 소스와 연결될 수 있다. 예를 들어, 입력 신호(IN)는 제1 트랜지스터(110_1)의 게이트에 인가될 수 있다. 입력 신호(IN)는 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭될 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생할 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호도 증폭될 수 있다.

[0061] 고조파 제거 필터(400)는 증폭부(100)와 연결되고, n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거한다. 고조파 제거 필터(400)은 제2 내지 제N 고조파 제거 필터들(470_2 내지 470_N) 중 하나의 고조파 제거 필터일 수 있다.

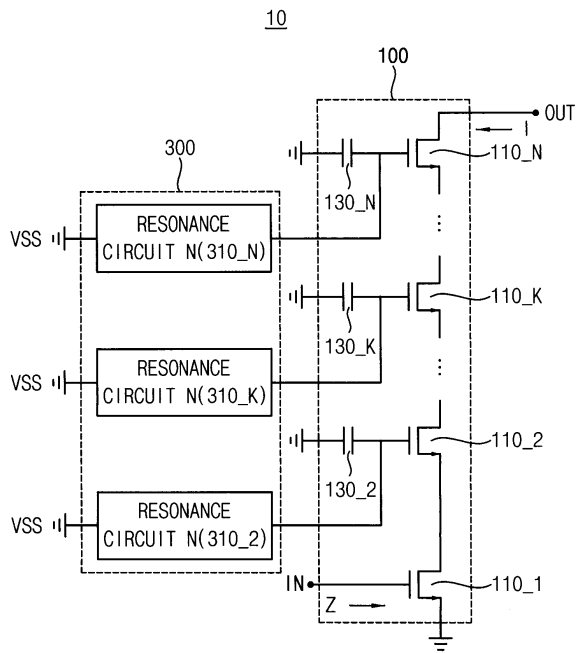
[0062] 예시적인 실시예에 있어서, 고조파 제거 필터(400)는 미리 정해진 주파수 대역의 고조파 신호를 제거하는 밴드 패스 필터일 수 있다. 입력 신호(IN)의 고조파 신호는 증폭부(100)와 연결되는 고조파 제거 필터(400)를 통해서 접지 전압(VSS)으로 전달될 수 있다. 예를 들어 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생할 수 있다. 입력 신호(IN)의 주파수는 F1일 수 있다. 입력 신호(IN)의 제2 고조파 신호의 주파수는 F2일 수 있고, 입력 신호(IN)의 제3 고조파 신호의 주파수는 F3일 수 있고, 입력 신호(IN)의 제4 고조파 신호의 주파수는 F4일 수 있다. 고조파 제거 필터(400)의 주파수 특성도 도 11에 도시된 바와 같다면, 고조파 제거 필터(400)를 이용하여 입력 신호(IN)의 제2 고조파 신호, 제3 고조파 신호 및 제4 고조파 신호는 제거될 수 있다.

[0063] 예시적인 실시예에 있어서, 고조파 제거 필터(400)는 입력 신호(IN)의 고조파 신호를 제거하는 하이 패스 필터(HPF)일 수 있다. 예를 들어 고조파 제거 필터(400)가 하이 패스 필터(HPF)인 경우, 제2 고조파 신호, 제3 고조파 신호 및 제4 고조파 신호뿐만 아니라 제j (j는 4보다 크다)고조파를 제거할 수 있다.

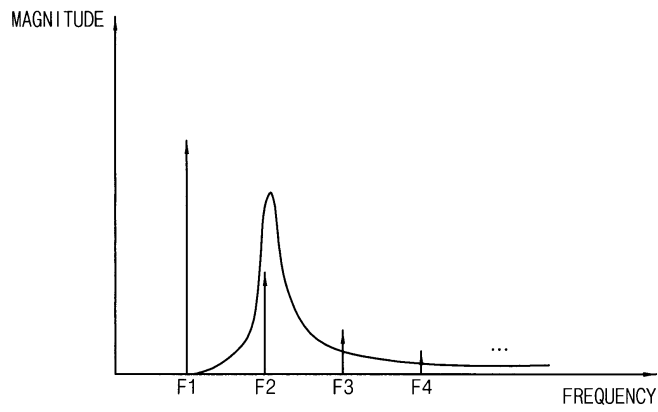
- [0064] 따라서 본 발명의 실시예들에 따른 전력 증폭기(10c)는 공진 회로(300)를 이용하여 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있다.
- [0065] 도 13은 본 발명의 실시예들에 따른 전력 증폭기의 동작 방법을 나타내는 순서도이다.
- [0066] 도 10 내지 13을 참조하면, 전력 증폭기(10c)는 증폭부(100) 및 고조파 제거 필터(400)를 포함한다. 증폭부(100)는 n (n 은 자연수)개의 트랜지스터들(110_1 내지 110_N)이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들(110_2 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결되고, 제1 트랜지스터(110_1)의 게이트에 입력 신호(IN)가 인가되고, 제 n 트랜지스터(110_N)의 드레인으로 증폭 신호(OUT)가 제공된다. 고조파 제거 필터(400)는 증폭부(100)와 연결되고, n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거한다.
- [0067] 전력 증폭기(10c)의 동작 방법에서는 입력 신호(IN)를 직렬 연결된 n (n 은 자연수)개의 트랜지스터들(110_1 내지 110_N) 중 제1 번째 트랜지스터의 게이트에 인가한다(S200). 예를 들어, 입력 신호(IN)는 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭될 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생할 수 있다. 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호도 증폭될 수 있다.
- [0068] n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 n 개의 트랜지스터들(110_1 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 연결되는 밴드 패스 필터(BPF) 또는 하이 패스 필터(HPF)를 통해서 입력 신호(IN)의 고조파 신호를 제거한다(S400). 고조파 제거 필터(400)는 미리 정해진 주파수 대역의 고조파 신호를 제거하는 밴드 패스 필터(BPF)일 수 있다. 입력 신호(IN)의 고조파 신호는 증폭부(100)와 연결되는 고조파 제거 필터(400)를 통해서 접지 전압(VSS)으로 전달될 수 있다. 예를 들어 입력 신호(IN)가 n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 증폭되는 동안 입력 신호(IN)의 고조파 신호가 발생할 수 있다. 입력 신호(IN)의 주파수는 F1일 수 있다. 입력 신호(IN)의 제2 고조파 신호의 주파수는 F2일 수 있고, 입력 신호(IN)의 제3 고조파 신호의 주파수는 F3일 수 있고, 입력 신호(IN)의 제4 고조파 신호의 주파수는 F4일 수 있다. 고조파 제거 필터(400)의 주파수 특성은 도 11에 도시된 바와 같다면, 고조파 제거 필터(400)를 이용하여 입력 신호(IN)의 제2 고조파 신호, 제3 고조파 신호 및 제4 고조파 신호는 제거될 수 있다. n 개의 트랜지스터들(110_1 내지 110_N) 중 제 n 번째 트랜지스터의 드레인으로 증폭 신호(OUT)를 출력한다(S600). 따라서 본 발명의 실시예들에 따른 전력 증폭기(10c)의 동작 방법은 공진 회로(300)를 이용하여 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있다.
- [0069] 도 14는 본 발명의 실시예들에 따른 전력 증폭기를 나타내는 회로도이다.
- [0070] 도 14를 참조하면, 전력 증폭기(10d)는 증폭부(100) 및 고조파 제거 필터(400)를 포함한다. 증폭부(100)는 n (n 은 자연수)개의 트랜지스터들(110_1 내지 110_N)이 직렬 연결되고, 제2 내지 n 번째 트랜지스터들(110_2 내지 110_N) 각각의 게이트와 접지 전압(VSS) 사이에 커패시터가 연결되고, 제1 트랜지스터(110_1)의 게이트에 입력 신호(IN)가 인가되고, 제 n 트랜지스터(110_N)의 드레인으로 증폭 신호(OUT)가 제공된다. 고조파 제거 필터(400)는 n 개의 트랜지스터들(110_1 내지 110_N) 중 일부 트랜지스터들 각각의 게이트에 연결되고, n 개의 트랜지스터들(110_1 내지 110_N)을 통해서 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거한다.
- [0071] 예를 들어, 고조파 제거 필터(400)는 n 개의 트랜지스터들(110_1 내지 110_N) 중 홀수 번째 트랜지스터들 각각의 게이트와 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다. 이 경우, n 개의 트랜지스터들(110_1 내지 110_N) 중 첫 번째 트랜지스터의 게이트와 접지 전압(VSS) 사이에는 고조파 제거 필터(400)가 연결되지 않을 수 있다. 또한 고조파 제거 필터(400)는 n 개의 트랜지스터들(110_1 내지 110_N) 중 짝수 번째 트랜지스터들 각각의 게이트와 접지 전압(VSS) 사이에 연결되어 입력 신호(IN)의 고조파 신호를 제거할 수 있다. 고조파 제거 필터(400)가 n 개의 트랜지스터들(110_1 내지 110_N) 중 홀수 번째 트랜지스터들 또는 짝수 번째 트랜지스터들 각각의 게이트와 접지 전압(VSS) 사이에 연결되는 경우, 전력 증폭기에서 고조파 제거 필터(400)가 차지하는 복잡도를 줄일 수 있다.
- [0072] 따라서 본 발명의 실시예들에 따른 전력 증폭기의 동작 방법은 공진 회로(300)를 이용하여 입력 신호(IN)가 증폭되는 동안 발생하는 입력 신호(IN)의 고조파 신호를 제거함으로써 성능을 증가시킬 수 있다

도면

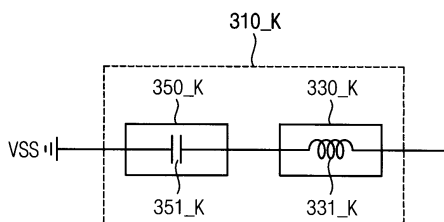
도면1



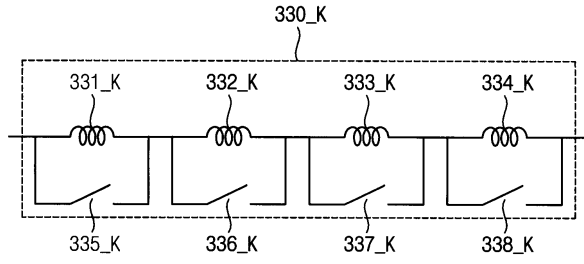
도면2



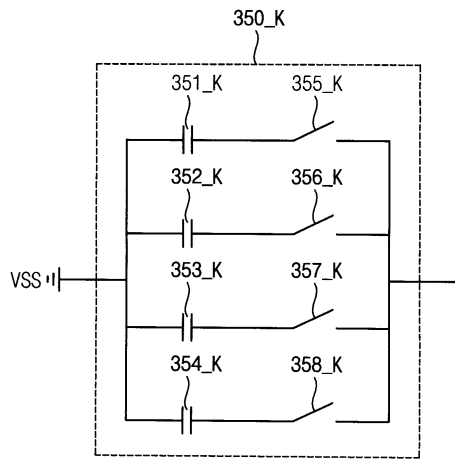
도면3



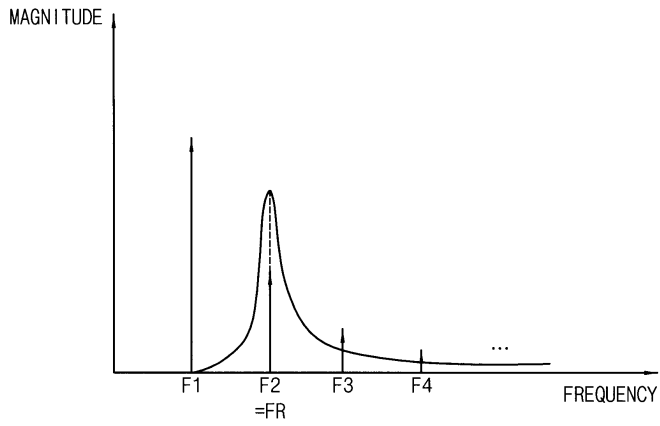
도면4



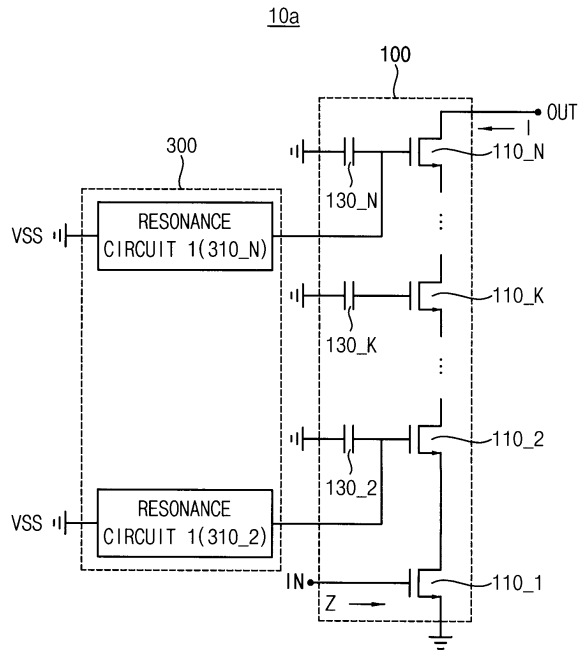
도면5



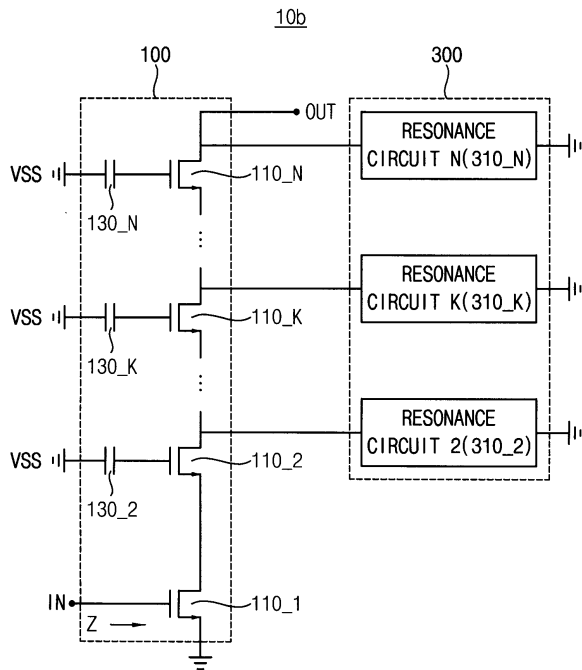
도면6



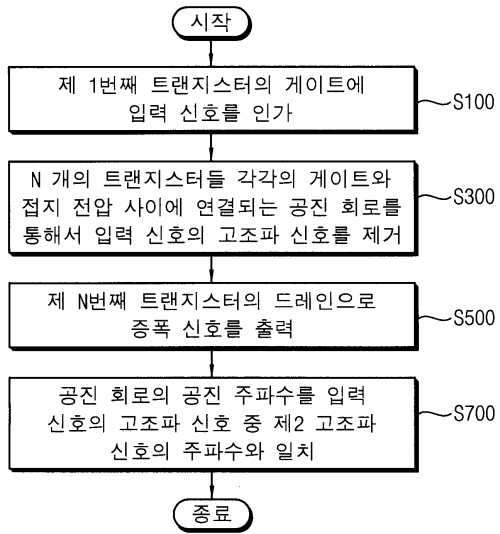
도면7



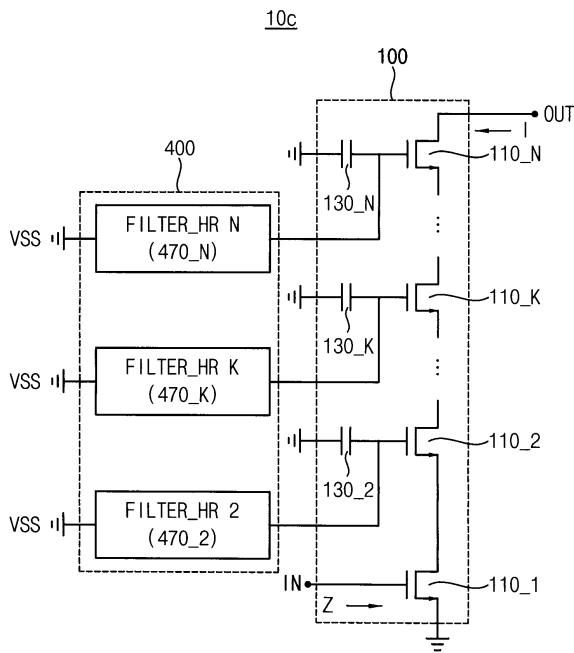
도면8



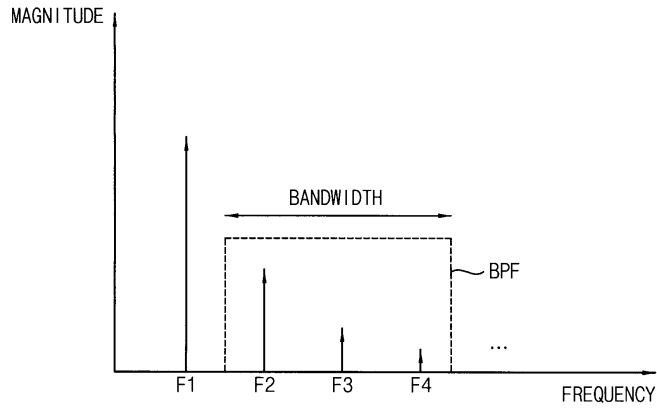
도면9



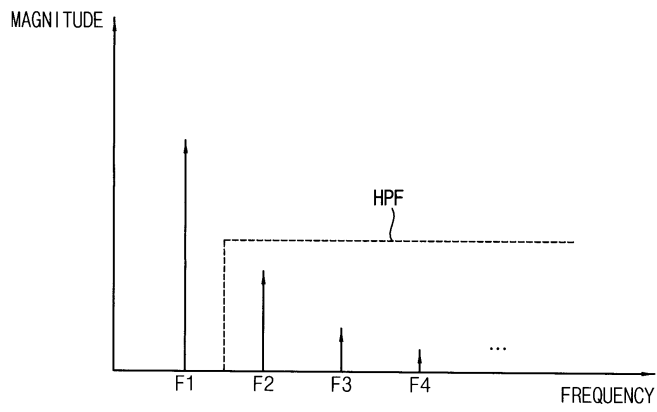
도면10



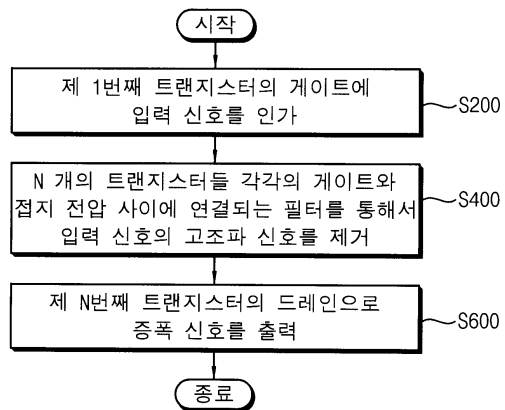
도면11



도면12



도면13



도면14

