

公告本

申請日期	91 8 7
案 號	91117767
類 別	H01L 21/86 . 603F 1/02

A4
C4

(以上各欄由本局填註)

563256

發明專利說明書

一、發明名稱	中 文	用以製造薄膜模板光罩之方法及使用該光罩以製造半導體裝置之方法
	英 文	METHOD FOR FABRICATING A THIN-MEMBRANE STENCIL MASK AND METHOD FOR MAKING A SEMICONDUCTOR DEVICE USING THE SAME
二、發明人	姓 名	1. 帕威特 曼格特 PAWITTER MANGAT 2. 喬瑟夫 C. 摩根 JOSEPH C. MOGAB
	國 籍	1.-2. 皆美國 U.S.A.
住、居所		1. 美國亞歷桑納州天堂谷市東喬許華樹巷6431號 6431 EAST JOSHUA TREE LANE, PARADISE VALLEY, ARIZONA 85253, U.S.A.
		2. 美國亞歷桑納州錢德勒市皇后灣路825號1130室 825 QUEEN CREEK ROAD, #1130, CHANDLER, ARIZONA 85248, U.S.A.
三、申請人	姓 名 (名稱)	美商摩托羅拉公司 MOTOROLA INC.
	國 籍	美國 U.S.A.
	住、居所 (事務所)	美國伊利諾州史堪伯市東阿崗路1303號 1303 EAST ALGONQUIN ROAD, SCHAUMBURG, ILLINOIS 60196, U.S.A.
	代 表 人 名 姓	強納森 E. 瑞斯基 JONATHAN E. RETSKY

裝
訂
線

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書

~~新 型~~

一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	3.肯尼斯 H. 史密斯 KENNETH H. SMITH 4.瓊斯 R. 瓦森 JAMES R. WASSON
	國 籍	3.- 4. 皆美國 U.S.A.
住、居所		3.美國亞歷桑納州錢德勒市南140街21433號 21433 SOUTH 140TH STREET, CHANDLER, ARIZONA 85249, U.S.A.
		4.美國亞歷桑納州吉柏特市東伯洛克街2960號 2960 EAST BROOKS STREET, GILBERT, ARIZONA 85296, U.S.A.
三、申請人	姓 名 (名 稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝
訂
線

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權
 美國 2001年08月09日 09/927,024 有 無 主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝

訂

線

五、發明說明(1)

先前申請參考

本申請案已於2001年8月9日在美國註冊，專利申請案號為09/927,024。

發明領域

本發明一般係關於積體電路層上印製圖樣的微影技術光罩，說的比較明確些，是關於製造一模板光罩的方法，其可用來結合電子投射微影技術、離子投射微影技術、電子接近微影技術、以及離子接近微影技術。

發明背景

半導體製造的未來微影技術中，(即小於70毫微米的圖形尺寸)，電子投射微影技術是一項具有競爭力的科技，電子投射微影將電子投射穿過一具有圖樣的光罩，該圖樣是對應於要印製在一半導體晶圓上的理想圖形。一種形式中，該光罩可以有連續的膜層讓電子穿過，如以SCALPEL[®](散射的角度限制投射電子微影)所知的技術。另外一種形式中，該光罩膜是不連續的，具有對應於將印在半導體晶圓上所想要的圖形之開口。這些就是所知的模板光罩，模板光罩也可以用於離子投射微影技術，其利用離子取代電子為輻射源。

典型的現存模板光罩是從一矽基板形成，常常是一絕緣體上矽(SOI)基板。矽是用來當做支撐結構，而且也是用來形成一膜層以形成該模板。該矽膜層可以硼或其他摻質來摻雜，以控制該膜層內的張力。一膜層窗口是以蝕刻該矽

五、發明說明(2)

支撐結構形成，而模板圖樣是以蝕刻該矽膜層形成。通常用於電子投射微影技術應用時，該矽膜層的厚度約是1.5至3.0微米。此需要的厚度是為提供電子散射的充足分量。於離子投射應用中，該膜層甚至會較厚(約1.5至10微米)。離子投射光罩中需要一較厚的膜層，是因為該膜層窗口通常要比面積大很多，所以需要較多的結構支撐。

相關於現存的膜層光罩有兩個主要的問題，其兩者都與該膜層的厚度要求有關。一個問題是，在膜層中蝕刻開口的能力具有高的方向比值，因為穿過該膜層從頂上到底部要控制該開口的邊牆形狀是困難的。第二個問題是吾人所知的影像模糊，當電子或離子行經一厚的開口時，一部分的電子或離子會由於與該膜層材質的交互作用，而被牽引至該開口的邊牆。因此穿過該開口的電子或離子就不再如同進入該光罩開口時那麼聚集，這使得最終投射的影像比起想要的影像較模糊。

除了矽以外的其他材料也已經用做膜層，例如：由Brooks等人提出的美國專利案號6,261,726,B1，利用一鑽石、碳化矽、鑽石似的碳、非晶系碳、氮化碳、或氮化硼，來增強該膜層的結構整合性。然而，此專利需要厚度為0.5至5.0微米的一模板膜層，所以也深受上述問題所苦。

圖式之簡述

本發明是以附圖實例的方式呈現，而不是加諸限制，其圖式中相似的參考數字代表相似的元件。

五、發明說明(3)

圖1顯示根據本發明之一模板光罩的頂部俯視圖；

圖2至5顯示圖1中該模板光罩之一部分從直線2-2所取的縱向截面圖，其接著一連串用於製造該光罩的製程步驟；

圖6顯示圖1至5的光罩如何在一半導體晶圓上印製圖樣之縱向截面圖；

圖7至8顯示根據本發明另一具體實施例之一模板光罩的部分縱向截面圖。

具有專業技術的工作人員能夠理解，圖形中顯示的元件是為簡化和清晰，並不需要依照比例。例如：為協助了解本發明之具體實施例，圖形中一些元件的尺寸相對於其他元件可以是誇大的。

圖式之詳細敘述

圖1顯示根據本發明之一具體實施例一模板光罩10的頂部俯視圖。用於製造該光罩的材料敘述於後。光罩10包括複數個膜層的窗口12，膜層窗口12的數目和大小，可以隨著要印上圖樣的半導體晶粒大小以及該膜層材料的支撐強度而變化。一典型的電子投射應用中，一模板光罩內膜層窗口12的的尺寸大約是1毫米乘以1毫米，但本發明已證實可以支撐1毫米乘以12毫米。膜層總面積的可用性即規範能夠印上圖樣的晶粒大小，因此一較大的膜層面積是理想的。連接在一起，該光罩上所有的膜層窗口即規範將要轉換到一半導體晶粒上的一單一印製圖樣層。

圖2至5顯示用於製造光罩10的一連串製程步驟，這些圖

五、發明說明(4)

形是從圖1中沿著直線2-2'所截取。如圖2所示，光罩10包括一支撐基板102，其最好是由矽組成。偏好矽的原因只是因為可以適用於晶圓的型式，而且可以容易地利用熟知的半導體製造技術處理。然而，其他材料是可以用來當做支撐基板102以取代矽。一硬光罩層100是形成於支撐基板102的一面(該底部面或第二表面)，而且一薄膜層104是形成於另一面上(該頂部面或第一表面)。一較佳具體實施例中，該硬光罩層100和該薄膜層兩者都是由氮化矽(Si_3N_4)組成，尤其是兩層次能夠同時形成，例如：使用低壓化學蒸氣沉積(CVD)。根據本發明，薄膜層104是沉積到厚度約40至200毫微米的範圍內，較理想的沉積厚度是約50至80毫微米。該硬光罩層約具有相同的厚度，因為兩層次是同時形成的。硬光罩層100和薄膜層104的功能敘述於後。

沉積薄膜層104之後，在該薄膜層104上沉積一張力控制層106。一較佳具體實施例中，張力控制層106是一層氮化矽鉭($\text{Ta}_x\text{Si}_y\text{N}_z$ ，其中x是從20至99之間的實數，y是從0至80之間的實數，而z也是從0至80之間的實數，並且x, y, z的總和是100)。一最佳具體實施例中，該張力控制層106的理想配比公式是 $\text{Ta}_{36}\text{Si}_{14}\text{N}_{50}$ 。其他適合當做該張力控制層的材料包括氧化矽鉭(TaSiO)、鉻(Cr)、氮化鉭(無矽-TaN)、鎢(W)、或一反射性金屬化合物。一般來說，一張力控制材料至少包含一種金屬。換句話說，該張力控制層是一金屬或一金屬合金膜。張力控制層106的一理想性質是具有一高原

五、發明說明(5)

子序(也就是大於50)，以增進電子散射的能力；張力控制層106的另一個理想性質是微結構上為非晶系。該張力控制層106也要是容易沉積和蝕刻的，禁得起通常用於清潔微影技術光罩的化學處理過程，(也就是過氧化物、硫酸、氫氟酸、以及類似的物質)。

以氮化矽鈦材料當做張力控制層106時，其最好是以RF濺鍍來沉積到約5至60毫微米範圍的厚度，而且較理想的是30毫微米。張力控制層106的一最小厚度是由材料的散射能力而定。該材料必須充分地散射電子，才能在影像投射於半導體晶圓表面之點處製造一高對比的影像。理想地製造該張力控制層應該儘可能的薄，以避免在背景部分所敘述因厚膜層模板光罩而引起的問題。

正如其名，張力控制層106是用來控制膜層的張力。如果薄膜層104內的張力程度太高，將會有破裂的傾向或破壞該膜層內所形成的開口。該張力控制層是用來調整該光罩層內整體的張力，使得張力控制層106與薄膜層104的一合成張力是在約0至150 MPa的範圍內。力平衡的原則即用來達到此目的，例如：沉積薄膜層104時的張力程度是可延伸的，而且該張力控制層106能夠以該張力控制層內隨著其厚度與該薄膜層的厚度之張力量製成為壓縮性。為達到張力控制層106內一特定的張力程度或事先決定的張力因素，在製造該薄膜層模板光罩的過程中要能夠調整沉積參數，或是該膜層可以進行沉積後的處理(即一回火步驟)。利用該薄膜層

五、發明說明(6)

104與該張力控制層106的一合成壓縮和延伸性質，也能夠達到張力控制。

沉積張力控制層106之後，從背面(即所指的該底部面或第二表面)蝕刻光罩10，以製造一個或多個坑洞延伸至該薄膜層104，如坑洞103。坑洞103一部分是以支撐基板102內一窗口部分109來規範，如圖3所示。窗口部分109規範該模板光罩的膜層窗口12邊界。為製造窗口部分109，將硬光罩層100印上圖樣，並選擇性地蝕刻至該支撐基板材料。例如：一 CHF_3 化學作用可以電漿蝕刻一氮化矽硬光罩，選擇性至一矽支撐基板。然後該光罩可進行一濕 KOH 蝕刻以規範窗口部分109。一 KOH 蝕刻是選擇性至一氮化矽，使得該蝕刻停止而且沒有影響到膜層104。如圖所示，該窗口部分109由於該矽基板材料結晶學上的方位，(其通常是在一100晶體平面的方位)，而使得邊牆逐漸減小。正如以一濕蝕刻的變化方式來規範窗口部分109，一乾蝕刻可用於得到垂直邊牆的結果。這需要額外的一蝕刻阻止層，(也就是一二氧化矽層)，介於支撐結構102與薄膜層104之間。此額外層最好在形成窗口部分109之後即去除，使其不會形成該膜層的一部分。如果使用一乾蝕刻的話，當做硬光罩100材料的選擇就會不一樣，例如：一二氧化矽層可以用來取代氮化矽，以得到一較具選擇性的蝕刻。一乾蝕刻處理方法一般是因為使用的步驟而比較昂貴，但其能夠使得個別的膜層窗口安排比較緊密在一起，所以能夠使一較大的晶粒印上圖樣。

五、發明說明(7)

該窗口形成之後，在該膜層和張力控制層印上圖樣以製造模板。一半導體裝置層的圖樣是用來形成薄膜層104與張力控制層106內一個或多個開口，而形成一模板圖樣於該光罩內。該圖樣是以沉積一光阻層110於張力控制層106上，並印圖樣而製成如圖4所示。此以一傳統方式進行，光阻層110的圖樣對應於該膜層內將要蝕刻的理想圖樣。形成光阻層110並印上圖樣之後，該光罩即進行一乾蝕刻。該乾蝕刻的化學作用是隨著當做該張力控制層與膜層的特定材料而定，最好是使用蝕刻兩種材料的相同化學作用一起蝕刻這兩層，例如：若使用一氮化矽鉍材料當做張力控制層106，以及使用氮化矽為薄膜層104便可利用一氯(Cl_2)化學作用。除了在相同的時間蝕刻兩層之外，也可使用兩個不同的蝕刻步驟。例如：若使用鉻為張力控制層，就要以一氯和氧(Cl_2 和 O_2)的混合物蝕刻。但此一混合物並沒有準備要蝕刻一氮化矽膜層，所以此蝕刻化學作用可以改變為一只有氯或氟基的蝕刻化學作用。

此時完成光罩製造，就要清潔光罩並且檢測瑕疵。本發明相較傳統模板光罩的優點，是其可以使用穿透以及反射技術兩者來檢測。先前技藝的模板光罩中，該光罩內開口的厚度大，結合該開口的小寬度防止光量的穿透，使得只能使用反射技術。理想地，該膜層(不論該張力控制層或該膜層)之一的對比，於檢測光量波長(通長是在157至800毫微米的範圍內)呈現一比40%較高的對比。

五、發明說明(8)

該光罩通過檢測之後，即可以用來將圖樣印製在一半導體晶圓上，如圖6所示。在此僅描述一部分的膜層窗口而不是整個光罩。此外如圖6所示，薄膜層104和張力控制層106的圖樣並沒有吻合先前顯示的圖樣，但為了解本發明的目的，這是不重要的。如圖6所示，電子投射卻沒有散射穿過薄膜層104和張力控制層106；未散射的電子如圖6顯示為一小束電子50。該光罩其他的部分，電子經由該張力控制層106而散射，結果為一小束散射的電子52。經由變形光學系統30通過，所有的電子都是去除放大效果的。然而，散射的電子被一後焦平面開口所阻擋，同時該未散射的電子通過該開口。只有未散射的電子以曝光該光阻層44的強度到達一半導體基板40。該一小束未散射電子的圖樣在該半導體基板的一光阻層44印上圖樣。然後此光阻層44的圖樣可轉移到該半導體基板，以形成一半導體裝置的一部分。

圖7和8顯示本發明之一另外的具體實施例，其中一模板光罩是應用於一離子投射微影技術。圖7至8所顯示光罩的全部元件對應先前圖形中相似數字標示的元件，而有一差別是額外的一碳層110，於該張力控制層106與薄膜層104上。碳層110最好於形成該張力控制層和膜層內開口之後，沉積在該光罩上。碳層110最好是以濺鍍方式沉積至約100至200毫微米的厚度範圍內，對應於張力控制層106和薄膜層104內開口的該碳層110內開口，是從背面(底部面或第二表面)蝕刻該光罩而形成，並利用該氮化矽膜層當做一硬光罩

五、發明說明(9)

來蝕刻。一 O_2 電漿蝕刻可以從該開口內去除該碳，其對氮化矽是選擇性。圖8中顯示的是完成的光罩。碳層110的目的在於吸收用來照射該光罩的輻射離子，以增強先前所沉積材料的材質穩定性。離子通過該光罩的開口但被其他地方的碳層吸收，如果離子滲入該張力控制層和膜層，就會影響到這些膜內的張力程度而導致圖樣失真，以該碳層吸收該離子即可避免如此的失真。光罩10'中顯示的分斷部分是為了標示離子投射微影技術中該膜層窗口12'的尺寸，通常比用於電子投射微影技術的一膜層窗口要大。

現在應該可以理解到，如此已經提供了一種新的模板光罩及其製造方法和用途，以克服之前敘述相關於先前技藝光罩的缺點。比較明確地，一薄膜模板光罩(範圍約50至300毫微米的薄膜層和張力控制層)降低了影像模糊的問題，因為電子有一短很多的距離穿過該光罩的開口。此外，該薄膜層提供較簡單的製造方法，其中從開口的頂部到底部一致的蝕刻形狀，比較容易以較短的開口控制。還有本發明提供增強的檢測能力，其中穿透和反射光罩的檢測技術都可以使用。本發明的另一優點是該光罩維修可以比較容易地進行。要磨製一薄膜氮化矽材料比傳統厚膜的矽和碳材料容易些，相似地填滿較薄膜層也比較容易。本發明也具吸引力(從經濟和製造兩方面的觀點)，其中利用熟知的材料和處理步驟以形成該模板光罩，使得傳統裝置的設定和化學作用都可以使用。

五、發明說明(10)

因為執行本發明的裝置大部分是由本技藝技術人員熟悉的電子裝置和材料組成，關於該原料的細節部分在此將不做任何比以上呈現所需更深入敘述，一切以了解並體會本發明所包括的概念為主，也避免混淆或偏離本發明的內容。

提及的應用中本發明以參考方式敘述特定具體實施例，然而技藝中普通的技術人員能夠理解到，可以進行各種修正和改變而沒有偏離如下列申請專利所陳述的本發明範圍。尤其所附的規格和圖形都只是呈現並非限制的意思，而且全部的修正都包括在本發明的範圍內。

以上相關的特定具體實施例都述及益處、優點、和問題的解決方法。然而，該益處、優點、或問題的解決方法，以及可能導致任何益處、優點、解決方法發生，或使其變成明顯之任何元件，都不能構成全部或任何一專例申請項的一關鍵、必須、基本特性或元件。如文中所見，用語"包括"、"含有"或任何其他類似用語的意思，是涵蓋一非排他性的包括，如同包括一表列構件的一製造過程、方法、物件、或裝置，並不只包括那些列出的構件，也可以包括其他沒有直接列出，或是本來就源於這些製造過程、方法、物件、或裝置的構件。

四、中文發明摘要 (發明之名稱: 用以製造薄膜模板光罩之方法及使用該光罩以製造半導體裝置之方法)

一模板光罩(12或12')具有一薄膜層(106)與一張力控制層(104)，使其可在非常小的幾何圖形處進行電子與離子投射微影蝕刻技術。該薄膜層(106)基本上是在40至200毫微米的範圍內，並且最好是氮化矽；而該張力控制層最好是一金屬或一金屬合金。該張力控制層(104)可以進行回火，以得到一理想的張力特性。半導體是使用輻射光量，經由該薄膜模板光罩以及變形光學系統(30)投射至一複數晶粒上所形成的光阻(44)製造而得，接著將該光阻上由輻射光量形成的一對比圖樣曝光並顯影。商業用的微影蝕刻技術裝置與該薄膜模板光罩是相容的。

英文發明摘要 (發明之名稱: METHOD FOR FABRICATING A THIN-MEMBRANE STENCIL MASK AND METHOD FOR MAKING A SEMICONDUCTOR DEVICE USING THE SAME)

A stencil mask (12 or 12') has both a thin membrane layer (106) and a stress controlled layer (104) for enabling electron and ion projection lithography at very small geometries. The thin membrane layer (106) is within a range of substantially forty to two hundred nanometers and is preferably silicon nitride, and the stress controlled layer is preferably a metal or a metal alloy. Annealing of the stress controlled layer (104) may be performed to obtain a desired stress characteristic. Semiconductors are made using the mask by projecting radiation through the thin membrane stencil mask and reduction optics (30) onto resist (44) formed on a plurality of die, the radiation forming a contrast image on the resist that is subsequently developed. Commercially available lithography equipment is compatible with the thin stencil mask.

六、申請專利範圍

1. 一種薄膜模板光罩，包括：
 - 一基板，具有一第一表面和與該第一表面相對的一第二表面；
 - 一薄膜層於該基板的第一表面上；
 - 一張力控制層於該薄膜層上；
 - 一個或多個坑洞，於該基板內從該第二表面延伸至該薄膜層；以及
 - 一半導體裝置層的圖樣，具有一個或多個開口，於該張力控制層和該薄膜層內，該一個或多個開口形成一模板圖樣於該薄膜模板光罩內。
2. 如申請專利範圍第1項之薄膜模板光罩，其中製造該薄膜模板光罩的過程，利用回火該張力控制層的方式控制該張力控制層，以具有一事先決定的張力因子。
3. 如申請專利範圍第1項之薄膜模板光罩，其中該張力控制層是由TaSiN, TaN, TaSiO, Cr或W所組成。
4. 如申請專利範圍第1項之薄膜模板光罩，其中該張力控制層與該薄膜層中至少有一層，在一檢測輻射波長下呈現高於40%的對比，該波長基本上是從157毫微米至800毫微米的範圍內。
5. 如申請專利範圍第1項之薄膜模板光罩，進一步包括：
 - 一層碳於該張力控制層上，並且在該一個或多個開口上去除，該層碳吸收輻射離子以增強先前沉積材料的物質穩定性。

六、申請專利範圍

6. 一種利用一薄膜模板光罩形成一半導體裝置的方法，包括：

形成一光阻於具有複數個半導體晶粒的一半導體晶圓上；

將輻射光量經由該薄膜模板光罩，投射至形成於該等複數個半導體晶粒上的光阻，該輻射光量在該光阻上形成一對比的影像，其中該薄膜模板光罩包括：

一基板，具有一第一表面和與該第一表面相對的一第二表面；

一薄膜層於該基板的第一表面上；

一張力控制層於該薄膜層上；

一個或多個坑洞，於該基板內從該第二表面延伸至該薄膜層；

一半導體裝置層的圖樣，具有一個或多個開口於該張力控制層和該薄膜層內，該一個或多個開口形成一模板圖樣於該薄膜模板光罩內；以及

將該光阻顯影。

7. 如申請專利範圍第6項之方法，進一步包括：

沉積一層碳於該張力控制層上；以及

蝕刻該層碳，對應於該張力控制層內一個或多個開口，該層碳吸收輻射離子以增強先前沉積材料的物質穩定性。

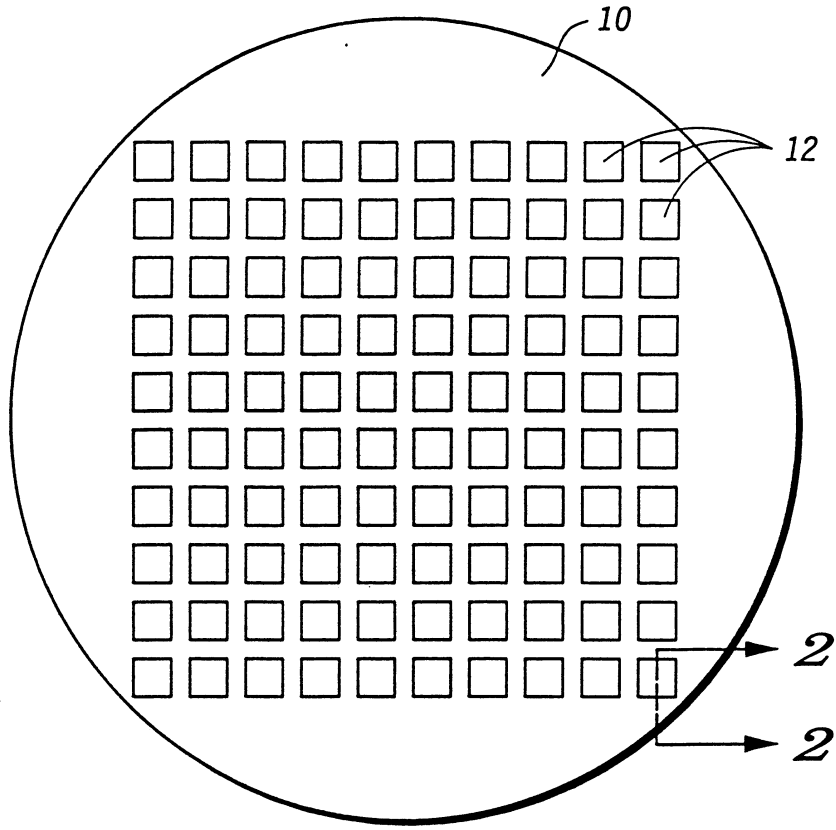


圖 1

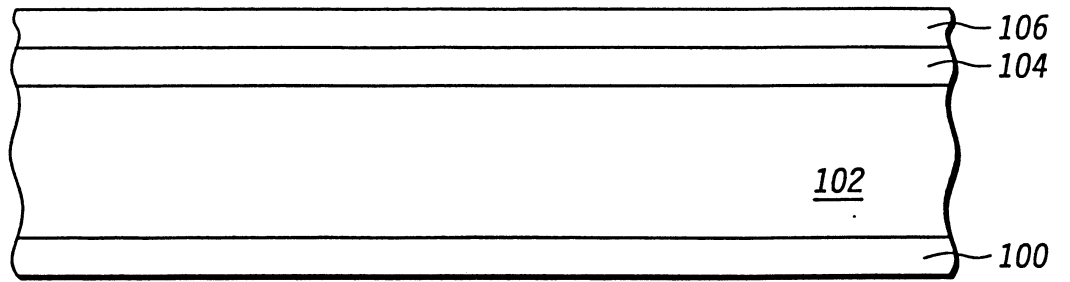


圖 2

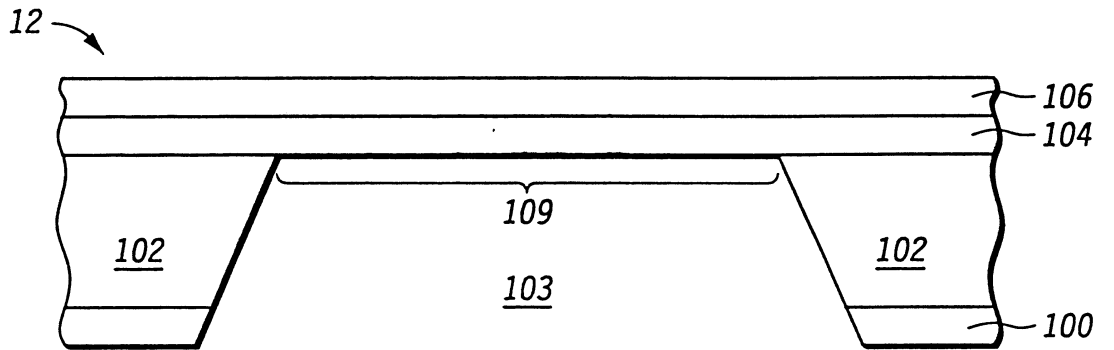


圖 3

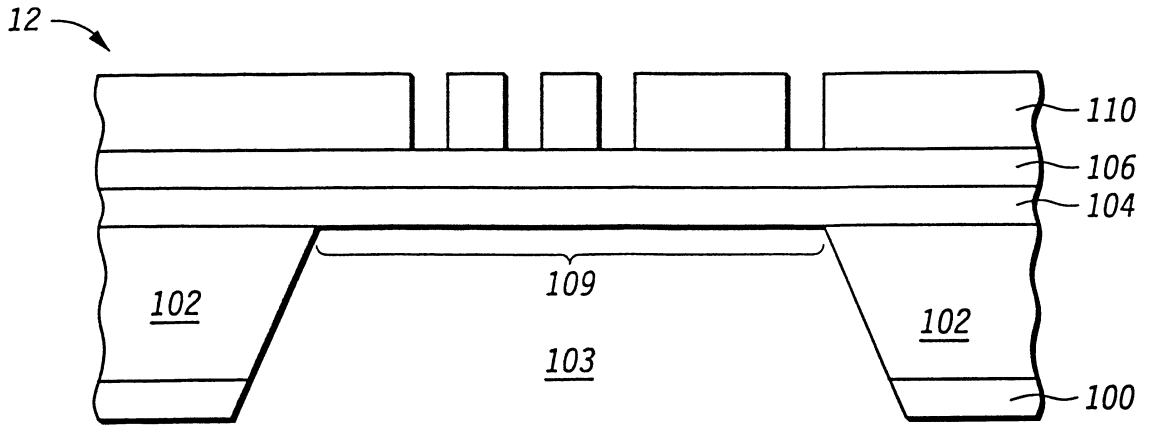


圖 4

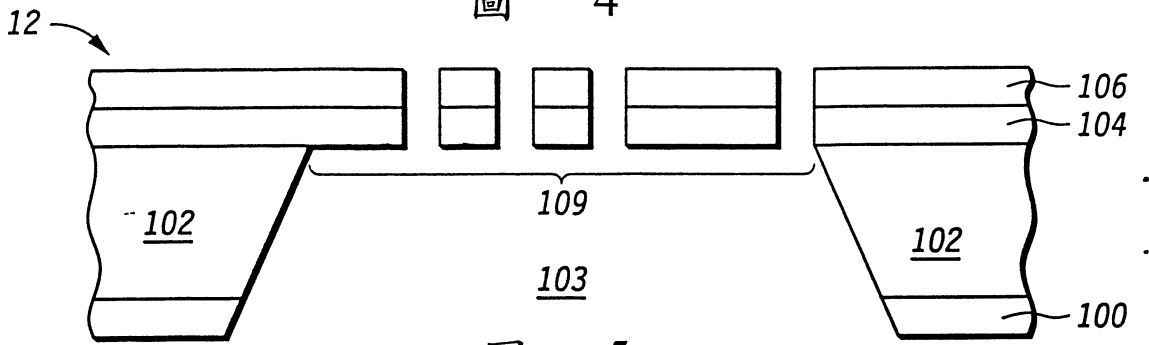


圖 5

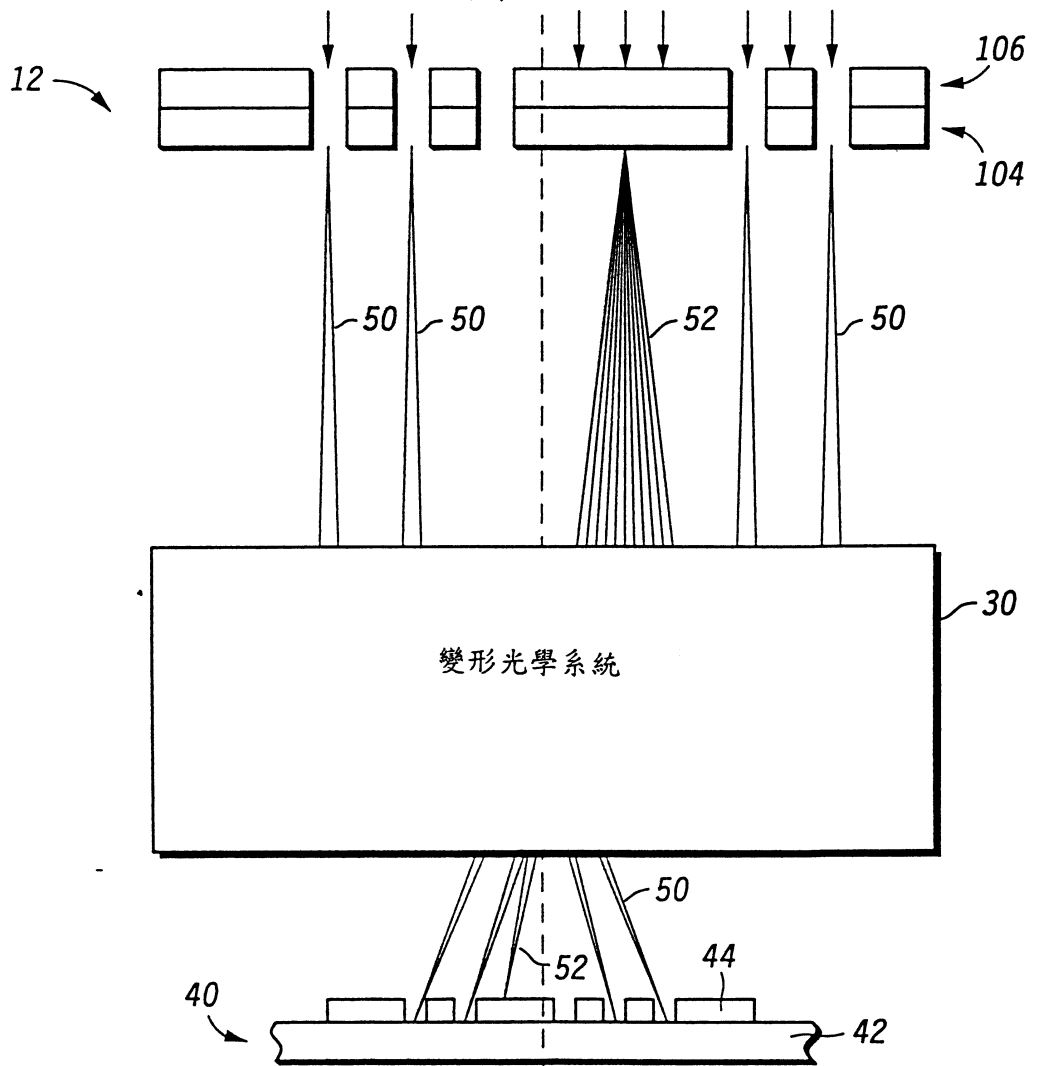


圖 6

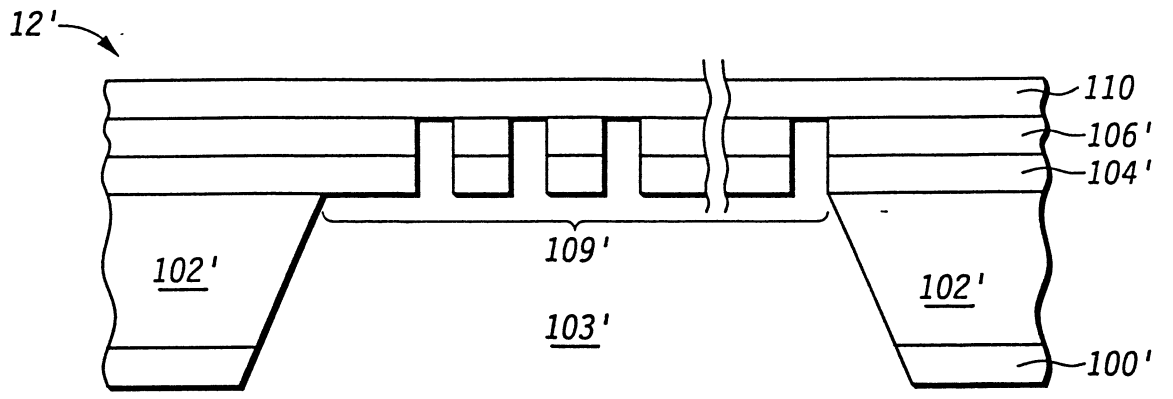


圖 7

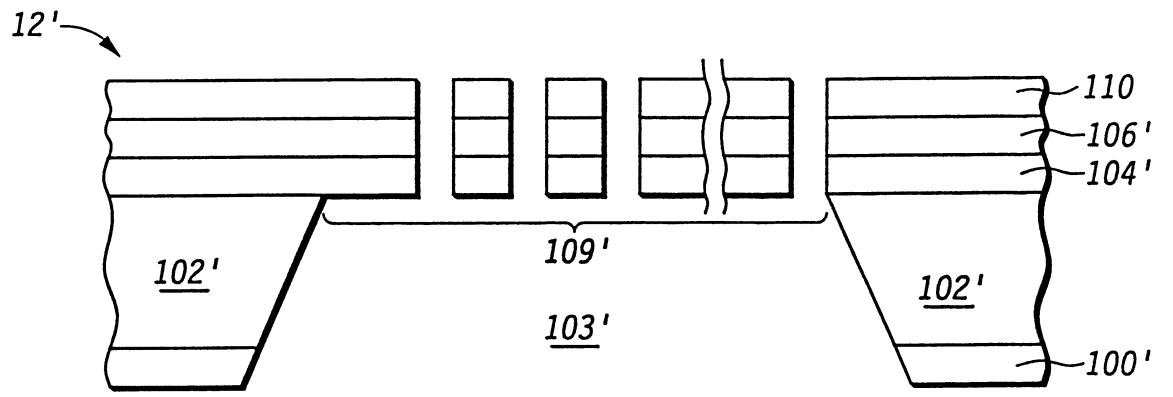


圖 8