



(21)申請案號：107107446 (22)申請日：中華民國 107 (2018) 年 03 月 06 日

(51)Int. Cl. : H01L25/10 (2006.01) H01L23/16 (2006.01)

(30)優先權：2018/01/08 美國 15/863,984

2017/03/08 美國 62/468,431

(71)申請人：聯發科技股份有限公司 (中華民國) MEDIATEK INC. (TW)

新竹市篤行一路一號

(72)發明人：陳泰宇 CHEN, TAI-YU (TW)；許文松 HSU, WEN-SUNG (TW)；郭聖良 KUO, SHENG-LIANG (TW)；潘麒文 PAN, CHI-WEN (TW)；陳仁川 CHEN, JEN-CHUAN (TW)

(74)代理人：吳豐任；戴俊彥

(56)參考文獻：

TW I340446B

CN 101930936B

JP 3616742B2

JP 4863032B2

JP 5152601B2

KR 101440339B1

US 7449363B2

US 8772927B2

US 9793187B2

US 2017/0053853A1

審查人員：李景松

申請專利範圍項數：12 項 圖式數：22 共 35 頁

(54)名稱

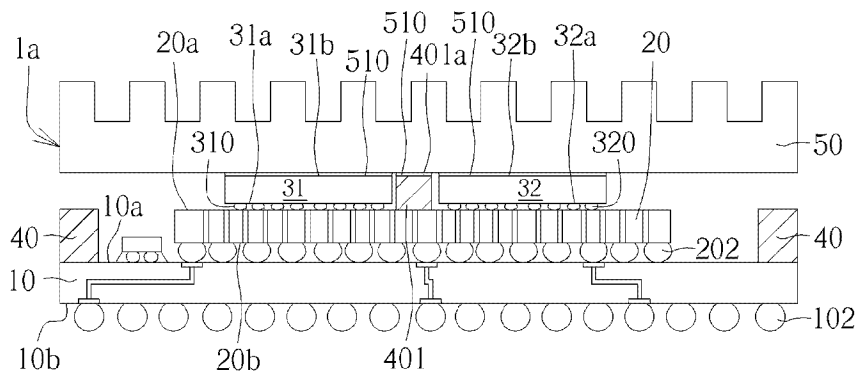
半導體封裝

(57)摘要

本發明公開一種半導體封裝，包括：封裝基板，具有上表面和底表面；中間體，安裝在封裝基板的上表面上；第一半導體晶粒和第二半導體晶粒，以並排的方式安裝在中間體上；以及加強環，安裝在封裝基板的上表面，其中加強環圍繞第一半導體晶粒和第二半導體晶粒，加強環包括橫跨中間體的加強筋。採用這種方式，使用加強環和加強筋對半導體晶粒進行加固，減少對半導體晶粒的覆蓋和封閉，半導體晶粒產生的熱量不會被其他阻擋物阻擋而影響半導體封裝的散熱，從而提高半導體封裝的散熱速度和散熱能力。

The invention provides a semiconductor package including a package substrate having a top surface and a bottom surface, an interposer mounted on the top surface of the package substrate, a first semiconductor die and a second semiconductor die mounted on the interposer in a side-by-side manner, and a stiffener ring secured to the top surface of the package substrate. The stiffener ring encircles the first semiconductor die and the second semiconductor die. The stiffener ring comprises a reinforcement rib striding across the interposer. In this way, the stiffener ring and the reinforcement rib are used to reinforce the semiconductor dies so as to reduce the covering and closing of the semiconductor dies. The heat generated by the semiconductor dies will not be blocked by other barrier materials and affect the heat dissipation of the semiconductor package, thereby improving cooling rate and cooling capacity of the semiconductor package.

指定代表圖：



第2圖

符號簡單說明：

- 1a . . . 半導體封裝
- 10 . . . 封裝基板
- 10a、20a . . . 上表面
- 面
- 10b、20b . . . 底表面
- 面
- 20 . . . 中間體
- 31、32 . . . 半導體晶粒
- 31a、32a . . . 主動表面
- 31b、32b . . . 背面表面
- 面
- 40 . . . 加強環
- 401 . . . 加強筋
- 102、202 . . . 連接元件
- 510 . . . 熱介面材料層
- 50 . . . 散熱器
- 310、320 . . . 凸塊

## 【發明說明書】

【中文發明名稱】 半導體封裝

【英文發明名稱】 SEMICONDUCTOR PACKAGE

【技術領域】

【0001】 本發明涉及半導體技術領域，尤其涉及一種半導體封裝。

【先前技術】

【0002】 在積體電路（IC，integrated circuit）的運行期間，IC晶片產生熱量，從而加熱了包含晶片的整個電子裝置封裝。由於IC晶片的性能隨著溫度升高而降低，並且由於高熱應力（thermal stress）降低了電子裝置封裝的結構完整性（structural integrity），所以這種熱量必須散出。

【0003】 通常，電子裝置封裝使用金屬蓋（lid）來散熱。來自晶片的熱量通過晶片/蓋子介面傳遞到金屬蓋。然後通過對流將熱量從金屬蓋傳遞到周圍的空氣，或者傳遞到安裝在金屬蓋上的散熱器。

【0004】 隨著每個新一代微處理機的晶粒功耗、晶粒尺寸和熱密度的增加，散熱成為一個挑戰。

【發明內容】

【0005】 有鑑於此，本發明提供本發明提供一種半導體封裝，以提高半導體封裝的散熱速度和散熱能力。

【0006】 根據本發明的第一方面，公開一種半導體封裝，包括：

【0007】 封裝基板，具有上表面和底表面；

【0008】 中間體，安裝在該封裝基板的上表面上；

【0009】 第一半導體晶粒和第二半導體晶粒，以並排的方式安裝在該中間體上；以及

【0010】 加強環，安裝在該封裝基板的上表面，其中該加強環圍繞該第一半

導體晶粒和第一半導體晶粒，該加強環包括橫跨該中間體的加強筋。

【0011】 根據本發明的第二個方面，公開一種半導體封裝，包括：

【0012】 封裝基板，具有上表面和底表面；

【0013】 中間體，安裝在該封裝基板的上表面上；

【0014】 第一半導體晶粒和第一半導體晶粒，以並排的方式安裝在該中間體上；以及

【0015】 加強環，安裝在該封裝基板的上表面，其中該加強環圍繞該第一半導體晶粒和第一半導體晶粒，該加強環包括橫跨該中間體的加強筋。

【0016】 根據本發明的第三個方面，公開一種半導體封裝，包括：

【0017】 封裝基板，具有上表面和底表面；

【0018】 中間體，安裝在該封裝基板的上表面上；

【0019】 第一半導體晶粒，安裝在該中間體上；以及

【0020】 加強環，固定到該封裝基板的上表面，其中加強環圍繞該第一半導體晶粒；以及

【0021】 散熱器，直接接合到該第一半導體晶粒的背面表面。

【0022】 根據本發明的第四個方面，公開一種半導體封裝，包括：

【0023】 封裝基板，具有上表面和底表面；

【0024】 重分佈層結構，安裝在該封裝基板的上表面上；

【0025】 第一半導體晶粒和第一半導體晶粒，以並排的方式安裝在該重分佈層結構上；

【0026】 模塑料，封裝該第一半導體晶粒和該第二半導體晶粒；以及

【0027】 加強環，固定到該封裝基板的上表面，其中該加強環包括橫跨該模塑料的加強筋。

【0028】 本發明提供的半導體封裝由於包括加強環，第一半導體晶粒和第一

半導體晶粒安裝在中間體上，並且加強環圍繞第一半導體晶粒和第二半導體晶粒，加強環包括橫跨中間體的加強筋。採用這種方式，使用加強環和加強筋對半導體晶粒進行加固，減少對半導體晶粒的覆蓋和封閉，半導體晶粒產生的熱量不會被其他阻擋物阻擋而影響半導體封裝的散熱，從而提高半導體封裝的散熱速度和散熱能力。

### 【圖式簡單說明】

#### 【0029】

通過閱讀後續的詳細描述和實施例可以更全面地理解本發明，該實施例參照附圖給出，其中：

第1圖係根據本發明一個實施例的半導體封裝的俯視示意圖；

第2圖係沿著第1圖中的虛線I-I'截取的橫截面示意圖；

第3圖係沿著第2圖中的虛線II-II'截取的橫截面示意圖；

第4圖係根據本發明另一個實施例的半導體封裝的俯視示意圖；

第5圖係沿著第4圖中的虛線I-I'截取的橫截面示意圖；

第6圖係沿著第4圖中的虛線II-II'截取的橫截面示意圖；

第7圖係根據本發明另一個實施例的半導體封裝的俯視示意圖；

第8圖係沿著第7圖中的虛線I-I'截取的橫截面示意圖；

第9圖係根據本發明另一個實施例的半導體封裝的俯視示意圖；

第10圖係沿著第9圖中的虛線I-I'截取的橫截面示意圖；

第11圖係根據本發明另一個實施例的半導體封裝的俯視示意圖；

第12圖係沿著第11圖中的虛線I-I'截取的橫截面示意圖；

第13圖係沿著第11圖中的虛線II-II'截取的橫截面示意圖；

第14圖係根據本發明另一個實施例的半導體封裝的俯視示意圖；

第15圖係沿著第14圖中的虛線I-I'的截取的橫截面示意圖；

第16圖係根據本發明另一個實施例的半導體封裝的俯視示意圖；

第17圖係沿著第16圖中的虛線I-I'的截取的橫截面示意圖；

第18圖係根據本發明又一個實施例的半導體封裝的俯視示意圖，其中加強筋沿著水準方向延伸；

第19圖係根據本發明又一實施例的半導體封裝的俯視示意圖，其中加強筋與周圍的加強環形成八邊形結構；

第20圖係根據本發明另一實施例的半導體封裝的俯視示意圖，其中加強筋沿水準方向延伸。

第21圖係根據本發明又一實施例的半導體封裝的俯視示意圖；

第22圖係沿著第21圖中的虛線I-I'截取的橫截面示意圖。

### 【實施方式】

【0030】 以下描述為本發明實施的較佳實施例。以下實施例僅用來例舉闡釋本發明的技術特徵，並非用來限制本發明的範疇。在通篇說明書及申請專利範圍當中使用了某些詞彙來指稱特定的元件。所屬領域技術人員應可理解，製造商可能會用不同的名詞來稱呼同樣的元件。本說明書及申請專利範圍並不以名稱的差異來作為區別元件的方式，而係以元件在功能上的差異來作為區別的基準。本發明的範圍應當參考後附的申請專利範圍來確定。本發明中使用的術語“元件”、“系統”和“裝置”可以是與電腦相關的實體，其中，該電腦可以是硬體、軟體、或硬體和軟體的結合。在以下描述和申請專利範圍當中所提及的術語“包含”和“包括”為開放式用語，故應解釋成“包含，但不限定於...”的意思。此外，術語“耦接”意指間接或直接的電氣連接。因此，若文中描述一個裝置耦接至另一裝置，則代表該裝置可直接電氣連接於該另一裝置，或者透過其它裝置或連接

手段間接地電氣連接至該另一裝置。

【0031】 對這些實施例進行了詳細的描述係為了使本領域的技術人員能夠實施這些實施例，並且應當理解，在不脫離本發明的精神和範圍情況下，可以利用其他實施例進行機械、化學、電氣和程式上的改變。因此，以下詳細描述並非係限制性的，並且本發明的實施例的範圍僅由所附申請專利範圍第限定。

【0032】 下面將參考特定實施例並且參考某些附圖來描述本發明，但係本發明不限於此，並且僅由申請專利範圍限制。所描述的附圖僅係示意性的而並非限制性的。在附圖中，為了說明的目的，一些元件的尺寸可能被誇大，而不係按比例繪製。在本發明的實踐中，尺寸和相對尺寸不對應於實際尺寸。

【0033】 請參閱第1圖至第3圖。第1圖係根據本發明一個實施例的半導體封裝的俯視示意圖。第2圖係沿著第1圖中的虛線I-I'截取的橫截面示意圖。第3圖係沿著第1圖中的虛線II-II'截取的橫截面示意圖。

【0034】 如第1圖至第3圖所示，提供一種半導體封裝1a。半導體封裝1a可以係2.5D半導體封裝。半導體封裝1a包括具有上表面10a和底表面10b的封裝基板10。中間體（interposer）20安裝在封裝基板10的上表面10a上。根據一個實施例，中間體20可以包括矽中間體或RDL（Redistribution Layer，重分佈層）中間體，但不限於這兩種方式。

【0035】 在底表面10b上，可以提供複數個連接元件102。例如，複數個連接元件102可以係焊球（solder ball）。通過複數個連接元件102，半導體封裝件1a可以安裝到印刷電路板（printed circuit board）或系統板（system board），但不限於這兩種方式。

【0036】 第一半導體晶粒（die）31和第二半導體晶粒32以並排（side-by-side）的方式安裝在中間體20的上表面20a上。第一半導體晶粒31和第二半導體晶粒32可以係覆晶晶片（flip chip），第一半導體晶粒31和第二半導體晶粒32的主動

表面（active surface）31a和32a朝向下方的中間體20。第一半導體晶粒31和第二半導體晶粒32可以分別通過在主動表面31a上的凸塊310和在主動表面32a上的凸塊320連接到中間體20。中間體20提供第一半導體晶粒31和第二半導體晶粒32與封裝基板10之間的電連接，並且可能提供第一半導體晶粒31與第二半導體晶粒32之間的電連接。

【0037】 根據一個實施例，第一半導體晶粒31可以包括特殊應用積體電路（ASIC，application-specific integrated chip）或微處理機（micro-processor），但不限於這兩種方式。第二半導體晶粒32可以包括由複數個具有矽通孔（TSV，through silicon via）的記憶體晶片（memory chip）堆疊的高頻寬記憶體（HBM，high bandwidth memory）晶片。

【0038】 可以理解的是，第一半導體晶粒31和第二半導體晶粒32可以都是ASIC或都是系統級晶片（SoC，System-on-Chip）晶片。根據另一個實施例，第一半導體晶粒31和第二半導體晶粒32可以包括SoC晶片和DRAM（Dynamic Random Access Memory，動態隨機存取記憶體）晶片。根據另一個實施例，第一半導體晶粒31和第二半導體晶粒32可以包括ASIC晶片和HBM晶片。

【0039】 應該理解的是，附圖中的半導體晶粒的數量僅為了示例性說明。半導體晶粒的數量不限於兩個，可以超過兩個。

【0040】 在中間體20的底表面20b上，提供了複數個連接元件202。通過連接元件202，中間體20電連接到封裝基板10。第一半導體晶粒31和第二半導體晶粒32通過中間體20電連接到封裝基板10。在一些實施例中，第一半導體晶粒31和第二半導體晶粒32可以通過中間體20彼此電連接。

【0041】 根據一個實施例，加強環（stiffener ring）40固定（secure）到封裝基板10的上表面10a。加強環40可以沿封裝基板10的一周設置，以形成例如矩形形狀。加強環40環繞第一半導體晶粒31和第二半導體晶粒32。這樣設置可以提



高半導體封裝的機械強度，保護半導體封裝內的半導體晶粒等部件。

【0042】 根據一個實施例，加強環40可以通過使用黏合層（adhesive layer）固定到封裝基板10的上表面10a，但固定方式不限於此。加強環40可以由銅構成，但材質不限於此。採用金屬材質例如銅的加強環可以幫助半導體晶粒散熱，提高半導體封裝的散熱能力。

【0043】 根據一個實施例，加強環40包括橫跨（striding across）中間體20的加強筋（reinforcement rib）401。根據一個實施例，如第3圖所示，加強筋401通過下沉（downset）部分401b一體地連接到加強環40。如第2圖所示，加強筋401延伸穿過第一半導體晶粒31和第二半導體晶粒32之間的空間。加強筋401與中間體20的上表面20a直接接觸。

【0044】 根據一個實施例，無需使用模塑料（molding compound）來覆蓋中間體20、第一半導體晶粒31和第二半導體晶粒32。採用這種方式，半導體晶粒產生的熱量不會被模塑料等物體阻擋而影響半導體封裝的散熱，從而提高半導體封裝的散熱速度和散熱能力。如第1圖所示，從本實施例的俯視圖可知，加強筋401位於第一半導體晶粒31與第二半導體晶粒32之間。如第2圖所示，加強筋401與第一半導體晶粒31和第二半導體晶粒32共面。這樣可以保證半導體封裝的結構穩定性，提高半導體封裝的機械強度。

【0045】 根據一個實施例，如第2圖和第3圖所示，半導體封裝1a可以進一步包括散熱器（heat sink）50。散熱器50可以通過熱介面材料（TIM，thermal interface material）層510直接接合（bond）到第一半導體晶粒31的背面表面（rear surface）31b、第二半導體晶粒32的背面表面32b、和/或加強筋401的上表面401a。其中，熱介面材料層可以是在膏狀物中摻雜金屬（例如銅、鋁或其他金屬合金等）材料形成的導熱層。為了清楚起見，第1圖中未示出散熱器50。

【0046】 散熱器50也可以接合到第一半導體晶粒31和第二半導體晶粒32之間

的加強筋401，這有助於散熱。根據另一個實施例，第一半導體晶粒31和/或第二半導體晶粒32可以與加強筋401熱接觸（thermal contact with），從而幫助半導體晶粒散熱。散熱器通過熱介面材料層直接與半導體晶粒接觸，散熱器可以幫助更快的將半導體晶粒產生的熱量散出。而且當加強筋與散熱器接觸時，可以進一步擴大散熱通道，加速散熱。

【0047】 第4圖、第5圖和第6圖示出了本發明的另一個實施例，其中相同的數位表示相同的區域、層或元件。

【0048】 第4圖係根據本發明另一實施例的半導體封裝的俯視示意圖。第5圖係沿著第4圖中的虛線I-I'截取的橫截面示意圖。第6圖係沿著第4圖中的虛線II-II'截取的橫截面示意圖。

【0049】 如第4圖至第6圖所示，提供一種半導體封裝1b。半導體封裝1b可以是2.5D半導體封裝。半導體封裝1b包括具有上表面10a和底表面10b的封裝基板10。中間體20安裝在封裝基板10的上表面10a上。根據一個實施例，中間體20可以包括矽中間體或RDL中間體，但不限於這兩種方式。

【0050】 在底表面10b上，可以設置複數個連接元件102。例如，複數個連接元件102可以是焊球。通過複數個連接元件102，半導體封裝1b可以安裝到印刷電路板或系統板，但不限於這兩種方式。

【0051】 類似地，第一半導體晶粒31和第二半導體晶粒32以並排的方式安裝在中間體20的上表面20a上。第一半導體晶粒31和第二半導體晶粒32可以是覆晶晶片，第一半導體晶粒31和第二半導體晶粒32的主動表面31a和32a朝向下方的中間體20。第一半導體晶粒31和第二半導體晶粒32可以分別通過在主動表面31a上的凸塊310和在主動表面32a上的凸塊320連接到中間體20。

【0052】 根據一個實施例，第一半導體晶粒31可以包括特殊應用積體電路（ASIC）或微處理機，但不限於這兩種方式。第二半導體晶粒32可以包括由複

數個具有矽通孔（TSV）的記憶體晶片堆疊的高頻寬記憶體（HBM）晶片。根據一個實施例，第一半導體晶粒31設置為緊鄰第二半導體晶粒32。例如典型地，第一半導體晶粒31和第二半導體晶粒32之間間隙可以小於100微米。

**【0053】** 在中間體20的底表面20b上設有複數個連接元件202。通過連接元件202，中間體20電連接到封裝基板10。第一半導體晶粒31和第二半導體晶粒32均通過中間體20電連接到封裝基板10。在一些實施例中，第一半導體晶粒31和第二半導體晶粒32可以通過中間體20彼此電連接。

**【0054】** 根據一個實施例，加強環40固定到封裝基板10的上表面10a。加強環40可以沿著封裝基板10的一周設置，以形成例如矩形形狀。加強環40環繞第一半導體晶粒31和第二半導體晶粒32。

**【0055】** 根據一個實施例，加強環40可以通過使用黏合層固定到封裝基板10的上表面10a，但固定方式不限於此。加強環40可以由銅構成，但材質不限於此。

**【0056】** 根據一個實施例，加強環40包括橫跨中間體20的兩個加強筋401。兩個加強筋401繞開（circumvent）第一半導體晶粒31和第二半導體晶粒32。根據一個實施例，如第4圖和第6圖所示，加強筋401通過下沉部分401b一體地連接到加強環40。加強筋401沿中間體20的兩個相對側邊緣延伸。加強筋401與中間體20的上表面20a直接接觸。根據一個實施例，無需使用模塑料來覆蓋中間體20、第一半導體晶粒31和第二半導體晶粒32。每個加強筋401均不與第一半導體晶粒31或第二半導體晶粒32重疊。採用這種方式，半導體晶粒產生的熱量不會被模塑料或加強筋等物體阻擋而影響半導體封裝的散熱，從而提高半導體封裝的散熱速度和散熱能力。

**【0057】** 根據一個實施例，如第5圖和第6圖中可以看到，半導體封裝1b可以進一步包括散熱器50。散熱器50可以通過熱介面材料(TIM)層510直接接合到第一半導體晶粒31的背面表面31b和第二半導體晶粒32的背面表面32b。為了清楚

起見，第4圖中未示出散熱器50。

【0058】 散熱器50也可以接合到位於第一半導體晶粒31和第二半導體晶粒3外側的加強筋401，這有助於散熱。散熱器50可以直接接合到加強筋401，例如通過TIM層接合到加強筋401，這樣可以通過加強筋導熱，有助於散熱。根據另一個實施例，第一半導體晶粒31和/或第二半導體晶粒32可以與加強筋401熱接觸，從而幫助半導體晶粒散熱。

【0059】 可以理解，兩個加強筋401可以沿著與如第4圖所示的豎直方向不同的方向延伸。例如，如第18圖所示，兩個加強筋401可以沿著第一半導體晶粒31和第二半導體晶粒32中的每一個的相對兩側的水準方向延伸。使用兩個加強筋將進一步提高中間體安裝的穩定性，提高半導體封裝的結構穩定性。

【0060】 第7圖和第8圖示出了本發明的另一個實施例，其中相同的數位表示相同的區域、層或元件。第7圖係根據本發明另一實施例的半導體封裝的俯視示意圖。第8圖係沿著第7圖中的虛線I-I'截取的橫截面示意圖。

【0061】 如第7圖和第8圖所示，提供一種半導體封裝1c。半導體封裝1c可以是2.5D半導體封裝。半導體封裝1c包括具有上表面10a和底表面10b的封裝基板10。中間體20安裝在封裝基板10的上表面10a上。根據一個實施例，中間體20可以包括矽中間體或RDL中間體，但不限於這兩種方式。

【0062】 根據一個實施例，加強環40包括橫跨中間體20的三個加強筋401。根據一個實施例，如第7圖中可見，加強筋401通過下沉部分401b一體地連接到加強環40。三個加強筋401中的兩個沿中間體20的兩個相對側邊緣延伸。三個加強筋401中的一個延伸穿過第一半導體晶粒31和第二半導體晶粒32之間的空間。加強筋401直接與中間體20的上表面20a接觸。根據一個實施例，無需使用模塑料來覆蓋中間體20、第一半導體晶粒31和第二半導體晶粒32。因此半導體晶粒產生的熱量不會被模塑料或加強筋等物體阻擋而影響半導體封裝的散熱，從而提

高半導體封裝的散熱速度和散熱能力。

【0063】 根據一個實施例，如第8圖中可見，半導體封裝1c可以進一步包括散熱器50。散熱器50可以通過熱介面材料（TIM）層510直接接合到第一半導體晶粒31的背面表面31b和第二半導體晶粒32的背面表面32b。為了清楚起見，第1圖中未示出散熱器50。散熱器通過熱介面材料層直接與半導體晶粒接觸，散熱器可以幫助更快的將半導體晶粒產生的熱量散出。散熱器50可以直接接合到加強筋401，例如通過TIM層接合到加強筋401，這樣可以通過加強筋導熱，有助於散熱。

【0064】 第9圖和第10圖示出了本發明的另一個實施例，其中相同的附圖標記表示相同的區域、層或元件。第9圖係根據本發明另一實施例的半導體封裝的俯視示意圖。第10圖係沿著第9圖中的虛線I-I'截取的橫截面示意圖。

【0065】 如第9圖和第10圖所示，提供一種半導體封裝1d。半導體封裝1d可以是2.5D半導體封裝。半導體封裝1d包括具有上表面10a和底表面10b的封裝基板10。中間體20安裝在封裝基板10的上表面10a上。根據一個實施例，中間體20可以包括矽中間體或RDL中間體，但不限於這兩種方式。

【0066】 根據一個實施例，加強環40包括橫跨中間體20的複數個加強筋401。複數個加強筋401可以成形為包圍第一半導體晶粒31和第二半導體晶粒32的框架（frame）。根據一個實施例，如在第9圖中可見的，加強筋401通過下沉部分401b一體地連接到加強環40。加強筋401與中間體20的上表面20a直接接觸。採用這種方式將會加強對中間體的固定，並且加強筋環繞第一半導體晶粒和第二半導體晶粒，將會提高半導體晶粒的安裝穩定性，提高半導體封裝的機械強度，保護半導體晶粒。

【0067】 根據一個實施例，無需使用模塑料來覆蓋中間體20、第一半導體晶粒31和第二半導體晶粒32。因此半導體晶粒產生的熱量不會被模塑料等物體阻

擋而影響半導體封裝的散熱，從而提高半導體封裝的散熱速度和散熱能力。

【0068】 根據一個實施例，如第10圖中可見，半導體封裝1d可以進一步包括散熱器50。散熱器50可以通過熱介面材料（TIM）層510直接接合到第一半導體晶粒31的背面表面31b、第二半導體晶粒32的背面表面32b。為了清楚起見，第1圖中未示出散熱器50。

【0069】 第11圖，第12圖和第13圖示出了本發明的另一個實施例，其中相同的附圖標記表示相同的區域、層或元件。第11圖係根據本發明另一實施例的半導體封裝的俯視示意圖。第12圖係沿著第11圖中的虛線I-I'截取的橫截面示意圖。第13圖係沿著第11圖中的虛線II-II'截取的橫截面示意圖。

【0070】 如第11圖至第13圖所示，提供了一種半導體封裝1f。半導體封裝1f可以是2.5D半導體封裝。半導體封裝1f包括具有上表面10a和底表面10b的封裝基板10。中間體20安裝在封裝基板10的上表面10a上。根據一個實施例，中間體20可以包括矽中間體或RDL中間體，但不限於這兩種方式。

【0071】 在底表面10b上，可以提供複數個連接元件102。例如，複數個連接元件102可以是焊球。通過複數個連接元件102，半導體封裝件1f可以安裝到印刷電路板或系統板，但不限於這兩種方式。

【0072】 類似地，第一半導體晶粒31和第二半導體晶粒32以並排的方式安裝在中間體20的上表面20a上。第一半導體晶粒31和第二半導體晶粒32可以是覆晶晶片，第一半導體晶粒31和第二半導體晶粒32的主動表面31a和32a朝向下方的中間體20。第一半導體晶粒31和第二半導體晶粒32可以分別通過在主動表面31a上的凸塊310和在主動表面32a上的凸塊320連接到中間體20。

【0073】 根據一個實施例，第一半導體晶粒31可以包括特殊應用積體電路（ASIC）或微處理機，但不限於這兩種方式。第二半導體晶粒32可以包括由複數個具有矽通孔（TSV）的記憶體晶片堆疊的高頻寬記憶體（HBM）晶片。

【0074】 可以理解的是，第一半導體晶粒31和第二半導體晶粒32可以都是ASIC或者都是系統級晶片（SoC）晶片。根據另一個實施例，第一半導體晶粒31和第二半導體晶粒32可以包括SoC晶片和DRAM晶片。根據另一個實施例，第一半導體晶粒31和第二半導體晶粒32可以包括ASIC和HBM晶片。儘管在附圖中僅示出了兩個半導體晶粒，但係應該理解，在其他實施例中，半導體封裝可以包括多於兩個半導體晶粒。

【0075】 在中間體20的底面20b上設有複數個連接元件202。通過連接元件202，中間體20電連接到封裝基板10。第一半導體晶粒31和第二半導體晶粒32通過中間體20電連接到封裝基板10。在一些實施例中，第一半導體晶粒31和第二半導體晶粒32可以通過中間體20彼此電連接。

【0076】 根據一個實施例，提供模塑料60以封裝（encapsulate）第一半導體晶粒31和第二半導體晶粒32。第一半導體晶粒31的背面表面31b和第二半導體晶粒32的背面表面32b沒有被模塑料60覆蓋。採用這種方式，不僅可以讓模塑料保護和固定半導體晶粒，並且還可以避免因模塑料覆蓋背面表面而不利於散熱，從而同時兼顧了半導體晶粒穩固性和散熱。

【0077】 根據一個實施例，加強環40固定到封裝基板10的上表面10a。加強環40可以沿著封裝基板10的一周設置，以形成矩形形狀，例如。加強環40環繞第一半導體晶粒31和第二半導體晶粒32。

【0078】 根據一個實施例，加強環40可以通過使用黏合層固定到封裝基板10的上表面10a，但固定方式不限於此。加強環40可以由銅構成，但材質不限於此。

【0079】 根據一個實施例，加強環40包括橫跨模塑料60的兩個加強筋401。根據一個實施例，如第11圖和第13圖所示，加強筋401通過下沉部分401b一體地連接到加強環40。加強筋401沿中間體20的兩個相對側邊緣延伸。加強筋401與模塑料60的上表面20a直接接觸。

【0080】 根據一個實施例，半導體封裝1f可以進一步包括散熱器50。散熱器50可以通過熱介面材料（TIM）層510直接接合到第一半導體晶粒31的背面表面31b、第二半導體晶粒32的背面表面32b和加強筋401的上表面401a。如第11圖所示，加強筋401可以與第一半導體晶粒31或第二半導體晶粒32的背面表面部分重疊。具體的，其中的一個加強筋401與第一半導體晶粒31的背面表面31b部分地重疊；另一個加強筋401與第二半導體晶粒32的背面表面32b部分地重疊。這樣可以加強對半導體晶粒和模塑料的固定，保證半導體晶粒和模塑料的穩固性。為了清楚起見，第11圖中未示出散熱器50。根據一個實施例，加強筋401可以與第一半導體晶粒31或第二半導體晶粒32的背面表面直接接觸。

【0081】 根據一個實施例，當從上方觀察時，加強筋401可以是跨過模塑料60的直線形狀的筋條（rib）。直線形狀的加強筋方便生產製造。然而，可以理解的是，加強筋401可以具有其他形狀。例如，如第19圖所示，加強筋401為彎曲的以與周圍的加強環40形成八邊形（octagonal）結構。這種八邊形結構可以為半導體封裝提供更好的結構剛度（structural rigidity）。當然加強筋401也可以與周圍的加強環40形成五邊形或六邊形等。

【0082】 第14圖和第15圖示出了本發明的另一個實施例，其中相同的數位表示相同的區域、層或元件。第14圖係根據本發明另一實施例的半導體封裝的俯視示意圖。第15圖係沿著第14圖中的虛線I-I'截取的橫截面示意圖。

【0083】 如第14圖和第15圖所示，提供一種半導體封裝1g。半導體封裝1g可以是2.5D半導體封裝。半導體封裝1g包括具有上表面10a和底表面10b的封裝基板10。中間體20安裝在封裝基板10的上表面10a上。根據一個實施例，中間體20可以包括矽中間體或RDL中間體，但不限於這兩種方式。

【0084】 根據一個實施例，提供模塑料60以封裝第一半導體晶粒31和第二半導體晶粒32。第一半導體晶粒31的背面表面31b和第二半導體晶粒32的背面表面



32b係沒有被模塑料60覆蓋。

【0085】 根據一個實施例，加強環40包括橫跨模塑料60的兩個加強筋401'和401''。根據一個實施例，如第14圖所示，加強筋401'和401''通過下沉部分401b一體地連接到加強環40。可以採用不對稱的（asymmetric）加強筋結構。例如，加強筋401'具有比加強筋401''更大的寬度（或表面積）。

【0086】 根據一個實施例，例如，加強筋401'可以與第一半導體晶粒31的背面表面31b完全重疊。例如，當從上方觀察時，加強筋401''可以沿著中間體20的側邊緣延伸，並可以不與第二半導體晶粒32重疊。採用這種方式可以使用寬度（或表面積）較大的加強筋固定需要加強固定的半導體晶粒，從而保證半導體晶粒的穩固。同時，當加強筋採用金屬材料如銅時，加強筋也可以幫助導熱，從而減小對半導體晶粒散熱的不利影響。

【0087】 第16圖和第17圖示出了本發明的另一個實施例，其中相同的數位表示相同的區域、層或元件。第16圖係根據本發明另一實施例的半導體封裝的俯視示意圖。第17圖係沿著第16圖中的虛線I-I'截取的橫截面示意圖。

【0088】 如第16圖和第17圖所示，提供一種半導體封裝1h。半導體封裝1h可以是2.5D半導體封裝。半導體封裝1h包括具有上表面10a和底表面10b的封裝基板10。中間體20安裝在封裝基板10的上表面10a上。根據一個實施例，中間體20可以包括矽中間體或RDL中間體，但不限於這兩種方式。

【0089】 根據一個實施例，提供模塑料60以封裝第一半導體晶粒31和第二半導體晶粒32。第一半導體晶粒31的背面表面31b和第二半導體晶粒32的背面表面32b沒有被模塑料60覆蓋。

【0090】 根據一個實施例，加強環40包括橫跨中間體20的兩個加強筋401。根據一個實施例，如第16圖所示，加強筋401通過下傾部分401b一體地連接到加強環40。如第17圖所示，加強筋401與中間體20的上表面20a和模塑料60的週邊側

壁直接接觸。採用這種設置可以通過加強筋將半導體晶粒和模塑料包圍，從而進一步保護半導體晶粒，加強筋與中間體直接接觸可保證中間體的穩固，提高封裝的結構穩定性。加強筋401、第一半導體晶粒31和第二半導體晶粒32可以通過熱介面材料（TIM）層510與散熱器50熱接觸。

【0091】 可以理解，兩個加強筋401可以沿著與如第16圖所示的豎直方向不同的方向延伸。例如，如第20圖所示，兩個加強筋401可以沿著第一半導體晶粒31和第二半導體晶粒32中的每一個的相對兩側的水準方向延伸。

【0092】 第21圖和第22圖示出了本發明的另一個實施例，其中相同的數位表示相同的區域、層或元件。第21圖係根據本發明又一實施例的半導體封裝的俯視示意圖。第22圖係沿著第21圖中的虛線I-I'截取的橫截面示意圖。

【0093】 如第21圖和第22圖所示，提供了一種半導體封裝1i。半導體封裝1i可以包括2.5D扇出（fan-out）半導體封裝3。半導體封裝1i包括具有上表面10a和底表面10b的封裝基板10。2.5D扇出半導體封裝3安裝在上表面10a上。2.5D扇出半導體封裝3包括：重分佈層（RDL）結構21、第一半導體晶粒31、第二半導體晶粒32、模塑膠60和連接元件202。第一半導體晶粒31和第二半導體晶粒32通過重分佈層（RDL）結構21互連（interconnect）。RDL結構21形成在模塑膠60和第一半導體晶粒31和第二半導體晶粒32的主動表面31a和32a上，以直接連接到第一半導體晶粒31和第二半導體晶粒32的接合焊盤。

【0094】 根據一個實施例，第一半導體晶粒31可以包括特殊應用積體電路（ASIC）或微處理機，但不限於這兩種方式。第二半導體晶粒32可以包括其中堆疊有矽通孔（TSV）的複數個記憶體晶片的高頻寬記憶體（HBM）晶片。

【0095】 在RDL結構21的底表面20b上設置有複數個連接元件202。通過連接元件202，RDL結構21電連接到封裝基板10。提供模塑膠60以封裝第一半導體晶粒31和第二半導體晶粒32。第一半導體晶粒31的背面表面31b和第二半導體晶粒

32的背面表面32b沒有被模塑料60覆蓋。

【0096】 根據本實施例，加強環40固定到封裝基板10的上表面10a。加強環40可以沿著封裝基板10的一周設置，以形成例如矩形形狀。加強環40環繞第一半導體晶粒31和第二半導體晶粒32。根據本實施例，加強環40可以通過使用黏合層固定到封裝基板10的上表面10a，但係固定方式不限於此。加強環40可以由銅構成，但材質不限於此。

【0097】 加強環40可以包括橫跨模塑料60的兩個加強筋401。如第21圖所示，加強筋401通過下傾部分401b一體地連接到加強環40。加強筋401沿著2.5D扇出RDL結構的兩個相對的側邊緣延伸。加強筋401與半導體晶粒31的背面表面31b部分重疊，與半導體晶粒32的背面表面32b部分重疊。加強筋401直接接觸模塑料60的上表面60a。加強筋401也可以直接接觸第一半導體晶粒31的背面表面31b和第二半導體晶粒32的背面表面32b。這樣可以加強對半導體晶粒和模塑料的固定，保證半導體晶粒和模塑料的穩固性。

【0098】 散熱器50可以通過熱介面材料層510直接接合到第一半導體晶粒31的背面表面31b、第二半導體晶粒32的背面表面32b和加強筋401的上表面401a。如第21圖所示，加強筋401可以與第一半導體晶粒31或第二半導體晶粒32的背面表面部分地重疊。為了清楚起見，第21圖中未示出散熱器50。加強筋401可以與第一半導體晶粒31或第二半導體晶粒32的背面表面直接接觸。當從上方觀察時，加強筋401可以是橫過模塑料60的直線形狀的筋條。然而，可以理解的是，加強筋401可以具有其他形狀。

【0099】 儘管已經對本發明實施例及其優點進行了詳細說明，但應當理解的是，在不脫離本發明的精神以及申請專利範圍所定義的範圍內，可以對本發明進行各種改變、替換和變更。所描述的實施例在所有方面僅用於說明的目的而並非用於限制本發明。本發明的保護範圍當視所附的申請專利範圍所界定者為

第 17 頁，共 18 頁(發明說明書)

准。本領域技術人員皆在不脫離本發明之精神以及範圍內做些許更動與潤飾。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

### 【符號說明】

#### 【0100】

1a、1b、1c、1d、1f、1g、1h、1i～半導體封裝；

10～封裝基板；

10a、20a、60a、401a～上表面；

10b、20b～底表面；

20～中間體；

31、32～半導體晶粒；

31a、32a～主動表面；

31b、32b～背面表面；

40～加強環；

401、401'、401''～加強筋；

401b～下沉部分；

102、202～連接元件；

510～熱介面材料層；

50～散熱器；

310、320～凸塊；

60～模塑料。



I685082

## 【發明摘要】

【中文發明名稱】 半導體封裝

【英文發明名稱】 SEMICONDUCTOR PACKAGE

## 【中文】

本發明公開一種半導體封裝，包括：封裝基板，具有上表面和底表面；中間體，安裝在封裝基板的上表面上；第一半導體晶粒和第二半導體晶粒，以並排的方式安裝在中間體上；以及加強環，安裝在封裝基板的上表面，其中加強環圍繞第一半導體晶粒和第二半導體晶粒，加強環包括橫跨中間體的加強筋。採用這種方式，使用加強環和加強筋對半導體晶粒進行加固，減少對半導體晶粒的覆蓋和封閉，半導體晶粒產生的熱量不會被其他阻擋物阻擋而影響半導體封裝的散熱，從而提高半導體封裝的散熱速度和散熱能力。

## 【英文】

The invention provides a semiconductor package including a package substrate having a top surface and a bottom surface, an interposer mounted on the top surface of the package substrate, a first semiconductor die and a second semiconductor die mounted on the interposer in a side-by-side manner, and a stiffener ring secured to the top surface of the package substrate. The stiffener ring encircles the first semiconductor die and the second semiconductor die. The stiffener ring comprises a reinforcement rib striding across the interposer. In this way, the stiffener ring and the reinforcement rib are used to reinforce the semiconductor dies so as to reduce the covering and closing of the semiconductor dies. The heat generated by the semiconductor dies will not be blocked by other barrier materials and affect the heat

第 1 頁，共 3 頁(發明摘要)

dissipation of the semiconductor package, thereby improving cooling rate and cooling capacity of the semiconductor package.

【指定代表圖】第(2)圖。

【代表圖之符號簡單說明】

1a～半導體封裝；

10～封裝基板；

10a、20a～上表面；

10b、20b～底表面；

20～中間體；

31、32～半導體晶粒；

31a、32a～主動表面；

31b、32b～背面表面；

40～加強環；

401～加強筋；

102、202～連接元件；

510～熱介面材料層；

50～散熱器；

310、320～凸塊。

【特徵化學式】

(無)

## 【發明申請專利範圍】

【第1項】一種半導體封裝，包括：

封裝基板，具有上表面和底表面；

中間體，安裝在該封裝基板的上表面上；

第一半導體晶粒和第二半導體晶粒，以並排的方式安裝在該中間體的上表面上；以及

加強環，安裝在該封裝基板的上表面，其中該加強環圍繞該第一半導體晶粒和第二半導體晶粒，該加強環包括橫跨該中間體的加強筋，其中該加強筋直接設置在該中間體的上表面上，該加強環的加強筋與該加強環的其他部分不共面；其中該加強筋延伸穿過該第一半導體晶粒與該第二半導體晶粒之間的空間。

【第2項】根據申請專利範圍第1項所述的半導體封裝，其中進一步包括：

散熱器，直接接合在該第一半導體晶粒的背面表面和該第二半導體晶粒的背面表面。

【第3項】根據申請專利範圍第2項所述的半導體封裝，其中該散熱器通過熱介面材料層直接接合到該第一半導體晶粒的背面表面和該第二半導體晶粒的背面表面。

【第4項】根據申請專利範圍第1項所述的半導體封裝，其中該加強筋通過下沉部分一體地連接到該加強環。

【第5項】根據申請專利範圍第1項所述的半導體封裝，其中該加強筋與該中間體的上表面直接接觸。

【第6項】根據申請專利範圍第1項所述的半導體封裝，其中該加強筋沿著該中間體的側邊緣延伸。

【第7項】根據申請專利範圍第1項所述的半導體封裝，其中該加強筋未與該第一半導體晶粒或該第二半導體晶粒重疊。



【第8項】根據申請專利範圍第1項所述的半導體封裝，其中該加強筋圍繞該第一半導體晶粒和該第二半導體晶粒。

【第9項】一種半導體封裝，包括：

封裝基板，具有上表面和底表面；

中間體，安裝在該封裝基板的上表面上；

第一半導體晶粒和第二半導體晶粒，以並排的方式安裝在該中間體的上表面上；

模塑料，封裝該第一半導體晶粒和該第二半導體晶粒；以及

加強環，固定到該封裝基板的上表面，其中該加強環包括橫跨該模塑料的加強筋，其中該加強筋直接設置在該中間體的上表面上，該加強筋與該加強環不共面；其中該加強筋延伸穿過該第一半導體晶粒與該第二半導體晶粒之間的空間。

【第10項】根據申請專利範圍第9項所述的半導體封裝，其中該第一半導體晶粒的背面表面和該第二半導體晶粒的背面表面未被該模塑料覆蓋。

【第11項】根據申請專利範圍第9項所述的半導體封裝，其中該加強筋部分地或完全地與該第一半導體晶粒的背面表面重疊。

【第12項】一種半導體封裝，包括：

封裝基板，具有上表面和底表面；

重分佈層結構，安裝在該封裝基板的上表面上；

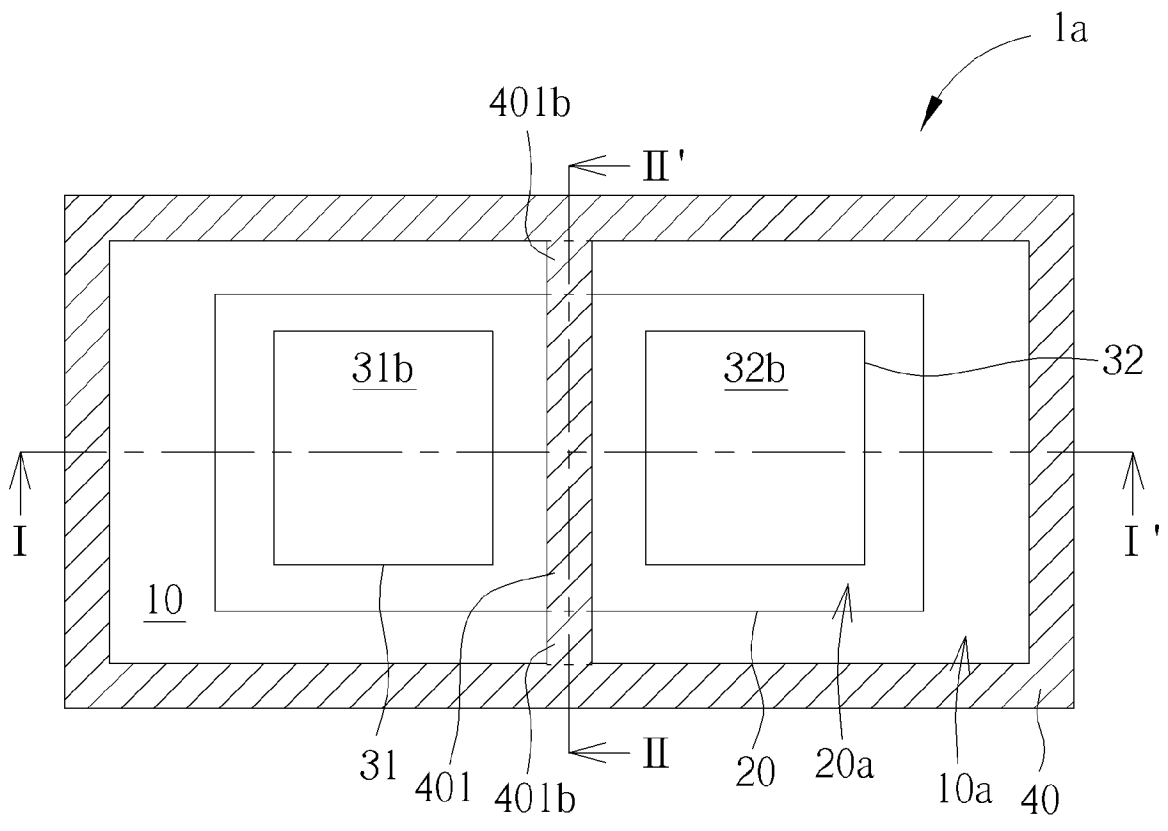
第一半導體晶粒和第二半導體晶粒，以並排的方式安裝在該重分佈層結構的上表面上；

模塑料，封裝該第一半導體晶粒和該第二半導體晶粒；以及

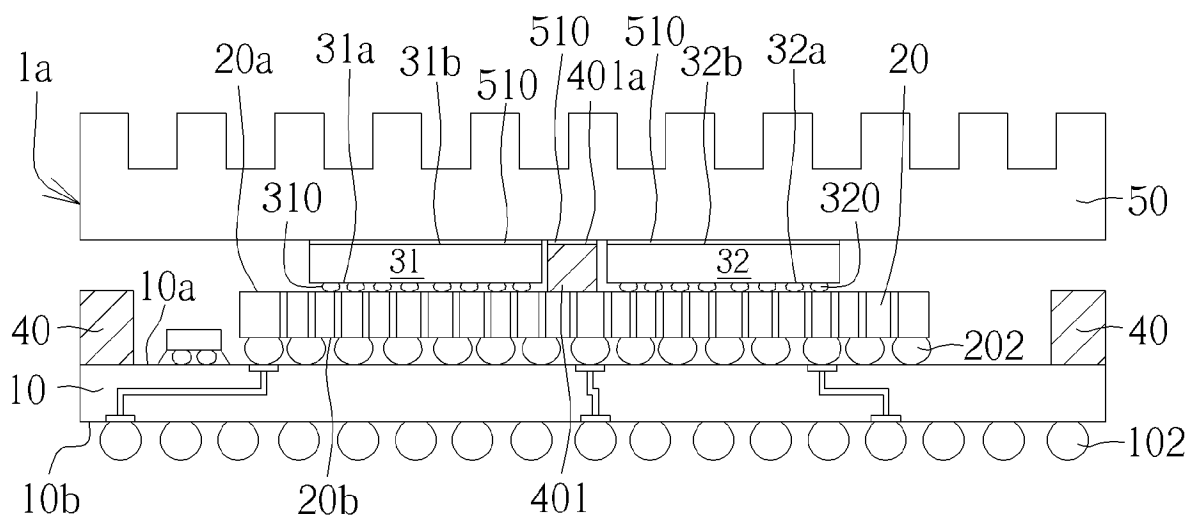
加強環，固定到該封裝基板的上表面，其中該加強環包括橫跨該模塑料的加強筋，其中該加強筋直接設置在該中間體的上表面上，該加強筋與該加強環

不共面；其中該加強筋延伸穿過該第一半導體晶粒與該第二半導體晶粒之間的空間。

【發明圖式】

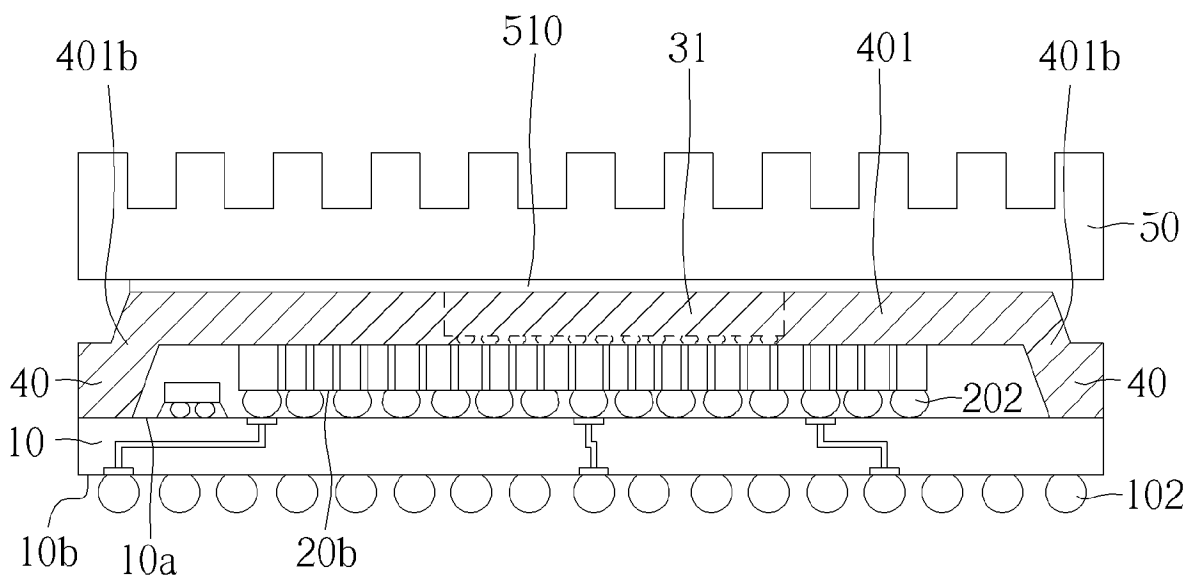


第1圖

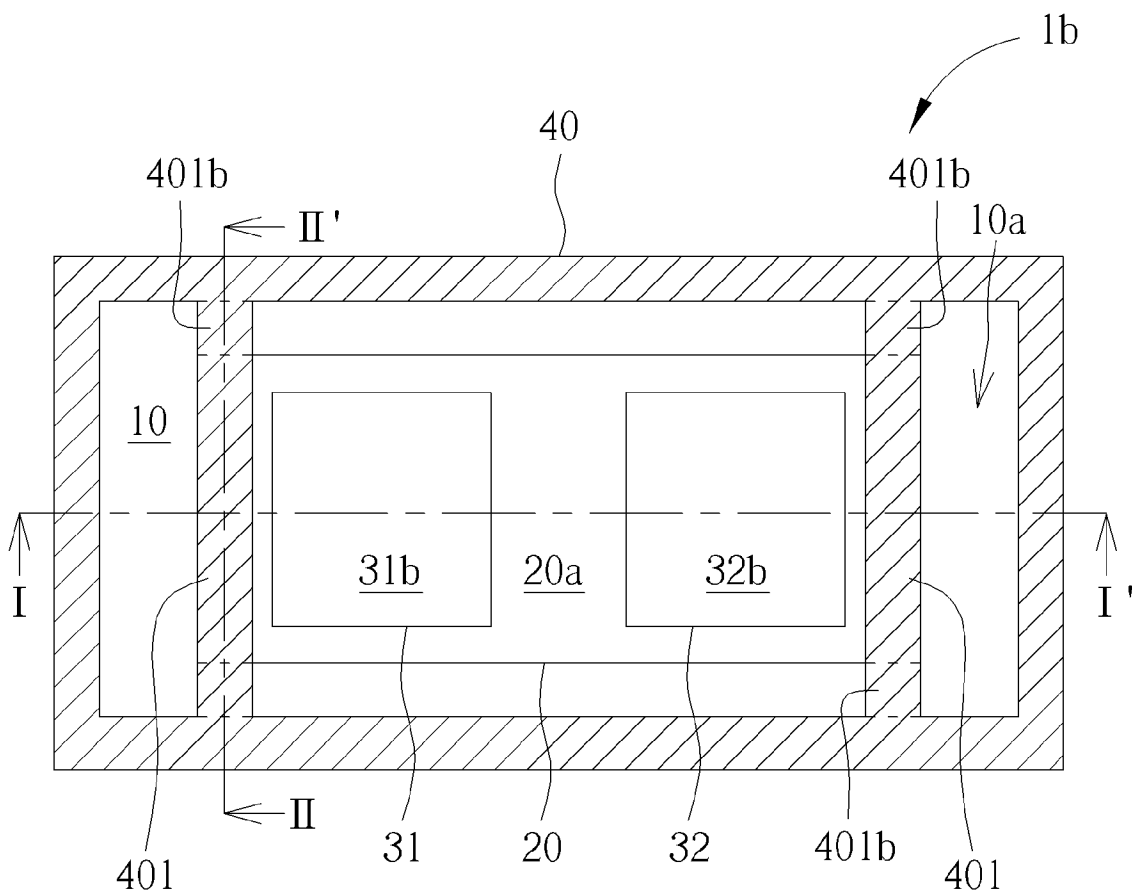


第2圖

第1頁，共11頁(發明圖式)

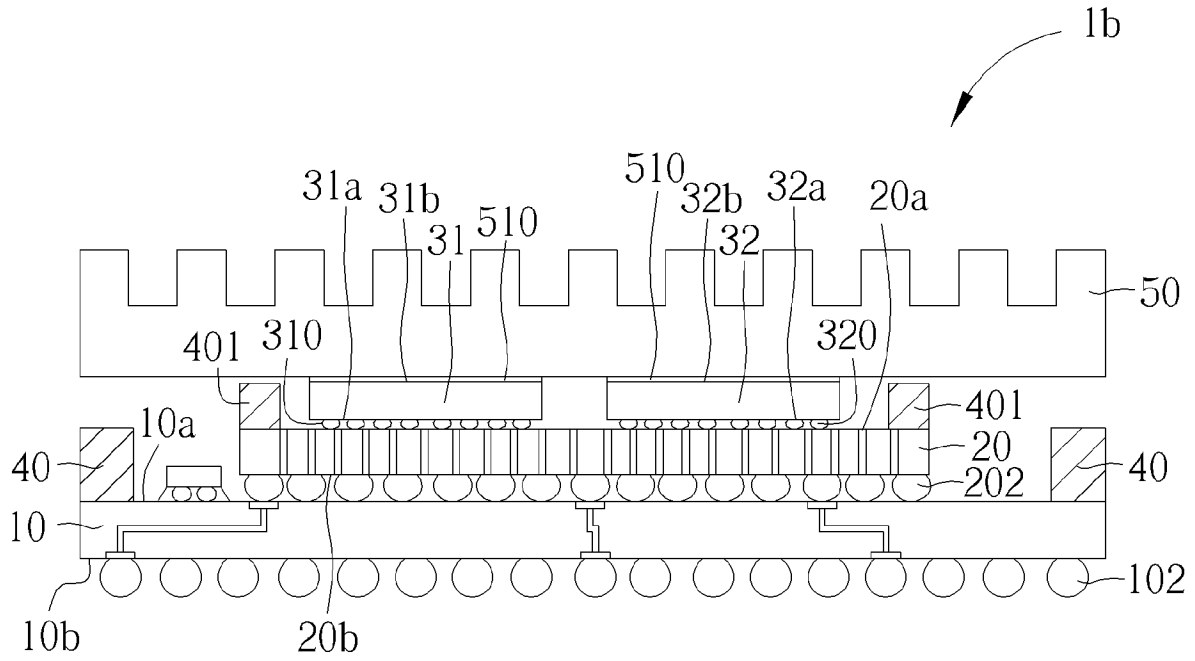


第3圖

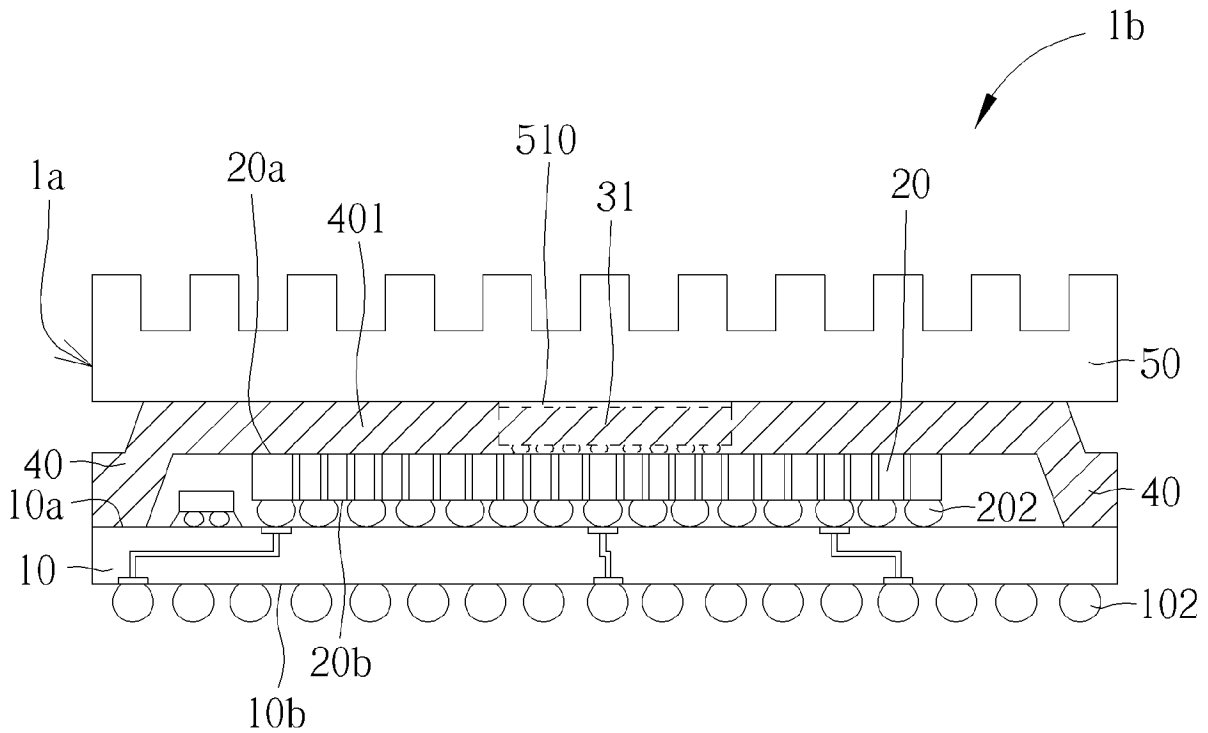


第4圖

第 2 頁，共 11 頁(發明圖式)

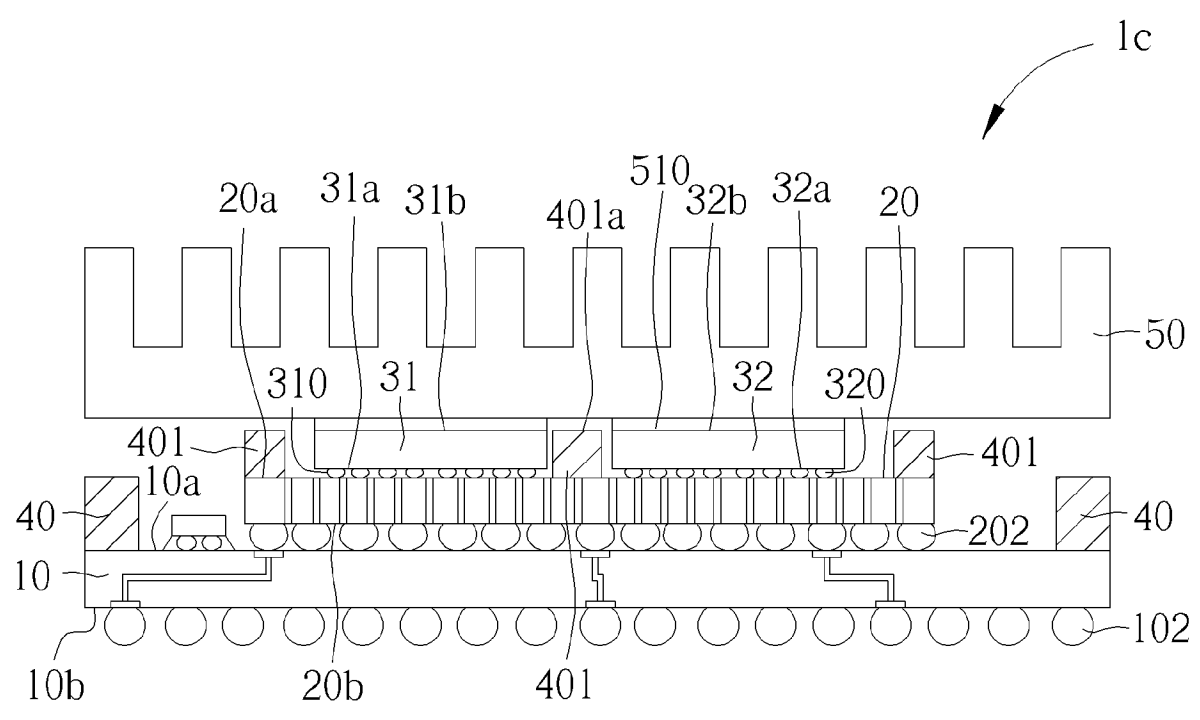
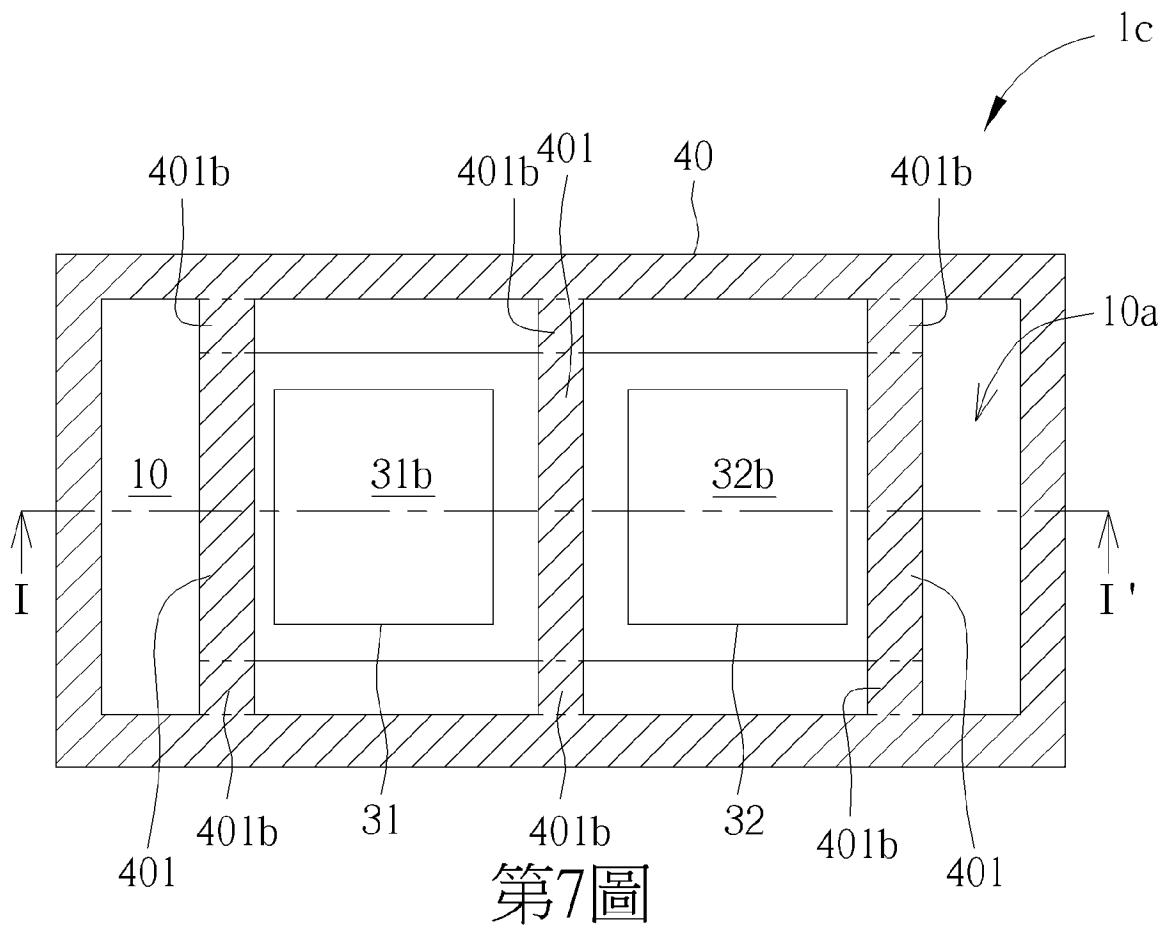


第5圖

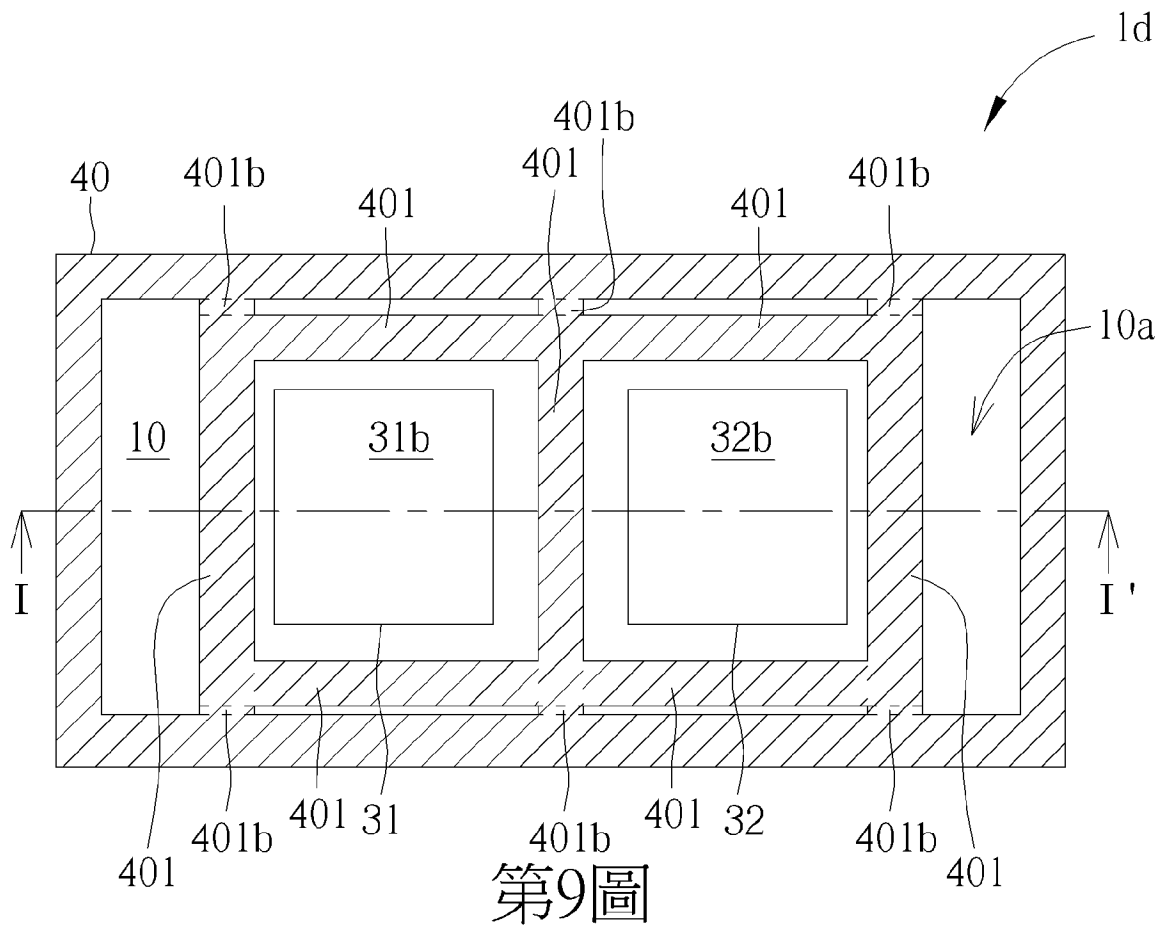


第6圖

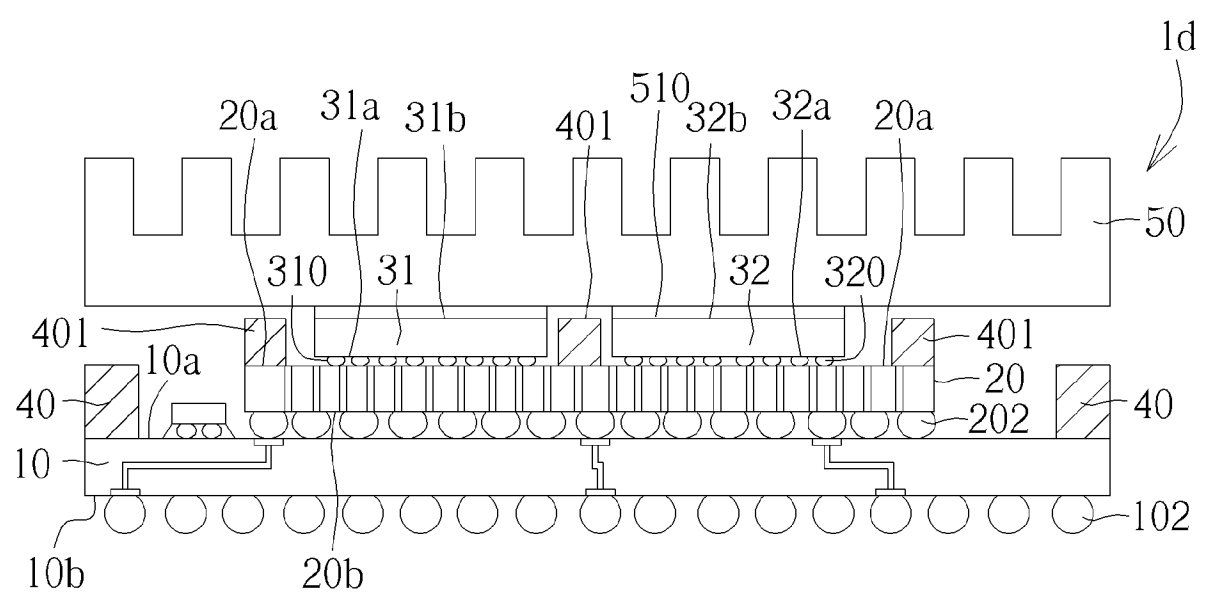
第3頁，共11頁(發明圖式)



第4頁，共11頁(發明圖式)

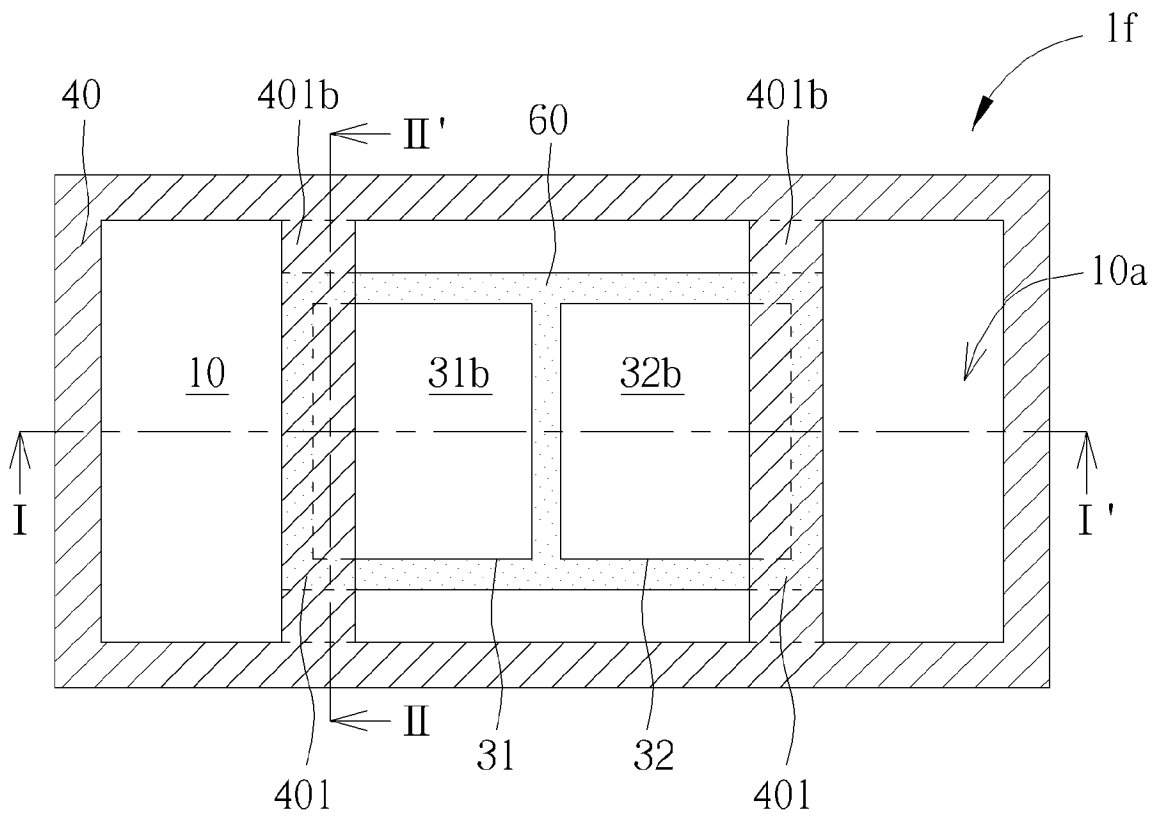


第9圖

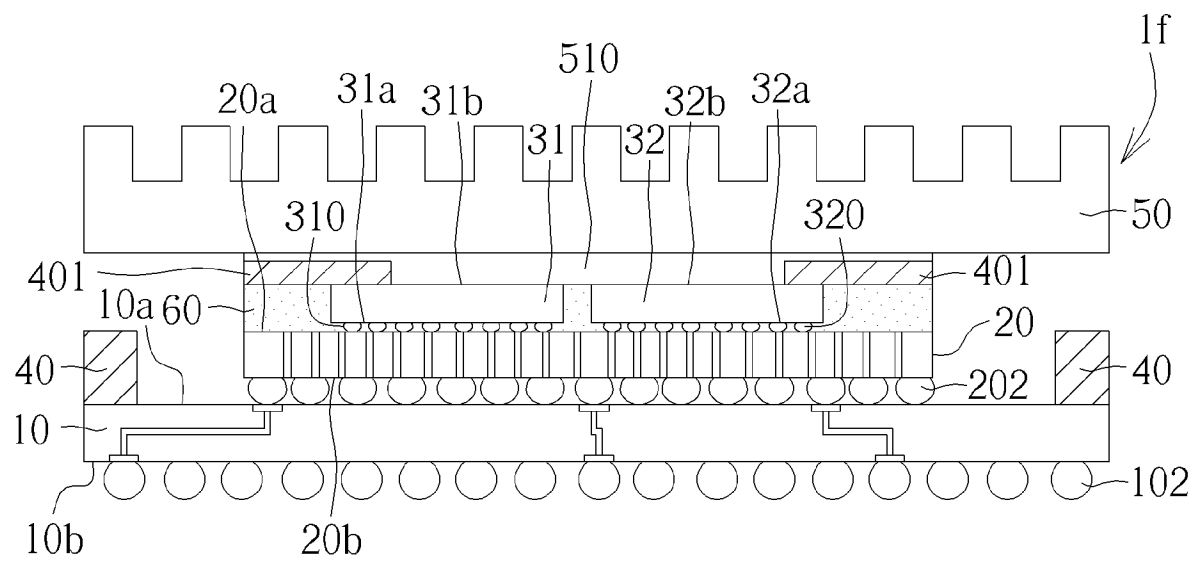


第10圖

第 5 頁，共 11 頁(發明圖式)



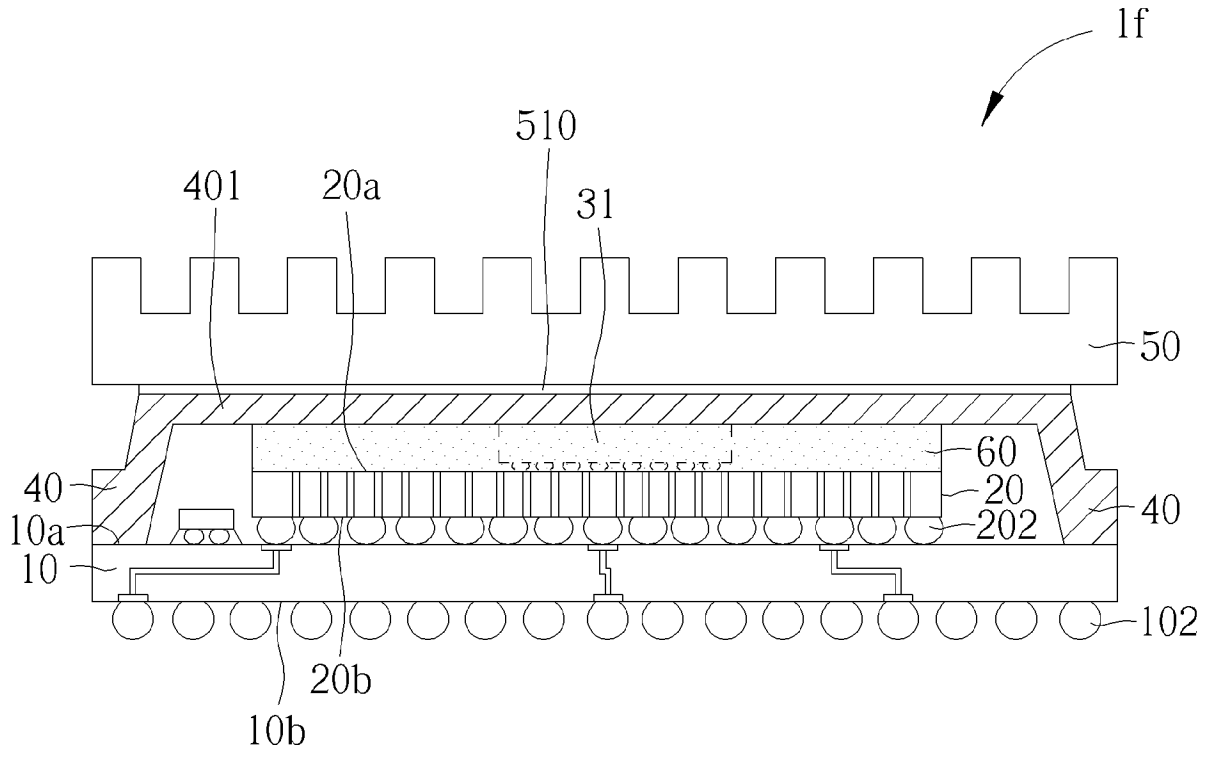
第11圖



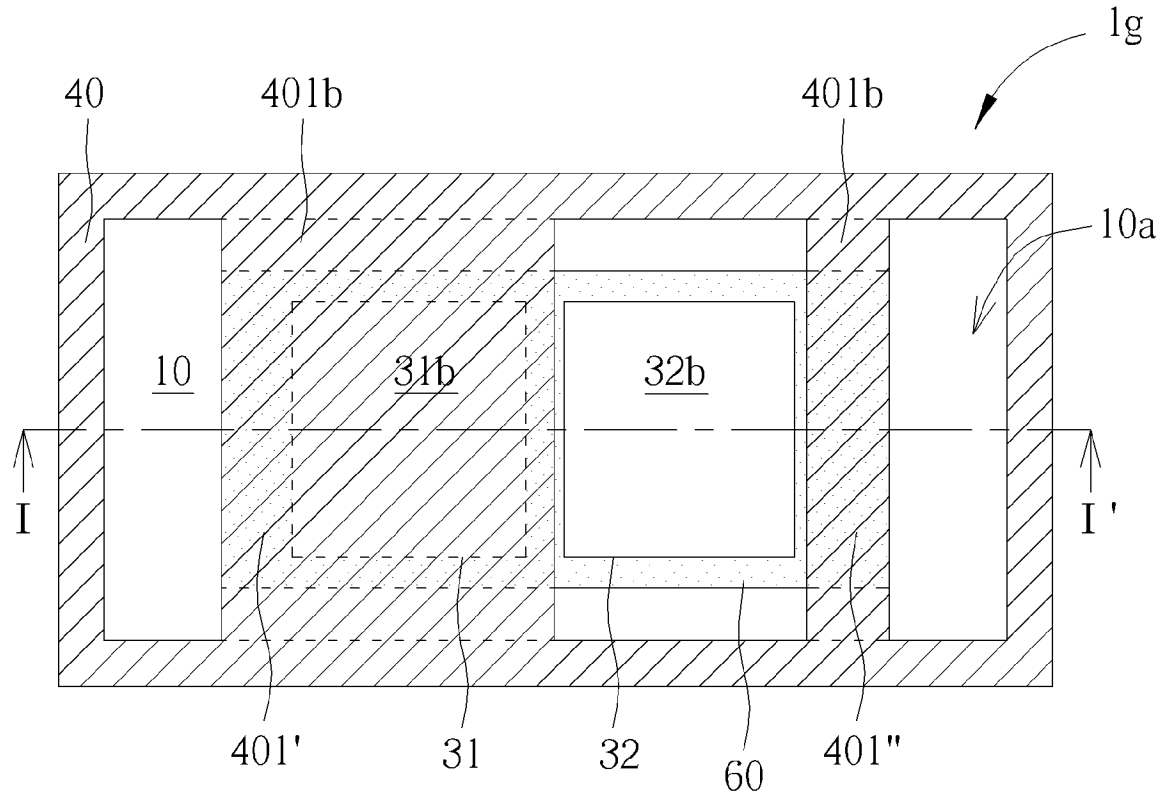
第12圖

第 6 頁，共 11 頁(發明圖式)



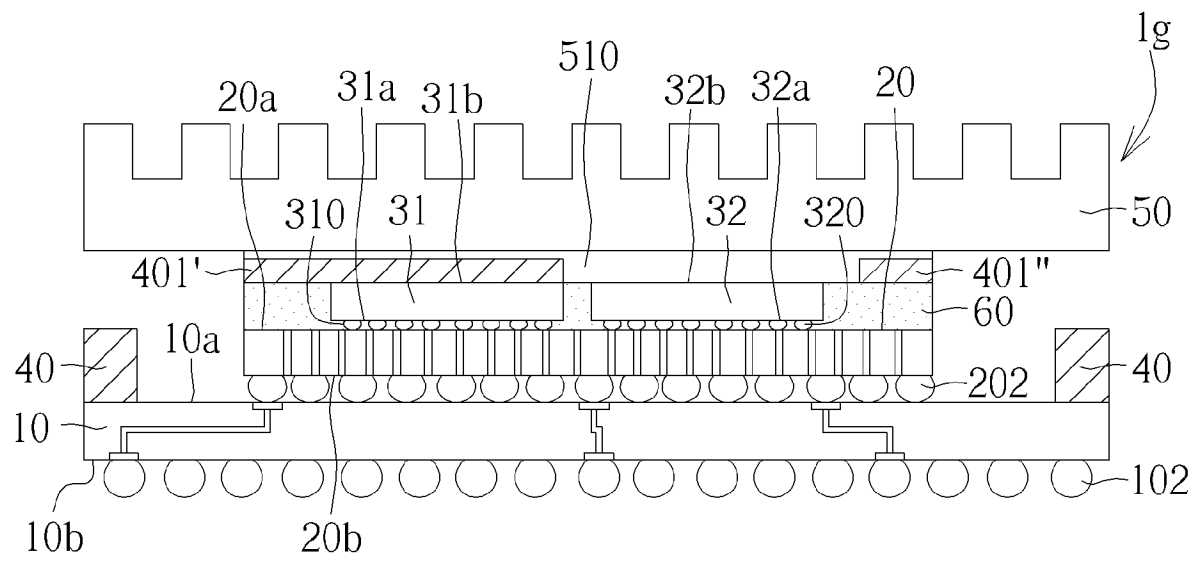


第13圖

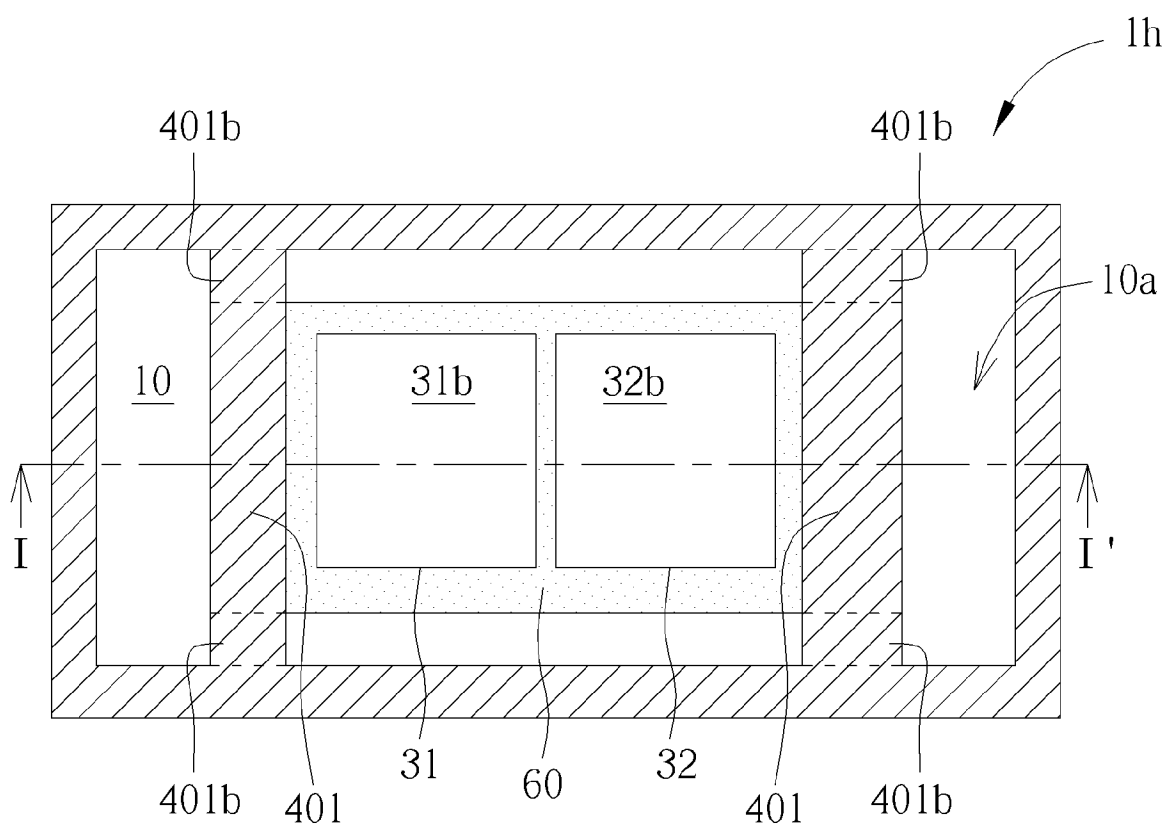


第14圖

第 7 頁，共 11 頁(發明圖式)

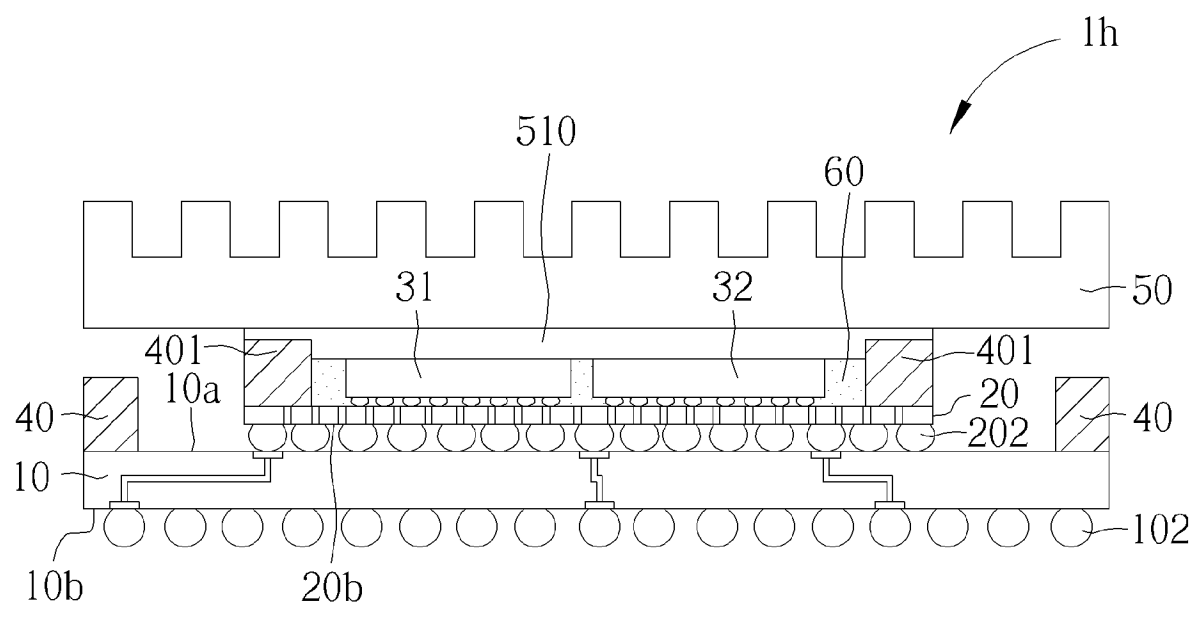


第15圖

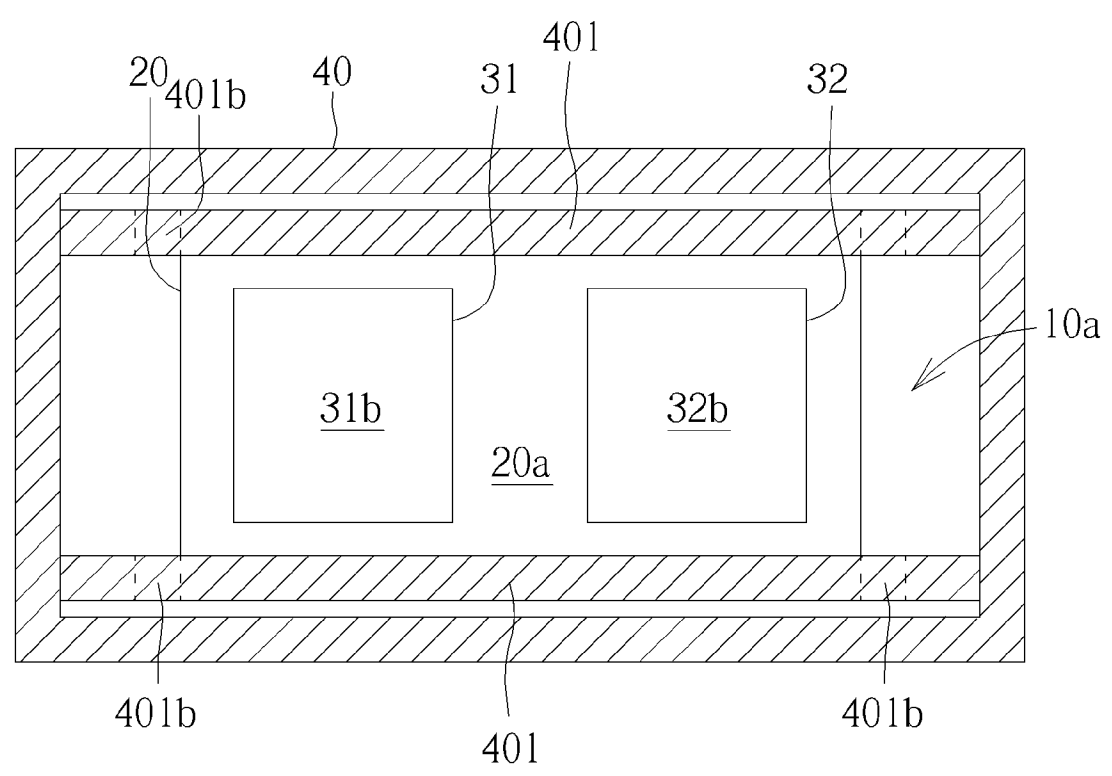


第16圖

第 8 頁，共 11 頁(發明圖式)

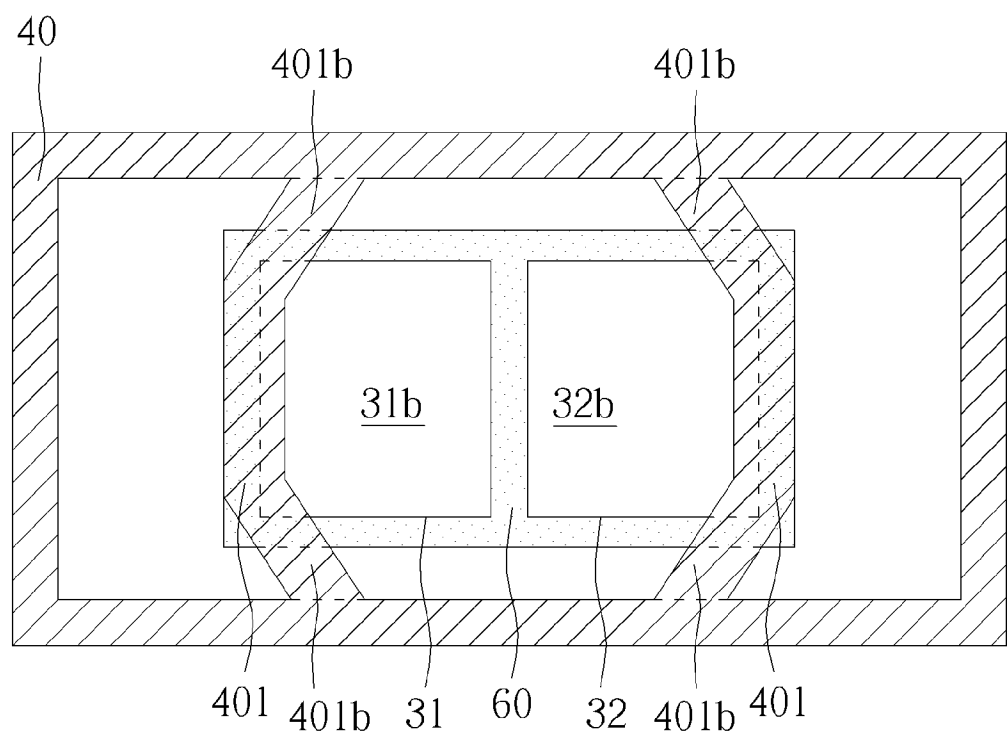


第17圖

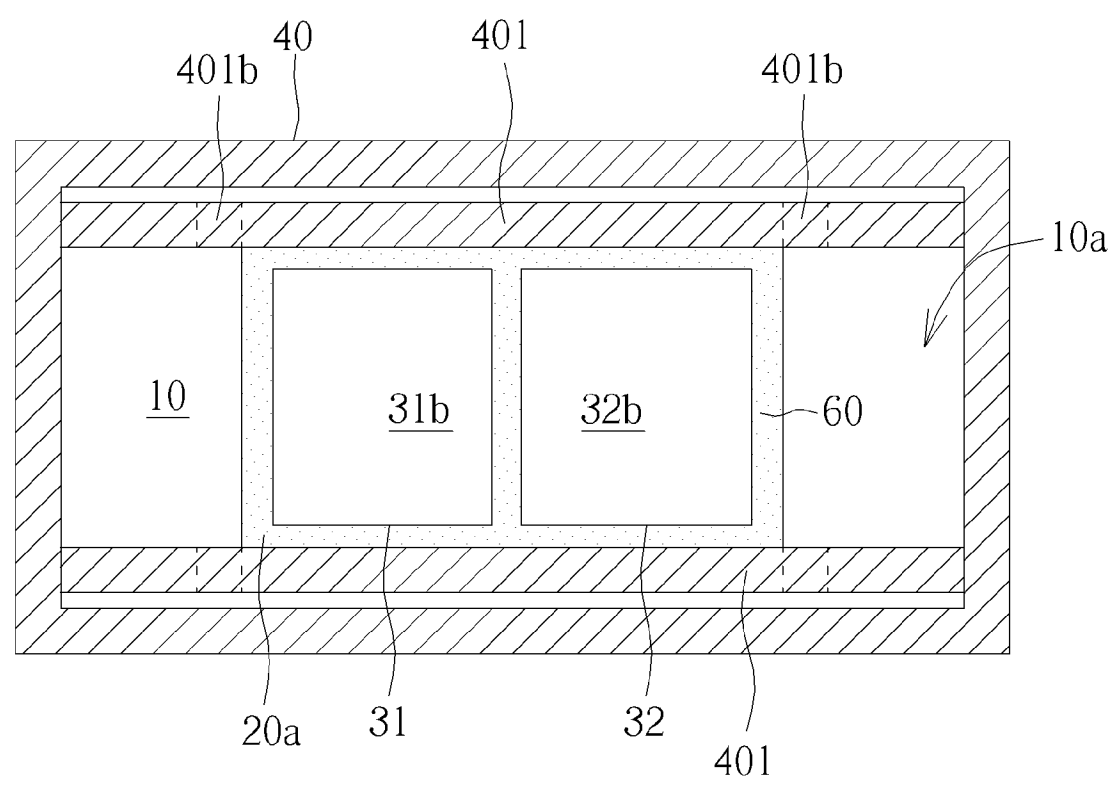


第18圖

第 9 頁，共 11 頁(發明圖式)

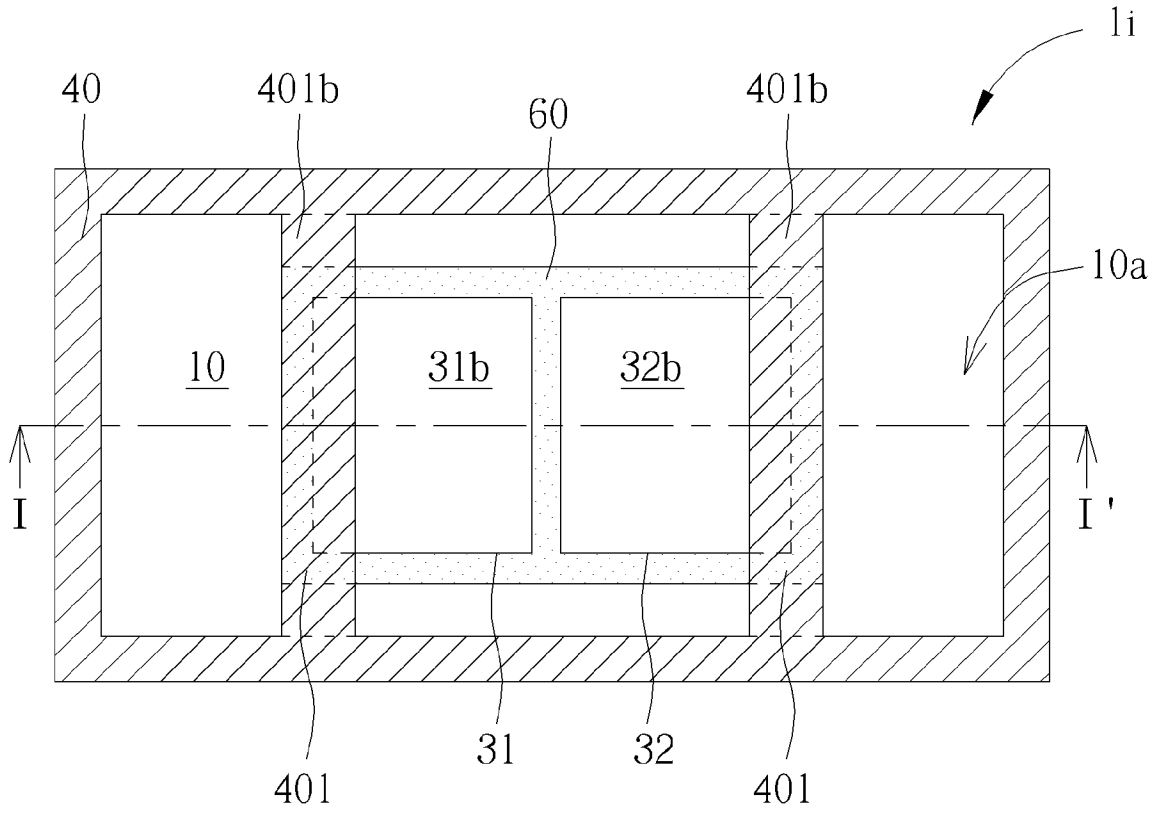


第19圖

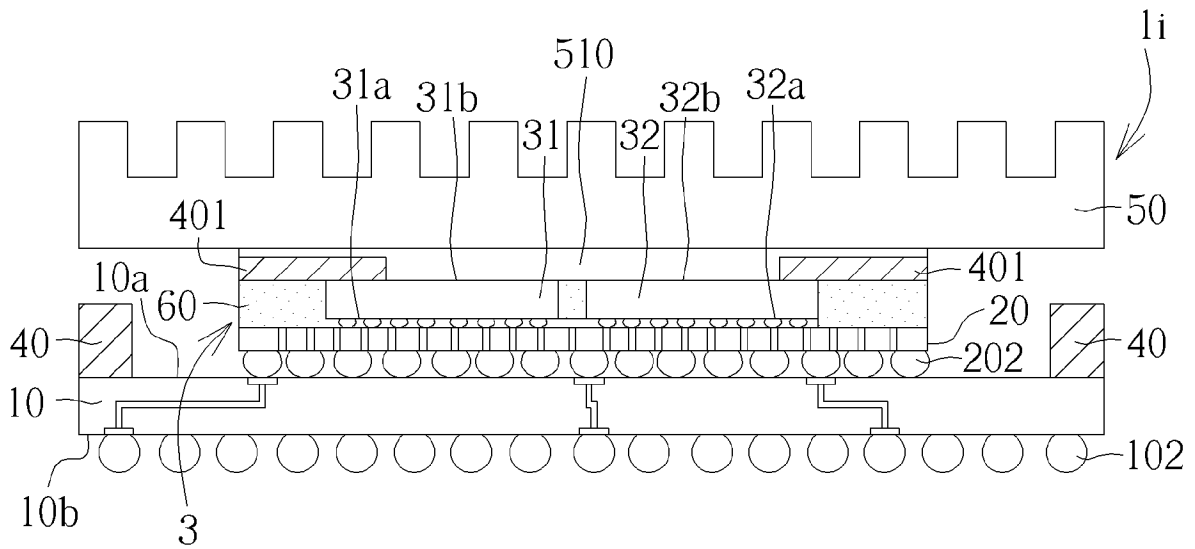


第20圖

第 10 頁，共 11 頁(發明圖式)



第21圖



第22圖

第 11 頁，共 11 頁(發明圖式)