

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-282425  
(P2004-282425A)

(43) 公開日 平成16年10月7日(2004.10.7)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
H04B 1/18	H04B 1/18	2F002
G04C 9/02	G04C 9/02	2F083
G04G 5/00	G04G 5/00	2F101
		5K062

審査請求 未請求 請求項の数 7 O L (全 14 頁)

(21) 出願番号 特願2003-71366 (P2003-71366)  
(22) 出願日 平成15年3月17日 (2003.3.17)

(71) 出願人 000001443  
カシオ計算機株式会社  
東京都渋谷区本町1丁目6番2号  
(74) 代理人 100090033  
弁理士 荒船 博司  
(74) 代理人 100093045  
弁理士 荒船 良男  
(72) 発明者 佐野 貴司  
東京都羽村市栄町3丁目2番1号 カシオ  
計算機株式会社羽村技術センター内  
Fターム(参考) 2F002 AA00 FA16  
2F083 JJ11  
2F101 CJ11  
5K062 AA01 AB12 AC02 AG01 BB10  
BB13 BE12

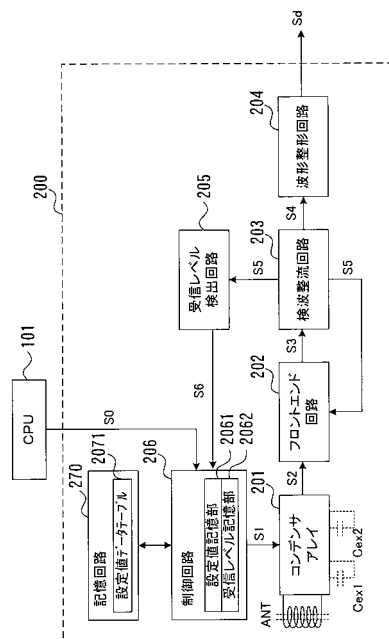
(54) 【発明の名称】 電波受信装置、電波時計及び同調容量設定方法

(57) 【要約】

【課題】 所定周波数の電波と最適な同調状態に自動的に調整可能な電波受信装置、電波時計及び同調容量設定方法を提供すること。

【解決手段】 同調モード時、制御回路206はコンデンサアレイ201の同調容量を増加させる方向に容量選択信号S1を出力する。コンデンサアレイ201は容量選択信号S1の設定値に基づいて同調容量が可変される。そして制御回路206はその時の受信レベル信号S6を入力する。制御回路206は入力した受信レベル信号S6が所定条件を満たした時の容量選択信号S1の設定値を記憶回路207に記憶する。受信モード時、制御回路206は受信電波の周波数に対応する設定値を記憶回路207から読み出し、容量選択信号S1としてコンデンサアレイ201に出力する。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

容量選択信号の設定値に従って可変同調容量回路の容量を可変することにより、所定周波数の電波を同調して受信する電波受信装置であって、  
現在の受信レベルを検出する検出回路と、  
設定信号が入力された際に、容量選択信号を変化させるとともに、この変化の際に前記検出回路によって検出された受信レベルが所定の条件を満たしたときの容量選択信号の値を設定値とする設定手段と、  
を備えたことを特徴とする電波受信装置。

**【請求項 2】**

前記設定手段は、前記可変同調容量回路の容量が増加する方向に容量選択信号を変化させて、前記検出回路によって検出される受信レベルの変位が上昇から下降に転じたときの転じる直前の容量選択信号の値を設定値とする手段であることを特徴とする請求項 1 に記載の電波受信装置。

**【請求項 3】**

前記可変同調容量回路は、コンデンサとスイッチ素子とが直列接続された複数の内部容量回路と、外部コンデンサを接続可能なコンデンサ接続端子とスイッチ素子とが直列接続された外部容量回路とを並列に接続して有し、前記容量選択信号に従って前記各スイッチ素子が動作することを特徴とする請求項 1 又は 2 に記載の電波受信装置。

**【請求項 4】**

前記可変同調容量回路は、容量可変ダイオードと、この容量可変ダイオードに前記容量選択信号に応じた電圧を印加する印加手段を有することを特徴とする請求項 1 又は 2 に記載の電波受信装置。

**【請求項 5】**

少なくとも第 1 の周波数及び第 2 の周波数それぞれの電波に対応する容量選択信号の第 1 の設定値及び第 2 の設定値を記憶する記憶回路を備え、  
前記設定手段は、少なくとも第 1 の周波数及び第 2 の周波数それぞれの電波に対応する容量選択信号の第 1 の設定値及び第 2 の設定値を前記記憶回路に設定可能であることを特徴とする請求項 1 ~ 3 のいずれか一項に記載の電波受信装置。

**【請求項 6】**

標準電波を受信する請求項 1 ~ 5 のいずれか一項に記載の電波受信装置と、  
この電波受信装置によって受信された標準電波に基づいて標準タイムコードを生成するタイムコード生成手段と、  
現在時刻を計数する時刻計数手段と、  
前記タイムコード生成手段によって生成された標準タイムコードに基づいて前記時刻計数手段で計数される現在時刻データを修正する修正手段と、  
を備えることを特徴とする電波時計。

**【請求項 7】**

容量選択信号の設定値に従って可変同調容量回路の容量を可変することにより、所定周波数の電波を同調して受信する電波受信装置における同調容量設定方法であって、  
容量選択信号を変化させるとともに、この変化による受信レベルを検出し、この受信レベルが所定の条件を満たした場合に容量選択信号の値を設定値とすることにより同調容量を設定する同調容量設定方法。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は電波受信装置、電波時計及び同調容量設定方法に関するものである。

**【0002】****【従来の技術】**

現在、各国（例えば、ドイツ、イギリス、スイス、日本等）において送出されている時刻

10

20

30

40

50

データ即ちタイムコード入りの長波標準電波を受信し、これにより計時回路の時刻データを修正する、いわゆる電波時計が知られている。我が国（日本）では、2つの送信所（福島県及び佐賀県）より、図9に示すようなフォーマットのタイムコードで振幅変調された、40kHz及び60kHzの長波標準電波が送出されている。図9によれば、タイムコードは、正確な時刻の分の桁が更新される毎即ち1分毎に、1周期60秒のフレームで送出されている。

【0003】

ところで、例えば、フェライトバーアンテナのようなループアンテナで電波を受信する場合、ループアンテナのインダクタンスとコンデンサ等を所望の周波数の電波と共振させて電波受信を行う同調回路を用いる。このような同調回路では、アンテナのボビン位置の移動、コイルの巻数の変更等によってアンテナのインダクタンスを変化させて、所望の周波数を持つ電波と同調させる。又はトリマーコンデンサを使用したり、選択チップコンデンサで容量を変化させたりして所望の周波数を持つ電波と同調させている。

10

【0004】

従来電波時計は、このような同調回路を含む電波受信回路を備えているのが一般的である。その内の1つとして、小型化の為に選択チップコンデンサ方式等を用いて長波標準電波との同調を行う電波受信回路が知られている。

【0005】

選択チップコンデンサ方式とは、次のような容量の調整方式のことである。即ち、工場組み立て時において、アンテナのインダクタンスを測定して所望の同調容量以下のコンデンサを取り付ける。そして共振周波数を測定して不足容量を求め、コンデンサを付加する等して容量調整を行う。更に必要に応じて共振周波数の測定及び同調容量の調整の作業を繰り返して行き、電波受信回路が長波標準電波と最適な同調を行うように調整する。

20

【0006】

尚、同調回路に含まれるコンデンサを並列に2つ備え、スイッチのON/OFFによって一方のコンデンサの接続を切り替えて同調容量を変化させることによって、共振周波数を選択可能な電波受信回路も知られているが（特許文献1参照）、選択する共振周波数の切り替えのためのものであって、1つの周波数の電波に同調させる為に容量を変化させるものではない。

【0007】

30

【特許文献1】

特開平6-125280号公報（第3-5頁、第1図）

【0008】

【発明が解決しようとする課題】

上述したような同調回路を含む電波受信回路の場合、製品組み立て時において同調容量の調整が必要となるが、その調整には共振周波数の測定及びコンデンサの付加等の作業を繰り返して行う必要がある。このため、作業工数、作業時間、経費等がかかっていた。更に、受信したい電波の周波数の数に応じて、コンデンサや当該コンデンサの切り替えを行うスイッチ素子等が必要となる。従って、複数の電波を受信する場合、特許文献1の技術を適用すると、部品数や基板面積が増大するため、回路の小型化が困難であった。

40

【0009】

また、アンテナやコンデンサの搭載されている同調用の回路基板のみで同調の調整を行った後、当該回路基板を電波時計に設置する場合、同調用の回路基板以外のICや基板の入力容量等によって共振周波数がずれてしまう。このため、同調容量の完全な調整を行おうとすると、電波時計で全体として再度同調の調整を行う必要があった。

【0010】

本発明の目的は、所定周波数の電波と最適な同調状態に自動的に設定可能な電波受信装置、電波時計及び同調容量設定方法を提供することである。

【0011】

【課題を解決するための手段】

50

以上の課題を解決するために、請求項 1 に記載の発明の電波受信装置は、容量選択信号の設定値に従って可変同調容量回路（例えば、図 2 のコンデンサレイ 2 0 1 ）の容量を可変することにより、所定周波数の電波を同調して受信する電波受信装置であって、現在の受信レベルを検出する検出回路（例えば、図 2 の受信レベル検出回路 2 0 5 ）と、設定信号が入力された際に、容量選択信号を変化させるとともに、この変化の際に前記検出回路によって検出された受信レベルが所定の条件を満たしたときの容量選択信号の値を設定値とする設定手段（例えば、図 2 の制御回路 2 0 6 ）と、を備えたことを特徴としている。

**【 0 0 1 2 】**

この請求項 1 に記載の発明によれば、検出回路によって検出された受信レベルが所定条件を満たした時の容量選択信号の値を設定値とすることができる。この設定値によって、可変同調容量回路の容量を可変することができる。従って、設定手段が、例えば、検出回路によって検出された受信レベルが所定の条件を満たしたときの容量選択信号の値を設定値とすれば、自動的に受信電波に最適な同調を示すことができる。

10

**【 0 0 1 3 】**

請求項 2 に記載の発明は、請求項 1 に記載の電波受信装置であって、前記設定手段は、前記可変同調容量回路の容量が増加する方向に容量選択信号を変化させて、前記検出回路によって検出される受信レベルの変位が上昇から下降に転じたときの転じる直前の容量選択信号の値を設定値とする手段（例えば、図 2 の制御回路 2 0 6 ）であることを特徴としている。

**【 0 0 1 4 】**

この請求項 2 に記載の発明によれば、検出回路によって検出される受信レベルがピーク値或いはピーク値に最も近い値を示した時の容量選択信号の値を設定値とすることができる。

20

**【 0 0 1 5 】**

請求項 3 に記載の発明は、請求項 1 又は 2 に記載の電波受信装置であって、前記可変同調容量回路は、コンデンサとスイッチ素子とが直列接続された複数の内部容量回路（例えば、図 3 のコンデンサ C 1 及びトランジスタ T 1 ）と、外部コンデンサを接続可能なコンデンサ接続端子とスイッチ素子とが直列接続された外部容量回路（例えば、図 3 の接続端子 J 1 及びトランジスタ T e x 1 ）とを並列に接続して有し、前記容量選択信号に従って前記各スイッチ素子が動作することを特徴としている。

30

**【 0 0 1 6 】**

この請求項 3 に記載の発明によれば、複数の内部容量回路に含まれるスイッチ素子を容量選択信号に従って動作させることにより、可変同調容量回路の容量を容易に可変させることができる。更に内部容量回路に対して外部コンデンサを並列に接続することができ、必要に応じて外部コンデンサを組み合わせて同調容量を調整することができる。

**【 0 0 1 7 】**

請求項 4 に記載の発明は、請求項 1 又は 2 に記載の電波受信装置であって、前記可変同調容量回路は、容量可変ダイオード（例えば、図 8 のバリキャップ D ）と、この容量可変ダイオードに前記容量選択信号に応じた電圧を印加する印加手段（例えば、図 8 の D / A コンバータ回路 8 0 1 ）を有することを特徴としている。

40

**【 0 0 1 8 】**

この請求項 4 に記載の発明によれば、印加手段によって容量可変ダイオードを制御することによって、可変同調容量回路の容量を容易に可変することができる。

**【 0 0 1 9 】**

請求項 5 に記載の発明は、請求項 1 ~ 3 のいずれか一項に記載の電波受信装置であって、少なくとも第 1 の周波数及び第 2 の周波数それぞれの電波に対応する容量選択信号の第 1 の設定値及び第 2 の設定値を記憶する記憶回路（例えば、図 2 の記憶回路 2 0 7 ）を備え、前記設定手段は、少なくとも第 1 の周波数及び第 2 の周波数それぞれの電波に対応する容量選択信号の第 1 の設定値及び第 2 の設定値を前記記憶回路に設定可能であることを特徴としている。

50

## 【0020】

この請求項5に記載の発明によれば、設定手段は複数の周波数に対応する容量選択信号の設定値を記憶回路に記憶することができる。これにより、複数の周波数の電波に対応した電波受信装置を実現することができる。

## 【0021】

請求項6に記載の発明の電波時計は、標準電波を受信する請求項1～5のいずれか一項に記載の電波受信装置と、この電波受信装置によって受信された標準電波に基づいて標準タイムコードを生成するタイムコード生成手段（例えば、図1のタイムコード生成部107）と、現在時刻を計数する時刻計数手段（例えば、図1の計時回路部108）と、前記タイムコード生成手段によって生成された標準タイムコードに基づいて前記時刻計数手段で計数される現在時刻データを修正する修正手段（例えば、図1のCPU101）と、を備えることを特徴としている。

10

## 【0022】

この請求項6に記載の発明によれば、電波受信装置の備える可変同調容量回路の容量を容易に調整可能であるため、標準電波と最適な同調を行う電波時計を実現することができる。

## 【0023】

請求項7に記載の発明の同調容量設定方法は、容量選択信号の設定値に従って可変同調容量回路の容量を可変することにより、所定周波数の電波を同調して受信する電波受信装置における同調容量設定方法であって、容量選択信号を変化させるとともに、この変化による受信レベルを検出し、この受信レベルが所定の条件を満たした場合に容量選択信号の値を設定値とすることにより同調容量を設定している。

20

## 【0024】

この請求項7に記載の発明によれば、検出された受信レベルが所定条件を満たした時の容量選択信号の値を設定値とすることができる。この設定値によって、可変同調容量回路の容量を可変することができる。従って、例えば、検出された受信レベルが所定の条件を満たしたときの容量選択信号の値を設定値とすれば、自動的に受信電波に最適な同調を示すことができる。

## 【0025】

## 【発明の実施の形態】

以下、本発明の実施の形態を図示例と共に説明する。また、各実施の形態において、本発明の電波受信装置を電波時計に適用した場合を例として説明するが、その他、電波を受信するための装置であれば、本発明が適用可能なものはこれに限らない。

30

## 【0026】

図1は、電波時計1の回路構成図であり、CPU（Central Processing Unit）101、入力部102、表示部103、RAM（Random Access Memory）104、ROM（Read Only Memory）105、受信制御部106、タイムコード生成部107、計時回路部108及び発振回路部109によって構成されており、発振回路部109を除く各部はバス110によって接続されている。また計時回路部108には発振回路部109が接続される。

40

## 【0027】

CPU101は、所定のタイミング或いは入力部102から入力された操作信号等に応じて、ROM105内に格納された各種プログラムを読み出してRAM104内に展開し、当該プログラムに基づいて各機能部への指示やデータの転送等を行う。

## 【0028】

特に、CPU101は、例えば所定時間毎に受信制御部106を制御して長波標準電波の受信処理を実行し、タイムコード生成部107から入力された標準タイムコードに基づいて計時回路部108で計数される現在時刻データを修正するとともに、当該修正した現在時刻データに基づく表示信号を表示部103に出力して表示時刻を更新させる等の各種制御を行う。更にCPU101は、電波受信装置200に同調モード又は受信モードの2つ

50

の動作モードの何れかを示す信号を出力する。

【0029】

入力部102は、電波時計1に各種機能を実行させる為のスイッチ等で構成される。そして、これらのスイッチが操作された時には、対応するスイッチの操作信号がCPU101に出力される。

【0030】

表示部103は、小型液晶ディスプレイ等により構成され、CPU101からのデータ、例えば計時回路部108による現在時刻データ等をデジタル表示する。

【0031】

RAM104は、CPU101の制御の下、CPU101で処理されたデータを記憶するとともに、記憶しているデータをCPU101に出力するために用いられる。ROM105は、主に、電波時計1に係るシステムプログラムやアプリケーションプログラム等を記憶する。

【0032】

受信制御部106は電波受信装置200を備える。電波受信装置200は、長波標準電波の不要な周波数成分をカットして該当する周波数信号を取り出し、周波数信号を対応する電気信号に変換して出力する。

【0033】

タイムコード生成部107は、電波受信装置200から出力された信号に基づいて、標準時刻コード、積算コード及び曜日コード等の時計機能に必要なデータを含む標準タイムコードを生成して、CPU101に出力する。

【0034】

計時回路部108は、発振回路部109から入力される信号を計数して、現在時刻データ等を得る。そして当該現在時刻データをCPU101に出力する。発振回路部109は、常時一定周波数の信号を出力する回路である。

【0035】

図2は、本実施の形態における電波受信装置200の回路ブロック図である。電波受信装置200はアンテナANT、コンデンサレイ201、フロントエンド回路202、検波整流回路203、波形整形回路204、受信レベル検出回路205、制御回路206及び記憶回路207等によって構成される。

【0036】

アンテナANTは、長波標準電波を受信することができ、例えばバーアンテナ等によって構成される。受信した電波は、コンデンサレイ201に入力される。

【0037】

コンデンサレイ201の回路構成を図3に示す。コンデンサレイ201はコンデンサC1～Cn（nは2以上の整数）、トランジスタT1～Tnを含み、直列に接続されたトランジスタとコンデンサが複数並列接続されて構成される。

【0038】

更に、外付けコンデンサCex1及びCex2が接続可能なように接続端子J1及びJ2を含む。外付けコンデンサCex1及びCex2は、トランジスタTex1及びTex2とそれぞれ直列に接続され、更にコンデンサC1～Cnに対して並列に接続される。尚、外付けコンデンサCex1及びCex2は、例えばコンデンサC1～Cnの容量に比べて比較的大きな容量を持つコンデンサであり、状況に応じて付加する。

【0039】

また、コンデンサC1～Cnは、対応するトランジスタT1～Tnのスイッチ動作によって組み合わせられて、コンデンサレイ201全体の容量が決定される。更に、後述する同調モードにおいて、コンデンサレイ201全体の容量が大きくなるように順次トランジスタT1～Tnを切り返る為、コンデンサC1～Cnは、例えば容量の大きい順番等のように、所定の順番に配接されている。

【0040】

10

20

30

40

50

デコーダ回路300には、制御回路206から出力された容量選択信号S1が入力される。デコーダ回路300は、容量選択信号S1のデコードを行い、各トランジスタのオンオフを制御する切替データを出力する。トランジスタT1~Tn、Tex1及びTex2のゲートには、デコーダ回路300から出力された切替データD1~Dn、Dex1及びDex2がそれぞれ入力される。

【0041】

例えば、切替データD1が“1”の時、トランジスタT1がオン状態になり、コンデンサC1はアンテナANTに対して並列に接続される。また、切替データD1が“0”の時、トランジスタT1がオフ状態となり、コンデンサC1はアンテナANTと電氣的に切り離される。他のトランジスタについても同様の動作を行う。

10

【0042】

尚、デコーダ回路300は、容量選択信号S1に従って各トランジスタのオンオフを制御可能な信号を出力する回路(マルチプレクサ、リングカウンタ等)であればよい。

【0043】

アンテナANTのインダクタンスと、アンテナANTに並列に接続されるコンデンサの容量とによって同調周波数が決定され、アンテナANTによって受信された電波は電気信号に変換されて信号S2として出力される。

【0044】

フロントエンド回路202には信号S2及び信号S5が入力される。フロントエンド回路202は、信号S2に対して所定の信号処理を施し、処理した信号を信号S3として出力する。

20

【0045】

例えば、電波受信装置200がストレート方式で構成される場合、フロントエンド回路202は信号S2を増幅する増幅回路やフィルタ等を含む。またスーパーヘテロダイン方式で構成される場合、フロントエンド回路202は局部発振周波数の信号を生成する発振回路、当該発振回路によって生成された信号と信号S2とを合成して中間周波数信号を生成する周波数変換回路等を含む。

【0046】

またフロントエンド回路202は、出力される信号S3の信号レベルが最適なレベルになるように、AGCフィードバック電圧となる信号S5に基づいて回路内に含まれる増幅回路の増幅度の調整(AGC)等を行う。

30

【0047】

検波整流回路203には信号S3が入力され、信号S3よりベースバンド信号を検出する。そして検波整流回路203は、検出したベースバンド信号を信号S4として出力する。また検波整流回路203は、信号S3の信号レベルに従って信号S5をフロントエンド回路202及び受信レベル検出回路205に出力する。

【0048】

波形整形回路204には信号S4が入力され、信号S4をタイムコード生成部107に対して適した信号に波形整形を行い、信号Sdとして出力する。受信レベル検出回路205には信号S5が入力され、信号S5を増幅等することによって加工し、受信レベル信号S6として出力する。

40

【0049】

制御回路206には、受信レベル信号S6と、CPU101からの信号S0とが入力される。信号S0は同調モード又は受信モードのうち、何れかの動作モードを指示する信号である。信号S0が同調モードを示す場合、制御回路206はコンデンサアレイ201のトランジスタT1~Tn、Tex1及びTex2のオン/オフを制御する為の容量選択信号S1を出力する。そして、受信レベル信号S6に基づいて受信電波と最適な同調を示すときのトランジスタT1~Tn、Tex1及びTex2のオン/オフの組み合わせを記憶回路207に記憶させる。

【0050】

50

信号S0が受信モードを示す場合、制御回路206は記憶回路207から受信電波の周波数に対応する設定値を読み出して、当該設定値を容量選択信号S1としてコンデンサレイ201に出力する。同調モード及び受信モードの詳細な動作の流れについては、フローチャートを用いて後述する。

【0051】

また、制御回路206は設定値記憶部2061及び受信レベル記憶部2062を含む。各記憶部はRAM等の一時記憶メモリによって構成される。

【0052】

記憶回路207には、制御回路206から出力された設定値が記憶される。記憶回路207はEEPROM(Electrically Erasable Programmable Read-Only Memory)等のデータの読み書き可能な不揮発性メモリで構成され、設定値データテーブル2071等を記憶する。

10

【0053】

図4は、設定値データテーブル2071の一例を示した図である。設定値データテーブル2071には、受信電波の周波数と容量選択信号S1の設定値が対応付けて記憶されている。

【0054】

具体的に説明すると、デコーダ回路300から出力される切替データD1~Dn、Dex1及びDex2は、例えばn=6とすると、切替データD1~D6、Dex1及びDex2の8個のデータとなり、この8個のデータによって8個のトランジスタT1~T6、Tex1及びTex2のオン/オフが制御されることになる。

20

【0055】

例えば、受信モードにおいて、制御回路206から出力された容量選択信号S1の設定値が“14H”の場合、デコーダ回路300によって“00010100”とデコードされる。切替データはデコードされた値の各ビットに応じた値を持つ。例えば、切替データD1~D3、D5、Dex1及びDex2は“0”、切替データD4及びD6は“1”となり、各トランジスタのゲートに入力される。するとトランジスタT4及びT6がオン状態となるため、コンデンサC4とC6がアンテナANTに対して並列接続される。

【0056】

また、例えば、受信モードにおいて、第2周波数の電波と同調したい場合、制御回路206は設定値データテーブル2071から第2周波数に対応する設定値“30H”を読み出す。そして当該設定値を容量選択信号S1としてコンデンサレイ201のデコーダ回路300に出力する。

30

【0057】

この場合、容量選択信号S1の値はデコーダ回路300によって“00110000”とデコードされ、例えば、切替データD1、D2、D5、D6、Dex1及びDex2は“0”、切替データD3及びD4は“1”として各トランジスタのゲートに入力される。するとトランジスタT3及びT4がオン状態となり、コンデンサC3及びC4がアンテナANTに対して並列接続される。

【0058】

各設定値は、同調モードによって設定され、設定値データテーブル2071に記憶される。また、電波受信装置200の特性や、その他回路との影響等によって、電波時計ごとに設定値は異なる。

40

【0059】

次に、コンデンサレイ201の所定周波数に対する同調容量の設定方法について説明する。図5は、同調モード時における電波受信装置200の動作の流れを説明する為のフローチャートである。CPU101から同調モードを示す信号S0が制御回路206に入力されると、同調モードの動作が開始する。

【0060】

また、同調モードは、電波受信装置200のみの単体ではなく、電波受信装置200が電

50



波時計の内部回路として組み込まれた後の工場出荷前等に行われる。

【0061】

まず制御回路206は、コンデンサレイ201に含まれるトランジスタ $T_1 \sim T_n$ 、 $T_{ex1}$ 及び $T_{ex2}$ を全てオフ状態にすることを指示する容量選択信号 $S_1$ を出力する(ステップA1)。同時に、制御回路206はステップA1において出力した容量選択信号 $S_1$ の設定値を設定値記憶部2061に記憶する(ステップA2)。

【0062】

次に制御回路206は受信レベル信号 $S_6$ の値を受信レベル記憶部2062に記憶し(ステップA3)、コンデンサレイ201の同調容量を1段階上げるように容量選択信号 $S_1$ の設定値を変更して出力する(ステップA4)。

10

【0063】

そして制御回路206は、受信レベル信号 $S_6$ の値と受信レベル記憶部2062に記憶された値とを比較する(ステップA5)。受信レベル信号 $S_6$ の示す値の方が記憶された値よりも大きい場合(ステップA6; Yes)、ステップA2から動作を繰り返す。

【0064】

受信レベル信号 $S_6$ の示す値の方が記憶された値よりも小さい場合(ステップA6; No)、制御回路206は設定値記憶部2061に記憶されているデータを設定値データテーブル2071に記憶する(ステップA7)。この際、設定値は受信電波の周波数と対応付けて記憶される。そして同調モードが終了する。

【0065】

ここでステップA6における受信レベルの比較判断について具体的に説明する。図7はコンデンサレイ201の同調容量と受信レベル信号 $S_6$ の示す受信レベルとの関係を示した図である。

20

【0066】

例えば、コンデンサレイ201の同調容量が $C$ 、受信レベル記憶部2062に受信レベル $X$ が記憶されているとする。そしてコンデンサレイ201の同調容量を1段階上げるように制御回路206が容量選択信号 $S_1$ を出力し(ステップA4に該当)、同調容量が $C'$ になったとする。このときの受信レベル信号 $S_6$ が受信レベル $X'$ を示すと、受信レベル $X < 受信レベルX'$ であるため、容量選択信号 $S_1$ の設定値が設定値記憶部2061に記憶される(ステップA2に該当)。また、受信レベル $X'$ が受信レベル記憶部206

30

【0067】

続いて再びコンデンサレイ201の同調容量を1段階上げるように制御回路206が容量選択信号 $S_1$ を出力し(ステップA4に該当)、同調容量が $C''$ になったとする。このときの受信レベル信号 $S_6$ が受信レベル $X$ を示すと、受信レベル $X < 受信レベルX'$ となる。即ち、前回出力した容量選択信号 $S_1$ の設定値の方が、今回出力した容量選択信号 $S_1$ の設定値よりも高い受信レベルを導き出したことになる。

【0068】

従って、設定値記憶部2061に記憶されているデータの示すトランジスタ $T_1 \sim T_n$ 、 $T_{ex1}$ 及び $T_{ex2}$ のオン/オフの組み合わせ(即ち、アンテナANTに対して並列接続されるコンデンサの組み合わせ)が受信電波と最適な同調を行う状態であるとし、設定値記憶部2061に記憶されているデータが設定値データテーブル2071に記憶される(ステップA7に該当)。

40

【0069】

尚、コンデンサ $C_1 \sim C_n$ の何れの組み合わせによっても、受信電波と最適な同調を示す状態にならない場合は、外付けコンデンサ $C_{ex1}$ 又は $C_{ex2}$ を接続端子 $J_1$ 又は $J_2$ に接続し、再度同調モードを行う。

【0070】

図6は、受信モード時における電波受信装置200の動作の流れを説明する為のフローチャートである。CPU101から受信モードを示す信号 $S_0$ が制御回路206に入力され

50

ると、受信モードの動作が開始する。

【0071】

まず制御回路206は設定値データテーブル2071より受信電波の周波数に対応する設定値を読み出す(ステップB1)。そして読み出した設定値を容量選択信号S1としてコンデンサアレイ201に出力する(ステップB2)。コンデンサアレイ201は容量選択信号S1を入力すると、デコーダ回路300でデコードし、各トランジスタのゲートに切替データを出力する。これにより、アンテナANTに対して並列に接続されるコンデンサが決定され、受信電波に対して最適な同調容量となる。

【0072】

以上、説明したように、同調モード時はコンデンサアレイ201の同調容量を1段階ずつ上昇させ(容量を大きくさせ)、その時の受信レベル信号S6の値と、前回の受信レベル信号S6の値とを比較する。前回の受信レベル信号S6の値の方が大きかった場合は、コンデンサアレイ201の前回のコンデンサ接続の組み合わせを示す容量選択信号S1の設定値を記憶回路207に記憶させる。

10

【0073】

これにより、受信電波と最適な同調を行うためのコンデンサ接続の組み合わせ(同調容量)を簡単に把握することができる。更に記憶回路207には複数の容量選択信号S1の設定値を記憶することができるため、複数の周波数の電波を受信可能な電波受信装置を実現することができる。

【0074】

更に受信モード時では、受信したい電波の周波数に対応する設定値が容量選択信号S1としてコンデンサアレイ201に出力されることにより、受信電波と最適な同調を示す同調容量に簡単に設定することができる。

20

【0075】

以上、本発明を適用した実施の形態を説明したが、本発明は上述の実施の形態についてのみ限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々変更を加え得ることは勿論である。

【0076】

例えば、コンデンサアレイ201は図3に示すように、直列接続されたトランジスタとコンデンサが複数並列接続されて構成し、デコーダ回路300から出力される切替データによってトランジスタのオン/オフが制御されることによって同調容量を可変させることとしたが、バリキャップ(容量可変ダイオード)を用いて同調容量を可変させるように構成してもよい。

30

【0077】

図8は、バリキャップDを用いた場合のコンデンサアレイ800の回路構成図である。コンデンサアレイ800は、バリキャップD、コンデンサC11及びC12、抵抗R、D/Aコンバータ回路801等によって構成される。

【0078】

D/Aコンバータ回路801には、制御回路206から出力された容量選択信号S1が入力される。そして容量選択信号S1の設定値に基づいてD/A変換を行い、所定の電圧レベルを持つ信号を出力する。バリキャップDは、D/Aコンバータ回路801から出力される信号の電圧レベルに応じて容量が可変される。これにより、コンデンサアレイ800の同調容量が変化し、受信電波と最適な同調を行う同調周波数に設定することができる。

40

【0079】

また、同調モードと受信モードとを別々のモードとして行うこととして説明したが、2つのモードを1つのモードとして同時に行ってもよい。例えば、受信モードを行う前に同調モードを行って、受信電波について最適な同調を示す設定値を求める。その後受信モードを行うことにより、常に受信電波と最適な同調を行う電波受信装置を実現することができる。

【0080】

50

## 【発明の効果】

請求項 1 に記載の発明によれば、検出回路によって検出された受信レベルが所定条件を満たした時の容量選択信号の値を設定値とすることができる。この設定値によって、可変同調容量回路の容量を可変することができる。従って、設定手段が、例えば、検出回路によって検出された受信レベルが所定の条件を満たしたときの容量選択信号の値を設定値とすれば、自動的に受信電波に最適な同調を示すことができる。

## 【0081】

請求項 2 に記載の発明によれば、検出回路によって検出される受信レベルがピーク値或いはピーク値に最も近い値を示した時の容量選択信号の値を設定値とすることができる。

## 【0082】

請求項 3 に記載の発明によれば、複数の内部容量回路に含まれるスイッチ素子を容量選択信号に従って動作させることにより、可変同調容量回路の容量を容易に可変させることができる。更に内部容量回路に対して外部コンデンサを並列に接続することができ、必要に応じて外部コンデンサを組み合わせることで同調容量を調整することができる。

## 【0083】

請求項 4 に記載の発明によれば、印加手段によって容量可変ダイオードを制御することによって、可変同調容量回路の容量を容易に可変することができる。

## 【0084】

請求項 5 に記載の発明によれば、設定手段は複数の周波数に対応する容量選択信号の設定値を記憶回路に記憶することができる。これにより、複数の周波数の電波に対応した電波受信装置を実現することができる。

## 【0085】

請求項 6 に記載の発明によれば、電波受信装置の備える可変同調容量回路の容量を容易に調整可能であるため、標準電波と最適な同調を行う電波時計を実現することができる。

## 【0086】

請求項 7 に記載の発明によれば、検出された受信レベルが所定条件を満たした時の容量選択信号の値を設定値とすることができる。この設定値によって、可変同調容量回路の容量を可変することができる。従って、例えば、検出された受信レベルが所定の条件を満たしたときの容量選択信号の値を設定値とすれば、自動的に受信電波に最適な同調を示すことができる。

## 【図面の簡単な説明】

【図 1】電波時計の内部構成を示すブロック図。

【図 2】電波受信装置の回路ブロック図。

【図 3】コンデンサアレイの回路構成図。

【図 4】設定値データテーブルのデータ構成を示す図。

【図 5】同調モード時の電波受信装置の動作を示すフローチャート。

【図 6】受信モード時の電波受信装置の動作を示すフローチャート。

【図 7】電波信号の受信レベルと同調容量の関係図。

【図 8】バリキャップを用いた場合のコンデンサアレイの回路構成図。

【図 9】長波標準電波の波形を示す図。

## 【符号の説明】

1	電波時計
101	CPU
102	入力部
103	表示部
104	RAM
105	ROM
106	受信制御部
200	電波受信装置
ANT	アンテナ

10

20

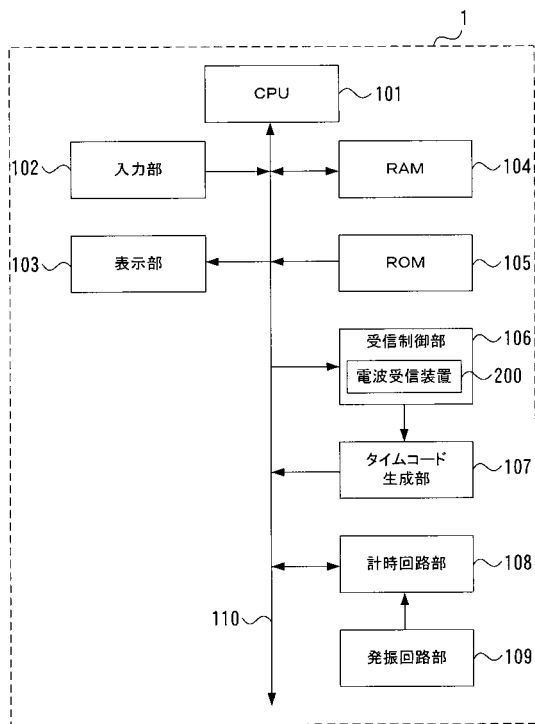
30

40

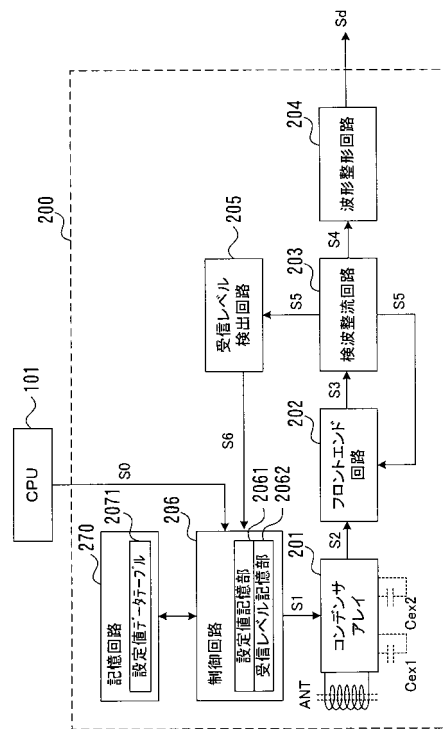
50

- 2 0 1     コンデンサアレイ
- 3 0 0     デコーダ回路
- 2 0 2     フロントエンド回路
- 2 0 3     検波整流回路
- 2 0 4     波形整形回路
- 2 0 5     受信レベル検出回路
- 2 0 6     制御回路
- 2 0 6 1     制御データ記憶部
- 2 0 6 2     受信レベル記憶部
- 2 0 7     記憶回路
- 2 0 7 1     設定値データテーブル
- 1 0 7     タイムコード生成部
- 1 0 8     計時回路部
- 1 0 9     発振回路部

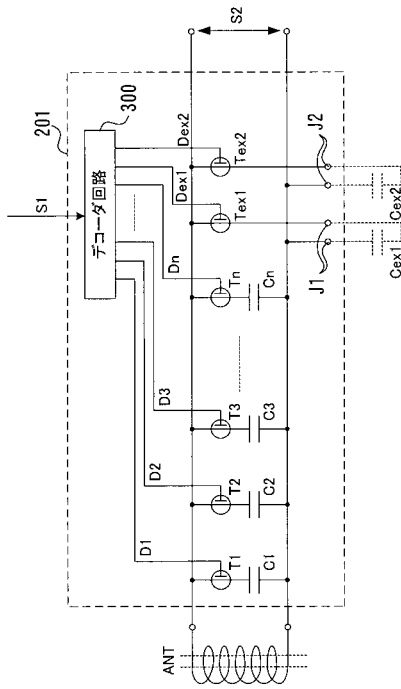
【 図 1 】



【 図 2 】



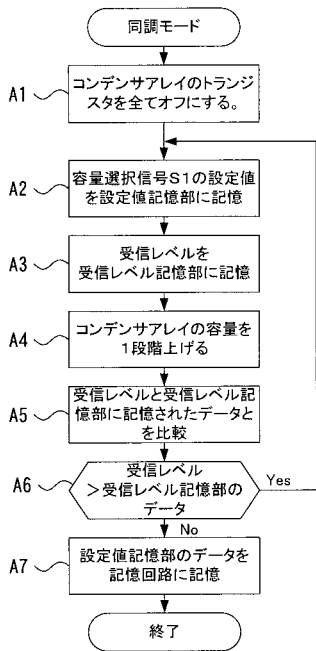
【 図 3 】



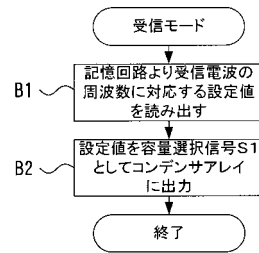
【 図 4 】

周波数	設定値
第1周波数	14H
第2周波数	30H
第3周波数	58H

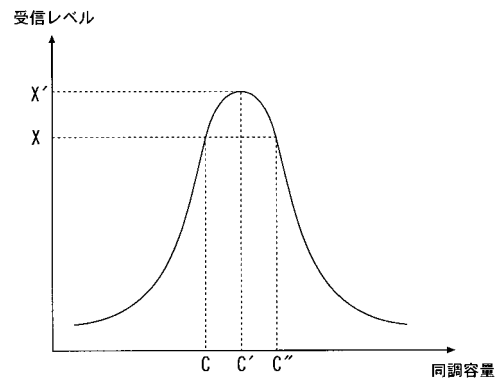
【 図 5 】



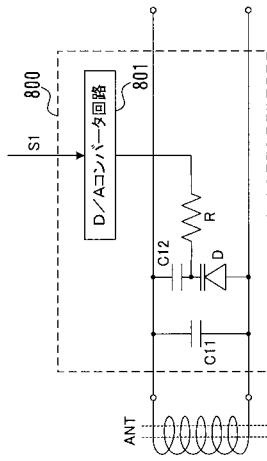
【 図 6 】



【 図 7 】



【 図 8 】



【 図 9 】

