

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6527788号
(P6527788)

(45) 発行日 令和1年6月5日(2019.6.5)

(24) 登録日 令和1年5月17日(2019.5.17)

(51) Int.Cl.		F I			
H03K 17/00	(2006.01)	H03K 17/00			B
H03K 17/687	(2006.01)	H03K 17/687			A

請求項の数 13 (全 31 頁)

(21) 出願番号	特願2015-163317 (P2015-163317)	(73) 特許権者	509186579
(22) 出願日	平成27年8月21日 (2015.8.21)		日立オートモティブシステムズ株式会社
(65) 公開番号	特開2017-41813 (P2017-41813A)		茨城県ひたちなか市高場2520番地
(43) 公開日	平成29年2月23日 (2017.2.23)	(74) 代理人	100098660
審査請求日	平成29年8月25日 (2017.8.25)		弁理士 戸田 裕二
		(72) 発明者	曾根原 理仁
			茨城県ひたちなか市高場2520番地 日
			立オートモティブシステムズ株式会社内
		(72) 発明者	小林 洋一郎
			茨城県ひたちなか市高場2520番地 日
			立オートモティブシステムズ株式会社内
		審査官	竹内 亨

最終頁に続く

(54) 【発明の名称】 電磁負荷駆動装置

(57) 【特許請求の範囲】

【請求項1】

制御用端子を有し、前記制御用端子に印加される電圧に応じて電磁負荷への通電をオン／オフする第1のスイッチング素子と、

前記電磁負荷に並列接続され、前記第1のスイッチング素子のオフ期間に前記電磁負荷の通電電流を還流する第1の還流回路と、

前記第1の還流回路のオープン状態を検出する故障検出回路と、

前記第1のスイッチング素子をオンするための第1の電圧又は前記第1のスイッチング素子をオフするための第2の電圧を前記制御用端子に印加するドライバと、を備え、

前記ドライバは、

前記第1のスイッチング素子のオフ期間に、前記オープン状態が検出された場合、前記制御用端子に印加する電圧を、前記第1の電圧と前記第2の電圧との間の範囲の第3の電圧に補正する

ことを特徴とする電磁負荷駆動装置。

【請求項2】

請求項1に記載の電磁負荷駆動装置であって、

前記故障検出回路は、

前記第1のスイッチング素子のオフ時に、前記第1のスイッチング素子と前記電磁負荷との接続点の電圧が閾値以上変化した場合に通電する半導体素子を備え、

前記ドライバは、

前記半導体素子の通電電流に基づいて、前記制御用端子に印加する電圧を、前記第3の電圧に補正する

ことを特徴とする電磁負荷駆動装置。

【請求項3】

請求項2に記載の電磁負荷駆動装置であって、

前記故障検出回路は、

第1の制御信号に応じて前記閾値を変更するシフト回路をさらに備える

ことを特徴とする電磁負荷駆動装置。

【請求項4】

請求項3に記載の電磁負荷駆動装置であって、

前記シフト回路は、

前記半導体素子と前記接続点とに接続され、前記第1の制御信号に応じた抵抗値に切り替え可能な抵抗である

ことを特徴とする電磁負荷駆動装置。

10

【請求項5】

請求項1に記載の電磁負荷駆動装置であって、

前記故障検出回路は、

前記第1のスイッチング素子のオフ時に、前記制御用端子に印加される電圧が閾値以上変化した場合に通電する半導体素子を備え、

前記ドライバは、

前記半導体素子の通電電流に基づいて、前記制御用端子に印加する電圧を、前記第3の電圧に補正する

ことを特徴とする電磁負荷駆動装置。

20

【請求項6】

請求項1に記載の電磁負荷駆動装置であって、

前記第1の還流回路に並列接続される第2の還流回路をさらに備える

ことを特徴とする電磁負荷駆動装置。

【請求項7】

請求項6に記載の電磁負荷駆動装置であって、

前記第1の還流回路は、

第2のスイッチング素子であり、

前記第2の還流回路は、

前記第2のスイッチング素子のボディダイオードである

ことを特徴とする電磁負荷駆動装置。

30

【請求項8】

請求項1に記載の電磁負荷駆動装置であって、

前記電磁負荷駆動装置の温度を測定する温度センサをさらに備え、

前記ドライバは、

測定された前記電磁負荷駆動装置の温度が所定温度以上の場合、前記第2の電圧を前記制御用端子に印加する

ことを特徴とする電磁負荷駆動装置。

40

【請求項9】

請求項1に記載の電磁負荷駆動装置であって、

前記ドライバを制御するための第2の制御信号を前記ドライバに送信する制御回路をさらに備え、

前記ドライバは、

前記第1のスイッチング素子のオフ期間に、前記オープン状態が検出された場合、前記制御回路にその旨を通知し、

前記制御回路は、

前記ドライバから通知があった場合、前記ドライバの駆動を停止するための処理を行う

50

ことを特徴とする電磁負荷駆動装置。

【請求項 10】

請求項 3 に記載の電磁負荷駆動装置であって、
前記電磁負荷の通電電流を測定する電流センサをさらに備え、
前記シフト回路は、
測定された前記電磁負荷の通電電流が所定電流以下の場合、前記閾値を大きくするようにシフトする

ことを特徴とする電磁負荷駆動装置。

【請求項 11】

請求項 1 に記載の電磁負荷駆動装置であって、
前記電磁負荷駆動装置の温度を測定する温度センサと、
測定された前記電磁負荷駆動装置の温度が所定温度以上の場合、上位システムから入力される電流指示値より小さい電流になるように、前記ドライバを制御するための第 2 の制御信号を前記ドライバに送信する電流制御装置と、
をさらに備えることを特徴とする電磁負荷駆動装置。

10

【請求項 12】

請求項 1 に記載の電磁負荷駆動装置であって、
前記電磁負荷と、
前記電磁負荷に直列接続されるコンデンサと、
前記コンデンサに並列接続される負荷に印加される電圧が参照電圧と等しくなるように、前記ドライバを制御するための第 2 の制御信号を前記ドライバに送信する電圧制御回路と、
をさらに備えることを特徴とする電磁負荷駆動装置。

20

【請求項 13】

請求項 1 に記載の電磁負荷駆動装置であって、
前記電磁負荷の通電電流を測定する電流センサと、
測定された前記電磁負荷の通電電流が上位システムから入力される電流指示値と等しくなるように、前記ドライバを制御するための第 2 の制御信号を前記ドライバに送信する電流制御装置と、
をさらに備えることを特徴とする電磁負荷駆動装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電磁負荷駆動装置に関する。

【背景技術】

【0002】

従来、車両に搭載される各種機器の電子制御化が進んでおり、これに伴って、電気信号を機械的運動や油圧に変換するために、モータやソレノイドなどの電動アクチュエータが広く用いられるようになってきている。また、これら電動アクチュエータや、それを制御する制御装置は、車載バッテリーからスイッチングレギュレータなどの電源回路で電圧値を昇圧・降圧した電力を供給される。

40

【0003】

これら電動アクチュエータやスイッチングレギュレータなどでは、電磁負荷にエネルギーを供給する駆動回路を備えている。これらの駆動回路では、安全な動作を保証するために、電磁負荷や駆動回路に断線故障や短絡故障などが発生した場合、その故障状態を検出する機能が必要である。

【0004】

例えば、駆動回路の故障状態の検出として、特許文献 1 では、「フライホイールダイオードとしてのショットキーバリアダイオードが何らかの原因でオープン状態に陥ったときにスイッチングレギュレータが劣化又は破壊されないように破壊防止機能を備えたスイッ

50

チングレギュレータ」が記載されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2011-83104号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかし、特許文献1では、「降圧型スイッチングレギュレータは出力端子に接続されるフライホイールダイオードが何らかの原因によりオープン状態に陥るとなると検知トランジスタがオンしてスイッチングトランジスタにPWM駆動信号が供給されるのを停止させ、スイッチングトランジスタ及びその他の回路素子が劣化又は破壊されるのを防止することができる。」と記載されている。

10

【0007】

このように、従来のフライホイールダイオードのオープン状態が検知可能な回路を備えた電磁負荷駆動装置では、オープン状態を検出すると、PWM駆動信号を停止させていた。しかし、降圧型スイッチングレギュレータを含む電磁負荷駆動装置及び、それを含むシステムでは、停止する前に安全な状態に遷移したり、データをメモリに書き込んだりする必要がある、故障検知後も継続した動作が必要である点が考慮されていなかった。

【0008】

20

上記課題に鑑みて、本発明の目的は、電磁負荷の逆起電力による故障を回避しつつ、還流電流の経路がオープン状態となった後も、継続して電磁負荷を駆動することができる電磁負荷駆動装置を提供することにある。

【課題を解決するための手段】

【0009】

上記目的を達成するために、本発明は、制御用端子を有し、前記制御用端子に印加される電圧に応じて電磁負荷への通電をオン/オフする第1のスイッチング素子と、前記電磁負荷に並列接続され、前記第1のスイッチング素子のオフ期間に前記電磁負荷の通電電流を還流する第1の還流回路と、前記第1の還流回路のオープン状態を検出する故障検出回路と、前記第1のスイッチング素子をオンするための第1の電圧又は前記第1のスイッチング素子をオフするための第2の電圧を前記制御用端子に印加するドライバと、を備え、前記ドライバは、前記第1のスイッチング素子のオフ期間に、前記オープン状態が検出された場合、前記制御用端子に印加する電圧を、前記第1の電圧と前記第2の電圧との間の範囲の第3の電圧に補正する。

30

【発明の効果】

【0010】

本発明によれば、電磁負荷の逆起電力による故障を回避しつつ、還流電流の経路がオープン状態となった後も、継続して電磁負荷を駆動することができる。上記した以外の課題、構成及び効果は、以下の実施形態の説明により明らかにされる。

【図面の簡単な説明】

40

【0011】

【図1】本発明の第1の実施形態による電磁負荷駆動装置の構成の一例を示すブロック図である。

【図2】本発明の第1の実施形態による電磁負荷駆動装置の回路動作の一例を示すタイミングチャートである。

【図3】本発明の第1の実施形態における故障検出回路の構成の一例を示すブロック図である。

【図4】本発明の第1の実施形態における故障検出回路の構成の別の一例を示すブロック図である。

【図5】図4の構成における電磁負荷駆動装置の動作の一例を示すタイミングチャートで

50

ある。

【図6】本発明の第1の実施形態における故障検出回路の構成の別の一例を示すブロック図である。

【図7】図6の構成における電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

【図8】本発明の第1の実施形態におけるブリドライバの構成の一例を示すブロック図である。

【図9】本発明の第1の実施形態におけるブリドライバの構成の別の一例を示すブロック図である。

【図10】本発明の第1の実施形態における電磁負荷駆動装置の別の構成である電磁負荷駆動装置の一例を示すブロック図である。

10

【図11】図10の構成による電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

【図12】本発明の第1の実施形態による電磁負荷駆動装置の変形例による電磁負荷駆動装置の構成の一例を示すブロック図である。

【図13】図12の構成による電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

【図14】本発明の第2の実施形態による電磁負荷駆動装置の構成の一例を示すブロック図である。

【図15】図14の構成における電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

20

【図16】本発明の第2の実施形態による電磁負荷駆動装置の変形例による電磁負荷駆動装置の構成の一例を示すブロック図である。

【図17】本発明の第3の実施形態による電磁負荷駆動装置の構成の一例を示すブロック図である。

【図18】図17の構成における電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

【図19】本発明の第3の実施形態による還流回路と第二の還流回路の構成の一例を示すブロック図である。

【図20】本発明の第3の実施形態による還流回路と第二の還流回路の別の構成の一例を示すブロック図である。

30

【図21】本発明の第4の実施形態による電磁負荷駆動装置の構成の一例を示すブロック図である。

【図22】図21の構成における電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

【図23】本発明の第5の実施形態による電磁負荷駆動装置の構成の一例を示すブロック図である。

【図24】図22の構成における電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

【図25】本発明の第6の実施形態による電磁負荷駆動装置の構成の一例を示すブロック図である。

40

【図26】図25に示す電磁負荷駆動装置の動作の一例を示すタイミングチャートである。

【図27】本発明の第7の実施形態による電磁負荷駆動装置と、電磁負荷駆動装置100Kを用いた車載制御装置の構成の一例を示すブロック図である。

【図28】図27に示す車載制御装置の動作の一例を示すタイミングチャートである。

【図29】本発明の第8の実施形態として、本発明の電磁負荷駆動装置を降圧型スイッチングレギュレータに適用した制御装置の一例を示すブロック図である。

【図30】本発明の第9の実施形態として、本発明の車載制御装置をハイサイド駆動のリニアソレノイドドライバに適用した例を示すブロック図である

50

【図31】本発明の第9の実施形態として、本発明の車載制御装置をローサイド駆動のリニアソレノイドドライバに適用した例を示すブロック図である

【図32】本発明の第10の実施形態として、本発明の電磁負荷駆動装置をハイサイド駆動のインジェクタドライバに適用した例を示すブロック図である。

【図33】図32に示すインジェクタドライバの動作の一例を示すタイミングチャートである。

【発明を実施するための形態】

【0012】

以下の各実施形態では、還流電流の経路がオープン状態となった後も、継続して動作が可能な電磁負荷駆動装置の構成及び動作について説明する。なお、各図において、同一符号は同一部分を示す。

10

【0013】

(第1の実施形態)

図1は、本発明の第1の実施形態による電磁負荷駆動装置100Aの構成の一例を示すブロック図である。図1に示す電磁負荷駆動装置100Aは、直流電源の正極側VBと、直流電源の負極側GNDとに接続される。電磁負荷駆動装置100Aは、制御信号INによって制御され、LOAD端子とGNDの間に接続された電磁負荷101(誘導負荷)を電流ILで駆動する。

【0014】

電磁負荷駆動装置100Aは、NMOS(N-channel Metal Oxide Semiconductor)で構成されたスイッチング素子1と、電磁負荷101と並列に接続された還流回路2と、LOAD端子に接続され還流回路2のオープン状態を検出すると検出信号DETにH(High Level)を出力する故障検出回路3と、制御信号INと検出信号DETを入力としてスイッチング素子1のゲート端子HGATEを制御するプリドライバ4と、を備えている。

20

【0015】

換言すれば、スイッチング素子1は、ゲート端子(制御用端子)を有し、ゲート端子に印加される電圧に応じて電磁負荷101への通電をオン/オフする。還流回路2は、電磁負荷101に並列接続され、スイッチング素子1のオフ期間に電磁負荷101の通電電流を還流する。故障検出回路3は、還流回路2のオープン状態を検出する。なお、プリドライバ4は、スイッチング素子1をオンするための第1の電圧又はスイッチング素子1をオフするための第2の電圧をゲート端子に印加する。

30

【0016】

還流回路2は、ショットキーバリアダイオードなど、順方向バイアスを印加することに適したダイオードが用いられる。

【0017】

また、還流回路2はLOAD端子または、GNDとインピーダンスZopで接続されている。なお、Zopは本発明の動作及び効果を説明するために定義した、還流回路2及び還流回路2と配線との節点の間のインピーダンスであり、実際の基板や回路に実装される部品とは異なる。正常状態においては、インピーダンスZopによる電圧降下は、還流回路2の電圧降下と比較して小さく無視することが可能である。また、オープン状態では、Zop=である。

40

【0018】

図2は、図1の構成による電磁負荷駆動装置100Aの動作の一例を示すタイミングチャートである。

【0019】

図2に示す正常状態では、制御信号INがHの時、HGATE-LOAD電圧はスイッチング素子1をオンさせるための定格電圧が印加され、LOAD端子は電源VBからスイッチング素子1のオン抵抗と駆動電流Idrvの積による電圧だけ降下した電圧を出力し、電磁負荷101を流れる電流ILはIdrvと等しくなる。

50

【 0 0 2 0 】

また、制御信号 I N が L (L o w L e v e l) の時、H G A T E - L O A D 電圧はスイッチング素子 1 をオフさせるための定格電圧が印加されると、電磁負荷 1 0 1 は逆起電力を発生し、還流動作となるため、還流回路 2 が還流電流 I f を電磁負荷 1 0 1 に出力する。L O A D 端子は G N D から還流回路 2 における還流電流 I f で決まる電圧 V f だけ降下した電圧 (- V f) を出力し、電磁負荷 1 0 1 を流れる電流 I L は I f と等しくなる。また、正常状態においては、故障検出回路 3 の出力である検出信号 D E T は L である。

【 0 0 2 1 】

次に時刻 T 0 において、還流回路 2 に故障が発生し、インピーダンス Z o p が高くなると、還流電流 I f による L O A D 端子の電圧降下は大きくなる。L O A D 端子電圧が故障検出回路 3 の閾値 V d e t となると、故障検出回路 3 は検出信号 D E T に H を出力する。プリドライバ 4 は、故障検出信号 D E T が H になると、スイッチング素子 1 のゲート端子 H G A T E の電圧を上昇させる。この時、H G A T E 電圧は、L O A D 端子電圧が故障検出回路 3 の検出閾値 V d e t と等しくなるように制御される。

10

【 0 0 2 2 】

換言すれば、プリドライバ 4 は、スイッチング素子 1 のオフ期間に、オープン状態が検出された場合、ゲート端子 (制御用端子) に印加する電圧を、スイッチング素子 1 をオンするための第 1 の電圧とスイッチング素子 1 をオフするための第 2 の電圧との間の範囲の第 3 の電圧に補正する。

【 0 0 2 3 】

すなわち、電磁負荷 1 0 1 に流れる電流 I L は、L O A D 端子電圧が V d e t になるように、還流回路 2 を流れる電流 I f f (図 2 参照) とスイッチング素子 1 を流れる電流 I d r v に分けられる。その時のスイッチング素子 1 のオン抵抗を R o n 1 とすると、 $R o n 1 \times I d r v = V B - V d e t$ が成立する R o n 1 になるように、H G A T E - L O A D 電圧はスイッチング素子 1 をオンさせるための定格電圧より低い電圧が印加される。この時、L O A D 端子は G N D より低電圧の V d e t となるため、電磁負荷 1 0 1 が逆起電力により還流電流を発生し、電磁負荷 1 0 1 に蓄えられたエネルギーを消費する動作は継続している。

20

【 0 0 2 4 】

次に、還流回路 2 に故障が発生した状態で制御信号 I N が H になると、正常状態と同じ動作となる。すなわち、H G A T E - L O A D 電圧はスイッチング素子 1 をオンさせるための定格電圧が印加され L O A D 端子は電源 V B からスイッチング素子 1 のオン抵抗と駆動電流 I d r v の積による電圧だけ降下した電圧を出力する。L O A D 端子電圧は G N D より高電圧となり、再び電磁負荷 1 0 1 にエネルギーを蓄えることで、電磁負荷駆動装置 1 0 0 A は動作を継続できる。

30

【 0 0 2 5 】

制御信号 I N が L で、還流回路 2 のインピーダンス Z o p が高い時に、電磁負荷 1 0 1 に流れる還流電流 I L を、還流回路 2 に流すと、インピーダンス Z o p による発熱が大きい。図 1 の電磁負荷駆動装置 1 0 0 A によれば、還流回路 2 のインピーダンス Z o p が高い時に、還流電流 I L を、スイッチング素子 1 と還流回路 2 に分散することで、発熱も分散し、放熱に寄与する面積も大きくなる。また、故障発生後も、電磁負荷 1 0 1 はエネルギーの充放電を繰り返すことが出来るので、電磁負荷駆動装置 1 0 0 A の電磁負荷駆動動作を継続できる。

40

【 0 0 2 6 】

〔故障検出回路の構成〕

図 3 は、本発明の第 1 の実施形態における故障検出回路 3 の構成の一例を示すブロック図である。図 3 に示す故障検出回路 3 は、N M O S 3 1 を備える。N M O S 3 1 は、ゲート端子を G N D に、ソース端子を L O A D 端子に、ドレイン端子を D E T 信号の出力端子としてプリドライバ 4 に接続している。

【 0 0 2 7 】

50

NMOS31の閾値電圧を V_{THN} とすると、図1における還流回路2のインピーダンス Z_{op} が高くなることで、LOAD端子電圧が低下し、GND電圧から $-V_{THN}$ シフトした電圧になると、NMOS31が通電状態になり、NMOS31のドレイン端子からソース端子に電流が流れる。すなわち、GND電圧を0Vとすると、図2における $V_{det} = -V_{THN}$ となり、検出信号DETがHになるとプリドライバ4から故障検出回路3を経由してLOAD端子に電流が流れる状態となる。

【0028】

換言すれば、故障検出回路3は、スイッチング素子1のオフ時に、スイッチング素子1と電磁負荷101との接続点(Load端子)の電圧が閾値 V 以上変化した場合に通電するNMOS31(半導体素子)を備える。

10

【0029】

また、図3では故障検出回路3の構成要素として、NMOS31で説明したが、NPNトランジスタでも同じ効果が得られるし、LOAD端子電圧をモニタしてGND電圧と比較することが出来ればよい。

【0030】

〔故障検出回路の変形例1〕

図4は、本発明の第1の実施形態における故障検出回路3の構成の別の一例を示すブロック図である。図4に示す故障検出回路3は、NMOS31とレベルシフト回路32を備える。

【0031】

20

NMOS31は、ゲート端子はレベルシフト回路32を経由してGNDに、ソース端子をLOAD端子に、ドレイン端子をDET信号としてプリドライバ4と接続している。レベルシフト回路32のシフト電圧を V_{shft} 、NMOS31の閾値電圧を V_{THN} とすると、図4における還流回路2のインピーダンス Z_{op} が高くなることで、LOAD端子電圧が低下し、GND電圧から $V_{shft} - V_{THN}$ シフトした電圧になると、NMOS31が通電状態になり、NMOS31のドレイン端子からソース端子に電流が流れる。レベルシフト回路32のシフト電圧 V_{shft} は制御信号CTRLで制御することで、故障検出回路3の検出閾値を調整することが出来る。また、検出閾値を調整することで、故障検出に対してヒステリシスを持たせることも出来る。

【0032】

30

このように、故障検出回路3は、制御信号CTRLに応じて閾値 V を変更するレベルシフト回路32を備える。

【0033】

図5は、図4の構成における電磁負荷駆動装置100Aの動作の一例を示すタイミングチャートである。GND電圧を0Vとすると、図5における $V_{det1} = V_{shft} - V_{THN}$ となり、検出信号DETがHになるとプリドライバ4から故障検出回路3を経由してLOAD端子に電流が流れる状態である。

【0034】

図4の故障検出回路3によれば、故障検出回路3の閾値 V_{det} を調整することが可能となり、故障状態におけるスイッチング素子1の電流値 I_{drv} と、還流回路2の電流値 I_f の分散比率を調整することが可能になる。なお、図4においては、 $V_{shft} > 0$ であるが、 $V_{shft} < 0$ の場合も閾値 V_{det} をシフトすることが可能である。

40

【0035】

〔故障検出回路の変形例2〕

図6は、本発明の第1の実施形態における故障検出回路3の構成の別の一例を示すブロック図である。図6に示す故障検出回路3は、NMOS31と抵抗33を備える。NMOS31は、ゲート端子をGNDに、ソース端子を抵抗33を経由してLOAD端子に、ドレイン端子をDET信号の出力端子としてプリドライバ4と接続している。検出信号DETがHの時に流れる電流値を I_{det} 、抵抗33の抵抗値を R_{det} 、NMOS31の閾値電圧を V_{THN} とすると、図6における還流回路2のインピーダンス Z_{op} が高くなる

50

ことで、NMOS 31が通電状態となり、LOAD端子電圧は、GND電圧から $-I_{det} \times R_{det} - V_{THN}$ シフトした電圧になる。抵抗33の抵抗値を制御信号CTRLで制御することで故障検出回路3の検出閾値を調整することが出来る。また、検出閾値を調整することで、故障検出に対してヒステリシスを持たせることが出来る。

【0036】

このように、NMOS 31（半導体素子）と接続点（LOAD端子）とに接続され、制御信号CTRLに応じた抵抗値に切り替え可能な抵抗33は、レベルシフト回路を構成する。

【0037】

図7は、図6の構成における電磁負荷駆動装置100Aの動作の一例を示すタイミングチャートである。GND電圧を0Vとすると、図7における $V_{det2} = -I_{det} \times R_{det} - V_{THN}$ となり、検出信号DET=Hはプリドライバ4から故障検出回路3を経由してLOAD端子に電流が流れる状態である。

10

【0038】

図6の故障検出回路3によれば、故障検出回路3の閾値 V_{det} を調整することが可能となることで、故障状態におけるスイッチング素子1の電流値 I_{drv} と、還流回路2の電流値 I_f の分散比率を調整することが可能になる。

【0039】

〔プリドライバの構成〕

図8は、本発明の第1の実施形態におけるプリドライバ4の構成の一例を示すブロック図である。図8に示すプリドライバ4は、PMOS（P-channel Metal Oxide Semiconductor）によるカレントミラー41と、バッファ回路42を備える。カレントミラー41は、検出信号DETの電流出力を入力して、スイッチング素子1のゲート端子HGATEへ電流を出力する。バッファ回路42は制御信号INを入力として、制御信号INのHレベルをスイッチング素子1をオンさせる定格電圧値に、制御信号INのLレベルをスイッチング素子1をオフさせる定格電圧値に変換して、ゲート端子HGATEに出力する。

20

【0040】

図8のプリドライバの構成によれば、故障検出回路3の検出信号DETの電流出力を用いて、スイッチング素子1のゲート端子HGATEの電圧を上昇させることが出来るため、簡易な構成で、還流回路2のインピーダンス Z_{op} が大きい時に、スイッチング素子1

30

【0041】

〔プリドライバの変形例〕

図9は、本発明の第1の実施形態におけるプリドライバ4の構成の別の一例を示すブロック図である。図9に示すプリドライバ4は、バッファ回路42と、PMOSによるカレントミラー43と、電流から電圧に変換するための回路の一例として抵抗44（抵抗素子）とを備える。カレントミラー43は、図8のカレントミラー41と同様に、検出信号DETの電流信号を入力として、スイッチング素子1のゲート端子HGATEと、抵抗44に電流を出力する。抵抗44は、カレントミラー43の出力電流を電圧に変換し、電磁負荷駆動装置100Aの外部に検出信号DET_OUTとして出力する。

40

【0042】

図9のプリドライバ4によれば、図8の構成に加えて、還流回路2のインピーダンス Z_{op} が高くなったことを、電磁負荷駆動装置100Aの外部に通知することで、電磁負荷駆動装置100A以外の回路も故障状態に対する動作モードに移行することが出来る。

【0043】

（第1の実施形態による電磁負荷駆動装置の変形例1）

図10は、本発明の第1の実施形態における電磁負荷駆動装置100Aの別の構成である電磁負荷駆動装置100Bの一例を示すブロック図である。図10に示す電磁負荷駆動装置100Bは、PMOSで構成されたスイッチング素子1Pと、電磁負荷101と並列に接続された還流回路2と、LOAD端子に接続し還流回路2のインピーダンス Z_{op} が

50

高くなると検出信号 D E T に H を出力する故障検出回路 3 と、制御信号 I N と検出信号 D E T を入力としてスイッチング素子 1 のゲート端子 H G A T E を制御するプリドライバ 4 P を備える。

【 0 0 4 4 】

プリドライバ 4 P はバッファ回路 4 2 と、P M O S によるカレントミラー 4 6 と、N M O S によるカレントミラー 4 7 を備える。カレントミラー 4 6 は、故障検出回路 3 の検出信号 D E T の信号線と接続し、故障発生時に D E T に通電する電流を入力として、カレントミラー 4 7 に出力する。カレントミラー 4 7 は、スイッチング素子 1 P のゲート端子 H G A T E と接続し、カレントミラー 4 6 の出力電流を入力として、H G A T E から電流を G N D に向けて流す。電磁負荷駆動装置 1 0 0 B の他の構成要素は、電磁負荷駆動装置 1 0 0 A と同じである。

10

【 0 0 4 5 】

図 1 1 は、図 1 0 の構成による電磁負荷駆動装置 1 0 0 B の動作の一例を示すタイミングチャートである。図 1 1 に示す正常状態では、制御信号 I N が H の時、H G A T E - V B 電圧はスイッチング素子 1 P をオンさせるための定格電圧が印加され、L O A D 端子は電源 V B からスイッチング素子 1 のオン抵抗と駆動電流 I d r v の積による電圧だけ降下した電圧 (- V f) を出力し、電磁負荷 1 0 1 を流れる電流 I L は I d r v と等しくなる。

【 0 0 4 6 】

また、制御信号 I N が L の時、H G A T E - V B 電圧はスイッチング素子 1 P をオフさせるための定格電圧が印加され、L O A D 端子は G N D から還流回路 2 における還流電流 I f で決まる電圧 V f だけ降下した電圧を出力し、電磁負荷 1 0 1 を流れる電流 I L は I f と等しくなる。正常状態においては、インピーダンス Z o p による電圧降下は V f と比較して小さく、無視することが可能である。また、故障検出回路 3 の出力である検出信号 D E T は L である。

20

【 0 0 4 7 】

次に時刻 T 0 において、還流回路 2 に故障が発生し、インピーダンス Z o p が高くなると、還流電流 I f による還流回路 2 の降下電圧は大きくなる。L O A D 端子電圧が故障検出回路 3 の閾値 V d e t となると、故障検出回路 3 は検出信号 D E T に H を出力する。プリドライバ 4 P は、故障検出信号 D E T が H になると、スイッチング素子 1 P のゲート端子 H G A T E の電圧を降下させる。この時、H G A T E 電圧は、L O A D 端子電圧が故障検出回路 3 の検出閾値 V d e t と等しくなるように制御された電圧値となる。

30

【 0 0 4 8 】

すなわち、制御信号 I N が L の時に、電磁負荷 1 0 1 の電流 I L は、L O A D 端子電圧が V d e t になるように、還流回路 2 の I f f (図 1 1 参照) とスイッチング素子 1 の I d r v に分けられる。その時のスイッチング素子 1 のオン抵抗を R o n 1 とすると、R o n 1 x I d r v = V B - V d e t が成立する R o n 1 になるように、H G A T E - V B 電圧はスイッチング素子 1 P をオンさせるための定格電圧より絶対値が低い電圧が印加される。この時、L O A D 端子は G N D より低電圧の V d e t となるため、電磁負荷 1 0 1 が逆起電力により還流電流を発生し、電磁負荷 1 0 1 に蓄えられたエネルギーを消費する動作は継続している。

40

【 0 0 4 9 】

次に、還流回路 2 に故障が発生した状態で制御信号 I N が H になると、正常状態と同じ動作となる。すなわち、H G A T E - V B 電圧はスイッチング素子 1 P をオンさせるための定格電圧が印加され L O A D 端子は電源 V B からスイッチング素子 1 のオン抵抗と駆動電流 I d r v の積による電圧だけ降下した電圧を出力する。L O A D 端子電圧は G N D より高電圧となり、再び電磁負荷 1 0 1 にエネルギーを蓄えることで、電磁負荷駆動装置 1 0 0 B は動作を継続できる。

【 0 0 5 0 】

図 1 0 の電磁負荷駆動装置 1 0 0 B によれば、スイッチング素子が N M O S から P M O

50

Sに変わっても、還流回路2のインピーダンス Z_{op} が高い時、電磁負荷101に流れる電流 I_L を、還流回路2とスイッチング素子1に分散することで、発熱もスイッチング素子1と分散できる。また、故障発生後も、電磁負荷101はエネルギーの充放電を繰り返すことができるので、電磁負荷駆動装置100Aの負荷駆動動作を継続できる。

【0051】

(第1の実施形態による電磁負荷駆動装置の変形例2)

図12は、本発明の第1の実施形態による電磁負荷駆動装置100Aの変形例による電磁負荷駆動装置100Cの構成の一例を示すブロック図である。図12に示す電磁負荷駆動装置100Cは、直流電源の正極側VBと、直流電源の負極側GNDとに接続される。電磁負荷駆動装置100Cは、制御信号INによって制御され、LOAD端子とVBの間に接続された電磁負荷101を電流 I_L で駆動する。

10

【0052】

電磁負荷駆動装置100Cは、NMOSで構成されたスイッチング素子1と、電磁負荷101と並列に接続された還流回路2と、LOAD端子に接続され還流回路2のインピーダンス Z_{op} が高くなると検出信号DETにHを出力する故障検出回路3Lと、制御信号INと検出信号DETを入力としてスイッチング素子1のゲート端子HGATEを制御するプリドライバ4Lと、を備えている。

【0053】

故障検出回路3Lは、PMOS31Lを備える。PMOS31Lは、ゲート端子をVBに、ソース端子をLOAD端子に、ドレイン端子をDET信号の出力端子としてプリドライバ4Lと接続している。

20

【0054】

PMOS31Lの閾値電圧を V_{THP} とすると、図12における還流回路2のインピーダンス Z_{op} が高くなることで、LOAD端子電圧が上昇し、VB電圧から V_{THP} 上昇した電圧になると、PMOS31Lが通電状態になり、PMOS31Lのソース端子からドレイン端子に電流が流れる。すなわち、 $V_{det} = V_B + V_{THP}$ となり、検出信号DET=HはLOAD端子から故障検出回路3Lを経由してプリドライバ4Lに電流が流れる状態である。

【0055】

プリドライバ4Lは、NMOSによるカレントミラー47と、PMOSによるカレントミラー46と、バッファ回路42を備える。カレントミラー47は、検出信号DETの電流出力を入力して、カレントミラー46へ電流を出力する。カレントミラー46は、カレントミラー47の出力電流を受けて、スイッチング素子1のゲート端子LGATEへ出力する。バッファ回路42は制御信号INを入力として、制御信号INのHレベルをスイッチング素子1のオンさせる定格電圧に、制御信号のLレベルをスイッチング素子1をオフさせる定格電圧値に、それぞれ変換して、ゲート端子LGATEに出力する。

30

【0056】

プリドライバ4Lの構成によれば、故障検出回路3Lの検出信号DETの電流出力を用いて、スイッチング素子1のゲート端子LGATEの電圧を上昇させるため、還流回路2のインピーダンス Z_{op} が高い時に、スイッチング素子1をオンさせ、還流電流を分散することが出来る。

40

【0057】

図13は、図12の構成による電磁負荷駆動装置100Cの動作の一例を示すタイミングチャートである。図13に示す正常状態では、制御信号INがHの時、LGATE-GND電圧はスイッチング素子1をオンさせるための定格電圧が印加され、LOAD端子はGNDからスイッチング素子1のオン抵抗と駆動電流 I_{drv} の積による電圧だけ上昇した電圧を出力し、電磁負荷101を流れる電流 I_L は I_{drv} と等しくなる。

【0058】

また、制御信号INがLの時、LGATE-GND電圧はスイッチング素子1をオフさせるための定格電圧が印加され、LOAD端子はVBから還流回路2における還流電流 I

50

fで決まる電圧 V_f だけ上昇した電圧を出力し、電磁負荷101を流れる電流 I_L は I_f と等しくなる。正常状態においては、インピーダンス Z_{op} による電圧は V_f と比較して小さく、無視することが可能である。また、故障検出回路3Lの出力である検出信号DETはLである。

【0059】

次に時刻 T_0 において、還流回路2に故障が発生し、インピーダンス Z_{op} が高くなると、還流電流 I_f による還流回路2の電圧上昇は大きくなる。LOAD端子電圧が故障検出回路3Lの閾値 $V_B + V_{det}$ となると、故障検出回路3Lは検出信号DETにHを出力する。プリドライバ4Lは、故障検出信号DETがHになると、スイッチング素子1のゲート端子LGATEの電圧を上昇させる。この時、HGATE電圧は、LOAD端子電圧が故障検出回路3Lの検出閾値 $V_B + V_{det}$ と等しくなるように制御された電圧値となる。

10

【0060】

すなわち、制御信号 $I_N = L$ の時に、電磁負荷101の電流 I_L は、LOAD端子電圧が V_{det} になるように、還流回路2の I_{ff} とスイッチング素子1の I_{drv} に分けられる。その時のスイッチング素子1のオン抵抗を R_{on1} とすると、 $R_{on1} \times I_{drv} = V_B + V_{det}$ が成立する R_{on1} になるように、LGATE電圧はスイッチング素子1をオンさせるための定格電圧より低い電圧が印加される。この時、LOAD端子は V_B より高電圧となるため、電磁負荷101が逆起電力による還流電流を発生し、電磁負荷101に蓄えられたエネルギーを消費する動作を継続している。

20

【0061】

次に、還流回路2に故障が発生した状態で制御信号 I_N がHになると、正常状態と同じ動作となる。すなわち、LGATE - GND電圧はスイッチング素子1をオンさせるための定格電圧が印加されLOAD端子はGNDからスイッチング素子1のオン抵抗と駆動電流 I_{drv} の積による電圧だけ上昇した電圧を出力する。LOAD端子電圧は V_B より低電圧となり、再び電磁負荷101にエネルギーを蓄えることで、電磁負荷駆動装置100Cは動作を継続できる。

【0062】

図12の電磁負荷駆動装置100Cによれば、電磁負荷101の接続が電源 V_B とLOAD端子の間が変わっても、還流回路2のインピーダンス Z_{op} が高い時、電磁負荷101に流れる電流 I_L を、還流回路2とスイッチング素子1に電流 I_L を分散することで、発熱もスイッチング素子1と分散できる。また、故障発生後も、電磁負荷101はエネルギーの充放電を繰り返すことが出来るので、電磁負荷駆動装置100Aの負荷駆動動作を継続できる。また、故障検出回路3Lは、図4及び図6と同様にゲート端子のレベルシフト回路やソース端子の抵抗により閾値を調整することが可能である。

30

【0063】

以上説明したように、本実施形態によれば、電磁負荷101の逆起電力による故障を回避しつつ、還流電流の経路がオープン状態となった後も、継続して電磁負荷101を駆動することができる。

【0064】

40

詳細には、本発明の第1の実施形態によれば、電磁負荷駆動装置100Aから100Cにおいて、還流回路2のインピーダンス Z_{op} が高くなったとき、スイッチング素子1またはスイッチング素子1Pのゲート電圧をオンさせるための定格電圧より絶対値の低い電圧を印加することで、スイッチング素子の種類や電磁負荷の接続位置によらず、電磁負荷駆動の動作を継続出来る。また、閾値を調整することで故障状態の検出感度を調整することが出来る。

【0065】

(第2の実施形態)

図14は、本発明の第2の実施形態による電磁負荷駆動装置100Dの構成の一例を示すブロック図である。図14に示す電磁負荷駆動装置100Dは、直流電源の正極側 V_B

50

と、直流電源の負極側 GND とに接続される。電磁負荷駆動装置 100D は、制御信号 IN によって制御され、LOAD 端子と GND の間に接続された電磁負荷 101 を電流 IL で駆動する。

【0066】

電磁負荷駆動装置 100D は、NMOS で構成されたスイッチング素子 1 と、電磁負荷 101 と並列に接続された還流回路 2 と、スイッチング素子 1 のゲート端子 HGATE に接続され還流回路 2 のオープン状態を検出すると検出信号 DET に H を出力する故障検出回路 3 と、制御信号 IN と検出信号 DET を入力としてスイッチング素子 1 のゲート端子 HGATE を制御するプリドライバ 4 を備えている。

【0067】

図 15 は、図 14 の構成における電磁負荷駆動装置 100D の動作の一例を示すタイミングチャートである。図 15 に示す正常状態では、図 2 と同じ動作であるため、説明を省略する。

【0068】

時刻 T0 において、還流回路 2 に故障が発生し、インピーダンス Z_{op} が高くなると、還流電流 I_f による還流回路 2 の電圧降下は大きくなる。制御信号が L の時は、スイッチング素子 1 をオフするための定格電圧を HGATE - LOAD に印加するため、LOAD 端子の電圧が降下すると、HGATE の電圧も降下する。HGATE の電圧が故障検出回路 3 の閾値 V_{det} となると、故障検出回路 3 は検出信号 DET に H を出力する。プリドライバ 4 は、故障検出信号 DET が H になると、スイッチング素子 1 のゲート端子 HGATE の電圧を上昇させる。この時、HGATE 電圧は、LOAD 端子電圧が故障検出回路 3 の検出閾値 V_{det} と等しくなるように制御された電圧値となる。

【0069】

すなわち、制御信号 $IN = L$ の時に、電磁負荷 101 の電流 I_L は、HGATE 端子電圧が V_{det} になるように、還流回路 2 の I_{ff3} とスイッチング素子 1 の I_{drv} に分けられる。その時のスイッチング素子 1 のオン抵抗を R_{on1} とすると、 $R_{on1} \times I_{drv} = V_B - V_{det}$ が成立する R_{on1} になるように、HGATE - LOAD 端子電圧はスイッチング素子 1 をオンさせるための定格電圧より低い電圧が印加される。この時、HGATE と LOAD 端子は GND より低電圧となるため、電磁負荷 101 が逆起電力により還流電流を発生し、電磁負荷 101 に蓄えられたエネルギーを消費する動作は継続している。

【0070】

次に、還流回路 2 に故障が発生した状態で制御信号 IN が H になると、正常状態と同じ動作となる。すなわち、HGATE - LOAD 端子電圧はスイッチング素子 1 をオンさせるための定格電圧が印加され LOAD 端子は V_B からスイッチング素子 1 のオン抵抗と駆動電流 I_{drv} の積による電圧だけ降下した電圧を出力し、電磁負荷 101 は電流 I_{drv} と等しい電流 I_L で駆動され、再びエネルギーを蓄えることで、電磁負荷駆動装置 100D は動作を継続できる。

【0071】

ここで、故障検出回路 3 は、例えば、スイッチング素子 1 のオフ時に、ゲート端子（制御用端子）に印加される電圧が閾値 V 以上変化した場合に通電する半導体素子を備える。プリドライバ 4 は、半導体素子の通電電流に基づいて、スイッチング素子 1 のゲート端子（制御用端子）に印加する電圧を、前記第 3 の電圧に補正する。

【0072】

図 14 の電磁負荷駆動装置 100D によれば、故障検出回路 3 が LOAD 端子と接続することが困難な構成であっても、還流回路 2 のインピーダンス Z_{op} が高い時に、還流電流 I_L を、スイッチング素子 1 と還流回路 2 に分散することで、発熱も分散し、放熱に寄与する面積も大きくなる。また、故障発生後も、電磁負荷 101 はエネルギーの充放電を繰り返すことが出来るので、電磁負荷駆動装置 100D の負荷駆動動作を継続できる。故障検出回路 3 が LOAD 端子と接続することが困難な構成の一例としては、故障検出回

10

20

30

40

50

路3とブリドライバ4が集積回路で構成され、スイッチング素子1と還流回路2がそれぞれ個別の部品で構成された場合などである。

【0073】

(第2の実施形態による電磁負荷駆動装置の変形例)

図16は、本発明の第2の実施形態による電磁負荷駆動装置100Dの変形例による電磁負荷駆動装置100Eの構成の一例を示すブロック図である。電磁負荷駆動装置100Eは、NMOSで構成されたスイッチング素子1と、電磁負荷101と並列に接続された還流回路2と、スイッチング素子1のゲート端子HGATEにカソードを接続し、GNDにアノードを接続したダイオード36を故障検出回路3として、制御信号INを入力としてスイッチング素子1のゲート端子HGATEを制御するバッファ回路42をブリドライバ4として、備えている。

10

【0074】

図16の構成における電磁負荷駆動装置100Eの動作の一例を図15のタイミングチャートを用いて説明する。正常状態及び、故障状態における制御信号INがHの状態は図14の構成における電磁負荷駆動装置100Dの動作の一例と同じであるため説明を省略する。

【0075】

時刻T0において還流回路2に故障が発生し、インピーダンスZopが高くなると、還流電流Ifによる還流回路2の電圧降下は大きくなる。制御信号がLの時は、スイッチング素子1のゲート端子HGATEは、スイッチング素子1をオフするための定格電圧を印加するため、LOAD端子と同電位になっており、LOAD端子の電圧が降下すると、HGATEの電圧も降下する。HGATEとGNDの電圧がダイオード36の順方向電圧Vfd36となると、GNDからHGATEに電流Ifd36が流れるため、スイッチング素子1のゲート端子HGATEの電圧を上昇させる。この時、HGATE-LOAD電圧は、HGATE-GND電圧がダイオード36の順方向電圧Vfd36と等しくなるように制御された電圧値となる。すなわち、図15におけるVdet = -Vfd36となるように動作する。

20

【0076】

換言すれば、故障検出回路3は、スイッチング素子1のオフ時に、スイッチング素子1のゲート端子(制御用端子)に印加される電圧が閾値V以上変化した場合に通電するダイオード36(半導体素子)を備える。ブリドライバ4は、ダイオード36の通電電流に基づいて、スイッチング素子1のゲート端子に印加する電圧を、前記第3の電圧に補正する。

30

【0077】

図16の電磁負荷駆動装置100Eによれば、故障検出回路3及び故障検出回路3の検出信号DETによるブリドライバ4の制御が困難な構成であっても、還流回路2のインピーダンスZopが高い時に、還流電流ILを、スイッチング素子1と還流回路2に分散することで、発熱も分散し、放熱に寄与する面積も大きくなる。また、故障発生後も、電磁負荷101はエネルギーの充放電を繰り返すことができるので、電磁負荷駆動装置100Dの負荷駆動動作を継続できる。

40

【0078】

故障検出回路3及び故障検出回路3の検出信号DETによるブリドライバ4の制御が困難な構成の一例としては、バッファ回路42と、スイッチング素子1と、還流回路2がそれぞれ個別の部品で構成された場合などである。このような場合であっても電磁負荷駆動装置100Dを、少ない追加部品で実現できる。

【0079】

(第3の実施形態)

図17は、本発明の第3の実施形態による電磁負荷駆動装置100Fの構成の一例を示すブロック図である。図17に示す電磁負荷駆動装置100Fは、直流電源の正極側VBと、直流電源の負極側GNDとに接続される。電磁負荷駆動装置100Fは、制御信号I

50

Nによって制御され、LOAD端子とGNDの間に接続された電磁負荷101を電流ILで駆動する。

【0080】

電磁負荷駆動装置100Fは、NMOSで構成されたスイッチング素子1と、電磁負荷101と並列に接続された還流回路2と、還流回路2と並列に接続された第二の還流回路5と、LOAD端子に接続し還流回路2のオープン状態を検出すると検出信号DETにHを出力する故障検出回路3と、制御信号INと検出信号DETを入力としてスイッチング素子1のゲート端子HGATEを制御するプリドライバ4と、を備えている。第二の還流回路5は、還流回路2に比べて電流が流れにくい特性であり、正常状態では電流は流れない。

10

【0081】

図18は、図17の構成における電磁負荷駆動装置100Fの動作の一例を示すタイミングチャートである。図18に示す正常状態では、第二の還流回路5の電流 $I_d = 0$ となり、図2のタイミングチャートと同じ動作になるため説明を省略する。

【0082】

次に時刻T0において、還流回路2に故障が発生し、インピーダンス Z_{op} が高くなると、還流電流 I_f によるLOAD端子の電圧降下は大きくなり、第二の還流回路5にも電流 I_{df} (図18参照)が流れる。LOAD端子電圧が故障検出回路3の閾値 V_{det} となると、故障検出回路3は検出信号DETにHを出力する。プリドライバ4は、故障検出信号DETがHになると、スイッチング素子1のゲート端子HGATEの電圧を上昇させる。この時、HGATE電圧は、LOAD端子電圧が故障検出回路3の検出閾値 V_{det} と等しくなるように制御される。

20

【0083】

すなわち、電磁負荷101に流れる電流ILは、LOAD端子電圧が V_{det} になるように、還流回路2を流れる電流 I_{ff} (図18参照)と、第二の還流回路5を流れる電流 I_{df} と、スイッチング素子1を流れる電流 I_{drv} に分けられる。その時のスイッチング素子1のオン抵抗を R_{on1} とすると、 $R_{on1} \times I_{drv} = V_B - V_{det}$ が成立する R_{on1} になるように、HGATE電圧はスイッチング素子1をオンさせるための定格電圧より低い電圧が印加される。この時、LOAD端子はGNDより低電圧の V_{det} となるため、電磁負荷101が逆起電力により還流電流を発生し、電磁負荷101に蓄えられたエネルギーを消費する動作は継続している。

30

【0084】

次に、還流回路2に故障が発生した状態で制御信号INがHになると、正常状態と同じ動作となる。すなわち、HGATE-LOAD電圧はスイッチング素子1をオンさせるための定格電圧が印加されLOAD端子は電源VBからスイッチング素子1のオン抵抗と駆動電流 I_{drv} の積による電圧だけ降下した電圧を出力する。LOAD端子電圧はGNDより高電圧となり、再び電磁負荷101にエネルギーを蓄えることで、電磁負荷駆動装置100Fは動作を継続できる。

【0085】

図19は、本発明の第3の実施形態による還流回路2と第二の還流回路5の構成の一例を示すブロック図である。図19に示す電磁負荷駆動装置100Fは、スイッチング素子1と、故障検出回路3と、プリドライバ4が、同一のIC150に集積化され、還流回路2は、ショットキーバリアダイオード21からなり、第二の還流回路5は、PNダイオード51からなる。

40

【0086】

図18に示すように、還流回路2のインピーダンス Z_{op} が高くなった場合、第二の還流回路5により電流を流すことが出来る。しかし、図19に示す第二の還流回路5であるPNダイオード51は、IC150が基板実装前に静電気による電荷を放電する素子であり、ショットキーバリアダイオード21に比べて順方向電圧は大きいため、発熱も大きくなる。また、静電気による電荷の放電は短期間の現象のため、第二の還流回路5は大電流

50

を常時通電可能な素子サイズや配線幅に満たない可能性もある。そのため、還流電流 I_L をスイッチング素子 1 と、還流回路 2 と、第二の還流回路 5 と、に分散することで効果がある。

【 0 0 8 7 】

〔還流回路と第二の還流回路の変形例〕

図 20 は、本発明の第 3 の実施形態による還流回路 2 と第二の還流回路 5 の別の構成の一例を示すブロック図である。図 20 に示す還流回路 2 は N M O S によるスイッチング素子 2 2 からなり、第二の還流回路 5 は、スイッチング素子 2 2 のボディダイオードからなる。図 20 に示す電磁負荷駆動装置 1 0 0 F はスイッチング素子 1 と、故障検出回路 3 と、プリドライバ 4 と、スイッチング素子 2 2 と、スイッチング素子 2 2 のボディダイオード 5 2 が、同一の I C 1 5 1 に集積化されている。

10

【 0 0 8 8 】

図 20 に示す電磁負荷駆動装置 1 0 0 F においては、第二の還流回路であるボディダイオード 5 2 は、還流回路であるスイッチング素子 2 2 の寄生素子である。スイッチング素子 2 2 の配線との接続点が故障することによりインピーダンス Z_{op} が高くなると、第二の還流回路 5 2 も同じようにインピーダンス Z_{op} が高くなるため、第 1 の実施形態と同様にスイッチング素子 1 による発熱の分散による効果が得られる。

【 0 0 8 9 】

また、スイッチング素子 2 2 のゲート端子 L G A T E が、スイッチング素子 2 2 をオフにする電圧に固着した場合も、スイッチング素子 1 とボディダイオード 5 2 で電流を分散して動作を継続することが可能である。

20

【 0 0 9 0 】

本実施形態の電磁負荷駆動装置によれば、第二の還流回路を備えた構成であっても、還流電流 I_L を、スイッチング素子 1 に電流 I_L を分散することで、発熱も分散し、放熱に寄与する面積も大きくなる。また、故障発生後も、電磁負荷 1 0 1 へのエネルギーの充放電を繰り返すことが出来るので、電磁負荷駆動装置 1 0 0 F の動作を継続できる。

【 0 0 9 1 】

（第 4 の実施形態）

図 21 は、本発明の第 4 の実施形態による電磁負荷駆動装置 1 0 0 G の構成の一例を示すブロック図である。図 21 に示す電磁負荷駆動装置 1 0 0 G は、図 1 で説明した、スイッチング素子 1 と、還流回路 2 と、故障検出回路 3 と、プリドライバ 4 に加え、過温度検出回路 6 と反転論理回路 6 1 と、AND 論理回路 6 2 を備える。

30

【 0 0 9 2 】

過温度検出回路 6（温度センサ）は、電磁負荷駆動装置 1 0 0 G 全体、または、スイッチング素子 1 や還流回路 2 の発熱源の温度を測定し、一定以上の温度を測定すると、過温度として検出信号 D E T _ O V T に H を出力する。過温度検出回路 6 で過温度を検出すると、D E T _ O V T は、反転論理回路 6 1 と AND 論理回路 6 2 を経由し、プリドライバ 4 の入力である制御信号 I N 0 を制御信号 I N に関わらず L に固定する。他の構成要素は、プリドライバ 4 の入力が制御信号 I N から、AND 論理回路 6 2 を経由した制御信号 I N 0 に置き換わったこと以外は、図 1 と同じであるため説明を省略する。

40

【 0 0 9 3 】

図 22 は、図 21 の構成における電磁負荷駆動装置 1 0 0 G の動作の一例を示すタイミングチャートである。図 22 におけるタイミングチャートのうち、時刻 T 1 までの動作は図 2 のタイミングチャート同じであるため説明を省略する。

【 0 0 9 4 】

時刻 T 1 において、過温度検出回路 6 が過温度を検出し、検出信号 D E T _ O V T に H を出力すると、プリドライバ 4 の入力である制御信号 I N 0 を L に固定するため、制御信号 I N に関わらずスイッチング素子 1 がオンする定格電圧を印加出来ない。電磁負荷駆動装置 1 0 0 F は還流動作を継続し、電磁負荷 1 0 1 に蓄えられたエネルギーを消費することで、スイッチング素子 1 が駆動する電流 I_{drv} は減少し、H G A T E - L O A D 電圧

50

は低下する。

【0095】

換言すれば、ブリドライバ4は、測定された電磁負荷駆動装置100Gの温度が所定温度以上の場合、スイッチング素子1をオフするための第2の電圧を制御用端子に印加する。

【0096】

時刻T2において、LOAD端子電圧が上昇して故障検出回路の閾値Vdet以上となると、検出信号DETがLとなり、HGATE-LOAD電圧は低下し、スイッチング素子1はオフとなる。時刻T2以降は、還流回路2によって電磁負荷101のエネルギーを消費し、時刻T3において、電磁負荷101の電流ILは0Aとなり電磁負荷駆動装置100Gは停止する。

10

【0097】

図21の電磁負荷駆動装置100Gによれば、故障状態において、還流電流による発熱をスイッチング素子1と還流回路2に分散し、放熱面積の増加により温度上昇を抑制した電磁負荷駆動装置100Gにおいて、更に、過温度検出回路により保護することで、還流回路2のインピーダンスZopが高い状態においても電磁負荷駆動装置100Gを安全な範囲で動作を継続することが出来る。

【0098】

(第5の実施形態)

図23は、本発明の第5の実施形態による電磁負荷駆動装置100Hの構成の一例を示すブロック図である。図23に示す電磁負荷駆動装置100Hは、直流電源の正極側VBと、直流電源の負極側GNDとに接続される。電磁負荷駆動装置100Hは、制御回路102が出力する制御信号INによって制御され、LOAD端子とGNDの間に接続された電磁負荷101を電流ILで駆動する。

20

【0099】

換言すれば、電磁負荷駆動装置100Hは、ブリドライバ4を制御するための制御信号INをブリドライバ4に送信する制御回路102をさらに備える。

【0100】

電磁負荷駆動装置100Hは、図1で説明した、スイッチング素子1と、還流回路2と、故障検出回路3と、図9で説明したブリドライバ4を備える。ブリドライバ4は、検出信号DETがHになるとDET_OUTをHにして制御回路102に出力する。本実施形態では図9に示すブリドライバのバッファ回路45によりDETがHになると、DET_OUTはHの状態を保持する。

30

【0101】

換言すれば、ブリドライバ4は、スイッチング素子1のオフ期間に、オープン状態が検出された場合、制御回路102にその旨を通知する。

【0102】

図24は、図23の構成における電磁負荷駆動装置100Hの動作の一例を示すタイミングチャートである。図24におけるタイミングチャートのうち、時刻T1までの動作で、図2のタイミングチャートと同じ部分は説明を省略する。

40

【0103】

時刻T0において、故障検出回路3が還流回路2のインピーダンスZopの故障を検出し、DETにHを出力すると、ブリドライバ4はバッファ回路45でラッチしてDET_OUTをHにして制御回路102に出力する。制御回路102はDET_OUTがHになると、電磁負荷駆動装置100H及び、電磁負荷駆動装置100Hを含むシステムの停止準備期間に入る。停止準備期間のシステム動作の一例としてはシステム状態のメモリへの書き込みや、電源の停止シーケンスなどである。停止準備期間中は、還流電流をスイッチング素子1と還流回路2に分散して、電磁負荷駆動装置100Hの動作を継続する。

【0104】

換言すれば、制御回路102は、ブリドライバ4から通知があった場合、ブリドライバ

50

4の駆動を停止するための処理を行う。

【0105】

時刻T1において、停止準備の終了信号または、一定期間の終了により、停止準備期間が終了すると、制御回路102は制御信号INをLに固定し、停止移行期間になる。停止移行期間では、電磁負荷駆動装置100Hは還流動作を継続し、電磁負荷101に蓄えられたエネルギーを消費することで、スイッチング素子1が駆動する電流I_{drv}は減少し、HGATE-LOAD電圧は低下する。

【0106】

時刻T2において、LOAD端子電圧上昇して故障検出回路の閾値V_{det}以上となると、検出信号DETはLとなり、HGATE-LOAD電圧は低下し、スイッチング素子1はオフとなる。時刻T2以降は、還流回路2によって電磁負荷101のエネルギーを消費し、時刻T3において、電磁負荷101の電流I_Lが0Aとなり電磁負荷駆動装置100Hは停止する。

【0107】

図23の電磁負荷駆動装置100Hによれば、還流回路2のインピーダンスZ_{op}が高い故障状態においても、還流回路2の発熱をスイッチング素子1に分散し、放熱面積の増加により温度上昇を抑制した電磁負荷駆動装置100Hにおいて、故障状態発生後もシステムが安全な状態で停止するまで動作を継続することが出来る。

【0108】

(第6の実施形態)

第1の実施形態から第5の実施形態によれば、還流回路2のインピーダンスZ_{op}が高くなると、制御信号INがLの時、スイッチング素子1と還流回路2に電流を分散することで、電磁負荷駆動装置の動作を継続することが出来た。しかし、還流回路2のインピーダンスZ_{op}が小さければ、制御信号INがLの期間は、スイッチング素子1はオフしているが、インピーダンスZ_{op}が大きくなると還流電流により発熱が発生するため、スイッチング素子1の負荷が大きくなる。

【0109】

図25は、本発明の第6の実施形態による電磁負荷駆動装置100Jの構成の一例を示すブロック図である。図25に示す電磁負荷駆動装置100Jは、スイッチング素子1と、還流回路2と、故障検出回路3と、プリドライバ4と、電流検出回路7を備える。

【0110】

電流検出回路7(電流センサ)は、電流測定素子71と、電流検出用閾値72と、コンパレータ73と、を備え、電磁負荷101に流れる電流I_Lを測定し、電流検出用閾値72以上の電流値であれば、DET_CURにHを出力する。電流測定素子71は、ホール素子やシャント抵抗等、電流が測定できる素子であればよい。また、図25に示すようにLOAD端子で電磁負荷101に流れる電流I_Lを測定しても良いし、スイッチング素子1電流I_{drv}を測定しても良い。故障検出回路3は、図4及び図6で示したようにCTRL端子により閾値を変更でき、CTRL端子はDET_CURと接続している。

【0111】

図26は、図25に示す電磁負荷駆動装置100Jの動作の一例を示すタイミングチャートである。

【0112】

時刻T0において、還流回路2のインピーダンスZ_{op}の故障が発生した時、負荷電流I_Lは電流検出用閾値72以上であるため、DET_CURにHを出力しており、動作は図2のタイミングチャートと同じであるため、説明を省略する。

【0113】

時刻T1において、還流回路2のインピーダンスZ_{op}が高い時に、負荷電流I_Lが電流検出用閾値72以下になると、DET_CURにLを出力し、故障検出回路3はCTRL端子の制御により、検出閾値をV_{det}からV_{det4}(図26参照)に変更する。

【0114】

10

20

30

40

50

換言すれば、レベルシフト回路32、33は、測定された電磁負荷101の通電電流が所定電流以下の場合、閾値Vを大きくするようにシフトする。

【0115】

電流Ifが還流回路2とインピーダンスZopによって降下する電圧より、Vdet4が低い電圧のため、故障検出回路3の検出信号DETはLとなり、正常状態と同様の動作となる。但し、LOAD端子電圧は、還流回路2のインピーダンスZopの影響で、正常時の電圧より低い電圧となる。

【0116】

還流回路2のインピーダンスZopが高くても、電流ILが小さければ、還流回路2における発熱量も小さい。そのため、スイッチング素子1によって電流や発熱を分散する必要が無い。

10

【0117】

図25の電磁負荷駆動装置100Jによれば、電磁負荷101の電流ILが小さい場合、故障検出回路3の閾値を変更して、故障状態を検出しないことで、スイッチング素子1の負荷を低減することが可能である。変更した故障検出回路3の閾値Vdet4は、還流回路2が完全にオープン状態でインピーダンスZopがの時、LOAD端子電圧が低下し、スイッチング素子1の最大定格電圧以上となり、素子を破壊することを防止するための閾値である。これにより、電磁負荷駆動装置100Jを保護出来る。

【0118】

また、Vdet4を設けず、スイッチング素子1に別のクランプ回路で保護を実施することで、電磁負荷101の電流ILが小さい時は、故障検出回路3の検出信号DETをマスクすることでも同様の効果が得られる。

20

【0119】

また、図25では電流検出回路7のコンパレータ73で、電流測定回路71で測定した電流値と閾値72を比較したが、測定した電流値以外でも、電流フィードバックを有するシステムであれば、指示電流値を比較対象としても良い。

【0120】

(第7の実施形態)

図27は、本発明の第7の実施形態による電磁負荷駆動装置100Kと、電磁負荷駆動装置100Kを用いた車載制御装置200の構成の一例を示すブロック図である。図27に示す車載制御装置200は、電磁負荷駆動装置100Kと、電磁負荷101と、電流制御装置103を備える。

30

【0121】

電磁負荷駆動装置100Kは、図25の電磁負荷駆動装置100Jと、図21で説明した過温度検出回路6(温度センサ)を備え、過温度検出回路6は、過温度状態を検出するとDET_OVTをHにして上位システム104に出力する。電流検出回路7は電流検出信号DET_CURに加え、電流測定装置71の電流測定結果CURMONを電流制御装置103に出力する。

【0122】

電流制御装置103は、上位システム104から車載制御装置200に対する電流指示値と、電磁負荷101の電流ILの電流測定値CURMONを入力として、電流指示値と電流測定値CURMONが等しくなるように、電磁負荷駆動装置100Kに制御信号INを出力する。

40

【0123】

換言すれば、電流制御装置103は、測定された電磁負荷101の通電電流が上位システム104から入力される電流指示値と等しくなるように、プリドライバ4を制御するための制御信号INをプリドライバ4に送信する。

【0124】

上位システム104は、例えば、車載制御装置200がリニアソレノイドドライバであれば、所望の油圧に制御するための電流値を出力する。本実施形態で説明していない構成

50

要素は他の実施形態で説明した同符号の構成要素と同じであるため説明を省略する。

【 0 1 2 5 】

図 2 8 は、図 2 7 に示す車載制御装置 2 0 0 の動作の一例を示すタイミングチャートである。

【 0 1 2 6 】

時刻 T 0 において、還流回路 2 のインピーダンス Z o p の故障が発生した時、負荷電流 I L は電流検出用閾値 7 2 以上であるため、D E T _ C U R は H を出力しており、動作は図 2 のタイミングチャートと同じであるため、説明を省略する。

【 0 1 2 7 】

時刻 T 2 において、温度上昇により過温度検出回路 6 が検出信号 D E T _ O V T に H を出力すると、上位システム 1 0 4 は電流指示値を低い電流値に変更し、電流制御装置 1 0 3 によって制御信号 I N が H の期間が短くなり、電磁負荷 1 0 1 に流れる電流値 I L は減少する。

【 0 1 2 8 】

換言すれば、電流制御装置 1 0 3 は、測定された電磁負荷駆動装置 1 0 0 K の温度が所定温度以上の場合、上位システム 1 0 4 から入力される電流指示値より小さい電流になるように、ブリドライバ 4 を制御するための制御信号 I N をブリドライバ 4 に送信する。

【 0 1 2 9 】

時刻 T 3 において、電磁負荷 1 0 1 に流れる電流値 I L が電流検出回路 7 の閾値 7 2 以下となり D E T _ C U R に L を出力すると、故障検出回路 3 の閾値が V d e t から V d e t 4 に変更され、検出信号 D E T は L となり、スイッチング素子 1 による還流電流の分散は無くなる。

【 0 1 3 0 】

図 2 7 の車載制御装置 2 0 0 によれば、第 4 の実施形態で説明した過温度検出による保護方法に加え、電流を制限することでさらに電磁負荷駆動装置の動作を継続することが可能である。また、過温度検出回路 6 は、本実施形態で説明した過温度検出の閾値より高温の第二の過温度検出閾値を持ち、時刻 T 2 以降で第二の過温度検出閾値以上となった場合、電流指示値を 0 A にして停止することで、更なる保護の強化も可能である。

【 0 1 3 1 】

(第 8 の実施形態)

図 2 9 は、本発明の第 8 の実施形態として、本発明の電磁負荷駆動装置 1 0 0 K を降圧型スイッチングレギュレータ 3 0 0 に適用した制御装置の一例を示すブロック図である。

【 0 1 3 2 】

図 2 9 に示すスイッチングレギュレータ 3 0 0 は、本発明で説明した電磁負荷駆動装置 1 0 0 K と、電磁負荷 1 0 1 と、平滑化容量 1 0 6 (コンデンサ、キャパシタ) と、出力電圧 V D C と参照電圧 V R E F を入力として、出力電圧 V D C が参照電圧 V R E F と等電圧になるように電磁負荷駆動装置 1 0 0 A に制御信号 I N を出力する電圧制御回路 1 0 5 を備える。出力電圧 V D C の端子は、スイッチングレギュレータの負荷 1 0 7 に接続される。

【 0 1 3 3 】

換言すれば、スイッチングレギュレータ 3 0 0 (電磁負荷駆動装置) は、電磁負荷 1 0 1 と、電磁負荷 1 0 1 に直列接続される平滑化容量 1 0 6 (コンデンサ) と、電圧制御回路 1 0 5 を備える。ここで、電圧制御回路 1 0 5 は、平滑化容量 1 0 6 に並列接続される負荷 1 0 7 に印加される電圧 V D C が参照電圧 V R E F と等しくなるように、ブリドライバ 4 を制御するための制御信号 I N をブリドライバ 4 に送信する。

【 0 1 3 4 】

スイッチングレギュレータ 3 0 0 を車載電子制御ユニットに搭載した一例として、負荷 1 0 7 は、例えば、マイコンやアクチュエータの制御回路など、車載電子制御装置の電子回路が含まれる。

【 0 1 3 5 】

10

20

30

40

50

また、電磁負荷駆動装置100Kは、本発明で説明した電磁負荷駆動装置のうち、電磁負荷101がVBと接続した100Cを除くすべての構成が適用可能である。

【0136】

図29の降圧型スイッチングレギュレータ300によれば、電磁負荷駆動装置100Kの還流回路2のインピーダンス Z_{op} が故障状態により高くなった場合、故障状態を検出した後もVDCに所望の電圧を供給し続けることが可能である。また、電磁負荷駆動装置100Kが、故障検出信号DET_OUTまたは、過温度検出信号DET_OVTを出力した時、負荷107を低消費電流の動作に切替えるなどの制御により、VDCに所望の電圧の供給する期間をさらに継続することで、車両を安全に停止するまで、車載電子システムを動作させることが出来る。

10

【0137】

(第9の実施形態)

図30は、本発明の第9の実施形態として、本発明の車載制御装置200をハイサイド駆動のリニアソレノイドドライバ301に適用した例を示すブロック図である。

【0138】

図30に示すリニアソレノイドドライバ301は、車載制御装置200と、上位システム104と、車載制御装置200のLOAD端子とGNDの間に挿入された電磁負荷101と、容量106(コンデンサ、キャパシタ)を備える。リニアソレノイドドライバ301をATCU(Automatic Transmission Control Unit)に適用した場合、上位システム104は、例えばATCU搭載のマイコンであり、車両の走行状態を各種センサや通信で検知した結果を入力として、車両の走行状態にあった変速段となるように油圧を制御するために最適な電流指示値を演算し、出力する。車載制御装置200は、上位システム104から電流指示値を入力し、電磁負荷101に流れる電流ILを電流指示値と等しくなるように制御する。

20

【0139】

また、電磁負荷101をVBと接続した場合のリニアソレノイドドライバ302を図31に示す。図31に示す車載制御装置200は、図30の電磁負荷駆動装置100Kに変わって、第1の実施形態で説明した電磁負荷駆動装置100Cに過温度検出回路6と電流検出回路7を追加した電磁負荷駆動装置100Lにより構成される。

【0140】

換言すれば、車載制御装置200(電磁負荷駆動装置)は、電磁負荷の通電電流を測定する電流検出回路7(電流センサ)と、電磁負荷駆動装置100Lの温度を測定する過温度検出回路6(温度センサ)と、電流制御装置103をさらに備える。電流制御装置103は、測定された電磁負荷101の通電電流が上位システム104から入力される電流指示値に対応する電流になるように、プリドライバ4を制御するための制御信号INをプリドライバ4に送信する。

30

【0141】

また、電流制御装置103は、測定された電磁負荷駆動装置100Lの温度が所定温度以上の場合、測定された電磁負荷101の通電電流が電流指示値に対応する電流より小さくなるように、制御信号INを前記ドライバに送信する。

40

【0142】

本実施形態のハイサイド駆動のリニアソレノイドドライバ301及びローサイド駆動のリニアソレノイドドライバ302によれば、車載制御装置200の還流回路2のインピーダンス Z_{op} が以上状態により高くなった場合、故障状態を検出した後も電磁負荷101に所望の電流ILを供給し続けることで所望の変速段に制御することが可能である。

【0143】

なお、車載制御装置200(電磁負荷駆動装置)は、電流検出回路7(電流センサ)、過温度検出回路6(温度センサ)のいずれかのみを備えるようにしてもよい。

【0144】

(第10の実施形態)

50

図32は、本発明の第10の実施形態として、本発明の電磁負荷駆動装置100Kをハイスайд駆動のインジェクタドライバ303に適用した例を示すブロック図である。

【0145】

図32に示すインジェクタドライバ303は、電磁負荷駆動装置100Kと、電磁負荷(インジェクタ)101と、電磁負荷駆動装置100KのLOAD端子と接続した逆流阻止ダイオード110と、帰還ダイオード111と、直流電源の正極側VBより高電位の電源VHから電源を供給されるスイッチング素子112と、電磁負荷101とGNDの間に挿入されたスイッチング素子113と、スイッチング素子112に流れる電流を測定する抵抗素子114と、スイッチング素子113に流れる電流を測定する抵抗素子115と、噴射パルス信号を入力としてインジェクタドライバを制御するインジェクタドライバ制御回路116を備える。

10

【0146】

電磁負荷駆動装置100Kは、本発明で説明した電磁負荷駆動装置のうち、電磁負荷101がVBと接続した100Cを除くすべての構成が適用可能である。

図33は、図32に示すインジェクタドライバの動作の一例を示すタイミングチャートである。

【0147】

時刻T0において、スイッチング素子112のゲート端子HGATEHと、スイッチング素子113のゲート端子LGATEをHにして、それぞれのスイッチング素子を通電状態にすると、時刻T1において、電源VHにより電磁負荷101に流れる電流ILはピーク電流IPとなる。

20

【0148】

時刻T1において、噴射弁がほぼ開弁状態になると、スイッチング素子112のゲート端子HGATEHと、スイッチング素子113のゲート端子LGATEをLにして、それぞれのスイッチング素子を非通電状態になると、電磁負荷駆動装置100Kの還流回路2と、帰還ダイオード111を経由して還流電流が流れる。

【0149】

時刻T2において、スイッチング素子113のゲート端子LGATEをHにすると、電磁負荷駆動装置100Kの還流回路2と、スイッチング素子113を経由して還流電流が流れる。

30

【0150】

時刻T3から時刻T4において、電磁負荷駆動装置100Kのスイッチング素子1のゲート端子HGATEのHとLを制御してインジェクタドライバ303は電磁負荷101の電流ILを一定値に保持する。この期間は、電磁負荷駆動装置100Kにおいて、電源VBから電磁負荷101へのエネルギーの供給と、還流回路2による還流電流の供給を繰り返す。

【0151】

時刻T5において、電磁負荷駆動装置100Kの還流回路2のインピーダンスZopが高インピーダンスになった後について説明する。

【0152】

40

時刻T6において、正常状態と同様に、スイッチング素子112のゲート端子HGATEと、スイッチング素子113のゲート端子LGATEがともにHになり、電磁負荷101の電流ILに通電される。

【0153】

時刻T7において、スイッチング素子112のゲート端子HGATEHと、スイッチング素子113のゲート端子LGATEをLになると、インピーダンスZopによりLOAD端子電圧が低下し、電磁負荷駆動装置100Kの故障検出回路3が検出信号DETにHを出力するため、電磁負荷101に流れる電流ILは、電磁負荷駆動装置100Kのスイッチング素子1と還流回路2により供給され、帰還ダイオード111に流れる。

【0154】

50

時刻 T 8 において、スイッチング素子 1 1 3 のゲート端子 L G A T E が H になると、電磁負荷 1 0 1 に流れる電流 I L は、電磁負荷駆動装置 1 0 0 K のスイッチング素子 1 と還流回路 2 により供給され、スイッチング素子 1 1 3 に流れる。

【 0 1 5 5 】

時刻 T 9 から時刻 T 1 0 の期間において、電磁負荷駆動装置 1 0 0 K のスイッチング素子 1 のゲート端子 H G A T E が H で無い期間は、還流電流が電磁負荷駆動装置 1 0 0 K のスイッチング素子 1 と還流回路 2 により供給され、スイッチング素子 1 1 3 に流れる。

【 0 1 5 6 】

図 3 2 のインジェクタドライバ 3 0 3 によれば、電磁負荷駆動装置 1 0 0 K の還流回路 2 のインピーダンス Z o p が故障状態により高くなった場合、故障状態を検出した後もインジェクタ電流の制御を継続することで、噴射弁の開弁制御を継続することが出来る。

10

【 0 1 5 7 】

なお、本発明は上記した実施形態に限定されるものではなく、様々な変形例が含まれる。例えば、上記した実施形態は本発明を分かりやすく説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある実施形態の構成の一部を他の実施形態の構成に置き換えることが可能であり、また、ある実施形態の構成に他の実施形態の構成を加えることも可能である。また、各実施形態の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

【 0 1 5 8 】

また、制御線や情報線は説明上必要と考えられるものを示しており、製品上必ずしも全ての制御線や情報線を示しているとは限らない。例えば、本発明では、第 2 の実施形態以降では、スイッチング素子 1 は N M O S による構成だが、P M O S でも同様の効果が得られる。また、第 2 の実施形態から第 8 の実施形態まで電磁負荷は G N D と接続しているが、V B と接続する場合についても、同様の効果が得られる。

20

【 0 1 5 9 】

また、本発明では、電流入力に対して電流出力を得る回路を全てカレントミラーで記載しているが、電流入力に対して電流出力を得る回路であれば、カレントミラー以外でも同様の効果が得られる。

【 0 1 6 0 】

また、負荷駆動装置に記載の各構成要素は、全て同じ半導体チップに形成された集積回路でも、それぞれの構成要素が複数の部品に分割されていても良く限定されるものではない。

30

【 0 1 6 1 】

また、タイミングチャートに示した信号極性は、一例であり、これに限定するものではない。また、上記の各構成、は、それらの一部又は全部を、例えばひとつの集積回路で実現してもよいし、複数の集積回路で実現しても良い。

【 0 1 6 2 】

また、上記の各構成、機能等は、それらの一部又は全部を、例えば集積回路で設計する等によりハードウェアで実現してもよい。また、上記の各構成、機能等は、プロセッサがそれぞれの機能を実現するプログラムを解釈し、実行することによりソフトウェアで実現してもよい。各機能を実現するプログラム、テーブル、ファイル等の情報は、メモリや、ハードディスク、SSD (Solid State Drive) 等の記録装置、または、ICカード、SDカード、DVD等の記録媒体に置くことができる。

40

【 0 1 6 3 】

なお、本発明の実施形態は、以下の態様であってもよい。

【 0 1 6 4 】

(1) 電磁負荷への通電をオン・オフ制御するスイッチ素子と、前記スイッチ素子のオフ時に前記電磁負荷の通電電流を還流する還流回路と、前記還流回路が高インピーダンス状態の異常を検出する異常検出回路と、を備え、前記異常検出回路によって異常が検出されたときに、前記スイッチ素子の制御用端子への印加電圧を、前記異常検出回路によって

50

異常が検出されていないときの前記スイッチ素子のオン時よりも低い電圧に制御して、前記電磁負荷の駆動動作を継続する電磁負荷駆動装置。

【0165】

(2) 電磁負荷への通電をオン・オフ制御するスイッチ素子と、前記スイッチ素子のオフ時に前記電磁負荷の通電電流を還流する還流回路と、前記電磁負荷の通電電流が一定値以下であれば電流検出信号を出力する電流検出回路と、を備え、前記電流検出信号が出力されたときに、前記スイッチ素子の制御用端子への印加電圧を、前記電流検出信号が出力されていないときの前記スイッチ素子のオン時よりも低い電圧に制御して、前記電磁負荷の駆動動作を継続する電磁負荷駆動装置。

【0166】

(3) (1)に記載の電磁負荷駆動装置において、前記電磁負荷駆動装置は、前記スイッチ素子の制御用端子への印加電圧を制御するブリドライバを備え、前記ブリドライバは、前記還流回路の異常が発生したときに、前記スイッチ素子の制御用端子への印加電圧を、前記異常検出回路によって異常が検出されていないときの前記スイッチ素子のオン時よりも低い電圧に制御して、前記電磁負荷の還流電流または通電エネルギーを分散させることを特徴とする電磁負荷駆動装置。

10

【0167】

(4) (1)または(2)いずれか一項に記載の電磁負荷駆動装置において、前記制御用端子はゲート端子であり、前記スイッチ素子の完全なオン時よりも低い電圧は、前記スイッチ素子の完全なオン時よりも絶対値が低いゲートソース間電圧であり、前記電磁負荷が逆起電力の発生を維持することができる電圧であることを特徴とする電磁負荷駆動装置。

20

【0168】

(5) (1)に記載の電磁負荷駆動装置において、前記異常検出回路は検出閾値を変更できることを特徴とする電磁負荷駆動装置。

【0169】

(6) (1)に記載の電磁負荷駆動装置において、前記異常検出回路は、前記スイッチング素子と前記電磁負荷との節点の電圧で異常を判定すること、を特徴とする電磁負荷駆動装置。

【0170】

(7) (1)に記載の電磁負荷駆動装置において、前記異常検出回路は、前記スイッチング素子の制御用端子の電圧で故障を判定すること、を特徴とする電磁負荷駆動装置。

30

【0171】

(8) (1)に記載の電磁負荷駆動装置において、前記異常検出回路から異常検出信号が出力されると、前記電磁負荷の通電電流を減少させること、を特徴とする電磁負荷駆動装置。

【0172】

(9) (1)乃至(7)いずれか一項に記載の電磁負荷駆動装置において、前記還流回路と並列に第二の還流回路を備えること、を特徴とする電磁負荷駆動装置。

【0173】

(10) (1)乃至(9)いずれか一項に記載の電磁負荷駆動装置において、前記電磁負荷駆動装置、前記スイッチング素子、または前記還流回路の温度が所定以上のときに過温度検出信号を出力する過温度検出回路を備え、前記過温度検出信号が出力されると、前記電磁負荷への通電を停止すること、を特徴とする電磁負荷駆動装置。

40

【0174】

(11) (1)乃至(10)のいずれか一項に記載の電磁負荷駆動装置において、前記電磁負荷の出力電圧と定められた参照電圧とを入力として前記スイッチング素子のオンとオフを制御する信号を出力する電圧制御回路を備え、前記参照電圧と前記出力電圧とを等しくするように制御すること、を特徴とする電磁負荷駆動装置

(12) (1)乃至(10)のいずれか一項に記載の電磁負荷駆動装置において、前記

50

電磁負荷の通電電流を測定する電流測定回路と、上位システムからの電流指示値と前記電流測定回路が測定した電流値を入力として前記スイッチング素子のオンとオフを制御する信号を出力する電流制御回路と、を備え、前記電流指示値と前記電磁負荷の通電電流が等しくなるように制御すること、を特徴とする電磁負荷駆動装置。

【 0 1 7 5 】

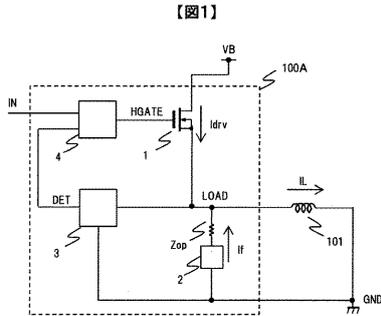
(1 3) (1 0) に記載の電磁負荷駆動装置において、前記過温度検出回路の過温度検出信号が出力されると、前記電磁負荷の通電電流を減少させること、を特徴とする電磁負荷駆動装置。

【 符号の説明 】

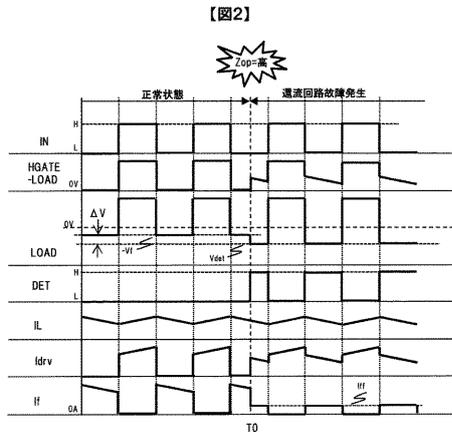
【 0 1 7 6 】

1 ... スwitching素子	
2 ... 還流回路	
3 ... 故障検出回路	
4 ... プリドライバ	
5 ... 第二の還流回路	
6 ... 過温度検出回路	
7 ... 電流検出回路	
1 0 0 A ~ 1 0 0 L ... 電磁負荷駆動装置	
1 0 1 ... 電磁負荷	
1 0 2 ... 制御回路	20
1 0 3 ... 電流制御装置	
1 0 4 ... 上位システム	
1 0 5 ... 電圧制御回路	
1 0 6 ... 平滑化容量	
1 0 7 ... 負荷	
2 0 0 ... 車載制御装置	
3 0 0 ... スwitchingレギュレータ	
3 0 1 ... ハイサイド駆動リニアソレノイドドライバ	
3 0 2 ... ローサイド駆動リニアソレノイドドライバ	
3 0 3 ... インジェクタドライバ	30

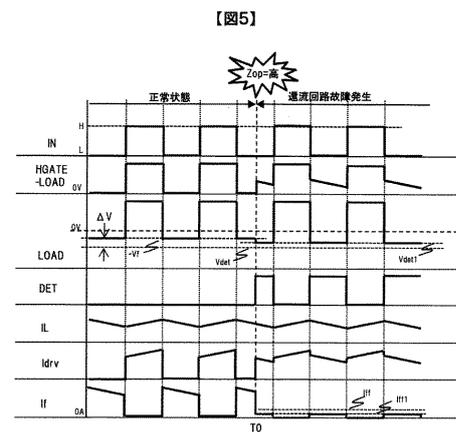
【 図 1 】



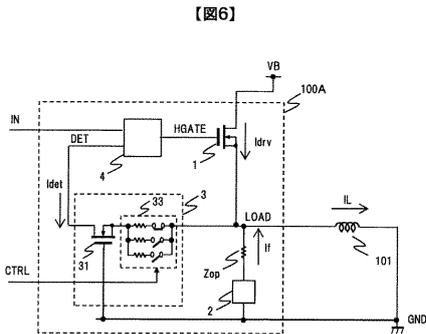
【 図 2 】



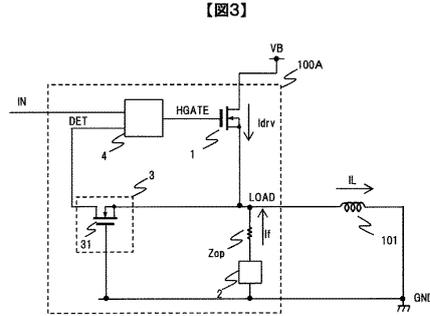
【 図 5 】



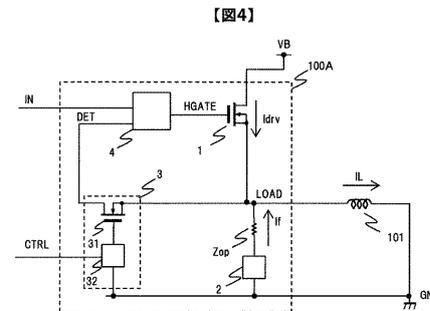
【 図 6 】



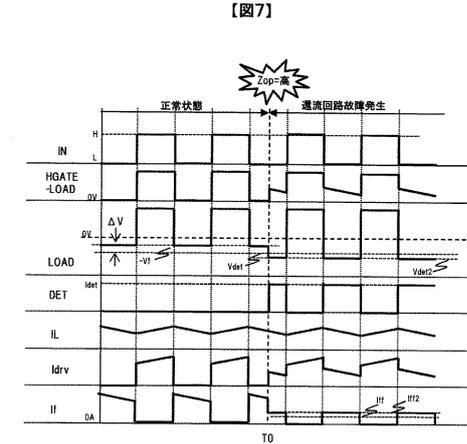
【 図 3 】



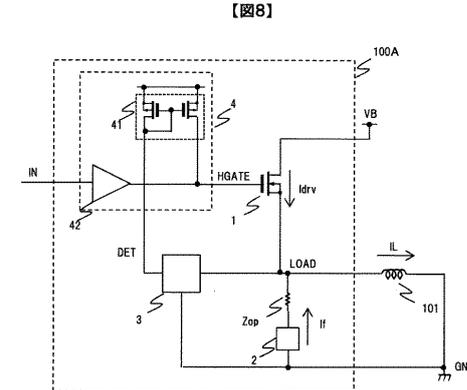
【 図 4 】



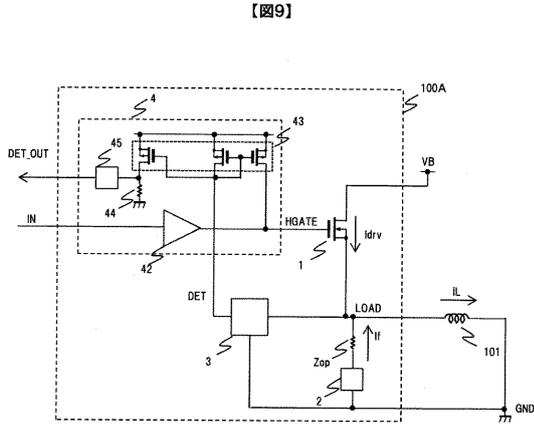
【 図 7 】



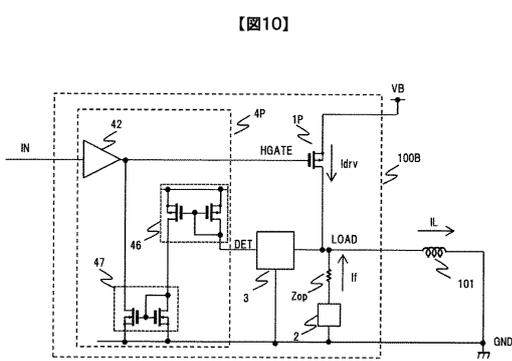
【 図 8 】



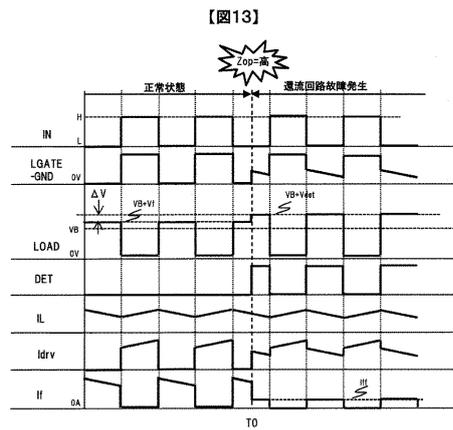
【 図 9 】



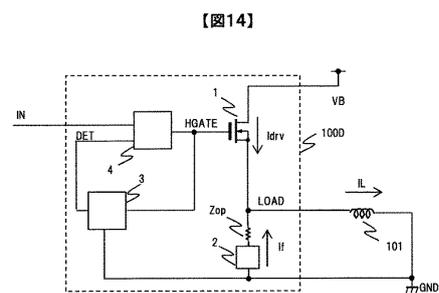
【 图 10 】



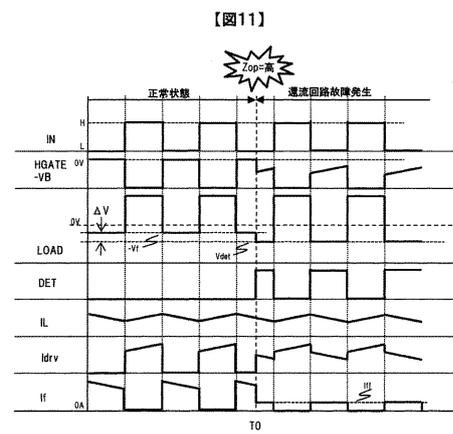
【 图 13 】



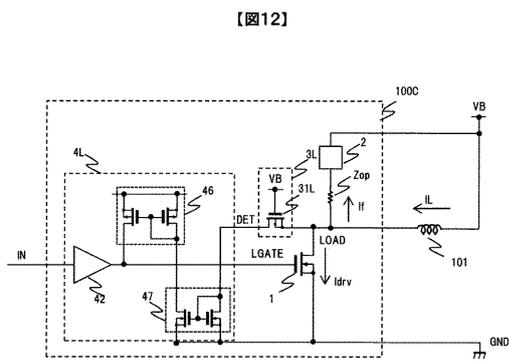
【 图 14 】



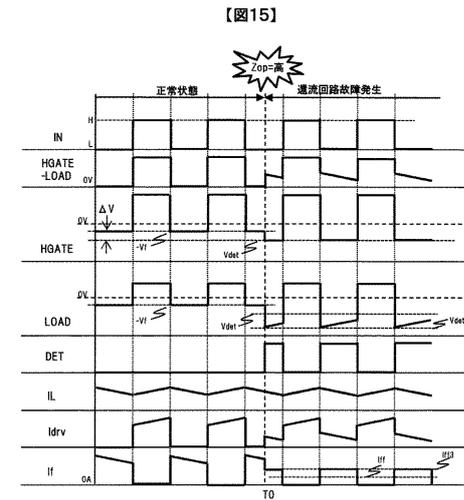
【 图 11 】



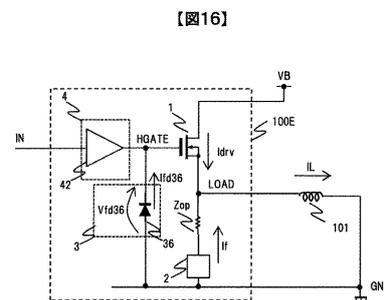
【 图 12 】



【 图 15 】

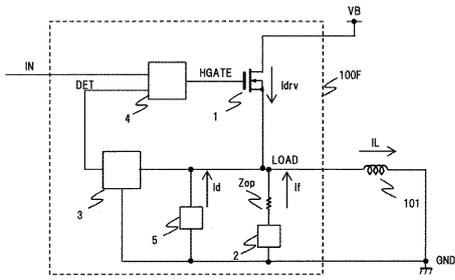


【 图 16 】



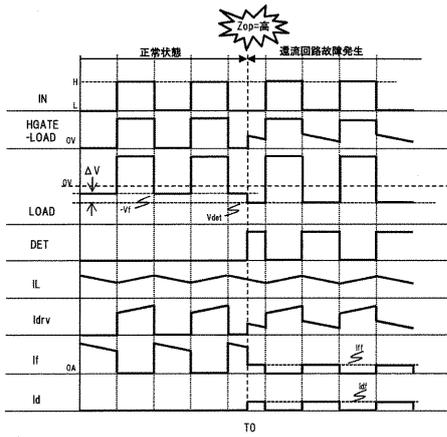
【図17】

【図17】



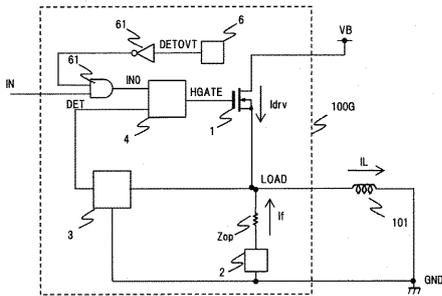
【図18】

【図18】



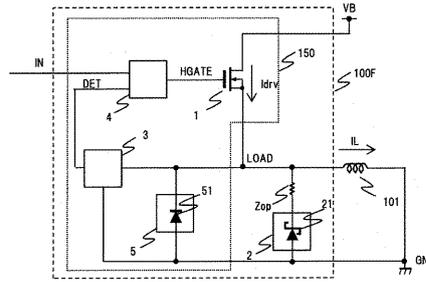
【図21】

【図21】



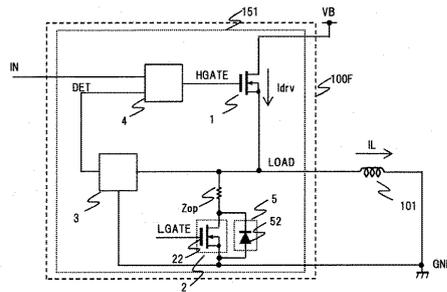
【図19】

【図19】



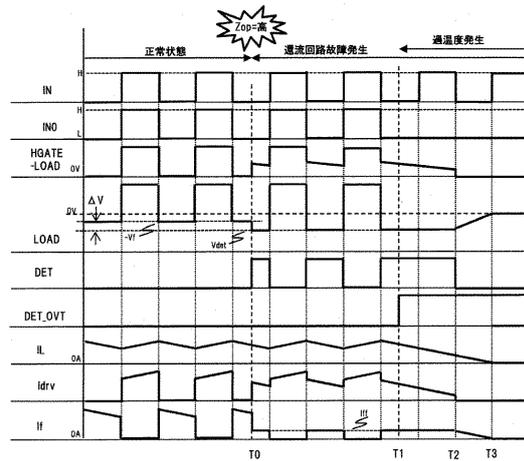
【図20】

【図20】



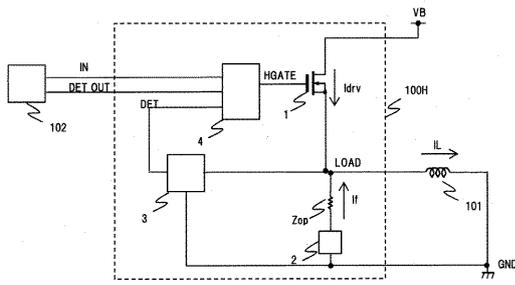
【図22】

【図22】



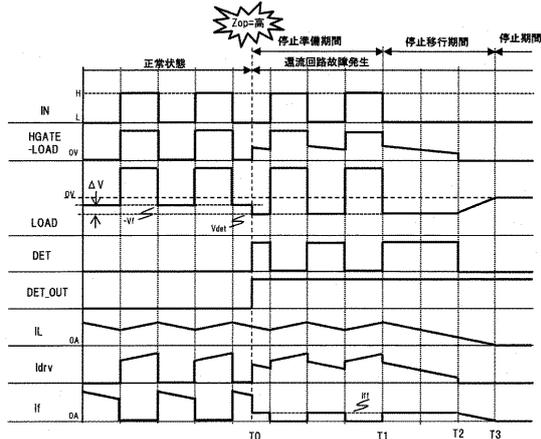
【 図 2 3 】

【图23】



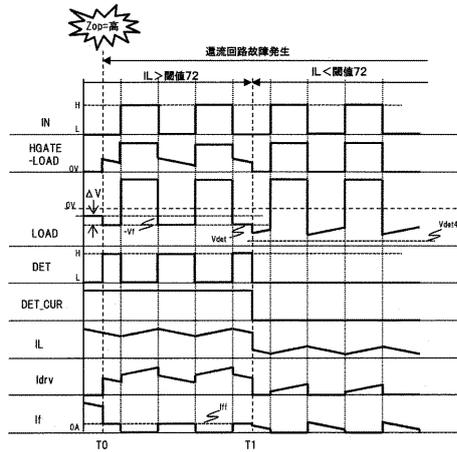
【 图 2 4 】

【图24】



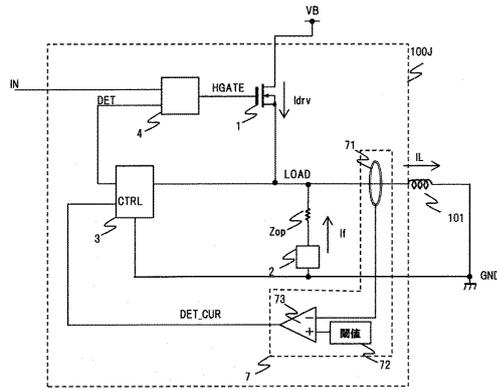
【 图 2 6 】

【图26】



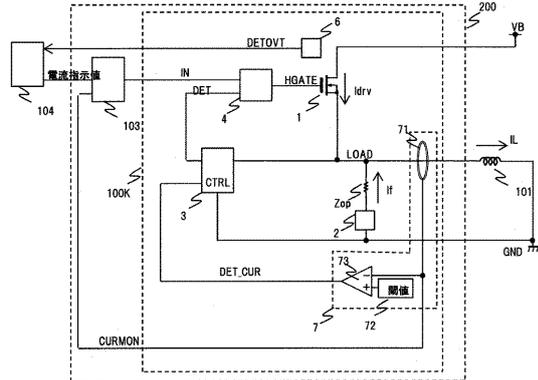
【 图 2 5 】

【图25】



【 图 2 7 】

【图27】



フロントページの続き

- (56)参考文献 特開2010-233252(JP,A)
特開2003-218675(JP,A)
特開2011-083104(JP,A)
国際公開第2015/053206(WO,A1)
特開2006-148323(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03K 17/00 - 17/98