



(12)发明专利

(10)授权公告号 CN 105552115 B

(45)授权公告日 2019.10.29

(21)申请号 201510906782.X

(22)申请日 2010.11.02

(65)同一申请的已公布的文献号
申请公布号 CN 105552115 A

(43)申请公布日 2016.05.04

(30)优先权数据
2009-251944 2009.11.02 JP

(62)分案原申请数据
201080049553.6 2010.11.02

(73)专利权人 富士电机株式会社
地址 日本神奈川县

(72)发明人 根本道生 吉村尚

(74)专利代理机构 上海专利商标事务所有限公
司 31100

代理人 俞丹

(51)Int.Cl.

H01L 29/32(2006.01)

H01L 29/36(2006.01)

H01L 29/66(2006.01)

H01L 29/739(2006.01)

H01L 29/861(2006.01)

H01L 29/868(2006.01)

H01L 29/885(2006.01)

H01L 21/263(2006.01)

(56)对比文件

US 2008/0054369 A1,2008.03.06,

CN 101494223 A,2009.07.29,

US 2006/0138607 A1,2006.06.29,

审查员 郑钰

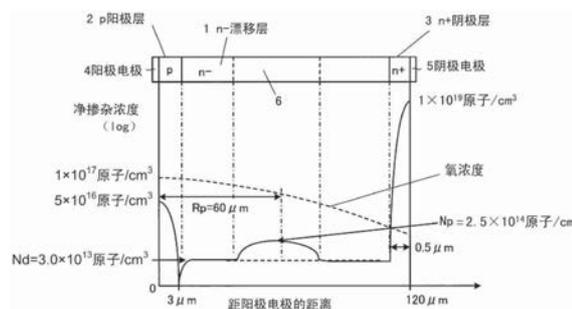
权利要求书3页 说明书20页 附图14页

(54)发明名称

半导体器件以及用于制造半导体器件的方法

(57)摘要

在n⁻漂移层(1)的一个主表面上形成p阳极层(2)。在n⁻漂移层(1)的另一主表面上形成杂质浓度大于n⁻漂移层(1)的n⁺阴极层(3)。在p阳极层(2)的表面上形成阳极电极(4)。在n⁺阴极层(3)的表面上形成阴极电极(5)。在n⁻漂移层(1)中形成净掺杂浓度大于晶片的体杂质浓度且小于n⁺阴极层(3)的体杂质浓度的n型宽缓冲区(6)。n⁻漂移层(1)的电阻率ρ₀相对于额定电压V₀满足0.12V₀ ≤ ρ₀ ≤ 0.25V₀。宽缓冲区(6)的净掺杂浓度总量大于或等于4.8 × 10¹¹原子/cm²且小于或等于1.0 × 10¹²原子/cm²。



1. 一种半导体器件,包括:

第一导电型的漂移层;

设置在所述漂移层的一个主表面上且杂质浓度大于所述漂移层的第二导电型的阳极层;

设置在所述漂移层的另一主表面上且杂质浓度大于所述漂移层的第一导电型的阴极层;以及

与所述阴极层分离地设置在所述漂移层中且杂质浓度大于所述漂移层的第一导电型的宽缓冲层,且该宽缓冲层具有山状的杂质浓度分布,该杂质浓度分布的局部最大值小于所述阳极层和所述阴极层的杂质浓度,且以该局部最大值为峰值,在深度方向上具有高低差,

所述宽缓冲层在自所述另一主表面起的不同深度处设有三个以上,

所述三个以上宽缓冲层中使电场强度相对于临界电场强度下降的多个宽缓冲层的总积分浓度为 5.2×10^{11} 原子/cm²,

自所述漂移层的中心的深度的位置偏向于所述另一主表面的一侧,至少包括一个所述宽缓冲层,

自所述漂移层的中心的深度的位置偏向于所述一个主表面的一侧,至少包括一个所述宽缓冲层,

所述漂移层的电阻率 ρ_0 相对于额定电压 V_0 满足 $0.12V_0 \leq \rho_0$,这里的0.12的单位为 $\Omega \text{ cm/V}$ 。

2. 一种半导体器件,包括:

第一导电型的漂移层;

设置在所述漂移层的一个主表面上且杂质浓度大于所述漂移层的第二导电型的基极层;

设置在所述漂移层的所述一个主表面上以与所述基极层接触且杂质浓度大于所述基极层的第一导电型的发射极层;

与所述漂移层、所述基极层、以及所述发射极层接触的绝缘膜;

隔着所述绝缘膜与所述漂移层、所述基极层、以及所述发射极层相邻的栅电极;

设置在所述漂移层的另一主表面上且杂质浓度大于所述漂移层的第二导电型的集电极层;以及

与所述集电极层分离地设置在所述漂移层中且杂质浓度大于所述漂移层的第一导电型的宽缓冲层,且该宽缓冲层具有山状的杂质浓度分布,该杂质浓度分布的局部最大值小于所述基极层和所述集电极层的杂质浓度,且以该局部最大值为峰值,在深度方向上具有高低差,

所述宽缓冲层在自所述另一主表面起的不同深度处设有三个以上,

所述三个以上宽缓冲层中使电场强度相对于临界电场强度下降的多个宽缓冲层的总积分浓度为 5.2×10^{11} 原子/cm²,

自所述漂移层的中心的深度的位置偏向于所述另一主表面的一侧,至少包括一个所述宽缓冲层,

自所述漂移层的中心的深度的位置偏向于所述一个主表面的一侧,至少包括一个所述

宽缓冲层，

所述漂移层的电阻率 ρ_0 相对于额定电压 V_0 满足 $0.12V_0 \leq \rho_0$ ，这里的0.12的单位为 $\Omega \text{ cm}/\text{V}$ 。

3. 如权利要求1或2所述的半导体器件，其特征在于，

所述电场强度相对于临界磁场强度的下降量是施加了与击穿电压相同值的电压时相应的电场强度的下降量。

4. 如权利要求1或2所述的半导体器件，其特征在于，

自所述漂移层的中心的深度的位置偏向于所述另一主表面的一侧的所述宽缓冲层的个数要多于自所述漂移层的中心的深度的位置偏向于所述一个主表面的一侧的所述宽缓冲层的个数。

5. 一种半导体器件，包括：

第一导电型的漂移层；

设置在所述漂移层的一个主表面上且杂质浓度大于所述漂移层的第二导电型的阳极层；

设置在所述漂移层的另一主表面上且杂质浓度大于所述漂移层的第一导电型的阴极层；以及

设置在所述漂移层中且杂质浓度大于所述漂移层的第一导电型的宽缓冲层，且该宽缓冲层具有山状的杂质浓度分布，该杂质浓度分布的局部最大值小于所述阳极层和所述阴极层的杂质浓度，且以该局部最大值为峰值，在深度方向上具有高低差，

所述宽缓冲层在自所述另一主表面起的不同深度处设有三个以上，

所述三个以上宽缓冲层的总积分浓度为 4.8×10^{11} 原子/ cm^2 ，

所述漂移层的电阻率 ρ_0 相对于额定电压 V_0 满足 $0.12V_0 \leq \rho_0$ ，这里的0.12的单位为 $\Omega \text{ cm}/\text{V}$ 。

6. 一种半导体器件，包括：

第一导电型的漂移层；

设置在所述漂移层的一个主表面上且杂质浓度大于所述漂移层的第二导电型的基极层；

设置在所述漂移层的所述一个主表面上以与所述基极层接触且杂质浓度大于所述基极层的第一导电型的发射极层；

与所述漂移层、所述基极层、以及所述发射极层接触的绝缘膜；

隔着所述绝缘膜与所述漂移层、所述基极层、以及所述发射极层相邻的栅电极；

设置在所述漂移层的另一主表面上且杂质浓度大于所述漂移层的第二导电型的集电极层；以及

设置在所述漂移层中且杂质浓度大于所述漂移层的第一导电型的宽缓冲层，且该宽缓冲层具有山状的杂质浓度分布，该杂质浓度分布的局部最大值小于所述基极层和所述集电极层的杂质浓度，且以该局部最大值为峰值，在深度方向上具有高低差，

所述宽缓冲层在自所述另一主表面起的不同深度处设有三个以上，

所述三个以上宽缓冲层的总积分浓度为 4.8×10^{11} 原子/ cm^2 ，

所述漂移层的电阻率 ρ_0 相对于额定电压 V_0 满足 $0.12V_0 \leq \rho_0$ ，这里的0.12的单位为 $\Omega \text{ cm}/\text{V}$ 。

V。

7. 如权利要求5或6所述的半导体器件,其特征在于,
自所述漂移层的中心的深度的位置偏向于所述另一主表面的一侧,至少包括一个所述宽缓冲层,

自所述漂移层的中心的深度的位置偏向于所述一个主表面的一侧,至少包括一个所述宽缓冲层。

8. 如权利要求5或6所述的半导体器件,其特征在于,
自所述漂移层的中心的深度的位置偏向于所述另一主表面的一侧的所述宽缓冲层的个数要多于自所述漂移层的中心的深度的位置偏向于所述一个主表面的一侧的所述宽缓冲层的个数。

9. 如权利要求5或6所述的半导体器件,其特征在于,
所述漂移层由硅衬底构成,
所述宽缓冲层是氢致供体,
所述第一导电型为n型,所述第二导电型为p型。

半导体器件以及用于制造半导体器件的方法

[0001] 本申请是发明名称为“半导体器件以及用于制造半导体器件的方法”、国际申请日为2010年11月2日、申请号为201080049553.6 (国际申请号为PCT/JP2010/069528)的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及以高速操作并具有低损耗和软恢复特性的半导体器件(诸如二极管或绝缘栅双极晶体管(IGBT))、以及用于制造该半导体器件的方法。

背景技术

[0003] 功率半导体器件用于具有高效率和低功耗的功率转换器件(诸如转换器和逆变器),并且对于控制旋转电机或伺服电机是必不可少的。功率控制器件要求低损耗、低功耗、高速操作、高效率、以及没有环境问题(即,对外界没有不利影响)的特性。为了满足具有低损耗和高效率的功率控制器件的需求,已提出了具有宽缓冲结构的二极管作为用于功率控制器件的经改进类型的二极管。宽缓冲结构是指其中 n^- 漂移层的杂质浓度分布在 n^- 漂移层的中心部分附近具有峰值(局部最大值)且具有包括杂质浓度分布倾斜以朝着阳极和阴极的方向下降的区域的宽缓冲区的结构。

[0004] 具有宽缓冲结构的二极管允许降低相关技术的发射极注入效率、以及在高速操作(例如,载流子频率:大于或等于5kHz)中实现软恢复特性和防振荡效果,该实现在使用期限分布控制技术中是难以达到的。

[0005] 已提出了使用氢致供体(hydrogen-induced donor)的方法作为制造具有宽缓冲结构的二极管的方法。在该方法中,浮区(FZ)体晶片用质子(氢离子, H^+)照射以使质子 H^+ 到达通过一般的 n 型掺杂元素(磷或砷)离子注入法难以达到的 n^- 漂移层的深度、由此形成晶格缺陷,并且随后进行热处理。在该方法中,用质子的照射以及热处理使得供体(例如,称为氢致供体或与氢相缔合的供体)通过包括质子 H^+ 的缺陷络合物在晶片中的质子 H^+ 的射程 R_p 附近形成(例如,参见以下专利文献1(段落0020和0021)和以下专利文献2(摘要))。另外,已提出了其中氧被引入晶片且与氢致供体组合、由此形成高浓度宽缓冲区的方法(例如,参见以下专利文献3(段落0011))。

[0006] 一般而言,对于硅(Si)功率半导体,从经济的角度使用比外延晶片便宜的FZ晶片来制造IGBT或二极管。另外,已知用中子束照射硅晶片以使用核嬗变将硅转换成作为稳定同位素的磷(P)、由此在晶片(在下文中称为中子照射晶片)中形成作为杂质的磷的方法在晶片均匀地分布杂质时是有效的。中子照射晶片(例如,6英寸的晶片)的电阻率变化约为 $\pm 8\%$ 。

[0007] 作为形成中子照射晶片的方法,已提出了通过用质子 H^+ 的照射以及热处理来将质子 H^+ 改变成供体、并将浓度大于中子照射之前的晶片的供体注入 n 基区(n^- 漂移层)的方法(例如,参见以下专利文献4)。

[0008] 引用列表

[0009] 专利文献

[0010] 专利文献1:日本专利申请特许公开(JP-A)No.2003-318412

[0011] 专利文献2:国际公开册No.WO2007/055352

[0012] 专利文献3:JP-A No.2007-266233

[0013] 专利文献4:JP-A No.2008-91853

[0014] 发明的公开内容

[0015] 本发明要解决的问题

[0016] 然而,在根据相关技术的通过离子注入或热扩散来引入混合有原材料气体的杂质元素(气体掺杂)的FZ晶片中,电阻率变化大于中子照射晶片的电阻率变化,并且约为6英寸晶片中的±12%。大的电阻率变化直接影响击穿电压的变化。因此,重新检查击穿电压变化的下降是必要的。在具有非贯通结构的半导体器件的情况下,半导体器件的击穿电压 V_B (V)可由以下表达式1表示。

[0017] [表达式1]

$$[0018] \quad V_B = W^2 / (0.29\rho_0)$$

[0019] 在表达式1中, W 是耗尽层的宽度(μm),而 ρ_0 是硅晶片的电阻率(体电阻率)。在上述表达式1中,例如,在使用气体掺杂的FZ晶片制造的具有非贯通结构的半导体器件中,当电阻率 ρ_0 的变化为±12%时,击穿电压 V_B 的变化也是12%。除了击穿电压以外,开关特性的变化也是12%。当开关特性的变化为大于或等于12%时,保证对该器件的操作可能出现问题。将开关特性的变化减小到小于或等于12%的方法之一将电阻率变化减小到小于12%。例如,如上所述,为了减小电阻率变化,使用其电阻率通过将电阻率变化减小到小于±12%的中子照射来控制的中子照射晶片是有效的。

[0020] 然而,当体电阻率通过中子照射来调节时,需要原子反应堆,而建立和维护原子反应堆需要巨额的成本。因此,一个半导体制造公司拥有原子反应堆在经济上不可行。有必要请求具有原子反应堆的外部机构来调节体电阻率。然而,存在少数外部机构,包括国外机构。对车内或工业功率半导体的需求增加,并且只有外部机构处理功率半导体是困难的。另外,处理成本高。因此,找到能够可靠地减小或解决半导体器件的击穿电压变化或开关特性变化的方法作为除使用中子照射的方法以外的方法是合乎需要的。

[0021] 当半导体器件使用气体掺杂的FZ晶片而不使用中子照射晶片来制造时,随着晶片的直径变成大于6英寸,晶片电阻率的变化增大。因此,在技术上难以将电阻率变化减小到小于±12%。另外,当使用切克劳斯基(CZ)晶片来制造半导体器件时,制造最初是均匀的且具有高电阻率的n型晶片是困难的。因此,使用CZ晶片将电阻率变化减小到小于±12%是困难的。因此,提供即使当FZ晶片的电阻率变化大于或等于±12%时对击穿电压变化影响也较小的具有新颖器件结构的半导体器件、以及制造该半导体器件的方法是合乎需要的。

[0022] 作为去除击穿电压变化的方法,专利文献3公开了使用离子注入来引入质子且在500°C下进行热处理以使质子扩散到整个 n^- 漂移层、由此控制 n^- 漂移层的杂质浓度的方法。然而,实际上,由于已获取指示在高于或等于550°C的温度下去除与氢相缔合的供体的数据,因此控制宽范围(诸如,整个 n^- 漂移层)内的杂质浓度是困难的。具体而言,控制具有高击穿电压的半导体器件所需的低浓度 n^- 漂移层的杂质浓度是极为困难的。因此,当制造具有高击穿电压的半导体器件时,即使当应用专利文献3中公开的技术时获取减小击穿电压

变化的效果也是困难的。

[0023] 为了解决上述问题已作出本发明,并且本发明的目的在于,提供能够减小击穿电压的变化和开关特性的变化的半导体器件、以及制造半导体器件的方法。另外,本发明的目的在于,提供能够降低制造成本的半导体器件、以及制造半导体器件的方法。

[0024] 用于解决问题的手段

[0025] 为了解决上述问题且实现本发明的目的,根据本发明的一方面,提供了一种半导体器件,该半导体器件包括:第一导电型的第一半导体层;设置在第一半导体层的一个主表面上且杂质浓度大于第一半导体层的第二导电型的第二半导体层;设置在第一半导体层的另一主表面上且杂质浓度大于第一半导体层的第一导电型的第三半导体层;以及设置在第一半导体层中且杂质浓度大于第一半导体层、并且杂质浓度分布的局部最大值小于第二半导体层和第三半导体层的杂质浓度的第一导电型的宽缓冲区。宽缓冲区的净掺杂浓度总量大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²。第一半导体层的电阻率 ρ_0 (Ω cm) 相对于额定电压 V_0 (V) 满足 $0.12V_0 \leq \rho_0 \leq 0.25V_0$ 。

[0026] 宽缓冲区的净掺杂浓度总量可大于或等于 5.2×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²,而第一半导体层的电阻率 ρ_0 相对于额定电压 V_0 (V) 可满足 $0.133V_0 \leq \rho_0 \leq 0.25V_0$ 。

[0027] 多个宽缓冲区可设置在第一半导体层中。

[0028] 多个宽缓冲区的宽度之和与第一半导体层的宽度的比率 γ 、当施加了电平与击穿电压相等的反向偏压时的多个宽缓冲区的电场强度的下降之和与临界电场强度的比率 η 、以及成为第一半导体层的衬底的供体浓度的测量值与标准值的偏移比 α 可满足 $4\alpha(\gamma/\eta)/[(2-\alpha)(2+\alpha)] < \alpha$ 。

[0029] 第一半导体层可以是FZ硅衬底。

[0030] 为了解决上述问题且实现本发明的目的,根据本发明的另一方面,提供了一种半导体器件,该半导体器件包括:第一导电型的漂移层;设置在漂移层的一个主表面上且杂质浓度大于漂移层的第二导电型的基极层;设置在漂移层的一个主表面上以与基极层接触且杂质浓度大于基极层的第一导电型的发射极层;与漂移层、基极层、以及发射极层接触的绝缘膜;隔着绝缘膜与漂移层、基极层、以及发射极层相邻的栅电极;设置在漂移层的另一主表面上且杂质浓度大于漂移层的第二导电型的集电极层;以及设置在漂移层中且杂质浓度大于漂移层、并且杂质浓度分布的局部最大值小于基极层和集电极层的杂质浓度的第一导电型的宽缓冲区。宽缓冲区的净掺杂浓度总量大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²,而漂移层的电阻率 ρ_0 (Ω cm) 相对于额定电压 V_0 (V) 满足 $0.12V_0 \leq \rho_0 \leq 0.25V_0$ 。

[0031] 宽缓冲区的净掺杂浓度总量可大于或等于 5.2×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²,而漂移层的电阻率 ρ_0 (Ω cm) 相对于额定电压 V_0 (V) 可满足 $0.133V_0 \leq \rho_0 \leq 0.25V_0$ 。

[0032] 多个宽缓冲区可设置在漂移层中。

[0033] 多个宽缓冲区的宽度之和与漂移层的宽度的比率 γ 、当施加了电平与击穿电压相等的反向偏压时的多个宽缓冲区的电场强度的下降之和与临界电场强度的比率 η 、以及成为漂移层的衬底的供体浓度的测量值与标准值的偏移比 α 可满足 $4\alpha(\gamma/\eta)/[(2-\alpha)(2+\alpha)] < \alpha$ 。

α 。

[0034] 根据上述方面的半导体器件还可包括在衬底的一个主表面上与漂移层或宽缓冲区接触、并且在另一主表面上与集电极层接触的第一导电型场阻断层。

[0035] 根据上述方面的半导体器件还可包括与衬底的一个主表面侧上的漂移层或宽缓冲区接触、并且在另一主表面上与集电极层接触的第一导电型场阻断层。漂移层、宽缓冲区、以及场阻断层的净掺杂浓度总量可大于或等于 1.2×10^{12} 原子/cm²且小于或等于 2.0×10^{12} 原子/cm²。

[0036] 漂移层可以是FZ硅衬底。

[0037] 为了解决上述问题且实现本发明的目的,根据本发明的再一方面,提供了一种制造半导体器件的方法,该半导体器件包括:第一导电型的第一半导体层;设置在第一半导体层的一个主表面上且杂质浓度大于第一半导体层的第二导电型的第二半导体层;设置在第一半导体层的另一主表面上且杂质浓度大于第一半导体层的第一导电型的第三半导体层;以及设置在插在第二半导体层和第三半导体层之间的第一半导体层中且杂质浓度大于第一半导体层、并且杂质浓度分布的局部最大值小于第二半导体层和第三半导体层的杂质浓度的第一导电型的宽缓冲区。该方法包括:在第一半导体层的一个主表面上形成第二半导体层的第一形成步骤;以及在到第一半导体层的投影射程内用氢离子照射第一半导体层上的第二半导体层、并且在大于或等于300°C且小于或等于550°C的温度下进行热处理、由此在第一半导体层中形成宽缓冲区的第二形成步骤。在第二形成步骤中,在第一半导体层中形成总净掺杂浓度大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²的宽缓冲区,而第一半导体层的电阻率 ρ_0 相对于额定电压 V_0 (V)满足 $0.12V_0 \leq \rho_0 \leq 0.25V_0$ 。

[0038] 根据上述方面的制造半导体器件的方法还可包括:在第一形成步骤之前,在高于或等于1000°C的温度下在氧化气氛中进行热处理以将氧引入第一半导体层的引入步骤。

[0039] 在引入步骤中,可将浓度大于或等于 1×10^{16} 原子/cm³的氧引入第一半导体层。

[0040] 为了解决上述问题且实现本发明的目的,根据本发明的又一方面,提供了一种制造半导体器件的方法,该半导体器件包括:第一导电型的第一半导体层;设置在第一半导体层的一个主表面上且杂质浓度大于第一半导体层的第二导电型的第二半导体层;设置在第一半导体层的另一主表面上且杂质浓度大于第一半导体层的第一导电型的第三半导体层;以及设置在第一半导体层中且杂质浓度大于第一半导体层、并且杂质浓度分布的局部最大值小于第二半导体层和第三半导体层的杂质浓度的第一导电型的宽缓冲区。该方法包括在到第一半导体层的比将通过后续步骤形成的第三半导体层的位置深的部分的投影射程内用氢离子照射第一半导体层的另一主表面、并且在大于或等于300°C且小于或等于550°C的温度下进行热处理、由此在第一半导体层中形成宽缓冲区的第二形成步骤。在第二形成步骤中,在第一半导体层中形成总净掺杂浓度大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²的宽缓冲区,而第一半导体层的电阻率 ρ_0 相对于额定电压 V_0 (V)满足 $0.12V_0 \leq \rho_0 \leq 0.25V_0$ 。

[0041] 根据上述方面的制造半导体器件的方法还可包括在第一形成步骤之前,在高于或等于1000°C的温度下在氧化气氛中进行热处理以将氧引入第一半导体层的引入步骤。

[0042] 在引入步骤中,可将浓度大于或等于 1×10^{16} 原子/cm³的氧引入第一半导体层。

[0043] 在第二形成步骤中,可通过用氢离子的照射来形成氢致供体、由此形成宽缓冲区。

[0044] 第一半导体层可以是FZ硅衬底。

[0045] 根据本发明,宽缓冲区设置在电阻率 ρ_0 (Ω cm) 相对于额定电压 V_0 (V) 满足 $0.12V_0 \leq \rho_0 \leq 0.25V_0$ 的第一半导体层(漂移层)中。宽缓冲区的净掺杂浓度总量大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²。以此方式,即使当第一半导体层的电阻率的变化约为 $\pm 12\%$ 时,也有可能减小半导体器件的击穿电压根据第一半导体层的电阻率的变化而改变的范围。另外,有可能减小半导体器件的开关特性根据第一半导体层的电阻率的变化而改变的范围。

[0046] 另外,当在漂移层中形成多个宽缓冲区时,可精细地控制空间电荷区在开关期间的扩展。

[0047] 在第一半导体层的一个主表面上形成第二半导体层(阳极/基极层)之后,在到比在后续工艺中形成的第二半导体层或第三半导体层深的部分的投影射程内用氢离子照射第一半导体层的该一主表面或另一主表面,并且在大于或等于300°C且小于或等于550°C的温度下进行热处理。以此方式,在上述条件下在第一半导体层(漂移层)中形成宽缓冲区。在此情况下,第一半导体层的电阻率 ρ_0 (Ω cm) 相对于额定电压 V_0 (V) 满足上述条件。以此方式,即使当第一半导体层的电阻率的变化约为 $\pm 12\%$ 时,也有可能减小半导体器件的击穿电压根据第一半导体层的电阻率的变化而改变的范围。另外,有可能减小半导体器件的开关特性根据第一半导体层的电阻率的变化而改变的范围。

[0048] 另外,在第二形成步骤中用氢离子照射衬底时,可防止宽缓冲区中的电子和空穴迁移率的减小。

[0049] 在本发明中,可使用FZ晶片以低成本制造具有宽缓冲结构的半导体器件。

[0050] 发明效果

[0051] 根据本发明,可获取减小击穿电压的变化和开关特性的变化的效果。另外,可获取降低制造成本的效果。

[0052] 附图简述

[0053] [图1]图1是示出根据第一实施例的半导体器件的结构和净掺杂浓度分布的示图。

[0054] [图2]图2是示出制造根据第一实施例的半导体器件的工艺的示图。

[0055] [图3]图3是示出制造根据第一实施例的半导体器件的工艺的另一示图。

[0056] [图4]图4是示出半导体器件的体电阻率和击穿电压之间的关系的特性图。

[0057] [图5]图5是示出半导体器件的体电阻率和击穿电压的变化宽度之间的关系的特性图。

[0058] [图6]图6是示出根据相关技术的半导体器件的结构和净掺杂浓度分布的示图。

[0059] [图7]图7是示出根据第二实施例的半导体器件的结构和净掺杂浓度分布的示图。

[0060] [图8]图8是示出根据第三实施例的半导体器件的结构和净掺杂浓度分布的示图。

[0061] [图9]图9是示出制造根据第三实施例的半导体器件的工艺的另一示图。

[0062] [图10]图10是示出制造根据第三实施例的半导体器件的工艺的另一示图。

[0063] [图11]图11是示出制造根据第三实施例的半导体器件的工艺的另一示图。

[0064] [图12]图12是示出制造根据第三实施例的半导体器件的工艺的另一示图。

[0065] [图13]图13是示出根据第四实施例的半导体器件的结构和净掺杂浓度分布的示图。

[0066] [图14]图14是示出当施加反向偏压时漂移层的净掺杂浓度分布和内部电场强度分布之间的关系的特性图。

[0067] 用于实现本发明的最佳模式

[0068] 在下文中,将参考附图详细描述根据本发明的示例性实施例的半导体器件及其制造方法。本发明不限于以下实施例,只要不背离本发明的精神和范围。在以下描述中,一种导电类型是n型,而另一导电类型是p型。然而,即使类型被颠倒也获取相同的效果。

[0069] (第一实施例)

[0070] 在下文中将描述其中用质子离子(H^+)照射硅晶片且在n⁻漂移层中形成宽缓冲结构以控制硅晶片中的n⁻漂移层的杂质浓度的二极管、以及制造二极管的方法。

[0071] 图1是示出根据第一实施例的半导体器件的结构和净掺杂浓度分布的示图。如在图1中的半导体器件的截面图(纸面的上侧)中所示,在n型半导体衬底(晶片)上形成根据第一实施例的二极管。晶片的体电阻率为 ρ_0 (Ω cm)。在晶片的一个主表面上形成p阳极层2。在晶片的另一主表面上形成n⁺阴极层3。半导体衬底插在p阳极层2(第二半导体层)和n⁺阴极层3(第三半导体层)之间的部分(第一半导体层)是n⁻漂移层1。在p阳极层2的表面上形成阳极电极4。在n⁺阴极层3的表面上形成阴极电极5。

[0072] 在图1中,如在示出距阳极电极4的距离和净掺杂浓度(\log)之间的关系的特性图(纸面的下侧)中所示,n⁻漂移层1的净掺杂浓度具有其中在n⁻漂移层1的中间附近为峰值且根据特定梯度朝着p阳极层2和n⁺阴极层3下降的山状分布曲线,并且存在其中净掺杂浓度高于n⁻漂移层1的净掺杂浓度的丘状区域。n型丘状区域被称为宽缓冲区6。宽缓冲区6的杂质浓度分布的局部最大值小于n⁺阴极层3和p阳极层2的杂质浓度。即,宽缓冲区6设置在n⁻漂移层1中,并且其净掺杂浓度大于晶片的体杂质浓度且小于n⁺阴极层3和p阳极层2的杂质浓度。

[0073] 根据本发明的二极管的结构具有以下两个要点:半导体衬底(晶片)的体电阻率 ρ_0 (Ω cm)相对于二极管的额定电压 V_0 (V)满足以下表达式2;以及宽缓冲区6的有效剂量(同一层的净掺杂浓度总量)大于或等于 4.8×10^{11} 原子/ cm^2 且小于或等于 1.0×10^{12} 原子/ cm^2 。

[0074] [表达式2]

[0075] $0.12V_0 \leq \rho_0 \leq 0.25V_0$

[0076] 图2和3是示出制造根据第一实施例的半导体器件的工艺的示图。可通过用质子 H^+ 进行照射(参见图2(c)和3(c))、以及对包括在其一个主表面上形成的p阳极层2和阳极电极4的晶片进行热处理,从阳极电极形成宽缓冲区6。接下来,将参考图2和3详细描述制造根据第一实施例的半导体器件的工艺。在本实施例中,例如,将描述制造具有图1所示的尺寸和净掺杂浓度的二极管(额定电压: $V_0=1200V$;以及额定电流:150A)的情况。

[0077] 图2(a)至2(g)按顺序示出二极管的主要制造工艺。首先,制备电阻率为144 Ω cm至300 Ω cm(例如,150 Ω cm(磷浓度: 2.0×10^{13} 原子/ cm^3)且厚度约为500 μm)的FZ晶片10作为晶片(半导体衬底)。FZ晶片10被用作第一半导体层。在下文中,FZ晶片10的杂质浓度被称为体浓度,而其电阻率被称为体电阻率(图2(a))。当电阻率大于1 Ω cm时,电阻率 ρ (Ω cm)和供体浓度N(原子/ cm^3)之间的关系由 $\rho=4.596 \times 10^{15}/N$ 表示。

[0078] 然后,执行标准二极管制造工艺以形成将作为第二半导体层的p阳极层2,从而边缘端接结构部分在FZ晶片10的一个主表面上包括保护环(未示出)、绝缘膜12、以及阳极电

极4。p阳极层2的杂质浓度为例如 5×10^{16} 原子/cm³,而其距表面的结深度为例如3 μ m。另外,阳极电极4由诸如包括约1wt%的硅的铝硅(AlSi)之类的铝合金(在下文中称为Al-Si(1%))制成(图2(b))。

[0079] 然后,用通过回旋加速器加速的质子H⁺11照射阳极电极4的表面。此时,回旋加速器的加速电压为例如7.9MeV,而质子H⁺11的剂量为例如 2.0×10^{12} 原子/cm²。另外,使用铝吸收器(未示出),并且调节该铝吸收器的厚度以用质子H⁺11通过铝吸收器照射FZ晶片10,以使质子H⁺11距FZ晶片10的表面的射程为60 μ m。在图2(c)中,因用H⁺11照射而在FZ晶片10中产生的晶体缺陷13由X表示(图2(c))。

[0080] 然后,例如,在350 $^{\circ}$ C下在氮气气氛(其可包括氢)中进行热处理达1小时以弥补晶体缺陷13。以此方式,形成n型高浓度区以从距晶片的表面60 μ m的深度扩展到约 $\pm 20\mu$ m。高浓度区是宽缓冲区6(在两条虚线内)(图2(d))。

[0081] 然后,对FZ晶片10的另一主表面(FZ晶片10的后表面)进行研磨和湿法蚀刻30以使FZ晶片10具有期望的厚度。在此阶段,当额定电压V₀为1200V时,FZ晶片10的厚度通常在100 μ m至160 μ m的范围内。在第一实施例中,在此阶段,FZ晶片10的厚度为120 μ m(图2(e))。

[0082] 然后,将诸如磷离子之类的n型杂质离子注入进行研磨和湿法蚀刻30的FZ晶片10的表面(后表面)。在此情况下,加速电压为例如50keV,而磷的剂量为例如 1×10^{15} 原子/cm²(杂质浓度: 1×10^{19} 原子/cm³)(图2(f))。然后,例如,YAG二次谐波激光器使用双脉冲法将激光束发射到离子注入表面。注入的n型杂质离子(诸如注入的磷离子)通过激光照射来电激活,并且形成将作为n⁺阴极层3的第三半导体层(图2(g))。

[0083] 双脉冲法使得来自多个激光照射器件的多个脉冲激光束连续地照射到每一激光束照射区域,这些脉冲激光束的照射时序彼此偏离预定延迟时间。在JP-A-2005-223301中公开了双脉冲法。当激光束通过双脉冲法来照射时,每一激光束照射区域的总能量密度为例如3J/cm²。另外,双脉冲延迟时间为例如300nsec(毫微秒)。

[0084] 最后,金属材料按铝、钛、镍和金的次序沉积在n⁺阴极层3的表面上以形成与n⁺阴极层3的表面欧姆接触的阴极电极5。以此方式,完成二极管。FZ晶片10中的p阳极层2和n⁺阴极层3之间的半导体衬底的部分处于n⁻漂移层1中。图2(g)的右侧上所示的特性图(g-1)是与图2(g)所示的二极管的截面图相对应的净掺杂浓度分布曲线。

[0085] 另外,优选在二极管制造工艺开始之前增加以下制造工艺。首先,虽然在附图中未示出,但是将磷硅酸盐玻璃施加到图2(a)所示的FZ晶片10上,并且通过推阱(drive-in)工艺在1300 $^{\circ}$ C下从晶片的两个表面扩散和引入磷和氧达10小时。然后,刮掉晶片的一个主表面上的磷扩散层,并且随后将其镜面抛光。然后,只在1300 $^{\circ}$ C下将与固溶度相对应的最大剂量为 1×10^{18} 原子/cm³的氧引入晶片的另一主表面(例如,后表面),由此形成其中磷扩散层的杂质浓度(表面浓度: 1×10^{20} 原子/cm³;而深度:约80 μ m)大于晶片的浓度的晶片。然后,使用该晶片来进行二极管制造工艺(图2(b)之后的工艺)。优选增加上述工艺的原因如下。如专利文献3所公开的,在晶片的后表面上形成且杂质浓度大于晶片的浓度的磷扩散层作为用于吸收诸如重金属之类的杂质的层,并且来自阳极层的表面的氧浓度到宽缓冲区的净掺杂浓度的峰值(在下文中称为峰值浓度)(即,质子H⁺的射程R_p)增大,这允许防止宽缓冲区中的电子和空穴的迁移率因用质子H⁺11照射而下降。

[0086] 当使用包含低浓度氧的晶片(诸如使用多晶硅作为原材料的FZ晶片)时,可在高于

或等于1000℃的温度下在包含氧的气氛中执行推阱工艺或热氧化工艺。原因在于,氧在硅衬底中通过热处理来渗透和扩散,并且晶片的氧浓度增大。在此情况下,氧分布的浓度大于或等于 1×10^{16} 原子/cm³且小于或等于 1×10^{17} 原子/cm³,该浓度是通过二次离子质谱(SIMS)测量来检测的足够高的杂质浓度,并且可获取与防止宽缓冲区中的电子和空穴的迁移率下降相同的效果。通过在高于或等于1300℃的温度下的热处理,氧浓度可大于或等于 1×10^{18} 原子/cm³。然而,当氧浓度大于上述值时,可能生成氧沉积或氧致缺陷。因此,优选氧浓度小于或等于 1×10^{18} 原子/cm³。即,优选来自阳极层的表面的氧浓度到宽缓冲区的峰值浓度(即,质子H⁺的射程R_p)大于或等于 1×10^{16} 原子/cm³且小于或等于 1×10^{18} 原子/cm³。

[0087] 另外,包括当通过用质子H⁺照射晶片来将氢引入晶片时形成的空穴的复合缺陷与通过所引入氧的供体一起在其中主电流在半导体器件中流动的有源部分、以及边缘端接结构部分中形成。同样,紧邻边缘端接结构部分下方形成杂质浓度大于n型晶片的浓度的磷扩散层。因此,晶片的电阻率增大,并且紧邻边缘端接结构部分下方的杂质浓度增大,这导致当将反向偏压施加到主pn结时扩展的耗尽层的等电位线密度增大。以此方式,有可能减少通过绝缘膜的外部电荷引起的击穿电压对边缘端接结构部分的表面的影响。另外,当紧邻边缘端接结构部分下方的缺陷密度增大时,其附近的使用期限减小。因此,有可能防止电流或残余载流子在通电时、以及在反向恢复期间集中在有源部分和边缘端接结构部分之间的边界上。

[0088] 除了氢(H⁺)离子以外,锂离子(Li⁺)或氧离子(O⁻)被所照射的充电粒子(离子)变成n型供体。然而,锂离子或氧离子的质量大于氢离子的质量,并且用相同的能量获取足够宽的射程是困难的。因此,当离子必须注入距晶片的表面约60μm的深度时,氢离子(H⁺)是最优选的。

[0089] 图4是示出半导体器件的体电阻率和击穿电压之间的关系特性图。图6是示出根据相关技术的半导体器件的结构和净掺杂浓度分布的示图。图4示出其中宽缓冲区设置在n⁻漂移层1中的根据本发明的二极管(图1的主要部件截面图中所示的二极管;在下文中称为示例)、其中宽缓冲区设置在n⁻漂移层1中的根据相关技术的二极管(第一常规示例)、以及包括不包含宽缓冲区且具有平坦的掺杂浓度分布(其在图4中描述为平坦的浓度分布)的n⁻漂移层1的根据相关技术的二极管(在下文中称为第二常规示例)。给出根据第一和第二常规示例的二极管作为比较示例。n⁻漂移层1的厚度为120μm(如图1所示,严格而言,通过120μm减去p阳极层2和n⁺阴极层3的厚度而获取的n⁻漂移层1的厚度为116.5μm。然而,为了便于说明,n⁻漂移层1的厚度被描述为120μm)。

[0090] 对于其中宽缓冲区6设置在n⁻漂移层1中的二极管(根据该示例和第一常规示例),当以各种方式改变宽缓冲区6的有效剂量时,即,当宽缓冲区6的有效剂量为 1.0×10^{11} 原子/cm²、 2.5×10^{11} 原子/cm²、 4.0×10^{11} 原子/cm²、 4.8×10^{11} 原子/cm²、 5.0×10^{11} 原子/cm²、 5.2×10^{11} 原子/cm²、 5.7×10^{11} 原子/cm²、以及 6.0×10^{11} 原子/cm²时,表示半导体器件的击穿电压相对于晶片(衬底)的电阻率(水平轴)的改变。在该示例中,宽缓冲区6的有效剂量大于或等于 4.8×10^{11} 原子/cm²。对于其中n⁻漂移层1具有平坦的掺杂浓度分布的根据相关技术的二极管(第二常规示例),当包括厚度为120μm的n⁻漂移层1的晶片的电阻率改变时,击穿电压值由名称为“根据相关技术的平坦的浓度分布”的曲线表示。

[0091] 首先,在根据相关技术的平坦的掺杂浓度分布中,在n⁻漂移层的厚度恒定(120μm)

的条件下,当电阻率增大时,击穿电压增大并会聚在恒定值上。一般而言,当设计器件时,根据击穿电压、通电时的损耗、以及开关特性之间的平衡来选择 n^- 漂移层的厚度和电阻率。例如, n^- 漂移层的厚度相对于额定电压 V_0 (V)约为 $0.1V_0$ (μm)。另外,衬底的额定电压 V_0 (V)和典型电阻率 ρ_0 ($\Omega\text{ cm}$)由以下表达式3根据经验表示。

[0092] [表达式3]

$$[0093] \quad \rho_0 = 0.045V_0$$

[0094] 例如,衬底的典型电阻率 ρ_0 ($\Omega\text{ cm}$) 在600V的额定电压 V_0 处约为 $27\ \Omega\text{ cm}$ 、在1200V的额定电压 V_0 处约为 $54\ \Omega\text{ cm}$ 、在1700V的额定电压 V_0 处约为 $77\ \Omega\text{ cm}$ 、在3300V的额定电压 V_0 处约为 $149\ \Omega\text{ cm}$ 、在4500V的额定电压 V_0 处约为 $203\ \Omega\text{ cm}$ 、而在6500V的额定电压 V_0 处约为 $293\ \Omega\text{ cm}$ 。另外,具体地,在大于或等于1700V的高额定电压处,可根据操作公差将衬底的典型电阻率 ρ_0 ($\Omega\text{ cm}$) 设为比上述值大1.5倍。为了在开关期间抑制高过充电压,衬底的典型电阻率 ρ_0 ($\Omega\text{ cm}$) 可减小到上述值的80%。

[0095] 在1200V的额定电压 V_0 处,所制造的器件具有高实际击穿电压,其中边界在额定电压上约为20%。例如,在1200V的额定电压 V_0 处,实际击穿电压被设为1400V。在此情况下,如从图4可见,在由平坦的浓度分布表示的根据相关技术的二极管中,在实际击穿电压为1400V时衬底的电阻率为 $46\ \Omega\text{ cm}$ 。类似地,如从图4可见,在其中宽缓冲区的有效剂量为 1×10^{11} 原子/ cm^2 、 2.5×10^{11} 原子/ cm^2 、 4×10^{11} 原子/ cm^2 、 4.8×10^{11} 原子/ cm^2 、 5.0×10^{11} 原子/ cm^2 、 5.2×10^{11} 原子/ cm^2 、 5.7×10^{11} 原子/ cm^2 、以及 6×10^{11} 原子/ cm^2 的二极管中,在实际击穿电压为1400V时电阻率值分别为 $55\ \Omega\text{ cm}$ 、 $68\ \Omega\text{ cm}$ 、 $100\ \Omega\text{ cm}$ 、 $144\ \Omega\text{ cm}$ 、 $150\ \Omega\text{ cm}$ 、 $160\ \Omega\text{ cm}$ 、 $200\ \Omega\text{ cm}$ 、以及 $250\ \Omega\text{ cm}$ 。

[0096] 如图4所示,根据晶片的电阻率,晶片的电阻率的变化范围(在下文中称为电阻率变化范围)被强烈地反映到半导体器件的击穿电压的变化范围。即,当晶片的电阻率在给定宽度范围(在下文中称为电阻率变化宽度)内变化时,电阻率变化宽度与半导体器件的击穿电压的变化宽度(在下文中称为击穿电压变化宽度)直接相关。在第二常规示例的情况下,例如,在击穿电压为1400V时电阻率为 $46\ \Omega\text{ cm}$ 。在约 $30\ \Omega\text{ cm}$ 至约 $80\ \Omega\text{ cm}$ 的范围内(包括 $46\ \Omega\text{ cm}$ 的电阻率值),击穿电压值变化较大。例如,当电阻率变化为 $46\ \Omega\text{ cm} \pm 12\%$ (约 $41\ \Omega\text{ cm}$ 至 $52\ \Omega\text{ cm}$)时,与电阻率变化范围相对应的击穿电压的变化范围(在下文中称为击穿电压变化范围)为从约1290V至1480V。即,相对于1385V的中值,击穿电压变化范围与约13.7%的击穿电压变化宽度相对应。击穿电压变化宽度必须是市场所需的较小值,例如,小于或等于5%。因此,为了满足市场所需的击穿电压变化宽度,电阻率变化宽度必须进一步减小。然而,如上所述,具有晶片制造商保证的高电阻率(例如,大于或等于 $20\ \Omega\text{ cm}$)的FZ晶片的电阻率变化宽度范围在气体掺杂中小于或等于 $\pm 12\%$ (变化宽度:24%),而在中子照射晶片中小于或等于 $\pm 8\%$ (变化宽度:16%)。即使在中子照射晶片中,击穿电压变化宽度显著大于容许值。

[0097] 在第一常规示例(包括根据相关技术的宽缓冲结构的二极管)中,在有效剂量为 2.5×10^{11} 原子/ cm^2 的宽缓冲二极管的情况下,在击穿电压为1400V(额定电压 $V_0 = 1200\text{V}$)时电阻率约为 $68\ \Omega\text{ cm}$,如图4所示(参见图4中的A)。当电阻率的变化为 $\pm 12\%$ 时,电阻率变化范围为从约 $60\ \Omega\text{ cm}$ 到 $76\ \Omega\text{ cm}$ 。如从图4可见,与 $60\ \Omega\text{ cm}$ 至 $76\ \Omega\text{ cm}$ 的电阻率变化范围相对应的击穿电压变化范围为从1320V至1460V。相对于1390V的中值,击穿电压变化范围与约10.1%的击穿电压变化宽度相对应。击穿电压变化宽度小于第一常规示例中的13.7%的击穿电压

变化宽度,而大于市场所需的5%的击穿电压变化宽度。因此,击穿电压变化宽度仍然不够。类似地,在有效剂量为 4.0×10^{11} 原子/cm²的宽缓冲二极管的情况下,如从图4可见,在击穿电压为1400V(额定电压 $V_0=1200V$)时电阻率约为100 Ω cm。与 $\pm 12\%$ 的电阻率变化相对应的击穿电压变化范围为从1340V到1430V,并且击穿电压变化宽度约为6.5%。因此,还未满足市场所需的小于或等于5%的击穿电压变化宽度。

[0098] 另一方面,在该示例(具有根据本发明的宽缓冲结构的二极管)中,在其中宽缓冲区的有效剂量为 4.8×10^{11} 原子/cm²的宽缓冲二极管的情况下,如从图4可见(参见图4中的B),在击穿电压为1400V时电阻率为144 Ω cm。当电阻率的变化为 $\pm 12\%$ 时,电阻率变化范围为从约126.7 Ω cm到161.3 Ω cm。与该电阻率变化范围相对应的击穿电压变化范围为从1363V到1425V。即,相对于1394V的中值,击穿电压变化宽度为4.4%。在其中有效剂量为 5.0×10^{11} 原子/cm²、 5.7×10^{11} 原子/cm²、以及 6.0×10^{11} 原子/cm²的宽缓冲二极管中,类似地,如从图4可见,与1400V的击穿电压相对应的电阻率值为150 Ω cm、200 Ω cm、以及250 Ω cm。当电阻率的变化为12%时,电阻率变化范围为从132 Ω cm至168 Ω cm、从176 Ω cm至114 Ω cm、以及从220 Ω cm至280 Ω cm。与电阻率变化范围相对应的击穿电压变化范围按顺序为从1371V至1431V、从1378V至1422V、以及从1380V至1415V。即,击穿电压变化宽度按顺序相对于1401V的中值为4.3%、相对于1400V的中值为3.1%、并且相对于1397V的中值为2.5%。因此,击穿电压变化宽度减小到略大于2%至略大于4%的范围。因此,在所有示例中,满足市场所需的5%的击穿电压变化宽度。

[0099] 图5是示出半导体器件的体电阻率和击穿电压变化宽度之间的关系特性图。在图5中示出图4所示的体电阻率和半导体器件的击穿电压变化宽度(%)之间的关系。即,如参考图4所描述的,选择宽缓冲区的有效剂量以使实际击穿电压相对于给定体电阻率值为1400V,并且在垂直轴上绘制根据每一体电阻率为12%时的击穿电压变化范围计算的击穿电压变化宽度(%) (水平轴指示体电阻率(Ω cm))。

[0100] 在具有46 Ω cm的体电阻率且不包括宽缓冲区的根据相关技术的二极管(第二常规示例)中,击穿电压变化宽度为13.7%(它是较大值),而未满足市场所需的击穿电压变化宽度。即使在其中宽缓冲区设置在漂移层中的结构(第一常规示例)中,当体电阻率为较小值55 Ω cm、68 Ω cm、以及100 Ω cm时,击穿电压变化宽度约为大于5.0%的11.5%、10.1%、以及6.5%,而未满足市场所需的击穿电压变化宽度。因此,在本发明中不包括该结构。当宽缓冲区设置在漂移层中、但有效剂量过大(例如,有效剂量大于 1.0×10^{12} 原子/cm²)时,与1400V的击穿电压相对应的体电阻率大于300 Ω cm。因此,在本发明中不包括该结构。将在下文中描述原因。

[0101] 相反,在其中宽缓冲区设置在漂移层中的根据本发明的二极管(示例)中,击穿电压变化宽度在144 Ω cm的体电阻率处为4.4%、在150 Ω cm的体电阻率处为4.3%、在160 Ω cm的体电阻率处为4.0%、在200 Ω cm的体电阻率处为3.1%、并且在250 Ω cm的体电阻率处为2.5%。即,半导体器件的击穿电压变化宽度减小到市场所需的小于或等于5.0%。如从图4可见,与144 Ω cm、150 Ω cm、160 Ω cm、200 Ω cm、以及250 Ω cm的体电阻率相对应的宽缓冲区的有效剂量分别为 4.8×10^{11} 原子/cm²、 5.0×10^{11} 原子/cm²、 5.2×10^{11} 原子/cm²、 5.7×10^{11} 原子/cm²、以及 6.0×10^{11} 原子/cm²。因此,如从图4可见,根据本发明的宽缓冲区的有效剂量大于或等于 4.8×10^{11} 原子/cm²且小于或等于 6.0×10^{11} 原子/cm²。可确认,即使当宽缓冲区的

有效剂量增大到 1.0×10^{12} 原子/cm²时,击穿电压变化宽度进一步减小,并且体电阻率小于或等于300 Ω cm。

[0102] 即,在根据本发明的半导体器件中,在其中有效剂量大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²的宽缓冲结构中,击穿电压变化宽度可减小到小于或等于未设置宽缓冲区的根据相关技术的二极管中的击穿电压变化宽度的三分之一。在宽缓冲结构中,有效剂量更优选地大于或等于 5.0×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²,并且最优选地大于或等于 5.2×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²,这能够使半导体器件的击穿电压变化宽度可靠地减小到小于或等于4%。

[0103] 具体而言,当体电阻率大于或等于144 Ω cm时,半导体器件的击穿电压变化宽度不取决于体电阻率。当然,击穿电压变化宽度还包括参数的变化,诸如n⁻漂移层的厚度、或根据形成宽缓冲区的有效剂量。然而,通过组合对晶片的背面研磨和蚀刻,漂移层厚度的变化可小于或等于3%,并且通过控制质子H⁺的注入和退火温度,有效剂量可小于或等于1%。在确定击穿电压变化宽度的因素中,最重要的因素是电阻率变化宽度。因此,通过减小击穿电压变化宽度所获取的效果较大。

[0104] 在本发明中,在除额定电压 $V_0=1200$ V以外的额定电压处,击穿电压变化宽度可减小。这是因为不管额定电压如何整个漂移层的总掺杂浓度(剂量)是恒定的(小于或等于约 1.2×10^{12} 原子/cm²)。在1200V的额定电压 V_0 处,当体电阻率大于或等于144 Ω cm时,击穿电压变化宽度小于或等于市场所需的小于或等于5%。数值“144”与约12% ($\approx 144/1200 \times 100\%$)的数值“1200”的额定电压相对应。如图5所示,当体电阻率大于或等于与约12%的数值“1200”的额定电压相对应的150 Ω cm时,击穿电压变化宽度进一步减小。当晶片的体电阻率大于或等于与13.3%的数值“1200”的额定电压相对应的160 Ω cm时,击穿电压变化宽度小于或等于4%,该值当然小于市场所需的5%的击穿电压变化宽度。类似地,当额定电压 V_0 为600V时,体电阻率为72 Ω cm ($0.12V_0=0.12 \times 600=72$)。因此,在大于或等于72 Ω cm的体电阻率处,击穿电压变化宽度小于或等于5%。类似地,可确认,在1700V的额定电压 V_0 和大于或等于204 Ω cm的体电阻率、3300V的额定电压 V_0 和大于或等于396 Ω cm的体电阻率、以及4500V的额定电压 V_0 和大于或等于540 Ω cm的体电阻率处,击穿电压变化宽度减小到小于或等于5%。因此,必要条件是根据本发明的半导体器件的体电阻率(即,半导体衬底的电阻率 ρ_0)满足以下表达式4。

[0105] [表达式4]

$$[0106] \quad \rho_0 \geq 0.12V_0$$

[0107] 当电阻率 ρ_0 优选大于或等于 $0.125V_0$,更优选大于或等于 $0.133V_0$ 时,击穿电压变化宽度能可靠地减小到小于或等于5%。

[0108] 当电阻率 ρ_0 大于必要值时,一般而言,载流子的耗尽在开关期间加速,并且开关波形有可能振荡。例如,可确认,当在1200V的额定电压 V_0 处体电阻率大于或等于300 Ω cm时,即使在具有其中宽缓冲区设置在漂移层中的根据本发明的宽缓冲结构的二极管中,由于在反向恢复期间载流子的耗尽,也产生振荡现象。此外,发现当体电阻率太高时,振荡现象通常在其他额定电压处产生。该现象的重要因素是整个n⁻漂移层的总掺杂浓度(剂量)。这是因为在反向恢复期间空间电荷区的扩展根据泊松方程取决于总掺杂浓度(剂量),并且由此所扫出载流子的总数也由总掺杂浓度确定。因此,可确认,当体电阻率在1200V的额定电压

V_0 处大于 $300\ \Omega\ \text{cm}$ 、体电阻率在 600V 的额定电压 V_0 处大于 $150\ \Omega\ \text{cm}$ 、体电阻率在 1700V 的额定电压 V_0 处大于 $425\ \Omega\ \text{cm}$ 、体电阻率在 3300V 的额定电压 V_0 处大于 $825\ \Omega\ \text{cm}$ 、并且体电阻率在 4500V 的额定电压 V_0 处大于 $1125\ \Omega\ \text{cm}$ 时,产生相同的振荡现象。在额定电压 V_0 和体电阻率 ρ_0 之间建立关系 $\rho_0 \leq 0.25V_0$ 。因此,体电阻率 ρ_0 必须满足以下表达式5。

[0109] [表达式5]

[0110] $\rho_0 \leq 0.25V_0$

[0111] 根据本发明的宽缓冲结构的要点在于,宽缓冲区在 n^- 漂移层的一部分中形成,并且与具有衬底浓度(体杂质浓度)的一部分、或其净掺杂浓度小于衬底浓度的一部分接触。以此方式,击穿电压可无关于体浓度来确定。因此,击穿电压变化宽度可减小。在其中宽缓冲区分布在整个 n^- 漂移层上的结构中,对杂质浓度和击穿电压的控制只取决于离子注入和驱动。因此,当额定电压改变时(具体地,当击穿电压增大时),氢致供体分布在 n^- 漂移层中大于或等于 $100\ \mu\text{m}$ 的宽泛范围内,并且其杂质浓度必须降低。当前,实际上很难获取 n^- 漂移层的上述浓度分布。

[0112] 相反,在本发明中,可在体电阻率 ρ_0 的基础上确定主额定电压 V_0 。实际击穿电压通过将氢致供体的杂质浓度与体净掺杂浓度(即,电阻率)相加来确定。因此,无论半导体器件的击穿电压如何都可应用本发明,并且在与氢相缔合的供体的有效剂量具有相对较小误差的情况下,本发明可减小电阻率变化宽度对击穿电压变化宽度的影响。以此方式,可容易地制造具有小击穿电压变化宽度的二极管。

[0113] 在图2(c)中,用质子 H^+ 11照射前表面(阳极电极)。然而,如图2(c)所示,可用质子 H^+ 11照射后表面(阴极电极)。图3所示的方法的其他工艺与图2所示的制造方法的工艺相同。即,图2和图3之间的差异在于工艺(c)。

[0114] 如上所述,根据第一实施例的半导体器件,宽缓冲区6设置在 n^- 漂移层1中,该 n^- 漂移层是其体电阻率 ρ_0 ($\Omega\ \text{cm}$) 相对于额定电压 V_0 (V) 满足表达式2的衬底。宽缓冲区6的净掺杂浓度的总量在上述范围内。以此方式,即使当体电阻率的变化约为 $\pm 12\%$ 时,二极管的击穿电压相对于体电阻率的变化而改变的范围也可减小。另外,半导体器件的开关特性相对于体电阻率的变化而改变的范围可减小。因此,击穿电压的变化和开关特性的变化可减小。

[0115] 另外,根据制造根据第一实施例的半导体器件的方法,在FZ晶片10的一个主表面(n^- 漂移层1)上形成p阳极层2之后,在到比将在后续工艺中形成的p阳极层2或 n^+ 阴极层3深的部分的投影射程内用 H^+ 11照射FZ晶片10的前表面或后表面,并且在大于或等于 300°C 且小于或等于 550°C 的温度下进行热处理。以此方式,在上述条件下在 n^- 漂移层1中形成宽缓冲区6。在此情况下,FZ晶片10的电阻率(体电阻率) ρ_0 相对于额定电压 V_0 满足上述条件。以此方式,即使当体FZ晶片10的电阻率的变化约为 $\pm 12\%$ 时,半导体器件的击穿电压相对于FZ晶片10的电阻率的变化而改变的范围也可减小。另外,半导体器件的开关特性相对于FZ晶片10的电阻率的变化而改变的范围可减小。因此,击穿电压的变化和开关特性的变化可减小。

[0116] 在用质子 H^+ 11照射以形成宽缓冲区6之前,在上述条件下将氧引入FZ晶片10。以此方式,当用质子 H^+ 11照射晶片时,可防止宽缓冲区6中的电子和空穴的迁移率下降。

[0117] 另外,使用FZ晶片10允许以低成本制造具有宽缓冲结构的二极管。以此方式,可降低制造成本。

[0118] (第二实施例)

[0119] 图7是示出根据第二实施例的半导体器件的结构和净掺杂浓度分布的示图。根据第一实施例的多个宽缓冲区6可设置在 n^- 漂移层1中。

[0120] 在第二实施例中,如图7所示,形成多个宽缓冲区6(图7中的三个宽缓冲区)。由此,多个宽缓冲区6允许精细地控制空间电荷区在开关期间的扩展。在形成有多个宽缓冲区的结构中,当额定电压 V_0 为1200V时,优选体电阻率大于或等于 $144 \Omega \text{ cm}$,其与第一实施例中的体电阻率相同。另外,当形成有多个宽缓冲区6时,与形成有一个宽缓冲区的结构相比,容易根据宽缓冲区数量形成具有高杂质浓度的宽缓冲区。因此,与形成有一个宽缓冲区的结构相比,在开关期间或当维持电源电压时,空间电荷区的电场强度的下降可能较大。因此,半导体器件的击穿电压减小。因此,体电阻率可进一步增大,并且优选体电阻率大于或等于 $0.15V_0$ 。体电阻率的上限为 $0.25V_0$,其与以上所述的相同。其他结构和第一实施例的结构相同。

[0121] 接下来,描述其中形成有多个宽缓冲区的结构的操作和效果。图14是示出当施加反向偏压时漂移层的净掺杂浓度分布和内部电场强度分布之间的关系特性图。在图14中,在包括具有平坦浓度分布的漂移层的根据相关技术的二极管、以及包括设置有多个宽缓冲区的漂移层的根据本发明的二极管中,当施加反向偏压时,漂移层的净掺杂浓度分布与内部电场强度分布相对应。图14(a)和14(b)是示出当施加电平与击穿电压相等的反向偏压且电场强度的最大值变成临界电场强度 E_c (约 $2.5 \times 10^5 \text{ V/cm}$)以在具有平坦浓度分布的根据相关技术的二极管中导致雪崩击穿时电场强度分布(a)和供体浓度分布(b)的示图。图14(c)和14(d)是示出当施加有电平与击穿电压相等的反向偏压且在具有多个宽缓冲区的根据本发明的二极管中电场强度的最大值变成临界电场强度 E_c 时电场强度分布(c)和供体浓度分布(d)的图表。在两个二极管中,假设FZ体晶片的供体浓度的标准值为 N_0 ,而FZ体晶片的供体浓度的测量值为 $(1+\alpha)N_0$ (或 $(1-\alpha)N_0, \alpha > 0$)。替换地,当执行一系列元件形成工艺时,被处理成同时流动的单元的大量FZ体晶片(例如,50个FZ体晶片)中的FZ体晶片的供体浓度的测量值的标准偏差可以是 $(1+\alpha)N_0$ (或 $(1-\alpha)N_0, \alpha > 0$)。即,假设供体浓度的变化率为 $\pm\alpha$ ($\alpha > 0$)。

[0122] 在本实施例中,例如,使用已知的扩展电阻仿形(profiling)法或C-V法作为测量晶片的供体浓度的方法。在图14(a)和14(c)中,为了便于说明,示出其中当施加电平与击穿电压相同的电压时耗尽层未到达 n 型阴极层的所谓的非穿通类型。然而,可使用其中耗尽层到达 n 型阴极层的穿通类型。在此情况下,类似于非穿通类型,建立以下讨论。

[0123] 对于根据相关技术的二极管,当在电场强度 E 在距pn结的深度 x_0 处为0的边界条件下求解泊松方程时,电压值(击穿电压值) Φ_0 在供体浓度为 N_0 时为 $\Phi_0 = -(1/2)x_0E_c$ 。当电场强度在作为边界条件的位置 x_{\pm} 处为0时,击穿电压值的最大值和最小值 Φ_{\pm} 在体供体浓度变化 $(1 \pm \alpha)N_0$ 时为 $\Phi_{\pm} = \Phi_0 / (1 \pm \alpha/2)$ 。因此,击穿电压值的变化率 $\Delta\Phi / \Phi_0$ 为 $4\alpha / \{(2-\alpha)(2+\alpha)\}$ (其中 $\Delta\Phi = \Phi_- - \Phi_+$)。

[0124] 在包括多个宽缓冲区的根据本发明的二极管中,严格而言,当求解泊松方程时,泊松方程的值被复杂化。因此,在本实施例中,使用简单的方法来计算电压值的变化率 $\Delta\Phi / \Phi_0$ 。首先,如图14(d)所示,假设形成浓度为体供体浓度 N_0 的 β 倍且宽度为 W_0 的 n 个宽缓冲区。另外,假设宽缓冲区的杂质浓度理想地分布,并且杂质浓度没有变化。假设 β 大于1。在图14

(c)中,由于每一宽缓冲区的电场强度的梯度大小为另一宽缓冲区的的大小的 β 倍,因此发生大于体部分(浓度 N_0)的电场强度的下降 ΔE 。当电场强度的“下降”连续地发生 n 次时,其中未发生电场强度的“下降”的部分(即,体部分而非宽缓冲区)的总长度相对于漂移层的总宽度 W_d 的比率 γ 为 $(W_d - nW_0) / W_d$ 。由于满足 $n \geq 2$ 且 $0 < W_0 < W_d$,因此 γ 大于或等于0且小于或等于1。另一方面,减小 n 倍的电场强度 ΔE 相对于相同电场强度的最大值 E_c 的比率 η 为 $\sum_i \Delta E_i / E_c = q\beta N_0 n W_0 / (E_c \epsilon_0 \epsilon_{Si})$ (其中 q 为基本电荷, ϵ_0 为真空的电容率,而 ϵ_{Si} 为硅的相对电容率)。 η 大于或等于0且小于或等于1。即,假设当设置多个宽缓冲区时电压值的变化率是通过从具有平坦浓度分布的根据相关技术的二极管的变化率去除不受体浓度变化影响的宽缓冲区的贡献、以及在宽缓冲区中电场强度“下降”的部分的贡献而获取的值。在该假设的基础上,电压值的变化率 $\Delta \Phi / \Phi_0$ 通过具有平坦浓度分布的根据相关技术的二极管中的相同比率乘以因子 (γ / η) 来获取。因此,建立 $\Delta \Phi / v_0 = 4\alpha (\gamma / \eta) / \{(2-\alpha)(2+\alpha)\}$ 。当 α 大于0%且小于或等于12%时, $\Delta \Phi / v_0$ 在该范围内可接近 $4\alpha / \{(2-\alpha)(2+\alpha)\} \approx \alpha$,并且建立 $\Delta \Phi / \Phi_0 \approx \alpha (\gamma / \eta)$ 。随着宽缓冲区的总数 n 增大, γ 减小。因此,电压值的变化宽度 $\Delta \Phi / \Phi_0$ 减小。另外,随着宽缓冲区的浓度大于体浓度 N_0 (即, β 增大)或宽缓冲区的数量 n 增大,电场强度“下降”的比率 η 增大。另外,随着宽缓冲区的宽度 W_0 增大, η 增大。因此,随着具有高浓度和大宽度的缓冲区的数量增大,理论上,电压(击穿电压)的变化率 $\Delta \Phi / \Phi_0$ 减小。

[0125] 例如,对于标准值为 $N_0 = 2 \times 10^{13}$ 原子/cm³的FZ体晶片,假设 N_0 的变化率 α 为12%、所形成的宽缓冲区的数量 n 为3、宽度 W_0 为6 μ m、并且宽缓冲区的浓度相对于 N_0 的倍数 β 为10。在此情况下,由于 η 为2.19且 γ 为0.85,因此击穿电压的变化率 $\Delta \Phi / \Phi_0$ 为显著小于 α 的0.047(4.7%),并且可满足市场所需的5%的击穿电压变化宽度。因此,当形成多个宽缓冲区以满足以下表达式6的条件时,有可能将击穿电压值的变化率 $\Delta \Phi / \Phi_0$ 减小到小于优选的FZ体晶片的变化率。

[0126] [表达式6]

[0127] $4\alpha (\gamma / \eta) / \{(2-\alpha)(2+\alpha)\} < \alpha$

[0128] 另外,当形成多个宽缓冲区以满足 $4\alpha (\gamma / \eta) / \{(2-\alpha)(2+\alpha)\} \leq 0.05$ 时,有可能可靠地将击穿电压值的变化率 $\Delta \Phi / \Phi_0$ 减小到小于优选的FZ体晶片的变化率。

[0129] 上述考虑是理想的。例如,当 β (宽缓冲区的浓度相对于体浓度 N_0 的倍数)太大或当 n (宽缓冲区的数量)太大时,电场强度的总“下降”增大,并且难以获取足够的击穿电压。当 β 只是充分地接近1的值时,在电场强度的“下降” ΔE 和体电场强度的下降之间不存在大的差异,并且宽缓冲区的效果降低,这使得防止击穿电压变化变得困难。因此, β 、 W_0 、以及 n 必须在击穿电压、击穿电压的变化、以及防止反向恢复振荡的效果的基础上确定。另外,每一宽缓冲区的形状接近通过质子照射的高斯分布。指示高斯分布扩散的半宽度与 W_0 相对应,并且取决于质子加速能量。当通过用质子照射来形成宽缓冲区时,例如,要考虑供体浓度在给定宽缓冲区上积分,并且该积分值被半宽度平均。即,由于电场强度的“下降” ΔE 由宽缓冲区的积分值的总和(有效剂量)确定,因此它不明显地取决于宽缓冲区的形状(该形状是矩形或高斯分布)之间的差异。因此,选择 β 、 W_0 、以及 n 以实际上确定每一宽缓冲区的总积分浓度。另外,在不取决于额定电压的情况下建立上述表达式6。原因如下。临界电场强度 E_c 对根据额定电压而确定的体晶片的浓度的依赖性较弱,并且要考虑依赖性为基本恒定的值。另外,电场强度的“下降” ΔE 不取决于每一宽缓冲区的浓度或体晶片的浓度,但取决于每一宽

缓冲区的浓度或体晶片的浓度的积分值(总浓度或有效剂量)。

[0130] 与第一实施例中一样,多个宽缓冲区6(图7)的有效剂量之和可大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²。在第二实施例中,当三个宽缓冲区6具有图7所示的峰值浓度和半宽度时,宽缓冲区的积分浓度按距阳极电极4的距离递增的次序为 4×10^{11} 原子/cm²(峰值浓度为 2×10^{14} 原子/cm³,而半宽度为20 μ m)、 3×10^{11} 原子/cm²(峰值浓度为 3×10^{14} 原子/cm³,而半宽度为10 μ m)、 2×10^{11} 原子/cm²(峰值浓度为 4×10^{14} 原子/cm³,而半宽度为5 μ m),并且积分浓度之和为 9×10^{11} 原子/cm²。

[0131] 优选宽缓冲区6的数量大于或等于2且小于或等于5以满足上述有效剂量。当额定电压大于或等于3300V时,漂移区的总厚度大于或等于300 μ m,并且该厚度有足够的裕量。因此,如果有必要,宽缓冲区的数量可大于或等于5。另外,如上所述,在宽缓冲区的积分浓度之和恒定的情况下,每一宽缓冲区的形状或位置改变,击穿电压的变化率未改变与形状或位置的改变相对应的值。另外,最接近阳极电极的宽缓冲区距阳极电极的深度被设为大于 $W_d/2$,由此确保在漂移层中pn结附近具有低杂质浓度(高电阻)的区域。以此方式,有可能防止pn结附近的电场强度在反向恢复期间或在宇宙射线入射时增大。替换地,从漂移层的中间位置起接近阴极电极的宽缓冲区的数量可大于从该中间位置起接近阳极电极的宽缓冲区的数量(包括0)。在此情况下,优选获取相同效果。

[0132] 即使当形成有多个宽缓冲区6时,也可用质子照射前表面或后表面以形成每一宽缓冲区6。在二极管的情况下,对于至少最接近阳极层的宽缓冲区6,优选用质子照射阳极层2的表面,由此将质子透射区或质子阻断区的载流子寿命值减小到小于体的载流子寿命值。

[0133] 如上所述,根据第二实施例,有可能获取与第一实施例相同的效果。由于在n⁻漂移层1中形成有多个宽缓冲区6,因此有可能在开关期间精细地调节空间电荷区的扩展。

[0134] (第三实施例)

[0135] 图8是示出根据第三实施例的半导体器件的结构和净掺杂浓度分布的示图。根据第一和第二实施例的半导体器件的结构可应用于IGBT。

[0136] 如在图8中的半导体器件的截面图(纸面的上侧)中所示,在根据第三实施例的IGBT中,在n型半导体衬底(晶片)的前表面(一个主表面)上形成p基极层22。在晶片的后表面(另一主表面)上形成p集电极层28。半导体衬底的在p基极层22和p集电极层28之间的部分是n⁻漂移层21。体电阻率 ρ_0 (Ω cm)与第一实施例中的体电阻率相同。即,体电阻率在由上述表达式2表示的范围内或在上述优选范围内。在p基极层22的表面上形成发射电极24。在p集电极层28的表面上形成集电电极25。在晶片的前表面中形成沟槽以通过p基极层22到达n⁻漂移层21,并且在沟槽的内壁上形成栅绝缘膜31。栅电极27通过栅绝缘膜31埋入沟槽中。在p基极层22中形成n发射极层29。发射电极24使p基极层22与n发射极层29电连接。另外,发射电极24通过栅绝缘膜31和栅电极27上形成的层间绝缘膜32与栅电极27绝缘。

[0137] 在图8中,如在示出距发射电极24的距离和净掺杂浓度(log)之间的关系特性图(纸面的下侧)中所示,n⁻漂移层21的净掺杂浓度基本上在n⁻漂移层21的中间附近具有峰值,并且倾斜以朝着p基极层22和p集电极层28下降。即,在n⁻漂移层21中形成杂质浓度大于n⁻漂移层21且净掺杂浓度小于p基极层22和p集电极层28的n型宽缓冲区26。宽缓冲区26的有效剂量(同一层的净掺杂浓度的总量)大于或等于 4.8×10^{11} 原子/cm²且小于或等于 1.0×10^{12} 原子/cm²、或在上述优选范围内,该有效剂量与根据第一实施例的二极管中的有效剂量相

同。通过用来自集电电极25的质子 H^+ 11照射包括p基极层22和发射电极24的晶片、以及对晶片进行热处理来形成宽缓冲区26。图8示出具有沟槽栅结构的IGBT,但是可使用具有平面栅结构的IGBT。

[0138] 由于p集电极层28在IGBT的后表面上形成,因此将少数载流子注入后表面。因此,在截止期间,有必要防止所注入的少数载流子通过电荷中性区到达空间电荷区。另外,当施加与击穿电压相对应的电压时,优选确保未耗尽的电荷中性区在距后表面约 $5\mu m$ 至约 $20\mu m$ 的范围内,以防止雪崩击穿。因此,优选将宽缓冲区26的净掺杂浓度分布的峰值设置成自 n^- 漂移层21的中心的深度偏向于集电电极25以可靠地防止耗尽层,由此确保上述电荷中性区。

[0139] 接下来,将详细描述制造根据第三实施例的IGBT的工艺。图9是示出制造根据第三实施例的半导体器件的工艺示意图。图10至12是示出制造根据第三实施例的半导体器件的工艺的另一示例的示意图。例如,将描述制造具有图8所示的尺寸和净掺杂浓度的IGBT(额定电压: $V_0=1200V$;以及额定电流:150A)的情况。

[0140] 将参考图9(a)至9(i)描述制造根据第三实施例的IGBT的方法的示例。首先,制备体电阻率为 $144\Omega\text{ cm}$ 至 $300\Omega\text{ cm}$ (例如, $150\Omega\text{ cm}$ (磷浓度: 2.0×10^{13} 原子/ cm^3)且厚度约为 $500\mu m$)的FZ晶片10作为晶片(半导体衬底)。FZ晶片10被称为第一半导体层(图9(a))。如在第一实施例中所述的,预先通过推阱工艺在室温(例如, 20°C)下将浓度高于固溶度的氧扩散并引入FZ晶片10。

[0141] 然后,通过标准IGBT制造工艺在FZ晶片10的一个主表面上形成p基极层22、包括保护环(未示出)的边缘端接结构部分、沟槽、该沟槽中的栅绝缘膜31、栅电极27、n发射极层29、以及层间绝缘膜32(图9(b))。p基极层22的杂质浓度为例如 2×10^{17} 原子/ cm^3 ,而其距表面的结深度为例如 $3\mu m$ 。n发射极层29的杂质浓度为例如 1×10^{20} 原子/ cm^3 ,而其距表面的结深度为例如 $0.5\mu m$ 。栅电极27可由例如多晶制成。

[0142] 然后,用通过回旋加速器加速的质子 H^+ 11照射FZ晶片10的前表面、即另一主表面(稍后将在其上形成集电电极25)(图9(c))。此时,回旋加速器的加速电压为例如 7.9MeV ,而质子 H^+ 11的剂量为例如 1.0×10^{14} 原子/ cm^2 。另外,铝吸收器用于调节质子 H^+ 11的厚度以使其距硅衬底的表面为 $90\mu m$ 。当FZ晶片10的厚度为例如 $500\mu m$ 时,调节质子 H^+ 11的厚度以使质子 H^+ 11的射程为 $410\mu m$ 。该射程可通过使用静电加速器的加速电压来调节。在此情况下,加速电压为 7.5MeV 。在图9(c)中,因用 H^+ 11照射而在FZ晶片10中产生的晶体缺陷13由X表示。

[0143] 然后,例如,在 500°C 下在氮气气氛(其可包括氢)中进行热处理达5小时以弥补晶体缺陷13。以此方式,在距晶片的后表面 $30\mu m$ 的深度之前和之后形成n型高浓度区。通过高浓度区形成期望的宽缓冲区26(图9(d))。

[0144] 然后,形成发射电极24以与n发射极层29接触。另外,在包括保护环的边缘端接结构部分上形成保护膜(未示出)(图9(e))。发射电极24由例如Al-Si(1%)制成,并且保护膜是例如聚酰亚胺或氮化硅(SiN)膜。

[0145] 然后,对FZ晶片10的后表面进行研磨和湿法蚀刻30以将FZ晶片10的厚度减小到期望值(图9(f))。在此阶段,当额定电压为 V_0 为 $1200V$ 时,FZ晶片10的厚度通常在 $100\mu m$ 至 $160\mu m$ 的范围内。在第三实施例中(图9),在此阶段,FZ晶片10的厚度为 $120\mu m$ 。

[0146] 然后,用诸如质子 H^+ 或磷 P^+ 15之类的n型杂质照射进行研磨和湿法蚀刻30的FZ晶片

10的FZ晶片表面(后表面),这将形成n场阻断层23。剂量被设置成激活(其将在下文中间进行描述)之后的杂质浓度为例如 2×10^{16} 原子/cm³(FIG.9(g))。然后,通过离子注入来引入将形成p集电极层28的p型杂质,诸如硼⁺14(图9(h))。此时,加速电压为例如50keV,而剂量被设置成激活之后的杂质浓度为 3×10^{17} 原子/cm³。n场阻断层23的有效剂量被设为包括宽缓冲区26且满足上述有效剂量条件的范围。

[0147] 然后,进行激光退火以电激活离子注入表面,由此形成p集电极层28。为了执行激活,可进行炉内退火而非激光退火。在炉内退火的情况下,例如,在450°C下在氮气气氛(其可包括氢)中进行热处理达5小时以执行激活。

[0148] 最后,金属材料按例如Al-Si(1%)、钛、镍和金的次序沉积在p集电极层28的表面上以形成与p集电极层28的表面欧姆接触的集电电极25。以此方式,完成IGBT(图9(i))。

[0149] 接下来,将描述对第三实施例的变体。将参考图10(a)至10(h)描述对制造图9所示的IGBT的方法(在下文中称为第一制造方法)的变体(在下文中称为第二制造方法)。第二制造方法与图9所示的第一制造方法的不同之处在于,在形成发射电极24和保护膜之后进行用质子H⁺11的照射(参见图9(c)),以及对FZ晶片10的后表面进行研磨和湿法蚀刻30。当用质子H⁺照射之后发射电极24和边缘端接结构部分的保护膜的耐热温度高于热处理温度时,图10所示的第二制造方法是有效的。

[0150] 具体地,从制备FZ晶片10到形成作为元件表面结构的MOS栅极和边缘端接结构部分的工艺与图9(a)和9(b)所示的工艺相同。然后,形成发射电极24、以及由聚酰亚胺制成的保护膜(未示出)(图10(b))。然后,对FZ晶片10的后表面进行研磨和湿法蚀刻30以将FZ晶片10的厚度减小到期望值(图10(c))。然后,用质子H⁺11照射晶片的后表面(FIG.10(d)),并且进行热处理(FIG.10(e))。在用质子H⁺照射期间,将质子H⁺11的射程调节成在通过照射加速器的加速电压的上限范围内。另外,当质子H⁺距后表面的射程在静电加速器中被设为30μm时,加速能量为1.5MeV。替换地,可使用回旋加速器,并且可通过铝吸收器来调节该射程。图10(f)之后的工艺与第一制造方法中图9(g)之后的工艺相同。当通过第二制造方法来形成IGBT时,有可能减少FZ晶片10的厚度减小之后的工艺的数量,并且由此减少缺陷,诸如因处理薄晶片而破坏该晶片。

[0151] 接下来,将参考图11(a)至11(i)描述图9所示的第一制造方法的第一变体(在下文中称为第三制造方法)。第三制造方法与图9所示的第一制造方法的不同之处在于,在图9中后表面的研磨和湿法蚀刻30(图9(f))和形成发射电极24的工艺(图9(e))被颠倒(参见图11(e)和11(f))。其他工艺与图9所示的第一制造方法中的工艺相同。当用质子H⁺11照射之后的热处理温度高于发射电极24的耐热温度时,根据第三实施例的IGBT可通过图11所示的第三制造方法来制造。

[0152] 接下来,将参考图12(a)至12(g)描述图10所示的第二制造方法的变体(在下文中称为第四制造方法)。第四制造方法与图10所示的第二制造方法的不同之处在于,不执行图10(f)所示的引入邻近p集电极层28的n场阻断层的工艺,以及具有通过宽缓冲区26来阻断耗尽层的扩展以使耗尽层不到达p集电极层的结构的IGBT。以此方式,有可能只通过调节晶片的后表面上的p集电极层28的浓度和引入深度来改进空穴的注入效率。其他工艺与图10所示的第二制造方法中的工艺相同。

[0153] 在第三实施例中,已描述了具有沟槽栅结构的IGBT。然而,本发明可应用于具有平

面栅结构的IGBT。

[0154] 如上所述,根据第二实施例,在IGBT中,有可能获取与第一实施例相同的效果。

[0155] (第四实施例)

[0156] 图13是示出根据第四实施例的半导体器件的结构和净掺杂浓度分布的示图。根据第三实施例的多个宽缓冲区26可设置在 n^- 漂移层21中。

[0157] 在第四实施例中,如图13所示,形成多个宽缓冲区26(图13中的三个宽缓冲区)。由此,当设置多个宽缓冲区26时,有可能精细地控制空间电荷区在开关期间的扩展。在形成有多个宽缓冲区的结构中,当额定电压 V_0 为1200V时,优选体电阻率大于或等于 $144 \Omega \text{ cm}$,其与第一实施例中的体电阻率相同。另外,当形成有多个宽缓冲区26时,与形成有一个宽缓冲区的结构相比,容易根据宽缓冲区数量形成具有高杂质浓度的宽缓冲区。因此,与形成有一个宽缓冲区的结构相比,在开关期间或当维持电源电压时,空间电荷区的电场强度的下降可能较大。因此,半导体器件的击穿电压减小。因此,体电阻率可进一步增大,并且优选体电阻率大于或等于 $0.15V_0$ 。体电阻率的上限为 $0.25V_0$,其与以上所述的相同。其他结构和第三实施例的结构相同。

[0158] 如在第一实施例中所示,多个宽缓冲区26的有效剂量之和可大于或等于 4.8×10^{11} 原子/ cm^2 且小于或等于 1.0×10^{12} 原子/ cm^2 。在第四实施例中,当三个宽缓冲区26具有图13所示的峰值浓度和半宽度时,最接近发射电极24的第一宽缓冲区具有 4×10^{14} 原子/ cm^3 的峰值浓度和 $10 \mu\text{m}$ 的半宽度,第二宽缓冲区具有 1.5×10^{15} 原子/ cm^3 的峰值浓度和 $5 \mu\text{m}$ 的半宽度,而离发射电极24最远的第三宽缓冲区 3.5×10^{15} 原子/ cm^3 的峰值浓度和 $3 \mu\text{m}$ 的半宽度。宽缓冲区26的积分浓度按距发射电极24的距离递增的次序为 2×10^{11} 原子/ cm^2 、 3×10^{11} 原子/ cm^2 、以及 4×10^{11} 原子/ cm^2 ,并且积分浓度之和为 8×10^{11} 原子/ cm^2 。另外, n 场阻断层23的峰值浓度基本上为 1.0×10^{12} 原子/ cm^2 ,并且 n 型层(n^- 漂移层21、宽缓冲区26、以及 n 场阻断层23)的有效剂量之和(积分浓度)为 1.8×10^{12} 原子/ cm^2 。

[0159] IGBT必须被设计成:当栅极导通时,在IV输出波形中不发生骤回(snapback)现象(其中由于极小量电流,一旦没有电导率调制就在集电电极和发射电极之间发生大的电压降并且电压降因电导率调制而快速地减小的负电阻现象,这导致电流流动)。因此,三个 n 型层的积分浓度之和可超过 2.0×10^{12} 原子/ cm^2 。耗尽层在截止状态中不应当到达 p 集电极层28。因此,三个 n 型层的积分浓度之和必须大于 1.2×10^{12} 原子/ cm^2 。为此,三个 n 型层的积分浓度之和可大于或等于 1.2×10^{12} 原子/ cm^2 且小于或等于 2.0×10^{12} 原子/ cm^2 。另外,只在与 p 集电极层28接触的 n 场阻断层23中满足积分浓度的范围。在此情况下,可引入磷来形成 n 场阻断层23,或者可引入质子 H^+ 来形成 n 场阻断层23。当在所有三个 n 型层中满足积分浓度的范围时,作为少数载流子的空穴在栅极导通时从 p 集电极层平滑地注入,并且可稳定地获取击穿电压。

[0160] 在IGBT的情况下,其中设置有多个宽缓冲区的结构的操作和效果基本上与根据第二实施例的二极管的操作和效果相同。即,当FZ体晶片的供体浓度的变化率为 $\pm \alpha$ ($\alpha > 0$)、除宽缓冲区以外的体部分的总长度的比率为 γ 、并且在宽缓冲区中减小 n 倍的电场强度 ΔE 相对于临界电场强度 E_c 的比率为 η 时,优选形成多个宽缓冲区来满足条件 $4\alpha(\gamma/\eta)/\{(2-\alpha)(2+\alpha)\} < \alpha$ 。如在第三实施例中所所述的,在IGBT中,为了在后表面上形成 p 集电极层28,将少数载流子注入后表面。因此,优选确保未耗尽的电荷中性区在距后表面 $5 \mu\text{m}$ 至 $20 \mu\text{m}$ 的范围。优选

将宽缓冲区26的净掺杂浓度分布的峰值设置成自 n^- 漂移层21的中心的深度偏向于集电电极25以可靠地防止耗尽层,由此确保上述电荷中性区。即,当形成多个宽缓冲区26以自漂移层的中心偏向于集电电极时,在同一区域中可发生优选的电场强度的“下降” ΔE (参见图14(c))。具体地,从漂移层的中间位置起接近集电电极的宽缓冲区的数量可大于从中间位置起接近发射电极的宽缓冲区的数量(包括0)。

[0161] 在第四实施例中,当形成有多个宽缓冲区26时,优选用质子 H^+ 来照射FZ晶片10的后表面(其上形成有p集电极层28的一侧)。原因在于,当照射晶片的前表面时,在栅氧化膜和硅之间的界面中发生晶体缺陷,并且该晶体缺陷可能影响栅极的电压特性。另外,当捕获电平(trapping level)在p基极层22附近保留时,在导通状态中载流子分布改变,并且导通电压和截止损耗之间的折衷特性可能恶化。

[0162] 如上所述,根据第四实施例,有可能获取与第一至第三实施例相同的效果。

[0163] 在根据第三和第四实施例的IGBT中已描述了n型场阻断层。然而,n型场阻断层可应用于根据第一和第二实施例的二极管。即,可通过注入磷或用质子 H^+ 照射而在 n^+ 阴极层3和 n^- 漂移层1之间形成n场阻断层,以使其具有比 n^+ 阴极层3小的杂质浓度并邻近 n^+ 阴极层3。

[0164] 如上所述,根据本发明,有可能用精确控制的工艺来实现二极管或IGBT具有小的击穿电压变化宽度、显著比根据相关技术的产品小的截止损耗、以及软开关特性。因此,有可能设置具有低的电损耗且考虑了环境问题的IGBT或智能功率模块(IPM)。另外,在诸如使用具有上述特性的IGBT模块的PWM逆变器之类的功率转换器件中,有可能防止过压击穿或EMI的发生、以及减少热损失。例如,存在以下功率转换器件。转换器逆变器电路可高效地控制例如感应电机或伺服电机,并且广泛地用于工业或电子铁路。功率因数改进电路(PFC电路)控制正弦波形的AC输入电流以改进波形,并且用于开关电源。另外,当在根据本发明的IGBT芯片的截面中形成p型绝缘层以形成反向阻断IGBT时,反向阻断IGBT可用于矩阵转换器。由于矩阵转换器不需要DC链接电容器,因此它可用于需要诸如升降机之类的小转换器件的装置。当本发明应用于反向阻断IGBT时,n场阻断层被配置成具有比第三实施例中的浓度小的杂质浓度(例如, 2×10^{16} 原子/ cm^3)、或者跳过该n场阻断层,并且一个或多个宽缓冲区的浓度调节成使前向阻断状态中的耗尽层不到达p集电极层。根据该结构,当耗尽层在反向阻断状态中从p集电极层和漂移层之间的pn结扩展时,有可能防止pn结的电场强度集中,并且将反向击穿电压和前向击穿电压维持在相同的量级。

[0165] 工业实用性

[0166] 如上所述,对于用于例如功率转换器件(诸如转换器或逆变器)的功率半导体器件,根据本发明的半导体器件、以及制造半导体器件的方法是有用的。

[0167] 字母或数字附图标记的说明

[0168] 1、21 n^- 漂移层

[0169] 2 p阳极层

[0170] 3 n^+ 阴极层

[0171] 4 阳极电极

[0172] 5 阴极电极

[0173] 6、26 宽缓冲区

[0174] 10 FZ晶片

| | | |
|--------|----|------------------|
| [0175] | 11 | 质子H ⁺ |
| [0176] | 12 | 绝缘膜 |
| [0177] | 13 | 晶体缺陷 |
| [0178] | 14 | 硼 ⁺ |
| [0179] | 15 | 磷 ⁺ |
| [0180] | 22 | p基极层 |
| [0181] | 23 | n场阻断层 |
| [0182] | 24 | 发射电极 |
| [0183] | 25 | 集电电极 |
| [0184] | 27 | 栅电极 |
| [0185] | 28 | p集电极层 |
| [0186] | 29 | n发射极层 |
| [0187] | 30 | 研磨和湿法蚀刻 |
| [0188] | 31 | 栅绝缘膜 |
| [0189] | 32 | 层间绝缘膜 |

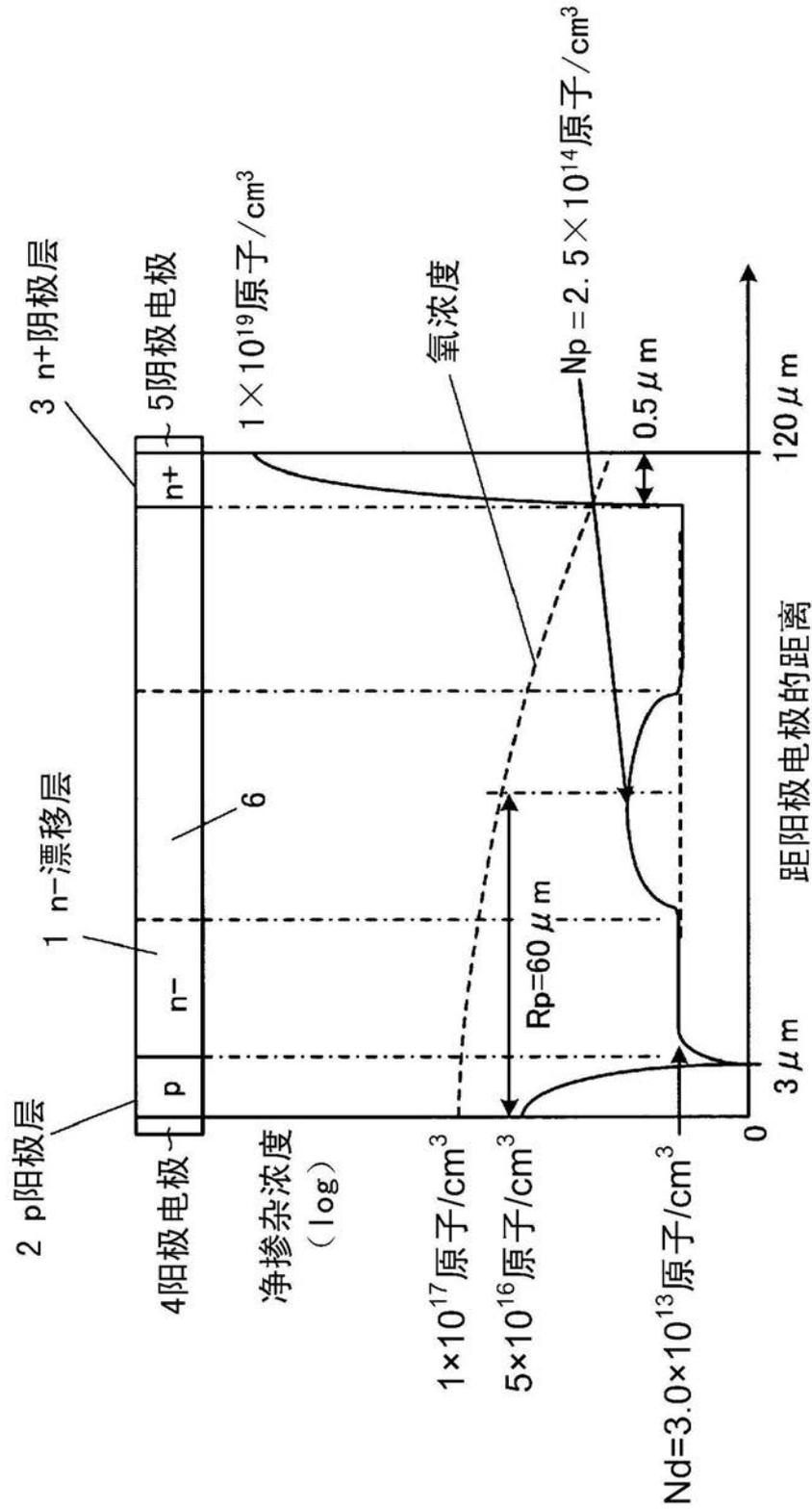


图1

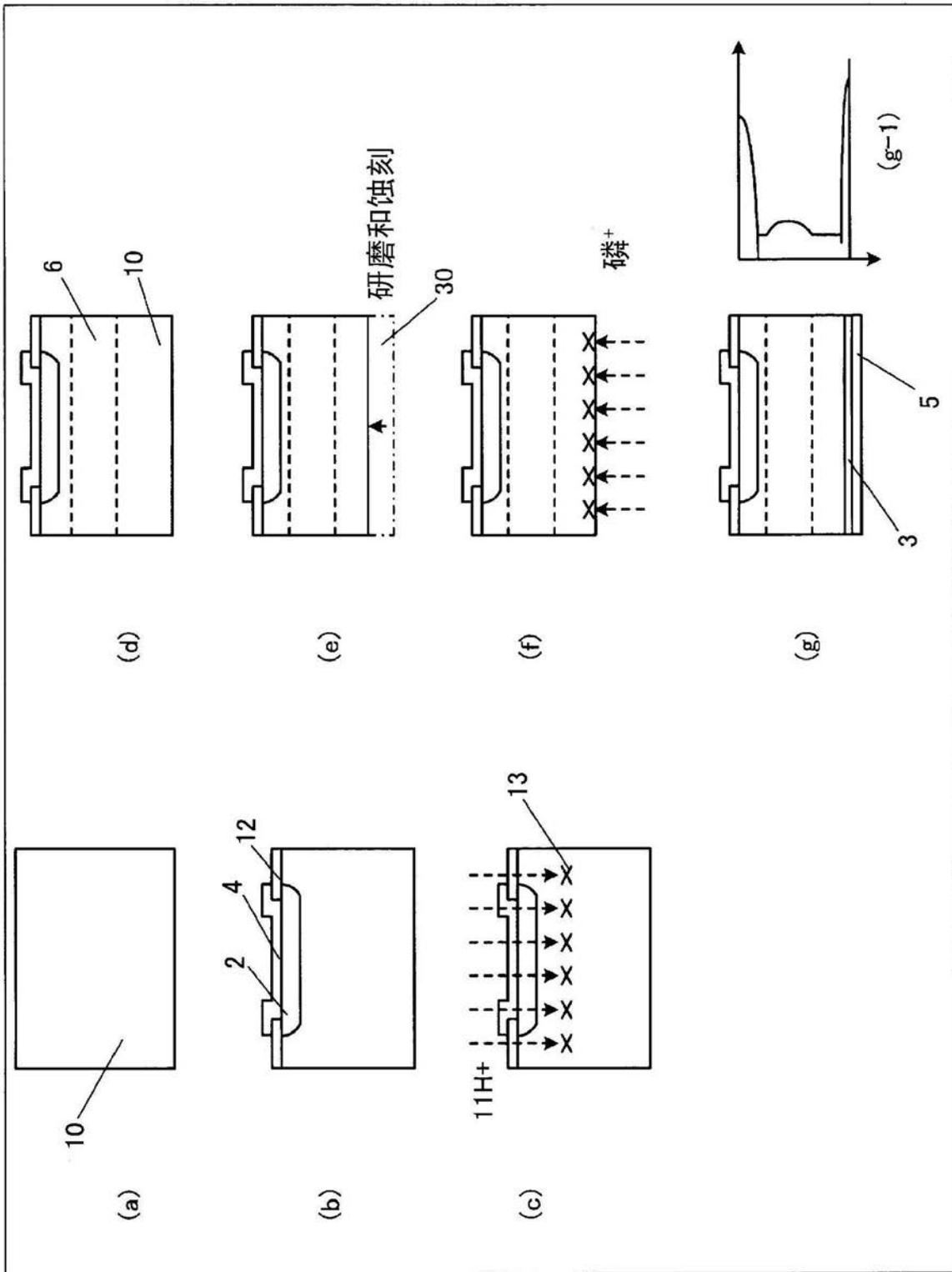


图2

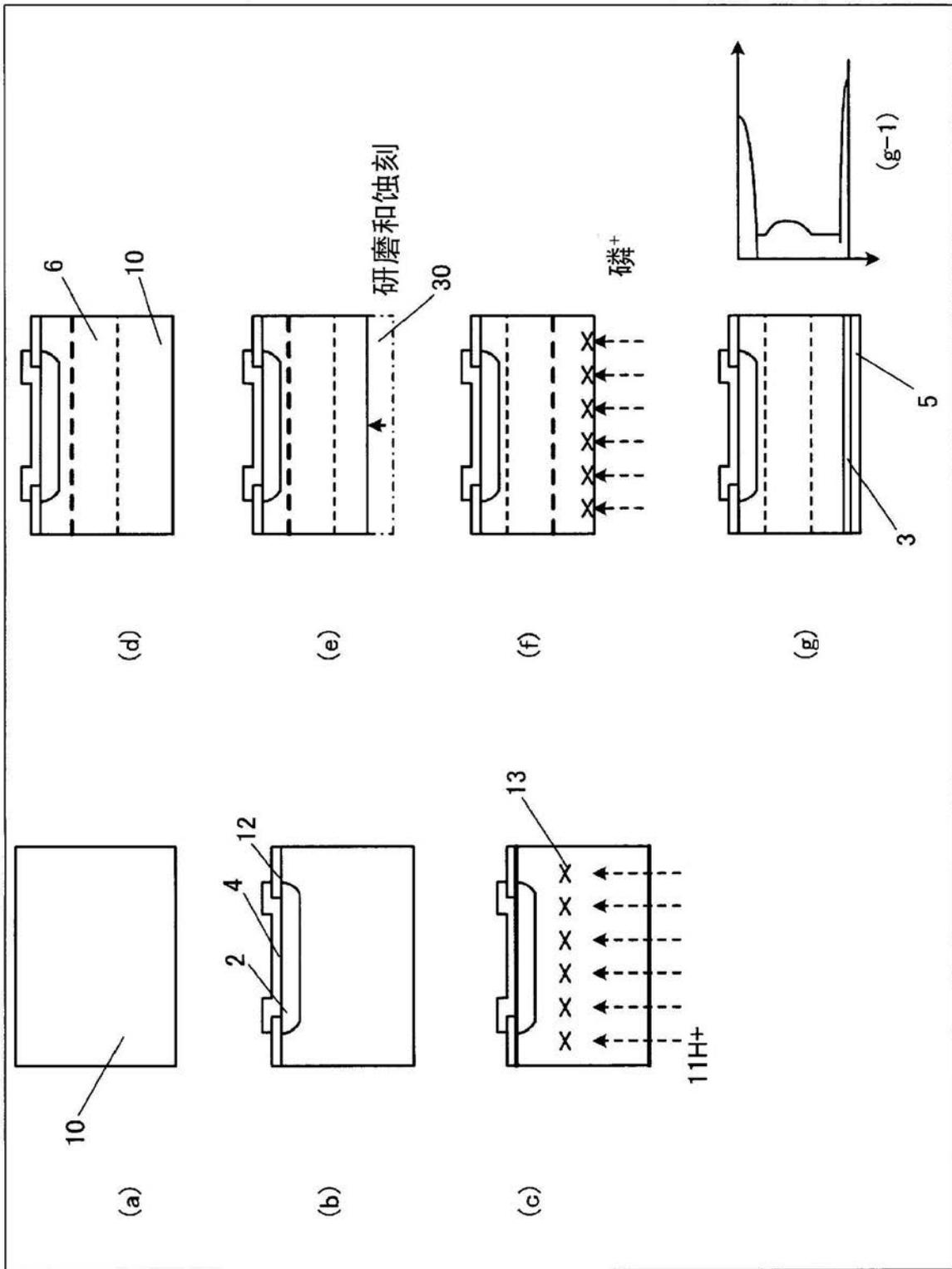


图3

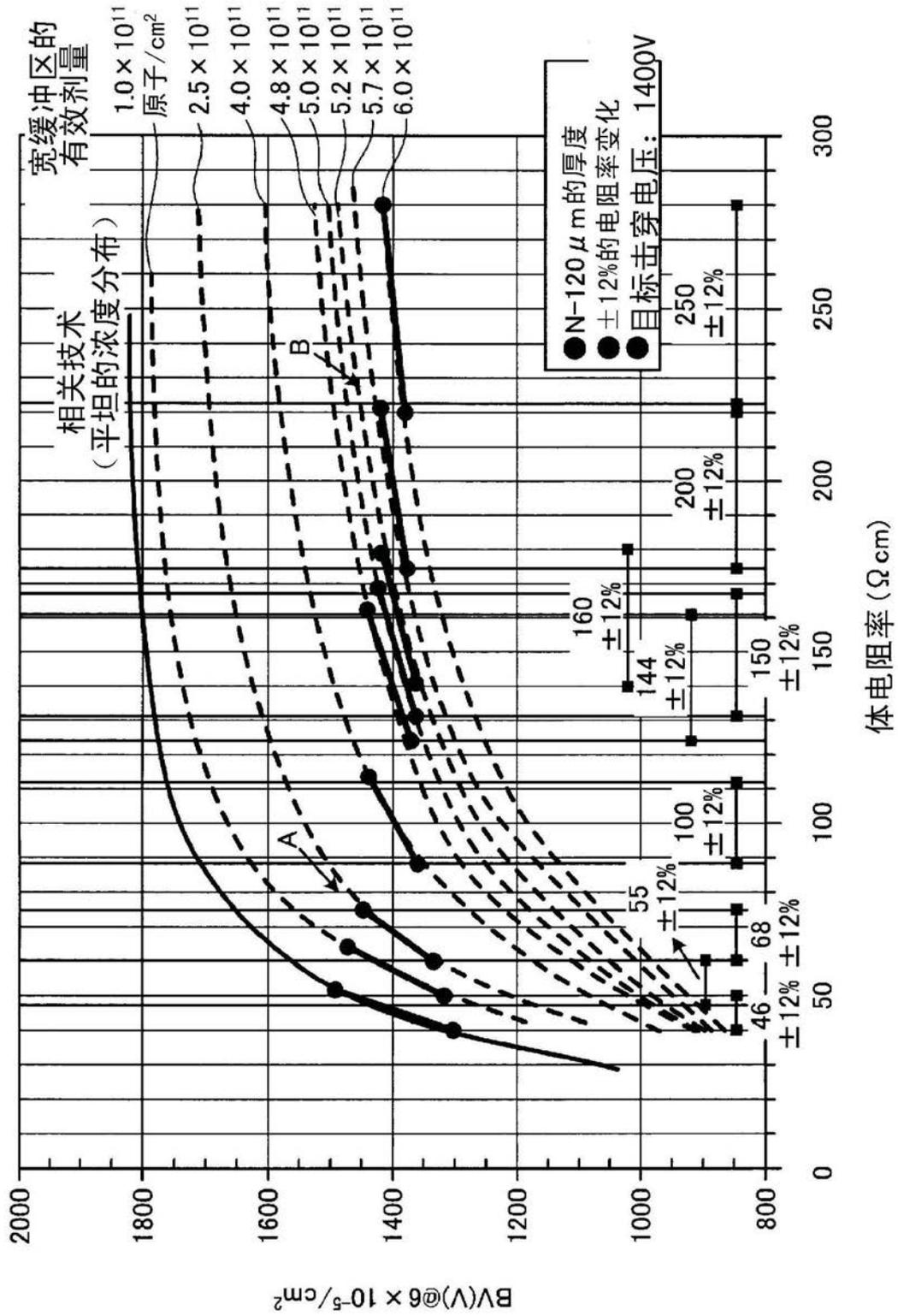


图4

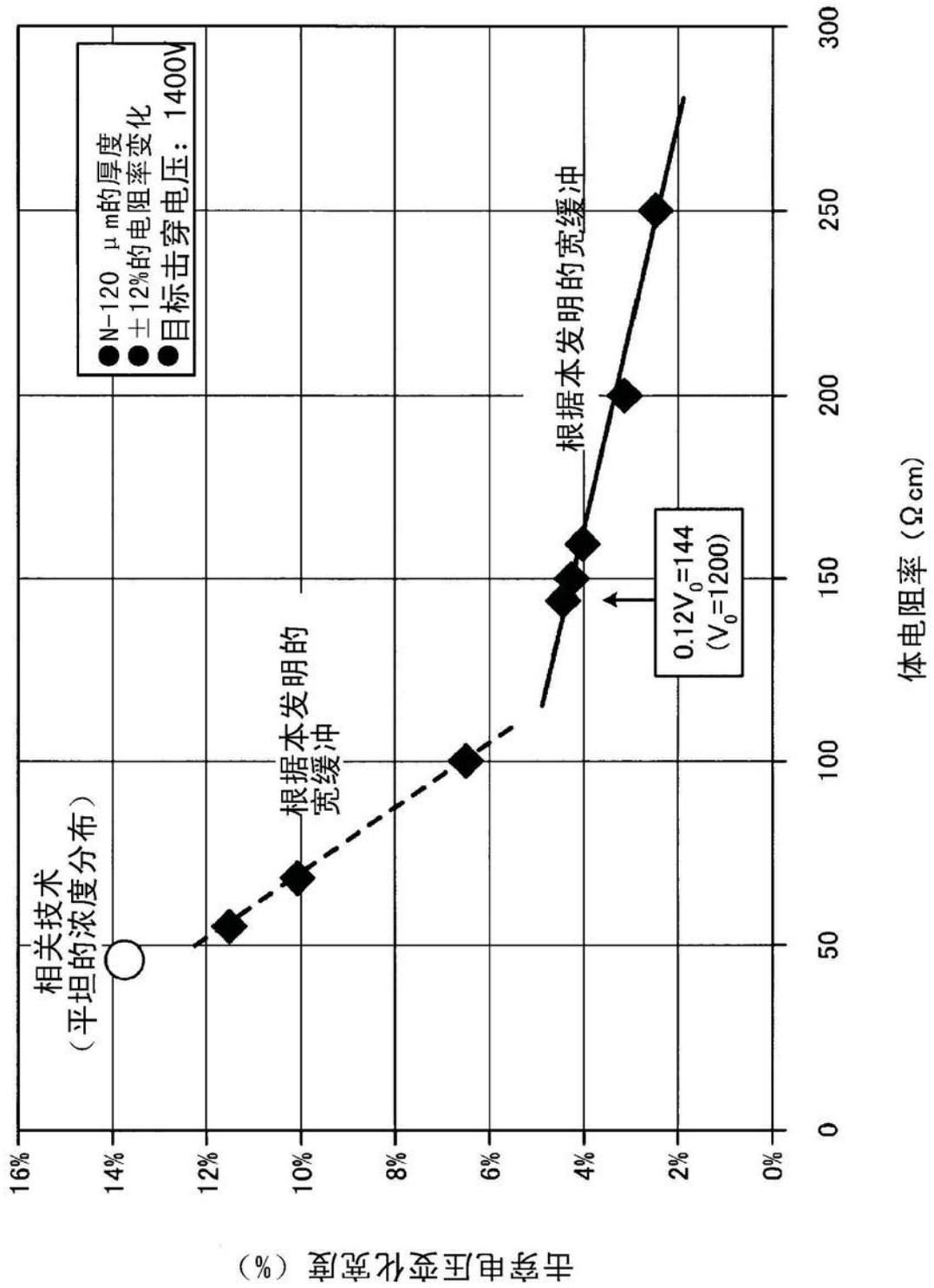


图5

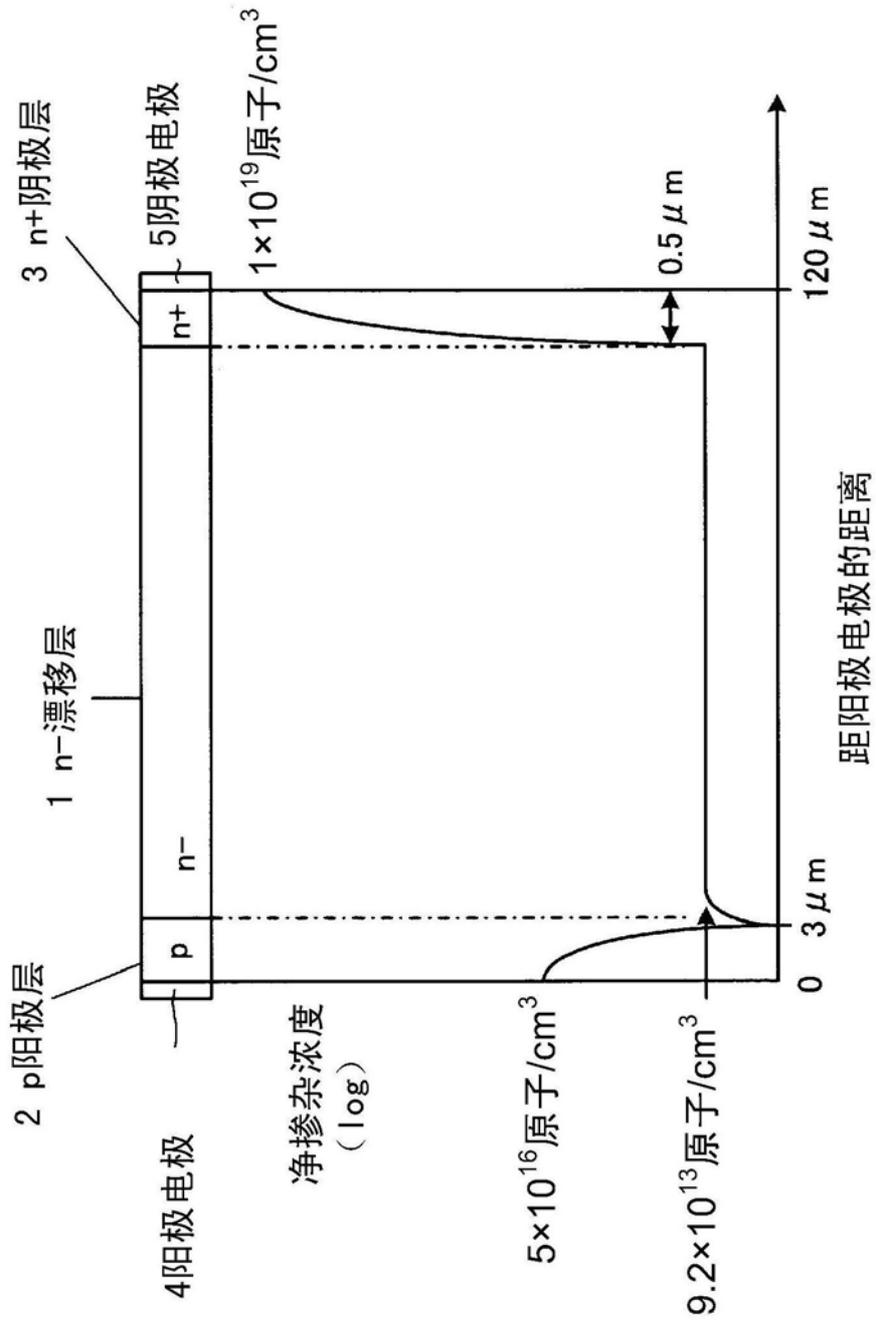


图6

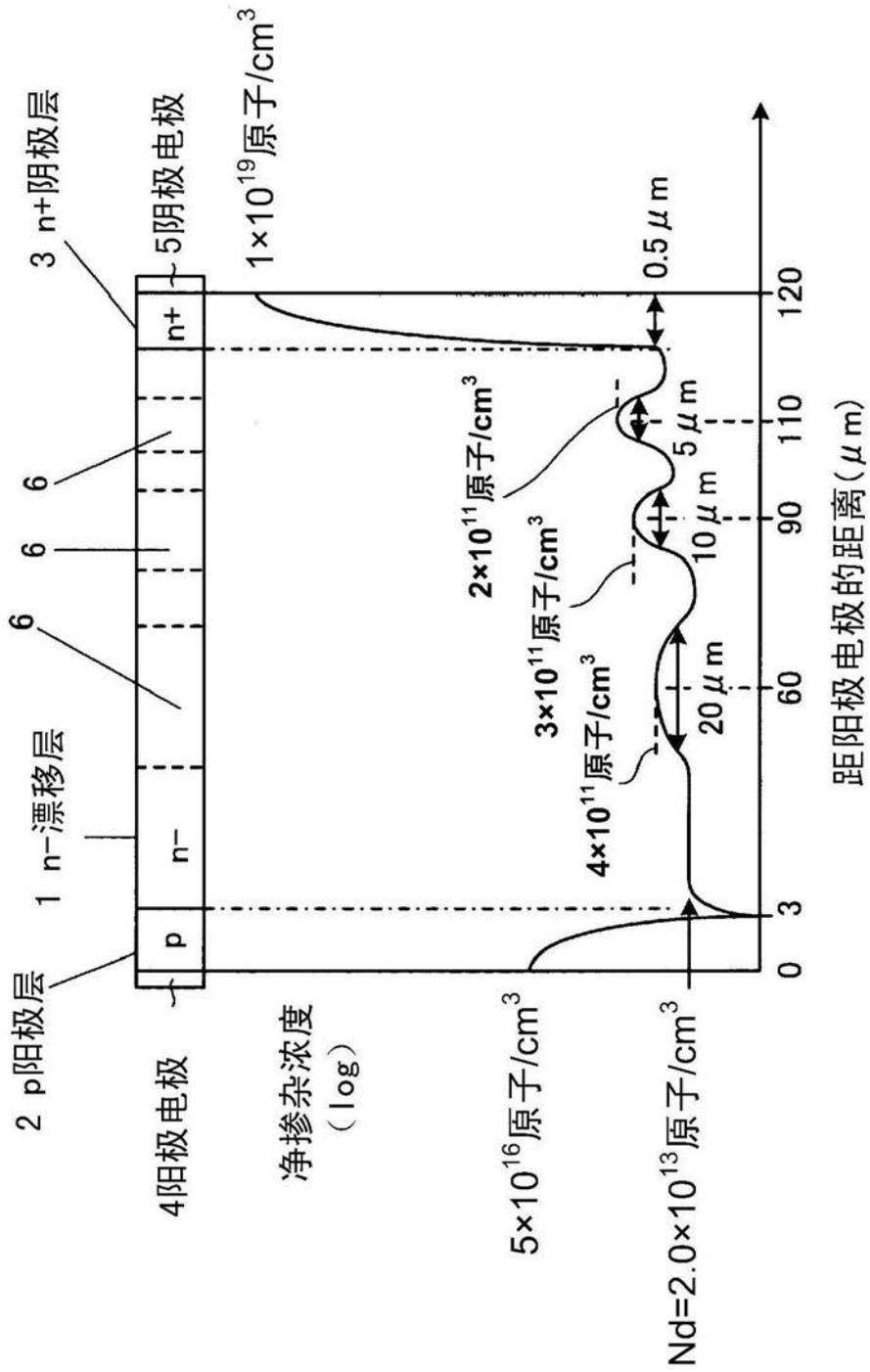


图7

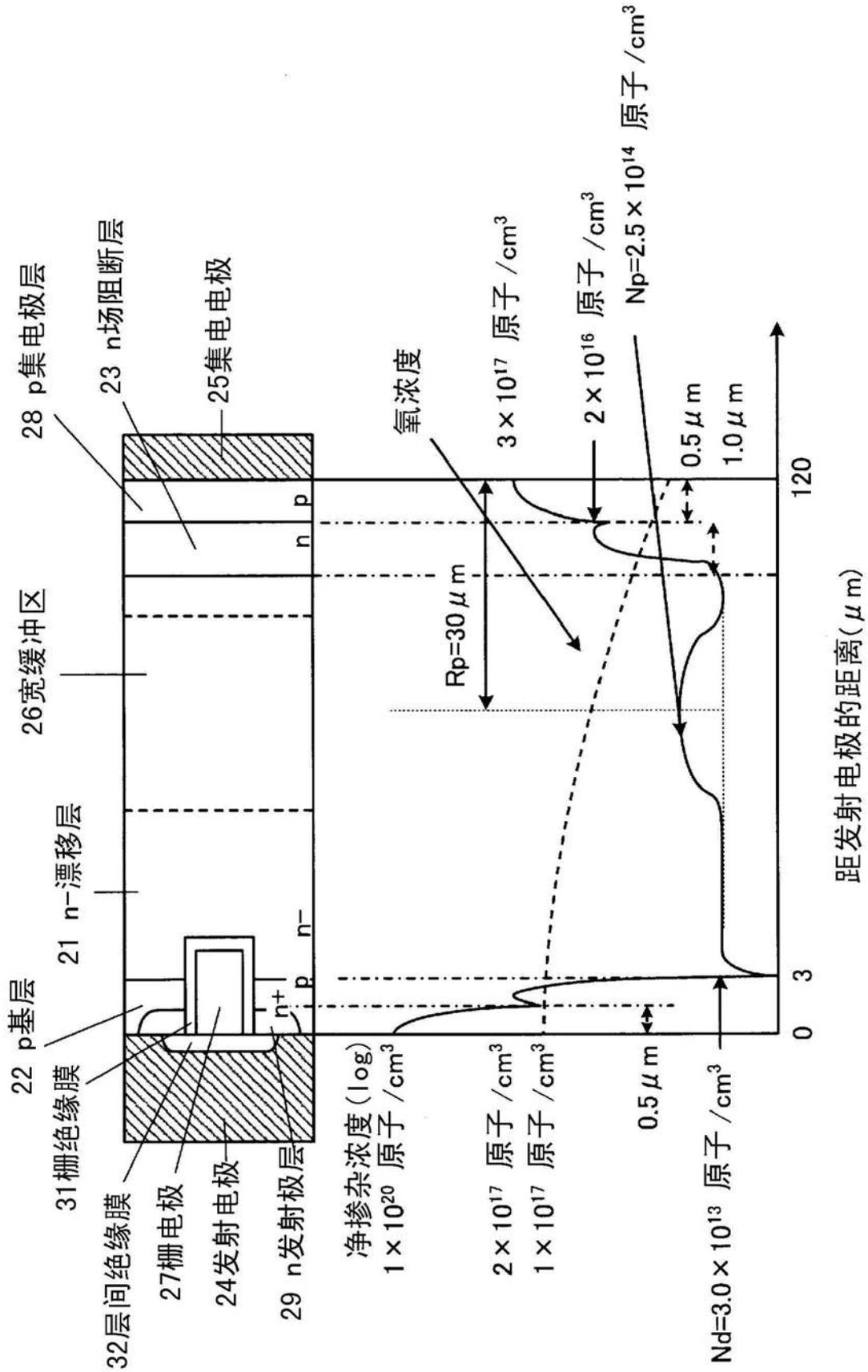


图8

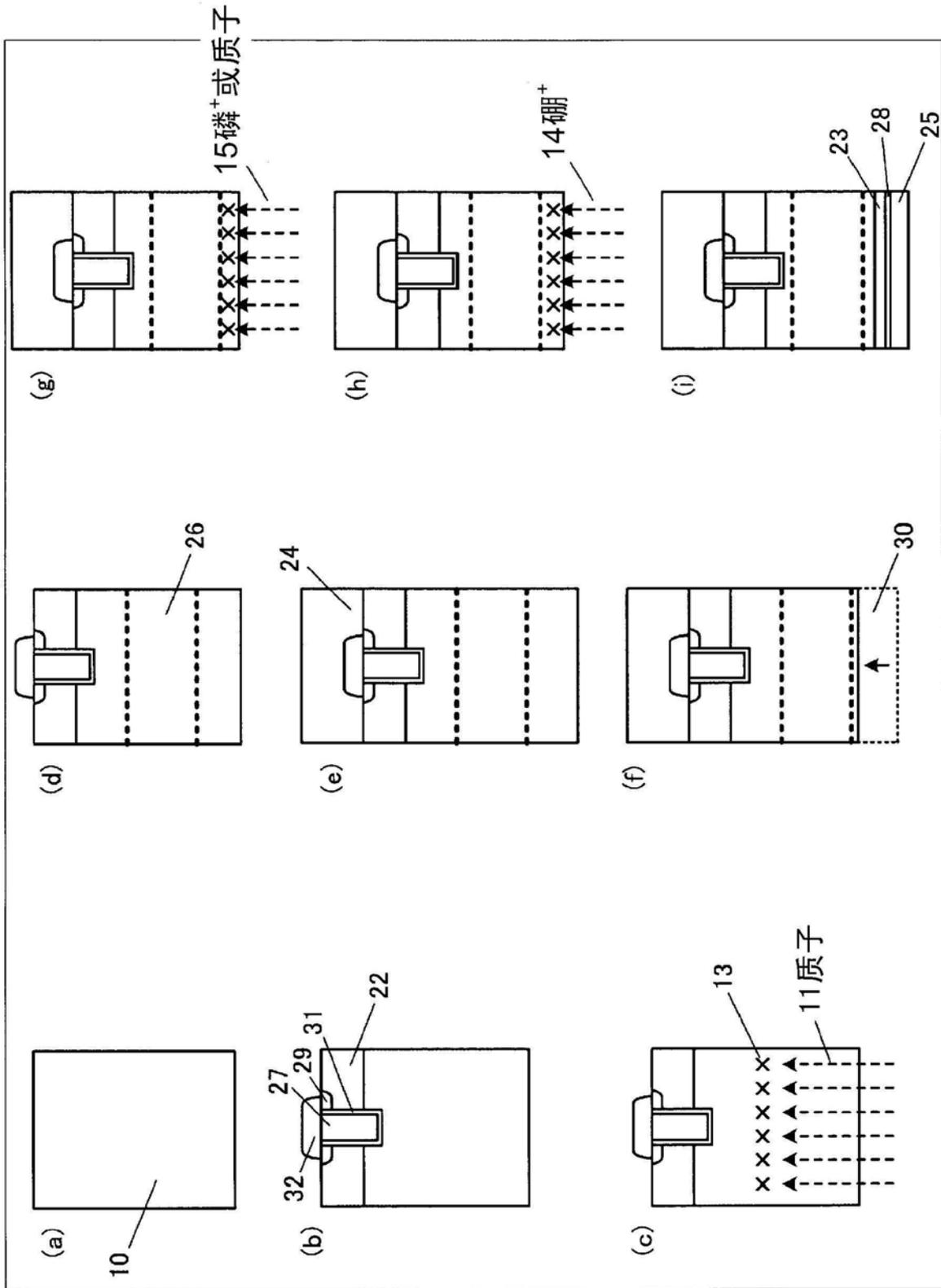


图9

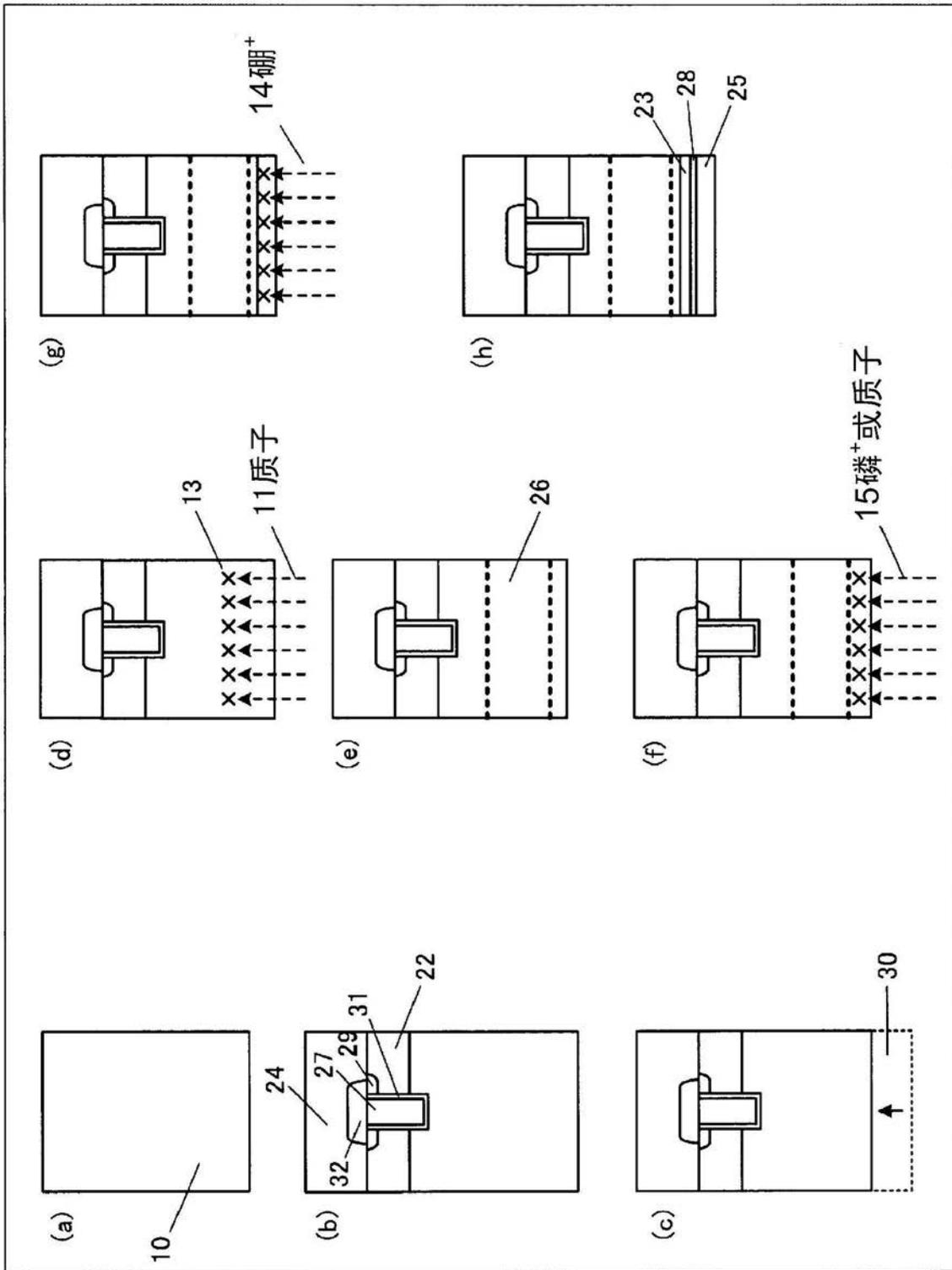


图10

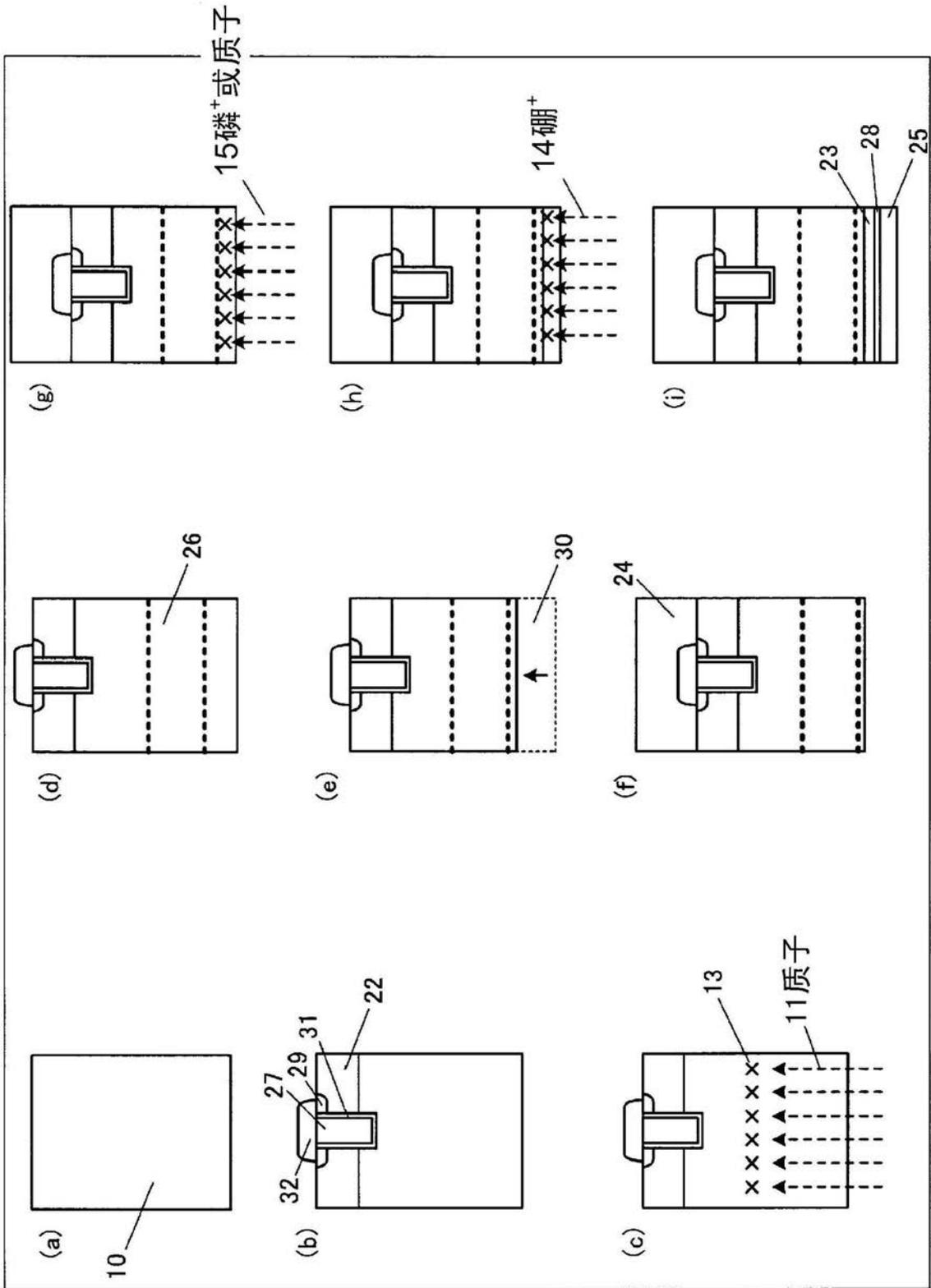


图11

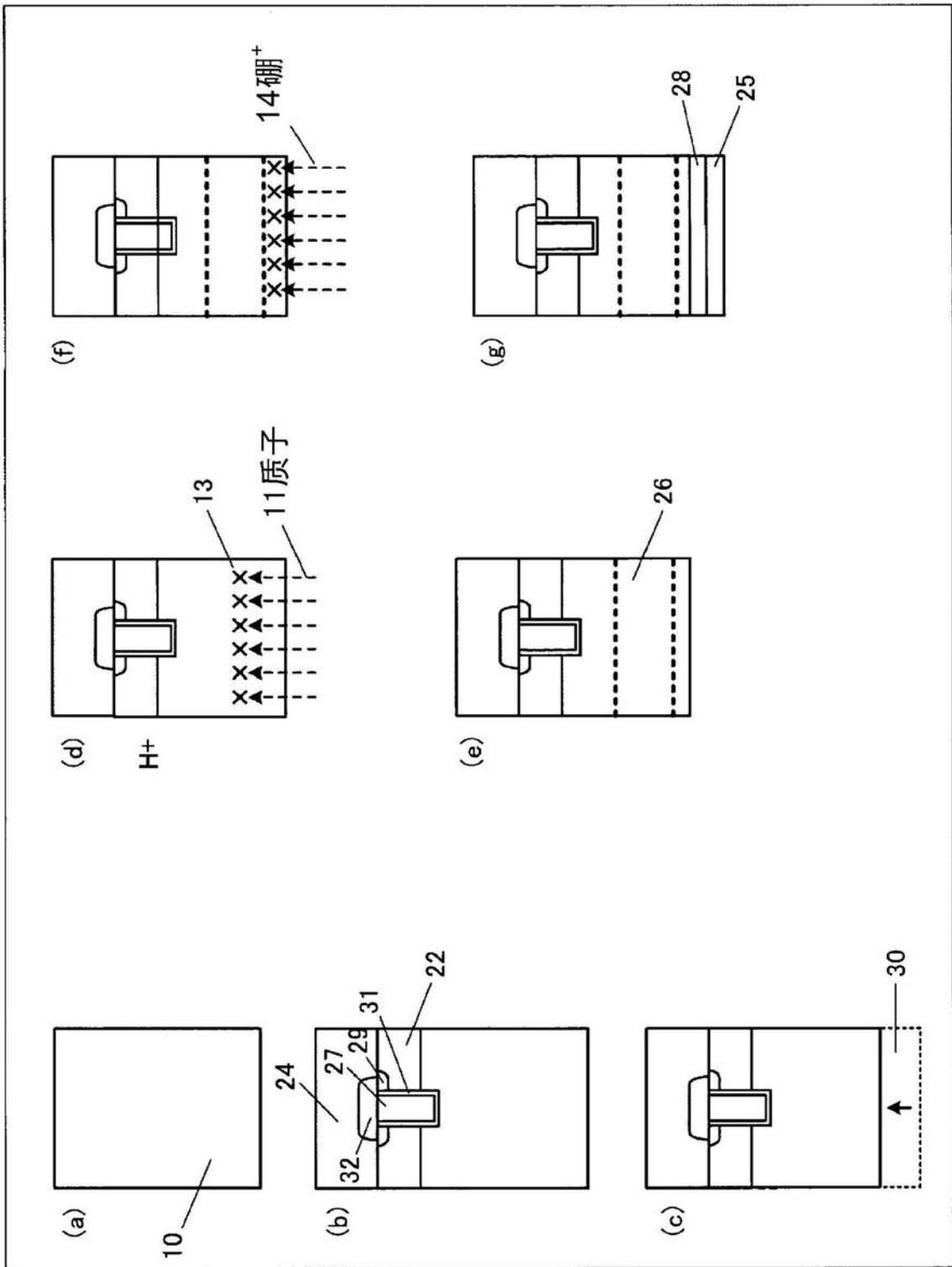


图12

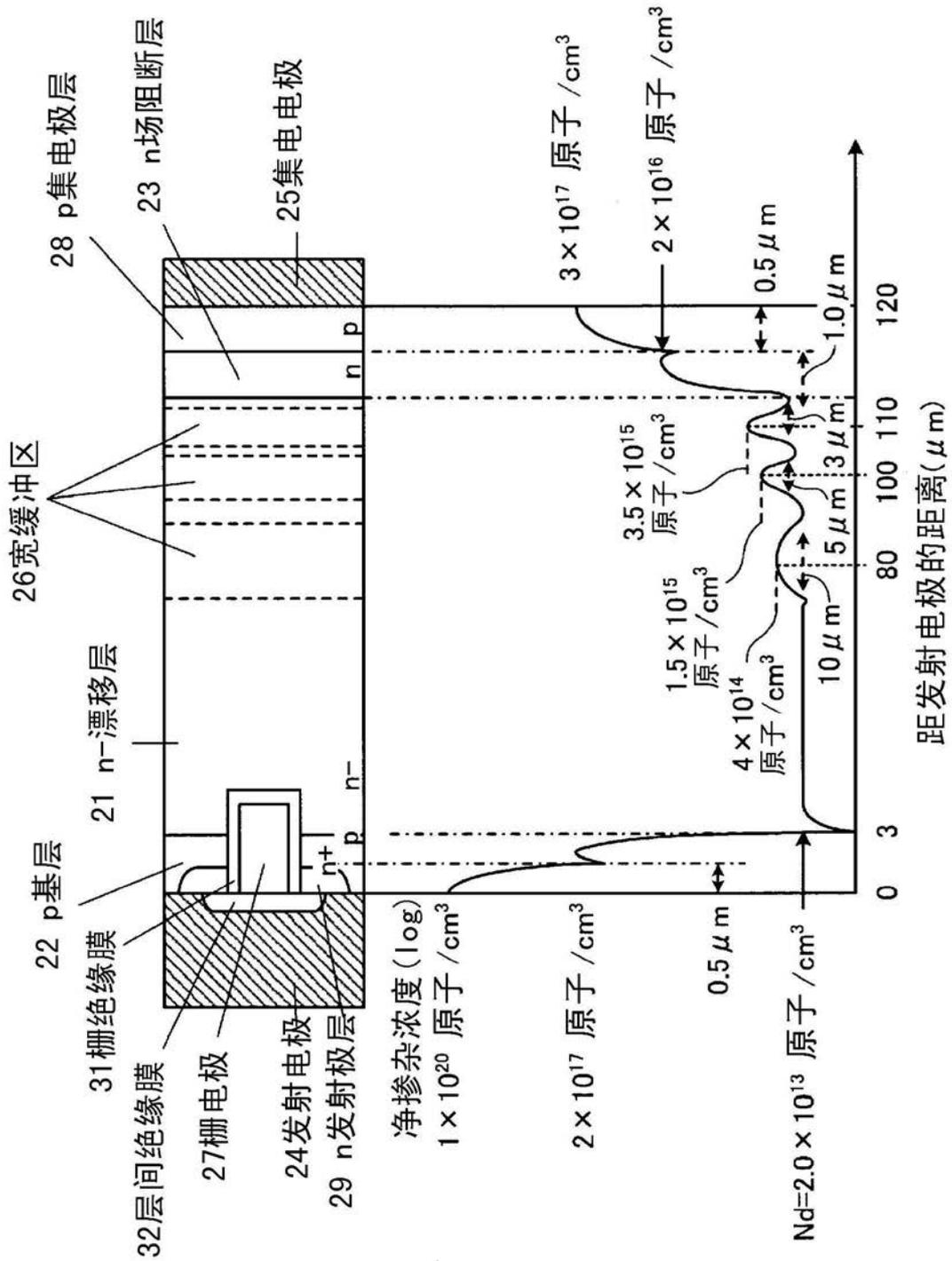


图13

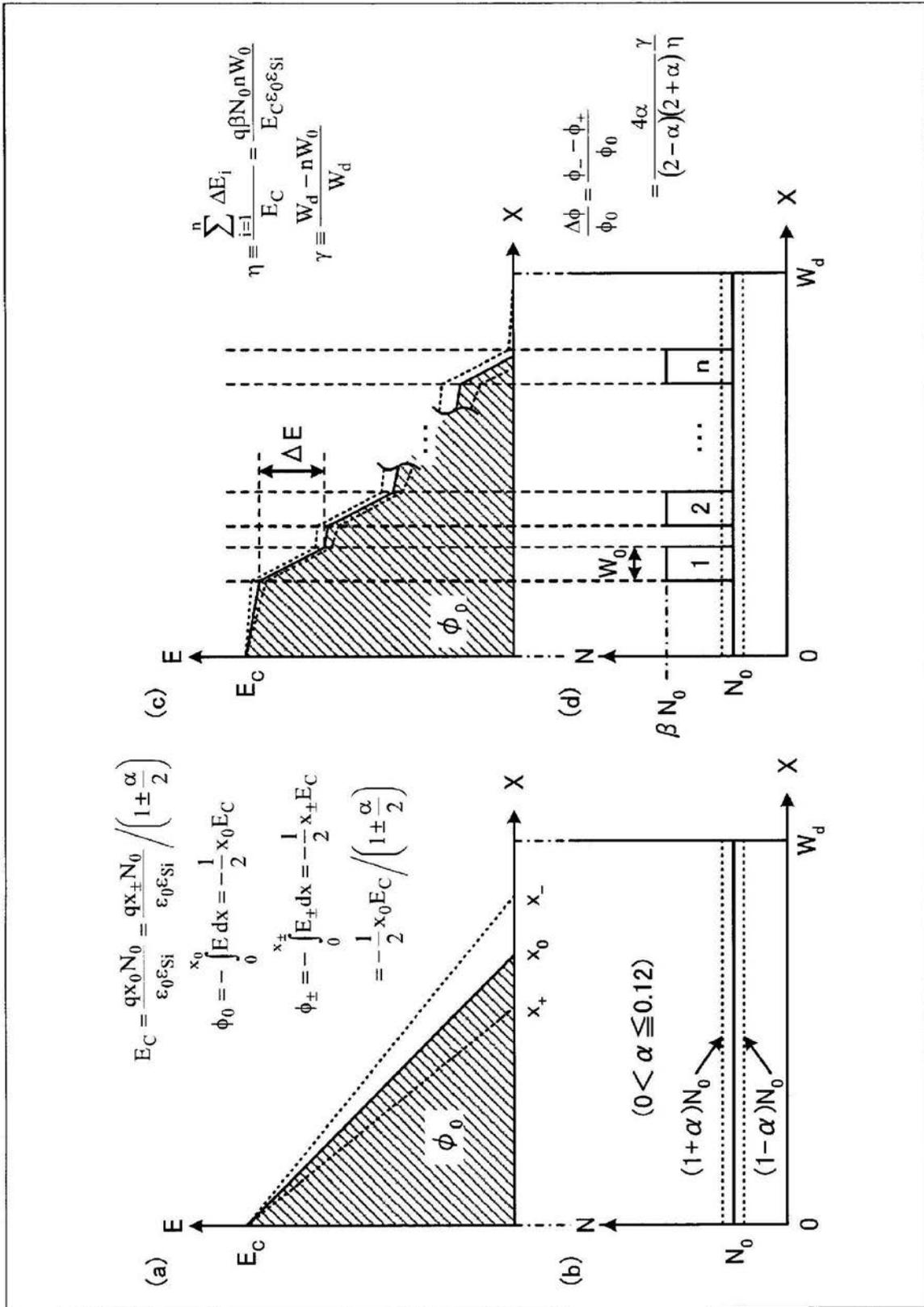


图14