

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3919587号

(P3919587)

(45) 発行日 平成19年5月30日(2007.5.30)

(24) 登録日 平成19年2月23日(2007.2.23)

(51) Int. Cl.

F I

<b>B 4 1 J</b>	<b>5/30</b>	<b>(2006.01)</b>	B 4 1 J	5/30	C
<b>B 4 1 J</b>	<b>2/01</b>	<b>(2006.01)</b>	B 4 1 J	3/04	1 O 1 Z
<b>B 4 1 J</b>	<b>2/21</b>	<b>(2006.01)</b>	B 4 1 J	3/04	1 O 1 A
<b>G O 6 F</b>	<b>3/12</b>	<b>(2006.01)</b>	G O 6 F	3/12	B
			G O 6 F	3/12	L

請求項の数 13 (全 25 頁)

(21) 出願番号 特願2002-112661 (P2002-112661)  
 (22) 出願日 平成14年4月15日(2002.4.15)  
 (65) 公開番号 特開2003-305896 (P2003-305896A)  
 (43) 公開日 平成15年10月28日(2003.10.28)  
 審査請求日 平成15年10月31日(2003.10.31)

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100076428  
 弁理士 大塚 康德  
 (74) 代理人 100112508  
 弁理士 高柳 司郎  
 (74) 代理人 100115071  
 弁理士 大塚 康弘  
 (74) 代理人 100116894  
 弁理士 木村 秀二  
 (72) 発明者 田中 壮平  
 東京都大田区下丸子3丁目30番2号 キ  
 ヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 記録装置及び記録装置の制御方法

(57) 【特許請求の範囲】

【請求項1】

記録ヘッドを搭載したキャリッジを記録媒体上で走査させて記録を行うために、前記記録ヘッドの1走査にて記録される領域を走査方向に複数の領域に分割し、該分割された領域に対応した画像データが読み書きされるメモリ領域を複数備えたリング構造のバッファを有する記録装置であって、

複数のメモリ領域のうちのいずれかのメモリ領域に対し、該分割された領域に対応した画像データの書き込み処理を前記メモリ領域単位で色毎に順に行う制御を行い、先のメモリ領域に対する書き込み処理が完了する前に、前記メモリ領域のサイズに関する情報と、前記メモリ領域に読み書きされる画像データの有無についての情報とに基づき、次に書き込みを行うメモリ領域の先頭アドレスを決定する書き込み制御部と、

前記メモリ領域のサイズに関する情報と、前記メモリ領域に読み書きされる画像データの有無についての情報と、を保持する情報メモリと、

前記情報メモリに保持されている前記メモリ領域のサイズに関する情報及び前記メモリ領域に読み書きされる画像データの有無についての情報とに基づく読み出しアドレス情報を用いて、前記バッファから画像データを読み出す読み出し制御部と、

前記読み出し制御部によって前記バッファから読み出された画像データに従い、前記記録ヘッドへ出力する記録データを生成する記録データ生成部と、

を備えることを特徴とする記録装置。

【請求項2】

10

20

前記分割された領域単位の画像データには、シアン、イエロー、マゼンタ、および黒のデータが含まれることを特徴とする請求項 1 に記載の記録装置。

【請求項 3】

前記バッファは、前記画像データを先頭アドレス情報と最終アドレス情報とにより設定された領域間で循環して格納することが可能であることを特徴とする請求項 1 または 2 に記載の記録装置。

【請求項 4】

前記書き込み制御部は、前記画像データに含まれるデータの有無を識別するための情報と、該データのラスタ数についての情報とを色毎に格納する第 1 レジスタと、

前記画像データの幅情報を格納する第 2 レジスタと、

前記第 1 レジスタに格納されている情報と、前記第 2 レジスタに格納されている情報に基づき決定される、メモリ領域において次の書き込み対象となる色に対応するデータの書き込み開始アドレスを格納する第 3 レジスタと、を有することを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の記録装置。

【請求項 5】

前記読み出し制御部は、前記画像データに含まれるデータの有無を識別するための情報と、該データのラスタ数についての情報を色毎に格納する第 4 レジスタと、

前記画像データの幅情報を格納する第 5 レジスタとを有することを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の記録装置。

【請求項 6】

前記読み出し制御部は、色毎に読み出すアドレス情報を格納するアドレスレジスタを有することを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の記録装置。

【請求項 7】

前記読み出し制御部は色毎に読み出す順序を指定する情報を格納する読み出し色テーブルレジスタを更に有し、前記色毎に読み出す順序を指定する情報に基づいて、前記バッファから順に読み出しを制御することを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の記録装置。

【請求項 8】

前記バッファに格納できるデータ数は、1 走査の記録領域より少ない記録領域のデータ数であることを特徴とする請求項 1 に記載の記録装置。

【請求項 9】

前記記録装置は、前記メモリ領域のサイズに関する情報をホスト装置から入力することを特徴とする請求項 1 に記載の記録装置。

【請求項 10】

前記記録装置は、ホスト装置から入力した前記ブロック単位の画像データを格納する受信バッファと、受信バッファに格納されている画像データを解凍する展開部を備えることを特徴とする請求項 1 に記載の記録装置。

【請求項 11】

前記記録装置は、記録動作の制御を行う制御手段を備え、前記制御手段は、ホスト装置から入力した情報を前記書き込み制御部および前記読み出し制御部に設定を行うことを特徴とすることを特徴とする請求項 1 に記載の記録装置。

【請求項 12】

前記書き込み制御部は、該分割された領域に対応した画像データの書き込みを前記記録ヘッドの走査方向に対応させて行うことを特徴とする請求項 1 に記載の記録装置。

【請求項 13】

前記記録ヘッドは、インクを吐出して記録を行うインクジェット記録ヘッドであることを特徴とする請求項 1 に記載の記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

10

20

30

40

50

本発明は、記録装置及びその記録装置の制御方法に関するものである。

【0002】

【従来の技術】

印字装置において、記録バッファとしてリング構造を用いる従来技術は特公昭63-12290号において提案されている。この従来技術においては、印字データをメモリ領域に格納するためのアドレスポインタと、そのデータを取出すためのアドレスポインタと、メモリ領域の空き領域を管理するための印字データ数カウントレジスタとを構成に有し、循環領域のメモリの利用の効率化が試みられている。

【0003】

【発明が解決しようとする課題】

しかし、従来技術における通常のリングバッファ構造をフルカラー印刷用の記録装置に適用した場合、1色の記録ヘッドに対しては対応できるが、他の複数の色に対する記録ヘッドについてはデータの格納領域が確保できないという問題が生じる。

【0004】

また、多色分のリングバッファ構造を持った場合でも、最初にバッファ構造が色毎に割り当てられるので、印刷すべきデータが無い場合でも、その領域を用意する必要があり、メモリ領域を効率的に使用することは困難である。

【0005】

【課題を解決するための手段】

上記課題を解決するために、本発明にかかる記録装置及び記録装置の制御方法等は主として以下の構成よりなることを特徴とする。

【0006】

すなわち、記録ヘッドを搭載したキャリッジを記録媒体上で走査させて記録を行うために、前記記録ヘッドの1走査にて記録される領域を走査方向に複数の領域に分割し、該分割された領域に対応した画像データが読み書きされるメモリ領域を複数備えたリング構造のバッファを有する記録装置であって、

複数のメモリ領域のうちのいずれかのメモリ領域に対し、該分割された領域に対応した画像データの書き込み処理を前記メモリ領域単位で色毎に順に行う制御を行い、先のメモリ領域に対する書き込み処理が完了する前に、前記メモリ領域のサイズに関する情報と、前記メモリ領域に読み書きされる画像データの有無についての情報とに基づき、次に書き込みを行うメモリ領域の先頭アドレスを決定する書き込み制御部と、

前記メモリ領域のサイズに関する情報と、前記メモリ領域に読み書きされる画像データの有無についての情報と、を保持する情報メモリと、

前記情報メモリに保持されている前記メモリ領域のサイズに関する情報及び前記メモリ領域に読み書きされる画像データの有無についての情報とに基づく読み出しアドレス情報を用いて、前記バッファから画像データを読み出す読み出し制御部と、

前記読み出し制御部によって前記バッファから読み出された画像データに従い、前記記録ヘッドへ出力する記録データを生成する記録データ生成部と、

を備えることを特徴とする。

【0007】

好ましくは、上記の記録装置において、前記分割された領域単位の画像データには、シアン、イエロー、マゼンタ、および黒のデータが含まれる。

【0008】

好ましくは、上記の記録装置において、前記バッファは、前記画像データを先頭アドレス情報と最終アドレス情報とにより設定された領域間で循環して格納することが可能である。

【0011】

好ましくは、上記の記録装置において、前記書き込み制御部は、前記画像データに含まれるデータの有無を識別するための情報と、該データのラスタ数についての情報とを色毎に格納する第1レジスタと、

10

20

30

40

50

前記画像データの幅情報を格納する第2レジスタと、  
前記第1レジスタに格納されている情報と、前記第2レジスタに格納されている情報に基づき決定される、メモリ領域において次の書き込み対象となる色に対応するデータの書き込み開始アドレスを格納する第3レジスタと、を有する。

【0012】

好ましくは、上記の記録装置において、前記読み出し制御部は、前記画像データに含まれるデータの有無を識別するための情報と、該データのラスター数についての情報を色毎に格納する第4レジスタと、

前記画像データの幅情報を格納する第5レジスタとを有する。

【0013】

好ましくは、上記の記録装置において、前記読み出し制御部は色毎に読み出す順序を指定する情報を格納する読み出し色テーブルレジスタを更に有し、前記色毎に読み出す順序を指定する情報に基づいて、前記バッファから順に読み出しを制御する。

【0016】

好ましくは、上記の記録装置において、前記バッファに格納できるデータ数は、1走査の記録領域より少ない記録領域のデータ数である。

【0022】

【発明の実施の形態】

以下添付図面を参照して本発明の好適な実施形態について詳細に説明する。

【0023】

なお、以下に説明する実施形態では、インクジェット記録方式を用いた記録装置としてプリンタを例に挙げ説明する。

【0024】

本明細書において、「記録」（「プリント」という場合もある）とは、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わず、また人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広く記録媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。

【0025】

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものも表すものとする。

【0026】

さらに、「インク」（「液体」と言う場合もある）とは、上記「記録（プリント）」の定義と同様広く解釈されるべきもので、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理（例えば記録媒体に付与されるインク中の色剤の凝固または不溶化）に供され得る液体を表すものとする。

【0027】

<装置本体の概略説明>

図19は、本発明の代表的な実施の形態であるインクジェットプリンタIJR Aの構成の概要を示す外観斜視図である。図19において、駆動モータ5013の正逆回転に連動して駆動力伝達ギア5009～5011を介して回転するリードスクリュー5005の螺旋溝5004に対して係合するキャリッジHCはピン（不図示）を有し、ガイドレール5003に支持されて矢印a, b方向を往復移動する。キャリッジHCには、記録ヘッドIHとインクタンクITとを内蔵した一体型インクジェットカートリッジICが搭載されている。

【0028】

5002は紙押え板であり、キャリッジHCの移動方向に互って記録用紙Pをプラテン5000に対して押圧する。5007, 5008はフォトカブラで、キャリッジのレバー5006のこの域での存在を確認して、モータ5013の回転方向切り換え等を行うためのホームポジション検知器である。

10

20

30

40

50

## 【0029】

5016は記録ヘッドI J Hの前面をキャップするキャップ部材5022を支持する部材で、5015はこのキャップ内を吸引する吸引器で、キャップ内開口5023を介して記録ヘッドの吸引回復を行う。5017はクリーニングブレードで、5019はこのブレードを前後方向に移動可能にする部材であり、本体支持板5018にこれらが支持されている。ブレードは、この形態でなく周知のクリーニングブレードが本例に適用できることは言うまでもない。

## 【0030】

又、5021は、吸引回復の吸引を開始するためのレバーで、キャリッジと係合するカム5020の移動に伴って移動し、駆動モータからの駆動力がクラッチ切り換え等の公知の伝達機構で移動制御される。

10

## 【0031】

これらのキャッピング、クリーニング、吸引回復は、キャリッジがホームポジション側の領域に来た時にリードスクリュウ5005の作用によってそれらの対応位置で所望の処理が行えるように構成されているが、周知のタイミングで所望の動作を行うようにすれば、本例にはいずれも適用できる。

## 【0032】

なお、インクタンクI Tと記録ヘッドI J Hとは一体的に形成されて交換可能なインクカートリッジI J Cを構成しても良いが、これらインクタンクI Tと記録ヘッドI J Hとを分離可能に構成して、インクがなくなったときにインクタンクI Tだけを交換できるようにしても良い。

20

## 【0033】

図20は、インクタンクとヘッドとが分離可能なインクカートリッジI J Cの構成を示す外観斜視図である。インクカートリッジI J Cは、図20に示すように、境界線Kの位置でインクタンクI Tと記録ヘッドI J Hとが分離可能である。インクカートリッジI J CにはこれがキャリッジH Cに搭載されたときには、キャリッジH C側から供給される電気信号を受け取るための電極（不図示）が設けられており、この電気信号によって、前述のように記録ヘッドI J Hが駆動されてインクが吐出される。

## 【0034】

なお、図20において、500はインク吐出口列である。また、インクタンクI Tにはインクを保持するために繊維質状もしくは多孔質状のインク吸収体が設けられている。

30

## 【0035】

次に、上述した装置の記録制御を実行するための制御構成について説明する。

## 【0036】

<第1実施形態>

以下図面を参照して本発明の第1実施形態について説明する。

## 【0037】

図1は、本発明にかかる記録装置の実施形態において、その記録装置の記録制御部を示すブロック図である。同図に於いて、参照番号1はインターフェース信号線S1を介してホストコンピュータ（不図示）から転送されてくるデータを受信し、その受信したデータの中から、記録装置の動作に必要なデータ及び画像データを抽出して一旦蓄えるインターフェース制御部（コントローラ）であり、インターフェースコントローラ1で抽出されたデータは信号線S2を介して受信バッファ2に格納される。

40

## 【0038】

受信バッファ2はSRAMもしくはDRAM等の記憶装置で構成され、この受信バッファに蓄えられるデータは図2(a)、(b)で示すような構造のものとなる。

## 【0039】

図2(a)において受信バッファのデータ構造が示されるように、左から順に「コマンド」(201)、「データ長」(202)、「設定データ」(203)のデータが格納され、これに続いて「コマンド」(204)、「データ長」(205)、「設定データ」(2

50

06)のデータが格納されている。これは時系列順に転送されてきたデータが、受信バッファの連続したアドレスに格納されることを示し、ここで示す設定データ206は、例えば給紙の実行や紙送り量の設定、使用する記録ヘッド数等を示す情報であり、この設定データで定められた情報が全て揃って初めて記録装置で記録が可能となる。この後に、記録の対象となる画像データ(209、212)が受信バッファ2に格納される。

#### 【0040】

この画像データ(209、212)は、記録ヘッドが記録媒体上を1度の走査で記録する際に必要とされるデータ量を、それより少ないデータ量としてブロック単位に分割したデータであり、そのブロック単位で画像データを区切り、順次第1ブロックデータ(209)、第2ブロックデータ(212)、・・・として格納される。

10

#### 【0041】

図2(b)はブロック単位に分割された画像データのデータ構造を詳細に示す図であり、同図で示すように、複数の色のデータ(213~214)が各々圧縮されたデータとして順次格納される。この色データは「色変えコード」(216、217、218)で区切られる。

#### 【0042】

例えば、シアン、イエロー、マゼンタ、それと黒の4色の色データを想定した場合、各色毎に縦64ノズルを1列としたノズル列が走査方向に2列づつ配列する記録ヘッドを用いると、各ノズル列単位のデータが1つの色データを構成することになるのでノズル2列が4色分、すなわち、圧縮された第1色から第8色の色データが一つのブロックデータ内に画像データとして格納される。このノズル列の各ノズルは、被記録媒体の搬送方向に並んでいる。例えば、第1色と第2色がシアンのデータ、第3色と第4色はマゼンタのデータ、第5色と第6色はイエローのデータ、第7色と第8色は黒のデータとなる。

20

#### 【0043】

図3は画像データを保持する記録バッファのデータ構造を示す図である。例えば1回の走査で最大約8インチの長さを記録する場合、1つのブロックデータが走査方向に約1/8インチの記録ができるサイズとすると、トータル8ブロックの画像データを記録処理すれば、1走査分の画像が完成することになる。第1ブロックから第8ブロックは記録ヘッドの走査方向に配置され、各ブロックデータには、第1色データから第8色データが格納される。各ブロック内に格納される各色データの長さは記録ヘッドのノズル数に対応するものである。

30

#### 【0044】

説明を図1に戻し、各制御ブロックの説明を続ける。受信バッファ2に格納されるデータのうち、記録装置の制御用の設定値である「コマンド」、「データ長」、「設定データ」は、インタフェースコントローラ1から信号線S902を介してCPU9により読み出され、図中にある各部制御回路(7、8)に設定される(S903、S907)。CPU9は読み出したデータ(図2(a)の201~208に相当するデータ)を解釈し、その結果に従って記録装置の全体的な記録制御を統括する。一方、CPU9は画像データの処理に関してはデータ展開ブロック3を起動して処理を実行させるものとする。

#### 【0045】

データ展開ブロック3は受信バッファ2から、図2(b)で示されるように「圧縮TAG」と「データ」及び「色変えコード」の3種類のデータを読み出し、これらのデータに基づきデータの展開制御を実行する。本実施形態ではデータの圧縮/解凍方法としてPackBits圧縮を用いたので、圧縮TAGが8ビットで00hから7Fhまで値の場合、非連続なデータが1から128個データ領域に有るとして処理し、圧縮TAGが8ビットでFFhから81hまで値の場合、次の1バイトデータを連続した2から128個のデータに解凍する処理を行う。圧縮TAGの所で、80hを読み出した場合は色変えコードとして処理する。解凍したデータを信号線S4に乗せ、記録バッファ4に書き込む。

40

#### 【0046】

記録バッファ4には解凍された画像データが図3に示すデータ構造で格納される。記録バ

50

ッファ 4 の先頭アドレスには第 1 ブロックの第 1 色データの先頭のデータが書き込まれ、その後続くデータは、アドレスを 1 ずつ加算しながら順次書き込まれる。記録バッファのアドレスに一つの色データとして格納できる領域は、最初に CPU 9 が読み込んだ設定データで決定され、その値以上のデータは書き込めないで画像データを圧縮する際には、その設定データに従ったデータサイズの制限が加えられることになる。色変えコードを検出した後のデータは第 2 色データの先頭番地から順次書き込まれる。このアドレスデータの制御は後に説明する記録バッファリング制御構造回路 8 が実行することになる。

#### 【 0 0 4 7 】

この書き込みを第 1 ブロックの第 1 色データから第 8 色データまで繰り返し、第 8 色データの書き込みを終えて色変えコードを検知すると、第 1 ブロックのデータが全て書き込み 10  
 終えたことになる。データ展開ブロック 3 はデータの展開動作を終了し、CPU 9 に対しブロック 1 個分のデータの展開が完成したことを割り込み (INT3) で伝え、CPU 9 から次のデータ展開の起動を待つ。

#### 【 0 0 4 8 】

記録バッファ 4 上に複数ブロックの画像データが揃った段階で、CPU 9 は記録動作を開始すべく不図示の走査モータを動作させ、記録ヘッド 6 が走査しながら、画像データをキャリッジエンコーダ (CR エンコーダ) 10 に同期して転送し、記録することで紙面上 (被記録媒体に) に画像を完成させることができる。記録ヘッド 6 が主走査方向に走査した後、搬送手段が被記録媒体を副走査方向に搬送する。こうして、記録ヘッドの走査と、被 20  
 記録媒体の搬送を繰り返し行って、1 ページ分の画像の記録を行う。

#### 【 0 0 4 9 】

記録データ生成ブロック 5 は、記録バッファ 4 上に有る画像データの各ブロック構造を、CPU 9 から指定された値に従って、CR エンコーダ 10 に同期したタイミングで信号線 S 5 を介して読み出し、記録ヘッド 6 が記録できるデータ構造に変換しながら信号線 S 6 10  
 10 に出力していく。この記録データ生成ブロック 5 は後で述べる記録バッファ内のブロック幅 (ブロックの長さを示す。) の情報、ブロックの各色の高さ (色データの「ラスタ数」という。) についての情報を保持する。

#### 【 0 0 5 0 】

< 受信バッファの書き込み、読み込み制御 >

以上説明したように受信バッファ 2 には、インターフェースコントローラ 1 がデータを書 30  
 き込み、データ展開ブロック 3 が画像データのみを読み出すが、その書き込みアドレスと読み出しアドレスを制御しているのが受信バッファリング構造制御回路 7 である。受信バッファリング構造制御回路 7 は受信バッファ 2 の先頭アドレスと最終アドレス、それと書き込みアドレスと読み出しアドレスの管理を行っている。

#### 【 0 0 5 1 】

受信バッファリング構造制御回路 7 はインターフェースコントローラ 1 から受信する書き込み要求信号 (S 7 0 1) を受け付け毎に 1 アドレスずつ加算し、これを書き込みアドレスの情報として受信バッファ 2 に出力する (信号線 S 7 0 2)。そして、受信バッファリング構造制御回路 7 は受信バッファ 2 の最終アドレスに達した場合に書き込みアドレスを受信バッファ 2 の先頭のアドレスに戻す制御を行なう。 40

#### 【 0 0 5 2 】

また、書き込みアドレスが読み出しアドレスに到達 (一致) した場合、受信バッファ 2 がデータでいっぱいになり、次のデータを書き込めない旨をインターフェースコントローラ 1 に信号線 S 7 0 3 を介して通信する。

#### 【 0 0 5 3 】

このとき同時に CPU 9 に対しても信号線 S 9 0 4 の割り込み信号により、受信バッファ 2 はデータの書き込みができない状態であることを知らせる。受信バッファ 2 の構造は CPU 9 が信号線 S 9 0 3 のバスを用いて内部のレジスタに書き込むことで設定することができる。

#### 【 0 0 5 4 】

読み出しアドレスは、CPU9が受信バッファリング構造制御回路7の中に有るデータリード用レジスタを介して直接に受信バッファ2の中のデータを読み出す場合と、データ展開ブロック3がデータ読み出し要求信号線S705を介して要求した場合に、読み出しアドレスとして信号線S706を介して1アドレスずつ加算されて受信バッファ2に出力される。

**【0055】**

受信バッファリング構造制御回路7は読み出しアドレスが最終アドレスに達した場合、読み出しアドレスを受信バッファ2の先頭アドレスに戻す制御を行なう。また読み出しアドレスが書き込みアドレスに到達(一致)した場合、受信バッファ上からデータがなくなったので、次のデータを読み出せない旨をデータ展開ブロックに信号線S704を介して通信する。このとき同時にCPU9に対しても信号線S904の割込み信号線で、受信バッファ2上には、読み出すデータが無い旨を知らせる。

10

**【0056】**

以上が受信バッファ2に対するデータの書き込み、読み取り制御の処理内容である。次に、この受信バッファ2から読み出され、展開処理されたデータを記録バッファに書き込みし、あるいはその記録バッファからデータを読み取るための処理内容を説明する。

**【0057】**

<記録バッファの書き込み、読み取り制御>

記録バッファ4に対して、データ展開ブロック3が画像データを書き込み、記録データ生成ブロック5がその書き込まれた画像データを読み出すが、その際、書き込みアドレスと読み出しアドレスを制御しているのが記録バッファリング構造制御回路8である。

20

**【0058】**

記録バッファリング構造制御回路8は記録バッファの先頭アドレスと、最終アドレス、それと書き込みアドレスと、読み出しアドレスの管理を行っている。

**【0059】**

記録バッファリング構造制御回路8はデータ展開ブロック3から受信する書き込み要求信号(S801)を受け付け毎に1アドレスずつ加算し、これを書き込みアドレスの情報として記録バッファ4に出力する(信号線S802)。そして、記録バッファリング構造制御回路8は記録バッファ4の最終アドレスに達した場合に書き込みアドレスを記録バッファ4の先頭のアドレスに戻す制御を行なう。

30

**【0060】**

また、書き込みアドレスが読み出しアドレスに到達(一致)した場合、記録バッファ4が画像データでいっぱいになり、次の画像データを書き込めない旨をデータ展開ブロック3に信号線S803を介して通信する。

**【0061】**

また、データ展開ブロック3が色変えコードを受信バッファ2から読み込んだ場合、データ展開ブロック3は信号線S804を介してその旨を通信し、記録バッファリング構造制御回路8は次の色のデータを格納する先頭番地を信号線S802から出力するように準備する。記録バッファ4の構造はCPU9が信号線S907のバスを用いて内部のレジスタに書き込むことで設定することができる。

40

**【0062】**

読み出しアドレスは、記録データ生成ブロック5が各色毎にデータ読み出し要求信号線S805を介して要求すると、読み出しアドレスとして信号線S806を介して1アドレスずつ加算されて記録バッファ4に出力される。

**【0063】**

記録バッファリング構造制御回路8は読み出しアドレスが最終アドレスに達した場合、読み出しアドレスを記録バッファ4の先頭アドレスに戻す制御を行なう。

**【0064】**

記録データ生成ブロック5は現在読み出している画像データブロックのデータ構造をCPU9から信号線S908のバスを介して、記録データ生成ブロック5内部にあるレジスタ

50

に設定する。設定された画像データブロック構造内にある画像データを全て読み出すと終了信号 S 9 0 9 を C P U 9 に対し割り込み信号として通信する。この際、記録バッファ 4 上に次の画像データブロックがすでに展開されているならば、その画像データブロック構造をレジスタに書き込む。

【 0 0 6 5 】

記録バッファ 4 は 1 画像データブロック単位でデータの書き込みを制御しており、書き込まれていない画像データブロックに対し記録データ生成ブロックを起動しないので、記録バッファの読み出しアドレスが書き込みアドレスを越えることは起きない。1 1 は、バッファ構造情報メモリである。これは、記録バッファの制御用の作業用メモリ（ワーク RAM）で、後で述べる記録バッファ構造についての情報を一時的に格納する領域である。

10

【 0 0 6 6 】

以上、記録制御部における記録データの流れの概要について説明したが、以下、各制御ブロックの詳細な機能について説明する。

【 0 0 6 7 】

< インターフェースコントローラ 1（図 4） >

図 4 はインターフェースコントローラ 1 の内部を示すブロック図で、コマンド解析部 1 0 1 とデータラッチ部 1 0 2 を有する。

【 0 0 6 8 】

コマンド解析部 1 0 1 はインタフェース信号線 S 1 を介してホストコンピュータから送られてくるデータ列が、記録装置の状態等を確認するコマンド情報か、画像データに関わるデータなのかを判断し、受信したデータが記録装置の状態等を確認するコマンド情報であれば、装置の状態を識別するためのステータスを自動応答し、画像データならば 1 0 2 のデータラッチ部に一旦保存する制御を行う。コマンド解析部 1 0 1 は記録装置のステータス情報を蓄えるレジスタを持ち、C P U 9 はバス（S 9 0 1）を介してその情報をレジスタに書き込む。

20

【 0 0 6 9 】

コマンド解析部 1 0 1 は、インタフェース信号線 S 1 でデータ（コマンド情報、画像データ）を受け付けると割り込み信号（I N T 1）S 9 0 2 を C P U 9 に対して出力し、データの受信が完了した旨を通知する。C P U 9 はその割り込み信号を受け、データ処理を開始する。

30

【 0 0 7 0 】

データラッチ部 1 0 2 は数バイトの記憶装置で、F I F O 構造となっており、データラッチ部 1 0 2 にデータが有る場合は、書き込み要求信号 S 7 0 1 を受信バッファリング構造制御回路部 7 に出力し、データラッチ部 1 0 2 のデータが零になるまで書き込み要求信号 S 7 0 1 が出力される。但し、受信バッファ 2 がいっぱい書き込めない状態や、何らかの異常でデータを受け付けられない時、受信バッファリング構造制御回路部 7 はデータ転送待機信号 S 7 0 3 を出力し、待機信号 S 7 0 3 を受けてデータラッチ部 1 0 2 はデータ転送を停止する。

【 0 0 7 1 】

データ転送が停止すると、データラッチ部 1 0 2 の F I F O はすぐデータでいっぱいになり、ホストコンピュータ側からデータを受け取れなくなり、その場合、装置本体の状態をビジー状態とし、コマンド解析部 1 0 1 はデータが送られてきても受け取れなかったとして再送要求をホストコンピュータに出力する。

40

【 0 0 7 2 】

< 受信バッファリング構造制御回路部 7（図 5） >

図 5 は受信バッファリング構造制御回路部 7 の詳細を示すブロック図で、インターフェースコントローラ 1 のデータを受信バッファ 2 に書き込む為のアドレス（ライトポイント）を出力する書き込みアドレスレジスタ（W P）7 0 1 と、受信バッファ 2 上のデータをデータ展開ブロック 3 に出力するための読み出しアドレス（リードポイント）を出力する読み出しアドレスレジスタ（R P）7 0 2 を持ち、それぞれ書き込みアドレス信号線 S 7 0

50

2と、読み出しアドレス信号線S706として出力する。更に、受信バッファ2の先頭アドレスと最終アドレスを特定する先頭アドレスレジスタ(top\_adr)703、最終アドレスレジスタ(bottom\_adr)704を有し、それぞれのレジスタはCPU9により初期値が設定される。

【0073】

例えば、受信バッファ2の先頭番地を1000hアドレスとして先頭アドレスレジスタ703に設定し、最終番地をFFFFhアドレスとして最終アドレスレジスタ704に設定し、最初は受信バッファ2上にはデータが1個も無いので、書き込みアドレスレジスタ701及び読み出しアドレスレジスタ702には1000hを設定する。

【0074】

この初期状態でデータがないとき、アドレス制御ブロック705はインターフェースコントローラ1からの書き込み要求信号S701は受け付けるが、データ展開ブロック3に対してデータが無いことをバッファエンプティ信号線S704を出力して伝え、読み出し要求信号S705を出力しないよう通信する。インターフェースコントローラ1からの書き込み要求信号S701を受け取り最初のデータを受信バッファ2に書き終えたとき、アドレス制御ブロック705は書き込みアドレスレジスタ701の値を1個加算して書き戻す。上記の制御を書き込み要求があるたびに行い、次に書き込むアドレスが最終アドレスレジスタ704に設定された値を超えた場合、次のアドレスとして先頭アドレスレジスタ703に設定された値が書き込みアドレスレジスタ701の値となる。

【0075】

書き込みアドレスレジスタ701の値が読み出しアドレスレジスタ702の値に一致した時、受信バッファ2はまだ読み出されていないデータでいっぱいになり、次のデータが書き込めないので、アドレス制御ブロック705はインターフェースコントロールブロック1に対しバッファフル信号線S703を出力し、書き込み要求信号S701の出力を抑制させる。

【0076】

受信バッファ2上に1個でもデータが有る状態とは、書き込みアドレスレジスタ701の値と読み出しアドレスレジスタ702の値が異なる時であり、その場合、アドレス制御ブロック705はバッファエンプティ信号S704の出力を止め、データ展開ブロック3からのデータ読み出し要求信号S705が出力され、受信バッファ2からデータの読み出しが終了した時点で、アドレス制御ブロック705は読み出しアドレスレジスタ702の値を1個加算して書き戻す。

【0077】

上記の制御を読み出し要求があるたびに行い、次に読み出すアドレスが最終アドレスレジスタ704に設定された値を超えた場合、次のアドレスとして先頭アドレスレジスタ703に設定された値が読み出しアドレスレジスタ701の値となる。

【0078】

読み出しアドレスレジスタ702の値が書き込みアドレスレジスタ701の値に一致した時、受信バッファ2上には読み出されていないデータが無くなり、次のデータが読み出せないので、アドレス制御ブロック705はデータ展開ブロック3に対しバッファエンプティ信号線S704を出力し、読み出し要求信号S705の出力を抑制させる。

【0079】

また、アドレス制御ブロック705は受信バッファ2がバッファエンプティ状態やバッファフル状態になった時、また、それらの状態が解除された時をCPU9に知らせる為に受信バッファ割込み信号線S904(INT2)を出力する。

【0080】

図6は受信バッファリング構造制御回路7の動作タイミングを示す図であり、書き込み要求信号S701、書き込みアドレス信号線S702、バッファフル信号線S703、バッファエンプティ信号線S704、読み出し要求信号S705、読み出しアドレス信号線S706の各信号線の変化を示す。上述の説明のように、書き込み要求信号S701が入

10

20

30

40

50

力される毎に書き込みアドレス信号線 S 7 0 2 は 1 づつ加算され、読み出し要求信号 S 7 0 5 が入力される毎に読み出しアドレス信号線 S 7 0 6 は 1 づつ加算される。受信バッファ上にデータが無くなればバッファエンプティ信号 S 7 0 4 が出力され ( 図 6 のタイミング A 及び B )、受信バッファ上にデータがいっぱいになればバッファフル信号 S 7 0 3 が出力される ( 図 6 のタイミング C )。

【 0 0 8 1 】

< 記録バッファリング構造制御回路の説明 >

記録バッファリング構造制御回路の説明を図 7 及び図 1 0 を用いて説明する。記録バッファリング構造制御回路の処理において、図 7 は書き込みアドレス制御を中心に説明する図であり、図 1 0 は記録バッファリング構造制御回路 8 の読み出しアドレス制御を中心に説明する図である。 10

【 0 0 8 2 】

記録バッファリング構造制御回路 8 は読み出し制御部 8 A と書き込みアドレス制御部 8 B で構成されている。また、記録バッファ 4 のバッファ領域は、記録バッファの先頭のアドレスを top\_adr で示し、最終アドレスを bottom\_adr で表示する。この先頭アドレスは書き込みアドレス制御部 8 B 内のレジスタ 8 0 3 に格納され、最終アドレスは書き込みアドレス制御部 8 B 内のレジスタ 8 0 4 に格納される。

【 0 0 8 3 】

記録バッファ 4 に示される「RP」はリードポインタを示し、「WP」はライトポインタを示す。記録バッファの中の RP と WP の間のハッチング部分は記録データが格納されていることを表している。また、記録バッファ 4 の白色部分は記録データが格納されていないことを表す。 20

【 0 0 8 4 】

読み出しアドレス制御部 8 A 内の 8 0 2 は、データの読み出しアドレス ( RP : リードポインタ ) を示すレジスタである。8 0 5 から 8 1 2 は第 1 色から第 8 色について、各色の情報を格納するレジスタである。ここで、レジスタ 8 0 5 には第 1 色のデータのバッファの高さ情報と、第 1 色データの有り無しを示す情報が格納され、同様にレジスタ 8 0 6 ~ 8 1 2 についても第 2 色 ~ 第 8 色について同様の情報が設定される。

【 0 0 8 5 】

8 1 3 はブロックの幅情報を設定するレジスタであり、この幅情報は第 1 色 ~ 第 8 色までブロック単位で、共通して使われる値である。 30

【 0 0 8 6 】

上述のブロックの高さの情報及び幅情報は、図 2 ( a ) で説明した設定データに含まれる情報である。

【 0 0 8 7 】

8 1 5 は次のブロックデータのアドレスを格納するレジスタであり、このアドレスは各色に関する情報を格納するレジスタ 8 0 5 からレジスタ 8 1 2 のうちのいずれかの値と、ブロックデータに関する幅の情報を格納するレジスタ 8 1 3 の値を用いて決定することができる。書き込み制御部 8 B は、書き込み対象となる第 1 色のデータに関する設定情報に従い、次に書き込み対象となる第 2 色のデータの書き込み開始アドレスを決定し、このレジスタに格納する。 40

【 0 0 8 8 】

書き込み制御部 8 B は、第 1 色のデータに対応する画像データの書き込み完了前に、次の第 2 色のデータに対する書き込みアドレス情報を決定した書き込み開始アドレスに更新することができる。

【 0 0 8 9 】

また、8 1 6 はデータの書き込みアドレスを格納するレジスタである。

【 0 0 9 0 】

8 1 4 はアドレス制御レジスタで、書き込みアドレスが読み出しアドレスを追い越さないように ( 両アドレスが重複したアドレスを指定しないように ) 書き込み処理、読み出し処 50

理の管理をする。

【 0 0 9 1 】

< 記録バッファへのデータの格納 ( 図 8 ) >

図 8 は、記録バッファ 4 に画像データがどのように格納されるか説明する図である。図 8 ( a ) では、第 1 色データとして縦に順に 4 ワード分ずつ、格納される状態を示す。ここで 1 ワードが 16 画素分に対応している。レジスタに情報を格納するアドレスは 1 ずつインクリメントされるものとする、ライトポインタ ( WP ) は 1 2 3 4 5 . . . . とカウントされる。

【 0 0 9 2 】

例えば、図 8 ( a ) のレジスタの設定は、バッファの高さ情報 ( ラスター数 ) の値は「 4 」であり、データの有り無し情報の値は「 1 ( 有り ) 」である。レジスタ 8 1 3 ( ブロックの幅情報 ) の値は「 2 8 」である。 10

【 0 0 9 3 】

図 8 ( b ) は、第 2 色データがある場合に、記録バッファ 4 へのデータの書き込みを示す図である。第 1 色の格納領域に全てデータを格納した後、矢印のようにライトポインタ ( WP ) を第 2 色の先頭アドレスへ移動し、第 2 色のデータの格納を行う。図 8 ( c ) では、第 2 色データが無い場合、第 1 色データの格納領域に続き、第 3 色データが格納されることを示す。この場合、図 7 で示すレジスタ 8 0 6 の第 2 色データの有り無し情報は、データ無しを示す「 0 ( 無し ) 」である。あるいは、バッファの高さ情報が「 0 」であれば、データが無いことを示すので、この情報を用いてもかまわない。あるいはデータの有り無し情報とバッファの高さ情報を論理和 ( AND 処理 ) を行ってその結果を判断しても良い。 20

【 0 0 9 4 】

図 8 ( d ) では、第 2 色のデータについて、書き込み位置を示す e1 ( WP : ライトポインタ ) は、読み出し位置を示す e2 ( RP : リードポインタ ) の手前で書き込みを停止することを示す。これは、読み出しが終了していない位置には、データの書き込みを禁止して、上書きをすることを防ぐ制御を行うものである。以上の制御は、第 3 色から第 8 色の領域についても同様である。

【 0 0 9 5 】

以下に、図 1 0 の説明をする。同図の左側は記録バッファリング構造制御回路 8 の読み出しアドレス制御部 8 A を示し、同図の右側は記録バッファ 4 を示す。 30

【 0 0 9 6 】

記録バッファ 4 のバッファ領域は、記録バッファの先頭のアドレスである top\_adr で表され、最終アドレスは bottom\_adr で表される。この先頭アドレスはレジスタ 8 0 3 に格納され、最終アドレスはレジスタ 8 0 4 に格納される。記録バッファに示される「 RP 」は図 7 と同様にリードポインタであり、「 WP 」はライトポインタである。記録バッファ 4 における RP と WP の間のハッチング部分は記録データが格納されていることを表し、記録バッファの白色の部分は記録データが格納されていないことを表す。

【 0 0 9 7 】

読み出しアドレス制御部 8 A 内の 8 0 2 は、データの読み出しアドレス ( RP : リードポインタ ) を示すレジスタであり、破線の枠で囲った 9 0 0 は第 1 レジスタ群、実線の枠で囲った 9 0 1 は第 2 レジスタ群である。 40

【 0 0 9 8 】

第 1 ブロックから第 8 ブロックの画像データを記録する場合、例えば、走査の開始時において、第 1 レジスタ群には第 1 ブロックについての情報が格納されている。また、第 2 レジスタ群には、第 2 ブロックについての情報が格納される。第 1 ブロックの記録が終了すると、第 1 レジスタ群 9 0 0 には第 2 レジスタ群 9 0 1 の情報がコピーされ、第 1 レジスタ群 9 0 0 には第 2 ブロックの情報が格納される。そして第 2 レジスタ群 9 0 1 には、第 3 ブロックの情報が格納される。以下、最後の第 8 ブロックのデータが格納されるまで順に行われる。そして、次の走査開始時には、再び、第 1 レジスタ群には第 1 ブロックの情 50

報が格納され、第2レジスタ群には第2ブロックの情報が格納される。

【0099】

第1レジスタ群が示す第nブロックの記録が終了した時、第2レジスタ群に第n+1ブロックの情報が格納されていない場合は、第n+1ブロックの印字データがまだ準備できていないので、第2レジスタ群の情報は第1レジスタ群にコピーされず、加えて記録バッファからのデータ読み出しを停止する。

【0100】

第1レジスタ群内にあるレジスタ(1st\_hight 1 color bit)819は、第1色についての高さ情報と色データの有り無し情報を設定するレジスタである。各レジスタ822、824、826、828、830、832、834は第2色～第8色について高さ情報と色データの有り無し情報を設定するレジスタである。

10

【0101】

820は各ブロックデータの幅情報を格納するレジスタである。この幅情報は第1色～第8色までブロック単位で、共通して使われる値である。

【0102】

レジスタ(1st\_color\_adr)818は第1色の読み出しアドレスを格納するレジスタである。第1色のデータが格納されている記録バッファ819から読み出されるとアドレスが更新される。例えば図8(a)に示すように、第1色データの内、1 2 3 4と1カラム分のデータが読み出される。レジスタ821、823、825、827、829、831、833はそれぞれ第2色～第8色の読み出しアドレスを格納するレジスタであり、第2色～第8色の色データも第1色の色データと同様に順に1カラム分のデータが読み出される。

20

【0103】

記録バッファ4に格納されるデータは複数の色データを含むため、例えば、第1、第2色、・・・の色データが混在した場合、各色単位の色データを格納するためのアドレスは、連続していないものとなる。そのため、読み出しアドレスのレジスタが1つであれば、例えば第1色の記録バッファ4のアドレスの次に第2色の記録バッファの1のアドレスを読み出しを行う際、アドレス計算をする必要があるが、記録バッファ4に各色ごとに読み出しアドレスを格納するレジスタを用意することで、カラム単位での読み出しを行う際のアドレス計算を省くことができる。

30

【0104】

817はアドレス制御レジスタである。読み出しアドレスは、記録データ生成ブロック5が各色毎にデータ読み出し要求信号線S805を介して要求すると、アドレス制御レジスタ817は読み出しアドレスとして信号線S806を介して1アドレスずつ加算して記録バッファ4に出力する。

【0105】

835は次のブロックのアドレスを格納するレジスタである。現在読み出されているブロックが第1ブロックであれば、このレジスタには第2ブロックの先頭のアドレスが格納される。このレジスタの値は、現在読み出されているブロックデータの読み出しが終了すると、レジスタ802にコピーされる。これにより、次のブロックデータの読み出しがスムーズにできる。

40

【0106】

レジスタ836は第1色から第8色のうち、読み出す順序を特定するための情報を格納するテーブルである。このテーブルに設定された値によって記録バッファからデータを読み出す順序を自由に設定することができる。例えば、第1色 第2色・・・第8色の順に読み出すことができる。また、値を変えて、第1色 第2色 第5色 第6色 第7色 第8色のように第3色、第4色のデータの読み出しをスキップすることもできる。これによって、格納されていない色の画像データについては、正確に読みとばすことができる。

【0107】

第2レジスタ群901は次のブロックデータに関する情報を格納するバッファの集まりで

50

ある。第1レジスタ群の各レジスタが読まれたら、第2レジスタ群の各レジスタに設定されている値が、第1レジスタ群の対応するレジスタに設定される。例えば、レジスタ838に設定されている値がレジスタ819に設定される。レジスタ839～845は、次のブロックデータにおける第2色～第8色の色データについて同様の情報が設定されるレジスタである。

【0108】

レジスタ838(819)には第1色のデータのバッファの高さ情報と、第1色データの有り無しを示す情報が格納される。

【0109】

846(820)はブロックの幅情報を設定するレジスタである。この幅情報は第1色～第8色までブロック単位で、共通して使われる値である。

10

【0110】

レジスタ878は、先に設定したブロックのサイズと同じブロックのサイズが同じ場合、この値を「1」とすることで、第1レジスタ群に同じ値を再設定することができる。この場合、レジスタ838～846の設定を省くことができる。レジスタ878の値が「0」の場合には、各レジスタ838～846にそれぞれの値が設定される。レジスタ(same\_type)878によって、ブロックサイズが同じであれば、レジスタの設定を簡単に行うことができる。

【0111】

図11は、1回の走査で記録される記録領域と、その領域に記録される画像データとの関係を概略的に説明する図である。図11は矢印で示した領域Dと第8ブロックに対応する領域には、画像データがないことを示す。この領域Dは第3ブロックの右側、第4ブロックの全て、第5ブロックの左側の領域である。

20

【0112】

図9(a)は、図11に対応する記録バッファに書き込まれる画像データについての説明図である。図11の領域Dには第4ブロックに対応する領域に画像データはないので、記録バッファには第4ブロックは確保されていない。

【0113】

また、図9(a)で、第2ブロックに格納されるデータには第3色の色データ及び第4色データはないので、これらの分をつめて第5色データ～第8色データが格納されている。第3ブロックには、第1色データ、第2色データのみが格納され、第3色以降の色データは格納されていない。第2ブロックと第3ブロックのハッチングされた部分は、データが無いためにバッファの割り当てがされていないことを示す。従って、第2ブロックにおける第8色データの最終アドレスの次のアドレスは、第3ブロックにおける第1色データの先頭アドレスである。このように、画像データを詰めて記録バッファに格納することができるので、記録バッファを効率良く使用することができる。

30

【0114】

従って、例えば、画像データが無い領域に対しても記録バッファの領域を一律に格納することにより記録バッファが1走査分のデータすべてを格納する領域を確保できない場合でも、本実施形態で示したように画像データの有無をレジスタに格納されている色データの有無の情報に基づきデータの格納を制御することで1走査分のデータを格納することができる。

40

【0115】

<記録動作の説明>

図12は、画像データを処理し、記録動作の処理の流れを説明するフローチャートである。ステップS1201でデータ解析フラグをチェックする。データ解析フラグがセットされていれば(S1201-Yes)、処理をステップS1202へ進め、データ解析処理を実行し、そのデータ解析フラグをクリアする。もしデータ解析フラグがクリアされていれば(S1201-No)、ステップS1202をスキップして処理をステップS1203に進める。

50

## 【0116】

ステップS1203では、データ展開処理フラグをチェックする。もし、データ展開処理フラグがセットされていれば(S1203 - Yes)、処理をステップS1204に進め、データ展開処理を実行し、そのデータ展開処理フラグをクリアする。もし、フラグがセットされていない場合は(S1203 - No)、ステップS1204をスキップする。

## 【0117】

ステップS1205では、スキャンフラグをチェックする。もしスキャンフラグがセットされていれば(S1205 - Yes)、処理をステップS1206に進め、スキャン(記録)処理を行う(S1206)。スキャン処理が終了した場合には、処理をステップS1201へ戻す。

10

## 【0118】

また、ステップS1205の判断で、スキャンフラグがセットされていない場合(S1205 - No)は、ステップS1206の処理をスキップして、処理をステップS1201に戻す。

## 【0119】

図13は、受信バッファ割り込み(INT1、INT2)処理の流れを説明するフローチャートである。ステップS1301で割り込み要因を判別する。その割り込み要因がデータ受信であれば、ステップS1302へ処理を進め、データ解析処理フラグをセットする。ここで、セットされたデータ解析フラグは、図12のフローチャートにおけるステップS1201で設定の有無が判断される。

20

## 【0120】

図14は、データ解析処理における制御フローを説明するフローチャートであり、このデータ解析処理は、図12のステップS1202で実行される処理である。まず、ステップS1401で受信データの取り込みを行う。

## 【0121】

次に、ステップS1402で受信したデータが記録データか否かチェックする。データが記録データであれば(S1402 - Yes)、処理をステップS1404に進め、記録バッファへの書き込みアドレス情報を設定する(S1404)。ステップS1405では、バックピツ起動をこない、記録バッファに読み出したデータ展開する。

## 【0122】

ステップS1402の判断で、受信したデータが記録データでなければ(S1402 - No)、処理をステップS1403に進めてコマンド処理とデータ設定処理を行う。ステップS1403では、画像データのうち、データが無い色についてバッファの幅、バッファの高さについて情報を受け渡し用バッファに設定する。この受け渡し用バッファは、図1に示すバッファ構造情報メモリ11である。

30

## 【0123】

図15は、バックピツ終了割り込み(INT3)の処理の流れを説明するフローチャートである。これは、バックピツ処理処理が終了するとステップS1501でデータ展開フラグをセットして終了する。データ展開フラグは図12のフローチャートにおけるステップS1203(図12)でフラグがセットされているか否か判断される。

40

## 【0124】

図16は、データ展開処理の流れを説明するフローチャートである。ステップS1601で記録ブロックレジスタに設定する値を、受け渡し用バッファに設定する。この受け渡し用バッファは、図1のバッファ構造情報メモリ11であり、記録ブロックレジスタは、例えば図10で示したブロック単位で設定されるレジスタ(900、901)である。

## 【0125】

ステップS1602でスキャン開始判定を行う。所定ブロック以上のデータの展開終了(例えば、1ブロック分、あるいは1スキャン分のデータが展開終了)したかを判断する。データの展開が終了していれば(S1602 - Yes)、処理をステップS1603に進め、スキャン要求のため、スキャンフラグをセットして終了する(S1603)。

50

## 【0126】

図16に示すフローチャートの処理は、図12のステップS1204の処理に相当する。

## 【0127】

図17は、スキャン処理を説明するフローチャートである。ステップS1701で図16のステップS1601で説明した受け渡し用バッファに保存したデータを記録ブロックレジスタ(900、901)に設定する。ステップS1702で記録ブロックレジスタに設定された画像データのスキャン(記録)を実行する。

## 【0128】

図18は、ブロックデータを記録する際の割り込み(INT4)処理を説明するフローチャートである。この割り込み処理は記録動作中にブロック単位で処理が終了すれば、実行される。例えば、記録されるデータが8つのブロックに格納されていれば、8回の割り込み処理が実行されることになる。ブロックデータの記録において、発生した割り込み要因を判別する(S1801)。この割り込み要因がブロックデータの終了の場合は処理をステップS1802へ進める。

10

## 【0129】

一方、割り込み要因が、記録すべきブロックデータが無い状態、すなわち、記録データ(例えば、書き込みアドレスポインタ(RP)の値と読み取りアドレスポインタ(WP)の値を調べ、ブロックにデータが格納されていなければ)がなければ、処理をステップS1804に進め、印字失敗処理を行い、スキャンを停止する(S1804)。この場合には、途中のブロックまでの記録が行われた状態であるので、未記録のデータを格納して、再びスキャンを行い、未印字の領域の記録を行う。

20

## 【0130】

ステップS1802では、その記録が完了したブロックが最終のブロックであるか否かを判断する。もし、最終ブロックであれば(S1802-Yes)、処理を終了する。最終ブロックでなければ(S1802-No)、処理をステップS1803に進め、次の画像データのブロックデータをレジスタに設定する。

## 【0131】

<第2実施形態>

図9(b)は、第1実施形態における図9(a)より、更にメモリを有効に使う場合を説明した図である。図9(a)では記録領域を複数に分割した各ブロックの走査方向の幅情報はどのブロックも等しかったが、ブロック内に記録すべき画像データが無い場合は、必要最低限の幅情報を持てばよい。図11の第3ブロックと第5ブロックに着目すると、第3ブロックは左側のみ画像データがあり、第5ブロックは右側にのみ画像データがある。従って、第3ブロックと第5ブロックの長さを、画像データ数に応じて、他のブロックの幅の半分とすることができる。

30

## 【0132】

これによって、メモリ容量が少ない場合にも、記録バッファを効率良く使うことができる。例えば、記録バッファが1走査分のデータすべてを格納する領域を確保できない場合でも、1走査分のデータを格納することができる。

## 【0133】

なお、この場合、ホスト装置が、画像データが複数ブロックにまたがってヌルデータが続く場合に、ブロックの長さを異ならせるようにコマンド情報及び画像データを生成すればよい。

40

## 【0134】

画像データ量に応じてブロック単位のデータの幅情報を制御して、データを格納することにより、バッファ領域を有効に活用することが可能となる。この場合、ホスト装置が生成したブロックデータ長さに関する情報は、設定データに含まれる情報として記録装置は受信し、可変設定するために幅情報は不図示のレジスタに設定される。

## 【0135】

以上、本発明にかかる実施形態を説明してきたが、本発明の趣旨は、記録ヘッドのノズル

50

数は1ノズル列あたり64、記録で使用する色数4色に限定されるものではない。

【0136】

また、本実施形態では、記録領域を主走査方向に8つに分割したが、ブロックの分割はこの数に限定するものではない。更に、記録バッファリング構造制御回路のレジスタについて、図7や図10に示したように、1つのレジスタに各色の記録バッファの高さの情報と、色データの有り無しの情報を格納するものではなく、それぞれ高さの情報のみ格納するレジスタ、色データの有り無しの情報のみ格納するレジスタを用いてもかまわない。

【0137】

また、上述のブロックデータの幅情報をブロック単位に設定するためにレジスタを各色データごとに対応して持たせる構成としてもよい。

10

【0138】

なお、以上の実施形態において、記録ヘッドから吐出される液滴はインクであるとして説明し、さらにインクタンクに收容される液体はインクであるとして説明したが、その收容物はインクに限定されるものではない。例えば、記録画像の定着性や耐水性を高めたり、その画像品質を高めたりするために記録媒体に対して吐出される処理液のようなものがインクタンクに收容されていても良い。

【0139】

以上の実施形態は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段（例えば電気熱変換体やレーザー光等）を備え、前記熱エネルギーによりインクの状態変化を生起させる方式を用いること

20

【0140】

その代表的な構成や原理については、例えば、米国特許第4723129号明細書、同第4740796号明細書に開示されている基本的な原理を用いて行うものが好ましい。この方式はいわゆるオンデマンド型、コンティニューアス型のいずれにも適用可能であるが、特に、オンデマンド型の場合には、液体（インク）が保持されているシートや液路に対応して配置されている電気熱変換体に、記録情報に対応して核沸騰を越える急速な温度上昇を与える少なくとも1つの駆動信号を印加することによって、電気熱変換体に熱エネルギーを発生せしめ、記録ヘッドの熱作用面に膜沸騰を生じさせて、結果的にこの駆動信号に1対1に対応した液体（インク）内の気泡を形成できるので有効である。

30

【0141】

この気泡の成長、収縮により吐出用開口を介して液体（インク）を吐出させて、少なくとも1つの滴を形成する。この駆動信号をパルス形状とすると、即時適切に気泡の成長収縮が行われるので、特に応答性に優れた液体（インク）の吐出が達成でき、より好ましい。

【0142】

このパルス形状の駆動信号としては、米国特許第4463359号明細書、同第4345262号明細書に記載されているようなものが適している。なお、上記熱作用面の温度上昇率に関する発明の米国特許第4313124号明細書に記載されている条件を採用すると、さらに優れた記録を行うことができる。

【0143】

記録ヘッドの構成としては、上述の各明細書に開示されているような吐出口、液路、電気熱変換体の組み合わせ構成（直線状液流路または直角液流路）の他に熱作用面が屈曲する領域に配置されている構成を開示する米国特許第4558333号明細書、米国特許第4459600号明細書に記載された構成も本発明に含まれるものである。加えて、複数の電気熱変換体に対して、共通するスロットを電気熱変換体の吐出部とする構成を開示する特開昭59-123670号公報や熱エネルギーの圧力波を吸収する開口を吐出部に対応させる構成を開示する特開昭59-138461号公報に基づいた構成としても良い。

40

【0144】

さらに、記録装置が記録できる最大記録媒体の幅に対応した長さを有するフルラインタイプの記録ヘッドとしては、上述した明細書に開示されているような複数記録ヘッドの組み

50

合わせによってその長さを満たす構成や、一体的に形成された1個の記録ヘッドとしての構成のいずれでもよい。

【0145】

加えて、上記の実施形態で説明した記録ヘッド自体に一体的にインクタンクが設けられたカートリッジタイプの記録ヘッドのみならず、装置本体に装着されることで、装置本体との電氣的な接続や装置本体からのインクの供給が可能になる交換自在のチップタイプの記録ヘッドを用いてもよい。

【0146】

また、以上説明した記録装置の構成に、記録ヘッドに対する回復手段、予備的な手段等を付加することは記録動作を一層安定にできるので好ましいものである。これらを具体的に挙げれば、記録ヘッドに対してのキャッピング手段、クリーニング手段、加圧あるいは吸引手段、電気熱変換体あるいはこれとは別の加熱素子あるいはこれらの組み合わせによる予備加熱手段などがある。また、記録とは別の吐出を行う予備吐出モードを備えることも安定した記録を行うために有効である。

【0147】

さらに、記録装置の記録モードとしては黒色等の主流色のみの記録モードだけではなく、記録ヘッドを一体的に構成するか複数個の組み合わせによってでも良いが、異なる色の複色カラー、または混色によるフルカラーの少なくとも1つを備えた装置とすることもできる。

【0148】

以上説明した実施の形態においては、インクが液体であることを前提として説明しているが、室温やそれ以下で固化するインクであっても、室温で軟化もしくは液化するものを用いても良く、あるいはインクジェット方式ではインク自体を30℃以上70℃以下の範囲内で温度調整を行ってインクの粘性を安定吐出範囲にあるように温度制御するものが一般的であるから、使用記録信号付与時にインクが液状をなすものであればよい。

【0149】

加えて、積極的に熱エネルギーによる昇温をインクの固形状態から液体状態への状態変化のエネルギーとして使用せしめることで積極的に防止するため、またはインクの蒸発を防止するため、放置状態で固化し加熱によって液化するインクを用いても良い。いずれにしても熱エネルギーの記録信号に応じた付与によってインクが液化し、液状インクが吐出されるものや、記録媒体に到達する時点では既に固化し始めるもの等のような、熱エネルギーの付与によって初めて液化する性質のインクを使用する場合も本発明は適用可能である。

【0150】

このような場合インクは、特開昭54-56847号公報あるいは特開昭60-71260号公報に記載されるような、多孔質シート凹部または貫通孔に液状または固形物として保持された状態で、電気熱変換体に対して対向するような形態としてもよい。本発明においては、上述した各インクに対して最も有効なものは、上述した膜沸騰方式を実行するものである。

【0151】

さらに加えて、本発明に係る記録装置の形態としては、コンピュータ等の情報処理機器の画像出力端末として一体または別体に設けられるものの他、リーダ等と組み合わせた複写装置、さらには送受信機能を有するファクシミリ装置の形態を取るものであっても良い。

【0152】

【発明の効果】

以上説明したように、本発明にかかる記録装置及び、記録装置の制御方法によれば、複数の色データを含むデータをブロック単位として、バッファへの書き込み、読み取りを制御することが可能となる。この制御は、1走査分を複数に分割した領域に対応するブロックごとのデータを、バッファへの書き込みと、読み取りのアドレスを制御して、ブロックデータの入出力の同調を図ることが可能となる。

10

20

30

40

50

## 【 0 1 5 3 】

各色データの高さ（ラスター数）情報と、色データの有無を示す情報を色データごとに個別に管理することで、各色画像データを記録バッファに書き込む際のアドレス管理が効率よく実行できるようになる。

## 【 0 1 5 4 】

また、色データごとにデータの有無を判断することが可能となるため、データの無い領域に対する記録バッファ領域の確保が不要となり、バッファ領域の効率的な利用が可能となる。

## 【 図面の簡単な説明 】

【 図 1 】本発明にかかる記録装置の実施形態において、その記録装置の記録制御部を示すブロック図である。 10

【 図 2 】ホストコンピュータから転送されるデータを受信バッファに格納した場合のデータ構造を示す図である。

【 図 3 】画像データを保持する記録バッファのデータ構造を示す図である。

【 図 4 】インターフェースコントローラ 1 の内部を示すブロック図である。

【 図 5 】受信バッファリング構造制御回路部 7 の詳細を示すブロック図である。

【 図 6 】受信バッファリング構造制御回路の動作タイミングの説明図である。

【 図 7 】記録バッファリング構造制御回路を説明する図である。

【 図 8 】記録バッファ 4 に画像データがどのように格納されるか説明する図である。

【 図 9 】記録バッファに格納する画像データの構造についての説明する図である。 20

【 図 1 0 】記録バッファリング構造制御回路を説明する図である。

【 図 1 1 】1 回の走査で記録される記録領域と、その領域の画像データの関係を説明する図である。

【 図 1 2 】画像データを処理し、記録動作の処理の流れを説明するフローチャートである。

【 図 1 3 】受信バッファ割り込み（INT1、INT2）処理の流れを説明するフローチャートである。

【 図 1 4 】データ解析処理における制御フローを説明するフローチャートである。

【 図 1 5 】パックビット終了割り込み（INT3）の処理の流れを説明するフローチャートである。 30

【 図 1 6 】データ展開処理の流れを説明するフローチャートである。

【 図 1 7 】スキャン処理を説明するフローチャートである。

【 図 1 8 】ブロックデータを記録する際の割り込み（INT4）処理を説明するフローチャートである。

【 図 1 9 】本発明の好適な実施形態であるプリンタの外観を示す図である。

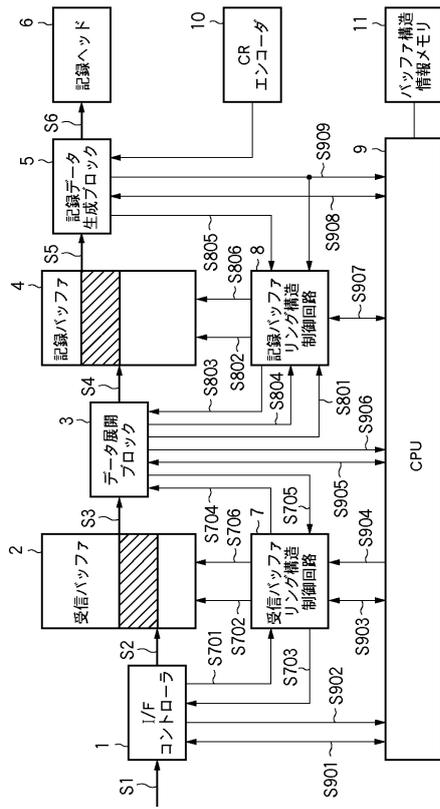
【 図 2 0 】図 1 9 のプリンタのインクジェットカートリッジを示す図である。

## 【 符号の説明 】

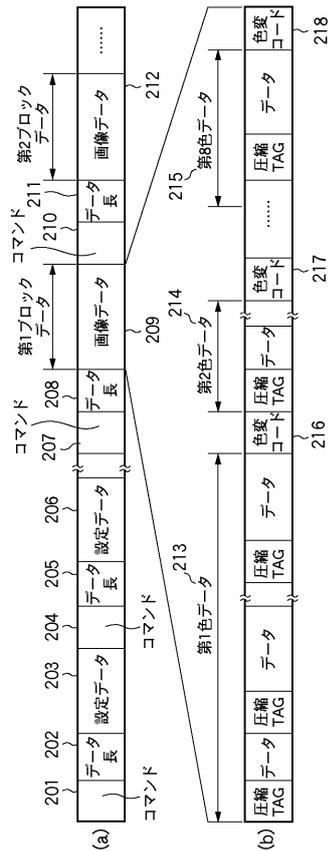
- |     |                 |    |
|-----|-----------------|----|
| 1   | インターフェースコントローラ  |    |
| 2   | 受信バッファ          |    |
| 3   | データ展開ブロック       | 40 |
| 4   | 記録バッファ          |    |
| 5   | 記録データ生成ブロック     |    |
| 6   | 記録ヘッド           |    |
| 7   | 受信バッファリング構造制御回路 |    |
| 8   | 記録バッファリング構造制御回路 |    |
| 8 A | 読み出しアドレス制御部     |    |
| 8 B | 書き込みアドレス制御部     |    |
| 9   | C P U           |    |
| 1 0 | キャリッジエンコーダー     |    |
| 1 1 | バッファ構造情報メモリ     | 50 |

- 900 第1レジスタ群
- 901 第2レジスタ群
- RP リードポインタ
- WP ライトポインタ

【図1】



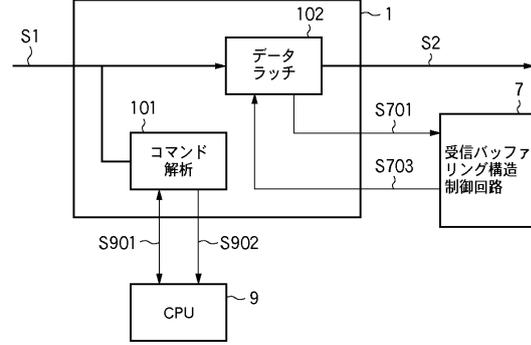
【図2】



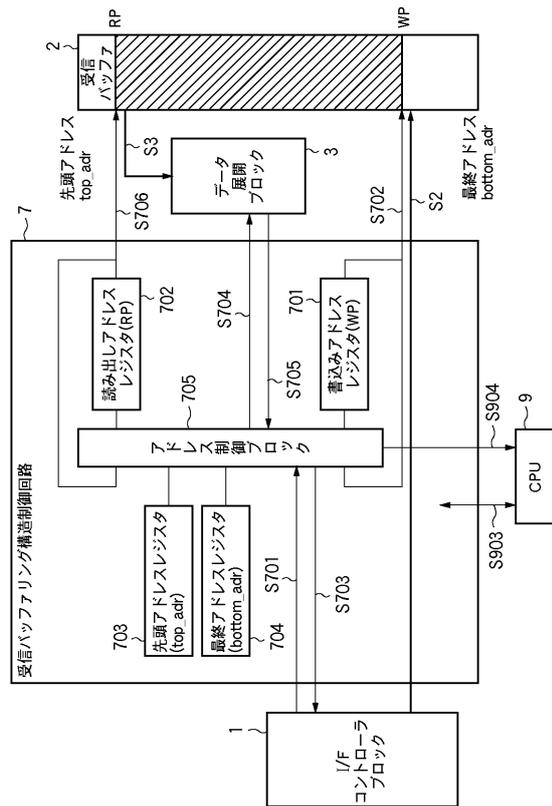
【図3】

第1ブロック	第2ブロック	第3ブロック	第4ブロック	第5ブロック	第6ブロック	第7ブロック	第8ブロック
第1色データ							
第2色データ							
第3色データ							
第4色データ							
第5色データ							
第6色データ							
第7色データ							
第8色データ							

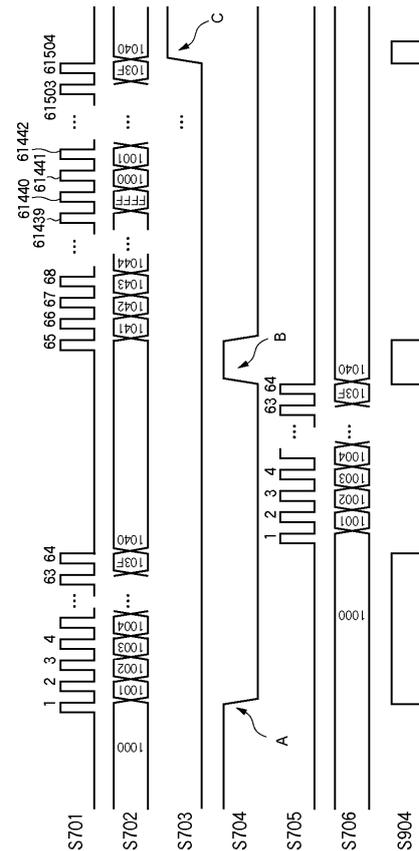
【図4】



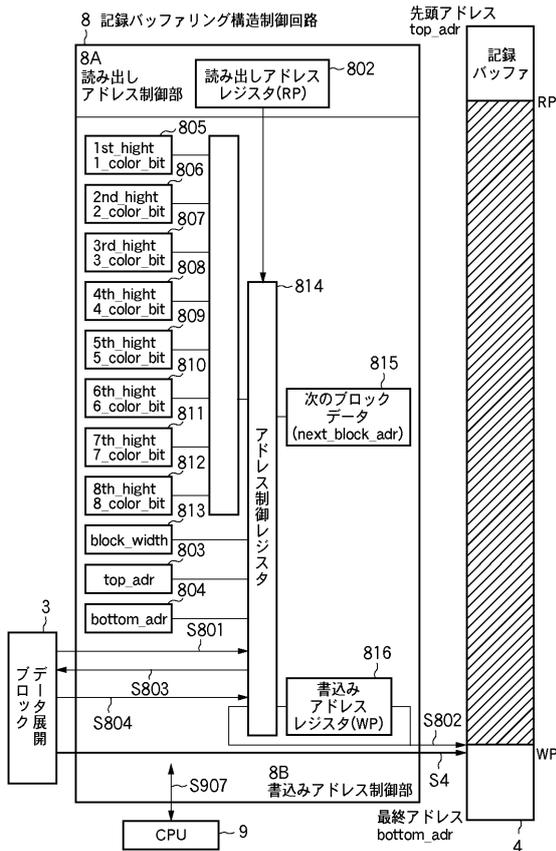
【図5】



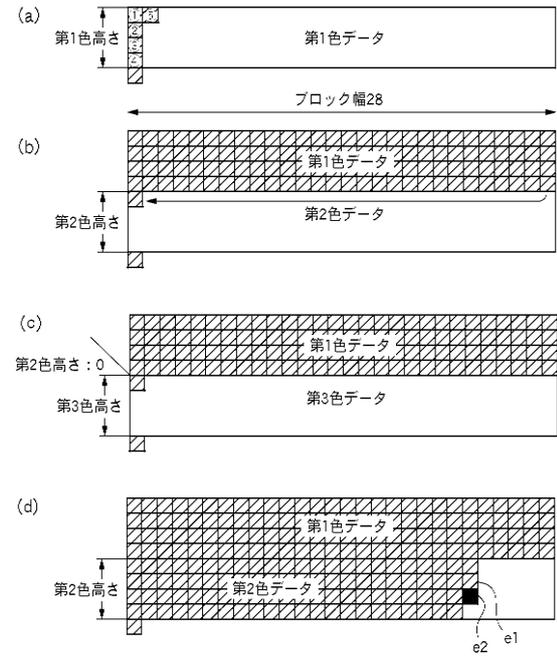
【図6】



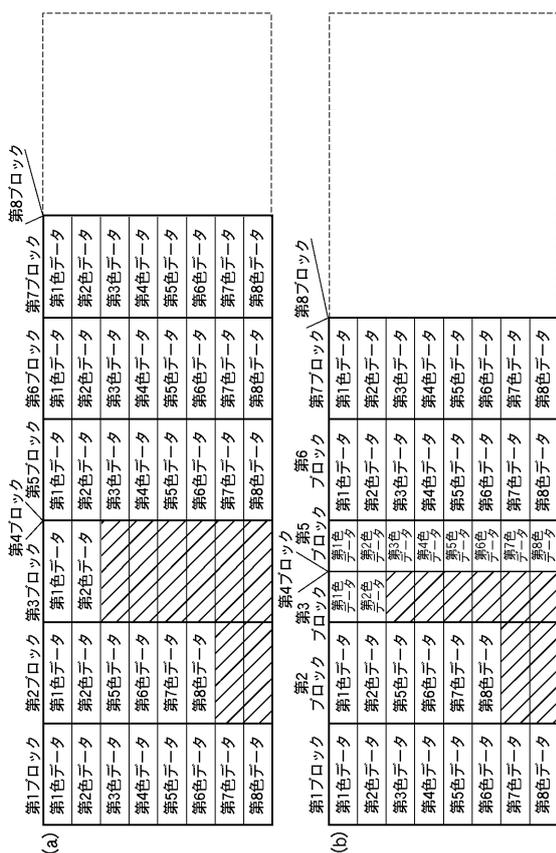
【 図 7 】



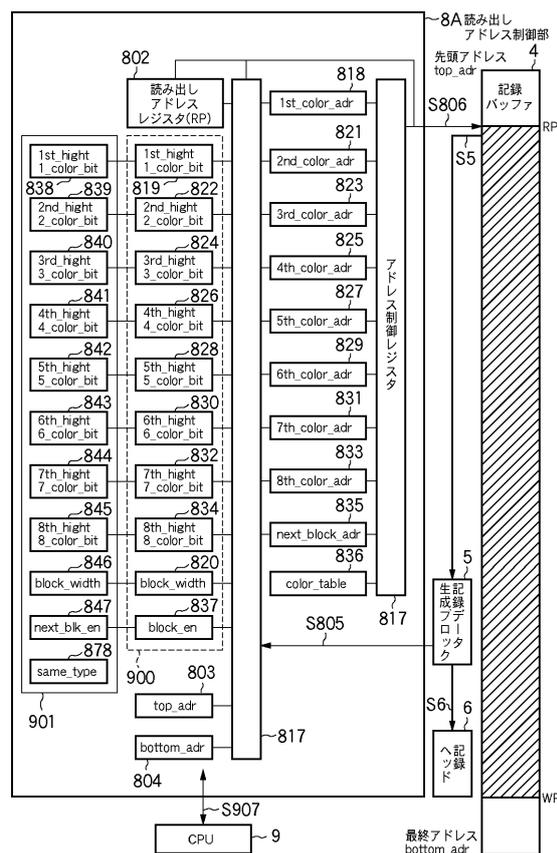
【 図 8 】



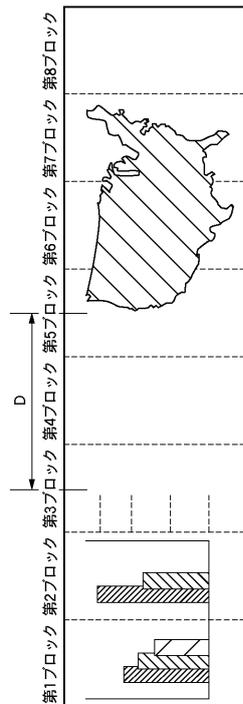
【 図 9 】



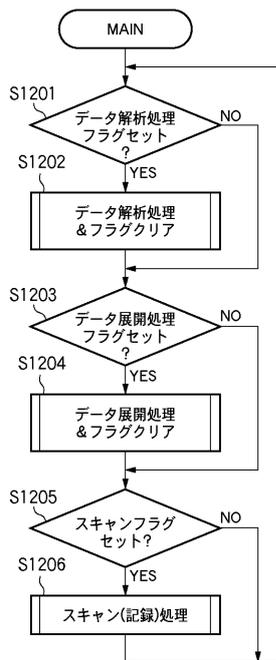
【 図 10 】



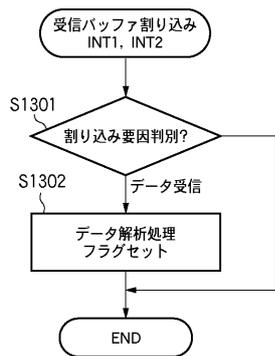
【図 1 1】



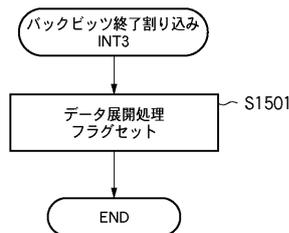
【図 1 2】



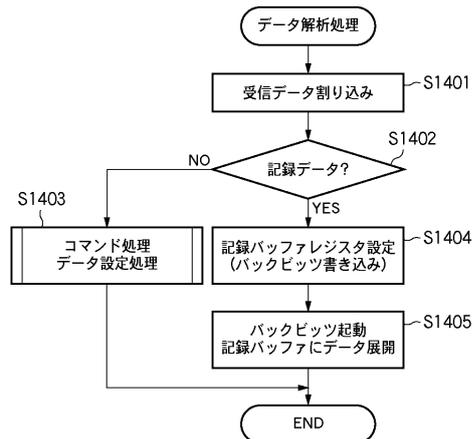
【図 1 3】



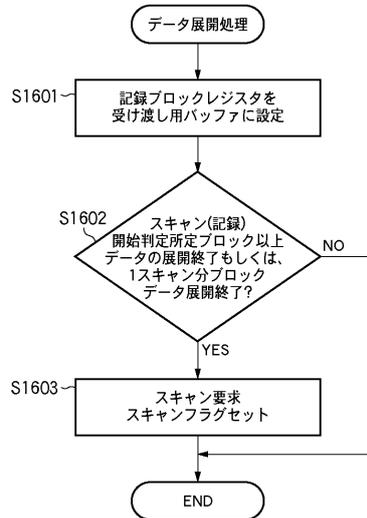
【図 1 5】



【図 1 4】



【図 1 6】





---

フロントページの続き

- (72)発明者 香野 哲史  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 黒沼 明  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 中山 亨  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 畑井 順一

(58)調査した分野(Int.Cl. , DB名)

B41J 5/30

B41J 2/01

B41J 2/21

G06F 3/12