



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

(11) 공개번호 10-2007-0004281

(43) 공개일자 2007년01월09일

(21) 출원번호 10-2005-0059759

(22) 출원일자 2005년07월04일

심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 이성희  
경기 용인시 동천동 현대 홈타운 1차 101동 404호  
편승범  
경기 오산시 부산동 운암주공아파트 107-1102

(74) 대리인 박영우

전체 청구항 수 : 총 6 항

(54) 표시장치 및 이의 구동방법

(57) 요약

표시품질을 향상시키기 위한 표시장치 및 이의 구동방법이 개시된다. 표시장치는 표시패널, 구동전압 발생부, 게이트 드라이버 및 리플 제거부를 포함한다. 표시패널은 데이터 라인, 게이트 라인 및 스위칭 소자를 갖는다. 구동전압 발생부는 스위칭 소자를 턴 오프시키기 위한 제1 게이트 오프 전압을 생성한다. 게이트 드라이버는 제1 게이트 오프 전압을 게이트 라인으로 제공한다. 리플 제거부는 제1 게이트 오프 전압과 게이트 라인에 걸리는 제2 게이트 오프 전압의 차에 상응하는 리플 제거전압을 생성하여 게이트 라인으로 제공한다. 따라서, 게이트 라인에 제공되는 게이트 오프 전압 내에 포함된 리플에 대한 반전신호인 리플 제거전압에 의해 리플을 상쇄시켜 제거할 수 있어, 게이트 드라이버의 오동작을 방지할 수 있다.

대표도

도 1

특허청구의 범위

청구항 1.

데이터 라인, 상기 데이터 라인에 교차하는 게이트 라인 및 상기 데이터 라인 및 상기 게이트 라인에 연결된 스위칭 소자를 갖는 표시패널;

상기 스위칭 소자를 턴 오프시키기 위한 제1 게이트 오프 전압을 생성하는 구동전압 발생부;

상기 제1 게이트 오프 전압을 상기 게이트 라인으로 제공하는 게이트 드라이버; 및

상기 제1 게이트 오프 전압과 상기 게이트 라인에 걸리는 제2 게이트 오프 전압의 차에 상응하는 리플 제거전압을 생성하여 상기 게이트 라인으로 제공하는 리플 제거부를 포함하는 표시장치.

## 청구항 2.

제1항에 있어서, 상기 리플 제거전압은 상기 제2 게이트 오프 전압 내에 포함된 리플에 대한 반전 신호인 것을 특징으로 하는 표시장치.

## 청구항 3.

제1항에 있어서, 상기 리플 제거부는 정 입력단자를 통해 상기 제1 게이트 오프 전압을 입력받고, 부 입력단자를 통해 상기 제2 게이트 오프 전압을 입력받으며, 출력단자가 상기 게이트 라인에 연결된 오피 앰프로 이루어진 것을 특징으로 하는 표시장치.

## 청구항 4.

제1항에 있어서, 상기 리플 제거부는 상기 게이트 드라이버 내에 형성된 것을 특징으로 하는 표시장치.

## 청구항 5.

데이터 라인, 게이트 라인 및 상기 데이터 라인과 상기 게이트 라인에 연결된 스위칭 소자를 갖는 표시패널에 입력되는 제1 게이트 오프 전압에 상응하는 제2 게이트 오프 전압을 검출하는 단계; 및

상기 제1 게이트 오프 전압과 상기 제2 게이트 오프 전압의 차에 상응하는 리플 제거전압을 생성하여 상기 게이트 라인으로 제공하는 단계를 포함하는 표시장치의 구동방법.

## 청구항 6.

제5항에 있어서, 상기 리플 제거전압은 상기 제2 게이트 오프 전압 내에 포함된 리플에 대한 반전신호인 것을 특징으로 하는 표시장치의 구동방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시장치 및 이의 구동방법에 관한 것으로서, 보다 상세하게는 표시품질을 향상시키기 위한 표시장치 및 이의 구동방법에 관한 것이다.

일반적으로 액정표시장치는 데이터 신호와 게이트 구동신호에 응답하여 영상을 표시하는 액정표시패널, 상기 데이터 신호를 상기 액정표시패널에 출력하는 데이터 드라이버, 상기 게이트 구동신호를 상기 액정표시패널의 게이트 라인을 통해 출력하는 게이트 드라이버, 상기 데이터 드라이버와 게이트 드라이버를 구동시키기 위한 각종 타이밍 제어신호를 출력하는 타이밍 컨트롤러, 계조전압 발생부 및 구동전압 발생부를 포함한다.

상기 구동전압 발생부는 외부로부터의 직류 전압을 입력받아 상기 데이터 드라이버와 상기 게이트 드라이버를 동작시키기 위한 아날로그 구동전압(AVDD)으로 변환하여 출력한다. 상기 아날로그 구동전압(AVDD)은 게이트 온 전압(Von), 게이트 오프 전압(Voff) 및 계조 기준전압(VDD)을 발생시키는데 이용된다.

상기 게이트 드라이버는 상기 게이트 온 전압(Von) 및 게이트 오프 전압(Voff)을 이용하여 상기 액정표시패널의 복수의 게이트 라인을 통하여 복수의 게이트 구동신호를 출력한다. 상기 계조 전압 발생부는 계조 기준전압(VDD)을 발생시켜 데이터 드라이버로 제공한다.

여기서, 복수의 게이트 라인은 액정표시패널 상에서 복수의 데이터 라인과 교차되어 형성된다. 따라서, 상기 복수의 게이트 라인을 통하여 제공되는 상기 게이트 오프 전압(Voff)은 상기 데이터 라인과의 커플링 커패시턴스에 의한 신호 왜곡이 발생한다.

또한, 상기 액정표시패널의 하측에 제공되는 상기 게이트 오프 전압은 상기 액정표시패널의 상측에 제공되는 경우에 비하여 상대적으로 신호 왜곡이 크게 발생한다.

따라서, 상기 게이트 드라이버로부터 상기 게이트 구동신호가 출력되지 않는 불량이 발생한다. 이로 인해 액정표시장치의 표시품질이 저하되는 문제가 발생한다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 문제를 해결하기 위한 것으로서, 본 발명의 목적은 게이트 오프 전압의 신호 왜곡을 방지하여 표시품질을 향상시키기 위한 표시장치를 제공함에 있다.

본 발명의 다른 목적은 상기한 표시장치를 구동하기 위한 구동방법을 제공함에 있다.

### 발명의 구성

상기한 본 발명의 목적을 달성하기 위한 본 발명에 따른 표시장치는 표시패널, 구동전압 발생부, 게이트 드라이버 및 리플 제거부를 포함한다. 상기 표시패널은 데이터 라인, 상기 데이터 라인에 교차하는 게이트 라인 및 상기 데이터 라인 및 상기 게이트 라인에 연결된 스위칭 소자를 갖는다. 상기 구동전압 발생부는 상기 스위칭 소자를 턴 오프시키기 위한 제1 게이트 오프 전압을 생성한다. 상기 게이트 드라이버는 상기 제1 게이트 오프 전압을 상기 게이트 라인으로 제공한다. 상기 리플 제거부는 상기 제1 게이트 오프 전압과 상기 게이트 라인에 걸리는 제2 게이트 오프 전압의 차에 상응하는 리플 제거전압을 생성하여 상기 게이트 라인으로 제공한다.

본 발명의 다른 목적을 달성하기 위하여 데이터 라인, 게이트 라인 및 상기 데이터 라인과 상기 게이트 라인에 연결된 스위칭 소자를 갖는 표시패널에 입력되는 제1 게이트 오프 전압에 상응하는 제2 게이트 오프 전압을 검출한다. 이어, 상기 제1 게이트 오프 전압과 상기 제2 게이트 오프 전압의 차에 상응하는 리플 제거전압을 생성하여 상기 게이트 라인으로 제공한다.

이러한 표시장치 및 이의 구동방법에 따르면, 게이트 라인에 제공되는 게이트 오프 전압 내에 포함된 리플에 대한 반전신호인 리플 제거전압에 의해 리플을 상쇄시켜 제거할 수 있어, 게이트 드라이버의 오동작을 방지할 수 있다.

이하, 본 발명에 따른 표시장치 및 이의 구동방법을 첨부도면을 참조하여 상세히 설명한다.

도 1은 본 발명에 따른 액정표시장치의 구성을 나타낸 블록도이고, 도 2는 도 1에 도시된 리플 제거부의 내부 구성 회로도이다.

도 1에 도시된 바와 같이, 본 발명에 따른 액정표시장치는 액정표시패널(100), 타이밍 제어부(200), 계조 전압 발생부(300), 데이터 드라이버(400), 구동전압 발생부(500) 및 게이트 드라이버(600)를 포함한다. 상기 게이트 드라이버(600)는 내부에 형성된 리플 제거부(610)를 포함한다.

여기서, 액정표시패널(100)은 상부기판(미도시), 상기 상부기판에 대향하는 하부기판(미도시) 및 두 기판 사이에 형성된 액정(미도시)을 포함한다.

상기 하부기판에는 상기 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn) 및 상기 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 교차하는 다수의 제1 내지 제m 데이터 라인(DL1, DL2, ..., DLm)이 형성된다. 이때, 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn) 및 제1 내지 제m 데이터 라인(DL1, DL2, ..., DLm) 중 인접하는 2개의 게이트 라인과 인접하는 2개의 데이터 라인에 의해 화소영역(PA)이 정의된다.

상기 화소영역(PA)에는 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)과 제1 내지 제m 데이터 라인(DL1, DL2, ..., DLm)에 연결된 TFT(212) 및 액정 커패시터(214)가 형성된다. 상기 액정 커패시터(214)는 상기 하부기판에 형성된 화소전극(미도시), 상기 상부기판에 형성된 공통전극(미도시) 및 상기 화소전극과 상기 공통전극 사이에 형성된 상기 액정에 의해 형성된다.

상기 타이밍 제어부(200)는 외부의 그래픽 컨트롤러(미도시)로부터 제공되는 신호에 응답하여 상기 영상을 표시하기 위한 데이터 신호(R, G, B)와 제1 타이밍 신호(T1), 제2 타이밍 신호(T2) 및 제3 타이밍 신호(T3)를 생성한다. 상기 데이터 신호(R, G, B)는 디지털 신호 형태의 R, G, B 신호이다.

상기 제1 타이밍 신호(T1)는 상기 데이터 신호(R, G, B)를 액정표시패널(100)에 인가할 것을 명령하는 출력지시신호(TP) 및 상기 데이터 신호(R, G, B)에 상응하는 데이터 전압의 극성을 반전시키는 라인 반전신호(RVS)를 포함하여 정의되는 신호이다. 또한, 제1 타이밍 신호(T1)는 데이터 구동부(400) 내의 데이터 쉬프트(shift)를 위한 수평 클럭신호(HCLK)(도시되지 않음)를 더 포함한다.

한편, 상기 제2 타이밍 신호(T2)는 게이트 라인에 인가되는 게이트 온 신호의 주기 설정을 위한 게이트 클럭신호(Gate clock), 상기 게이트 온 신호의 시작을 명령하는 수직동기 시작신호(STV), 게이트 구동부(500)의 출력을 인에이블(Enable)시키는 출력 인에이블 신호(OE; Out Enable)를 포함하여 정의되는 신호이다.

상기 계조 전압 발생부(300)는 외부로부터 입력되는 상기 데이터 신호(R, G, B)에 상응하는 복수의 계조 전압을 생성하여 데이터 드라이버(400)로 제공한다. 구체적으로, 계조 전압 발생부(300)는 저항 스트링 또는 커패시터 어레이에 의한 전압 분배 동작을 통해 상기 데이터 신호(R, G, B)에 상응하는 계조 전압을 생성한다.

상기 데이터 드라이버(400)는 타이밍 제어부(200)로부터 점순차방식(Dot at a Time Scanning)의 타이밍(timing)체계로 입력되는 상기 데이터 신호(R, G, B)를 선순차방식(Line at a Time Scanning) 체계로 저장한다. 즉, 데이터 구동부(400)는 타이밍 제어부(200)로부터 비트별로 입력되는 상기 데이터 신호(R, G, B)를 쉬프트(Shift) 동작에 따라 1개의 수평라인(horizontal line)에 해당하는 비트수만큼 저장한다.

또한, 데이터 드라이버(400)는 계조 전압 발생부(300)로부터 입력되는 복수개의 계조 전압 중 상기 저장된 데이터 신호(R, G, B)에 상응하는 계조 전압 즉, 아날로그 전압값인 데이터 전압을 생성한다.

상기 구동전압 발생부(500)는 타이밍 제어부(200)로부터 제공되는 제3 타이밍 신호(T3)에 의해 TFT(110)를 스위칭 동작시키기 위한 구동 전압을 생성한다. 즉, 구동전압 발생부(500)는 TFT(110)를 턴온시키기 위한 게이트 온 전압(Von) 및 TFT(100)를 턴 오프시키기 위한 제1 게이트 오프 전압(Voff1)을 생성한다. 이때, 게이트 온 전압(Von)과 제1 게이트 오프 전압(Voff)은 일정 레벨을 갖는 직류(DC) 전압이다.

또한, 구동전압 발생부(500)는 상기 데이터 전압의 기준이 되는 공통전압(Vcom)을 생성한다. 상기 구동전압 발생부(500)는 게이트 온 전압(Von)과 제1 게이트 오프 전압(Voff1)을 게이트 드라이버(600)로 제공하고, 공통전압(Vcom)을 액정표시패널(100)로 제공한다.

상기 게이트 드라이버(600)는 데이터 드라이버(400)의 상기 데이터 전압이 각 화소영역(PA)에 전달되도록 길을 열어주는 역할을 한다. 상기 액정표시패널(100)의 각 화소영역(PA)은 스위칭 역할을 하는 TFT(110)에 의해 온 또는 오프된다. 상

기 TFT(110)는 게이트 드라이버(600)로부터 제공되는 게이트 온 전압(Von) 및 제1 게이트 오프 전압(Voff)에 의해 턴 온 또는 턴 오프된다. 이때, 게이트 온 전압(Von) 및 제1 게이트 오프 전압(Voff1)은 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)을 통해 TFT(110)에 제공된다.

여기서, 제1 게이트 오프 전압(Voff1)에 응답하여 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 실제로 걸리는 제2 게이트 오프 전압(Voff2)은 제1 게이트 오프 전압(Voff1)과 다른 전압 레벨을 갖는다. 즉, 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)과 제1 내지 제m 데이터 라인(DL1, DL2, ..., DLm) 간에 발생하는 커플링 커패시턴스가 발생하고, 상기 커플링 커패시턴스에 의한 리플(ripple)에 의해 제1 게이트 오프 전압(Voff1)의 전압 레벨이 증가하거나 또는 감소한다.

또한, 게이트 드라이버(500)는 제2 게이트 오프 전압(Voff2)의 리플을 제거하기 위한 리플 제거부(510)를 포함한다. 즉, 리플 제거부(510)는 구동전압 발생부(600)로부터 제공된 제1 게이트 오프 전압(Voff1)과 액정표시패널(100) 상의 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 걸리는 제2 게이트 오프 전압(Voff2)을 비교하고, 그에 상응하는 리플 제거 전압(Vrc)을 생성하여 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)으로 제공한다.

도 2는 도 1에 도시된 리플 제거부를 나타낸 회로도이다.

도 2에 도시된 바와 같이, 리플 제거부(610)는 오피 앰프(612)로 이루어진다. 상기 오피 앰프(610)는 정(+) 입력단자를 통해 구동전압 발생부(500)로부터 제1 게이트 오프 전압(Voff1)을 입력받고, 부(-) 입력단자를 통해 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)으로부터 제2 게이트 오프 전압(Voff2)을 입력받는다. 또한, 오피 앰프(612)의 출력단자는 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 연결된다. 상기 오피 앰프(612)는 출력단자와 부(-) 입력단자가 연결된 구조를 갖는다.

상기한 구성의 오피 앰프(612)는 제1 게이트 오프 전압(Voff1)과 제2 게이트 오프 전압(Voff2)의 차에 의한 리플 제거 전압(Vrc)을 생성한다. 이때, 리플 제거 전압(Vrc)은 제2 게이트 오프 전압(Voff2) 내에 포함된 리플 성분에 대한 반전신호이다. 그러므로, 제2 게이트 오프 전압(Voff2) 내의 리플 성분에 대한 반전신호인 리플 제거 전압(Vrc)을 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 제공함에 따라 제2 게이트 오프 전압(Voff2) 내의 리플 전압을 상쇄시킨다. 이로 인해, 제2 게이트 오프 전압(Voff2) 내의 리플을 제거한다.

본 실시예에서 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 제공되는 게이트 오프 전압 내에 리플을 제거하여 항상 일정한 전압 레벨을 가지도록 조절함에 따라 게이트 드라이버(600)의 오동작이 방지된다.

또한, 본 실시예에서 게이트 드라이버(600) 내에 하나의 리플 제거부(610)가 형성된 경우를 예로 들었다. 한편, 게이트 드라이버(600)가 다수의 게이트 아이씨(IC)들로 구성될 수 있고, 리플 제거부(610)는 상기 게이트 아이씨들 내에 각각 구성될 수 있다.

도 3은 도 1에 도시된 리플 제거부에서 생성된 리플 전압을 나타낸 그래프이다.

도 3에 도시된 바와 같이, 게이트 드라이버(600)는 구동전압 발생부(500)로부터 제공된 제1 게이트 오프 전압(Voff1)을 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)으로 제공한다. 이때, 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)과 제1 내지 제m 데이터 라인(DL1, DL2, ..., DLm) 간의 커플링 커패시턴스에 의해 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 걸리는 실제 제2 게이트 오프 전압(Voff2) 내에는 리플 성분이 포함된다. 따라서, 제2 게이트 오프 전압(Voff2)은 제1 게이트 오프 전압(Voff1)보다 전압 레벨이 증가하거나 또는 전압 레벨이 감소한 형태를 갖는다.

상기 리플 전압 제거부(610)는 제1 게이트 오프 전압(Voff1)에서 제2 게이트 오프 전압(Voff2)을 감산함에 따라 리플 제거 전압(Vrc)을 생성한다. 이때, 리플 제거 전압(Vrc)은 제2 게이트 오프 전압(Voff2) 내에 포함된 리플에 대한 반전신호이다. 따라서, 리플 제거 전압(Vrc)이 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에 제공됨에 따라 제2 게이트 오프 전압(Voff2) 내의 리플이 리플 제거 전압(Vrc)에 의해 상쇄된다. 이로 인해, 제1 내지 제n 게이트 라인(GL1, GL2, ..., GLn)에는 제1 게이트 오프 전압(Voff1)과 동일한 전압 레벨을 갖는 제2 게이트 오프 전압(Voff2)이 제공된다.

### 발명의 효과

상술한 바와 같이, 본 발명은 게이트 드라이버 내에 형성된 리플 제거부를 포함한다. 상기 리플 제거부는 게이트 라인에 제공되는 제1 게이트 오프 전압과 상기 게이트 라인에 실제 걸리는 제2 게이트 오프 전압을 비교하여 리플 제거 전압을 생성하여 상기 게이트 라인에 제공한다.

그러므로, 본 발명은 제2 게이트 오프 전압 내에 포함된 리플에 대한 반전 신호인 상기 리플 제거 전압에 의해 상기 리플을 상쇄함에 따라 상기 리플을 제거한다.

따라서, 본 발명은 리플이 포함되지 않고 항상 일정 레벨을 갖는 게이트 오프 전압을 게이트 라인에 제공할 수 있어, 게이트 드라이버가 오동작하는 것을 방지할 수 있다. 이로 인해, 표시장치의 표시품질을 향상시킬 수 있다.

이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### 도면의 간단한 설명

도 1은 본 발명에 따른 액정표시장치의 구성을 나타낸 블록도이다.

도 2는 도 1에 도시된 리플 제거부의 내부 구성 회로도이다.

도 3은 도 1에 도시된 리플 제거부에서 생성된 리플 전압을 나타낸 그래프이다.

<도면의 주요부분에 대한 부호의 설명>

100 : 액정표시패널 200 : 타이밍 제어부

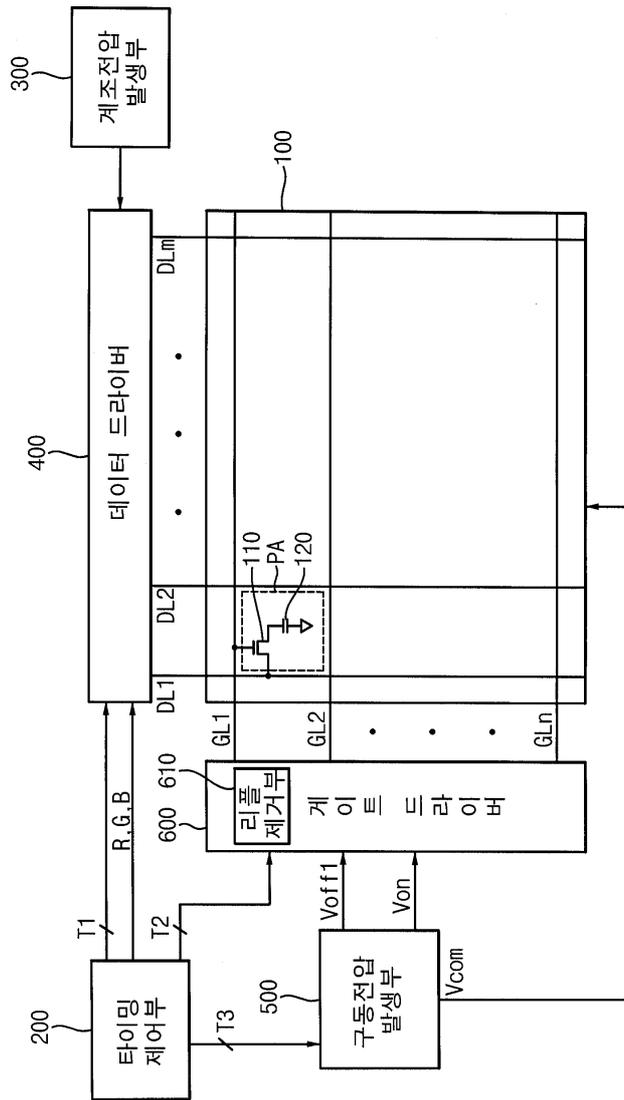
300 : 계조전압 발생부 400 : 데이터 드라이버

500 : 구동전압 발생부 600 : 게이트 드라이버

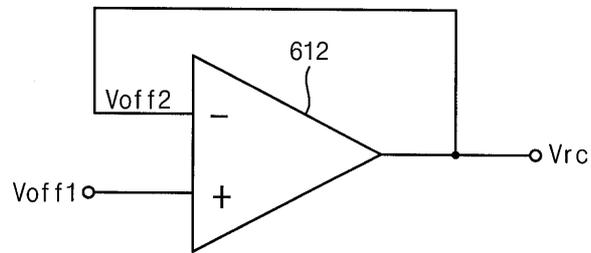
610 : 리플 제거부 612 : 오피앰프

도면

도면1



도면2



도면3

