



(12) 发明专利

(10) 授权公告号 CN 102749775 B

(45) 授权公告日 2015.02.11

(21) 申请号 201210220207.0

(22) 申请日 2012.06.28

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 史世明 李云飞 石领

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

G02F 1/133(2006.01)

G09G 3/36(2006.01)

(56) 对比文件

US 2004085503 A1, 2004.05.06, 说明书
0074 段、0078 段、0080-0084 段, 0091-0093 段, 及
附图 19-21、25.

CN 101261414 A, 2008.09.10, 说明书第 5 页
最后 1 段至第 6 页第 2 段, 及附图 5.

US 2004085503 A1, 2004.05.06, 说明书
0074 段、0078 段、0080-0084 段, 0091-0093 段, 及
附图 19-21、25.

CN 101271232 A, 2008.09.24, 说明书第 5 页
倒数第 3 段 - 第 8 页第 3 段, 及附图 11-12.

CN 101271232 A, 2008.09.24, 说明书第 5 页
倒数第 3 段 - 第 8 页第 3 段, 及附图 11-12.

US 2005001807 A1, 2005.01.06, 全文.

审查员 刘志玲

权利要求书 2 页 说明书 10 页 附图 8 页

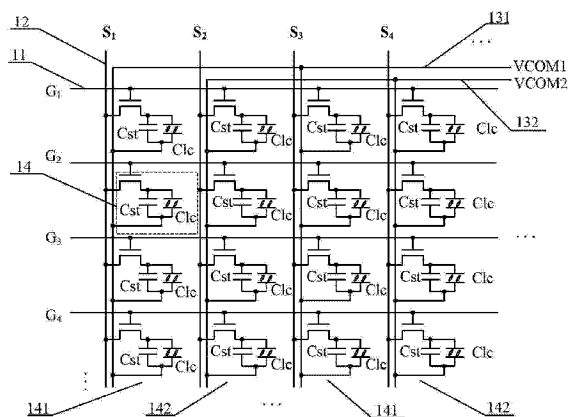
(54) 发明名称

阵列基板、显示装置和驱动所述阵列基板的方法

(57) 摘要

本发明公开了一种阵列基板、显示装置和驱动所述阵列基板的方法, 涉及显示领域, 既可实现极性反转, 又可有效降低像素电极和公共电极的驱动电压, 达到降低电量消耗的目的。本发明所述阵列基板, 包括: 若干像素单元; 若干栅线, 向像素单元提供栅极扫描信号; 若干数据线, 向像素单元提供数据信号; 若干第一公共电极线和若干第二公共电极线, 其中每一第一公共电极线与一奇数列像素单元相连, 每一第二公共电极线与一偶数列像素单元相连, 分别向奇数列像素单元和偶数列像素单元提供极性相反的公共电压, 通过数据线和第一公共电极线 / 第二公共电极线加载到任一像素单元的驱动电压差的极性, 与加载到该像素单元的公共电压的极性相反。

CN 102749775 B



1. 一种阵列基板,其特征在于,包括:

若干像素单元,所述像素单元包括薄膜晶体管,像素电极和公共电极;

若干栅线,其中每一所述栅线与一行像素单元中薄膜晶体管的栅极相连;

若干数据线,其中每一所述数据线与一列像素单元中的像素电极通过所述薄膜晶体管相连;

若干第一公共电极线和若干第二公共电极线,连接到所述像素单元中的公共电极,其中每一所述第一公共电极线与一奇数列像素单元相连,每一所述第二公共电极线与一偶数列像素单元相连,分别向所述奇数列像素单元和所述偶数列像素单元提供极性相反大小不等的公共电压,通过所述数据线和所述第一公共电极线/所述第二公共电极线加载到任一所述像素单元的驱动电压差的极性,与加载到该像素单元的公共电压的极性相反;

公共电极线驱动电路,用于将极性相反的公共电压施加至所述第一公共电极线和所述第二公共电极线,所述公共电极线驱动电路,包括:复选器,用于根据接收到的极性控制信号,将预设的第一公共电压和预设的第二公共电压,输出至所述第一公共电极线和所述第二公共电极线,所述第一公共电压的极性与所述第二公共电压的极性相反;

数据线驱动电路,用于施加数据信号至所述数据线,所述数据线驱动电路包括:数模转换器,用于根据输入的所述极性控制信号,在两组灰阶参考电压中选择一组灰阶参考电压进行数模转换,使通过所述数据线和所述第一公共电极线/所述第二公共电极线加载到任一所述像素单元的驱动电压差的极性,与加载到该像素单元的公共电压的极性保持相反;所述两组灰阶参考电压分别与所述第一公共电压和所述第二公共电压相对应。

2. 根据权利要求1所述的阵列基板,其特征在于,还包括:栅线驱动电路,用于施加栅极扫描信号至所述栅线。

3. 根据权利要求1所述的阵列基板,其特征在于

所述公共电极包括若干相连的部分,所述像素电极隔着绝缘层设置在所述公共电极的下方,或者,所述像素电极包括若干相连的部分,所述公共电极隔着绝缘层设置在所述像素电极的下方。

4. 根据权利要求3所述的阵列基板,其特征在于,

所述绝缘层内设置有过孔,所述公共电极通过设置在所述过孔内的透明导电材料连接到所述第一公共电极线或者所述第二公共电极线上,所述第一公共电极线或所述第二公共电极线与所述像素电极设置在同一层,并位于所述像素电极的周边。

5. 根据权利要求1-4任一项所述的阵列基板,其特征在于,

在所述阵列基板的边缘,所述若干第一公共电极线连接在一起形成公共电压第一输入端,所述若干第二公共电极线连接在一起形成公共电压第二输入端。

6. 一种显示装置,其特征在于,包括:权利要求1-5任一所述的阵列基板。

7. 一种驱动所述阵列基板的方法,其特征在于,包括:

显示一帧图片时,通过所述栅线依次导通各行像素单元;

每行像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将相反的驱动电压差分别加载至所述奇数列像素单元和所述偶数列像素单元,其中,加载到所述奇数列像素单元的公共电压与加载到所述偶数列像素单元的公共电压的极性相反大小不等,并且加载到任一所述像素单元的驱动电压差与加载到该像素单元的公共电

压的极性相反。

8. 根据权利要求 7 所述的方法,其特征在于,还包括:

每隔一预设时间,加载到所述奇数列像素单元的公共电压和加载到所述偶数列像素单元的公共电压互换一次,以使加载到所述奇数列像素单元和所述偶数列像素单元的驱动电压差的极性互换一次。

9. 根据权利要求 7 或 8 所述的方法,其特征在于,所述每行像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将相反的驱动电压差分别加载至所述奇数列像素单元和所述偶数列像素单元,具体包括:

导通某一行像素单元时,所述奇数列像素单元的公共电极加载第一公共电压,所述偶数列像素单元的公共电极加载第二公共电压,所述第一公共电压的极性与所述第二公共电压的极性相反;

导通紧邻的下一行像素单元时,所述奇数列像素单元的公共电极加载所述第二公共电压,所述偶数列像素单元的公共电极加载所述第一公共电压。

10. 根据权利要求 7 或 8 所述的方法,其特征在于,

在显示一帧图片的时间内,加载到任一所述像素单元的公共电压被维持在预定电平。

11. 根据权利要求 7 所述的方法,其特征在于,

通过所述第一公共电极线或者所述第二公共电极线加载至所述像素单元的公共电压为交流方波电压信号。

12. 一种驱动所述阵列基板的方法,其特征在于,

显示一帧图片时,通过所述栅线依次导通各行像素单元;

所述每行像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将驱动电压差加载至所述像素单元,任意相邻两行所述像素单元导通时加载的驱动电压差的极性相反大小不等,并且加载到任一所述像素单元的驱动电压差与加载到该像素单元的公共电压的极性相反;

显示下一帧图片时,加载到任意相邻两行像素单元的公共电压的极性互换一次,以使加载到所述任意相邻两行像素单元的驱动电压差的极性互换一次。

13. 根据权利要求 12 所述的方法,其特征在于,所述像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将驱动电压差加载至所述像素单元,具体包括:

导通某一行像素单元时,所述奇数列像素单元的公共电极和所述偶数列像素单元的公共电极均加载第一公共电压;

导通紧邻的下一行像素单元时,所述奇数列像素单元和所述偶数列像素单元的公共电极均加载第二公共电压,所述第一公共电压的极性与所述第二公共电压的极性相反。

阵列基板、显示装置和驱动所述阵列基板的方法

技术领域

[0001] 本发明涉及液晶显示领域,尤其涉及一种阵列基板、显示装置和驱动所述阵列基板的方法。

背景技术

[0002] 液晶显示装置是各种电子设备中广泛应用的一种装置,其显示原理是给液晶分子施加电压差,电压差产生电场驱动液晶分子发生偏转,通过施加的电压差的大小控制液晶分子的偏转程度,从而控制经液晶层出射的光线的亮暗,以显示图像,而给液晶分子施加的电压差(驱动电压差)必须每隔一段时间进行极性反转,用以避免液晶材料产生极化而造成永久性的破坏,也用以避免图像残存效应,因此提出了各种反转方法,包括有:帧反转、线反转(包括行反转和列反转)和点反转。

[0003] 常见的薄膜晶体管液晶显示装置(Thin Film Transistor Liquid Crystal, TFT LCD),每一像素单元都配置一个薄膜晶体管(Thin Film Transistor, TFT),通过 TFT 给液晶分子施加电压差。TFT LCD 的一种常用 TFT 阵列连线如图 1 所示,每个像素单元内,给液晶分子施加电压差的电极及电极所夹的液晶形成电容 C_{lc} ,电容 C_{lc} 与 TFT 的漏极相连的一端为像素电极,与公共电极线 13 相连的另外一端为公共电极,存储电容 C_{st} 与电容 C_{lc} 并连,而 TFT 的源极与数据线 12 相连,TFT 的栅极与栅线 11 相连。在 TFT 阵列外,整个面板的公共电极线 13 都连接在一起,固定为一直流电压; $S_1 \sim S_4$ 为数据线 12,根据所需要显示的灰阶,加载相应的模拟电压; $G_1 \sim G_3$ 为栅线 11,加载栅极扫描信号。

[0004] 基于上述 TFT 阵列连线,一种实现点反转的驱动方法为:相邻像素电极相对于公共电极的电压分别加载极性相反的电压,且在下一帧显示时,每个像素电极加载电压的极性也反向,如图 2 所示。这样,加载到相邻像素单元的电压差极性相反,而同一像素单元加载的电压差每一帧都正负交替变换,实现了点反转。其中,像素电极上加载的驱动电压(简称:像素电压)是相对公共电极加载的驱动电压(简称:公共电压)而言的。

[0005] 在上述过程中,发明人发现现有技术至少存在如下问题:

[0006] 现有像素电极和公共电极的驱动电压较高,使得电力消耗比较大。例如,若液晶盒工作所需电压差为 $0 \sim \pm 6V$,公共电压设为 $6V$ 时,则像素电极上需加载的电压在 $0 \sim 12V$ 内变化。

发明内容

[0007] 本发明所要解决的技术问题在于提供一种阵列基板、显示装置和驱动方法,既可实现极性反转,又可有效降低像素电极和公共电极的驱动电压,降低驱动电压中的直流分量(即直流偏置电压),达到降低电量消耗的目的。

[0008] 为达到上述目的,本发明的实施例采用如下技术方案:

[0009] 一种阵列基板,包括:

[0010] 若干像素单元,所述像素单元包括薄膜晶体管,像素电极和公共电极;

- [0011] 若干栅线,其中每一所述栅线与一行像素单元中薄膜晶体管的栅极相连;
- [0012] 若干数据线,其中每一所述数据线与一列像素单元中的像素电极通过所述薄膜晶体管相连;
- [0013] 若干第一公共电极线和若干第二公共电极线,连接到所述像素单元中的公共电极,其中每一所述第一公共电极线与一奇数列像素单元相连,每一所述第二公共电极线与一偶数列像素单元相连,分别向所述奇数列像素单元和所述偶数列像素单元提供极性相反的公共电压,通过所述数据线和所述第一公共电极线/所述第二公共电极线加载到任一所述像素单元的驱动电压差的极性,与加载到该像素单元的公共电压的极性相反。
- [0014] 进一步地,所述装置,还包括:
- [0015] 栅线驱动电路,用于施加栅极扫描信号至所述栅线;
- [0016] 数据线驱动电路,用于施加数据信号至所述数据线;
- [0017] 公共电极线驱动电路,用于将极性相反的公共电压施加至所述第一公共电极线和所述第二公共电极线。
- [0018] 可选地,所述公共电极线驱动电路,包括:
- [0019] 复选器,用于根据接收到的极性控制信号,将预设的第一公共电压和预设的第二公共电压,输出至所述第一公共电极线和所述第二公共电极线,所述第一公共电压的极性与所述第二公共电压的极性相反。
- [0020] 可选地,所述数据线驱动电路包括:
- [0021] 数模转换器,用于根据输入的所述极性控制信号,在两组灰阶参考电压中选择一组灰阶参考电压进行数模转换,使通过所述数据线和所述第一公共电极线/所述第二公共电极线加载到任一所述像素单元的驱动电压差的极性,与加载到该像素单元的公共电压的极性保持相反;
- [0022] 所述两组灰阶参考电压分别与所述第一公共电压和所述第二公共电压相对应。
- [0023] 可选地,所述公共电极包括若干相连的部分,所述像素电极隔着绝缘层设置在所述公共电极的下方,或者,所述像素电极包括若干相连的部分,所述公共电极隔着绝缘层设置在所述像素电极的下方。
- [0024] 可选地,所述绝缘层内设置有过孔,所述公共电极通过设置在所述过孔内的透明导电材料连接到所述第一公共电极线或者所述第二公共电极线上,所述第一公共电极线或所述第二公共电极线与所述像素电极设置在同一层,并位于所述像素电极的周边。
- [0025] 可选地,在所述阵列基板的边缘,所述若干第一公共电极线连接在一起形成公共电压第一输入端,所述若干第二公共电极线连接在一起形成公共电压第二输入端。
- [0026] 本发明实施例还提供一种显示装置,包括:所述的任一阵列基板。
- [0027] 本发明实施例还提供一种驱动所述阵列基板的方法,包括:
- [0028] 显示一帧图片时,通过所述栅线依次导通各行像素单元;
- [0029] 每行像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将相反的驱动电压差分别加载至所述奇数列像素单元和所述偶数列像素单元,其中,加载到所述奇数列像素单元的公共电压与加载到所述偶数列像素单元的公共电压的极性相反,并且加载到任一所述像素单元的驱动电压差与加载到该像素单元的公共电压的极性相反。

[0030] 进一步地,所述的方法,还包括:

[0031] 每隔一预设时间,加载到所述奇数列像素单元的公共电压和加载到所述偶数列像素单元的公共电压互换一次,以使加载到所述奇数列像素单元和所述偶数列像素单元的驱动电压差的极性互换一次。

[0032] 可选地,所述每行像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将相反的驱动电压差分别加载至所述奇数列像素单元和所述偶数列像素单元,具体包括:

[0033] 导通某一行像素单元时,所述奇数列像素单元的公共电极加载第一公共电压,所述偶数列像素单元的公共电极加载第二公共电压,所述第一公共电压的极性与所述第二公共电压的极性相反;

[0034] 导通紧邻的下一行像素单元时,所述奇数列像素单元的公共电极加载所述第二公共电压,所述偶数列像素单元的公共电极加载所述第一公共电压。

[0035] 可选地,在显示一帧图片的时间内,加载到任一所述像素单元的公共电压被维持在预定电平。

[0036] 可选地,通过所述第一公共电极线或者所述第二公共电极线加载至所述像素单元的公共电压为交流方波电压信号。

[0037] 本发明实施例还提供另一种驱动所述阵列基板的方法,包括:

[0038] 显示一帧图片时,通过所述栅线依次导通各行像素单元;

[0039] 所述像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将驱动电压差加载至所述像素单元,任意相邻两行所述像素单元导通时加载的驱动电压差的极性相反,并且加载到任一所述像素单元的驱动电压差与加载到该像素单元的公共电压的极性相反;

[0040] 显示下一帧图片时,加载到任意相邻两行像素单元的公共电压的极性互换一次,以使加载到所述任意相邻两行像素单元的驱动电压差的极性互换一次。

[0041] 所述每行像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将驱动电压差加载至所述像素单元,具体包括:

[0042] 导通任一行像素单元时,所述奇数列像素单元的公共电极和所述偶数列像素单元的公共电极均加载第一公共电压;

[0043] 导通紧邻的下一行像素单元时,所述奇数列像素单元和所述偶数列像素单元的公共电极均加载第二公共电压,所述第一公共电压的极性与所述第二公共电压的极性相反。

[0044] 本发明实施例所述的阵列基板、显示装置和驱动所述阵列基板方法,采用了第一公共电极线和第二公共电极线两种公共电极线,其中,第一公共电极线与奇数列像素单元相连,第二公共电极线与偶数列像素单元相连,分别向奇数列像素单元和偶数列像素单元提供极性相反的公共电压信号,数据线向像素单元提供数据信号,所述数据信号相对公共电压信号的电压差即驱动电压差,施加到像素单元上,产生电场以驱动液晶分子偏转,并且每隔一段时间该驱动电压差的极性需反转一次,产生的电场方向亦对应地反转一次,以避免液晶材料产生极化而造成永久性的破坏。具体地,像素单元的驱动电压差与公共电压总保持相反,按奇偶列控制加载到像素单元的公共电压的极性,使每隔一段时间(例如每帧)变换一次,则像素单元的驱动电压差也随之变换一次,即可实现极性反转,包括点反转、列

反转和行反转。另外,因通过第一公共电极线和第二公共电极线,像素单元可加载两个极性相反的公共电压,而像素单元的驱动电压差与公共电压总保持相反,当某一像素单元的公共电压为正时,加载到该像素单元的驱动电压差为负;当公共电压为负时,加载到该像素单元的驱动电压差为正,因此,显示灰阶相同,液晶盒工作所需电压差相同的情况下,设置小的公共电压即可满足工作要求,像素电压是相对公共电压而言的,相比现有技术像素电压亦会降低。例如,若液晶盒工作所需电压差仍为 $0 \sim \pm 6V$,加载到像素单元的极性相反的公共电压可设为 $5V$ 和 $-2V$ 。公共电压为 $5V$ 时,驱动电势差为 $0 \sim -6V$,则像素电极上需加载的电压(即像素电极的驱动电压,简称:像素电压)为 $-1 \sim 5V$;公共电压为 $-2V$ 时,驱动电势差为 $0 \sim 6V$,则像素电压在 $-2 \sim 4V$ 内变化,因此总的来说像素电压在 $-2 \sim 5V$ 内变化,相比现有技术中的 $0 \sim 12V$,像素电压有效降低,而公共电压 $5V$ 和 $-2V$ 与现有技术中的 $6V$ 相比也得以降低。所以,本发明实施例提供的阵列基板、显示装置和驱动所述阵列基板的方法,可实现极性反转,还可有效降低像素电极和公共电极的驱动电压,使直流偏置电压降低,达到降低电量消耗的目的。

附图说明

- [0045] 图 1 为现有技术中一种常用的 TFT 阵列连线示意图;
- [0046] 图 2 为现有技术中实现点反转的时序控制图;
- [0047] 图 3 为本发明实施例一中的阵列基板的 TFT 阵列连线示意图一;
- [0048] 图 4 为本发明实施例一中的阵列基板的 TFT 阵列连线示意图二;
- [0049] 图 5 为本发明实施例一中的阵列基板的 TFT 阵列连线示意图三;
- [0050] 图 6 为本发明实施例一中的数据线驱动电路和公共电极线驱动电路的结构示意图;
- [0051] 图 7 为本发明实施例一中数据线驱动电路和公共电极线驱动电路输出的控制时序图;
- [0052] 图 8 为本发明实施例一中像素单元的结构示意图;
- [0053] 图 9 为本发明实施例一中一种具体像素单元平行于栅线的横向剖面结构示意图;
- [0054] 图 10 为本发明实施例二中驱动阵列基板的方法流程图;
- [0055] 图 11 为本发明实施例二中驱动阵列基板实现点反转的驱动时序图;
- [0056] 图 12 为本发明实施例二中 3 行 4 列的液晶显示装置实现点反转时第一帧第一行像素单元导通时的电压示意图;
- [0057] 图 13 为本发明实施例二中 3 行 4 列的液晶显示装置实现点反转的示意图;
- [0058] 图 14 为本发明实施例二中液晶显示装置实现列反转的示意图;
- [0059] 图 15 为本发明实施例二中液晶显示装置实现行反转的示意图。
- [0060] 附图标记说明
- [0061] 11- 栅线, 12- 数据线,
- [0062] 13- 公共电极线, 131- 第一公共电极线, 132- 第二公共电极线,
- [0063] 14- 像素单元, 141- 奇数列像素单元, 142- 偶数列像素单元,
- [0064] 15- 栅线驱动电路, 16- 数据线驱动电路, 161- 数模转换器,
- [0065] 17- 公共电极线驱动电路, 20- 薄膜晶体管, 21- 液晶,

[0066] 22- 像素电极, 23- 公共电极, 24- 绝缘层, 241- 过孔。

具体实施方式

[0067] 本发明实施例提供一种阵列基板、显示装置和驱动方法, 在实现极性反转的前提下, 可有效降低像素电极和公共电极的驱动电压, 减小直流偏置电压, 达到降低电量消耗的目的。

[0068] 下面结合附图对本发明实施例进行详细描述。此处所描述的具体实施方式仅仅用以解释本发明, 并不用于限定本发明。

[0069] 实施例一

[0070] 本发明实施例提供一种阵列基板, 图 3 为该阵列基板的 TFT 阵列连线, 包括:

[0071] 若干像素单元 14, 所述像素单元 14 包括薄膜晶体管, 像素电极和公共电极, 用于显示图像;

[0072] 若干栅线 11 ($G_1 \sim G_n$), 其中每一栅线 11 与一行像素单元 14 中薄膜晶体管的栅极相连, 向像素单元 14 提供栅极扫描信号;

[0073] 若干数据线 12 ($S_1 \sim S_n$), 其中每一数据线 12 与一列像素单元 14 中的像素电极通过所述薄膜晶体管相连, 向像素单元 14 提供数据信号;

[0074] 若干第一公共电极线 131 和若干第二公共电极线 132, 连接到像素单元 14 中的公共电极, 其中每一第一公共电极线 131 与一奇数列像素单元 141 相连, 每一第二公共电极线 132 与一偶数列像素单元 142 相连, 分别向奇数列像素单元 141 和偶数列像素单元 142 提供极性相反的公共电压信号, 通过数据线 12 和第一公共电极线 131/ 第二公共电极线 132 加载到任一像素单元 14 的驱动电压差的极性, 与加载到该像素单元 14 的公共电压的极性相反。

[0075] 本实施例所述的第一公共电极线 131 和第二公共电极线 132 如图 3 所示竖向排列, 与数据线 12 平行。

[0076] 可选地, 在阵列基板的边缘, 所述若干第一公共电极线 131 ($G_1 \sim G_n$) 连接在一起形成公共电压第一输入端, 所述若干第二公共电极线 132 ($S_1 \sim S_n$) 连接在一起形成公共电压第二输入端。图 3 中的 VCOM 1 代表输入至第一公共电极线的公共电压信号, VCOM2 代表输入至第二公共电极线的公共电压信号。

[0077] 本实施例所述阵列基板, 栅线 11 向像素单元 14 提供栅极扫描信号, 控制像素单元 14 逐行打开以显示图像; 同时数据线 12 向像素单元提供数据信号, 第一公共电极线 131 (或第二公共电极线 132) 向像素单元公共电压, 从而将驱动电压差施加到像素单元上, 且驱动电压差的极性总与公共电压的极性保持相反, 通过控制第一公共电极线 131 施加到奇数列像素单元 141 和第二公共电极线 132 施加到偶数列像素单元 142 的公共电压的极性, 即可实现点反转、列反转和行反转。例如, 在显示第一帧图片时, 奇数列像素单元 141 加载正的公共电压, 驱动电势差为负, 偶数列像素单元 142 加载负的公共电压, 驱动电势差为正; 在第二帧图片时, 奇数列像素单元 141 加载负的公共电压, 驱动电势差为正, 偶数列像素单元 142 加载正的公共电压, 驱动电势差为负。若显示每帧图片时, 奇数列像素单元 141 和偶数列像素单元 142 公共电压的极性保持不变, 即为列反转; 若显示每帧图片时, 每导通一行, 奇数列像素单元 141 和偶数列像素单元 142 公共电压的极性都互换一次, 则为点反

转。需要注意的是,上述过程中,驱动电压差的极性总与公共电压的极性总保持相反,公共电压的极性每变化一次,则驱动电压差的极性为保持与之相反,也随之变化一次,这样既可实现极性反转,又可有效降低像素电压和公共电压,减小直流偏置电压,达到降低电量消耗的目的。

[0078] 进一步地,如图 4 所示,所述阵列基板还包括:

[0079] 栅线驱动电路 15,用于施加栅极扫描信号至栅线 11;

[0080] 数据线驱动电路 16,用于施加数据信号至数据线 12;

[0081] 公共电极线驱动电路 17,用于将极性相反的公共电压施加至第一公共电极线 131 和第二公共电极线 132。

[0082] 可选地,如图 5 所示,公共电极线驱动电路 17 亦可集成在数据线驱动电路 16 中,数据线驱动电路 16 除施加栅极扫描信号至栅线 11 外,还将极性相反的公共电压选择性施加至第一公共电极线 131 和第二公共电极线 132。

[0083] 所述公共电极线驱动电路 17,用于将极性相反的公共电压施加至第一公共电极线 131 和第二公共电极线 132,具体实现方式及逻辑电路多样,在本发明揭露的技术特征范围内,任何熟悉本领域的技术人员,根据驱动方法很容易实现公共电极线驱动电路 17 的设计。例如,可通过两个单选器或者两个继电器来实现。

[0084] 可选地,一种具体实现方式中,如图 6 所示,所述公共电极线驱动电路 17 包括:

[0085] 复选器,用于根据接收到的极性控制信号 POL,将预设的第一公共电压 VCOMH 和预设的第二公共电压 VCOML,输出至第一公共电极线 131 和第二公共电极线 132,第一公共电压 VCOMH 的极性与第二公共电压 VCOML 的极性相反。

[0086] 本实施例中预设的第一公共电压 VCOMH 为正(例如:+5V),预设的第二公共电压 VCOML 为负(例如:-2V),图中的 VCOM 1 和 VCOM2 也分别代表输入至第一公共电极线 131 和第二公共电极线 132 的公共电压信号。不同驱动方法要求 VCOM1 和 VCOM2 具体输出的时序信号不同,由此设计的极性控制信号 POL 也不同,复选器的具体工作过程和连接方式亦有所不同。

[0087] 例如,实现行反转时,要求 VCOM1 和 VCOM2 的极性保持同步变化,每帧扫描完毕极性更换一次,这时第一公共电极线 131 和第二公共电极线 132 可接同一输出端,使 VCOM1 和 VCOM2 的极性保持同步变化,极性控制信号 POL 的电平每帧更换一次,使 VCOM1 和 VCOM2 的极性每帧同步变换一次。

[0088] 再例如实现列反转或点反转时,复选器的两个输出端,一个连接第一公共电极线,一个连接第二公共电极线,如图 7 所示,具体工作过程如下:极性控制信号 POL 为高电平时,复选器输出预设的第一公共电压 VCOMH 至第一公共电极线 131,输出预设的第二公共电压 VCOML 至第二公共电极线 132;当极性控制信号 POL 为低电平时,复选器输出 VCOML 至第一公共电极线 131,输出 VCOMH 至第二公共电极线 132。若每一帧极性控制信号 POL 的电平变化一次,则 VCOM1 和 VCOM2 的极性每帧互换一次,即可用来实现列反转。进一步地,若极性控制信号 POL 的电平按行频变化,即每一帧显示时,每导通一行像素单元 14,极性控制信号 POL 的电平变化一次,保证相邻两行相同列加载正负极性相反的电压,以实现点反转。

[0089] 如图 6 所示,其中所述数据线驱动电路 16 包括:数模转换器 161,用于根据输入的极性控制信号 POL,在两组灰阶参考电压中选择一组灰阶参考电压进行数模转换,使通过所

述数据线和所述第一公共电极线 / 所述第二公共电极线加载到任一所述像素单元的驱动电压差的极性,与加载到该像素单元的公共电压的极性保持相反;数模转换器 161 进行数模转换时所需要的两组灰阶参考电压 (VREFH 和 VREFL) 分别与第一公共电压 VCOMH 和第二公共电压 VCOML 相对应。图 6 中, SCLK 为串行时钟信号, Data 为显示灰阶信号, LD 为数据加载同步信号。

[0090] 若显示灰阶分别为 0、1、2 和 3,与显示灰阶对应地液晶盒所需电压差(像素单元驱动电压差)分别为 0V、±2V、±4V 和 ±6V,预设的第一公共电压 VCOMH 和预设的第二公共电压 VCOML 分别设为 5V 和 -2V,像素单元 14 的公共电极加载负电压 -2V 时,对应显示灰阶像素电极加载电压(像素电压)分别为 -2V、0V、2V 和 4V;当公共电极加载正电压 5V 时,对应显示灰阶像素电压分别为 5V、3V、1V 和 -1V。数模转换器 161 进行数模转换时所需要的两组灰阶参考电压 VREFH 和 VREFL 分别与 VCOML 和 VCOMH 对应。第一组灰阶参考电压 VREFH 为与预设的第二公共电压 VCOML (-2V) 所对应的像素电压,即 -2V、0V、2V 和 4V;第二组灰阶参考电压 VREFL 为与预设的第一公共电压 VCOMH (5V) 对应的像素电压,即 5V、3V、1V 和 -1V。

[0091] 数据线驱动电路输出通道 (1 ~ N) 与 TFT 阵列的数据线 ($S_1 \sim S_n$) 相连,极性控制信号 POL 控制输出通道的电压极性,且奇数输出通道与偶数通道分别采用 VREFH 和 VREFL。具体地,如图 7 所示,当极性控制信号 POL 为高电平时, MUX 复选器在 VCOM1 输出 VCOML (-2V), VCOM2 输出 VCOMH (+5V),而对于加载到奇数列像素单元的数据信号(对应数据线驱动电路的奇数输出通道),数模转换器 161 进行数模转换时采用与第二公共电压 VCOML (-2V) 相对应的第一组灰阶参考电压 VREFH,即 -2V、0V、2V 和 4V;对于加载到所述偶数列像素单元的数据信号(对应数据线驱动电路的偶数输出通道),进行数模转换时采用与第一公共电压 VCOMH (+5V) 相对应的第二组灰阶参考电压 VREFL,即 5V、3V、1V 和 -1V。极性控制信号变为低电平时,奇数输出通道采用第二组灰阶参考电压 VREFL,偶数输出通道采用第一组灰阶参考电压 VREFH, COM1 输出 VCOMH, VCOM2 输出 VCOML。数模转换器 161 具体实现方式多样,其中一种可选的实现方式是通过二选一的选择器和现有的数模转化装置来实现,数模转化装置对奇数输出通道 / 偶数输出通道进行数模转换时,先通过二选一的选择器选出一组灰阶参考电压,再根据选出的该组灰阶参考电压进行数模转换。二选一的选择器根据控制端输入的极性控制信号 POL 在两组灰阶参考电压 (VREFH 和 VREFL) 选择一个输入现有数模转化装置。

[0092] 如图 8 所示,本实施例中所述像素单元 14 可包括:

[0093] 薄膜晶体管 20,其具有与栅线 11 相连的栅极,与数据线 12 相连的源极,和通过沟道接收施加到源极的数据信号的漏极;以及,

[0094] 像素电极 22 连接到薄膜晶体管 20 的漏极,公共电极 23 连接到第一公共电极线 131 或者第二公共电极线 132。图中的存储电容 Cst 为公共电极线和数据线间寄生电容。

[0095] 可选地,本实施例所述像素单元的一种具体结构如图 9 所示,公共电极 23 包括若干相连的部分(狭缝电极),像素电极 22 为一整块(板状电极),隔着绝缘层 24 设置在公共电极 23 的下方。

[0096] 其中,上方的狭缝电极亦可作为公共电极,对应的下方板状电极作为像素电极,即像素电极包括若干相连的部分(狭缝电极),公共电极隔着绝缘层设置在所述像素电极的下方。

[0097] 更具体地,绝缘层 24 内设置有过孔 241,公共电极通过设置在过孔 241 内的透明导电材料连接到第一公共电极线 131 或者第二公共电极线 132 上,第一公共电极线 131 或第二公共电极线 132 与像素电极 22 设置在同一层,并位于像素电极 22 的周边。

[0098] 图 9 所示为一种本发明实施例所述的像素单元结构,适用于高级超维场转换技术 (ADvanced Super Dimension Switch,简称 ADS) 或面内转换 (In-Plane Switch,IPS) 模式的液晶显示装置阵列基板。高级超维场转换技术,通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场,使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转,从而提高了液晶工作效率并增大了透光效率。高级超维场开关技术可以提高 TFT-LCD 产品的画面品质,具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹 (push Mura) 等优点,相比现有技术,只是在像素电极 22 (相当于板状电极) 所在层中,多设置了第一公共电极线 131 或第二公共电极线 132,排列在像素电极 22 的上下或者左右,不需要对现有 ADS 或 IPS 模式液晶显示装置阵列基板的生产线做出大的改进,即可生产该液晶显示装置阵列基板。公共电极线材料可以是和栅线同材料制的,也可以是和数据线同材料制的。当然根据现实情况也可以有很多变换,比如处于绝缘层上方的狭缝电极是像素电极,处于绝缘层下方的板状电极是公共电极,公共电极线的设置和上述情况一样。

[0099] 需要注意的是,本发明实施例在不冲突的情况下,可任意组合使用。

[0100] 本实施例所述阵列基板,采用了第一公共电极线和第二公共电极线两种公共电极线,用于向像素单元提供两种极性相反的公共电压信号,而且加载到像素单元的驱动电压差与加载到该像素单元的公共电压的极性总相反,因此在液晶盒工作所需电压差相同的情况下,可有效降低像素电压和公共电压,减小直流偏置电压差,达到节省电量消耗的目的。

[0101] 本发明实施例还提供了一种显示装置,其包括上述任意一种阵列基板。所述显示装置可以为:液晶面板、电子纸、OLED 面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0102] 本发明实施例提供的显示装置可有效降低像素电压和公共电压,减小直流偏置电压差,达到节省电量消耗的目的。

[0103] 实施例二

[0104] 基于实施例一所述的阵列基板,本发明实施例提供一种驱动该阵列基板的方法,如图 10 所示,该方法包括:

[0105] 步骤 101、显示一帧图片时,通过栅线依次导通各行像素单元;

[0106] 步骤 102、每行像素单元导通时,通过数据线,以及第一公共电极线或第二公共电极线,将相反的驱动电压差分别加载至奇数列像素单元和偶数列像素单元,其中,加载到奇数列像素单元的公共电压与加载到偶数列像素单元的公共电压的极性相反,并且加载到任一像素单元的驱动电压差与加载到该像素单元的公共电压的极性相反。

[0107] 本实施例所述驱动阵列基板的方法,加载到奇数列像素单元的公共电压与加载到偶数列像素单元的公共电压的极性相反,并且加载到任一像素单元的驱动电压差与加载到该像素单元的公共电压的极性总相反,因此在液晶盒工作所需电压差相同的情况下,可有效降低像素电压和公共电压,减小直流偏置电压差,达到节省电量消耗的目的

[0108] 可选地,所述驱动阵列基板的方法,还包括:

[0109] 步骤 103、每隔一预设时间,加载到奇数列像素单元的公共电压和加载到偶数列像素单元的公共电压互换一次,以使加载到奇数列像素单元和偶数列像素单元的驱动电压差的极性互换一次,产生的电场方向亦对应地反转一次,以避免液晶材料产生极化而造成永久性的破坏。其中,所述预设时间为像素单元中驱动电压差及电场方向反转的间隔时间,优选地,加载到奇数列像素单元、偶数列像素单元的公共电压每帧互换一次,驱动电压差的极性也每帧互换一次。

[0110] 进一步可选地,具体实现点反转时,所述驱动方法步骤具体如下:

[0111] 步骤 11、在某一帧图片显示中,导通某一行像素单元时,该行的奇数列像素单元的公共电极加载第一公共电压 VCOMH,该行的偶数列像素单元的公共电极加载第二公共电压 VCOML,第一公共电压 VCOMH 的极性与第二公共电压 VCOML 的极性相反,导通紧邻的下一行像素单元时,奇数列像素单元的公共电极加载第二公共电压 VCOML,偶数列像素单元的公共电极加载第一公共电压 VCOMH;

[0112] 步骤 12、显示下一帧图片,加载到奇数列像素单元的公共电压和加载到偶数列像素单元的公共电压互换一次,以使加载到奇数列像素单元和偶数列像素单元的驱动电压差的极性互换一次。

[0113] 为便于说明,以 3 行 4 列像素阵列为例,假设液晶盒所需工作电压为 $0 \sim \pm 6V$, VCOM 1 和 VCOM2 的负电压 (VCOML) 为 $-2V$,正电压 (VCOMH) 为 $+5V$,为实现相对于公共电压 $0 \sim \pm 6V$ 的工作,则像素电压的范围为 $-2 \sim 4V$ 。实现点反转的驱动时序如图 11 所示,图中列举了连续 3 帧图像的驱动时序。图中 S1 ~ S4 代表数据线 $S_1 \sim S_4$ 上的时序信号图, G1 ~ G3 代表栅线 $G_1 \sim G_3$ 上的时序信号图, VCOM1 和 VCOM2 分别代表第一公共电极线、第二公共电极线上的时序信号图。显示灰阶分别为 0、1、2 和 3,对应液晶盒电压分别为 $0V$ 、 $\pm 2V$ 、 $\pm 4V$ 和 $\pm 6V$,显示灰阶标注在图 11 中 S1 ~ S4 的数据信号时序图上。当 VCOM 加载负电压 $-2V$ 时,像素电压分别为 $-2V$ 、 $0V$ 、 $2V$ 和 $4V$;当 VCOM 加载正电压 $+5V$ 时,像素电压分别为 $5V$ 、 $3V$ 、 $1V$ 和 $-1V$ 。

[0114] 具体地,首先在第一帧扫描中,扫描第一行时,奇数列的公共电极 VCOM 1 加载负电压 $-2V$,偶数列的公共电极 VCOM2 加载正电压 $+5V$,则对于像素电极,奇数列加载相对于 VCOM1 的正电压,偶数列加载相对于 VCOM2 的负电压。具体地,第一行第一列公共电极 VCOM1 加载 $-2V$,显示灰阶为 2,则对应驱动电势差为 $+4V$,像素电极加载的电压为 $+2V$ 。类似地,第一行第二列像素电极加载 $+3V$,第三列像素电极加载 $+4V$,第四列像素电极加载 $+1V$,在同一行形成正负交替变换的电场,如图 12 所示。在扫描第二行时,奇数列和偶数列像素单元公共电极加载的电压互换,VCOM1 加载 $+5V$,VCOM2 加载 $-2V$,以此循环驱动剩余行 TFT 像素,完成第一帧扫描。

[0115] 然后,在第二帧扫描中,扫描第一行时,公共电极加载与上一帧第一行扫描时相反的电压,即 VCOM1 为 $+5V$,VCOM2 为 $-2V$,以此循环驱动扫描剩余行 TFT 像素,完成第二帧扫描。结果如图 13 所示。图中的“+”表示该像素单元的像素电压比公共电压高,反之“-”则表示像素电压比公共电压低。

[0116] 按此规律逐帧扫描,即可实现点反转,即空间相邻各像素单元的驱动电势差的极性相反,且同一像素单元的相邻两帧加载的驱动电势差极性相反,即每帧反转一次。

[0117] 可选地,如图 14 所示,按步骤 101 ~ 103 所示,在显示一帧图片的时间内,加载到

任一所述像素单元的公共电压被维持在预定电平,则可实现列反转。

[0118] 可选地,加载至所述第一公共电极线或者所述第二公共电极线的公共电压为交流方波电压信号。

[0119] 本实施例所述驱动阵列基板的驱动方法,在液晶盒工作所需电压差相同的情况下,可有效降低像素电压和公共电压,减小直流偏置电压差,达到节省电量消耗的目的。

[0120] 本发明实施例还提供另一种驱动方法,适用于实施例一所述阵列基板,可实现行反转,该方法包括:

[0121] 步骤 201、显示一帧图片时,通过所述栅线依次导通各行像素单元;

[0122] 步骤 202、所述每行像素单元导通时,通过所述数据线,以及所述第一公共电极线或所述第二公共电极线,将驱动电压差加载至所述像素单元,任意相邻两行所述像素单元导通时加载的驱动电压差的极性相反,并且加载到任一所述像素单元的驱动电压差与加载到该像素单元的公共电压的极性相反;

[0123] 步骤 203、显示下一帧图片时,加载到任意相邻两行像素单元的公共电压的极性互换一次,以使加载到所述任意相邻两行像素单元的驱动电压差的极性互换一次。

[0124] 具体地,如图 15 所示,实现行反转时,在扫描第 N-I 帧时,步骤 202 包括:

[0125] 21、导通某一行像素单元时,所述奇数列像素单元的公共电极和所述偶数列像素单元的公共电极均加载第一公共电压;

[0126] 22、通紧邻的下一行像素单元时,所述奇数列像素单元和所述偶数列像素单元的公共电极均加载第二公共电压,所述第一公共电压的极性与所述第二公共电压的极性相反。

[0127] 显示第 N 帧(下一帧)图片时,加载到任意相邻两行的像素单元的公共电压的极性变换一次。按此规律逐帧扫描,即可实现列反转

[0128] 实施例一所述驱动阵列基板实现极性反转的方法并不仅限于以上所述的方式,此处不再一一介绍。

[0129] 本实施例所述驱动阵列基板的驱动方法,在液晶盒工作所需电压差相同的情况下,可实现点反转、行反转和列反转,同时还可有效降低像素电压和公共电压,减小直流偏置电压差,达到节省电量消耗的目的。

[0130] 本发明实施例提供的阵列基板可以实现上述提供的方法实施例,具体功能实现请参见方法实施例中的说明,在此不再赘述。本发明实施例提供的阵列基板及其驱动方法可以适用于显示领域,但不仅限于此。

[0131] 通过以上的实施方式的描述,所属领域的技术人员可以清楚地了解到本发明可借助软件加必需的通用硬件的方式来实现,当然也可以通过硬件,但很多情况下前者是更佳的实施方式。基于这样的理解,本发明的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来,该计算机软件产品存储在可读取的存储介质中,如计算机的软盘,硬盘或光盘等,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等等)执行本发明各个实施例所述的方法。

[0132] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应所述以权利要求的保护范围为准。

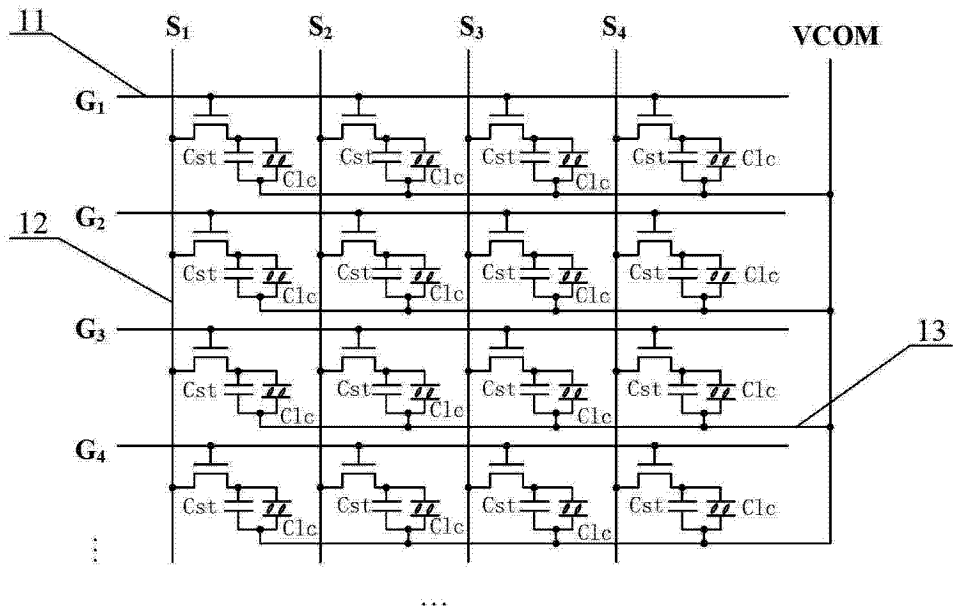


图 1

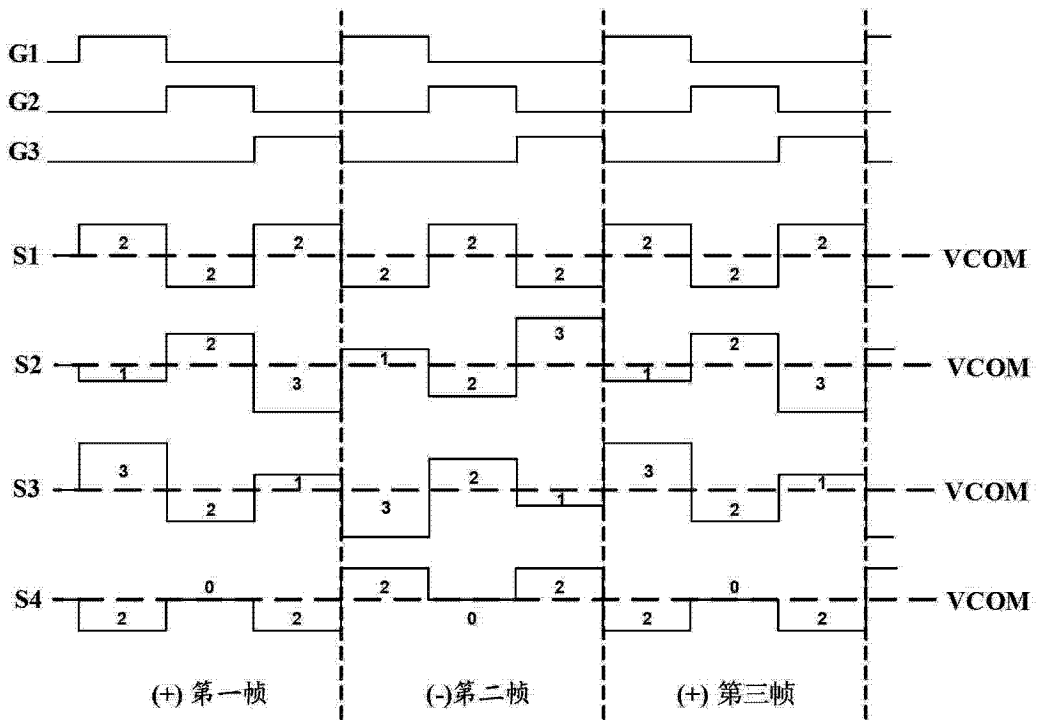


图 2

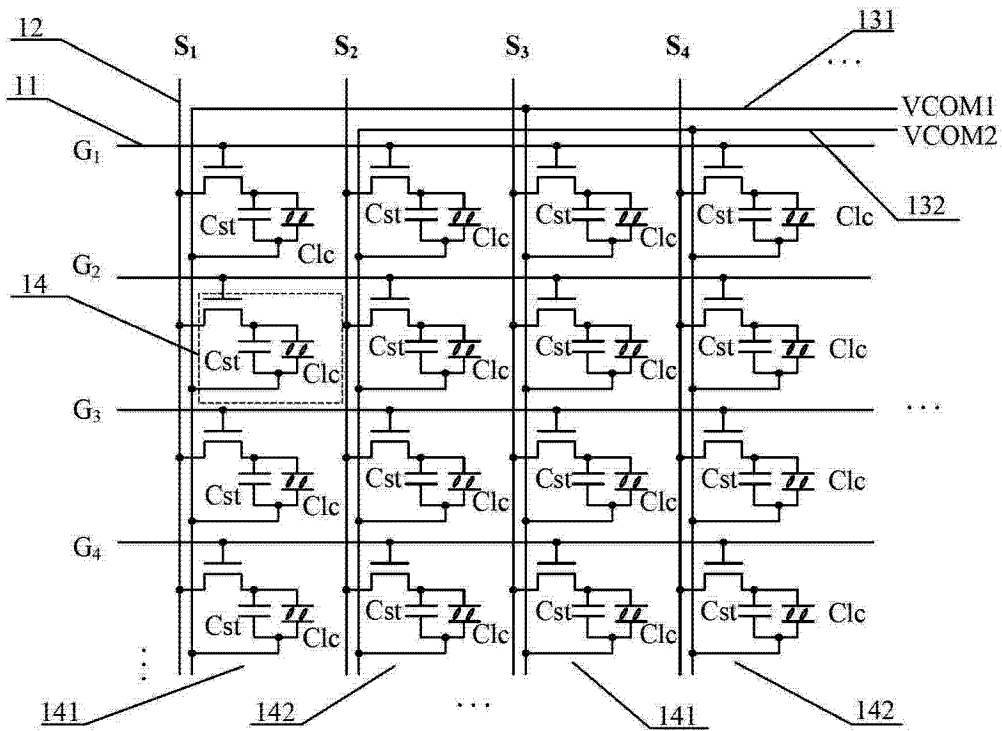


图 3

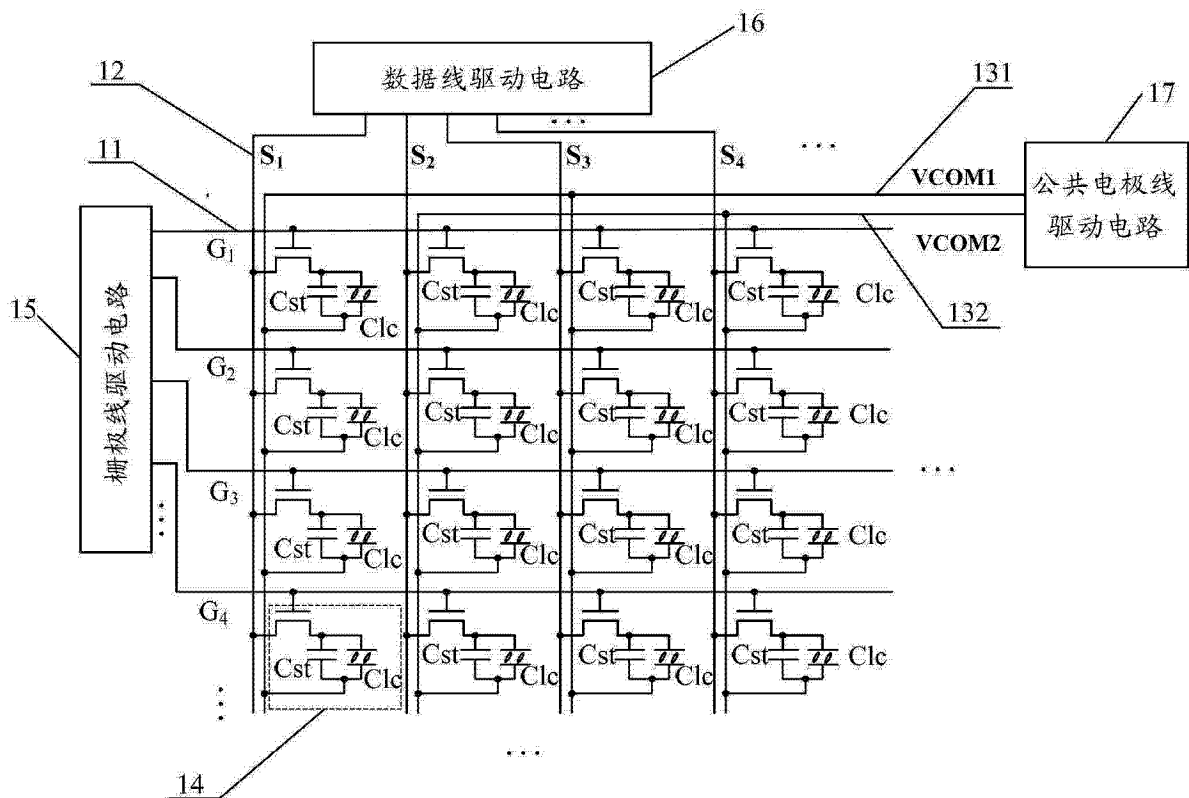


图 4

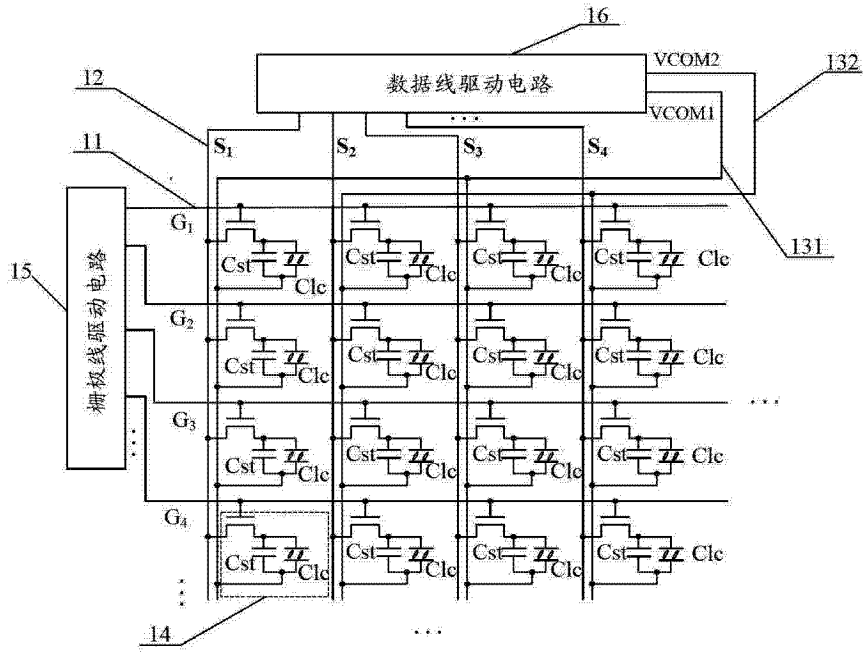


图 5

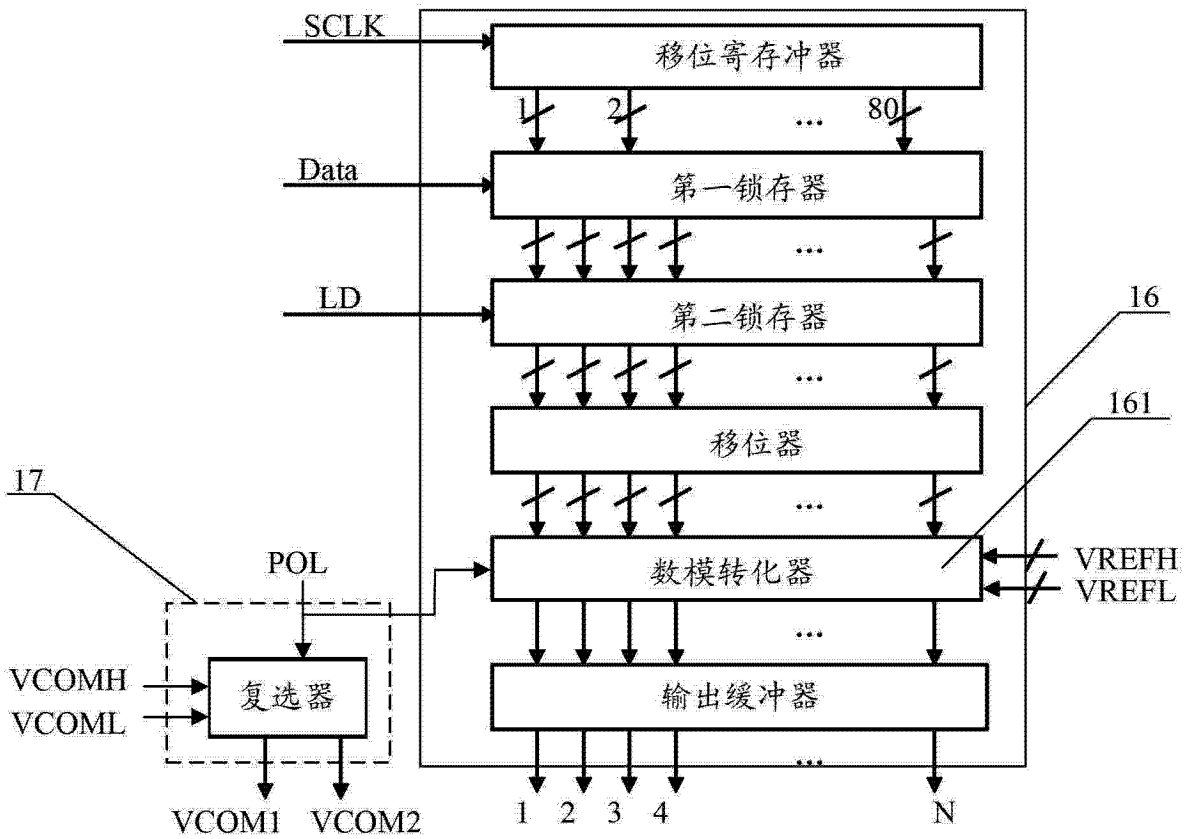


图 6

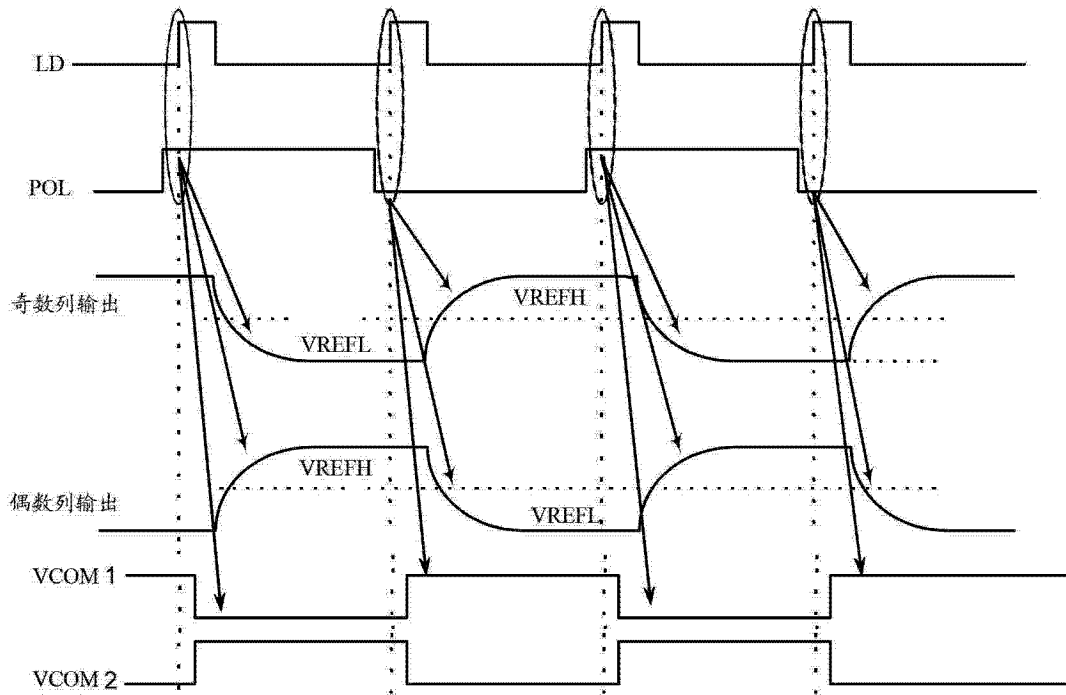


图 7

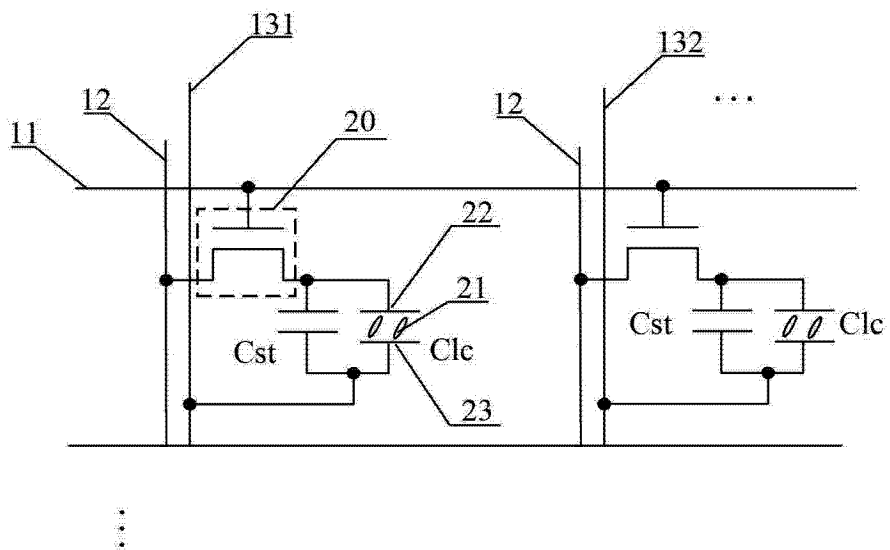


图 8

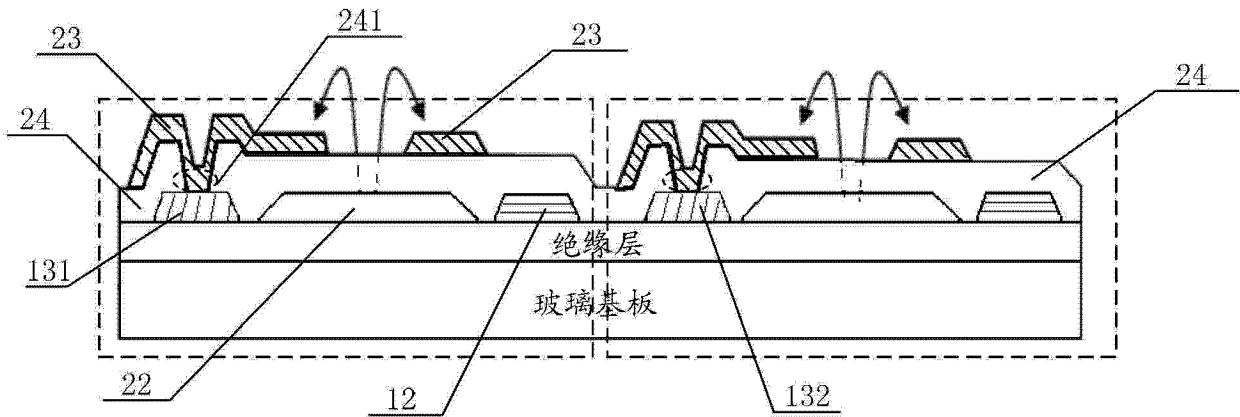


图 9

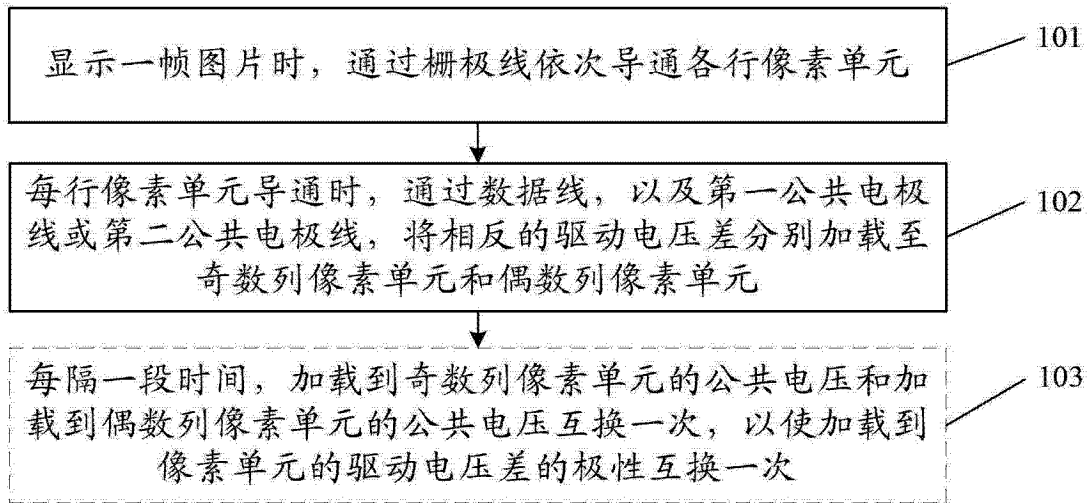


图 10

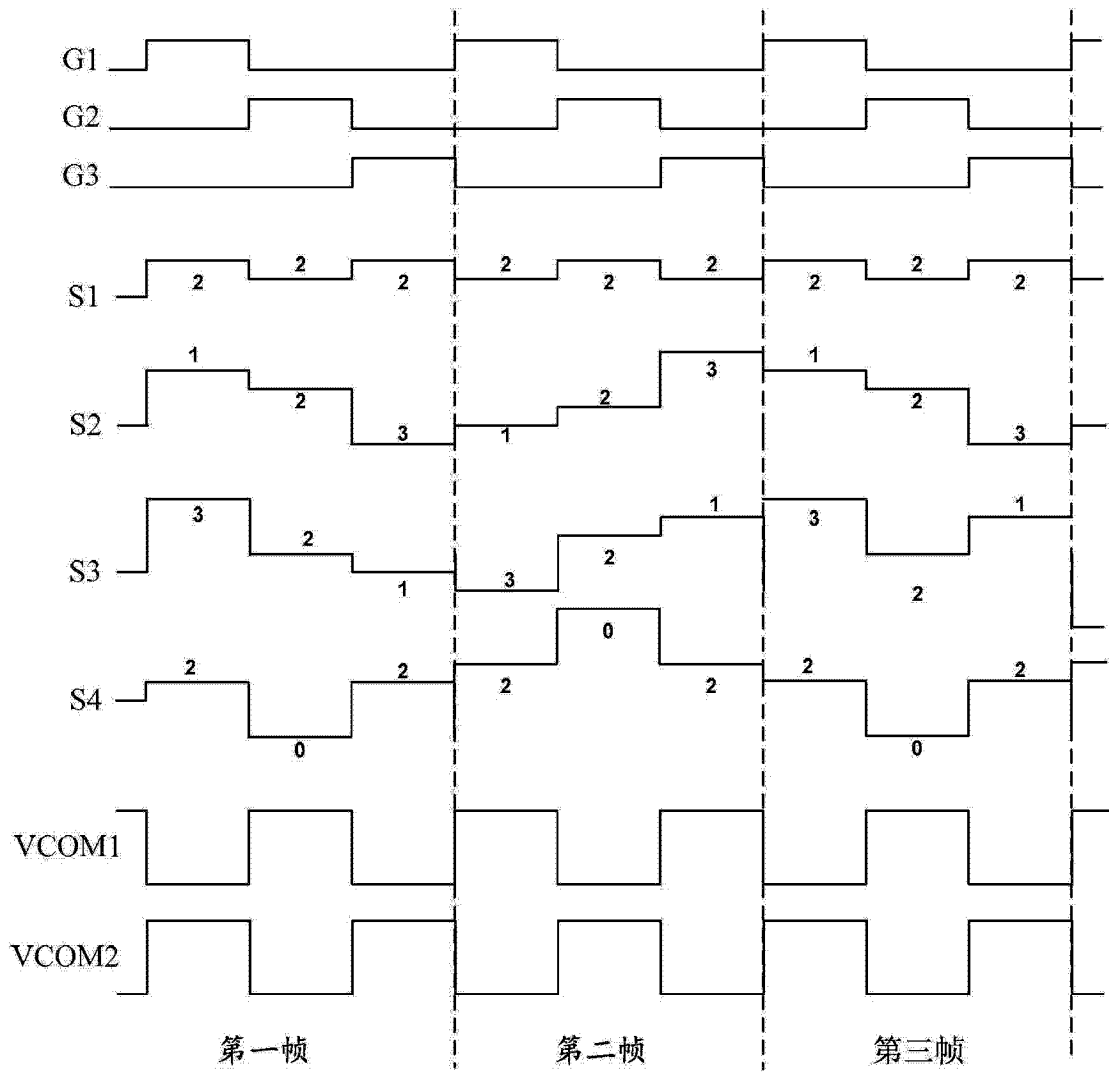


图 11

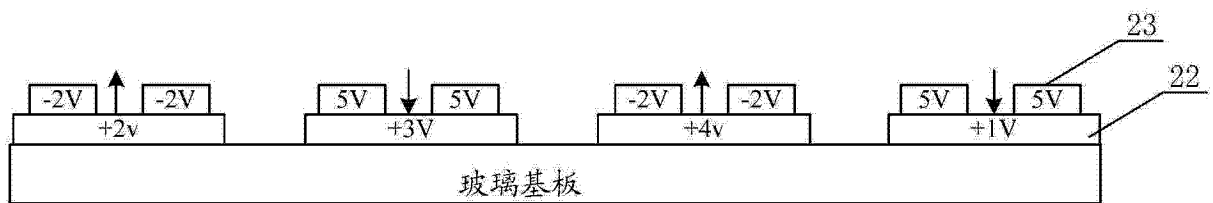


图 12

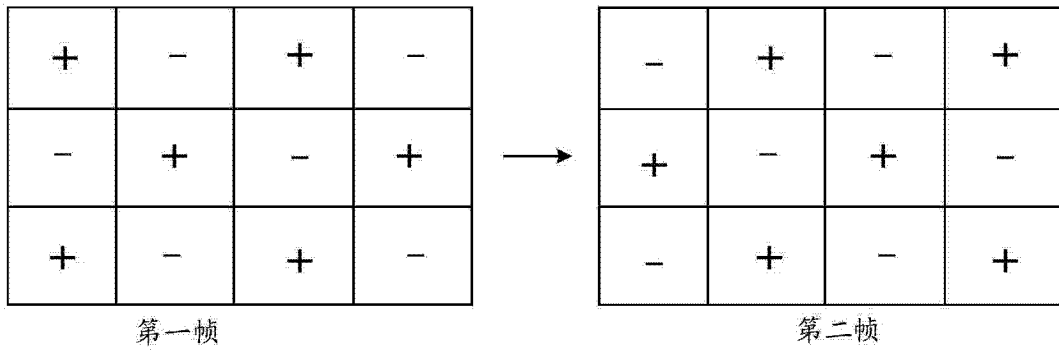


图 13

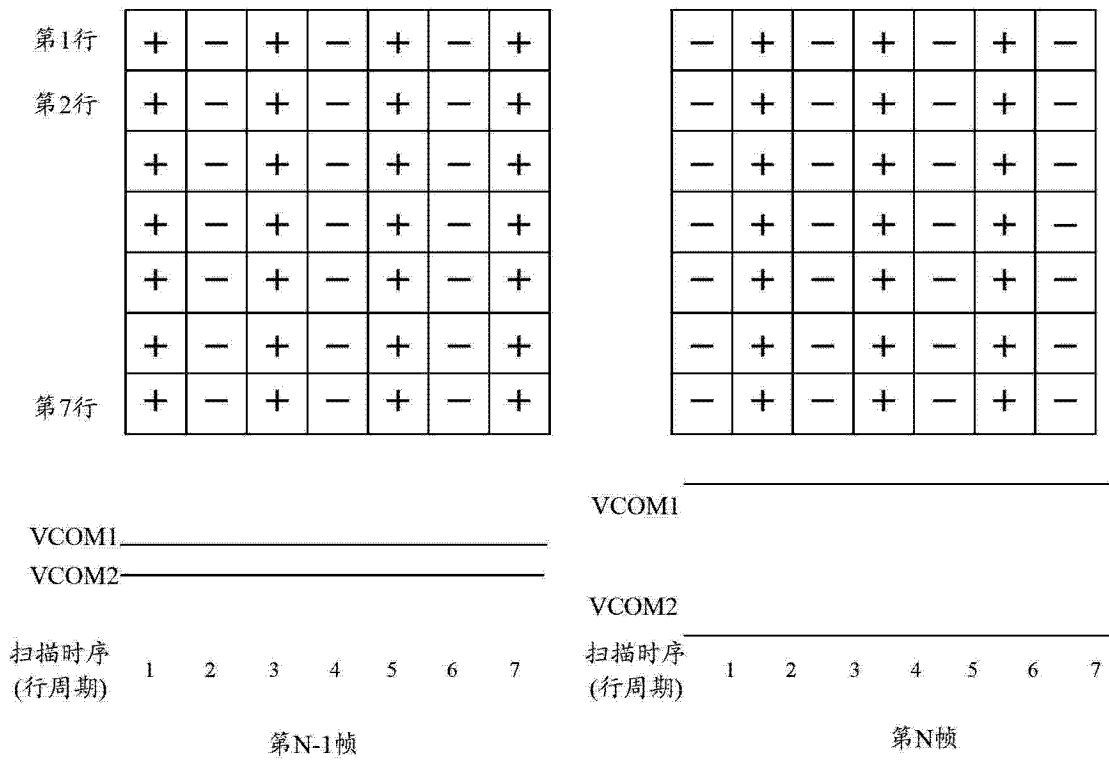


图 14

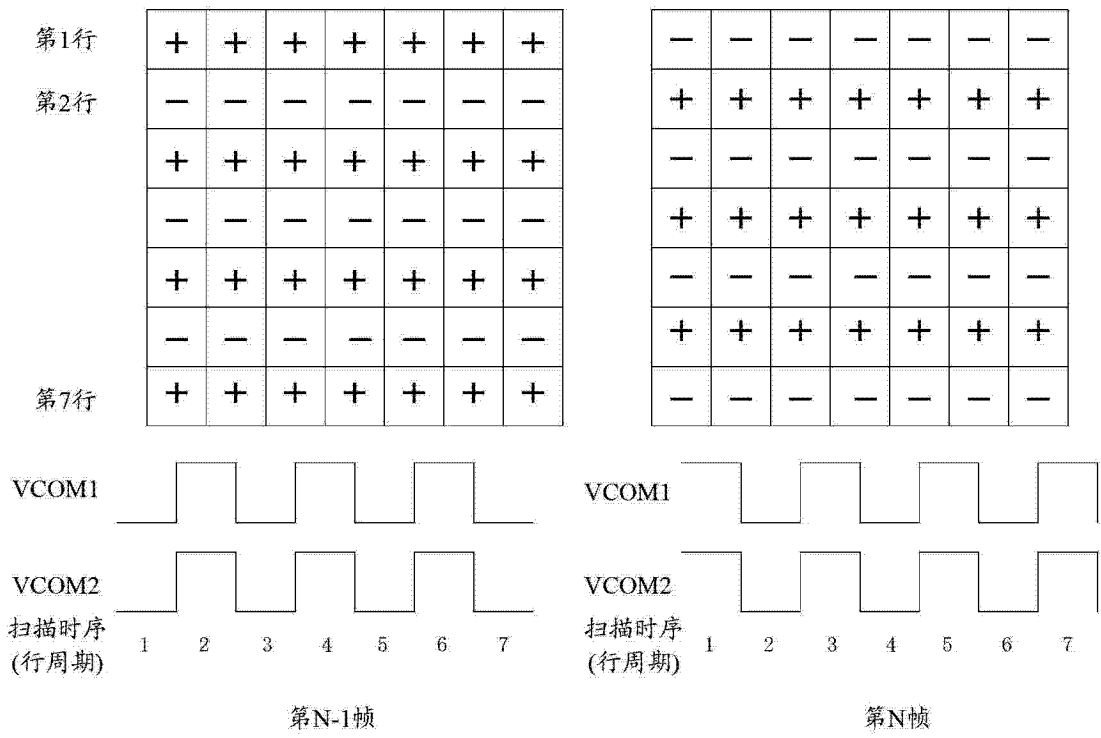


图 15