

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁷
G01R 31/28

(45) 공고일자 2001년08월07일
(11) 등록번호 10-0295548
(24) 등록일자 2001년04월30일

(21) 출원번호	10-1998-0705034	(65) 공개번호	특 1999-0076906
(22) 출원일자	1998년06월29일	(43) 공개일자	1999년10월25일
번역문제출일자	1998년06월29일		
(86) 국제출원번호	PCT/JP1997/04130	(87) 국제공개번호	WO 1998/22829
(86) 국제출원일자	1997년11월13일	(87) 국제공개일자	1998년05월28일
(81) 지정국	국내특허 : 중국 대한민국 싱가포르 EP 유럽특허 : 독일 영국		

(30) 우선권주장 96-304933 1996년11월15일 일본(JP)

(73) 특허권자 가부시키가이샤 아드반테스트 오우라 히로시

일본 도쿄도 네리마구 아사히초 1-32-1

(72) 발명자 오카야스 도시유키

일본 349-11 사이타마켄 기타카츠키카군 구리하시마치 미도리 1초메 32-7

(74) 대리인 박종혁, 장두현, 장용식

심사관 : 권호영

(54) 집적회로디바이스시험장치

명세서

기술분야

- <1> 본 발명은 반도체 집적회로 디바이스(IC) 내지 대규모 집적회로 디바이스(LSI)를 시험하는 집적회로 디바이스 시험장치에 관한 것이다.
- <2> [종래기술]
- <3> 도 1에 일반적인 집적회로 디바이스 시험장치의 개략구성을 도시한다. 도면중 100은 테스트헤드, 200은 테스터 메인 프레임에 지시한다. 테스트헤드(100)에는 퍼포먼스보드(101)와 핀·일렉트로닉스(102)가 탑재돼 있다. 퍼포먼스보드(101)에 피시험 디바이스(DUT)를 접촉시키는 소켓이 장착되고, 이 소켓(도시않음)을 통하여 피시험 디바이스(DUT)와 시험장치가 전기적으로 접속된다.
- <4> 핀·일렉트로닉스(102)에는 일반적으로 피시험 디바이스(DUT)를 전기적으로 구동하는 드라이버군(103), 피시험디바이스(DUT)에서 판독되는 응답출력신호의 H논리 및 L논리가 정규 전압치를 가지고 있는지 여부를 판정하는 아날로그 비교기군(104), 및 피시험디바이스(DUT)의 각 단자에 접속하는 장치군을 전환하는 릴레이 매트릭스(105)가 격납된다.
- <5> 테스터메인 프레임(200)에는 패턴발생기(201)가 설치되고, 이 패턴발생기(201)에서 테스트 패턴데이터(디지털신호)가 출력된다. 이 테스트 패턴데이터와 타이밍에지 신호는 파형 정형회로(202)에 입력되고, 이 파형정형회로(202)에서 피시험디바이스(DUT)의 각 단자에 부여하는 패턴신호(아날로그 파형을 갖는 신호)를 생성시킨다. 이 패턴신호가 패턴 전송로(301)를 통하여 테스트헤드(100)에 송출되고, 드라이버군(103)을 통하여 피시험 디바이스(DUT)의 각 단자에 부여된다. 또한, 이 패턴전송로(301)에서 전송되는 패턴신호에는 타이밍 신호도 포함된다.
- <6> 아날로그 비교기군(104)의 비교결과는 응답신호전송로(302)를 통하여 테스터메인프레임(200)에 반송되고, 논리비교회로(203)에서 패턴발생기(201)가 발생하는 기대치패턴과 논리비교하여, 불일치 발생을 검출하여 불량개소를 검출한다. 204는 파일메모리를 나타내고, 논리비교회로(203)에서 불일치가 발생할때 그 불량 발생한 어드레스에 불량을 표시하는 가령 H논리를 기입한다.
- <7> 205는 타이밍 발생기를 표시한다. 이 타이밍 발생기(205)에 관해서는 뒤에 본 발명에서 조지연(粗遲延)회로(DY1)와 미지연(微遲延)회로(DY2)를 테스터메인프레임(200)과 테스트헤드(100)로 분리하여 설치하는 것을 설명하는 형편상, 조지연회로(DY1)와 미지연회로(DY2)의 존재를 미리 설명한다.
- <8> 종래, 타이밍 발생기(205)는 도 2, 행 A에 도시하는 기준클럭(CLK)을 분주하여 테스트주기(T)를 결정하는 레이트펄스(RAT;도 2 행 B)를 얻음과 동시에 이 레이트펄스(RAT)를 임의의 시간 지연시켜서 각종 타이밍신호, 가령 테스트패턴신호의 파형 상승 타이밍, 하강타이밍, 아날로그 비교기군(104)의 스트로브타이밍, 논리비교회로(203)의 비교동작 타이밍 등을 발생시킨다.
- <9> 따라서, 타이밍 발생기(205)에는 레이트펄스(RAT)를 테스트주기(T) 범위내 혹은 배수범위로 임의의 시간 지연시킬 수 있는 지연회로가 다수 설치되고, 이들 다수의 지연회로에 의해 기준타이밍에서 임의의 시간지연된, 가령 도 2 행 C,D표시와 같은 각종 타이밍신호(T1,T2)를 생성시키고 있다.
- <10> 타이밍발생기(205)에 설치된 다수의 지연회로는 클럭(CLK)을 계수하여, 클럭(CLK) 주기(τ 1)를

단위로 하는 지연시간을 부여하는 조지연회로(DY1)와 클럭(CLK)의 주기(τ_1)범위내를 더욱 미세하게 분할하여 지연시간을 규정하는 미지연회로(DY2)의 조합으로 구성되고, 가령 피코초 단위의 분해능으로 테스트 패턴신호의 상승, 하강의 타이밍 등을 규정하고 있다.

<11> 테스터메인프레임(200)에는 그 밖에 직류시험유닛(206)와, 부하시험 유닛(207), 패턴신호의 H논리와 L논리의 전압치(VIH, VIL)를 설정하는 제 1기준전압원(208)과, 아날로그 비교기준(104)에 비교전압(VOH, VOL)을 부여하는 제 2기준전압원(209)과 피시험 디바이스(DUT)를 동작시키기 위한 전압을 부여하는 전원장치(211)가 설치된다. 이들 직류시험유닛(206), 부하시험유닛(207), 제 1 및 제 2기준전압원(208, 209), 전원장치(211)의 설정 및 동작은 패턴발생기(201), 파형정형회로(202), 파일메모리(204), 타이밍발생회로(205)의 설정 및 동작과 함께 모두 제어프로세서(10)에 의해 제어버스(11)를 통하여 행해진다.

<12> 도 3에 테스트헤드(100)와 테스터메인프레임(200)의 접속상황을 표시한다. 테스터메인프레임(200)과 테스트헤드(100)사이에는 케이블군(300)으로 접속된다. 도 1에서 설명한 바와같이 테스터 메인 프레임(200)과 테스트헤드(100)사이에는 각종 신호선이 존재하기 때문에 케이블군(300)에 수납되는 케이블 개수는 많아진다.

<13> 또, 반도체 집적회로 디바이스의 집적도 향상과 함께 디바이스 단자수가 증가하는 경향에 있다. 또한 동작속도 향상도 있기 때문에 테스터메인프레임(200)과 테스트헤드(100)사이를 접속하는 케이블군(300)의 케이블개수도 증가경향에 있다. 가령 1000단자분의 테스트 용량을 갖는 시험장치는 테스터메인 프레임(200)과 테스트헤드(100)사이에서 수수되는 신호의 수는 수만에 이르고, 게다가 각각에 고속성, 고정도, 내노이즈성 등을 고려하여 트위스트페어, 동축케이블, 다중실드 등의 특수 케이블이 사용되므로 실질적 도체수는 신호수의 배수가 되고, 케이블군(300)은 거대한 다발이 되고, 테스트헤드(100)의 이동(핸들러부착, 해체 등)을 곤란하게 한다.

<14> 또, 케이블군(300)을 조금이라도 길게하면 케이블간의 크로스토크도 증가하고, 시험정도를 열화시키는 경우도 있다. 또한, 이들 대량의 신호를 전송하는 데는 대전력을 필요로 하고 이것은 발열량 증가를 의미하며, 냉각을 곤란하게하며, 또 종단저항기 수도 많아지기 때문에 시스템의 소형화를 저해하는 요인으로 되어 있다.

<15> 본 발명의 목적은 테스터 메인프레임과 테스트헤드 사이를 접속하는 케이블군을 극소화하고, 테스트헤드취급을 쉽게함과 동시에 신호간의 크로스토크 발생도 억제할 수 있는 집적회로 디바이스시험장치를 제공하고자 한다.

<16> 발명의 개시

<17> 본 발명에 따르면, 제어프로세서 제어하에 패턴발생기에 의해 패턴데이터와 기대치 데이터를 발생하고, 그 패턴데이터를 파형정형회로에 의해 소정 패턴파형으로 변환하고, 드라이버에 의해 상기 패턴파형을 기준전압으로 피시험 IC디바이스에 인가하고, 상기 IC디바이스로 부터의 응답신호를 아날로그 비교기에 의해 기준논리레벨과 비교하여 논리판정하고, 판정된 논리를 논리비교회로에 의해 상기 패턴발생기로 부터의 기대치 데이터와 비교하여 양호 불량률 판정하고, 불량데이터를 파일메모리에 기입하는 IC디바이스 시험장치에 있어서,

<18> 상기 제어프로세서가 설치된 테스터메인 프레임과, 상기 테스터메인프레임에 설치되고, 상기 드라이버에 대한 상기 기준전압과 상기 아날로그 비교기에 대한 상기 기준논리레벨을 설정하는 데이터를 직렬데이터로서 출력하는 제 1 직렬 데이터 송수신 수단과, 상기 테스터 메인프레임에 설치되고, 상기 직렬 데이터를 광신호로 변환하는 전기광변환 수단과, 상기 피시험 IC디바이스에 시험패턴을 인가하는 상기 드라이버와, 그 응답의 논리를 판정하는 아날로그비교기가 설치된 테스트헤드와, 상기 테스트헤드에 설치되고, 상기 광신호를 전기신호의 직렬데이터로 변환하는 광전기 변환수단과, 상기 테스트헤드에 설치되고, 상기 직렬데이터를 수신하고, 병렬의 기준전압데이터와 병렬 기준논리 레벨데이터로서 출력하는 제 2직렬 데이터 송수신 수단과, 상기 병렬 기준 전압데이터 및 병렬 기준논리레벨데이터가 부여되고, 각각 아날로그 기준전압 및 기준논리레벨로 변환하여 상기 아날로그 비교기와 상기 논리비교회로에 설정하는 DA변환수단과, 상기 전기광변환 수단과 상기 광전기 변환수단 사이를 접속하는 광파이버 수단이 설치된다.

<19> 본 발명은 테스터 메인 프레임에서 테스트 헤드에 보내는 각 단자별로 설정하는 데이터 혹은 각종 타이밍 신호를 광의 직렬신호로 전송하고, 테스트헤드측에 설치한 직렬 데이터 송수신 수단으로 수신하고, 병렬신호로 변환하여 설정레지스터에 저장함과 동시에 측정데이터, 측정결과를 광신호로 반송하는 구성으로 하여도 된다.

<20> 본 발명은 또한 테스트헤드측에 패턴메모리와 파형정형회로를 설치하고, 패턴발생기가 출력하는 디지털의 테스트패턴 데이터를 광의 직렬신호로 테스트헤드에 전송하고, 패턴메모리에 기억시킨다. 시험개시와 함께 이 패턴메모리에 기억한 테스트 패턴데이터를 판독하고, 그 판독한 테스트패턴데이터(디지털 신호)와 파형정형회로로 아날로그의 패턴신호로 변환하고, 이 패턴신호를 드라이버를 통하여 피시험디바이스(DUT)에 인가하도록 구성하여도 된다.

<21> 본 발명의 구성에 따르면 광신호전송로는 플라스틱광 파이버를 사용했다 하더라도 그 직경은 200~500 μm 정도이고, 또 전기신호와 같이 각 채널별로 왕복도체를 필요로 하지 않으므로 신호전송로 형태는 소형화(小徑化) 및 경량화할 수 있다. 특히 광의 직렬신호로 수수하는 구성으로 함으로써 광파이버 개수를 적게할 수 있으므로 케이블 지름을 더욱 작게할 수 있고, 경량화로 달성할 수 있다. 또, 광파이버는 중심부분만을 광이 전달하기 때문에 상호크로스토크 발생이 없다. 따라서, 연장거리도 길게할 수 있는 이점도 얻는다.

도면의 간단한 설명

<22> 도 1은 종래기술을 설명하기 위한 블록도,

- <23> 도 2는 종래기술의 동작을 설명하기 위한 파형도,
- <24> 도 3은 종래기술을 설명하기 위한 사시도,
- <25> 도 4는 본 발명의 1실시예를 설명하기 위한 블록도,
- <26> 도 5는 도 4에 있어서의 핀유닛 구성예를 나타내는 블록도,
- <27> 도 6은 도 5표시의 실시예에서 사용한 핀유닛 구조의 1예를 설명하기위한 사시도,
- <28> 도 7은 도 6표시의 핀 유닛을 실장하는 구조 1예를 설명하기 위한 사시도,
- <29> 도 8은 도 7표시의 광-전기 복합기관 1예를 설명하기 위한 단면도,
- <30> 도 9는 본 발명의 다른 실시예를 설명하기 위한 블록도,
- <31> 도 10은 도 9의 실시예에 있어서의 핀유닛 구성예를 나타내는 블록도,
- <32> 도 11은 본 발명의 또 다른 실시예를 설명하기 위한 블록도,
- <33> 도 12는 도 11의 실시예에 있어서의 핀유닛 구성예를 나타내는 블록도.

발명의 상세한 설명

- <34> 발명을 실시하기 위한 최선의 형태
- <35> 도 4는 본 발명의 IC디바이스 시험장치의 1실시예를 표시한다. 본 발명은 테스터 메인 프레임(200)과 테스트헤드(100)사이의 접속을 광파이버 케이블에 의한 접속과 전력공급 금속선 케이블에 의한 접속으로 행한다. 광파이버 케이블에 의한 접속으로 각종 시험 데이터의 전송, 각종 설정데이터의 전송, 각종 타이밍 신호의 송신이 가능하다. 그래서, 금속선 케이블에 의한 접속은 전력공급용 케이블만으로 하고, 그 이외는 가능한 한 광파이버케이블에 의한 접속을 행함으로써 테스터 메인 프레임(200)과, 테스트헤드(100)사이의 접속케이블 볼륨을 줄일 수 있다.
- <36> 이 실시예는 도 1에 있어서의 테스트메인프레임(200)에 설치돼 있던 직류시험 유닛(206), 부하 시험유닛(207) 및 제 1기준전압원(208)을 그들에 대응하는 것으로서 테스트헤드(100)로 옮기고, 테스터 메인프레임(200)에는 직렬데이터 송수신기(212)와 광입출력 모듈(213)을 설치한다. 한편, 테스트헤드(100)에는 도 5를 참조하여 후기하는 바와같이, 핀유닛(110)을 설치하고, 이 핀유닛(110)에 핀엘렉트로닉스와 함께 직류시험유닛, 부하시험유닛 및 제 1기준전압원 기능을 설치한다. 광입출력모듈(213)은 전기광변환기(2E01~2E05)및 광전기변환기(20E1~20E5)를 가지고 있다. 광입출력모듈은 광파이버(OPF1~OPF10) 및 광결합부(126)를 통하여 테스트헤드(100)의 핀유닛(110)에 접속된다.
- <37> 직렬데이터 송수신기(212)는 각종설정전압데이터, 부하시험조건, 직류시험 설정데이터, 릴레이 매트릭스 제어데이터 등을 출력하여 전기광변환기(2E01)에 부여하고, 또 광전기 변환기(20E1)를 통하여 테스트헤드(100)에서 직류시험결과데이터(TX)를 수신한다. 파형정형회로(202)는 부여된 시험데이터 패턴을 소정형태로 정형하고, 전기광 변환기(2E02)를 통하여 테스트헤드(100)에 부여한다. 타이밍 발생기(205)는 타이밍에지신호를 파형정형회로(202)에 부여하고, 또 발생한 스트로브신호(STRB-H, STRB-L)를 전기광 변환기(2E04, 2E05)에 송출하고, 광스트로브 신호로서 테스트헤드(100)에 부여한다. 논리비교회로(203)는 광전기변환기(20E4, 20E5)에 의해 전기신호로 변환된 테스트헤드(100)로 부터의 시험결과(아날로그 비교 결과를 스트로브의 타이밍으로 판정된 논리데이터)를 기대치 데이터(EPD)와 비교함으로써 피시험 디바이스의 양 불량을 판정하여 불량데이터를 파일메모리(204)에 기입한다.
- <38> 도 5는 도 4의 실시예에 있어서의 테스트헤드(100)에 있어서, 피시험 디바이스(DUT)의 하나의 단자(P)에 패턴신호를 공급하고, 또, 이 단자에서 출력된 신호를 아날로그 비교하여 테스터 메인 프레임(200)에 보내는 핀유닛(110)의 구성을 나타낸다.
- <39> 핀유닛(110)은 이에어서는 피시험집적회로 디바이스(DUT)의 하나의 단자(P)를 구동하는 드라이버(103A) 및 아날로그비교기(104A), 부하시험회로(117)를 탑재한 핀엘렉트로닉스(102A)와 릴레이 매트릭스(105)와, 로컬핀컨트롤러(111)와, 직류시험유닛(116)와, 광입출력모듈(113)에 의해 구성되어 있다.
- <40> 광입출력 모듈(113)은 광·전기변환기(0E1~0E5)와, 전기·광변환기(E01~E05)를 가지고, 테스터 메인프레임(200)에서 송출돼 오는 광신호를 광·전압변환기(0E1~0E5)로서 전기신호로 변환하고, 그 전기신호를 이용하여 기능시험과 직류시험을 실행시킨다.
- <41> 로컬핀컨트롤러(111)는 광파이버(OPF1)에서 광·전압변환기(0E1)를 통하여 송출돼 오는 직렬신호를 수신하는 직렬데이터송수신기(111A)와, 이 직렬데이터 송수신기(111A)로 수신한 각종 설정용 직렬데이터를 수용하고, 각종 설정용 병렬데이터로서 출력하는 레지스터군(111B, 111C, 111D)과 레지스터군(111B)으로 부터의 설정데이터에 의해, 가령 드라이버(103A)에 부여하는 전압(VIH, VIL) 및 아날로그비교기(104A)에 부여하는 비교전압(VOH, VOL) 등을 발생하는 DA변환기(111E)와, 레지스터군(111D)으로부터의 릴레이 제어 병렬데이터에 의해 릴레이 매트릭스(105)상태를 제어하는 릴레이 제어회로(111F)에 의해 구성되어 있다.
- <42> 즉, 레지스터군(111B)에는 드라이버(103A)에 부여하는 H논리의 전압(VIH)과 L논리의 전압(VIL) 및 아날로그 비교기(104A)에 부여하는 비교전압(VOH, VOL)의 각 전압치가 저장되고, 그 각 전압치가 병렬 데이터로서 DA변환기(111E)에 부여되고, DA변환기(111E)로 각 아날로그의 전압치로 변환하여 드라이버(103A)와 아날로그 비교기(104A)에 부여된다. 또, 부하시험회로(117)를 동작시키는 시험조건도 레지스터군(111B)에 수용되고, 부하시험시에도 레지스터군(111B)에 수용된 데이터가 사용된다.
- <43> 레지스터군(111C)에는 직류시험에 필요한 제어신호, 가령, 직류시험의 모드(전압인가 전류측정 모드/전류인가 전압측정모드)에 있어서의 인가전압 전류치의 설정, 측정범위의 설정, 클램프치의 설정,

측정의 개시, 정지 등을 제어함과 동시에 직류시험의 시험결과를 격납한다. 이 시험결과는 필요에 따라 직렬데이터 송수신기(111A)를 통하여 전기-광변환기(E01)에서 광신호(TX)로 변환되어 테스터메인프레임(200)에 전송된다.

- <44> 레지스터군(111D)에는 릴레이매트릭스(105)를 제어하는 제어신호가 저장되고, 이 제어신호를 릴레이 제어회로(111F)에 입력하여 핀엘렉트로닉스(102A)와 릴레이매트릭스(105)를 제어하여, 시험모드에 대응한 절환상태로 제어한다. 즉, 동작시험시는 드라이버(103A) 및 아날로그 비교기(104A)를 피시험집적회로 디바이스(DUT)의 단자(P)에 접속하고, 직류시험유닛(116)을 분리한다. 또, 직류시험시는 핀엘렉트로닉스(102A)를 분리하고, 대신 직류시험유닛(116)을 단자(P)에 접속하는 제어를 한다.
- <45> 이같이하여 로컬 핀 콘트롤러(111)는 시험모드에 응하여 각 단자(P)별로 설정해야할 조건을 레지스터군(111B, 111C, 111D)에 설정한다. 레지스터군(111B, 111C, 111D)에 수용되는 데이터는 광 직렬신호(RX)에서 송출되어 오므로, 그 전송로는 1개의 광파이버(OPF1)로 되고, 이 광파이버(OPF1)를 통하여 송출되어 온 광신호(RX)는 광-전기변환기(OE1)에서 전기신호로 변환되고, 직렬데이터 송수신기(111A)에 입력된다. 또한, 이에에서는 레지스터군(111B, 111C, 111D)에 수용된 각 설정데이터는 필요에 따라 판독되어 전기-광변환기(E01)에서 광신호(TX)로 변환되고, 그 광신호(TX)를 광파이버(OPF2)를 통하여 테스터메인프레임에 반송하고, 테스터메인프레임 측에서 바르게 설정되었는지 여부를 비교할 수 있도록 구성한 경우를 나타낸다.
- <46> 광파이버(OPF3)는 패턴신호전송로를 구성하고, 이 패턴신호전송로를 통하여 단자(P)에 부여하는 패턴신호가 광신호(PAT)로 보내어져 온다. 이 패턴신호(PAT)를 광-전기변환기(OE2)에서 전기신호로 변환하여 핀엘렉트로닉스(102A)에 탑재해 있는 드라이버(103A)에 부여하고, 드라이버(103A)에서 단자(P)에 부여된다.
- <47> 광파이버(OPF4)에는 기능시험 실행시에 드라이버(103A)의 상태를 제어하는 드라이버 제어신호(DRE)가 송출돼 온다. 이 드라이버 제어신호(DRE)에 의해 피시험집적회로 디바이스(DUT)에서 응답출력을 꺼낼 경우에, 드라이버(103A)의 출력단자를 고임피던스 상태로 제어하고, 응답출력신호를 유효하게 아날로그 비교기(104A)에 수용하게 하고 있다.
- <48> 광 파이버(OPF5, OPF6)에는 아날로그비교기(104A)에 있어서 H논리와 L논리의 각 레벨을 비교하는 타이밍을 규정하는 스트로브펄스가 광신호(STRB-H, STRB-L)로 송출돼 온다. 광신호(STRB-H)는 피시험디바이스(DUT)에서 판독되는 신호의 H논리기간을 스트로브하기 위한 펄스, 광신호(STRB-L)는 L논리의 기간을 스트로브하기 위한 펄스이다.
- <49> 이들 광파이버(STRB-L, STRB-H)는 광-전기변환기(OE5, OE6)에서 전기신호로 변환되고, 아날로그 비교기(110)에 스트로브 펄스로서 부여된다.
- <50> 광파이버(OPF7, OPF8)는 테스트헤드(100)에서 테스터메인프레임(200)에 스트로브 펄스를 반송하기 위한 전송로를 구성하고 있다. 이 반송되는 스트로브펄스는 실제 회로에 의해 R·STRB-H와 R·STRB-L은 테스터메인프레임(200)에서 아날로그비교기(104A)사이를 왕복하는 지연시간이 부여되고, 테스터메인프레임(200)에 설치되는 논리비교회로의 스트로브펄스로서 이용된다. 즉, 광파이버(OPF7, OPF8)를 통하여 아날로그 비교기(104A)의 판정결과가 광신호로 변환되어 테스터메인프레임에 보내지고, 논리비교회로에 입력되나, 그 지연시간과 스트로브펄스의 지연시간을 합치시키기 위하여 스트로브펄스를 테스터 메인프레임과 테스트헤드 사이를 왕복시키고 있다. 광파이버(OPF9, OPF10)에는 아날로그비교기(104A)의 판정결과 즉, 이 예에서는 집적회로 디바이스(DUT)의 기능시험의 시험결과를 SH, SL로서 테스터메인프레임(200)에 반송된다.
- <51> 이상의 설명으로 분명하듯이, 도 4 표시의 실시예에 따르면, 피시험 집적회로 디바이스(DUT)의 1 단자(P)마다 10개의 광파이버에서 테스터메인프레임(200)과 테스트헤드(100)사이의 신호를 주고 받을 수 있다. 직경이 비교적 굵은 가령 500 μm ϕ 의 플라스틱 광파이버를 사용했다 하더라도 10개의 광파이버를 묶어도 약간의 직경 밖에 되지 않고, 1000단자분이라도 10,000개의 광파이버 다발을 전기케이블의 케이블군(300:도 3참조)보다 충분히 가는 케이블 다발이 된다. 또한, 도 4의 실시예는 리턴스트로브로 RSTRB-H, RSTRB-L을 사용하여 논리비교회로(203)에서의 비교타이밍을 얻을 경우를 표시하였으나, 타이밍발생기(205)에서 논리비교타이밍(ST-H, ST-L)을 발생하고, 파선으로 표시한 바와같이, 논리비교회로(203)에 부여하여도 된다. 그 경우는 광파이버(OPF7, OPF8)는 불필요하고, 광파이버 수를 줄일 수 있다. 또는 테스트헤드(100)의 아날로그 비교기(104A)로서 래치기능을 갖지 않은 단순한 아날로그 비교기를 사용하고, 따라서 스트로브신호(STRB-H, STRB-L)를 부여하지 않고, 연속적으로 비교하게 하고, 그 비교결과를 테스터메인프레임(200)측에 있어서 스트로브신호(STRB-H, STRB-L)의 타이밍으로 샘플링하고, 논리비교회로(203)에 부여하여도 된다. 그 경우는 테스트헤드(100)에 스트로브신호(STRB-H, STRB-L)를 보낼 필요가 없으므로 광파이버(OPF5, OPF6)도 불필요하다.
- <52> 도 6은 도 5에 표시한 각부 요소를 1단자별로 유니트화할 경우의 핀유닛(110)구조를 나타낸다. 케이스(110A)내의 배선기판(110B)에 도 5에서 설명한 로컬핀콘트롤러(111)를 구성하는 집적회로소자와, 직류시험유닛을 구성하는 집적회로소자(116)와, 드라이버(103A), 아날로그비교기(104A), 부하시험회로(117)를 수납한 핀엘렉트로닉스(102A)와, 릴레이매트릭스(105)와, 광입출력모듈(113)과, 전원공급을 받는 전기코넥터(114)와, 퍼포먼스보드와의 접속분리를 행하는 코넥터(115)등을 수납하여 구성된다. 112는 방열블록을 나타낸다.
- <53> 도 7에 핀유닛(110)을 테스트헤드(100)에 실장하는 구조의 1예를 표시한다. 도 7표시의 121은 광-전기복합기판을 나타낸다. 이 광-전기복합기판(121)은 가령 도 8표시와 같이, 다층화된 전기배선층(122)의 한쪽면에 광파이버 매입층(123)을 가지고, 이 광파이버 매입층(123)에 배열하여 매입하여 매입층(123)에 광파이버(OPF)단부를 45°로 절단하고, 그 절단면(S1)을 전기배선층(122)방향으로 배치하여 광파이버(OPF)를 전달해 오는 배선판의 판면과 직교하는 방향으로 반사시키도록 구성하고, 그 반사방향으로 핀유닛(110)에 장착한 광입출력모듈(113:도 6)을 배치시켜서 광파이버(OPF)와 핀유닛(110)의 광입출력모듈(113)을 광학적으로 결합시킨다.

- <54> 광파이버(OPF)타단은 배선판 단면에 노출시키고, 이 노출면(S2)에 테스터메인프레임(200;도 7에는 도시않음)에서 연장되어 온 광파이버케이블(124; 도 7)을 광학적으로 결합시킴으로써 테스터메인프레임(200)과 테스트헤드(100)측에 설치하는 핀유닛(110)사이를 광전송로에 의해 접속할 수 있다. 또한, 핀유닛(110;도 6)에 설치한 전기코넥터(114)에 관하여는 통상의 전기접속구조에 의해 전기배선층(122)과 전기적으로 접속되고, 전기배선층(122)을 통하여 테스터메인프레임(200)에 접속된다.
- <55> 도 7표시의 125는 테스터메인프레임(200)에서 연장된 전원공급용 전기케이블, 126은 광-전기복합기판(121)판면에 설치한 광결합부, 127은 전기코넥터를 표시한다. 이들 광결합부(126)와 전기코넥터(127)에 핀유닛(110)에 설치한 광입출력모듈(113)과 전기코넥터(114)를 접속하여 핀유닛(110)를 테스터메인프레임(200)에 접속한다.
- <56> 광-전기복합기판(121)판면에는 다수의 광결합부(126)와 전기코넥터(127)를 배치하고 원하는 수의 핀유닛(110)를 설치할 수 있게 구성한다. 또한, 상기에서는 핀유닛(110)와 광파이버케이블(124)과의 접속에 광-전기복합기판(121)을 사용한 예를 설명하였으나, 반드시 광-전기복합기판(121)을 사용할 필요 없이 전기배선층 판면에 광코넥터를 실장하여 핀유닛(110)와 광파이버케이블(124)의 접속을 행하는 구조도 좋다. 또, 배선판을 사용하지 않고, 광파이버케이블(124)과 전기케이블(125)단부에 광코넥터 및 전기코넥터를 접속하고 광파이버케이블(124)과 전기케이블(125)을 직접핀유닛(110)에 접속하는 구조로 할 수도 있다.
- <57> 도 7에 표시된 128은 핀유닛(110)를 기계적으로 지지함과 동시에 핀유닛(110)를 냉각하는 기능을 갖는 냉각프레임을 나타낸다. 이 냉각프레임(128)은 다수의 유닛 수납공(孔;128A)을 갖는다. 유닛수납공(128A)주면을 둘러싸는 벽은 가령 이중구조가 되고, 내부를 냉각수가 유통할 수 있게 구성한다. 128B와 128C는 냉각수의 공급구 및 배출구를 나타낸다.
- <58> 핀유닛(110)상단면에는 전기코넥터(115)가 설치되고, 이 전기코넥터(115)에 의해 핀유닛(110)을 퍼포먼스보드(101)에 전기적으로 접속한다. 또한, 도 7의 예에서는 퍼포먼스보드(101)상면에 복수대의 핀유닛(110-A)를 직접탑재하고, 특히 고속소자를 시험할 경우에 이 핀유닛(110-A)를 동작시킴으로써 피시험 집적회로디바이스(DUT)와, 핀유닛간의 전기배선을 최단상태로 접속하여 시험할 수 있도록 구성한 경우를 나타낸다.
- <59> 도 9는 본 발명의 IC디바이스 시험장치의 다른 실시예를 나타낸다. 이 실시예는 도 4의 실시예에 있어서의 파형정형회로(202) 및 논리비교회로(203)를 테스터메인프레임(200)에서 테스트헤드측으로 옮겨 설치하고, 이에 따라 스트로브신호를 메인프레임(200)과 테스트헤드(100)사이에서 송수신할 필요를 없앴으로써 그만큼 광파이버수를 줄이고 있다. 따라서, 패턴발생기(201)에서 발생한 패턴데이터(PDA)를 전기광 변환기(2E02)에서 광신호로 변환하여 광파이버(OPF3)를 통하여 테스트헤드(100)의 핀유닛(110)에 공급하고, 도 10에 표시된 핀유닛(100)의 파형제어기(130)에 있어서 그 패턴데이터(PAD)에서 실제파형의 시험패턴신호를 생성하여 피시험 IC디바이스(DUT)에 부여한다. 또, 피시험 IC디바이스로 부터의 응답신호를 핀유닛내에서 기대치와 비교하여 비교결과(파일데이터; FDAT)를 얻고, 그것을 광신호로 변환하여 광파이버(OPF7)를 통하여 메인프레임(200)에 송출하고, 광전기변환기(20E2)에서 전기신호로 변환하고 파일메모리(204)에 기입한다.
- <60> 도 4에 있어서의 타이밍 발생기(205)에서의 클럭주기 보다 짧은 미소지연조정을 테스트헤드측에서 행하고, 타이밍 발생기(205)는 클럭신호(CLK)와 클럭주기단위의 지연조정이 이루어진 레이트신호(RAT)와, 미소지연제어를 행하기 위한 미소지연제어데이터(DCT)를 발생하고, 각각 전기광 변환기(2E04,2E05,2E03)에서 광신호로 변환되고, 광 파이버(OPF5,OPF6,OPF4)를 통하여 테스트헤드(100)에 공급한다.
- <61> 테스트헤드(100)에는 도 10표시와 같이, 로컬핀 컨트롤러(111)와 직류시험유닛(116)외에 파형제어기(130)를 설치하고,이 파형제어기(130)에 의해 신호발생과 논리비교동작을 행하도록 구성되어 있다. 즉, 파형제어기(130)에도 직렬데이터 송수신기(131)가 설치되고, 이 직렬데이터 송수신기(131)에 의해 패턴발생기(201;도 9)에서 보내오는 시험패턴데이터(PAD)의 직렬신호를 광파이버(OPF3)에서 수신하여 파형정형회로(132)에 부여하고, 파형정형회로(132)에서 아날로그 파형의 패턴신호를 생성시킨다.
- <62> 테스트헤드(100)대형화를 피하기위하여 타이밍 발생기(133)에서 도 1에서 설명한 미지연회로(DY2)의 구성만을 테스트헤드 측으로 옮겨 설치하고, 테스트헤드(100)에서의 타이밍발생기 회로규모를 작게하고 있다. 따라서, 이 예에서는 테스터메인프레임(200)측에서 조지연회로(DY1)에 의해 클럭(CLK)주기를 단위로 하는 조지연이 부여된 레이트펄스(RAT)와 전기광변환기(2E05)에 의해 광신호로 변환되고, 이 광레이트펄스(RAT)가 광파이버(OPF4)를 통하여 핀유닛(110)에 보내온다. 이 광신호는 광-전기변환기(0E3)에서 레이트펄스(RAT)로 변환되고, 이 전기레이트펄스(RAT)로서 타이밍발생기(133)에 부여되고, 이 타이밍 발생기(133)에서 미지연이 부여되고, 각 부의 타이밍신호로서 배분된다. 미지연제어 데이터(DCT)는 광파이버(OPF5)에서 직렬데이터 송수신기(131)를 통하여 타이밍컨트롤러(135)에 입력되고, 미소지연제어데이터(DCT)에 의거하여 타이밍컨트롤러(135)에 의해 타이밍발생기(133)가 제어된다.
- <63> 논리비교회로(134)에서는 파형정형회로(132)에 입력되는 테스트패턴데이터(PAD; 디지털신호)와 피시험 집적회로 디바이스가 출력하는 응답신호를 논리비교하고, 그 비교결과를 파일신호(FDAT)로서 직렬데이터 송수신기(131)에 보내고, 직렬데이터 송수신기(131)에서 전기-광변환기(0E5)에 부여되고, 광신호로 변환하여 광파이버(OPF7)에 송출된다.
- <64> 도 11은 본 발명의 또 다른 실시예를 나타낸다. 이 실시예에서는 도 9의 실시예에 있어서 다시 패턴발생기(201), 파일메모리(204) 및 타이밍발생기(205)를 테스트헤드(100)측으로 옮겨설치하고, 테스터메인프레임(200)에는 직렬데이터 송수신기(214)를 추가하여 패턴발생에 필요한 데이터 송신과, 시험결과수신을 광파이버(OPF4,OPF5)를 통하여 행하도록 구성함으로써 전체로서 도 9의 실시예 보다 더욱 사용광파이버수를 줄이고 있다.
- <65> 이 실시예에 있어서의 테스트헤드(100)의 핀유닛(110)에는 도 12표시와 같이, 파형제어기(130)에 부수하여 타이밍메모리(141)와, 패턴메모리(142)와, 파일메모리(143)를 설치하고, 테스트헤드(100)

측에서 패턴신호발생을 행하도록 구성하고 있다.

- <66> 직렬데이터 송수신기(214)는 피시험 집적회로 디바이스(DUT)의 하나의 단자(P)에 부여하는 패턴 데이터(RXX)를 미리 직렬신호로 광파이버(OPF4)를 통하여 테스트헤드(100)의 패턴메모리(124)에 보내어 기억시킨다. 또, 그 패턴데이터(RXX)와 함께 지연제어 데이터(타이밍 데이터; DCT)로 빈 시간을 이용하여 광파이버(OPF5)를 통하여 타이밍메모리(141)에 보내어 기억시킨다. 따라서, 시험개시전에 전단자본의 데이터를 테스터메인프레임(200)측에서 테스트헤드(100)에 설치한 각 핀 유닛(110)에 보내어 기억시킨다.
- <67> 테스트 개시와 함께 패턴메모리(142)에서 패턴데이터(PAD)를 판독하고, 그 패턴데이터를 파형정형회로(132)에서 아날로그파형을 갖는 패턴신호로 변환한다. 또, 타이밍메모리(141)에서 지연제어데이터(DCT)로 동시에 판독되고, 타이밍발생기(133)에서 테스트 주기를 나타내는 레이트신호(RAT)를 생성하고, 또한 그 레이트신호(RAT)를 데이터(DCT)에 대응하는 미소시간 지연시켜서 각종 타이밍신호를 발생시키고, 그 타이밍신호를 파형정형회로(132), 아날로그 비교기(104A), 논리비교회로(134)등에 분배하고, 각 비교 동작의 타이밍, 패턴신호의 상승, 하강 타이밍등을 규정한다.
- <68> 논리비교회로(134)에서 불일치가 발생할 때마다 파일메모리(143)의 불량발생어드레스에 불량을 표시하는 가령 H논리신호를 기입한다. 파일메모리(143)에 수용된 파일데이터(시험결과)는 시험중의 빈 시간을 이용하여, 또는 시험종료시에 메모리버스(MBUS)와, 직렬데이터송수신기(131)를 통하여 전기-광 변환기(E02)에서 광신호(TXX)로 변환되고, 광파이버(OPF5)를 통하여 테스터메인프레임(200)에 보내진다.
- <69> 발명의 효과
- <70> 이상 설명한 바와같이 본 발명에 따르면 테스터메인프레임(200)과 테스트헤드(100)사이에서 주고 받는 데이터 내지 클럭등의 신호는 모두 광파이버에 의해 전송하는 구성으로 했기 때문에 광파이버 직경은 굵어도 500 μm 정도이고, 전기케이블 보다 충분히 가늘다. 따라서, 가령 광파이버 개수가 종래의 전기케이블과 동수라 하더라도 광케이블 다발 직경은 작다. 또 광파이버는 전선보다 가볍기 때문에 광케이블을 다발로 하더라도 중량은 가볍고, 취급이 용이하다.
- <71> 또한, 도 9 또는 도 11표시와 같이, 직렬데이터송수신기(111A 및 131)를 사용함으로써 광케이블 개수를 적게할 수 있다. 특히 도 11 표시와 같이, 패턴메모리(142), 타이밍메모리(141), 파일메모리(143)를 설치함으로써 각종 신호를 공통의 광파이버로 전송시킬 수 있다. 따라서, 도 11 표시와 같이 광파이버 개수를 1단자당 6개 정도로 적게할 수 있는 이점이 있다. 이 결과, 테스터메인프레임(200)과 테스트헤드(100)사이를 접속하는 케이블군(300)의 직경을 작게할 수 있는 이점이 있다.
- <72> 또, 광파이버는 강쇠가 적은 특성을 가지고, 또 상호 광이 새지 않기 때문에 테스터메인프레임(200)과 테스트헤드(100)의 거리를 이격시킬 수 있다. 따라서, 가령 발열량이 큰 테스터메인프레임(200)을 테스트헤드(100)와는 별도의 공간에 설치할 수 있고 테스트헤드(100)만을 가령 글린룸에 설치하는 등의 배치를 채용할 수 있는 이점도 있다. 또, 광신호에서 신호를 주고 받을 수 있기 때문에 신호전송로에 중단저항을 설치할 필요가 없다. 따라서, 발열량이 적은 시험장치를 구성할 수 있는 이점도 있다.

(57) 청구의 범위

청구항 1

제어프로세서의 제어시에 패턴발생기에 의해 패턴데이터와 기대치 데이터를 발생하고, 그 패턴데이터를 파형정형회로에 의해 소정 패턴파형으로 변환하고, 드라이버에 의해 상기 패턴파형을 기준전압으로 피시험 IC디바이스에 인가하고, 상기 IC디바이스로 부터의 응답신호를 아날로그 비교기에 의해 기준논리레벨과 비교하여 논리판정하고, 판정된 논리를 논리비교회로에 의해 상기 패턴발생기로부터의 기대치 데이터와 비교하여 양호 불량을 판정하고, 불량데이터를 파일메모리에 기입하는 집적회로 디바이스 시험장치에 있어서,

상기 제어프로세서가 설치된 테스터메인프레임과,

상기 테스터메인프레임에 설치되어, 상기 드라이버에 대한 상기 기준전압과 상기 아날로그 비교기에 대한 상기 기준논리레벨을 설정하는 데이터를 직렬데이터로서 출력하는 제 1직렬데이터 송수신수단과,

상기 테스터메인프레임에 설치되어, 상기 직렬데이터를 광신호로 변환하는 전기광변환수단과,

상기 피시험 IC디바이스에 시험패턴을 인가하는 상기 드라이버와 그 응답의 논리를 판정하는 아날로그 비교기가 설치된 테스트헤드와,

상기 테스트헤드에 설치되고, 상기 광신호를 전기신호의 직렬데이터로 변환하는 광전기변환수단과,

상기 테스트헤드에 설치되어 상기 직렬데이터를 수신하고, 병렬의 기준전압데이터와 병렬의 기준논리레벨데이터로서 출력하는 제 2직렬데이터송수신 수단과,

상기 테스트헤드에 설치되어, 상기 병렬 기준전압 데이터 및 병렬 기준논리레벨 데이터가 부여되고, 각각 아날로그의 기준전압 및 기준논리레벨로 변환하고, 상기 드라이버와 상기 아날로그 비교기에 설정하는 DA변환수단과,

상기 전기광변환수단과 상기 광전기변환수단 사이를 접속하는 광파이버수단을 포함하는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 2

제 1 항에 있어서, 상기 제 2직렬데이터 송수신수단은, 수신한 직렬데이터를 유지하고, 각종 설정용 병렬데이터로서 출력하는 레지스터 수단을 포함하는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 3

제 2 항에 있어서, 테스트헤드측에 직류시험 유닛을 설치하고, 이 직류시험유닛에의 제어신호를 상기 테스트메인프레임측에서 광의 직렬신호로 전송하고, 직류시험유닛을 제어하여 상기 피시험 디바이스의 직류시험을 실행하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 4

제 3 항에 있어서, 상기 제 2직렬데이터 송수신 수단은 각 단자별로 설정하는 데이터 및 직류시험 결과를 테스트헤드측의 상기레지스터 수단에 저장과 동시에, 그 설정데이터 및 직류시험 결과를 상기 제 2직렬데이터 송수신 수단으로 테스트메인프레임에 광의 직렬신호로서 전송하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 5

제 4 항에 있어서, 상기 피시험 디바이스에 부여하는 패턴신호를 각 단자별로 광의 직렬신호로서 상기 테스트메인프레임에서 상기 테스트헤드에 공급하고 상기 테스트헤드에 설치한 상기 드라이버를 통하여 상기 피시험디바이스에 부여함과 동시에 상기 피시험디바이스에서 판독한 판독신호를 상기 테스트헤드에 설치한상기 아날로그 비교기로 정규의 H논리전압 및 L논리전압을 가지고 있는지 여부를 판정하고, 그 판정결과를 각 단자별로 상기 전기광 변환수단으로 광의 직렬신호로 변환하고, 상기 파이버수단을통하여 테스트메인프레임에 전송하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 6

제 3 항에 있어서, 상기 테스트헤드에 상기 피시험 디바이스의 각 단자에 대응하여 제 3직렬데이터 송수신수단과 상기 파형정형회로 및 상기 논리비교회로를 설치하고, 상기 테스트메인프레임에서 디지털의 패턴데이터를 각 단자별로 상기 테스트헤드에 광의 직렬신호로 전송하고, 상기 테스트헤드에 있어서 상기 제 3직렬데이터송수신 수단으로 수신하여 병렬패턴데이터로 변환하고, 이 병렬패턴데이터를 상기 파형정형회로로 아날로그의 패턴신호로 변환하고, 이 패턴신호를 드라이버를 통하여 상기 피시험디바이스의 각 단자에 부여함과 동시에, 상기 피시험디바이스의 판독신호를 상기 아날로그 비교기로 논리레벨이 정상인지 여부를 판정하고, 그 판정결과를 상기논리비교회로로 상기 테스트메인프레임에서 보내오는 디지털의 기대치패턴데이터와 논리비교하고, 그 논리비교결과를 상기 제 3직렬데이터 송수신수단을 통하여 광의 직렬신호로서 상기 테스트메인프레임에 전송하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 7

제 6 항에 있어서, 상기 테스트헤드에 상기 타이밍발생기를 설치하고, 상기 타이밍발생기에 상기 테스트메인프레임에서 광의 직렬신호로 전송한 디지털의 타이밍데이터를 상기 제 3직렬데이터 송수신 수단에서 병렬신호로 변환하여 부여하고, 상기 타이밍발생기에서 출력되는 타이밍신호에 따라 상기 파형정형회로, 상기논리비교회로, 상기 아날로그비교기 동작을 제어하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 8

제 3 항에 있어서, 상기 테스트헤드에 패턴메모리, 파일메모리, 타이밍메모리를 설치하고, 상기 패턴메모리 및 상기 타이밍메모리에 상기 테스트메인프레임에서 미리 패턴데이터 및 타이밍 데이터를 광신호로 전송하여 기억시키고, 시험개시와 함께 이들 메모리에서 패턴데이터와 타이밍데이터를 판독하고, 상기 파형정형회로 및 상기 타이밍발생기에 있어서 패턴신호와 타이밍신호를 생성하여 상기 피시험디바이스의 기능시험을 실행함과 동시에, 기능시험 결과를 상기 논리비교회로에서 얻고, 이 시험결과를 상기 파일메모리에 기억시키고, 그 기억을 광신호로 상기 테스트메인프레임에 전송하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 9

제어프로세서의 제어시에 패턴발생기에 의해 패턴데이터와 기대치 데이터를 발생하고, 그 패턴데이터를 파형정형회로에 의해 소정 패턴파형으로 변환하고, 드라이버에 의해 상기 패턴파형을 기준전압으로 피시험 IC디바이스에 인가하고, 상기 IC디바이스로부터의 응답신호를 아날로그 비교기에 의해 기준논리레벨과 비교하여 논리판정하고, 판정된 논리를 논리비교회로에 의해 상기 패턴발생기로부터의 기대치 데이터와 비교하여 양호 불량을 판정하고, 불량데이터를 파일메모리에 기입하는 집적회로 디바이스시험장치에 있어서,

상기 제어프로세서와, 상기 패턴발생기와, 상기 파형정형회로와, 상기 논리비교회로와, 상기 메모리가 설치된 테스터메인프레임과,

상기 테스터메인프레임에 설치되어, 상기 드라이버에 대한 상기 기준전압과 상기 아날로그 비교기에 대한 상기 기준논리레벨을 설정하는 데이터를 직렬데이터로서 출력하는 제 1직렬데이터 송수신수단과,

상기 테스터메인프레임에 설치되어, 상기 파형정형회로의 출력시형 패턴파형을 광신호로 변환하여 출력하는 제 1전기광 변환수단과,

상기 드라이버와, 상기 아날로그 비교기가 설치된 테스트 헤드와,

상기 테스트헤드에 설치되어 광신호로서 부여된 시험패턴파형을 전기신호의 시험패턴파형으로 변환하고, 상기 드라이버에 부여하는 제 1광전기 변환수단과,

상기 테스트헤드에 설치되어, 상기 아날로그 비교기의 비교결과를 광신호로 변환하는 제 2전기광 변환수단과,

상기 테스터메인프레임에 설치되어, 광신호로서 부여된 비교결과를 전기신호로 변환하고, 상기 논리비교회로에 부여하는 제 2광전기변환수단과,

상기 테스터메인프레임에 설치되어, 상기 직렬데이터를 광신호로 변환하는 제 3전기광변환수단과,

상기 테스트헤드에 설치되어, 상기 광신호를 전기신호의 직렬데이터로 변환하는 제 3광전기변환수단과,

상기 테스트헤드에 설치되어, 상기 직렬데이터를 수신하고, 병렬의 기준전압데이터와 병렬의 기준논리레벨로서 출력하는 제 2직렬데이터 송수신수단과,

상기 테스트헤드에 설치되어, 상기 병렬 기준전압 데이터 및 병렬 기준논리 레벨데이터가 부여되고, 각각 아날로그의 기준전압 및 기준논리레벨로 변환하고, 상기 드라이버와 상기 아날로그 비교기에 설정하는 DA변환수단과,

상기 제 1전기광 변환수단의 출력과 상기 제 1광전기 변환수단의 입력사이를 접속하고, 시험패턴 광신호를 전송하는 제 1광 파이버수단과,

상기 제 2전기광 변환수단의 출력과 상기 제 2광전기변환수단의 입력사이를 접속하고, 비교결과 광신호를 전송하는 제 2광파이버 수단과,

상기 제 3전기광변환수단과 상기 제 3광전기변환수단 사이를 접속하는 제 3광파이버 수단을 포함하는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 10

제 9 항에 있어서, 상기 제 2직렬데이터 송수신수단은 수신한 직렬데이터를 유지하고 각종 설정용 병렬데이터로서 출력하는 레지스터 수단을 포함하는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 11

제 10 항에 있어서, 테스트헤드측에 직류시험 유닛을 설치하고, 이 직류시험 유닛에의 제어신호를 상기 테스터메인프레임측에서 광의 직렬신호로 전송하고, 직류시험 유닛을 제어하여 상기 피시험 디바이스의 직류시험을 실행하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

청구항 12

제 11 항에 있어서, 상기 제 2직렬데이터 송수신수단은 각 단자별로 설정하는 데이터 및 직류시험결과를 테스트헤드 측의 상기 레지스터 수단에 저장함과 동시에, 그 설정데이터 및 직류시험결과를 상기 제 2직렬 데이터 송수신수단으로 테스터메인프레임에 광의 직렬신호로서 전송하도록 구성되어 있는 것을 특징으로 하는 집적회로 디바이스 시험장치.

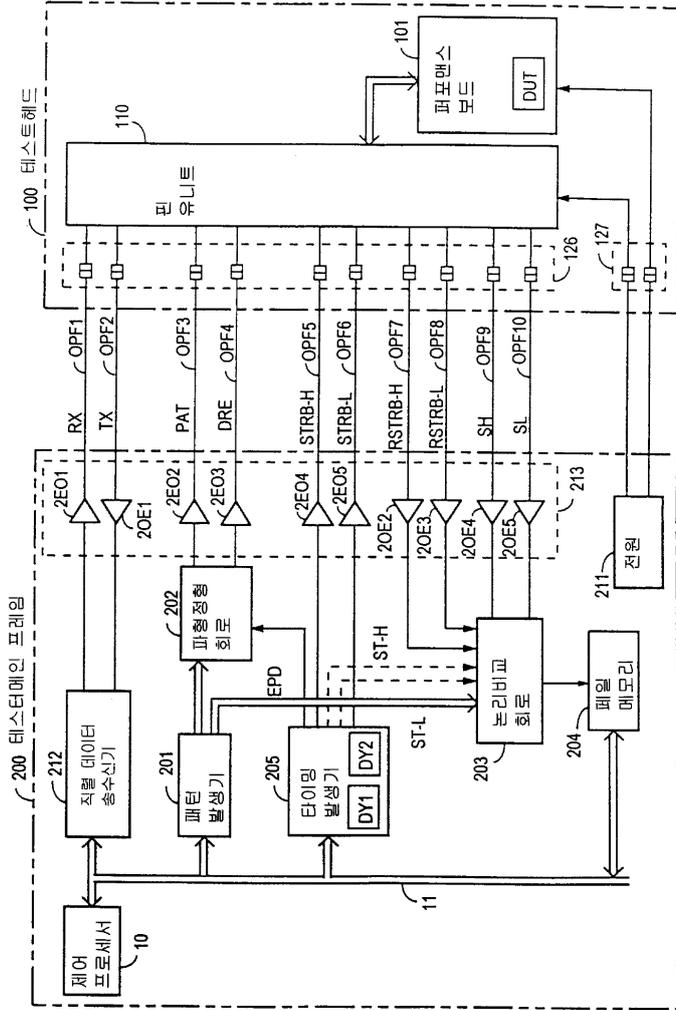
청구항 13

제 3, 4, 11 또는 12 항중 어느 한항에 있어서, 상기 테스트 헤드에 설치되고 상기 드라이버의 출력과 상기 직류시험유닛의 출력을 선택적으로 상기 피시험 집적회로 디바이스에 접속하는 릴레이 매트릭스를 포함하는 것을 특징으로 하는 집적회로 디바이스 시험장치.

요약

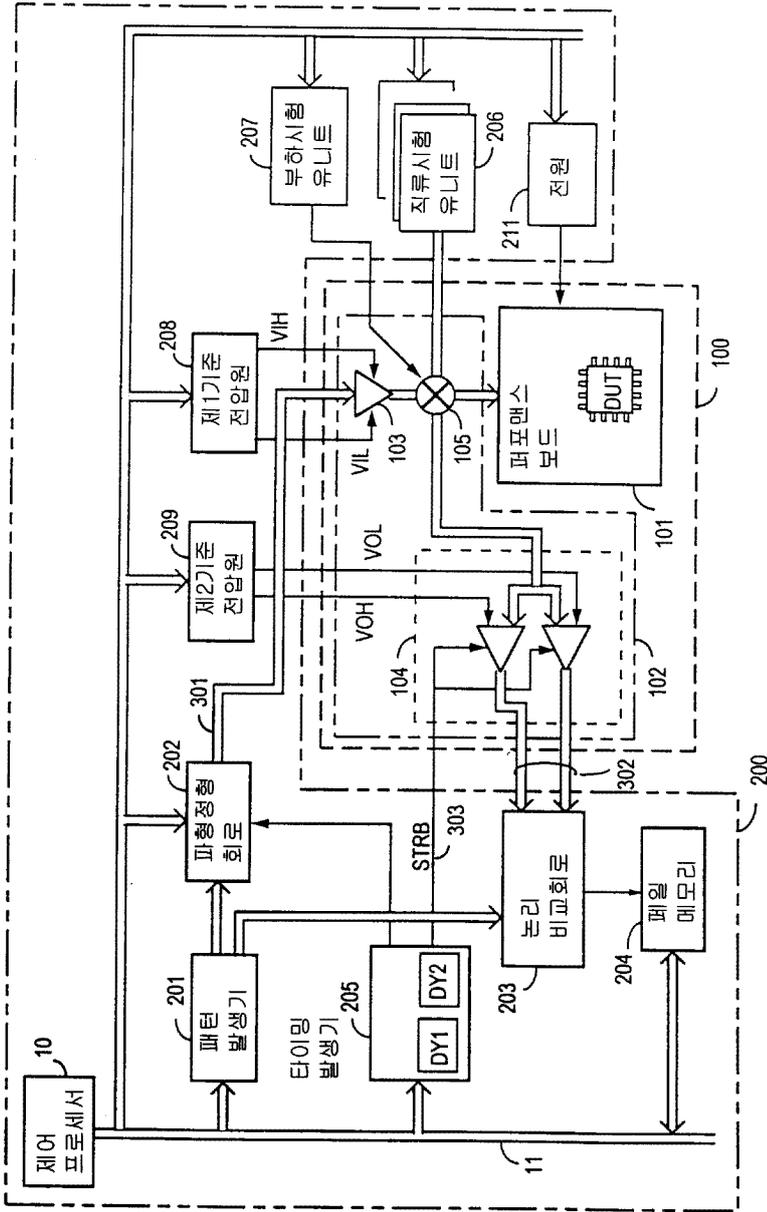
테스터메인프레임과 테스트헤드 사이에서 주고 받는 신호의 적어도 1부를 광신호로 치환하고, 광 파이버에 의해 신호전송로를 구성하여 테스트헤드에 접속시킨 피시험집적회로 디바이스를 시험하는 구성으로 함으로써 테스터메인프레임과 테스트헤드 사이를 접속하는 케이블군을 가늘게, 또한 연장가능하게 한다.

대표도

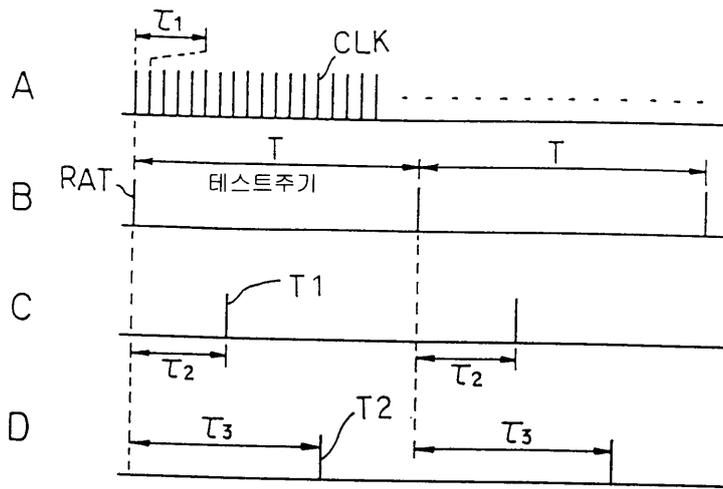


도면

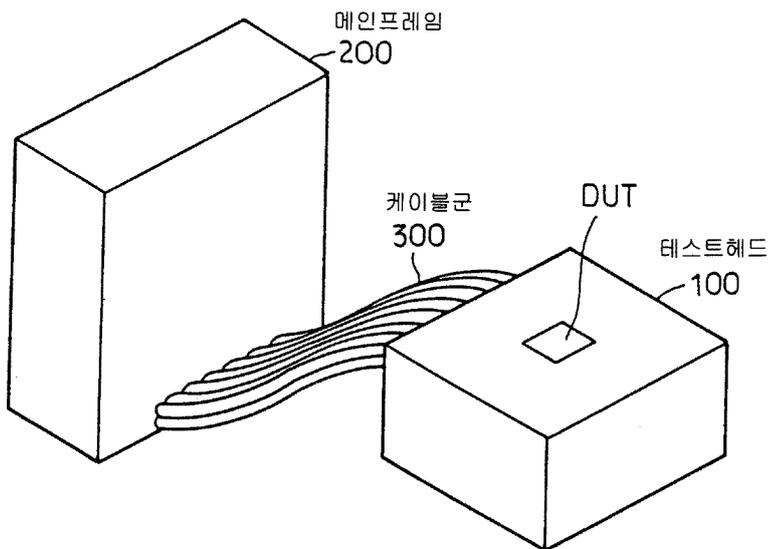
도면1



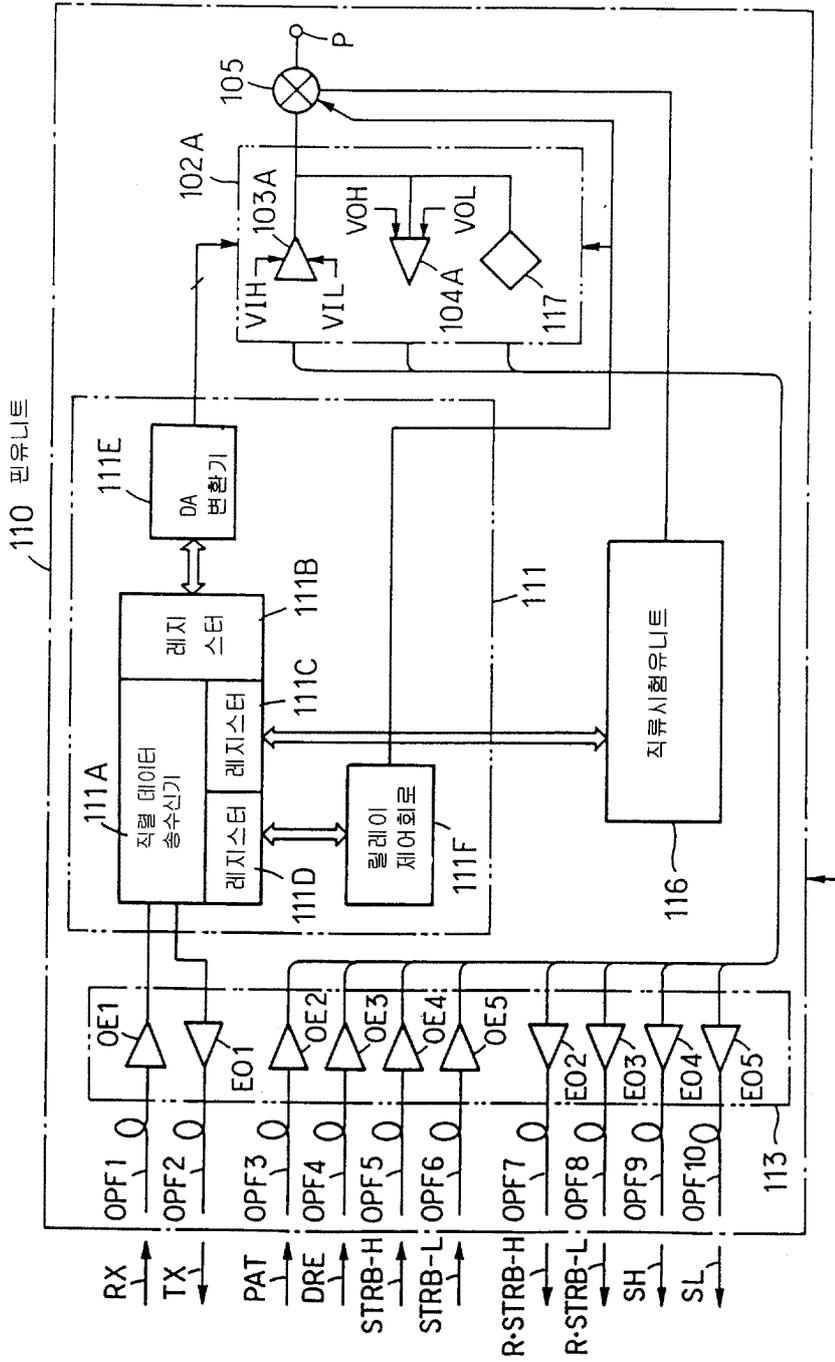
도면2



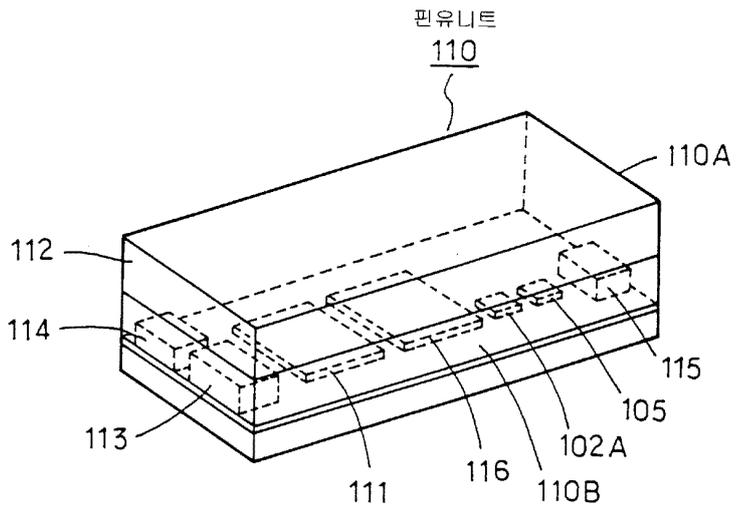
도면3



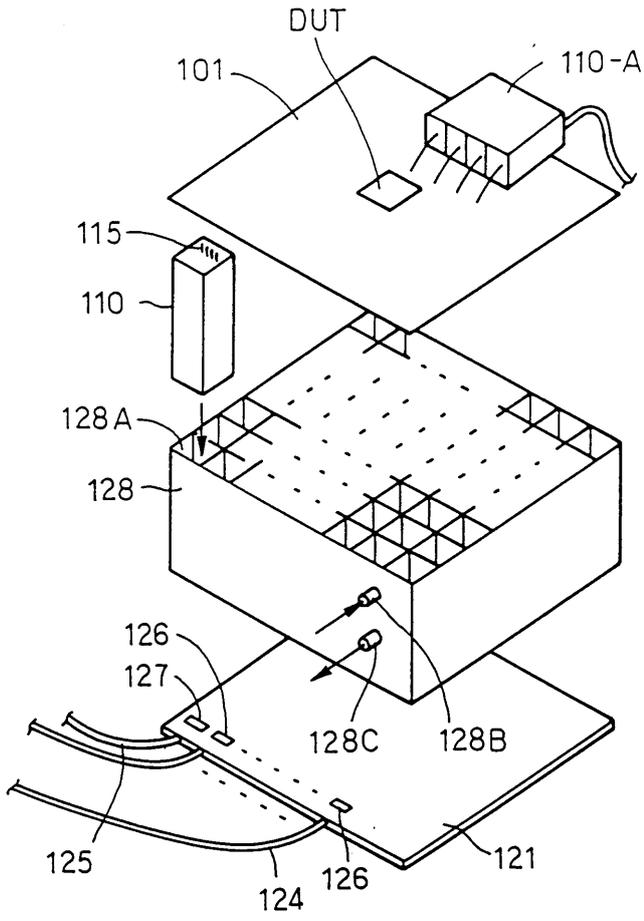
도면5



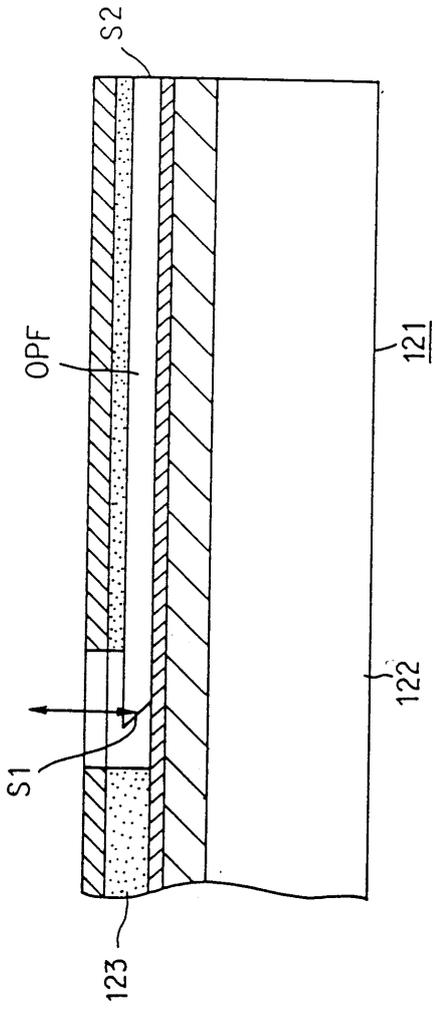
도면6



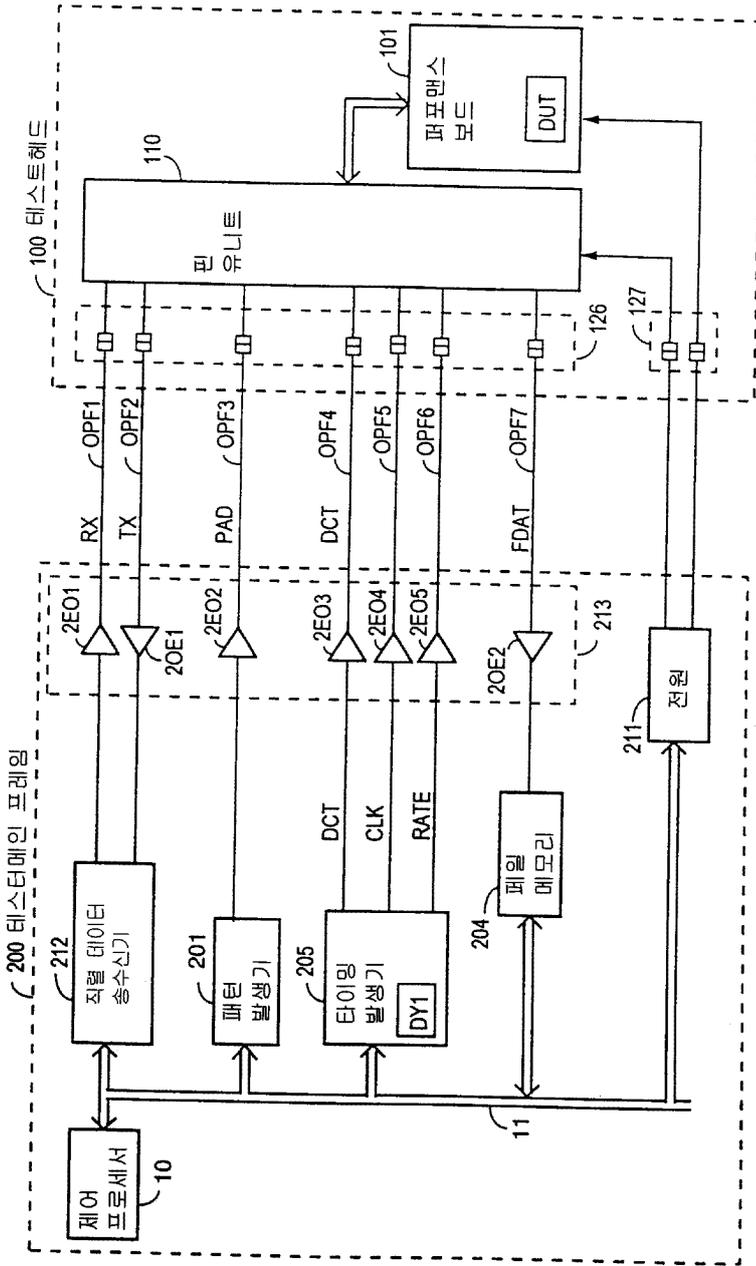
도면7



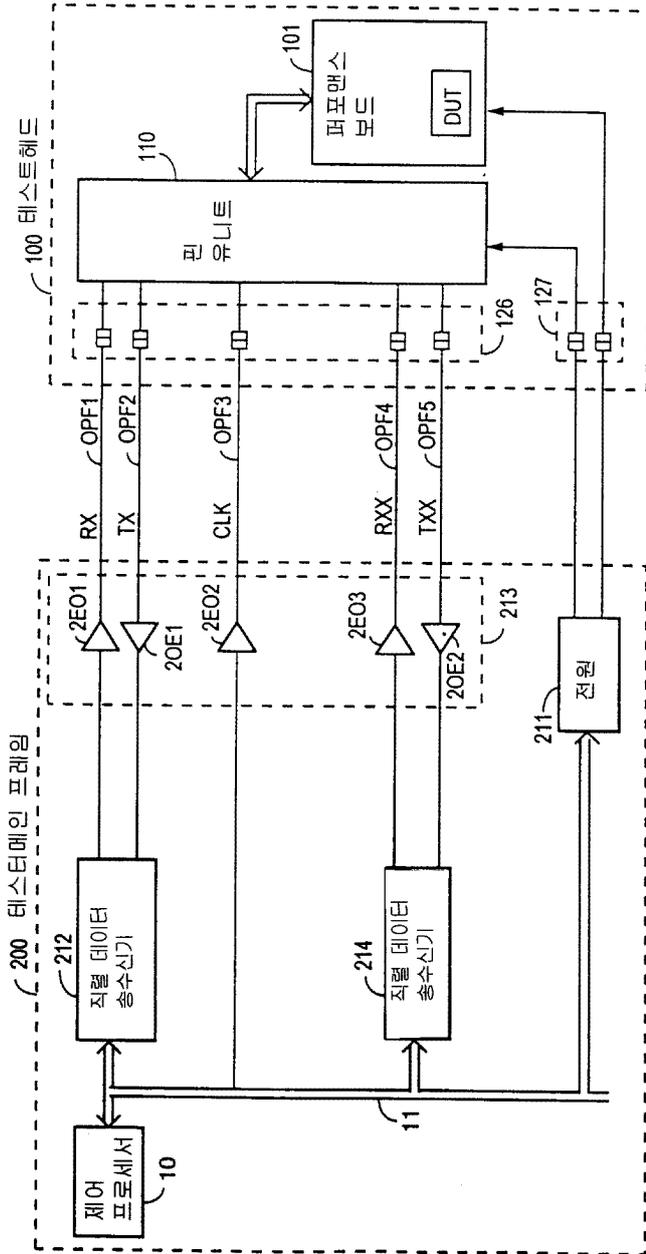
도면8



도면9



도면11



도면12

