



(12) 发明专利

(10) 授权公告号 CN 1756856 B

(45) 授权公告日 2011.10.12

(21) 申请号 200480005515.5

C23C 14/58(2006.01)

(22) 申请日 2004.02.26

H01L 51/30(2006.01)

(30) 优先权数据

C23C 14/02(2006.01)

60/451,178 2003.02.27 US

(56) 对比文件

60/506,128 2003.09.25 US

US 4082569 A, 1978.04.04, 全文.

(85) PCT申请进入国家阶段日

J.-Y. Kim, E. Barnat, E. J.

2005.08.29

Rymaszewski, T.-M. Lu. Frequency-dependent pulsed directcurrentmagnetron sputtering of titanium oxide films. JOURNAL OF VACUUM SCIENCE & TECHNOLOGY A-VACUUM SURFACES AND FILMS 19 2. 2001, 19(2), 429-434 页.

(86) PCT申请的申请数据

喻志农, 郑德修. 等离子体显示器的介质保护膜. 真空电子技术 2. 2001, (2), 19-22 页.

PCT/US2004/005531 2004.02.26

章吉良, 李明, 杨春生, 赵小林, 宋柏泉. 溅射气体和基板偏压对溅射 Al2O3 薄膜内应力和密度的影响. 真空科学与技术 16 1. 1996, 16(1), 58-61 页.

(87) PCT申请的公布数据

审查员 李银锁

WO2004/077519 EN 2004.09.10

(73) 专利权人 希莫菲克斯公司

地址 美国加利福尼亚州

(72) 发明人 穆昆丹·纳拉西姆汉

理查德·E·德马雷

彼得·布鲁克斯

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 陈平

(51) Int. Cl.

C23C 14/34(2006.01)

权利要求书 2 页 说明书 27 页 附图 20 页

C23C 14/08(2006.01)

(54) 发明名称

电介质阻挡层膜

(57) 摘要

依照本发明，提出一种电介质阻挡层。依照本发明的阻挡层包含用脉冲-DC、衬底偏压的物理气相沉积法沉积在衬底上的致密化的无定形电介质层，其中致密化的无定形电介质层是阻挡层。依照本发明的形成阻挡层的方法包括提供衬底，并用脉冲-DC、偏压、宽靶物理气相沉积方法在衬底上沉积高度致密的、无定形的、电介质材料。而且，该方可以包括在衬底上进行软金属透气处理。这样的阻挡层可以用作电学层、光学层、免疫学层或摩擦层。

CN 1756856 B

1. 一种阻挡结构, 该阻挡结构包含 :

以物理气相沉积溅射法沉积在衬底上的致密化的无定形电介质层, 其中所述衬底在沉积过程中是偏压的, 通过窄带阻滤波器, 基于与衬底偏压相关的频率, 靶接收脉冲 DC 电势,

其中所述致密化的无定形电介质层形成阻挡结构, 所述阻挡结构包括至少一种阻挡层。

2. 权利要求 1 的阻挡结构, 其中所述靶包含大面积靶。
3. 权利要求 1 的阻挡结构, 其中阻挡结构起到光学层的作用。
4. 权利要求 3 的阻挡结构, 其中光学层包含 TiO₂ 层。
5. 权利要求 3 的阻挡结构, 其中光学层包含氧化铝 / 二氧化硅层。
6. 权利要求 3 的阻挡结构, 其中在进行物理气相沉积过程前对衬底进行软金属透气处理。
7. 权利要求 6 的阻挡结构, 其中软金属透气处理是铟 - 锡蒸气处理。
8. 权利要求 1 的阻挡结构, 其中阻挡结构起到电学层的作用。
9. 权利要求 8 的阻挡结构, 其中电学层包含电容层。
10. 权利要求 9 的阻挡结构, 其中电容层是 TiO₂ 层。
11. 权利要求 9 的阻挡结构, 其中电容层是氧化铝 / 二氧化硅层。
12. 权利要求 8 的阻挡结构, 其中电学层包含电阻层。
13. 权利要求 8 的阻挡结构, 其中在进行物理气相沉积过程前对衬底进行软金属透气处理。
14. 权利要求 13 的阻挡结构, 其中软金属透气处理是铟 - 锡蒸气处理。
15. 权利要求 1 的阻挡结构, 其中阻挡结构起到摩擦层的作用。
16. 权利要求 15 的阻挡结构, 其中摩擦层是 TiO₂ 层。
17. 权利要求 15 的阻挡结构, 其中摩擦层是氧化铝 / 二氧化硅。
18. 权利要求 15 的阻挡结构, 其中在进行物理气相沉积过程前对衬底进行软金属透气处理。
19. 权利要求 18 的阻挡结构, 其中软金属透气处理是铟 - 锡蒸气处理。
20. 权利要求 1 的阻挡结构, 其中阻挡结构起到生物免疫相容层的作用。
21. 权利要求 20 的阻挡结构, 其中生物免疫相容层是 TiO₂ 层。
22. 权利要求 20 的阻挡结构, 其中在进行物理气相沉积过程前对衬底进行软金属透气处理。
23. 权利要求 22 的阻挡结构, 其中软金属透气处理是铟 - 锡蒸气处理。
24. 权利要求 1 的阻挡结构, 其中电介质层是 TiO₂。
25. 权利要求 1 的阻挡结构, 其中用于形成电介质层的靶含有 92% 浓度的 Al 和 8% 浓度的 Si, 基于阳离子浓度。
26. 权利要求 1 的阻挡结构, 其中用于形成电介质层的靶是由金属镁形成的。
27. 权利要求 1 的阻挡结构, 其中靶材料包含选自 Mg、Ta、Ti、Al、Y、Zr、Si、Hf、Ba、Sr、Nb 以及它们的组合的材料。
28. 权利要求 27 的阻挡结构, 其中靶材料包括一定浓度的稀土金属。
29. 权利要求 1 的阻挡结构, 其中靶材料包含低氧化物, 所述低氧化物选自以下组成的

组 :Mg、Ta、Ti、Al、Y、Zr、Si、Hf、Ba、Sr、Nb 和它们的组合。

30. 权利要求 1 的阻挡结构, 其中在进行物理气相沉积过程前对衬底进行软金属透气处理。

31. 权利要求 30 的阻挡结构, 其中软金属透气处理是铟 - 锡蒸气处理。

32. 权利要求 1 的阻挡结构, 其中电介质层具有的缺陷的浓度小于 1 每平方厘米。

33. 权利要求 1 的阻挡结构, 其中阻挡结构的水蒸汽透过率小于 $1 \times 10^{-2} \text{ gm/m}^2/\text{天}$ 。

34. 权利要求 1 的阻挡结构, 其中阻挡结构在连续膜中光学衰减小于 0.1dB/cm。

35. 权利要求 1 的阻挡结构, 其中阻挡结构具有的厚度小于 500nm。

36. 权利要求 35 的阻挡结构, 其中阻挡结构的水蒸汽透过率小于 $1 \times 10^{-2} \text{ gm/m}^2/\text{天}$ 。

37. 权利要求 1 的阻挡结构, 其中阻挡结构的厚度小于 1 微米且阻挡结构的水蒸汽透过率小于 $1 \times 10^{-2} \text{ gm/m}^2/\text{天}$ 。

38. 权利要求 1 的阻挡结构, 其中阻挡结构作为薄膜晶体管用的栅极氧化物工作。

39. 一种形成阻挡层的方法, 该方法包括 :

提供衬底 ;

用物理气相沉积溅射方法在衬底上沉积高度致密的、无定形的、电介质材料, 其中所述衬底是偏压的, 通过窄带阻滤波器, 基于与衬底偏压相关的频率, 宽靶接收脉冲 DC 电势,。

40. 权利要求 39 的方法, 该方法还包括 :

在将电介质材料沉积到衬底上之前在衬底上进行软金属透气处理。

41. 权利要求 39 的方法, 其中电介质材料是由包含基于阳离子浓度 92% Al 和 8% Si 的靶形成的。

42. 权利要求 39 的方法, 其中电介质材料是由包含钛的靶形成的。

43. 权利要求 39 的方法, 其中电介质材料是由包含选自 Mg、Ta、Ti、Al、Y、Zr、Si、Hf、Ba、Sr、Nb 以及它们的组合的材料的靶材料形成的。

44. 权利要求 40 的方法, 其中软金属透气处理是铟 / 锡透气处理。

电介质阻挡层膜

[0001] 相关申请

[0002] 本申请要求如下申请的优先权：由 Richard E. Demaray, Mukundan Narasimhan 和 Hongmei Zhang 于 2003 年 2 月 27 日提交的美国临时申请 60/451,178, “Dielectric Barrier Film,”，通过引用以将其全部内容结合在此，以及 Mukundan Narasimhan 和 Peter Brooks 于 2003 年 9 月 25 日提交的美国临时申请 60/506,128, “Indium Nucleation Layer”，通过引用将其全部内容形式结合在此。

技术领域

[0003] 本发明涉及电介质阻挡膜，具体而言，涉及由高密度光学材料形成的用于光、电、摩擦和可生物植入器件的电介质阻挡膜。

背景技术

[0004] 作为用于有机发光二极管 (OLED) 和其他光学或光电器件的保护层，电介质阻挡层变得日益重要。典型地，电介质阻挡层是具有合适的电、物理和光学性质的沉积薄膜，用于保护和增强其他器件的操作。电介质阻挡层可用于光、电和摩擦器件中。例如，触摸屏显示器需要光学透明保护层来防止大气污染物的透过以及防止物理磨损。

[0005] 许多可用于形成这种电介质层的薄膜沉积技术包括某些形式的离子致密化或者衬底偏压致密化。致密化方法消除了真空沉积、化学气相沉积 (CVD) 或物理气相沉积 (PVD) 薄膜所典型具有的柱状薄膜结构。众所周知，可以通过安排二级离子源在沉积过程中“轰击”该膜来实现这种致密化。例如，参见 W. Essinger “Ion sources for ion beam assisted thin film deposition,” Rev. Sci. Instruments (63) 11–5217 (1992)。还参见 Hrvoje Zorc 等, Proceedings of the Society of Vacuum Coaters, 41st Annual Technical Conference Proceedings, 243–247, 1998, 该论文讨论了湿气暴露对电子束蒸发膜 (e- 束) 波长位移的影响。具体而言，Zorc 等证明电子束蒸发的膜 (e- 束膜) 与用直接离子束源沉积的 e- 束膜相比，在 25°C 下暴露于 30% 湿度后，前者的波长位移的改善系数为 15 左右。

[0006] D. E. Morton 等证明了由交替的多层 SiO₂ 和 TiO₂ 组成的宽带电介质通道滤波器，这些层是用“冷阴极离子源”产生氧离子而沉积的，其目的是提供“作为低折射率材料的二氧化硅和二氧化钛、五氧化钽或者五氧化铌的致密光学膜的湿气稳定叠层”，D. E. Morton 等, Proceedings of the Society of Vacuum Coaters, 41 届技术年会, 1998 年 4 月 18 ~ 23 日。Morton 等所述的结果表明如通过在安装于旋转台板上的衬底上沉积的单电介质层的光学性能而测量的，获得了对最高达 100% 湿度的室温耐湿性。Morton 等测试的六种样品的消光系数从 0.1 变化到 1.6 ppt，表明在电介质层中存在显著浓度的缺陷或者吸收中心。另外，Morton 等没有报道对于离子束能在 134 ~ 632 伏之间和离子束流最大为 5 安培时，膜厚度或者膜厚度均匀度的数据。因此，Morton 等未能描述可以用作光学器件用的良好阻挡层工作的膜。

[0007] 自偏压物理气相沉积，例如离子涂布或者活化反应沉积，是熟知的提供硬耐磨涂

层的方法。但是,这些涂层或者是在几百伏偏压下沉积的并用离子流 (ion flux) 穿透表面以与衬底材料反应形成穿透表面处理,或者它们是离子辅助的,以减少膜的柱状结构。“滤过阴极真空电弧 (filtered cathodevacuum arc)” (FCVA- 参考文件 -http://www.nanofilm-systems.com/eng/fcva_technology.htm) 已经被用于从离子流形成致密膜。在这种情况下,产生离子,并且通过磁矢量将其从中性蒸气流分离,使只有带正电荷的物种碰撞衬底。可以预设偏压,以获得从约 50 伏到几百伏范围的平均平动能。更低的离子能未见报道,原因在于分离和引导具有有用空间电荷密度的低能离子流的问题。尽管由于在高离子能下再溅射而非常粗糙,但是可以用该方法在商业利用的水平上将氧化铝和其他材料例如四面体状碳的硬保护层沉积切削工具和螺旋钻上。由于涂层物种受离子流限制,涂布速度低。最好或者最硬的碳膜通常是用最低沉积速度沉积的,即在直径最大为 12” 的衬底上的最低沉积速度为 0.3 纳米 / 秒。

[0008] 通过将沉积温度升高到 230°C 以上,用 FCVA 沉积的 ZnO 膜的单层膜在 600nm 波长处的透射率从室温下的约 50% 增加到 80% 以上,其中 600nm 处最大透射率约 90%,是在 430°C 沉积温度而且衬底偏压不超过约 50 伏下获得的。这种高温处理显示了热退火方法用于修复对膜的离子诱导损伤的用途。对于使用 200 伏偏压的 FCVA 沉积而言,透射率得到极大的减小。已经显示用这种方式沉积的 FCVA 膜是多晶态的。这种 FCVA 层中表现出的缺陷结构太大而不能形成有效的光学阻挡层。另外,晶体膜的离子溅射依赖于晶体取向,导致更高的表面粗糙度。形成于保护层中的缺陷结构可能降低该层的光学质量,而且还提供了大气污染物扩散通过该层的路径,从而损害该层的保护性。

[0009] 离子偏压膜已经显示出朝着提供用于保护电子和光学膜,例如光电膜、半导体膜和电致发光膜的满意阻挡层目标的显著进步。特别是用这种膜可以保护使用钙或者其他非常活泼金属掺杂的电极和其他吸湿性或活性材料的有机发光二极管。但是,据报道迄今为止的大多数偏压方法,滤过的阴极真空电弧涂层技术或者 FCVAC 法,制造的膜的粒子密度大于约 1 个缺陷 / 平方厘米。可能该方法中使用的该电压下的高再溅射速度造成表面粗糙化。当然,粒子的存在表示有缺陷,通过该缺陷,水蒸汽或者氧的扩散可以进行。用 FCVAC 法形成的表面的粗糙度同样也影响应力和形态,并且影响透明度,以及折射系数的均匀度。再溅射膜可以从处理室罩上剥落,或者被离子束方法中存在的大电场拉到膜表面。在任一情况下,对于大于膜厚度的粒子缺陷密度也决定了针孔密度或者由膜的不连续沉积造成的其他缺陷,这种不连续沉积是因为视线膜 (line of sight films) 不能涂覆大于膜厚度的粒子,更不用说大小超过膜厚度许多倍的粒子。

[0010] 在粒子 - 偏压或者自 - 偏压能超过几个电子伏特的情况下,参与偏压处理的离子的平动能可能超过膜的化学结合能。于是,撞击离子既可能向上散射已有膜的原子,又可能向后溅射已有膜的原子。同样,参与离子可能被吸附到生长膜中,也可能从膜表面散射或吸附。已有膜的溅射和从已有膜的散射在与水平方向成约 45° 的入射角下都是优选的。在大多数离子涂层方法中,离子束是沿着法线入射到所涂表面上的。但是,正如所指出的,在超过化学阈值的离子能下,特别是在超过约 20 伏的能量下,超过化学结合能的离子能所造成的膜或者衬底的损害是显著的,并且导致表面粗糙,增强的光吸收特性和产生缺陷。

[0011] 在 FCVA 方法的情况下,粗糙度是膜厚度的递增函数,从 50 纳米膜的约 0.2 纳米粗糙度增加到 400 纳米 Cu 膜的约 3 纳米粗糙度,表明由于被自偏入射的铜离子的区别溅射,

多晶铜表面基本上是粗糙的。这样的膜将散射光，特别是在具有不同折射系数的两层之间的界面处。至今，还没有发现 FCVA 制造的膜的阻挡或者电介质性。

[0012] 沉积膜的充电也是离子束沉积电介质的一个特殊问题。例如，至今已知没有低温电介质，也没有离子束电介质已经显示出能够提供晶体管栅极层所需的电质量。离子束将带电的离子嵌入膜中，导致大的负平面带电压和电场，这些在低于约 450°C 的温度下不能被钝化。电介质层表面电荷导致电容的缓慢积聚，阻止了在晶体管应用中灵敏地开始传导。因此，没有这样沉积的低温电介质，无论偏压还是未偏压的，被提出用于低温晶体管应用，或者是现今已知的。

[0013] 所以，存在对在光、电、摩擦和生物医学应用中用作阻挡层的高质量致密电介质层的需求。

发明内容

[0014] 依照本发明，提出由金属氧化物层形成的一层或多层电介质层，所述的金属氧化物层是用脉冲、偏压、大面积物理气相沉积法沉积的。依照本发明的电介质阻挡层可以由至少一层高致密化的金属氧化物层形成。依照本发明的电介质阻挡层可以是具有超低缺陷浓度的高度致密化的、高度均匀的、超光滑的无定形层，该层提供作为保护层的防止底下结构物理磨损和大气污染的优良性能，以及覆盖可以沉积以形成电学、光学或医学器件的结构。依照本发明的阻挡层还可以是自保护的光学层、电学层或者摩擦层，这些层可以灵活运用于光学或电学器件中。

[0015] 因此，依照本发明的阻挡层包括通过脉冲-DC、衬底偏压的物理气相沉积法沉积在衬底上的致密无定形电介质层，其中致密无定形电介质层是阻挡层。该沉积还可以用大面积靶进行。依照本发明的形成阻挡层的方法包括：提供衬底，和在衬底上用脉冲-dc、偏压、宽靶物理气相沉积法沉积 高度致密的无定形电介质材料。此外，该方法可以包括衬底上进行软金属透气处理。

[0016] 电介质阻挡层叠层可以包括任意数量的独立层，这些层包含一层或多层依照本发明的阻挡层。在一些实施方案中，独立的阻挡层可以是光学层。例如，可以典型地安排交替排列的低和高折射系数的金属氧化物材料层，以在光学器件中形成抗反射或者反射涂层。这样，依照本发明的电介质阻挡层在提供保护功能的同时也成为光学器件的一个功能部分。例如，在本发明的一些实施方案中，可以将依照本发明的电介质阻挡层用于空穴增强的 LED 应用中，或者用于晶体管结构的形成和保护。另外，依照本发明的阻挡层某些实施方案的有利电介质性质可以被用作电介质层，以形成电阻器或电容性电介质。

[0017] 在一些实施方案中，可以在沉积阻挡层之前进行软金属（例如钢）透气处理。对于依照本发明的阻挡层的实施方案，表明这种透气处理显著改善了表面粗糙度并增强 WVTR 特性。

[0018] 下面将参照如下附图对本发明的这些和其他实施方案进行进一步的讨论和解释。应当理解上述的概述和如下的详述都仅是示范和解释性的，对本发明所要求的没有限制意义。而且，关于依照本发明的阻挡层的沉积或性能或者软金属透气处理所提出的具体解释或理论仅用于解释，而不能认为是对本公开内容或者权利要求范围的限制。

附图说明

- [0019] 图 1A 和 1B 图示了用于沉积依照本发明的阻挡层膜的沉积装置。
- [0020] 图 1C 图示了依照本发明实施方案的沉积在衬底上的阻挡层。
- [0021] 图 2A、2B、2C、2D、2E 和 2F 图示了具有依照本发明实施方案的阻挡层电介质叠层的器件的实例。
- [0022] 图 3 显示了利用依照本发明实施方案的阻挡层电介质叠层的微腔增强的 LED 结构。
- [0023] 图 4 显示了具有依照本发明实施方案的阻挡层电介质叠层的底栅极晶体管器件。
- [0024] 图 5 显示了具有依照本发明实施方案的阻挡层电介质叠层的顶栅极晶体管器件。
- [0025] 图 6 显示了类似于图 3 中所示的、用依照本发明实施方案的阻挡层电介质叠层进一步保护的微腔增强的 LED 结构的一个实例。
- [0026] 图 7 显示了类似于图 3 中所示的、用依照本发明实施方案的阻挡层电介质叠层进一步保护的微腔增强的 LED 结构的另一个实例。
- [0027] 图 8 显示了长时间暴露于高湿高温环境后的沉积在活性铝层上的依照本发明实施方案的 TiO_2 阻挡层的一个实例。
- [0028] 图 9 显示了长时间暴露于高湿高温环境后的沉积在活性铝层上的依照本发明实施方案的二氧化硅 / 氧化铝阻挡层的一个实例。
- [0029] 图 10 显示了依照本发明实施方案的阻挡层电介质叠层一个实施方案的横截面的 SEM 照片。
- [0030] 图 11 显示了依照本发明实施方案的阻挡层电介质叠层的各种实例的透射率 - 波长曲线。
- [0031] 图 12A 和 12B 图示了依照本发明实施方案经过和不经过软金属透气处理而沉积的单个阻挡层结构。
- [0032] 图 13 显示了可用于测试阻挡层的 Flexus 应力测量装置。
- [0033] 图 14 图示了使用图 13 中所述 Flexus 应力测量装置的晶片弓的测量。
- [0034] 图 15 图示了在沉积后通过单个温度循环，依照本发明实施方案的各种沉积的阻挡层中作为温度函数的应力。
- [0035] 图 16A、16B、16C 和 16D 显示了依照本发明实施方案的一些阻挡层的表面粗糙度的原子力显微方法的测量结果。
- [0036] 图 17 图示了可用于表征依照本发明实施方案沉积的阻挡层的水蒸汽透过试验。
- [0037] 图 18A 到 18D 图示了不同 In/Sn 透气处理参数对依照本发明的沉积阻挡层表面粗糙度的影响。
- [0038] 图 19A 和 19B 图示了衬底对表面粗糙度的影响。
- [0039] 图 20 图示了进一步作为薄膜栅极氧化物工作的依照本发明的阻挡层。
- [0040] 图 21A 和 21B 图示了衬底组成对依照本发明的沉积阻挡层表面粗糙度的影响。
- [0041] 图 22A 和 22B 图示了依照本发明实施方案的阻挡层沉积特性影响表面粗糙度。
- [0042] 图中，名称相同的元件具有相同或类似的功能。

具体实施方式

[0043] 依照本发明某些实施方案的阻挡层是用脉冲 -dc、衬底偏压的宽靶物理气相沉积方法沉积的，该方法将在下面这种阻挡层的一些具体实例中进一步描述。可以将依照本发明实施方案的阻挡层的一些实施方案表征为具有特别低缺陷浓度和高表面光滑度的高度致密化的、高度均匀的、高无定形的层。而且，依照本发明实施方案的阻挡层可以具有有利的光和电特性，使得这种阻挡层可以是用这些层形成的光或电器件中的自保护光学层或电学层。

[0044] 例如，依照本发明的阻挡层的一些实施方案可以具有优异的光学透明性。而且，各个阻挡层的折射系数依赖于沉积材料，因此叠加依照本发明的多个阻挡层可以得到高度可控的和自保护的、反射或抗反射的光学器件用的涂层。另外，依照本发明一些实施方案的阻挡层可以掺杂光学活性杂质来形成光学活性层，这些层也是自保护的。例如，沉积稀土离子，例如铒和镱，可以得到光学放大器或者变频器。

[0045] 另外，依照本发明的阻挡层的实施方案可以具有高度有利的电介质性质，因此可以用作自保护电学层。例如，依照本发明实施方案的一些阻挡层可以用作电阻层。其他实施方案可以在电容器件中用作高电介质常数层。下面将进一步讨论可以用于这种器件的电介质阻挡层的实施方案。

[0046] 氧化物膜的 RF 溅射的讨论见 Demaray 等人于 2001 年 7 月 10 日提交的申请，申请序号为 09/903, 050（‘050 申请），标题为“Planar Optical Devices and Methods for Their Manufacture”，转让给和本发明相同的受让人，通过引用将其全部内容结合在此。此外，可用于依照本发明的反应器中的靶的讨论见于 2002 年 3 月 16 日提交的美国申请序号 10/101, 341，转让给和本发明相同的受让人，通过引用将其全部内容结合在此。用脉冲 -dc、衬底偏压的宽靶物理气相沉积 (PVD) 方法沉积氧化物的方法进一步讨论于 2002 年 3 月 16 日提交的美国申请序号 10/101863（以下称作“脉冲偏压法”），转让给与本发明相同的受让人，通过引用将其全部内容结合在此。

[0047] 图 1A 和 1B 图示了依照本发明实施方案用于从靶 12 溅射物质的反应器装置 10。在一些实施方案中，装置 10 可以是，例如从 Applied Komatsu 的 AKT-1600 PVD (400×500mm 衬底大小) 系统或者 Applied Komatsu, Santa Clara, CA. 的 AKT-4300 (600×720mm 衬底大小) 系统改装而来的。例如，AKT-1600 反应器有三个或四个通过真空输送室连接的沉积室。可以改装这些 AKT PVD 反应器，使在材料膜的沉积过程中将脉冲 DC 电能供应在靶上而 RF 电能供应在衬底上。

[0048] 装置 10 包含靶 12，该靶通过滤波器 15 电耦合到脉冲 DC 电源 14 上。在一些实施方案中，靶 12 是大面积溅射源靶，提供将要沉积在衬底 16 上的物质。衬底 16 位于靶 12 对面，和靶平行。靶 12 在向其通电时起到阴极作用，同样也可称作阴极。通电到靶 12 在靶 12 下面产生等离子体 53。将磁铁 20 横跨靶 12 上方扫描。衬底 1 通过绝缘体 54 和电极 17 电容性耦合。电极 17 可以耦合到 RF 电源 18 上。

[0049] 对于脉冲无功 dc 磁控管溅射而言，当用装置 10 进行时，通过电源 14 供应到靶 12 的电能的极性在负电势和正电势之间振荡。在正电势期间，靶 12 表面上的绝缘层被放电，从而阻止了电弧放电。为了获得无电弧 (arcfree) 沉积，脉冲 DC 电源 14 的脉冲频率可以超过临界频率，临界频率可能至少部分地依赖于靶材料，阴极电流和反转时间。在装置 10

中使用无功脉冲 DC 磁控管溅射,可以制造高质量氧化物膜。

[0050] 脉冲 DC 电源 14 可以是任何脉冲 DC 电源,例如, Advanced Energy, Inc. 的 AE Pinnacle plus 10K。使用这种实例电源,可以以 0 到 350KHz 的频率提供最大为 10kW 的 DC 功率。反向电压为负靶电压的 10%。使用其他电源将导致不同的功率特性、频率特性和反向电压百分比。电源 14 的这种实施方案得到的反转时间可以被调节到 0 至 5 μ s。

[0051] 滤波器 15 防止来自电源 18 的偏压功率耦合到脉冲 DC 电源 14 中。在一些实施方案中,电源 18 是 2MHz RF 电源,且例如可以是由 ENI, Colorado Springs, Co. 制造的 Nova-25 电源。因此,滤波器 15 是 2MHz 频带带阻滤波器。在一些实施方案中,滤波器的带宽可以为约 100KHz。因此,滤波器 15 防止了来自对衬底 16 的偏压的 2MHz 功率损坏电源 18。

[0052] 但是,RF 和脉冲 DC 沉积膜都不是完全致密的,很可能有柱状结构。这些柱状结构由于散射损失和该结构造成的针孔而不利于光学应用和阻挡层的形成。通过在沉积过程中在晶片 16 上施加 RF 偏压,通过高能离子轰击可以使沉积膜致密化,并且可以基本上消除柱状结构。

[0053] 在依照本发明使用例如 AKT-1600 基系统的阻挡层一些实施方案的制造方法中,靶 12 可以具有约 675.70 × 582.48 乘 4mm 的有效大小,以在大小可以为 400 × 500mm 的衬底 16 上沉积膜。可以将衬底 16 的温度保持在约 50C 至 500C 之间。靶 12 和衬底 16 之间的距离可以在约 3 至约 9cm 之间。可以将处理气体(例如但不限于,Ar 和 O₂ 的混合气)以最高约 200sccm 的速率接入至装置 10 室中,同时可以将装置 10 室中的压力保持在约 0.7 和 6 毫托之间。磁铁 20 提供定向于靶 12 平面内的强度约 400 至约 600 高斯之间的磁场,并且以小于约 20-30sec/ 扫描的速率移动跨越靶 12。在一些使用 AKT1600 反应器的实施方案中,磁铁 20 可以是大小约 150mm 乘 600mm 的跑道形状的磁铁。

[0054] 图 1C 显示了依照本发明沉积在衬底 120 上的电介质阻挡层 110。衬底 120 可以是任何衬底,例如塑料,玻璃,Si- 晶片或其他材料。衬底 120 还可以包括可以用阻挡层 110 保护的器件或结构,例如有机发光二极管(OLED)结构,半导体结构或其他阻挡层结构。阻挡层可以是金属氧化物,其中金属可以是 Al、Si、Ti、In、Sn,或者其他金属氧化物、氮化物、卤化物,或者其他电介质。例如,高折射系数阻挡层可以采用指定为 7KW/200W/200KHz/60Ar/9002/950s(7KW 脉冲-dc 靶功率,200W 衬底偏压功率,200KHz 是脉冲-dc 靶功率的脉冲频率,60sccm Ar 气流,90sccm O₂ 气流,950s 总沉积时间)的示例沉积参数,通过从钛靶沉积 TiO₂ 而形成。另一低折射系数阻挡层的实例可以由靶用如下方法形成:靶是 92% Al 和 8% Si(即 92-8 或 92/8 层),工艺参数指定为 3KW/200W/200KHz/85Ar/9002/1025(3KW 脉冲-dc 靶功率,200W 衬底偏压功率,200KHz 脉冲-dc 靶功率脉冲频率,85sccm Ar 气流,90sccm O₂ 气流,1025sec 沉积时间)。正如下面将进一步讨论的,可以采用宽范围的工艺参数来沉积依照本发明的阻挡层。

[0055] 依照本发明的阻挡层可以由任何氧化物材料形成。例如,MgO、Ta₂O₅、TiO₂、Ti₄O₇、Al₂O₃、SiO₂、富硅 SiO₂ 和 Y₂O₃。Nb、Ba、Sr 和 Hf 的氧化物也可被用来形成依照本发明的阻挡层。而且,阻挡层可以掺杂有稀土离子以制造光学活性层。此处提供的用于沉积具体的层(例如上面讨论的 TiO₂ 层和 92-8 层)的参数仅是示范性的,而没有限制意图。而且,各个工艺参数也只是近似值。可以使用在这些规定值附近的宽范围的各个参数(例如功率,频率,气流和沉积时间),来形成依照本发明的阻挡层。

[0056] 可以将电介质阻挡层 110 表征为高度致密的、均匀的、没有缺陷的无定形电介质层, 该层还可以具有高光学透明度。可以在 Ar/O₂ 气流中从金属靶以脉冲 -dc、衬底偏压 PVD 方法沉积这种膜。如下面将进一步讨论的, 电介质阻挡层 110 的一些实施方案还具有优异的表面粗糙度特性。典型地, 如下面将进一步讨论以及提供的实例和数据, 在 MOCON 测试装置中 (MOCON 是指 Minneapolis, MN 的 MOCON Testing Service) 测试的依照本发明实施方案的电介质膜的水蒸汽透过率小于 1×10^{-2} gm/m²/ 天, 通常小于 3×10^{-3} gm/m²/ 天。

[0057] 可以在阻挡层 110 上再沉积阻挡层而形成电介质阻挡层叠层。可以采用任何数量的层叠阻挡层, 以使所得到的结构不仅起到阻挡层作用, 还可以在所得到的器件中具有其他用途。此外, 还可以在沉积依照本发明实施方案的阻挡层之前进行软金属透气处理。如下面将进一步解释的, 软金属透气处理是指将衬底暴露于软金属蒸气中。

[0058] 图 2A 显示了可用作阻挡层结构以及提供更多光学功能的电介质叠层 120 的一个实施方案。依照本发明实施方案的电介质叠层 120 包含多个阻挡层 101、102、103、104 和 105。阻挡层 101、102、103、104 和 105 中的每一个都可以采用如美国申请序列号 10/101, 863 中更详细描述的沉积方法沉积。在上面装置 10 中对沉积方法作了一般性描述。通常, 电介质叠层 120 可以包含任意数量的层。具体而言, 电介质叠层 120 可以只包含单个阻挡层。图 2A 中显示的阻挡层叠层 120 的具体实例包含 5 层, 101、102、103、104 和 105 层。在图 2A 所示的阻挡层叠层 120 的具体实例中, 电介质层 101、103 和 105 是用高指数材料例如二氧化钛 (TiO₂) 形成的。102 和 104 层可以是由低指数材料例如二氧化硅 (SiO₂) 形成的, 可能掺杂有氧化铝 (例如, 按阳离子百分比计, 92% 二氧化硅和 8% 氧化铝, 92-8 层)。可以将 阻挡层叠层 120 直接沉积在如图 2A 所示的衬底 100 上, 或者沉积在如图 2D 所示的 107 层上。107 层是防止大气污染或者物理损伤的层, 可以包含光学或电器件或其他层。衬底 100 是在上面形成有 107 层或电介质叠层 120 的衬底。在一些实施方案中, 衬底 100 还可以提供 107 层的大气污染屏蔽作用。在一些器件中, 在阻挡层结构 120 上还可以沉积更多的结构。

[0059] 表 1 举例说明了依照本发明的一些示例电介质叠层结构 120 的沉积参数。如上所述, 表 1 中所举例说明的每个叠层 120 都是采用 AKT4300PVD 系统形成的, 该系统使用偏压 DC 无功扫描磁控管 PVD 法, 这种方法的更多描述见美国专利申请序列号 10/101, 863, 该文在前面已经通过引用结合在此。此外, 可以将如上所述的和图 1A 和 1B 的装置 10 集束于 (beclustered) AKT 4300 PVD 系统中, 该系统具有真空进片室 (loadlock) 室、除气室, 还可以装备有等离子体遮护板和遮护板加热器。如图 2A 所示, 这些实施例的电介质叠层 120 包含 5 层 --3 个交替的 TiO₂ 层和 2 个 92-8SiO₂/Al₂O₃(9 按阳离子浓度计, 2% /8%) 层。

[0060] 表 1 中所示每个叠层的电介质叠层 120 都是直接层积在衬底 100 上的。首先, 将用于形成每个叠层的衬底 100 装入装置 10 的真空进片室中。将装置 10 的真空进片室抽到小于约 10^{-5} 托的基准压力。然后, 将衬底 100 的板, 这些板可以是玻璃或者塑料的, 传递到装置 10 的加热室中, 并在约 300°C 的温度下保持约 20 分钟, 以除去已经被衬底 100 所积聚的任何湿气。例如, 对于聚合物基的衬底, 可以根据所用的塑料衬底, 将预热步骤省略或者在低温下进行。在某些情况下, 可能损坏衬底和装置 10 的遮护板加热器。表 1 的衬底栏显示了在沉积方法采用的衬底 100 的组成。

[0061] 在表 1 所举例说明的叠层 1 到 6 的每个叠层中, 电介质叠层 120 中电介质阻挡层的组成为 TiO₂/92-8/TiO₂/92-8/TiO₂, 表示如图 2A 所示的 101、103 和 105 层是 TiO₂ 层, 如

图 2A 所示的 102 和 104 层是 $\text{SiO}_2/\text{Al}_2\text{O}_3$ (按阳离子浓度计, 92% / 8%)。 TiO_2 层是用 TiO_2 沉积方法栏中所示的参数沉积的。其方法详细资料是以如下形式给出的 : 靶功率 / 偏压功率 / 脉冲频率 / Ar 流 / O_2 流 / 沉积时间。靶功率是指供应到装置 10 靶 12 上的功率。偏压功率是指通过偏压发生器 18 供应到电极 17 的功率, 在电极 17 上安装衬底 100 取代图 1A 中所示的衬底 16, 并且衬底 100 电容性耦合到电极 17 上。而且, 跨越衬底 100 的 Ar 和 O_2 流速是用标准立方厘米 / min 单位 (sccm) 描述的。最后, 给出的是沉积时间。例如, 表 1 中所列的 1 号叠层的 TiO_2 层是在下面的条件下沉积的 : 约 7kW 的靶 RF 功率, 约 200W 的偏压功率, 约 200kHz 的脉冲频率, 约 60sccms 的 Ar 流速, 约 90sccms 的 O_2 流速, 约 950s 的沉积时间。依照在 TiO_2 沉积方法栏中所述的方法沉积的典型 TiO_2 层的测量厚度显示在表 1 的 TiO_2 测量厚度栏中。

[0062] 类似地, 表 1 所示每个电介质叠层 120 的二氧化硅 / 氧化铝层沉积方法的沉积参数显示在二氧化硅 / 氧化铝 (92/8) 沉积方法栏中。正如所显示的, 表 1 所示的 1-6 号叠层的二氧化硅 / 氧化铝层每个都是具有按阳离子浓度计约 92% 二氧化硅和约 8% 氧化铝的层。例如, 在表 1 所举例说明的 1 号叠层中, 二氧化硅 / 氧化铝层是在下面的条件下沉积的 : 供给靶 12 的功率约 3kW, 加到电极 17 上的偏压功率约 200W, 脉冲 DC 电源 14 的频率约 200kHz, Ar 流速约 85sccm, O_2 流速约 90sccm, 沉积时间为约 1,005sec。

[0063] 通常, 在本公开内容中, 称作 92/8 层的电介质阻挡层是指通过从 92% 二氧化硅 / 8% 氧化铝靶连续沉积电介质阻挡层而形成的阻挡层。称作 92-8 层的电介质阻挡层是指从 92% 二氧化硅 / 8% 氧化铝靶分步形成的阻挡层。例如, 92-8 层可以形成在塑料衬底上, 而 92/8 层可以形成在对热不敏感的 Si- 晶片或者玻璃衬底上。

[0064] 在表 1 所举例说明的每个叠层中, 脉冲 -DC 电源 14 的反转时间都被固定在约 2.3 微秒。靶 12 和衬底 100 之间的距离为 ~ 60mm, 磁铁 20 和靶 12 之间的距离为 ~ 4-5mm。衬底 100 的温度为约 200°C, 并且装置 10 遮护板加热器的温度被设置在约 250°C。磁铁 20 的主偏移 (home offset) 被设置在约 20mm, 扫描长度约 980mm。装置 10 室内部总压力, 在等离子体 53 中, 在 TiO_2 层沉积过程中为约 5-6mT。室内部总压力, 在等离子体 53 中, 在二氧化硅 / 氧化铝层沉积过程中为约 8-9mT。

[0065] 在依照本发明的一些阻挡叠层中, 阻挡层是通过一层或多层反应溅射的 (reactively sputtered) 薄膜层而沉积的, 这些层是用先前在脉冲偏压沉积方法, 美国申请序列号 10/101,863 中所述的方法形成的。脉冲偏压沉积方法结合具有独特的致密形态没有柱状缺陷的光学质量真空膜和对光学指数和双折射的控制, 这些柱状缺陷对于具有百万分之几均匀度非偏压的真 空薄膜是典型的。极高分辨率椭圆光度法也证实可以沉积宽范围的膜指数, 其具有在可见和近 IR 区为 0 的消光系数, 以及百万分之几数量级的提供近乎完美透明度的均匀性。作为高度致密化和低缺陷浓度的结果, 如水蒸汽渗透测量所证实的, 这些非常透明的膜还提供优良的防止湿气进入的扩散阻挡保护作用。最后, 同样的膜在高电压应力下还显示出更高的电介质击穿, 这也是低缺陷水平的结果。

[0066] 图 8 显示了在长时间暴露于高湿高温环境后的一种样品。在图 8 所示的样品中, 将约 200nm 的 TiO_2 沉积在活性铝层上, 该铝层事先沉积在 4" 的硅晶片上。将该样品在约 85°C、相对湿度约 100% 的室中保存约 500 小时。如从图 8 可见, 在晶片上看不到缺陷, 表明对底下活性铝层起到高水平的保护作用。

[0067] 图 9 显示了在长时间暴露于高湿高温环境后的具有依照本发明的二氧化硅 / 氧化铝层的一种样品。在图 9 所示的样品中, 将约 10nm 的铝沉积在 4" 硅晶片上。将约 100nm 的二氧化硅 / 氧化铝沉积在铝上。然后将该样品放入约 250°C、具有约 3.5atm 饱和水蒸汽的高压锅中约 160 小时。还是在晶片上看不到缺点, 表明对底下的活性铝层有高度保护作用。在另一实施例中, 在相同的条件下测试没有阻挡层的在 Si 晶片上的活性 Al 薄层, 样品在测试数分钟内变得透明。

[0068] 所选择的用先前公开的方法沉积的金属氧化物膜, 从几十纳米到超过 15 微米, 不仅是作为一层膜来防止湿气和化学品的渗透, 而且在对底层或者器件提供防止气体或湿气进入的保护作用的同时, 还充当光学层、电学层和 / 或摩擦层或器件, 从而给各个层和器件留下相当大的制造和环境余量。已经证实将该方法用于大面积的玻璃和金属衬底, 以及低温材料例如塑料。

[0069] 表 4 显示了通过测试 Si- 晶片上的 Al_2O_3 阻挡层和 Er- 掺杂的氧化铝 / 硅酸盐 (40 % 氧化铝 / 60 % 二氧化硅) 膜而获得的维氏硬度 (MPa) 值。 Al_2O_3 阻挡层是 3kW/100W/200KHz/30Ar/4402/t 方法沉积的, 其中反转时间为 2.2 μ s。Wr、Yb 掺杂的 Al_2O_3 是 6kW/100W/120KHz/60Ar/2802/t 方法沉积, 其中反转时间为 1.2 μ s。从表 4 可见, 通常以维氏数表示的硬度大于常规沉积的氧化铝膜的硬度。

[0070] 回到图 2A, 将电介质叠层 120 沉积在衬底 100 上。阻挡层 101、102、103、104 和 105 每个都可以是光学层 (即光学用途的层)。衬底 100 可以是任何玻璃、塑料、金属或半导体衬底。可以改变电介质叠层 120 的 101、102、103、104 和 105 层的厚度, 以形成抗反射涂层或者反射涂层。图 2B 显示了沉积在电介质叠层 120 上的透明传导层 106。例如, 透明传导层 106 可以是铟锡 - 氧化物层。图 2C 图示了在衬底 100 上表面和下表面都沉积有电介质叠层 120 的衬底 100。图 2C 所示的具体实例包括两个电介质叠层 120 实施方案, 一个实施方案是将 101、102、103、104 和 105 层沉积在衬底 100 的上表面上, 图 2C 所示的另一实施方案是将 108、109、110、111 和 112 层沉积在衬底 100 的底表面上。同样, 108、110 和 112 层可以是依照本发明的高指数层 (例如 TiO_2 层), 109 和 111 层可以是低指数层, 例如二氧化硅 / 氧化铝层。在表 1 中可以找到电介质叠层 120 的沉积参数的实例。提供良好透射特性的依照本发明的阻挡层叠层的另一实例是沉积在玻璃上 $\text{TiO}_2/\text{SiO}_2/\text{TiO}_2/\text{SiO}_2$ 四层叠层, 层厚分别为 12.43nm、36.35nm、116.87nm 和 90.87nm, 提供在约 450nm 至 650nm 波长范围内的高透明度。

[0071] 图 2D 中显示保护 107 层的电介质叠层 120。107 层是任何应该被透明阻挡层保护的材料的层。例如, 107 层可以是活性金属, 例如铝、钙或钡, 107 层可以是脆性层, 例如传导的透明氧化物, 或者 107 层可以包含活性光学器件或电学器件。如上所讨论的, 电介质叠层 120 的各层可以提供的防止大气污染物的侵入的保护, 以及防止 107 层的物理损伤的保护。在一些实施方案中, 安排电介质叠层 120 的电介质层 (例如图 2D 所示的 101、102、103、104 和 105 层) 的层厚度, 以形成在特定波长下是透明的或者反射的膜。本领域技术人员可以决定电介质叠层 120 中各个膜的厚度, 以形成电介质叠层 120 的反射或抗反射膜。在 107 层是例如铝、钡或钙的金属的一些实施方案中, 图 2D 所示的器件形成高度稳定的反射镜。图 2E 显示了保护 107 层的电介质叠层 120, 其中 107 层已经沉积在衬底 100 上。而且, 还在叠层 120 上又沉积了透明的传导层 106。图 2F 显示了在衬底 100 底表面上沉积了第二个阻挡

层叠层 120 的结构。

[0072] 图 10 显示了依照本发明的示例电介质叠层的横截面 SEM 视图。再次显示了 5 层 TiO₂/92-8 叠层，其中 TiO₂ 层的厚度为 550nm, 92-8 二氧化硅 / 氧化铝层的厚度为 970nm。图 10 所示的实例是例如用于形成微腔 LED 的电介质反射镜叠层。

[0073] 尽管图 2A 至 2F 显示了含有 5 层的阻挡层叠层 120 的各种构造和应用，但是通常，依照本发明的阻挡层叠层 120 可以是由任意数量的阻挡层形成的。而且，图 2A 至 2F 所图示的阻挡层 101、102、103、104 和 105 的实例举例说明了依照本发明的光学层的实例，而这些光学层还起到了自保护阻挡层作用，原因在于它们不仅自我保护，还保护了它们所沉积在其上或其下的特殊表面或器件。另外，阻挡层 101、102、103、104 和 105 中的一层或多层可以包含光学活性掺杂离子，例如稀土离子，以提供更多的光学活性功能性能。此外，依照本发明，101、102、103、104 和 105 层中的一层或多层可以是依照本发明的阻挡层以外的层。图 2A 到 2F 所述的阻挡层每一个都可以用美国申请序列号 10/101, 863 所述的脉冲、偏压沉积方法沉积，以形成具有极低缺陷浓度的材料的高度致密层。

[0074] 图 3 显示了应用依照本发明的阻挡层电介质叠层的另一结构 321。如图 3 所示，结构 321 包含沉积在衬底 316 上的电介质叠层 315。衬底 316 可以是由例如玻璃或塑料材料形成的。将透明传导层 314，例如铟锡氧化物，沉积在电介质叠层 315 上。313 层可以是场致发光层，例如磷掺杂的氧化物或氟化物材料，稀土掺杂的富硅氧化物发光器件，或者有机发光聚合物，OLED（有机发光二极管）或聚合物叠层。将金属层 312，该金属可以是铝或者可以掺杂有钙或钡，沉积在接近 313 层的一侧。可以在衬底 316 底部形成第二电介质叠层 317。

[0075] 图 3 所示的结构是微腔增强的 LED 的一个实例，用电介质叠层 315 和 317 防护可能扩散通过衬底 316 的水和活泼气体。当 312 层是金属层时，在 312 层和电介质叠层 315 之间形成微腔。电介质叠层 315 可以向外耦合（out-couple）从场致发光层 313 发出的光。当 313 层作为施加在充当阳极的透明传导层 314 和充当阴极的传导层 312 之间的结果而被电偏压时，该层发出光线。可以这样安排电介质叠层 315 和电介质叠层 317 的层，使它们包含由介于 317 层和 312 金属层之间的 313 层发出的光线，形成一个标准具布置（etalon arrangement）将光线沿着衬底 316 引导。另外，可以这样安排电介质层 317，使其透射由 313 层产生的光线，从而形成将光线基本上 垂直于衬底 316 发出的监视器布置。

[0076] 图 11 图示了从依照本发明的电介质叠层实施例收集的透射数据。用于获取图 11 中得到的数据的度量设备是 Perkin Elmer Lambda-6 分光光度计。测量四个样品，每个样品均是如上所述的 TiO₂/92-8 的 5 层叠层。两个样品含有相同厚度的层（55nm TiO₂ 和 100nm 92-8）。如图 11 所示，两次不同的试验具有几乎相同的透射光谱，证实了沉积方法的可重复性。第三个实施例具有不同的厚度布置，从而使透射光谱蓝移。第四个实施例是将第三个实施例在 85/85（85°C、85% 湿度）测试条件下保持 120 小时后得到的。可以观察到湿度和加热对反射镜叠层的透射特性没有明显的影响，再次证明这种电介质叠层作为保护层以及光学层（即没有可测量的湿 - 移）的功能性。在用 85/85 条件测试 500 小时后获得类似结果，其中没有可测量的湿 - 移。

[0077] 图 6 显示了另一结构 633 的一个实例，其中用例如图 2A 至 2F 所示的结构 622 来覆盖和保护如图 3 所述的微腔增强 LED 结构 321。在结构 321 中，如图 6 所示，已经将 314、

313 和 312 层形成图案。可以单独地形成将电介质叠层 618 和 620 沉积在衬底 619 相反两侧的结构 622。电介质叠层 618 和 619 是如图 2A 至 2F 的电介质叠层 120 所述形成的。然后,可以在结构 321 上将结构 622 环氧化,以密封和保护结果 321。例如环氧层 621 可以是 EVA 环氧。

[0078] 图 7 显示了另一结构 700 的一个实例,其中如图 3 所述的微腔增强 LED 结构 321 被例如图 2A 至 2F 所示的结构 623 所覆盖和保护。覆盖结构 623 包含衬底 619,其中电介质叠层 620 沉积在衬底 619,被环氧化,形成器件 321。

[0079] 图 4 图示了依照本发明的阻挡层的另一实例,这些层还起到电学层作用(即,具有电学功能的层,例如提供电阻或者在电容器结构中起电介质作用)。图 4 所示的结构举例说明了依照本发明的底部栅极晶体管结构 422 的一个实例。晶体管结构 422 是在衬底 416 上形成的,该衬底可以是塑料或玻璃材料。在图 4 所示的实施方案中,依照本发明的电介质叠层 415 被沉积在衬底 116 的上表面,而依照本发明的第二电介质叠层 417 被沉积在衬底 116 的底表面。如上所述,电介质叠层 417 和 415 每个都可以包含高指数和低指数电介质材料。高指数和低指数电介质材料,例如如上所述的 TiO₂ 和二氧化硅 / 氧化铝层,每种都具有低电压平坦频带和低表面缺陷,因此适合用作薄膜晶体管结构。将半导体层 423 沉积在阻挡层叠层 415 上并形成图案。半导体层 423 可以是例如硅、锗的半导体,也可以是氧化锌或聚合物材料。424 层和 425 层形成与半导体层 423 接触的源极层和漏极层。426 层可以是由高电介质常数的材料形成的,例如形成电介质叠层 415 和 417 的任何电介质层,例如用此处所述方法沉积的高电介质强度 TiO₂ 材料。427 层是中间层,428 层是栅极金属。

[0080] 图 5 显示了顶部栅极晶体管器件 529 的一个实例。晶体管器件 529 形成在衬底 516 上,衬底 516 被电介质叠层 515 和 517 保护,防止大气污染(例如水或气体)和物理磨损和磨蚀。电介质叠层 515 和 517 是由如上关于电介质叠层 120 所述的一层或多层光学材料层形成的。栅极层 530 沉积在电介质叠层 515 上。530 层可以是金属层,例如铝或铬层。将栅极氧化物层 531 沉积在层 530 上。将半导体层 532 沉积在 530 层上面的栅极氧化物层 531 上。半导体层 532 可以类似于图 4 中的 423 层。533 和 534 层分别是源极和漏极层,类似于图 4 器件 422 的 424 和 428 层,并且可以是由例如导电金属、导电氧化物或导电聚合物形成的。

[0081] 具有依照本发明的阻挡层的电介质叠层可以有与膜厚度无关的原子级(atomically)的光滑膜表面。另外,具有依照本发明的阻挡层的电介质叠层可以有不同于零的不可测量的膜透明度。这些电介质叠层代表了偏压阻挡层缺陷水平和阻挡层保护的新性能。需要电介质阻挡层防护水和氧气的少数产品,例如 OLED 显示器,能够忍受每平方厘米有一个缺陷。已经沉积了 2.5 纳米的以及 15 微米厚的阻挡层的一些实施方案,显示出约 0.2nm 的平均表面粗糙度,表示这是一个无损方法。这种层对于沉积的所有膜厚度都显示出光学质量表面,表示用制造依照本发明的阻挡层实施方案的这些方法可以获得高度无定形膜均匀度。

[0082] 依照本发明的电介质阻挡层已经显示出保护铝超薄活性金属膜不受在从 125 到 250℃、3.5ATM 纯蒸气压力下的几百小时的水蒸汽加热氧化,其中在 100mm 硅晶片上没有可见的缺陷。因此,显然此处所述的二氧化钛和氧化铝 / 硅酸盐阻挡层都可以长期保护活性膜,这些膜在最高至一个或两个晶片的面积上没有针孔。在面积约 75 平方厘米的 100mm

晶片上的保护电介质阻挡层中的一个针孔，换算成针孔密度将为约 0.0133 个 / 平方厘米。如图 8 和 9 所示，有两个晶片，一个含有硅铝酸盐，一个含有二氧化钛电介质涂层，都是没有损坏的。两个晶片之间的总面积为 150 平方厘米。如果这两个晶片上有 1 个缺陷，则缺陷密度将为 0.00666 个 / 平方厘米。但是，由于晶片没有缺陷，无法只从这两个晶片的结果来测量实际缺陷密度。于是，如所显示的，实际缺陷密度小于 0.0133 个 / 平方厘米，并且很可能小于 0.007 个 / 平方厘米。

[0083] 在本发明的一些实施方案中，可以在沉积如上所述的一层或多层阻挡层之前，进行软金属例如铟或铟 - 锡透气处理。可能的是，可以利用软金属透气处理来释放电介质阻挡层和衬底之间的应力。而且，软金属透气处理可以起到在衬底上进一步生长的无针孔或无缺陷的阻挡层膜的成核作用。

[0084] 图 12A 和 12B 显示了在经过和未经依照本发明的软金属透气处理的衬底 1201 上沉积的单个阻挡层结构 1200。图 12A 中，将如上所述的阻挡层 1203 直接沉积在衬底 1201 上。例如，衬底 1201 可以是任何合适的衬底材料，包括玻璃、塑料或 Si 晶片。例如，衬底 1201 可以包含 OLED 结构或要求高光学处理量的其他光学活性结构，或者可以利用阻挡层作为电学层的电学结构。阻挡层 1203 可以是如上所述的任何一种或多种个阻挡层。如图 12A 所示，阻挡层 1203 可以在沉积和使用过程中逐步显示应力释放的表面粗糙度。

[0085] 图 12B 图示了依照本发明的一些实施方案在软金属透气处理之后沉积阻挡层 1203 的结果。如图 12B 所示，很显然应力被释放了，导致形成具有好很多的表面粗糙度的阻挡层。

[0086] 依照本发明一些实施方案的软金属透气处理包括将衬底短时间暴露于软金属蒸气中，接着进行加热处理。例如，铟 - 锡透气处理包括将衬底暴露于来自脉冲 -dc 方法中铟 - 锡靶的铟 - 锡，随后进行加热处理。直接暴露于铟 - 锡氧化物蒸气不产生下面举例说明的特殊有利结果。不受本公开内容中可能存在的具体理论束缚，In/Sn 透气处理可以释放在沉积的阻挡层中的应力，改善表面粗糙度和 MOCON WVTR 性能。

[0087] 在形成阻挡层结构 1200 的一个具体实施例中，在塑料衬底 1201 上进行软金属透气处理的一个实施方案。例如，可以从铟锡 (90% / 10%) 靶进行铟 / 锡透气处理。可以将进行铟 / 锡透气处理的方法指定为 750W/0W/200KHz/20Ar/002/10sec。换言之，在如下条件下进行脉冲 -dc、偏压、宽靶 PVD 法 :90% 铟 / 10% 锡靶, 20sccms 的 Ar 气流，在脉冲 PVD 系统 10 (图 1A) (脉冲频率 200KHz, 反转时间 2.2 μ sec) 中，在使用 PinnaclePlus PDC 电源的 AKT 1600 PVD 系统中，以 750W 的恒定功率运行 10 秒。然后，继续透气处理，并将衬底 1201 传送到 AKT4 300 设备 (Tool) 的真空进片室中，将该设备抽至小于约 1×10^{-5} 托的基准压力。然后将衬底传送到 130°C、 1×10^{-8} 托的加热室中，将其在 130°C 下进行热处理约 25 分钟。

[0088] 然后，将衬底 1201 (经过如上所述的铟 / 锡透气处理) 移到第二个室中，在那里沉积阻挡层 1203。如上所示，可以采用在室温下沉积的方法，从 92-8 硅铝酸盐 (92% Si/8% Al) 靶形成阻挡层 1203。

[0089] 92-8 阻 挡 层 1203 实 施 方 案 的 沉 积 方 法 的 工 艺 参 数 可 以 是 3KW/200W/200KHz/85Ar/9002/x。因此，进行该方法的条件为：约 3KWPDC 功率，约 200KHz 脉冲频率和约 2.2 微秒反转时间。可以将偏压功率保持在约 200W。采用约 85sccms 的 Ar 气

流和约 90sccms 的 O₂ 气流。在该具体实施方案的沉积中,沉积方法可以是功率循环的,其中开循环长约 180 秒,关循环长约 600 秒,循环 9 次。于是,所得到的阻挡层 1203 的厚度约 1600 Å。在具体测试中,采用如上所述的方法来沉积阻挡层结构 1200,其中衬底 1201 是三块大小为 6 英寸乘 6 英寸的塑料片 (Dupont Teijin PEN 膜 200 μm 厚,称作 PEN 衬底)。通常,在软金属透气处理后,可以沉积任何阻挡层 (例如,如上所述的 92-8 或 TiO₂ 层)。如前面所讨论的,此处显示了依照本发明的阻挡层实施方案的实例,但是宽范围的工艺参数可以得到依照本发明的阻挡层。

[0090] 然后可以使用各种技术,其中一些是如下讨论的,来测试衬底 1201 上的阻挡层结构 1200。具体而言,1203 层中的应力可以使用 Flexus 应力测量技术来测量。表面粗糙度可以用原子力显微方法 (AFM) 来测量,而水蒸汽透过率 (WVTR) 可以在高压、高湿高压锅装置中测量。

[0091] 图 13 图示了可用于测试阻挡层结构 1200 的 Flexus 扫描装置 (Flexus Scanning Assembly) 1300。在 Flexus 扫描装置 1300 中,激光器 1310 的光 束通过反射镜 1312 引导到阻挡层 1203 的上表面上。用监测器 1314 检测来自阻挡层 1203 的反射光束。监测器 1314 测量来自被反射镜 1312 反射的光束的光束偏转。可以将光学部分 1316,该部分可以包含激光器 1210、反射镜 1312 和监测器 1314,横跨衬底 1201 和偏转角 θ 扫描,θ 和衬底 1202 的曲率半径有关,其关系如 1318 相互关系所示。

[0092] 利用衬底形变的改变可以计算阻挡层 1203 中的薄膜应力,衬底变形是用 Flexus 装置 1300 在光学部分 1316 扫描时测量的。如相互关系 1318 所示,在扫描过程中可以监测反射束的角度,并且可以从该角度作为扫描位置的函数的导数来计算衬底 1201 曲率半径 R 的倒数。

[0093] 在某些情况下,Flexus 装置 1300 可以利用双波长技术来增加该设备能够测量的膜类型的范围。而且,每个 Flexus 装置 1300 可以有多于一个的可用于扫描晶片的激光器 1310,因为不同的膜类型将反射不同波长的光。而且,反射的激光强度提供了测量质量的一个良好指标。通常,监测器 1314 处的低光强度表示测量条件差。

[0094] 在 Flexus 装置 1300 中,可以用 Stoney 等式来确定应力。具体而言,可以通过测量沉积 1203 层之前的曲率半径和沉积 1203 层之后的曲率半径来确定 1203 层中的应力。具体而言,依照 Stoney 等式,可以通过如下等式给出应力 :

$$[0095] \sigma = \frac{E_s}{(1-\nu_s)} \frac{t_s^2}{\delta t_f} \left(\frac{1}{R_s} - \frac{1}{R_f} \right),$$

[0096] 其中 E_s/(1-ν_s) 是衬底 1201 的双轴模数,σ 是衬底 1201 的应力,t_s 是衬底厚度,t_f 是模厚度,R_s 是沉积前的曲率半径,R_f 是沉积后的曲率半径。为了获得最佳结果,应当用相同的设备来进行曲率半径的两次测量,以使测量的半径的系统误差最小化。另外,由于每个晶片的形状是唯一的,而且由于应力是基于衬底形变的变化而计算的,所以对于每个晶片必须进行基准半径测量。正的半径表示拉伸应力,负的半径表示压缩应力。如图 14 所示,可以通过测量离连接 Flux 装置 1300 扫描端点的弦的最大偏转点,来计算晶片弓。

[0097] 对于阻挡层膜 1203 的几个实施方案,其中阻挡层膜 1203 是如上所述的 92-8 膜,含有或者不含通过软金属透气处理形成的成核层 1202,进行的应力测量列表于表 2 中。如表 2 所示,样品 1 是沉积在 Si-晶片衬底上的实际厚度为 1706 Å 的 1.5K Å 92-8 膜。所得

到的在约室温下的应力为 -446.2 MPa。样品 2 是经过 Al- 透气沉积的实际厚度为 1670 Å 的 1.5K Å 92-8 膜, 测得的应力为约 -460.2 MPa。在样品 3 中, 在 In- 透气沉积后沉积 1860 Å 厚的 1.5K Å 92-8 膜, 测得的应力为 -330.2 MPa, 比上述两个沉积中的任何一个都低了约 100MPa。

[0098] 图 15 所示为表 1 中所示经过一个温度循环的各种沉积样品 1、样品 2 和样品 3 的编制数据。温度循环包括从室温加热到约 160°C 并冷却回到室温。在 Si- 晶片衬底中, 假定晶片半径不随温度而变。在所示温度下读取每种情况下的应力数据。从图 15 可见, 经过 In- 透气处理后沉积的 92-8 膜表现出的应力远小于 Al- 透气处理后沉积的 92-8 膜和在没有经过软金属透气处理的衬底上沉积的 92-8 膜中的任何一个。

[0099] 原子力显微方法 (AFM) 可用于测量膜的表面粗糙度。AFM 中, 微型探头在膜表面上进行物理扫描, 以使探头接触并沿着膜表面而移动。探头有一个小尖端, 因此对于几个纳米数量级的特征, 能够精确地监测表面粗糙度。

[0100] 图 16A 显示了在沉积依照本发明的阻挡层前的 PEN 衬底 (Dupont Teijin PEN 膜 200 μm 厚度) 的表面粗糙度。如图 16A 所示, PEN 衬底典型地具有平均 2.2nm 的表面粗糙度, 均方根平均 RMS 为 3.6nm, 典型的最大粗糙度为约 41.0nm。如图 16B 所示, 在铟 - 锡透气处理之后在 PEN 衬底上沉积 1.5K Å 92-8, 导致平均表面粗糙度为 1.0nm, RMS 粗糙度为 1.7nm, 最大粗糙度为 23.6nm。如图 16C 所示, 在 1.5K Å 92-8 阻挡层膜沉积之前进行铟 - 锡氧化物 (ITO) 透气处理, 导致平均表面粗糙度为 2.1nm, RMS 粗糙度为 3.4nm, 最大粗糙度为 55.4nm。图 16C 所示的沉积是用 125 μm PEN 衬底而不是 200 μm PEN 衬底进行的。因此, 直接 ITO 处理没有进行, 也没有进行铟 - 锡透气处理。如图 16D 所示, 直接在 125 μm PEN 衬底上沉积 1.5K Å 阻挡层得到的阻挡层平均表面粗糙度为约 5.2nm, RMS 粗糙度为 8.5nm, 最大粗糙度为 76.0nm。因此, 在表面粗糙度方面, 尽管 ITO 透气 处理完全好于没有软金属处理, 但是铟 - 锡透气处理导致最好的表面粗糙度, 得到的平均表面粗糙度约 1.0nm。

[0101] 图 17 图示了可用于表征依照本发明实施方案的阻挡层膜的水蒸汽透过 (WVTR) 测试装置 1700。可以将样品 1701 安装到 1700 装置中, 使衬底 1201 的表面 (图 12) 和阻挡层 1203 的表面 (图 12) 分开。将不含湿气的气体输入孔 1702, 接触样品 1701 的一个表面, 并导向传感器 1703, 用传感器 1703 测量来自样品表面的水蒸汽。将潮湿气体通过孔 1705 引导到样品 1701 的另一侧。可以用 RH 探头 1704 来监测输入孔 1705 的气体的水含量。然后, 用传感器 1703 测量透过样品 1701 的水蒸汽。

[0102] 这种测试是由 Mocon Testing Service, 7500 Boone Avenue North, Minneapolis, MN 55428 进行的。另外, Mocon 测试是依照 ASTM F1249 标准进行的。典型地, Mocon 用于 WVTR 测试的仪器可以检测从 0.00006gm/100in²/ 天到 4gm/100in²/ 天范围内的透过率。例如, Mocon 3/31 仪器的检测下限为约 0.0003gm/100in²/ 天。

[0103] 用 Al- 透气处理, 接着在 200 μm PEN 衬底上沉积 1.5K Å 92-8 阻挡层而形成的阻挡层沉积物导致在 Mocon 测试中 WVTR 为 0.0631gm/100in²/ 天。用 In- 透气处理, 接着在 200 μm PEN 衬底上 1.5K Å 92-8 而形成的阻挡层沉积物导致在 Mocon 3/31 仪器上测量不到 WVTR (即透过率小于 0.0003gm/100in²/ 天)。

[0104] 如上面所进一步讨论的, 图 16A 到 D 图示了软金属透气处理 (特别是铟透气处理) 在决定依照本发明沉积的阻挡层的表面粗糙度中可能起到的作用。阻挡层的表面粗糙度

还可能影响阻挡层的 WVTR 性能。阻挡层越光滑, WVTR 性能越好。同样, 图 16A 显示了没有阻挡层的裸 $200 \mu\text{m}$ PEN 衬底。图 16B 显示了具有依照本发明在 In/Sn 透气处理后沉积的 1500 \AA 厚的 92-8 阻挡层的 $200 \mu\text{m}$ PEN 衬底。图 16C 图示了具有用 ITO 透气处理后沉积的 1500 \AA 92-8 阻挡层的 $200 \mu\text{m}$ PEN 衬底。图 16D 是具有直接沉积在衬底上的 1500 \AA 92-8 阻挡层的 $200 \mu\text{m}$ PEN 衬底。如图可见, 图 16B 结构显示出最好的表面光滑度特性。

[0105] 表 3 举例说明了阻挡层的一些实例, 以及其表面光滑度特性和 MOCON WVTR 测试结果。表 3 中, 第 1-4 行所述的样品是在 $700 \mu\text{m}$ 厚的 聚碳酸酯 (General Electric, corp. 制造的 LEXAN) 的一面或两面上沉积的厚度约 2000 \AA 的 92-8 层 (如上所述)。数据显示双面涂层的阻挡层结构 (1 和 2 行) 在 MOCON WVTR 测试中比单面结构 (第 3 和 4 行) 好约一个数量级。

[0106] 第 5 到 8 行举例说明了在 PEN 衬底上的各种沉积 (第 5-6 行描述在 $200 \mu\text{m}$ PEN 衬底上的沉积, 第 7 和 8 行描述在 $125 \mu\text{m}$ PEN 衬底上的沉积)。In 透气处理参数涉及如上所述的 In/Sn 透气处理。AFM 参数如先前所述的图 16B 至 16D 中所示。如前面所讨论的, 在 In 透气处理后沉积 92-8 层的第 6 行显示出最好的表面光滑度和最好的 WVTR 特性。第 9 行中的数据表示在更薄 ($125 \mu\text{m}$) PEN 衬底上, 用更高功率进行的 In 透气处理 (In/Sn)。认为, $125 \mu\text{m}$ PEN 衬底上的热应力行为比 $200 \mu\text{m}$ PEN 衬底的热应力行为差。第 30 到 33 行的数据以及图 19A 和 19B 显示了这种效应的更多指示。第 30 和 31 行中的数据包括在 $200 \mu\text{m}$ PEN 衬底上进行铟 / 锡透气处理 (以 750W 的功率), 接着是约 $1.5k \text{ \AA}$ 92-8 层的沉积, 如图 19A 所示, 该方法产生非常光滑的表面 (例如平均约 1.1nm), 并且在 MOCON 3/31 测试设备上具有测量不到的 MOCON WVTR 特性。第 32 和 33 行中的数据, 其中在 $125 \mu\text{m}$ PEN 衬底上的 In/Sn 透气处理后进行 $1.5k \text{ \AA}$ 92-8 层的沉积, 显示更差的光滑度 (约 2.0nm 平均粗糙度) 且在 MOCON 装置中的 WVTR 测试结果为约 $1.7 \times 10^{-2} \text{ gm/m}^2/\text{天}$ 。第 30 至 33 行所举例说明的 92-8 沉积是在单个操作中同时进行的。

[0107] 表 3 第 12 和 13 行的数据表示在 $125 \mu\text{m}$ PEN 衬底上的 In- 透气处理加上 $1.5k \text{ \AA}$ TiO_2 沉积。第 10 和 11 行的数据表示在 $125 \mu\text{m}$ PEN 衬底上的 In/Sn- 透气处理加上 $1.5k \text{ \AA}$ 92-8 沉积。如从表 3 可见, 92-8 层的 WVTR 特性比 TiO_2 层的 WVTR 特性好一个数量级。第 12 和 13 行的代表性光滑度显示在图 22A 中, 而第 10 和 11 行的代表性光滑度显示在图 22B 中。如表 3 所示, 92-8 层的平均光滑度比 TiO_2 的平均光滑度好约一个数量级。

[0108] 表 3 第 14 和 15 行的数据举例说明了在 $125 \mu\text{m}$ LEXAN 衬底上的 In/Sn 透气处理, 随后进行 92-8 层沉积。可以将第 14 和 15 行的数据与第 32 和 33 行的数据进行比较, 后者是在 $125 \mu\text{m}$ PEN 衬底上的 In/Sn- 透气处理, 随后进行 $1.5k \text{ \AA}$ 92-8 层的沉积。LEXAN 和 PEN 衬底之间的光滑度是相当的, 尽管从图 21A 和 21B 的比较可见它们的形态不同, 即沉积在 LEXAN 衬底上的依照本发明的阻挡层比沉积在 PEN 衬底上的阻挡层显示出更大的粒度。

[0109] 表 3 的第 16 到 18 行的数据举例说明了在 $200 \mu\text{m}$ PEN 衬底上的 In/Sn 透气处理, 随后进行 $1.5k \text{ \AA}$ 92-8 沉积的不同工艺参数。第 16 行中的数据举例说明了固定电流而不固定功率的一种设置。第 16 行的数据是在 6.15 安培电流下获得的。在第 17 行所述的阻挡层中, In/Sn 透气处理是在 1.5kW 负载功率下进行的。在第 18 行所述的阻挡层中, In/Sn

透气处理是在 750W 负载功率下进行的。在每一种情况下,所得到的阻挡层的 MOCON WVTR 特性均低于 MOCON 3/31 仪器的检测限。

[0110] 表 3 中第 19–29 行的数据举例说明了不同的 In/Sn 透气处理以及它们对所得到的阻挡层表面光滑度的影响和对 MOCON WVTR 特性的影响。第 19–22 行的数据都是 In/Sn 透气处理被蒸发的 In 层接着 130C 预热处理所代替的实例。其表面粗糙度特性图示于图 18A 中,并且显示出平均粗糙度为约 1.1nm。但是,如 18A 所示,其形态是非常粒状的,据认为有许多孔隙,导致 MOCON WVTR 测试为约 .8gm/m²/ 天。表 3 中第 23 行的数据举例说明了没有进行 In/Sn 透气处理,而是将 200 μm PEN 衬底在沉积 1.5k Å 92–8 沉积物之前进行预热,如图 18C 所示,其表面粗糙度平均为约 5.2nm,MOCON WVTR 为约 0.8gm/m²/ 天,或者与第 19–22 行中所示铟蒸发蒸气数据所示的相同。因此,无论是否进行铟蒸发蒸气处理,所得到的特性是相同的。

[0111] 表 3 中第 24–29 行举例说明了在 280°C 下而不是室温下进行 In/Sn 透气处理的数据。如图 18B 所示,其表面粗糙度平均为约 1.1nm。但是,MOCON WVTR 数据约 3×10^{-2} gm/m²/ 天。该数值远大于第 30 和 31 行的类似沉积方法中所示的数值,后者的数值低于 MOCON 3/31 仪器的检测限 5×10^{-3} gm/m²/ 天。

[0112] 第 34 和 35 行的数据举例说明了在 200 μm PEN 衬底上的 In/Sn 沉积后沉积 1.5k Å 35–65 层(即用含有 35% Si 和 65% Al 的靶进行沉积)。如所示,MOCON WVTR 为 1.4×10^{-1} gm/m²/ 天,这显示了用于制造依照本发明的阻挡层的偏压方法的可能的必要性。

[0113] 图 20 图示了还可以作为沉积在衬底 2001 上的薄膜栅极氧化物工作的 阻挡层 2002。可以如依照本发明的阻挡层那样,沉积薄膜栅极氧化物 2002。这样的层具有保护对湿气和氧气敏感的晶体管层化合物的好处,所述化合物例如锗、氧化锡、氧化锌或并五苯化合物,同时还起到薄氧化物电学层的作用。衬底 2001 可以包含可以形成在例如硅晶片、塑料片、玻璃板或其他材料上的任何电学器件。阻挡层 2002 可以是薄层,例如厚度为 25 到 500 Å。

[0114] 众所周知二氧化钛是生物移植的优选材料,因为二氧化钛没有免疫响应。另外还优选 TiO₂ 薄膜,该薄膜是免疫学上中性的阻挡层,由于其高电介质常数或其高光学指数,TiO₂ 薄膜可以同时保护器件,例如电压传感器或电荷传感器或者例如波导管的光学器件,同时起到与器件电容性耦合或光学耦合的作用。

[0115] 通过由于非常薄的高 k 电介质例如 TiO₂ 提供的传感器的接近所产生的高电容密度,可以耦合电容器阵列。实际上,可以使用微米或亚微米阵列来监测非常低的电信号的电活性、幅度和方向,这样的电信号例如在单个神经中枢的单个脑脊髓轴(axion)方向上电信号传播所伴随的那些电信号。反过来,它还可以使用该阵列来电耦合刺激相邻细胞或组织。利用这种电容性阻挡层膜,可以独特地在没有免疫反应的情况下实现与视神经、听觉神经或神经组织的 5 到 50 飞法拉 / μm² 的高分辨率高电容耦合。

[0116] 对于本领域技术人员而言,考虑到在此处公开的本发明说明书和实践,本发明的其他实施方案将是显而易见的。本公开内容不限于用于解释任何所显示结果的操作的任何理论或假说。其意图是说明书和实施例仅被认为是示范性的,本发明的实际范围和精神是由后附权利要求表示的。同样,本申请仅受后附的权利要求所限制。

[0117]

表 1

| 叠层 # | 衬底 | 叠层的层组 成 | TiO ₂ 沉积方法 | TiO ₂ 测量厚度 (Å) | 二氧化硅/ 氧化铝 (92-8)测 量 厚度 (Å) |
|---------|----------------------------|---|------------------------------------|---------------------------------|--|
| 1 | 6 个显微镜载物片 +1 个 6 英寸 wfr | TiO ₂ /92-8/ TiO ₂ / 92-8/ TiO ₂ | 7KW/200W/200KHz/60Ar /90O2/950s | 580 | 3KW/200W/200KHz/85Ar /90O2/1005 |
| 2 | 6 个显微镜载物片 +1 个 6 英寸 wfr | TiO ₂ /92-8/ TiO ₂ / 92-8/ TiO ₂ | 7KW/200W/200KHz/60Ar /90O2/835s | 510 | 3KW/200W/200KHz/85Ar /90O2/1006 |
| 3 | 2 个钠钙玻璃 +4 个显微镜载物片 | TiO ₂ /92-8/ TiO ₂ / 92-8/ TiO ₂ | 7KW/200W/200KHz/60Ar /90O2/901s | 550 | 3KW/200W/200KHz/85Ar /90O2/1025 |
| 4 | 2 个钠钙玻璃 +4 个显微镜载物片 | TiO ₂ /92-8/ TiO ₂ / 92-8/ TiO ₂ | 7KW/200W/200KHz/60Ar /90O2/901s | 550 | 3KW/200W/200KHz/85Ar /90O2/1025 |
| 5 | 4 个显微镜载物片 | TiO ₂ /92-8/ TiO ₂ / 92-8 | 7KW/200W/200KHz/60Ar /90O2/901s | 550 | 3KW/200W/200KHz/85Ar /90O2/1025 |
| 6 | 3 个钠钙玻璃 +4 个显微镜载物片 | TiO ₂ /92-8/ TiO ₂ / 92-8/ TiO ₂ | 7KW/200W/200KHz/60Ar /90O2/901s | 550 | 3KW/200W/200KHz/85Ar /90O2/1025 |

[0118]

表 2

| Id | 注释 | 温度°C | 半径(m) | 应力 MPa | 膜厚度 Å | 弓 (μm) |
|------|--------------------------|------|-----------|--------|-------|--------|
| 样品 1 | 预沉积 | 21 | -4.76E+03 | N/A | N/A | 1.58 |
| | 1.5KÅ 92-8 膜沉积/无 In-透气处理 | 27 | -145.978 | -446.2 | 1760 | 11.74 |
| 样品 2 | 预沉积 | 29 | -4.10E+03 | N/A | N/A | 1.38 |
| | Al 透气沉积再 1.5KÅ 92-8 膜处理 | 36 | -169.482 | -460.2 | 1670 | 10.18 |
| 样品 3 | 预沉积 | 25 | -230.249 | N/A | N/A | 4.36 |
| | In 透气沉积再 1.5KÅ 92-8 膜处理 | 25 | -67.169 | -330.2 | 1860 | 10.25 |

表 3

| 样品 ID | 样品描述 | 衬底 材料 | 厚度 μm | MOCON WVTR (g/100inch ² /天) | MOCON WVTR (g/m ² /天) | AFM 结果 |
|-------------------|---|---------|----------|--|-------------------------------------|--|
| 1 (膜(双面涂布)-A) | 聚碳酸酯上 2KÅ 92-8, 双面沉积-A | LEXAN | 700 | 7.2000E-04 | 1.1160E-02 | |
| 2 (膜(双面涂布)-B) | 聚碳酸酯上 2KÅ 92-8, 双面沉积-B | LEXAN | 700 | 5.8000E-04 | 8.9900E-03 | |
| 3 (膜(单面涂布)-A) | 聚碳酸酯上 2KÅ 92-8 -A | LEXAN | 700 | 8.3000E-03 | 1.2865E-01 | |
| 4 (膜(单面涂布)-B) | 聚碳酸酯上 2KÅ 928 -B | LEXAN | 700 | 1.7200E-02 | 2.6660E-01 | |
| 5 (Al+1.5K928) | PEN 上 Al-透气 (500W 10 秒+130c 加热处理)+ 1.5KÅ 92-8 | PEN Q65 | 200 | 6.3100E-02 | 9.7805E-01 | |
| 6 (InB + 1.5K928) | PEN 上 In透气(750W 5 秒+130c 加热处理)+ 1.5KÅ 92-8 | PEN Q65 | 200 | 3.0000E-04 | 4.6500E-03 | R _a =1.3nm RMS=1.5nm R _{max} =9.8nm 参见图 16B |

[0119]

| | | | | | | |
|--------------------------------|--|---------|-----|------------|------------|---|
| 7 MOCON ID: 1619-003) | PEN 上无 In 透气 + 130c 预热+ 1.5KÅ 92-8 | PEN Q65 | 125 | 4.0200E-02 | 6.2310E-01 | Ra=5.2nm RMS=8.5nm Rmax=76.0nm 参见图 16D |
| 8 MOCON ID: 1619-002) | PEN 上 ITO 透气 + 130c 预热+ 1.5KÅ 92-8 | PEN Q65 | 125 | 2.4900E-02 | 3.8595E-01 | Ra=2.1nm RMS=3.4nm Rmax=55.5nm 参见图 16C |
| 9 MOCON ID: 1619-001) | PEN 上 In 透气 (1.5KW 10 秒+130c 预热)+ 1.5KÅ 92-8 | PEN Q65 | 125 | 2.5900E-02 | 4.0145E-01 | Ra=3.4nm RMS=4.2nm Rmax=29.4nm 参见图 22B |
| 10 (PEN-A) | PEN 上 In 透气 + 92-8 | PEN Q65 | 125 | 1.8323E-03 | 2.8400E-02 | Ra=3.4nm RMS=4.2nm Rmax=29.4nm 参见图 22B |
| 11 (PEN-B) | PEN 上 In 透气 + 92-8 | PEN Q65 | 125 | 2.3871E-03 | 3.7000E-02 | Ra=3.4nm RMS=4.2nm Rmax=29.4nm 参见图 22B |

| | | | | |
|--------------|---|-------------------------|--------------------------|---|
| 12 (PEN2-A) | PEN 上 In 透 气 + TiO2 | PEN Q65 125 | 1.0065E-01 1.56 | Ra=7.7nm RMS=9.7nm Rmax=72.4nm 参见图 22A |
| 13 (PEN2-B) | PEN 上 In 透 气 + TiO2 | PEN Q65 125 | 8.9032E-02 1.38 | Ra=7.7nm RMS=9.7nm Rmax=72.4nm 参见图 22A |
| 14 (LEXAN-A) | LEXAN ± InB+ 92-8 | LEXAN 125 | 1.4194E-02 2.2000E-01 | Ra=0.9nm RMS=1.1nm Rmax=9.5nm 参见图 21A |
| 15 (LEXAN-B) | PEN 上 In 透 气 + 92-8 | LEXAN 125 | 2.8387E-03 4.4000E-02 | Ra=0.9nm RMS=1.1nm Rmax=9.5nm 参见图 21A |
| 16 (6.15A) | PEN 上 In 透 气 (6.15A 5 秒 +130°C 加热) + 1.5KÅ 92-8 | PEN Q65 Lot#1 200 | 低于检测限 | 低于检测限 |

| | | | | | | |
|-------------|--|------------------|-----|------------|------------|--|
| 17 (1.5KW) | PEN 上 In 透气 (1.5KW 5 秒+130°C 加热)+ 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 低于检测限 | 低于检测限 | |
| 18 (750W) | PEN 上 In 透气(750W 5 秒+130°C 加热)+ 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 低于检测限 | 低于检测限 | |
| 19 (.037-A) | PEN 上蒸发 In 透气 0.037 + 130°C 预热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 5.1097E-02 | 7.9200E-01 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18A |
| 20 (.037-B) | PEN 上蒸发 In 透气 0.037 + 130°C 预热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 3.9935E-02 | 6.1900E-01 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18A |
| 21 (.113-A) | PEN 上蒸发 In 透气 0.113 + 130°C 预热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 5.6323E-02 | 8.7300E-01 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18A |

| | | | | | | |
|--------------------|---|---------------|-----|------------|------------|--|
| 22 (.113-B) | PEN 上蒸發 In 透氣 + 0.113 + 130°C 預熱 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 4.1097E-02 | 6.3700E-01 | R _a =1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18A |
| 23 (MON-A) | PEN 上无 In 透氣 + 130°C 加熱 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 4.9806E-02 | 7.7200E-01 | R _a =5.2nm RMS=8.5nm Rmax=76.0nm 参见图 18C |
| 24 (12-17-03-01-A) | PEN 上 In 透氣 @280c + 130°C 加 热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 7.8710E-04 | 1.2200E-02 | R _a =1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18B |
| 25 (12-17-03-01-B) | PEN 上 In 透氣 @280c + 130°C 加 热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 1.1484E-03 | 1.7800E-02 | R _a =1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18B |

| | | | | | | |
|--------------------|--|---------------|-----|------------|------------|--|
| 26 (12-17-03-03-A) | PEN 上 In 透气 @280c + 130°C 加 热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 1.9548E-03 | 3.0300E-02 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18B |
| 27 (12-17-03-03-B) | PEN 上 In 透气 @280c + 130°C 加 热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 1.1935E-03 | 1.8500E-02 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18B |
| 28 (12-17-03-02_A) | PEN 上 In 透气 @280c + 130°C 加 热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 2.2065E-03 | 3.4200E-02 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18B |
| 29 (12-17-03-02_B) | PEN 上 In 透气 @280c + 130°C 加 热 + 1.5KÅ 92-8 | PEN Q65 Lot#1 | 200 | 2.7677E-03 | 4.2900E-02 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 18B |

| | | | | | | |
|------------|--|---------------|-----|------------|------------|---|
| 30 (165-A) | PEN 上 InB 750W 5 秒+4300 130°C 预热)+ 1.5KÅ 92-8 | PEN Q65 Lot#2 | 200 | 低于检测限 | 低于检测限 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 19A 和 18D |
| 31 (165-B) | PEN 上 In 透气(750W 5 秒+130°C 加热)+ 1.5KÅ 92-8 | PEN Q65 Lot#2 | 200 | 低于检测限 | 低于检测限 | Ra=1.1nm RMS=1.4nm Rmax=9.4nm 参见图 19A 和 18D |
| 32 (167-A) | PEN 上 In 透气(750W 5 秒+130°C 加热)+ 1.5KÅ 92-8 | PEN Q65 Lot#2 | 125 | 9.0323E-04 | 1.4000E-02 | Ra=2.0nm RMS=2.6nm Rmax=18.0nm 参见图 19B 和 21B |
| 33 (167-B) | PEN 上 In 透气(750W 5 秒+130°C 加热)+ 1.5KÅ 92-8 | PEN Q65 Lot#2 | 125 | 1.4194E-03 | 2.2000E-02 | Ra=2.0nm RMS=2.6nm Rmax=18.0nm 参见图 19B 和 21B |
| 34 (170-A) | PEN 上 In 透气(750W 5 秒+130°C 加热)+ 1.5KÅ 35-65(无偏压) | PEN Q65 Lot#2 | 125 | 8.7742E-03 | 1.3600E-01 | |

| | | | | | |
|------------|---|------------------|-----|------------|------------|
| 35 (170-B) | PEN 上 In 透 气(750W 5 秒+130°C 加热)+ 1.5KÅ 35-65(无偏压) | PEN Q65 Lot#2 | 125 | 2.6258E-02 | 4.0700E-01 |
|------------|---|------------------|-----|------------|------------|

[0120]

表 4

| | Hv [维氏] | H [MPa] | E [GPa] | d [nm] |
|------------------------|------------|------------|------------|-----------|
| MN-Al2O3 5mN | 1 836 | 19 814 | 211.49 | 0.129 |
| MN-Al2O3 5mN | 2 087 | 22 520 | 230.51 | 0.084 |
| 808-0Y10822-1 5mN | 753 | 8 123 | 104.03 | 0.194 |
| 808-0y10822-1 2.5mN | 834 | 8 996 | 104.29 | 0.130 |

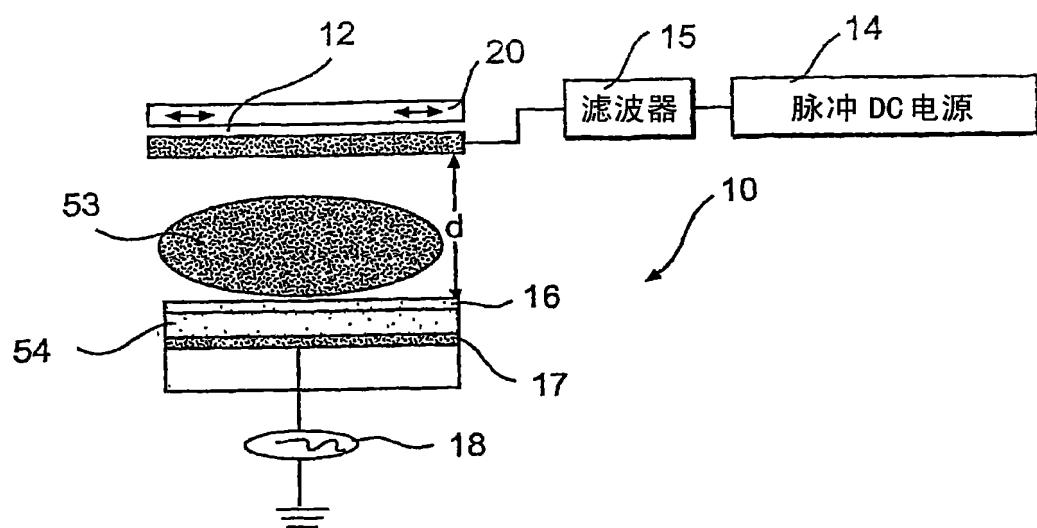


图 1A

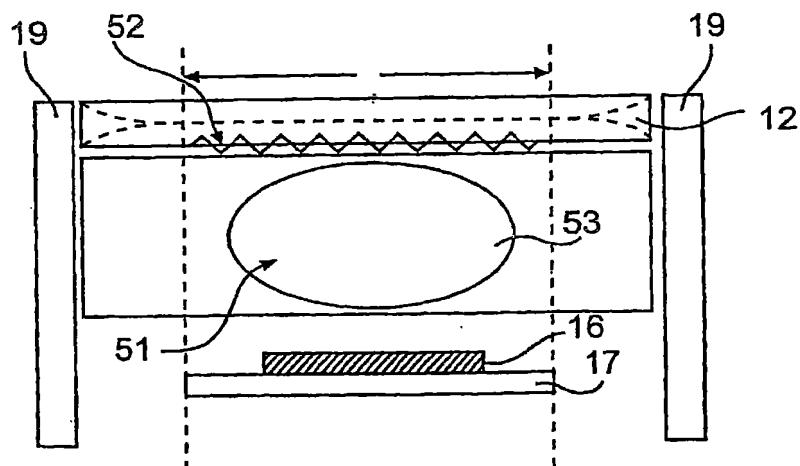


图 1B

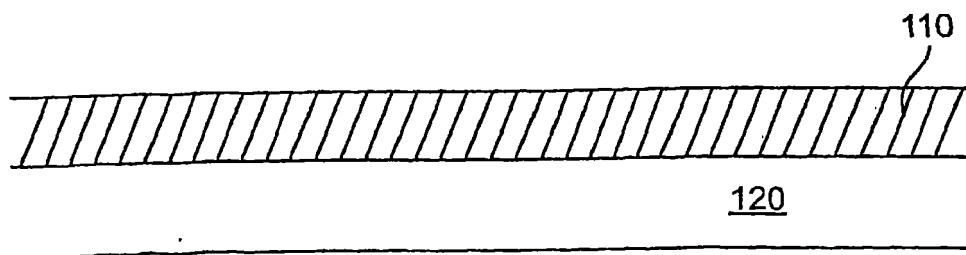


图 1C

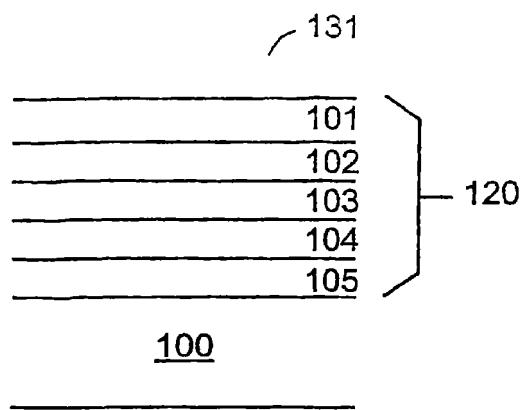


图 2A

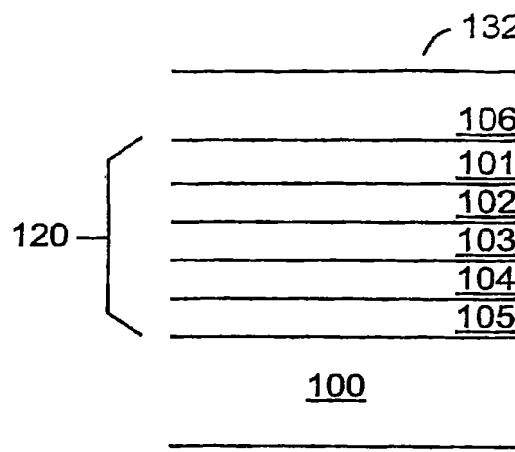


图 2B

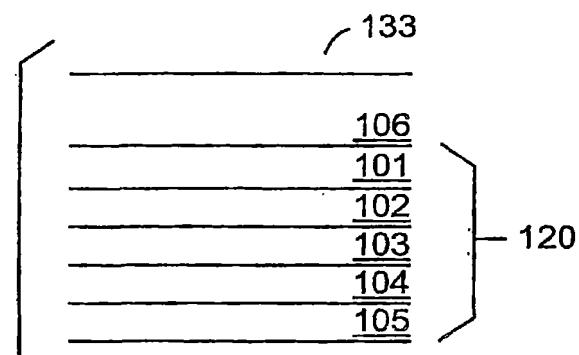


图 2C

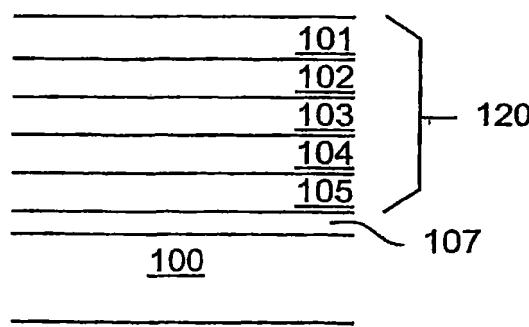


图 2D

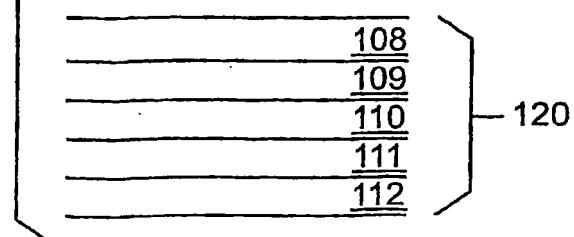


图 2C

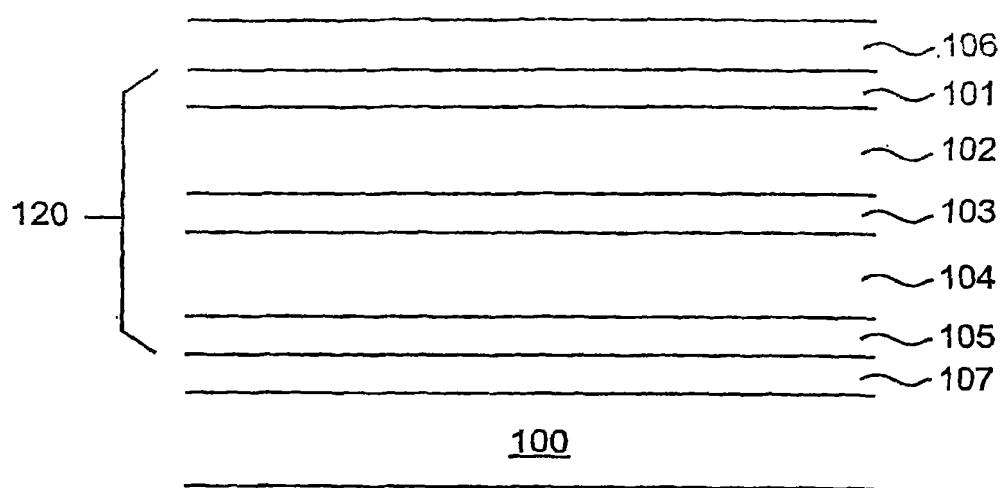


图 2E

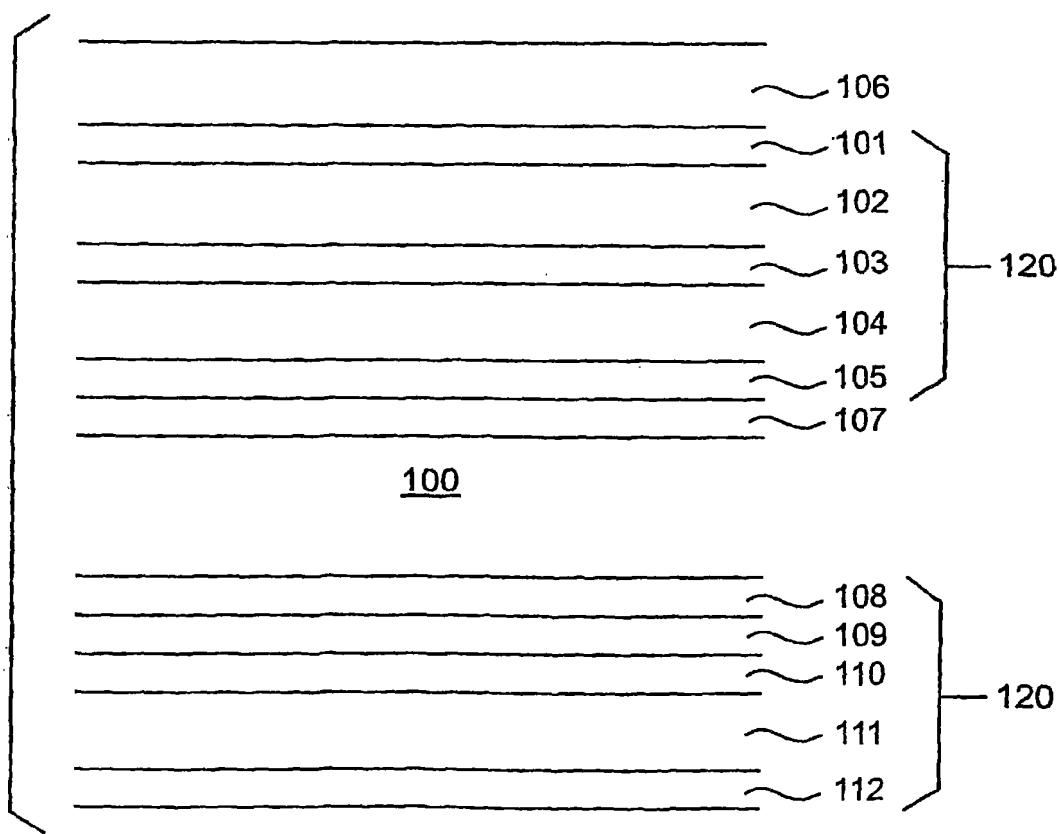


图 2F

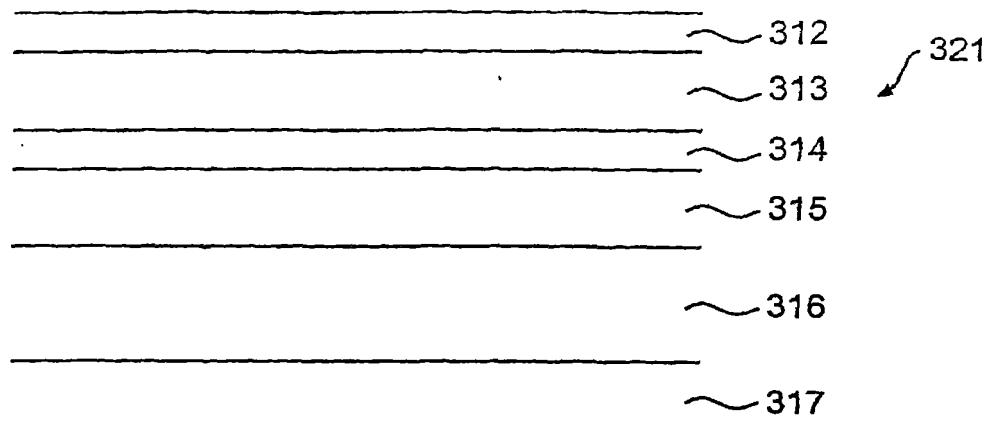


图 3

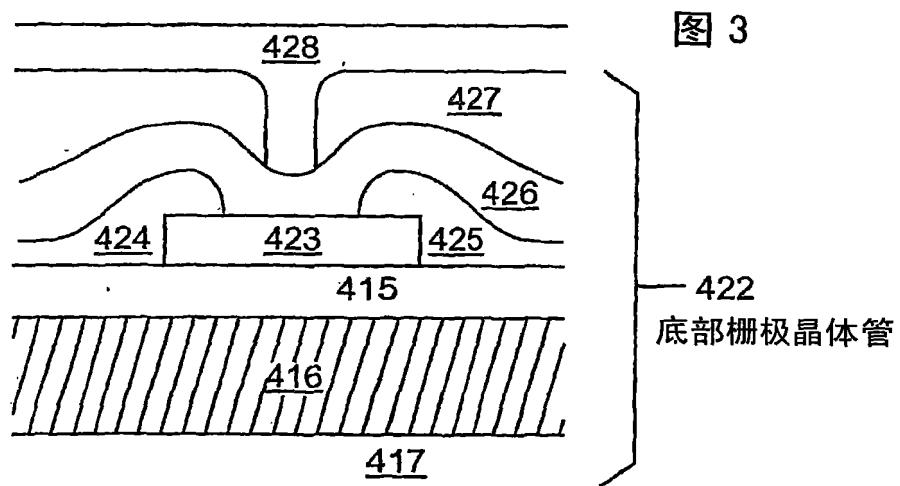


图 4

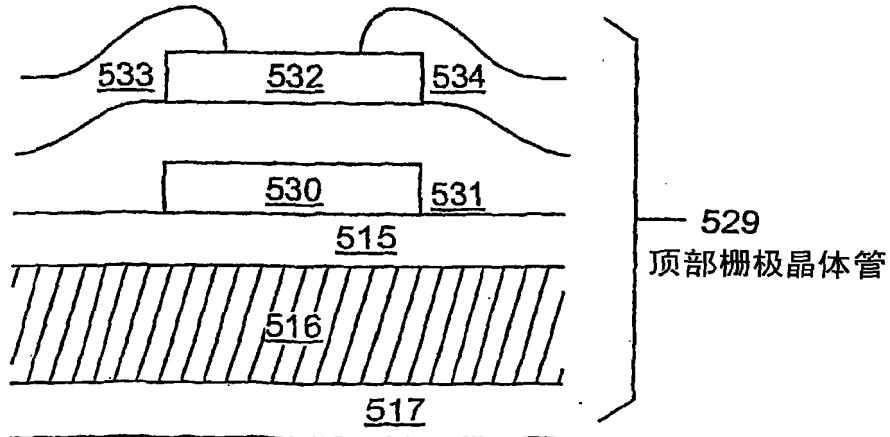


图 5

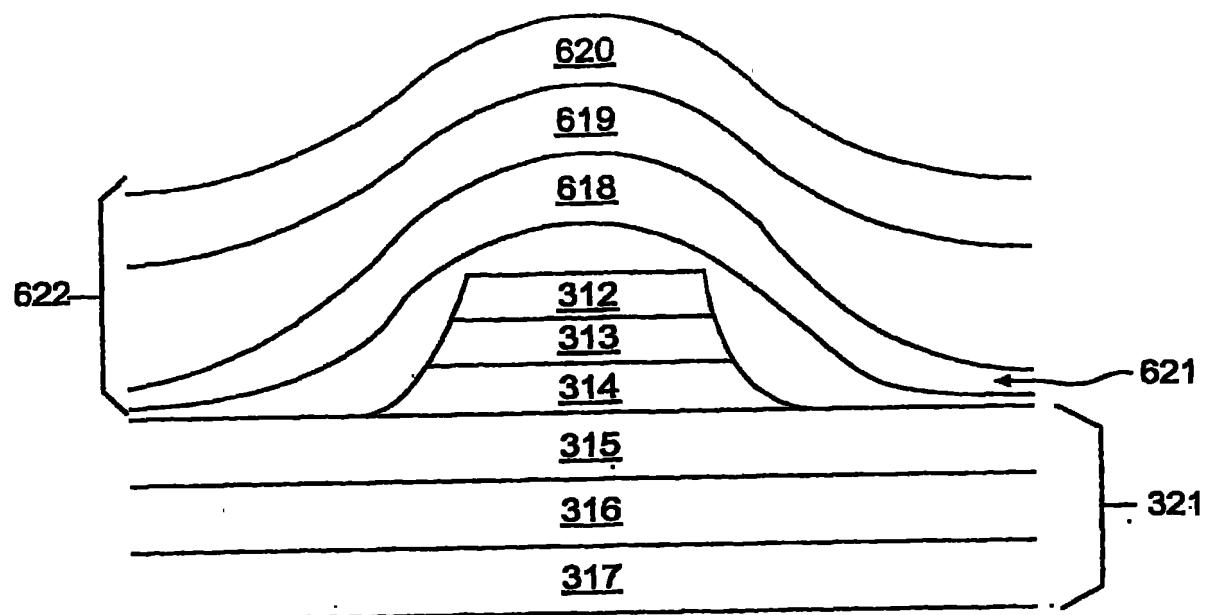


图 6

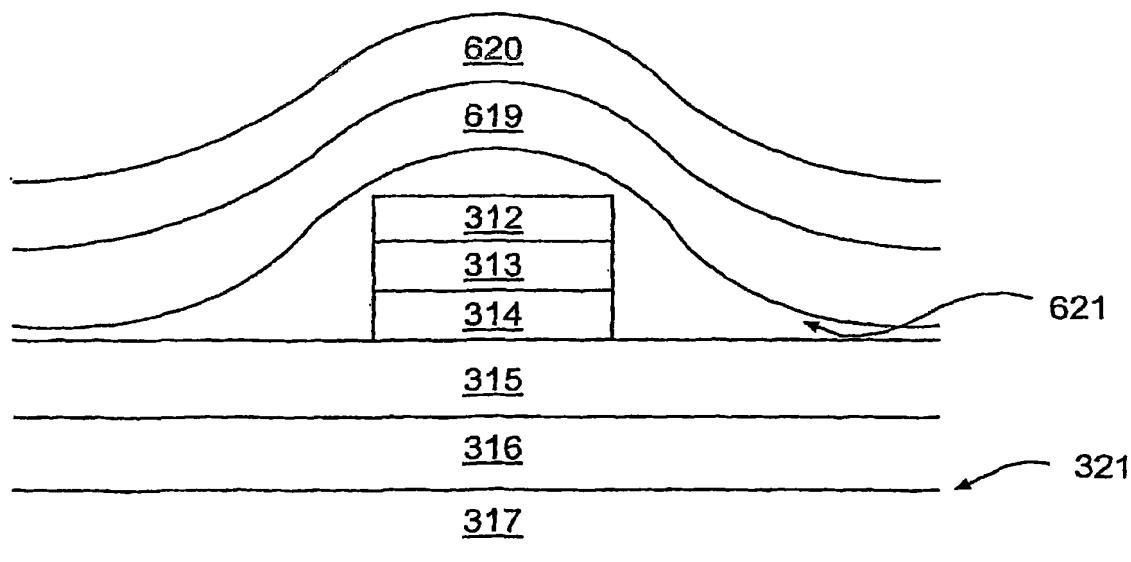


图 7

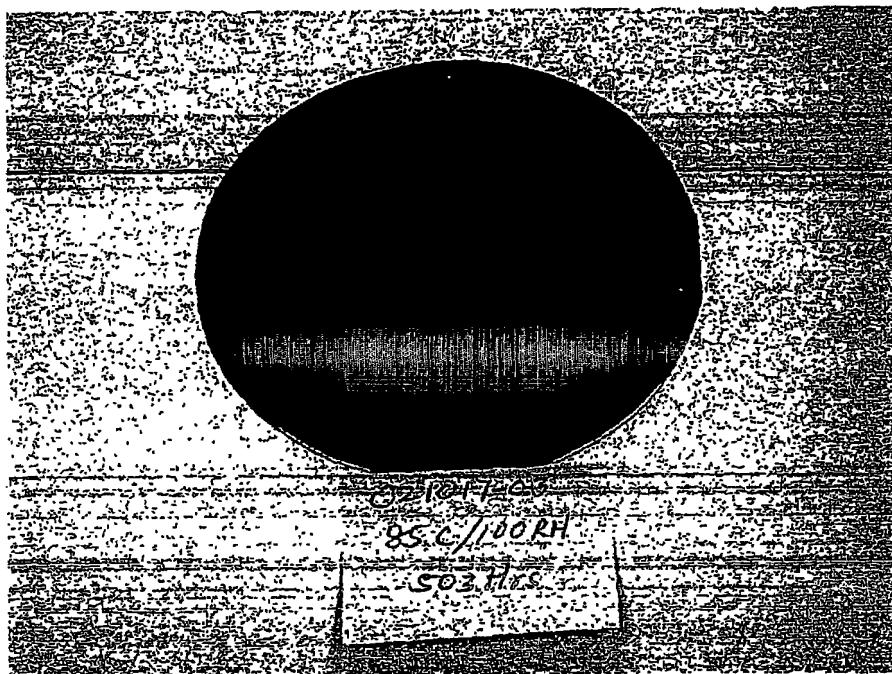


图 8

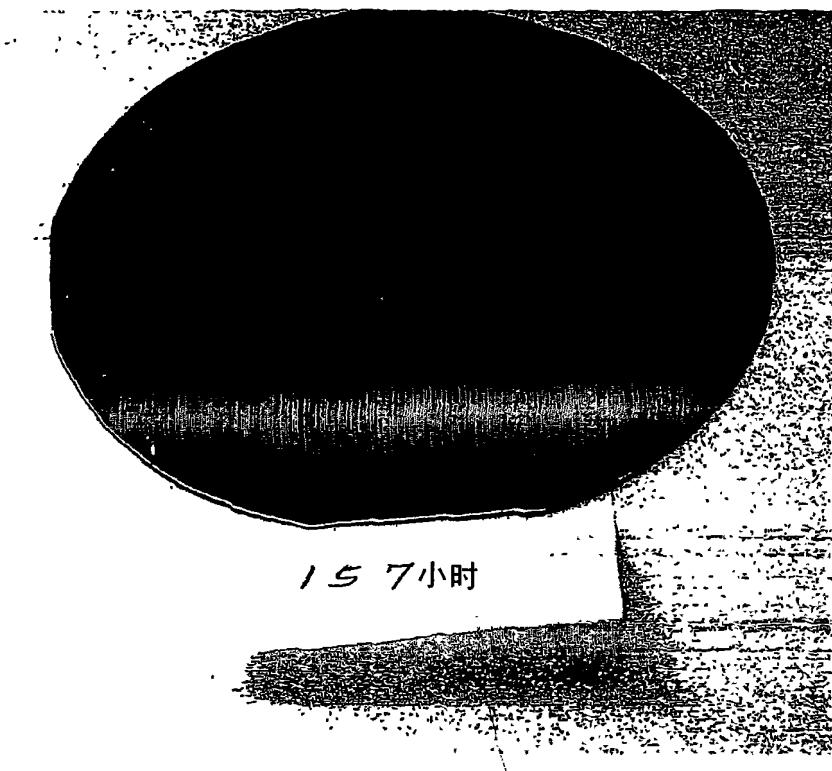


图 9

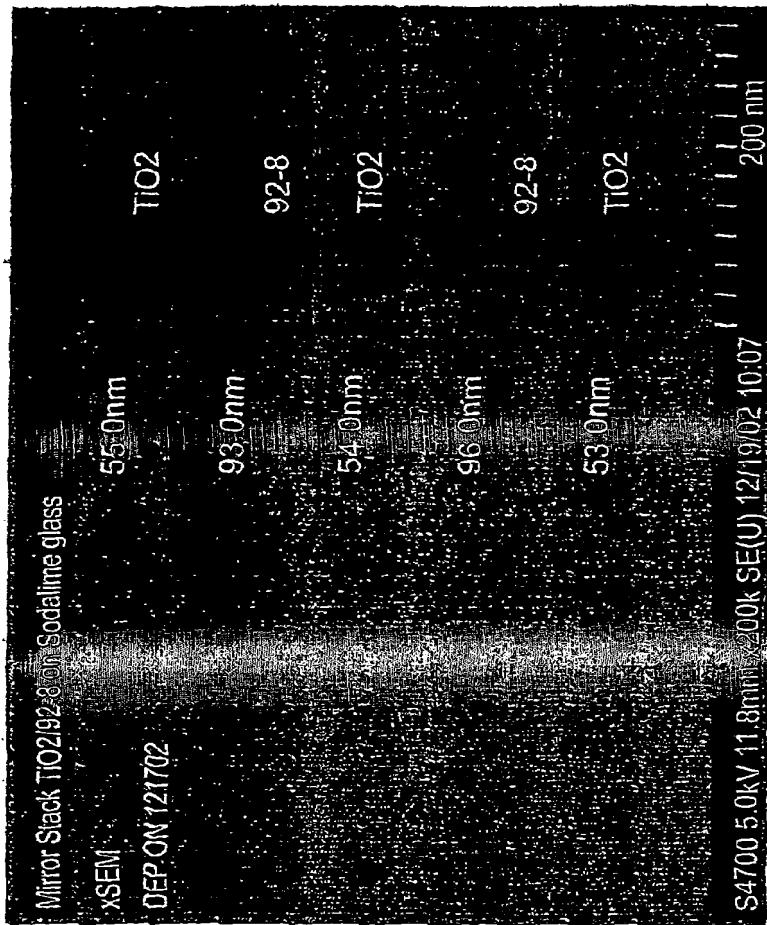


图 10

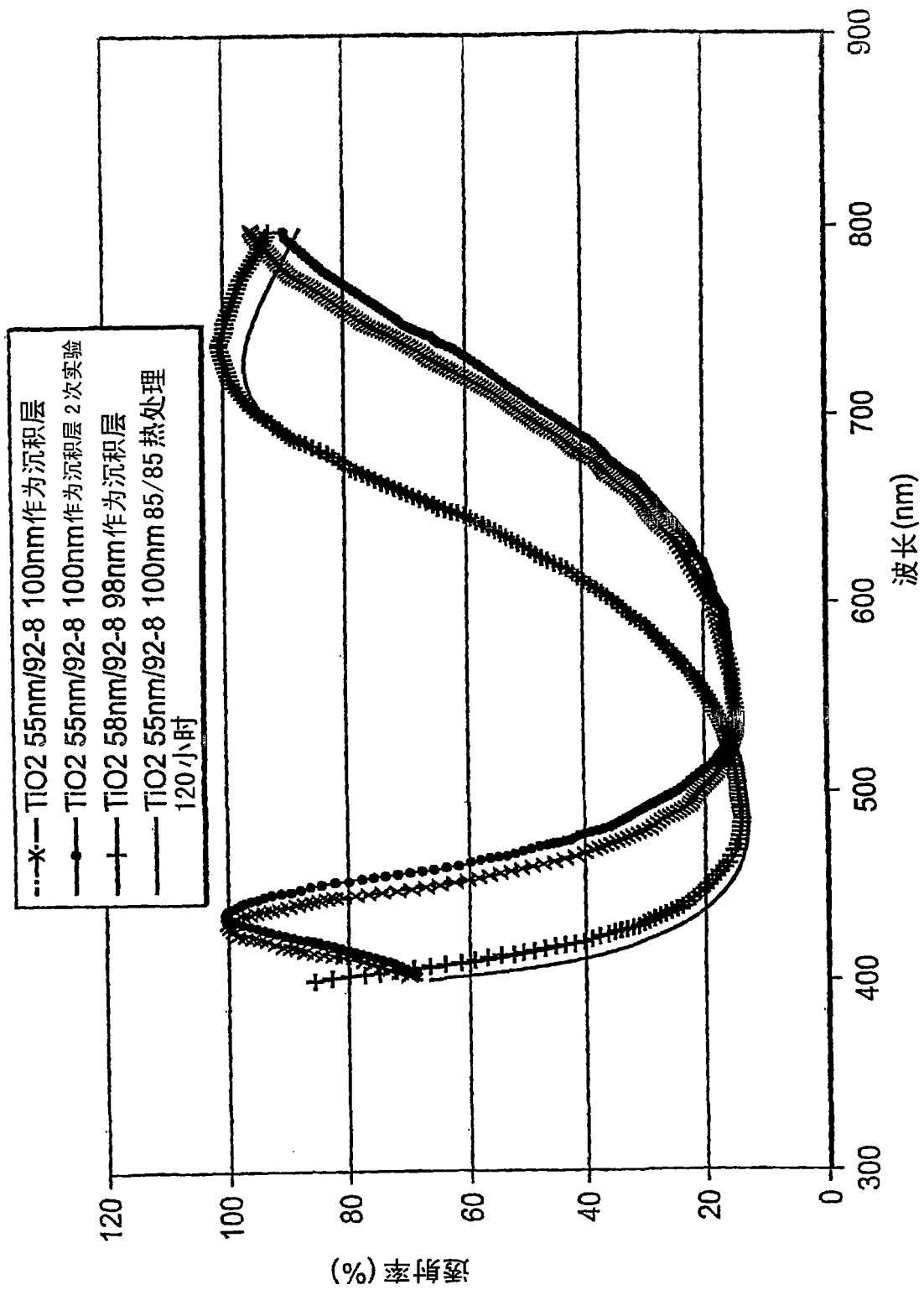


图 11

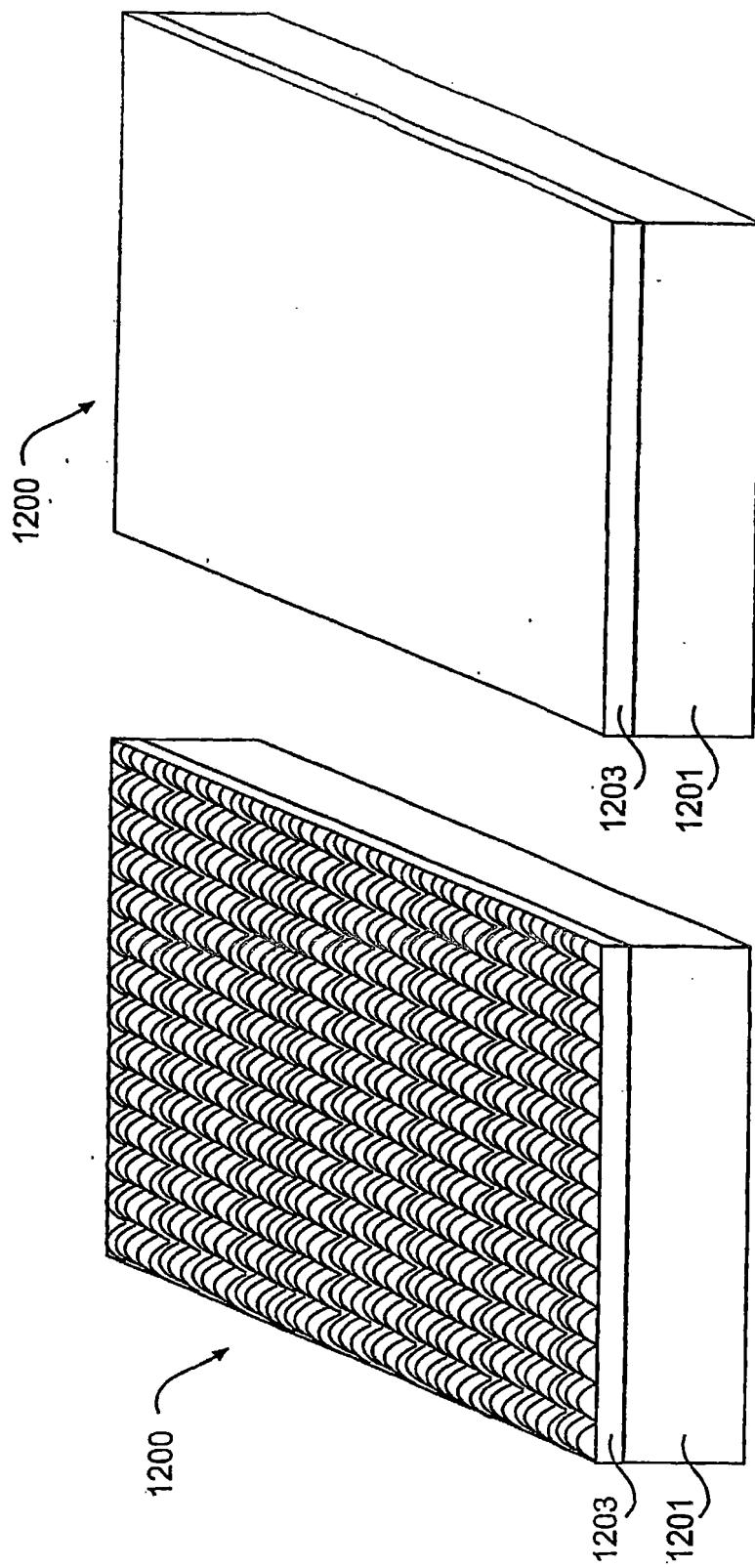


图 12B

图 12A

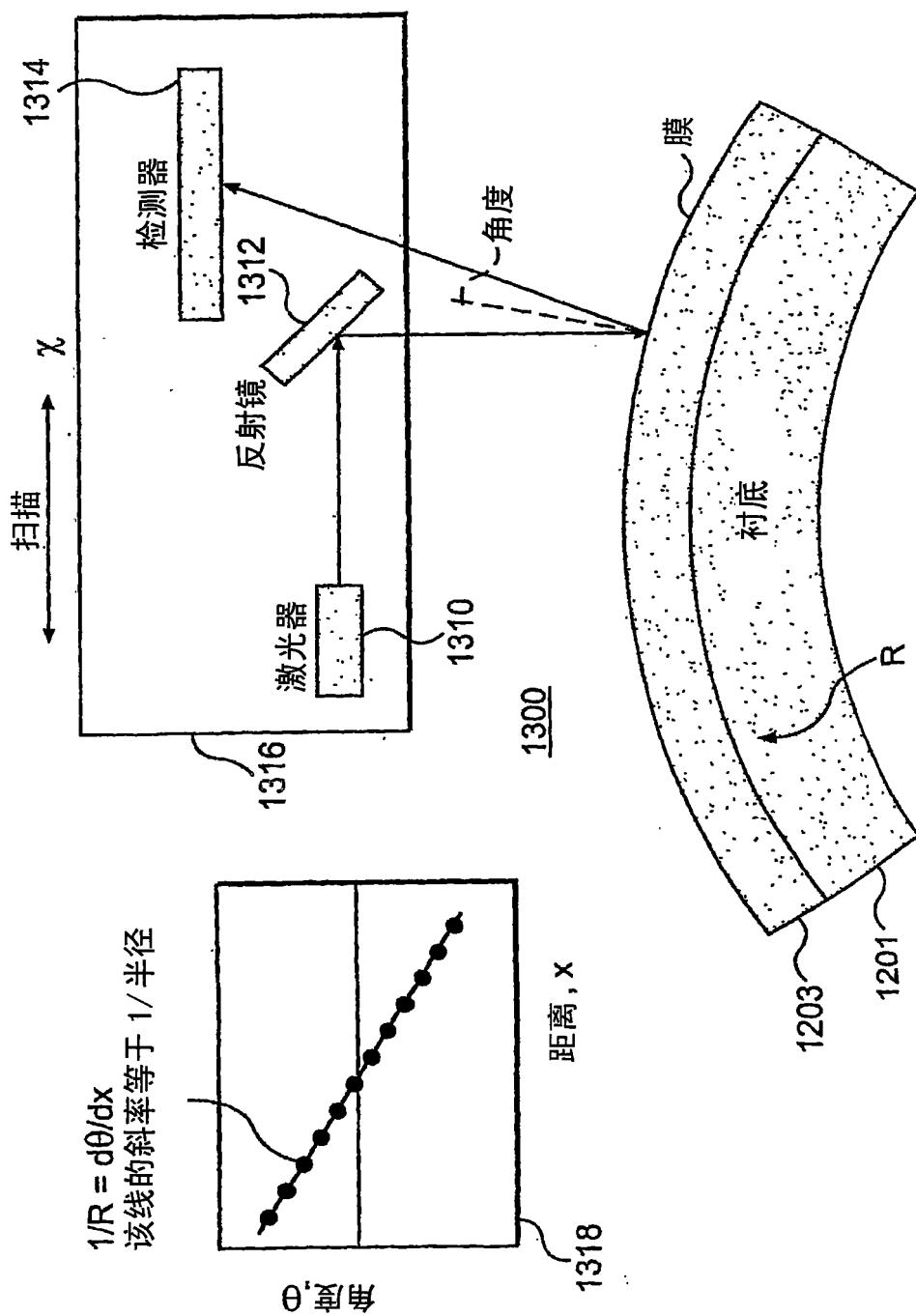
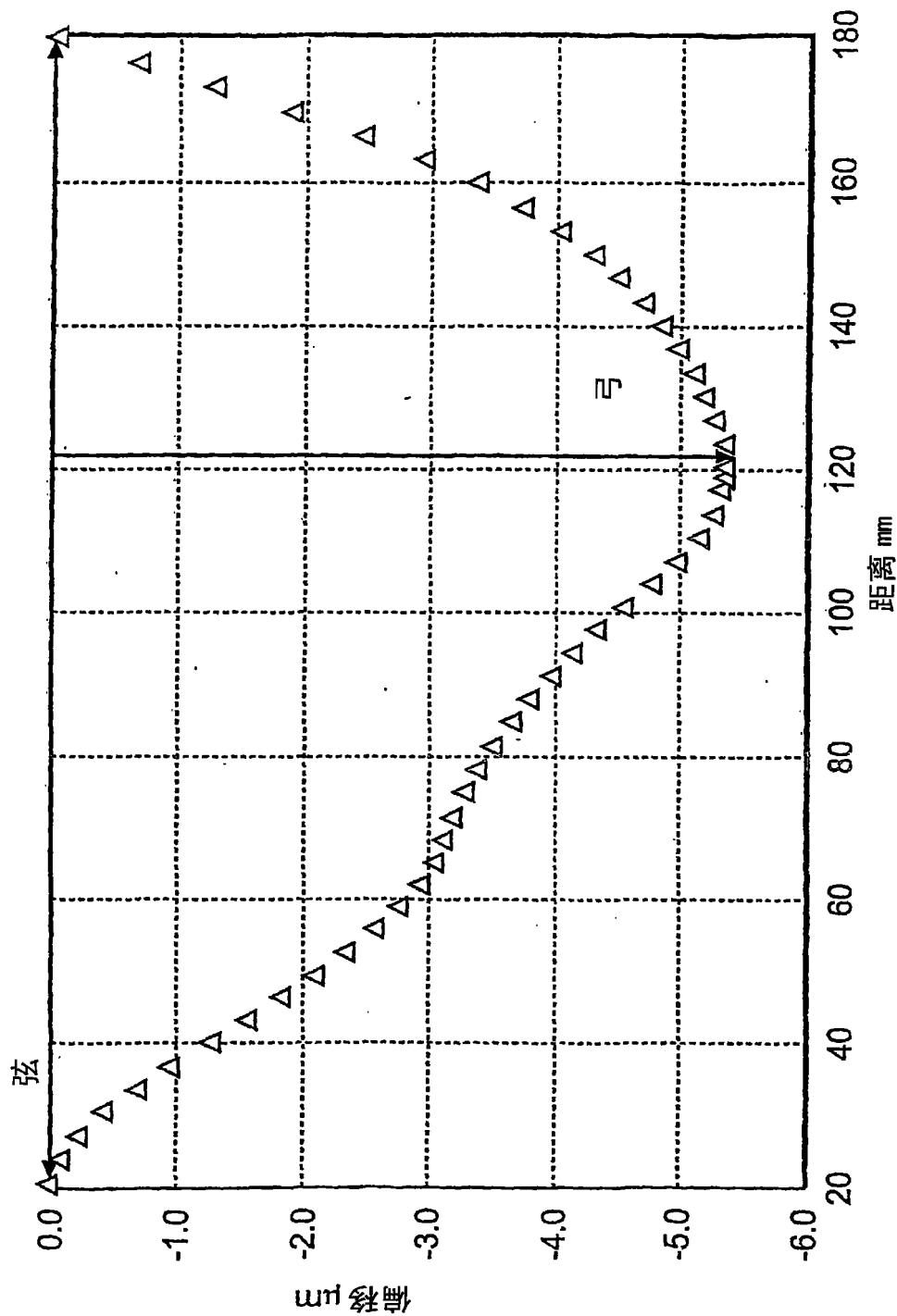
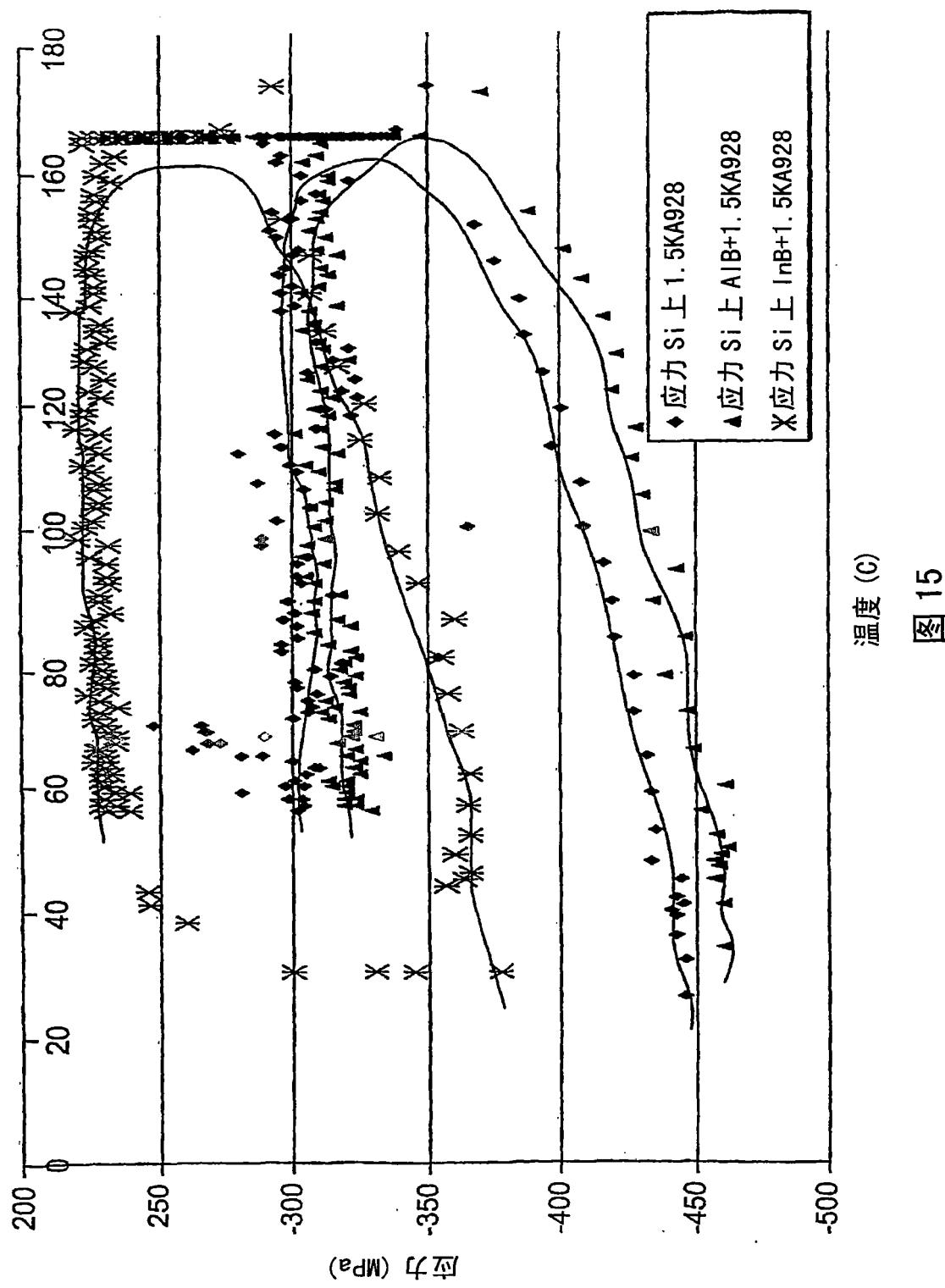


图 13





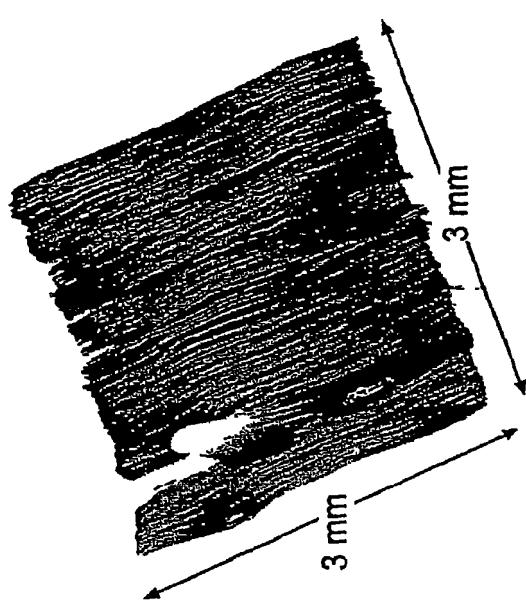


图 16B

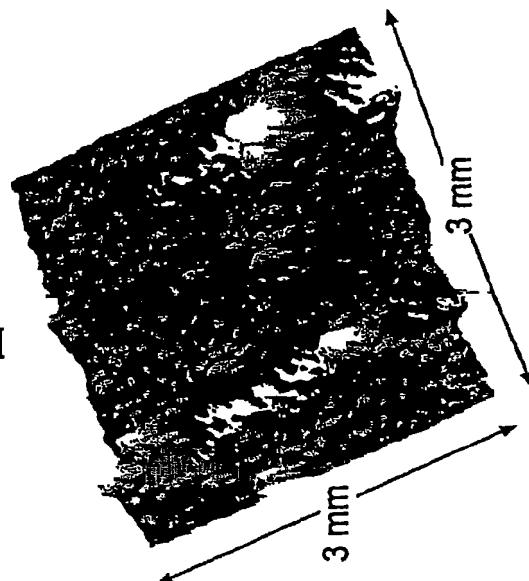


图 16D

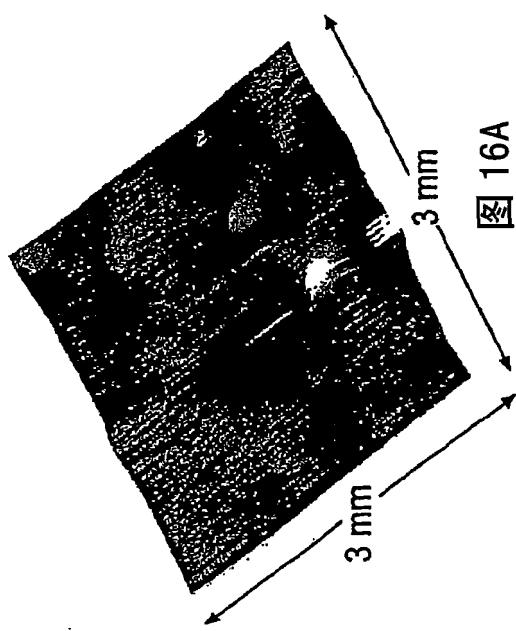


图 16A

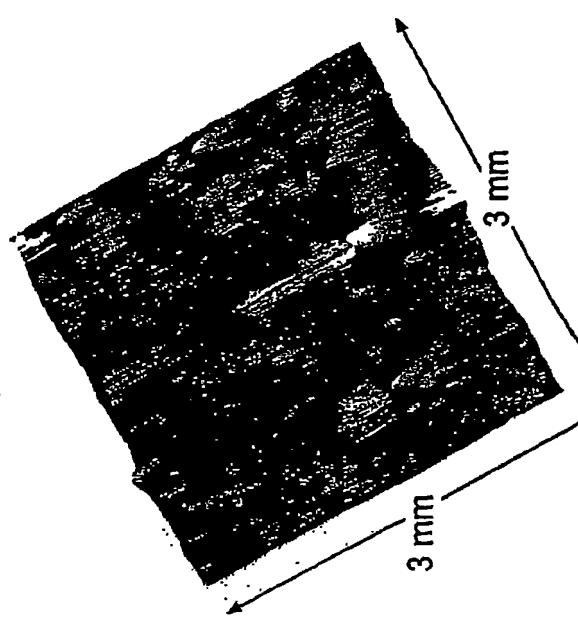


图 16C

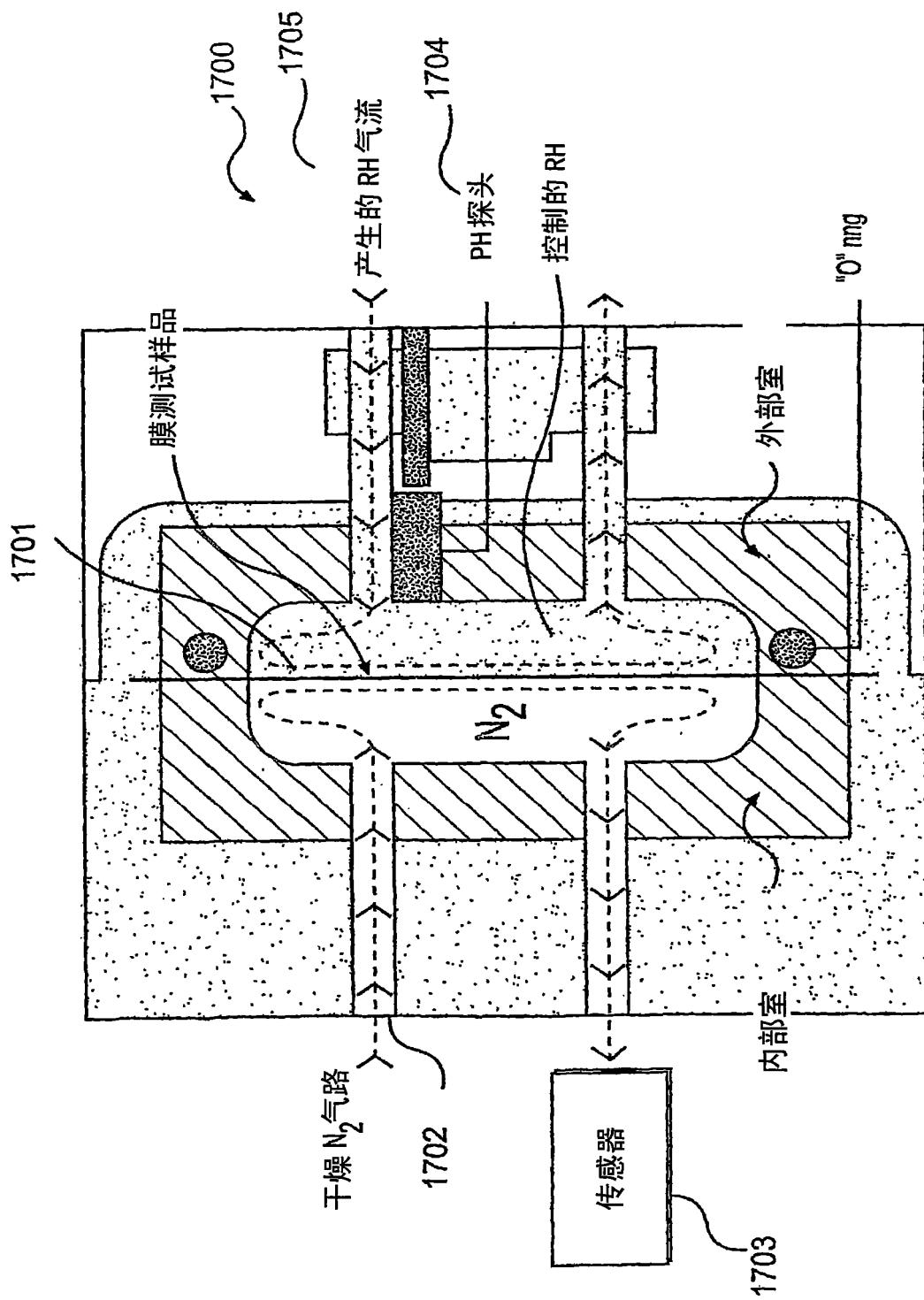
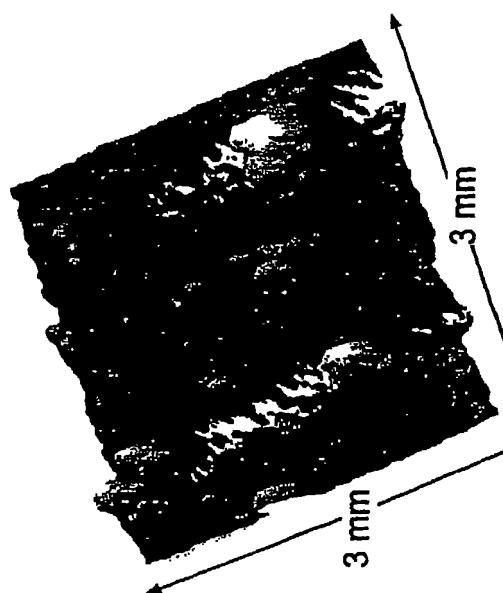
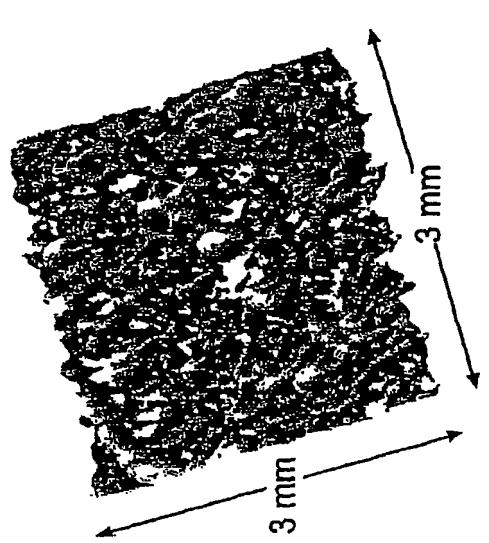
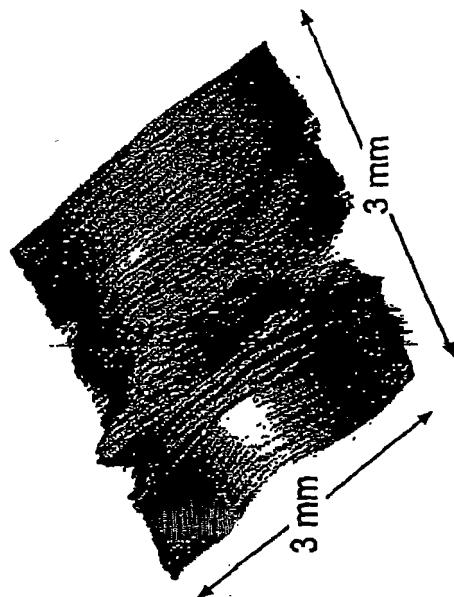
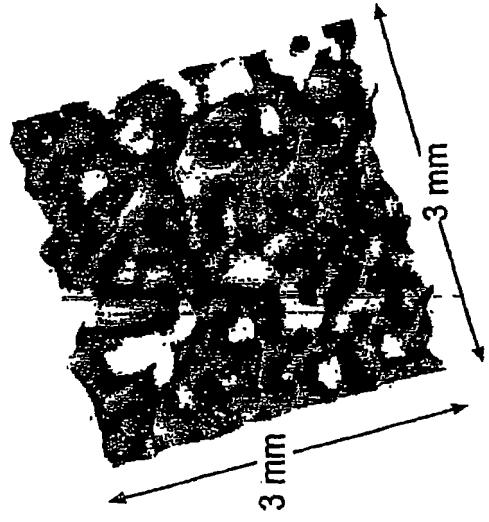
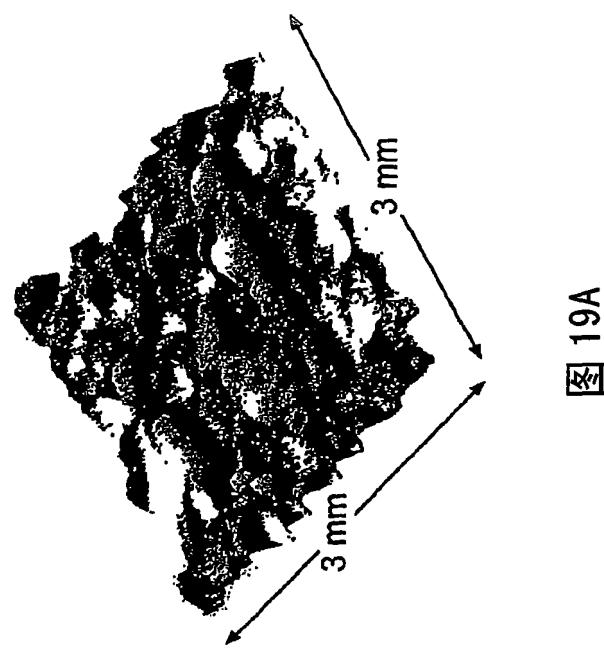
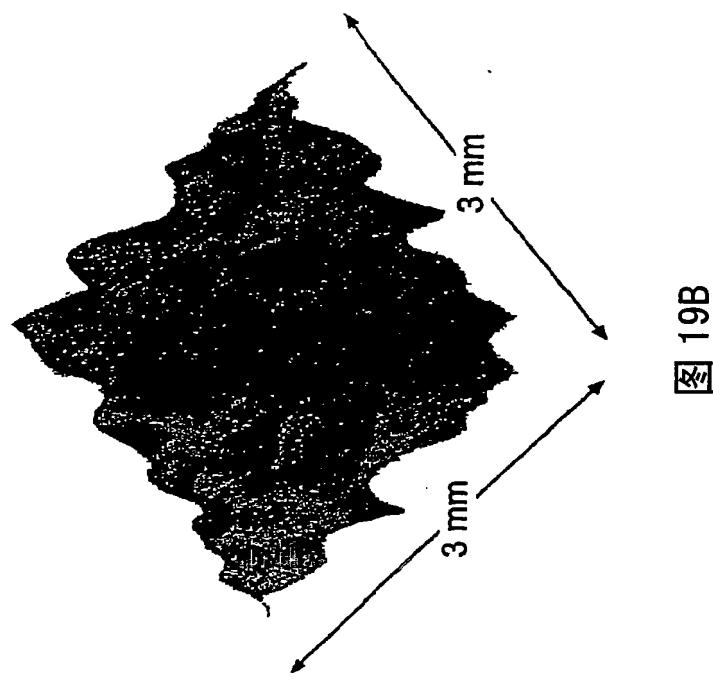


图 17





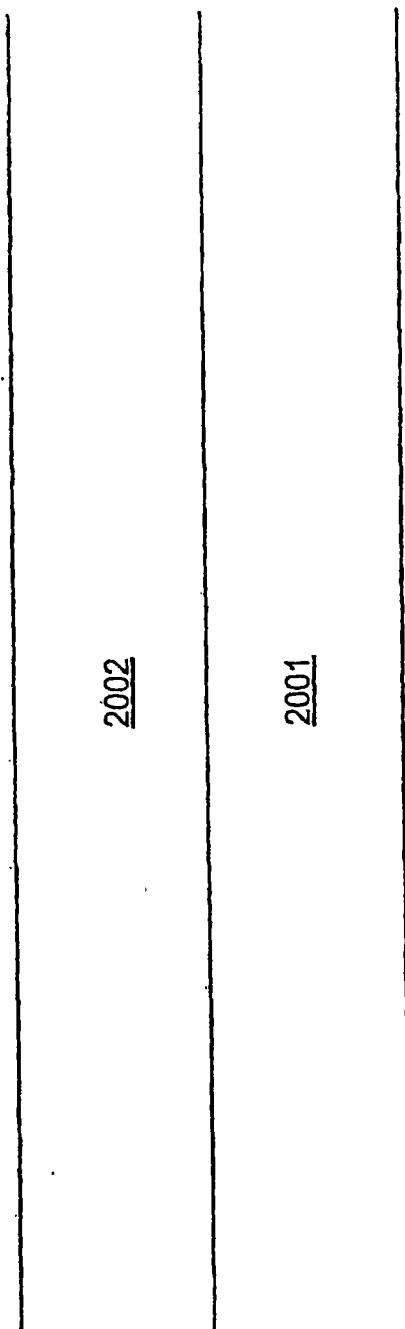


图 20

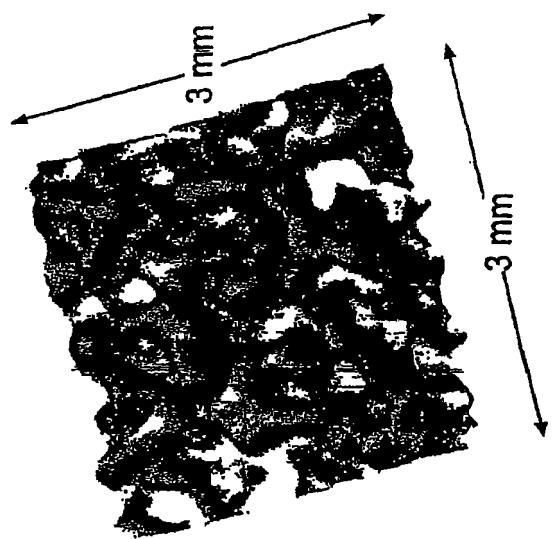


图 21B

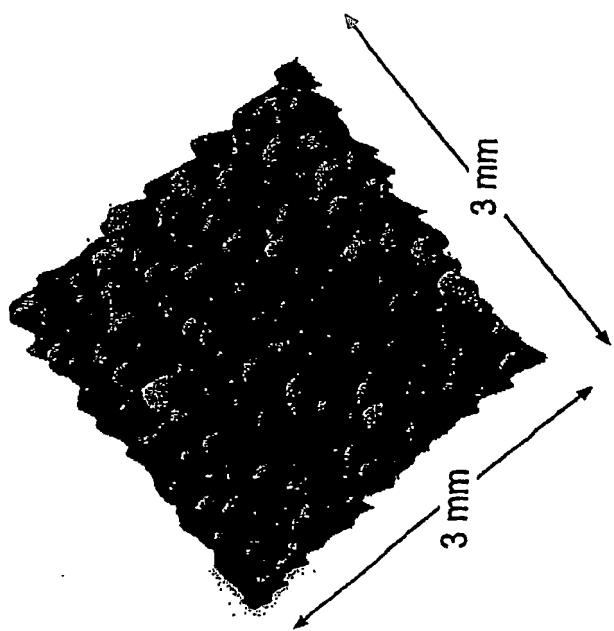


图 21A

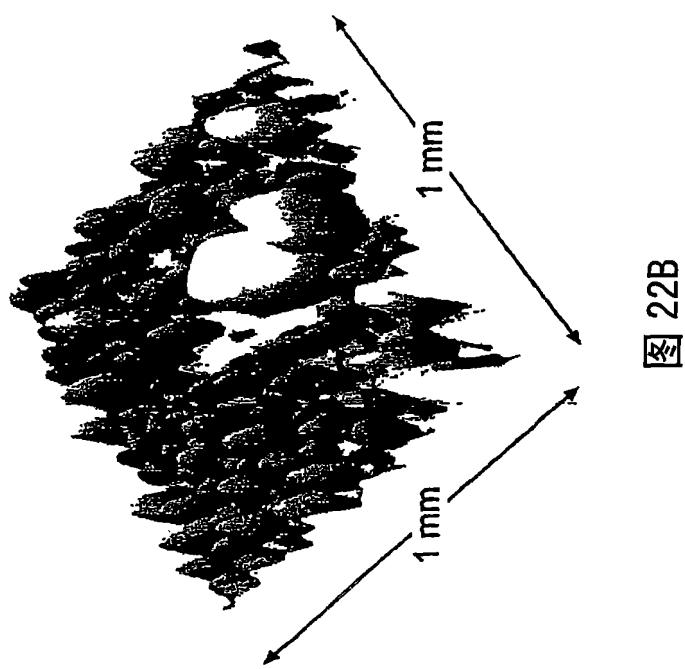


图 22B

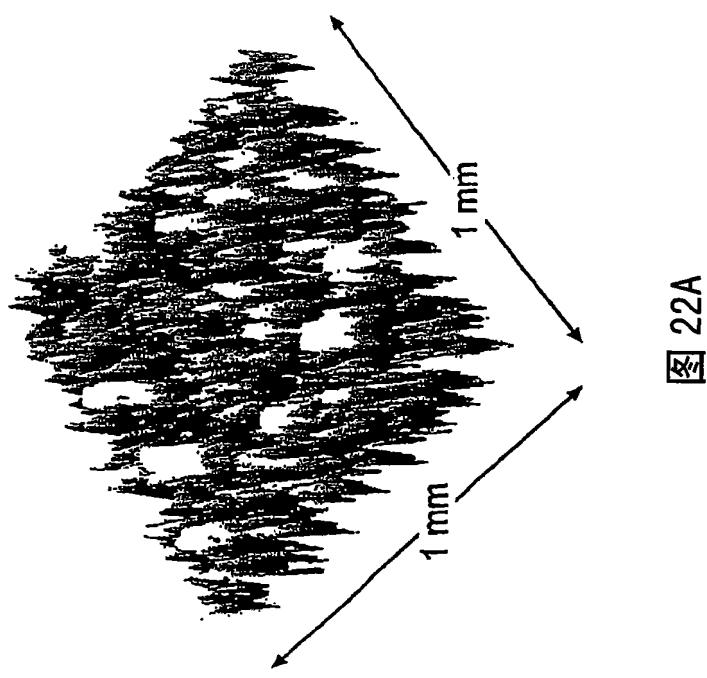


图 22A