



(12)发明专利

(10)授权公告号 CN 105453433 B

(45)授权公告日 2019.11.29

(21)申请号 201480040012.5

(22)申请日 2014.07.03

(65)同一申请的已公布的文献号
申请公布号 CN 105453433 A

(43)申请公布日 2016.03.30

(30)优先权数据
13/944,709 2013.07.17 US

(85)PCT国际申请进入国家阶段日
2016.01.13

(86)PCT国际申请的申请数据
PCT/US2014/045472 2014.07.03

(87)PCT国际申请的公布数据
W02015/009462 EN 2015.01.22

(73)专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72)发明人 M·G·迪西科 张向东 王新伟

(74)专利代理机构 北京市金杜律师事务所
11256

代理人 王茂华

(51)Int.Cl.
H03K 17/16(2006.01)

(56)对比文件
US 2012252384 A1,2012.10.04,
US 2012252384 A1,2012.10.04,
US 2012081188 A1,2012.04.05,

审查员 李现鹏

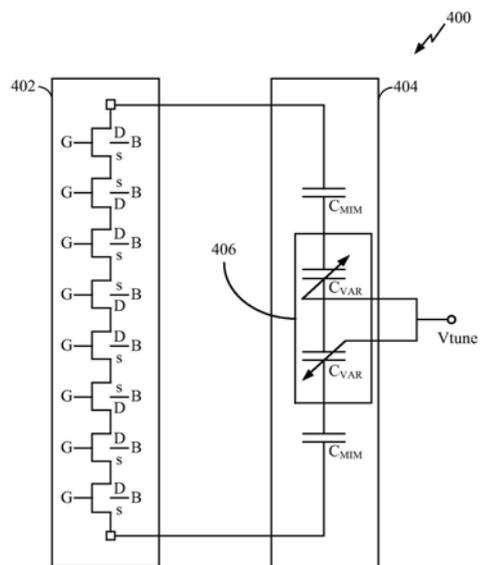
权利要求书2页 说明书6页 附图7页

(54)发明名称

开关线性化器

(57)摘要

示范性实施例涉及开关线性化器。设备可以包括至少一个开关402。设备还可以包括耦合到至少一个开关并且被配置成抵消由关断状态中的至少一个开关生成的失真的至少一部分的线性化器404。



1. 一种电子设备,包括:

天线调谐电路,包括数字可变电容器DVC,所述DVC包括串联耦合在第一端子与第二端子之间的多个开关;以及

线性化器,耦合到所述第一端子和所述第二端子,并且与所述多个开关并联耦合,所述线性化器包括被配置为接收调谐电压的至少一个变抗器,所述线性化器被配置为通过由所述至少一个变抗器生成的失真来抵消由关断状态中的所述多个开关生成的失真的至少一部分。

2. 根据权利要求1所述的电子设备,所述多个开关包括多个堆叠的晶体管。

3. 根据权利要求1所述的电子设备,所述线性化器还包括与所述至少一个变抗器串联耦合的多个金属绝缘体金属(MIM)电容器。

4. 根据权利要求1所述的电子设备,所述线性化器被配置成生成三阶失真,所述三阶失真具有基本上等于由所述多个开关生成的三阶失真的幅度的幅度以及与由所述多个开关生成的三阶失真的相位相反的相位。

5. 根据权利要求1所述的电子设备,所述多个开关被配置成生成正的三阶失真项,并且所述线性化器被配置成生成负的三阶失真项。

6. 根据权利要求1所述的电子设备,所述线性化器被配置成生成与由所述多个开关生成的三阶失真相消干涉的三阶失真。

7. 根据权利要求1所述的电子设备,所述至少一个变抗器被配置成接收用于控制由所述至少一个变抗器生成的三阶失真的幅度的调谐电压。

8. 一种用于改进开关线性度的方法,包括:

在包括天线调谐电路的设备处,所述天线调谐电路包括数字可变电容器DVC,所述DVC包括多个开关:

将所述多个开关配置在关断状态中,所述多个开关串联耦合在第一端子与第二端子之间;以及

通过由至少一个变抗器生成的失真来抵消由所述关断状态中的所述多个开关生成的失真的至少一部分,所述至少一个变抗器接收调谐电压并且被包括在线性化器中,所述线性化器被耦合在所述第一端子与所述第二端子之间并且与所述多个开关并联。

9. 根据权利要求8所述的方法,其中抵消所述失真的所述至少一部分包括生成所述变抗器的三阶失真,以与所述多个开关生成的三阶失真相长干涉。

10. 根据权利要求8所述的方法,还包括调节向所述变抗器传送的所述调谐电压以调节所述变抗器的电容的三阶项的幅度。

11. 一种电子设备,包括:

用于调谐天线的装置,包括用于提供数字可变电容的装置,用于提供所述数字可变电容的装置包括用于将多个开关配置在关断状态中的装置,所述多个开关串联耦合在第一端子与第二端子之间;以及

用于通过由用于基于调谐电压来提供压控电容的装置生成的失真来抵消由所述关断状态中的所述多个开关的失真的至少一部分的装置,用于抵消的装置被耦合在所述第一端子与第二端子之间并且与所述多个开关并联,用于抵消的装置包括用于提供压控电容的装置。

12. 根据权利要求11所述的电子设备,其中用于提供所述压控电容的装置包括至少一个变抗器。

13. 根据权利要求11所述的电子设备,还包括用于调节向用于抵消的装置传送的调谐电压以调节用于抵消的装置的电容的三阶项的幅度的装置。

14. 根据权利要求11所述的电子设备,用于配置的装置包括用于向所述多个开关传送偏置电压以将所述多个开关配置在所述关断状态中的装置。

15. 根据权利要求11所述的电子设备,用于抵消的装置包括用于抵消所述关断状态中的所述多个开关的三阶失真的至少一部分的装置。

开关线性化器

[0001] 相关申请的交叉引用

[0002] 本申请要求2013年7月17日提交的共同拥有的美国非临时专利申请第13/944,709号的优先权,其全部内容通过引用明确地合并于此。

技术领域

[0003] 本发明总体上涉及改进处于关断状态的晶体管开关的线性度。

[0004] 金属氧化物半导体场效应晶体管 (MOSFET) 技术在很多电子产品中都能够找到,包括微处理器、微控制器、静态RAM以及其他数字逻辑电路。由于高的噪声免疫力以及低的静态功耗,MOSFET通常在设计中用于在多个信号中的一个信号之间切换。使用MOSFET的流行的开关包括互补金属氧化物半导体 (CMOS) 开关。

[0005] CMOS开关通常用在天线调谐电路中,天线调谐电路需要高的线性度(即低的失真)以实现若干操作频率的共同存在同时维持低的接收器噪声/杂散(spur)本底并且满足受控的辐射掩蔽。由于“关断”状态的CMOS开关的非线性电容而出现了限制。传统的增强CMOS开关线性度的方法包括:CMOS绝缘体上硅(SOI)的使用、以及针对最低失真优化栅极电压和体极电压和/或串联堆叠更多的场效应晶体管(FET)以减小个体FET电压摆幅。然而,这些方法提供了受限的结果并且向网络增加了另外的损失。

[0006] 需要改进处于关断状态的开关的线性度。更具体地,需要与改进包括一个或多个开关的天线调谐电路的线性度相关的实施例。

附图说明

[0007] 图1图示根据本发明的示例性实施例的包括阻抗匹配电路的无线设备。

[0008] 图2A描绘数字可变电容器电路。

[0009] 图2B图示堆叠场效应晶体管开关。

[0010] 图3A描绘包括栅极、源极、漏极和体极的场效应晶体管。

[0011] 图3B是描绘关断状态的开关的漏源电容与关断状态的开关上的漏源电压的关系的图。

[0012] 图4是描绘变抗器(varactor)的电容与调谐电压的关系的图。

[0013] 图5图示根据本发明的示例性实施例的包括耦合到线性化器的开关的设备。

[0014] 图6图示根据本发明的示例性实施例的包括多个开关和多个线性化器的设备。

[0015] 图7图示根据本发明的示例性实施例的包括耦合到线性化器的数字可变电容器电路的设备。

[0016] 图8是描绘根据本发明的示例性实施例的方法的流程图。

[0017] 图9是描绘根据本发明的示例性实施例的另一方法的流程图。

具体实施方式

[0018] 下面结合附图给出的详细描述意在作为本发明的示例性实施例的描述,而非意在

仅表示能够在其中实践本发明的实施例。遍及本描述所使用的术语“示例性”表示“用作示例、实例或说明”，而不应当必须理解为比其他示例性实施例优选或有利。详细描述出于提供对本发明的示例性实施例的透彻理解的目的而包括具体的细节。本领域技术人员应当理解，本发明的示例性实施例可以在没有这些具体细节的情况下来实践。在一些实例中，众所周知的结构和设备用框图形式示出以避免模糊本文中所呈现的示例性实施例的新颖性。

[0019] 本领域普通技术人员应当理解，无线设备的天线调谐器（例如阻抗匹配电路）可以包括射频（RF）矩阵开关，其可能需要高的线性度（即低的失真）以实现若干操作频率的共同存在同时维持低的接收器噪声/杂散本底以及满足受控的辐射屏蔽。

[0020] 本文中所描述的示例性实施例涉及与改善开关的“关断”状态响应相关的设备和方法。根据一个示例性实施例，设备可以包括至少一个开关以及耦合到开关的线性化器。另外，线性化器可以被配置成抵消由至少一个开关生成的三阶失真的至少一部分。根据另一示例性实施例，设备可以包括包含被配置成在接通状态和关断状态中的一个状态下操作的多个堆叠的晶体管的开关。设备还可以包括耦合到开关并且被配置成基本上抵消由关断状态的开关生成的三阶失真的变抗器（varactor）。

[0021] 根据另一示例性实施例，本发明包括用于改进开关的“关断”状态响应的方法。这样的方法的各种实施例可以包括将至少一个开关配置成处于关断状态中。方法还可以包括通过变抗器的三阶失真基本上抵消关断状态的开关的三阶失真。根据又一示例性实施例，方法可以包括通过关断状态的开关生成三阶失真并且通过耦合至开关的变抗器基本上抵消由开关生成的三阶失真。

[0022] 通过考虑随后的描述、附图以及所附权利要求，本领域技术人员将很清楚本发明的其他方面以及各个方面的特征和优点。

[0023] 图1示出无线设备100的示例性设计的框图。在本示例性设计中，无线设备100包括数据处理器/控制器110、收发器120、自适应调谐电路170和天线152。收发器120包括支持双向无线通信的发射器130和接收器160。无线设备100可以支持长期演进（LTE）、码分多址（CDMA）1X或cdma2000、宽带CDMA（WCDMA）、全球移动通信系统（GSM）、IEEE 802.11等。

[0024] 在发射路径中，数据处理器110处理（例如编码和调制）要发射的数据并且向发射器130提供模拟输出信号。在发射器130内，发射电路132对模拟输出信号进行放大、滤波并且将模拟输出信号从基带上变频到RF，并且提供经调制的信号。发射电路132可以包括放大器、滤波器、混频器、振荡器、本地振荡器（LO）生成器、锁相环（PLL）等。功率放大器（PA）134接收和放大经调制的信号，并且提供具有适当的输出功率水平的经放大RF信号。发射滤波器136对经放大RF信号滤波以使发射频带中的信号分量通过并且使接收频带中的信号分量衰减。发射滤波器136提供输出RF信号，输出RF信号通过开关140和阻抗匹配电路150来路由并且经由天线152来发射。阻抗匹配电路150针对天线152执行阻抗匹配，并且也被称为天线调谐电路、可调谐匹配电路等。

[0025] 在接收路径中，天线152从基站和/或其他发射器站接收信号并且提供所接收的RF信号，所接收的RF信号通过阻抗匹配电路150和开关140来路由并且被提供给接收器160。在接收器160内，接收滤波器162对所接收的RF信号滤波以使接收频带中的信号分量通过并且使发射频带中的信号分量衰减。LNA 164放大来自接收滤波器162的经滤波RF信号并且提供输入RF信号。接收电路166对输入RF信号进行放大、滤波并且将输入RF信号从RF下变频到基

带,并且向数据处理器110提供模拟输入信号。接收电路166可以包括放大器、滤波器、混频器、振荡器、LO生成器、PLL等。

[0026] 自适应调谐电路170调谐或调节阻抗匹配电路150使得能够对于数据发射和接收实现良好的性能。阻抗匹配电路150可以包括数字可变电容器(DVC)(图1中未示出),DVC具有能够通过数字控制信号以分立单位变化的电容。另外,根据本发明的示例性实施例,阻抗匹配电路150可以包括一个或多个下面参考图5所描述的设备400、一个或多个下面参考图6所描述的设备450、一个或多个下面参考图7所描述的设备500、或其组合。

[0027] 收发器120和自适应调谐电路170的全部或部分可以在一个或多个模拟集成电路(IC)、RF IC(RFIC)、混合信号IC等上来实现。功率放大器134以及可能的其他电路可以在单独的IC或模块上来实现。阻抗匹配电路150以及可能的其他电路也可以在单独的IC或模块上来实现。

[0028] 数据处理器/控制器110可以执行无线设备100的各种功能。例如,数据处理器/控制器110可以执行经由发射器130发射以及经由接收器160接收的数据的处理。控制器110可以控制TX电路132、RX电路166、开关140和/或自适应调谐电路170的操作。存储器112可以存储用于数据处理器/控制器110的程序代码和数据。存储器112可以在数据处理器/控制器110内部(如图1所示)或者在数据处理器/控制器110外部(图1中未示出)。数据处理器/控制器110可以在一个或多个专用集成电路(ASIC)和/或其他IC上来实现。

[0029] 图2A图示包括多个开关202₁-202_N和电容器C1-CN的数字可变电容器(DVC)电路200。本领域普通技术人员应当理解,在诸如DVC电路200之类的DVC电路的操作期间,开关202₁-202_N中的一个或多个开关可以在接通状态(即在导通状态)操作,一个或多个开关202₁-202_N可以在关断状态(即在非导通状态)操作,或者上述情况的任意组合。还应当理解,诸如DVC电路的开关(例如开关202_N)之类的开关可以包括堆叠配置的多个场效应晶体管(FET)。

[0030] 图2B是开关202的详细图示,开关202包括堆叠的FET开关(即堆叠配置的多个FET晶体管)。如图2B中所图示的,本领域普通技术人员应当理解,开关202的每个FET晶体管可以包括栅极G、体极B、漏极D和源极S。

[0031] 本领域普通技术人员应当理解,堆叠的FET用于可靠性,从而避免结击穿故障。另外,二阶非线性基本上可以通过对称设计来抵消。然而,堆叠FET开关在关断状态下可以呈现三阶非线性度。换言之,关断状态的开关(即非导通状态的开关)可以由漏极/源极(D/S)到栅极的电容非线性度以及D/S到本体电容来主导。堆叠FET开关的三阶非线性度可以包括堆叠的FET中的每个FET的三阶非线性度之和。

[0032] 图3A图示包括栅极G、漏极D、源极S和体极B的晶体管250。晶体管250可以是堆叠FET开关(诸如图2B中图示的堆叠FET开关202)的多个晶体管之一。仅作为示例,在晶体管250的关断状态(即非导通状态)期间,晶体管250的栅极G和体极B可以通过负的电压(例如-2.7伏特)被偏置以防止晶体管250的部分接通。

[0033] 图3B是包括曲线282的图280,曲线282表示关断状态开关的漏源电容与关断状态的开关上的D/S电压之间的关系。应当理解,曲线282描绘关断状态的开关的漏源电容的非线性行为。本领域普通技术人员应当理解,匹配电路内的开关的非线性度增加了不想要的失真,该失真可以不利地影响接收器性能和/或在发射器处引起频谱发射扰乱

(violation)。作为电压的函数的关断状态的开关的电容由以下等式给出：

$$[0034] \quad C(V) = C_0 + C_1 * V + C_2 * V^2 + C_3 * V^3; \quad (1)$$

[0035] 其中 C_0 是关断状态的开关的基本电容, C_1 是关断状态的开关的关断状态的电容的线性斜率, C_2 是关断状态的开关的二阶非线性电容的系数, C_3 是关断状态的开关的三阶非线性电容的系数。

[0036] 应当注意,用D/S电容行为的属性表示的等式(1)的三阶项(即 C_3)的系数(即 C_3)为正值,从而得到图280中图示的上凹曲线(即曲线282)。

[0037] 根据一个示例性实施例,可以通过引入与关断状态的开关具有基本上相等的幅度和相反的相位(即平移180度)的三阶失真来对开关的关断状态线性化。图4是包括曲线302的图300,曲线302表示变抗器的栅极到漏极/源极(D/S)电容与变抗器的调谐电压之间的关系。作为电压的函数的变抗器的电容由以下等式给出：

$$[0038] \quad C(V) = C_0 + C_1 * V + C_2 * V^2 - C_3 * V^3; \quad (2)$$

[0039] 其中 C_0 是变抗器的基本电容, C_1 是变抗器的电容的线性斜率, C_2 是变抗器的二阶非线性电容的系数, C_3 是变抗器开关的三阶非线性电容的系数。

[0040] 应当注意,用变抗器行为的属性表示的等式(2)的三阶项(即 C_3)的系数为负值,从而产生图300中图示的下凹曲线(即曲线302)。还应当注意图280的曲线282(参见图2B)以及图300的曲线302(参见图4)具有基本上相反的拐点。因此,根据本发明的各种示例性实施例,由变抗器生成的失真可以用于基本上抵消由开关生成的失真。换言之,可以通过引入与由开关生成的失真具有相等幅度和相反相位(即平移180度)的失真来对开关线性化。

[0041] 图5图示根据本发明的示例性实施例的设备400。设备400包括开关402,开关402可以包括例如堆叠FET开关的多个晶体管(即堆叠FET开关)。另外,设备400包括与开关402并联耦合的线性化器404。根据一个示例性实施例,线性化器404可以被配置成引入与由开关402生成的失真具有相等幅度和相反相位的失真。作为示例,线性化器404可以包括变抗器406(例如金属氧化物半导体(MOS)变抗器),变抗器406具有压控电容(即可变电容器 C_{VAR})并且被配置成接收调谐电压 V_{tune} 。线性化器404还可以包括与变抗器406串联耦合的多个金属绝缘体金属(MIM)电容器 C_{MIM} 。

[0042] 如以上所指出的,开关402可以生成具有幅度和相位的三阶失真。另外,线性化器404(以及更具体地为变抗器406)可以生成三阶失真,该三阶失真与由开关402生成的三阶失真的相位180度异相。另外,应当注意,调谐电压 V_{tune} 可以用于调节由变抗器406生成的三阶失真的幅度。理想地,作为电压的函数的设备400的电容可以由以下等式给出：

$$[0043] \quad C(V) = C_0 + C_1 * V + C_2 * V^2; \quad (3)$$

[0044] 其中 C_0 是设备400的基本电容, C_1 是设备400的电容的线性斜率,并且 C_2 是设备400的二阶非线性电容的系数。应当注意,设备400可以包括一些剩余的三阶非线性电容。

[0045] 因此,根据一个示例性实施例,线性化器404可以被配置成生成三阶失真,该三阶失真可以用于与由开关402生成的三阶失真相消干涉。更具体地,变抗器406在接收到适当的调谐电压时可以生成与由开关402生成的三阶失真具有相等幅度和相反相位(即关于开关402的三阶失真平移180度)的三阶失真,以基本上抵消由开关402生成的三阶失真,并且从而可以改善设备400的功率效率。

[0046] 另外,本领域普通技术人员应当理解,串联MIM电容器 C_{MIM} 被配置成“共享”开关402

上的电压降,从而改善变抗器406的可靠性。换言之,包括串联MIM电容器 C_{MIM} 的变抗器406的对称实施方式划分RF电压摆幅,确保避免变抗器栅极到源极/漏极(G-S/D)击穿区。另外,由于小的失真和/或对称的设计,变抗器406对二阶截距(IP2)的影响很小,并且变抗器406即使会对相关联的DVC的尺寸有影响,这个影响也非常小,并且变抗器406对于过隅角条件(over corner condition)敏感。应当注意,在开关402的“接通”状态(即导通状态)期间,变抗器406与由“接通”的开关产生的虚短路并联,并且因此对“接通”状态的三阶截距(IP3)基本上可以没有影响。

[0047] 图6图示根据本发明的另一示例性实施例的设备450。可以包括DVC的设备450包括多个设备400-1到400-N,其中每个设备400-1到400-N包括开关402和相关联的线性化器404。应当注意,可以根据相关联的开关402的尺寸来缩放每个线性化器404。另外,在已经针对给定的开关尺寸优化线性化器404之后,可以针对其他实施方式来线性地缩放线性化器404的MIM电容器 C_{MIM} (图6中未示出;参见图5)和变抗器部件(例如电容器 C_{VAR})。通过缩放后的部件,设备450的每个开关402/线性化器404对可以共享公共的调谐电压(即调谐电压 V_{tune} ;参见图5)以针对工艺、电压和温度影响来调节三阶抵消,并且因此减小用于支持硬件的裸片区域。

[0048] 图7描绘根据本发明的又一示例性实施例的设备500。设备500包括DVC电路502以及与DVC电路502并联耦合的线性化器404。如以上所描述的,线性化器404包括变抗器406以及与变抗器406串联耦合的MIM电容器 C_{MIM} 。在本示例性实施例中,DVC电路502包括多个开关505-1到505-N,其中每个开关505-1到505-N包括堆叠FET开关。如果已知任何给定时刻关断状态的开关的数目,则线性化器404可以被使用并且被调谐以抵消DVC电路502的非线性行为。

[0049] 图8是图示根据一个或多个示例性实施例的方法600的流程图。方法600可以包括将至少一个开关配置成处于关断状态(用附图标记602表示)。方法600还可以包括通过由变抗器生成的三阶失真来基本上抵消由关断状态的开关生成的三阶失真(用附图标记604表示)。

[0050] 图9是图示根据一个或多个示例性实施例的另一方法700的流程图。方法700可以包括通过关断状态的开关生成三阶失真(用附图标记702表示)。方法700还可以包括通过耦合至开关的变抗器基本上抵消由开关生成的三阶失真(用附图标记704表示)。

[0051] 本领域技术人员应当理解,可以使用各种不同的工艺和技术中的任何工艺和技术来表示信息和信号。例如,可以用电压、电流、电磁波、磁场或粒子、光场或粒子、或者其任意组合来表示遍及以上描述可以引用的数据、指令、命令、信息、信号、比特、符号和芯片。

[0052] 技术人员还应当理解,结合本文中所公开的示例性实施例描述的各种说明性逻辑块、模块、电路和算法步骤可以实现为电子硬件、计算机软件、或者这二者的组合。为了清楚地说明软件和硬件的这一可互换性,以上已经在其功能方面总体上描述了各种说明性部件、块、模块、电路和步骤。这样的功能实现为硬件还是软件取决于强加于整个系统的特定的应用约束和设计约束。技术人员可以针对每个特定的应用用各种方式来实现所描述的功能,但是这样的实现判定不应当被理解为引起偏离本发明的示例性实施例的范围。

[0053] 结合本文中所公开的示例性实施例描述的各种说明性逻辑块、模块和电路可以通过通用处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或

其他可编程逻辑设备、分立的门或晶体管逻辑、分立硬件部件、或者被设计成执行本文中所述的功能的其任意组合来实现或执行。通用处理器可以是微处理器,但是在备选方案中,处理器可以是任何传统的处理器、控制器、微控制器或状态机。处理器也可以实现为该计算设备的组合,例如DSP和微处理器的组合、多个微处理器、一个或多个微处理器结合DSP核、或者任何其他这样的配置。

[0054] 在一个或多个示例性实施例中,所描述的功能可以用硬件、软件、固件、或其任意组合来实现。如果用软件实现,则功能可以作为一个或多个指令或代码存储在计算机可读介质上或者通过计算机可读介质来传输。计算机可读介质包括计算机存储介质和通信介质二者,包括促进计算机程序从一个地方到另一地方的传送的任何介质。存储介质可以是能够由计算机来访问的任何可用介质。作为示例而非限制,这样的计算机可读介质可以包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储装置、磁盘存储装置或其他磁性存储设备、或者能够用于承载或存储指令或数据结构形式的期望的程序代码并且能够由计算机来访问的任何其他介质。另外,任何连接被适当地称为计算机可读介质。例如,如果软件使用同轴电缆、光纤电缆、双绞线、数字用户线(DSL)、或者无线技术(诸如红外、射频和微波)从网站、服务器或者其他远程源来传输,则同轴电缆、光纤电缆、双绞线、DSL、或者无线技术(诸如红外、射频和微波)被包括在介质的定义中。本文中所使用的磁盘和磁碟包括激光唱片(CD)、激光磁碟、光盘、数字多功能盘(DVD)、软盘和蓝光光盘,其中磁盘通常在磁性上复制数据,而磁碟使用激光器来在光学上复制数据。以上的组合也应当被包括在计算机可读介质的范围内。

[0055] 提供所公开的示例性实施例的先前的描述以使得本领域任何技术人员能够做出或使用本发明。本领域技术人员将很容易理解对这些示例性实施例的各种修改,并且本文中所定义的一般原理适用于其他实施例而没有偏离本发明的精神和范围。因此,本发明并非意在限于本文中所示出的示例性实施例,而是应当被赋予与本文中所公开的原理和新颖特征一致的最宽范围。

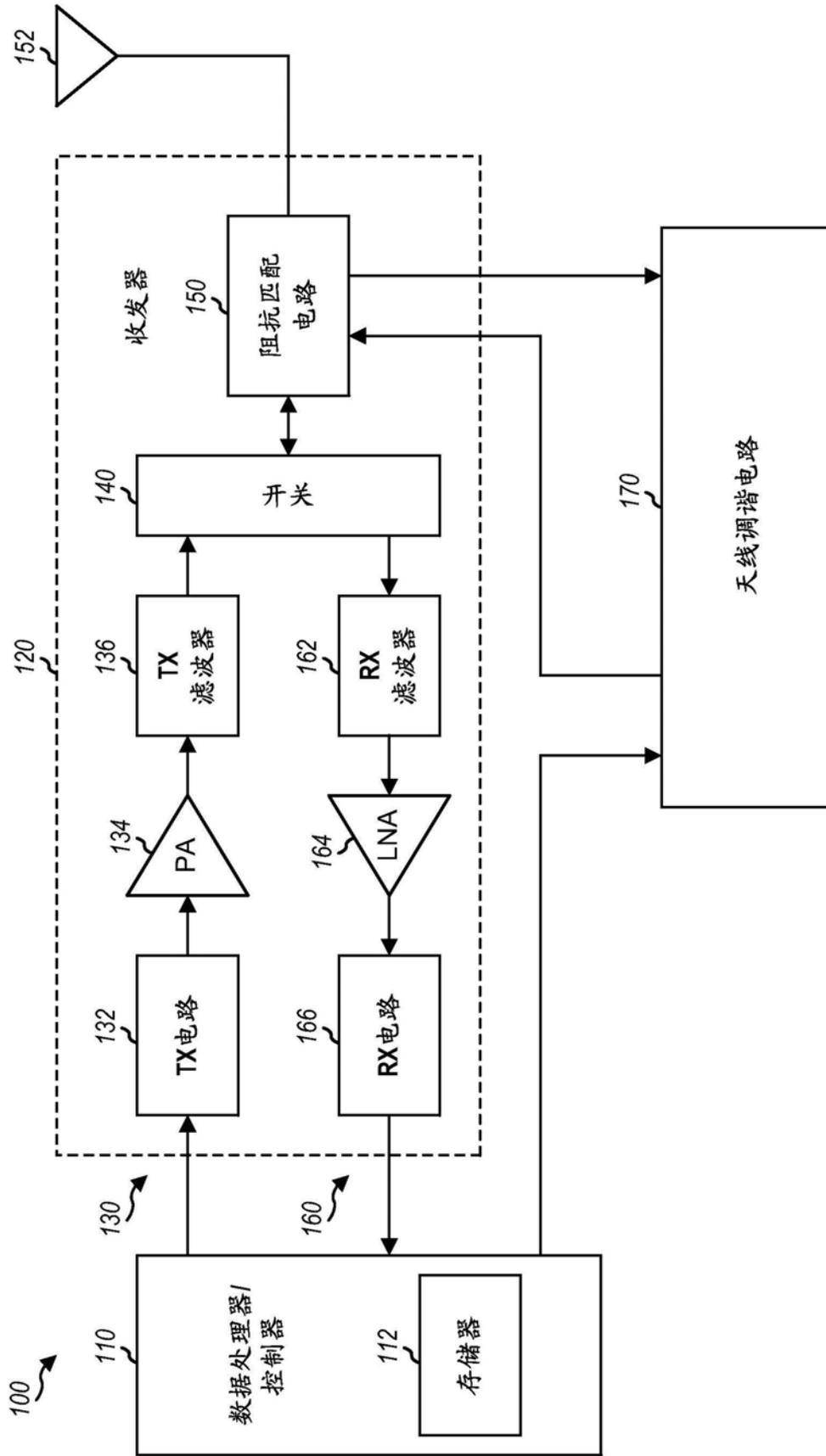


图1

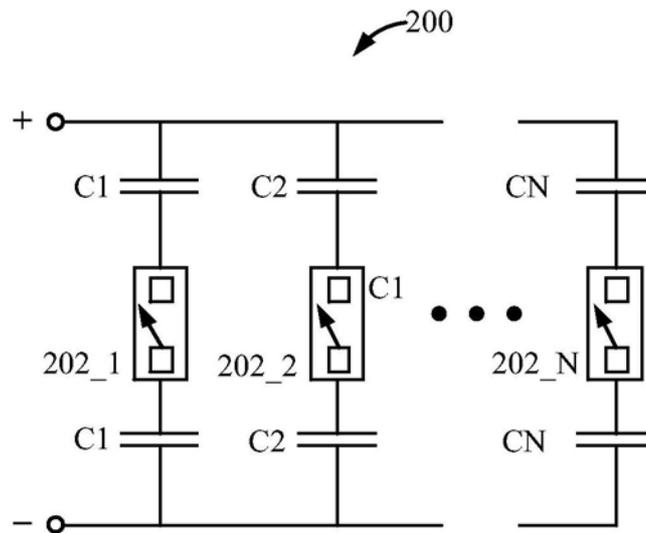


图2A

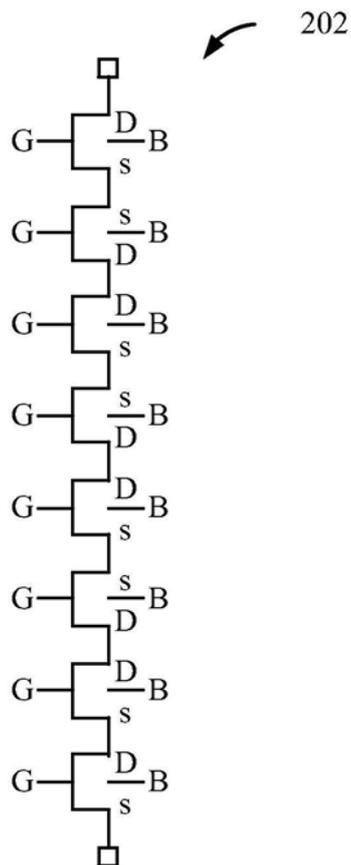


图2B

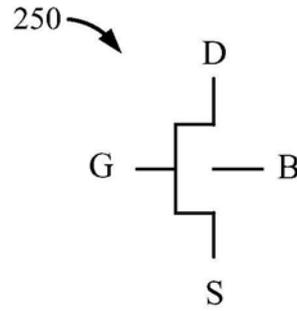


图3A

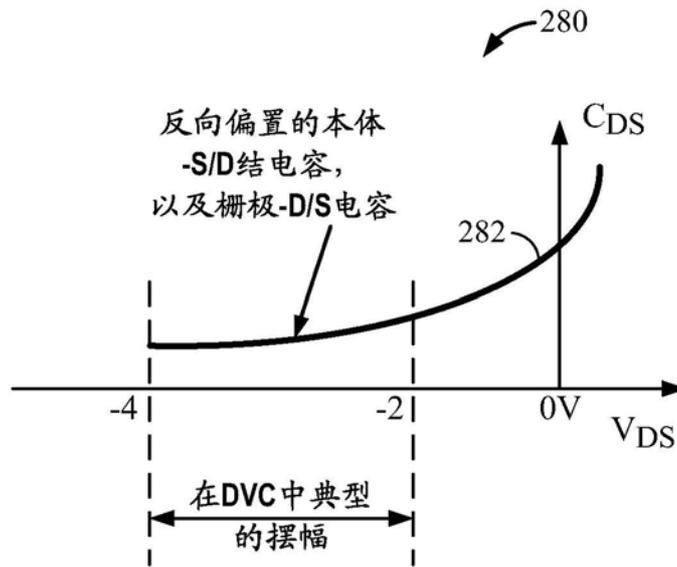


图3B

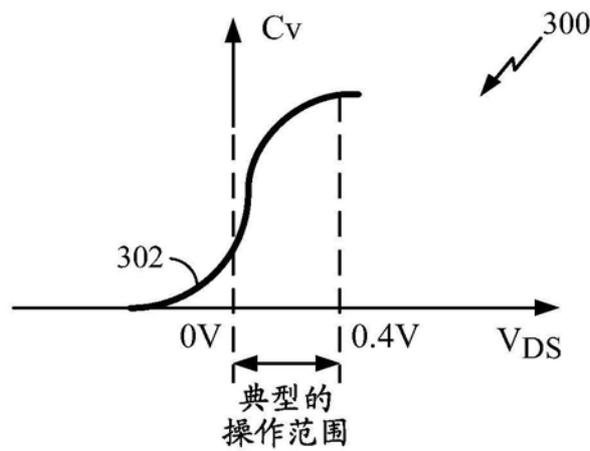


图4

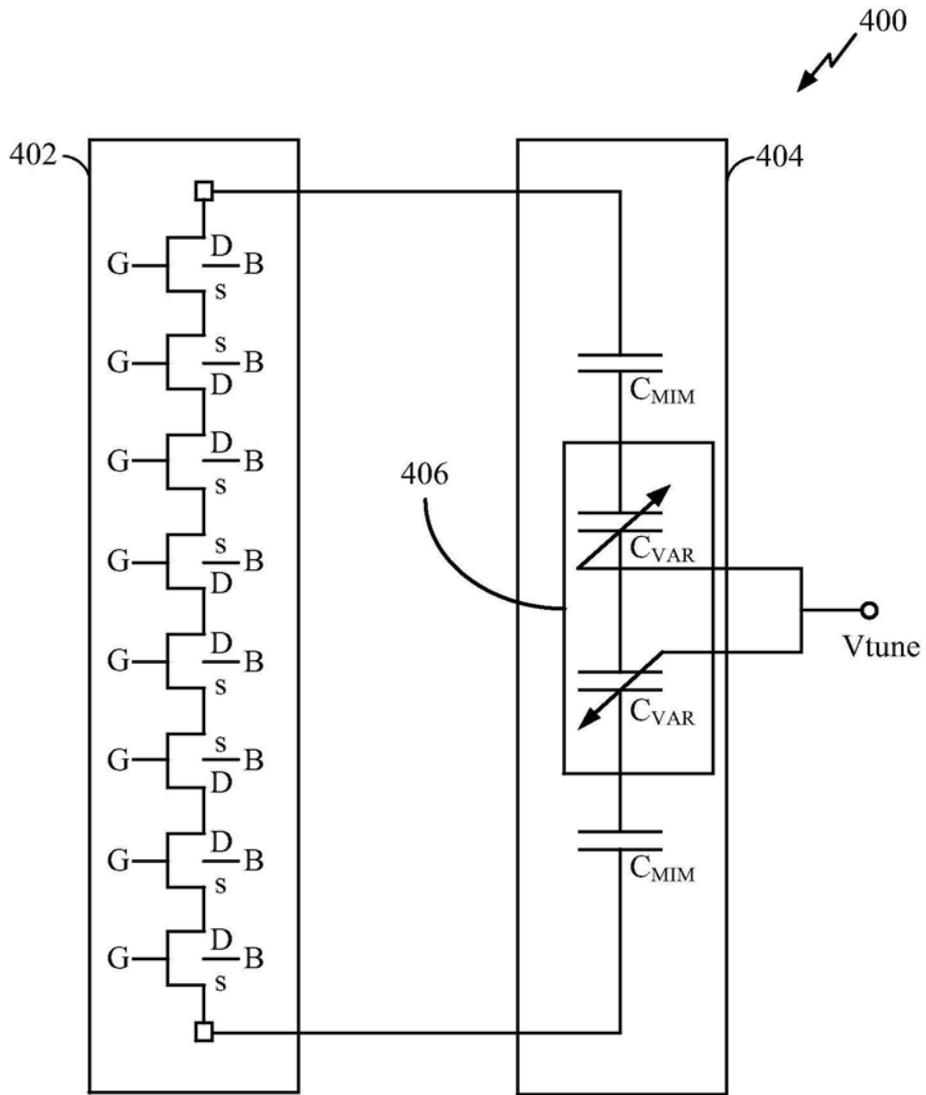


图5

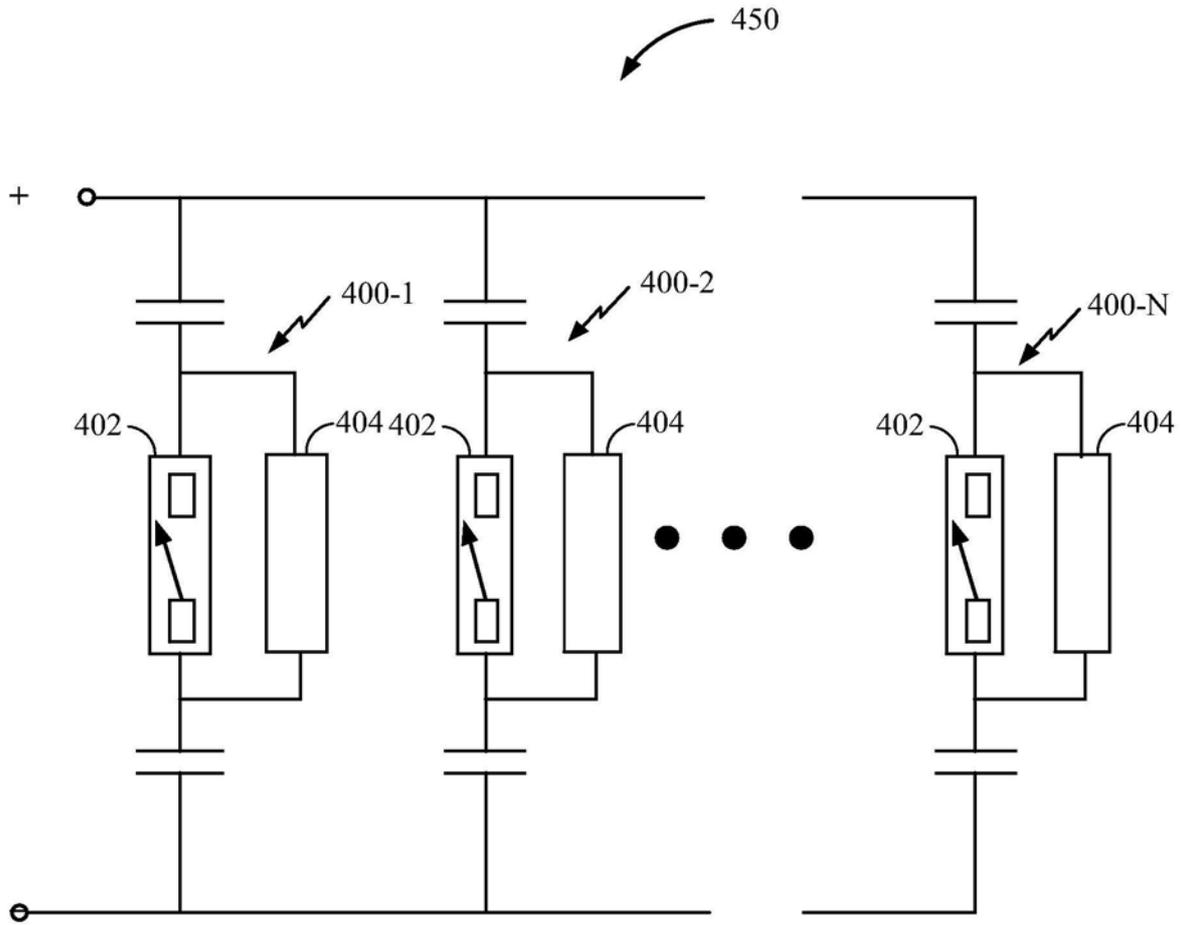


图6

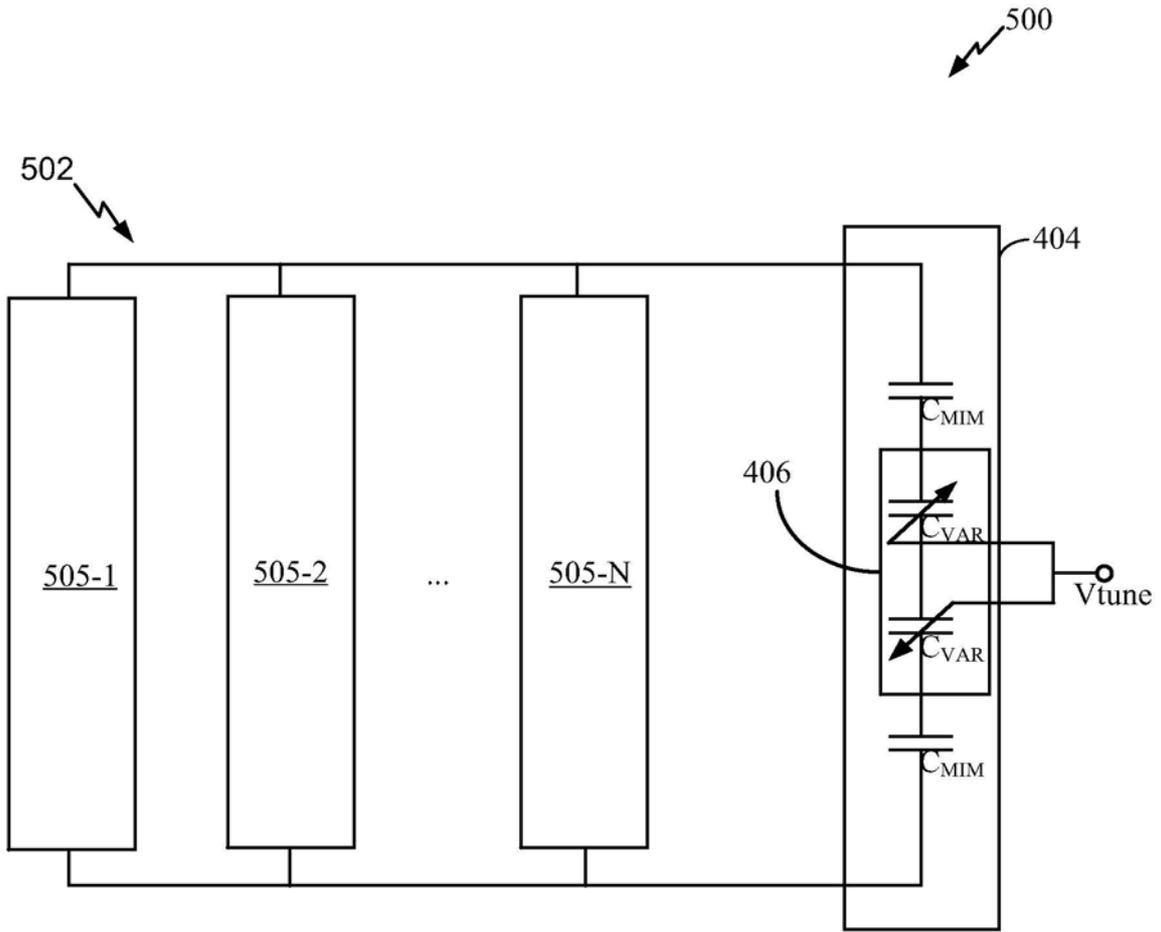


图7

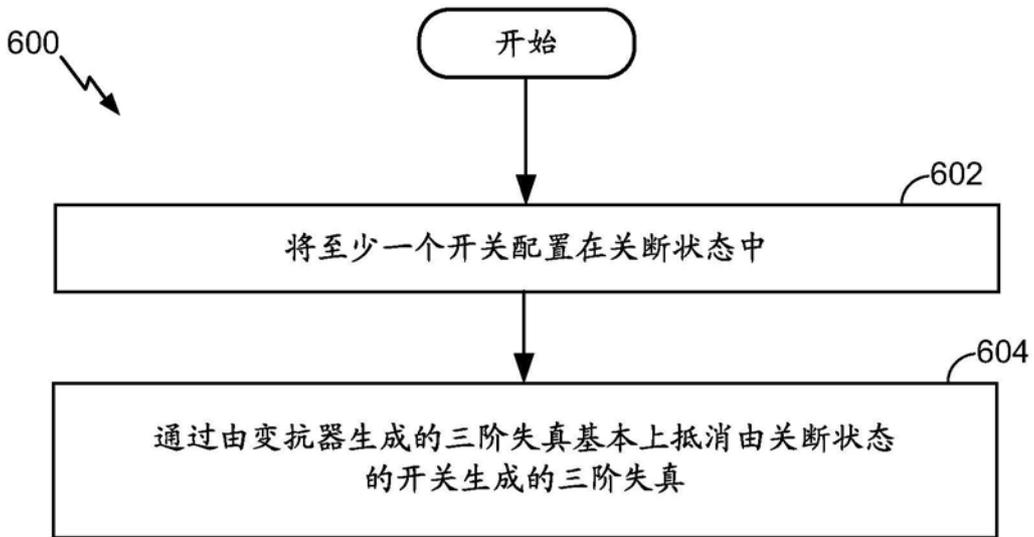


图8

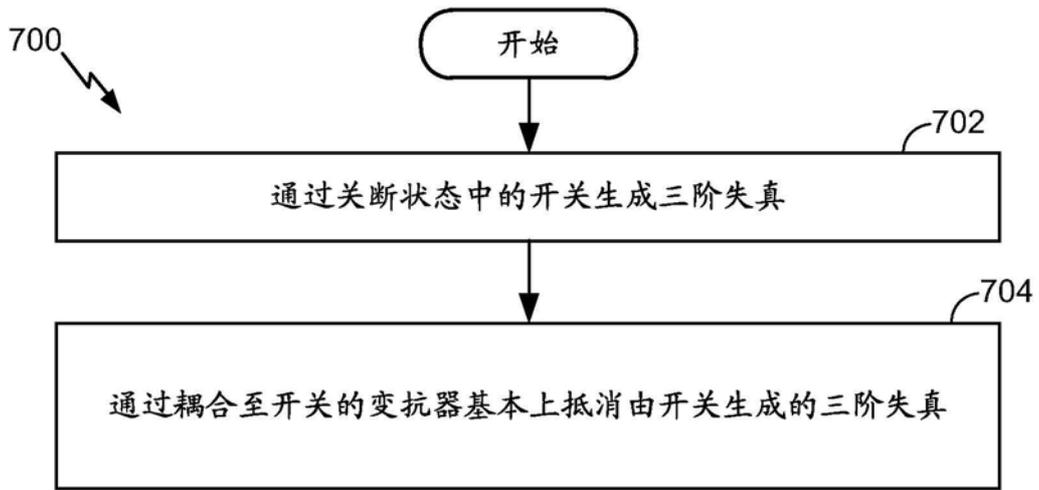


图9