



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I819787 B

(45) 公告日：中華民國 112 (2023) 年 10 月 21 日

(21) 申請案號：111134391

(22) 申請日：中華民國 111 (2022) 年 09 月 12 日

(51) Int. Cl. : H01L29/78 (2006.01)

H01L21/768 (2006.01)

(30) 優先權：2021/11/03 南韓

10-2021-0149428

(71) 申請人：南韓商三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓

(72) 發明人：金弘來 KIM, HONGRAE (KR) ; 權赫宇 KWON, HYUKWOO (KR)

(74) 代理人：林孟閱；盧佩君；陳怡如

(56) 參考文獻：

US 2020/0411546A1

US 2021/0134806A1

US 2021/0242126A1

審查人員：孫建文

申請專利範圍項數：10 項 圖式數：37 共 73 頁

(54) 名稱

半導體裝置

(57) 摘要

一種半導體裝置包括：閘極結構，位於基板上；層間絕緣層，位於基板上且覆蓋閘極結構的側壁；頂蓋層，位於閘極結構及層間絕緣層上；配線，位於頂蓋層上；絕緣圖案，位於開口的底部及側壁上，所述開口延伸穿過配線及頂蓋層的至少上部部分；以及蝕刻終止層，位於絕緣圖案及配線上。絕緣圖案包括位於開口的底部上的下部部分及接觸開口的側壁的側向部分。絕緣圖案的下部部分的在垂直方向上自開口的底部起算的厚度大於絕緣圖案的側向部分的在水平方向上自開口的側壁起算的厚度。

A semiconductor device includes a gate structure on a substrate, an insulating interlayer on the substrate and covering a sidewall of the gate structure, a capping layer on the gate structure and the insulating interlayer, a wiring on the capping layer, an insulation pattern on a bottom and a sidewall of an opening extending through the wiring and at least an upper portion of the capping layer, and an etch stop layer on the insulation pattern and the wiring. The insulation pattern includes a lower portion on the bottom of the opening and a lateral portion contacting the sidewall of the opening. A thickness of the lower portion of the insulation pattern from the bottom of the opening in a vertical direction is greater than a thickness of the lateral portion of the insulation pattern from the sidewall of the opening in a horizontal direction.

指定代表圖：



I819787

【發明摘要】

【中文發明名稱】半導體裝置

【英文發明名稱】SEMICONDUCTOR DEVICES

【中文】一種半導體裝置包括：閘極結構，位於基板上；層間絕緣層，位於基板上且覆蓋閘極結構的側壁；頂蓋層，位於閘極結構及層間絕緣層上；配線，位於頂蓋層上；絕緣圖案，位於開口的底部及側壁上，所述開口延伸穿過配線及頂蓋層的至少上部部分；以及蝕刻終止層，位於絕緣圖案及配線上。絕緣圖案包括位於開口的底部上的下部部分及接觸開口的側壁的側向部分。絕緣圖案的下部部分的在垂直方向上自開口的底部起算的厚度大於絕緣圖案的側向部分的在水平方向上自開口的側壁起算的厚度。

【英文】A semiconductor device includes a gate structure on a substrate, an insulating interlayer on the substrate and covering a sidewall of the gate structure, a capping layer on the gate structure and the insulating interlayer, a wiring on the capping layer, an insulation pattern on a bottom and a sidewall of an opening extending through the wiring and at least an upper portion of the capping layer, and an etch stop layer on the insulation pattern and the wiring. The insulation pattern includes a lower portion on the bottom of the opening and a lateral portion contacting the sidewall of the opening. A thickness of the lower portion of the insulation pattern from the bottom of the opening in a vertical direction is

greater than a thickness of the lateral portion of the insulation pattern from the sidewall of the opening in a horizontal direction.

【指定代表圖】圖33。

【代表圖之符號簡單說明】

- 100:基板
- 105:第二主動圖案
- 110:隔離圖案結構
- 112:第一隔離圖案
- 114:第二隔離圖案
- 116:第三隔離圖案
- 260:第二閘極絕緣圖案
- 270:第一導電圖案
- 280:第一障壁圖案
- 290:第二導電圖案
- 300:第二閘極遮罩
- 310:第二閘極結構
- 320:第一閘極間隔件
- 330:第二閘極間隔件
- 340:第一蝕刻終止層
- 350:第一層間絕緣層
- 360:第一頂蓋層
- 504:第四障壁圖案

514:第二金屬圖案

534:配線

544:第七絕緣圖案

544a:下部部分

544b:側向部分

554:第三蝕刻終止層

570:介電層

600:第二層間絕緣層

C-C':線

D1:第一方向

D2:第二方向

II:第二區

【特徵化學式】

無

【發明說明書】

【中文發明名稱】半導體裝置

【英文發明名稱】SEMICONDUCTOR DEVICES

【技術領域】

[相關申請案的交叉參考]

【0001】本申請案主張於 2021 年 11 月 3 日在韓國智慧財產局提出申請的韓國專利申請案第 10-2021-0149428 號的優先權，所述韓國專利申請案的揭露內容全文特此併入本案供參考。

【0002】本揭露的實例性實施例是有關於一種半導體裝置。更具體而言，本揭露的實例性實施例是有關於一種動態隨機存取記憶體（dynamic random access memory，DRAM）裝置。

【先前技術】

【0003】在 DRAM 裝置中，可在基板的胞元區中形成電容器，且隨著 DRAM 裝置的大小減小，形成電容器變得越來越困難。在電容器的形成期間，位於基板的周邊電路區上的結構可能會被損壞。因此，需要能夠防止在電容器的形成期間被損壞的周邊電路區結構。

【發明內容】

【0004】實例性實施例提供一種具有改良特性的半導體裝置。

【0005】根據本發明概念的實例性實施例，一種半導體裝置可包括：閘極結構，位於基板上；層間絕緣層，位於基板上且覆蓋閘

極結構的側壁；頂蓋層，位於閘極結構及層間絕緣層上；配線，位於頂蓋層上；絕緣圖案，位於開口的底部及側壁上，所述開口延伸穿過配線及頂蓋層的至少上部部分；以及蝕刻終止層，位於絕緣圖案及配線上。絕緣圖案可包括位於開口的底部上的下部部分及接觸開口的側壁的側向部分。絕緣圖案的下部部分的在與基板的上表面實質上垂直的垂直方向上自開口的底部起算的厚度可大於絕緣圖案的側向部分的在與基板的上表面實質上平行的水平方向上自開口的側壁起算的厚度。

【0006】 根據本發明概念的實例性實施例，一種半導體裝置可包括：閘極結構，位於基板上；層間絕緣層，位於基板上且覆蓋閘極結構的側壁；頂蓋層，位於閘極結構及層間絕緣層上；配線，位於頂蓋層上；以及絕緣圖案，位於頂蓋層的上表面上以及開口的底部及側壁上，所述開口延伸穿過配線及頂蓋層的至少上部部分。絕緣圖案可包括位於開口的底部上的下部部分、接觸開口的側壁的側向部分以及位於側向部分及配線的上表面上的上部部分。絕緣圖案的下部部分的在與基板的上表面實質上垂直的垂直方向上自開口的底部起算的厚度可大於絕緣圖案的側向部分的在與基板的上表面實質上平行的水平方向上自開口的側壁起算的厚度。

【0007】 根據本發明概念的實例性實施例，一種半導體裝置可包括：基板，包括胞元區及周邊電路區；第一主動圖案，位於基板的胞元區上；第一閘極結構，埋置於第一主動圖案的上部部分處

且在與基板的上表面實質上平行的第一方向上延伸；位元線結構，接觸第一主動圖案的中心上表面且在與基板的上表面實質上平行且實質上垂直於第一方向的第二方向上延伸；接觸插塞結構，位於第一主動圖案的端部部分上；電容器，位於接觸插塞結構上；第二閘極結構，位於基板的周邊電路區上；層間絕緣層，位於基板的周邊電路區上且覆蓋第二閘極結構的側壁；頂蓋層，位於第二閘極結構及層間絕緣層上；配線，位於頂蓋層上；第一絕緣圖案，位於開口的底部及側壁上，所述開口延伸穿過配線及頂蓋層的至少上部部分；以及第一蝕刻終止層，位於第一絕緣圖案及配線上。第一絕緣圖案可包括位於開口的底部上的下部部分及接觸開口的側壁的側向部分。第一絕緣圖案的下部部分的在與基板的上表面實質上垂直的垂直方向上自開口的底部起算的厚度可大於第一絕緣圖案的側向部分的在與基板的上表面實質上平行的水平方向上自開口的側壁起算的厚度。

【0008】 在所述半導體裝置中，可在基板的周邊電路區上形成具有足夠厚的厚度的絕緣圖案及蝕刻終止層，且因此可防止在半導體裝置的製作期間因層間絕緣層塌陷而導致的故障。

【圖式簡單說明】

【0009】

圖 1 至圖 33 是示出根據實例性實施例的製造半導體裝置的方法的平面圖及剖視圖。

圖 34 至圖 37 是示出根據實例性實施例的製造半導體裝置的

方法的剖視圖。

【實施方式】

【0010】參照附圖閱讀以下詳細說明，將會更容易地理解根據實例性實施例的切割精細圖案的方法、利用所述方法形成主動圖案的方法以及利用所述方法製造半導體裝置的方法的以上及其他態樣及特徵。應理解，儘管在本文中可能使用「第一（first）」、「第二（second）」及/或「第三（third）」等用語來闡述各種元件、組件、區、層及/或區段，然而該些元件、組件、區、層及/或區段不應受該些用語限制。該些用語僅用於區分一個元件、組件、區、層或區段與另一區、層或區段。因此，在不背離本發明概念的教示內容的條件下，以下所論述的第一元件、組件、區、層或區段可被稱為第二或第三元件、組件、區、層或區段。在本說明書中未使用「第一」、「第二」等進行闡述的用語在申請專利範圍中仍可被稱為「第一」或「第二」。另外，以特定的序號（例如，特定的請求項中的「第一」）提及的用語可在其他地方使用不同的序號（例如，本說明書或另一請求項中的「第二」）進行闡述。

【0011】下文中，在本說明書中（但未必在申請專利範圍中），與基板的上表面實質上平行且彼此實質上垂直的兩個方向可分別被稱為第一方向 D1 及第二方向 D2，且與基板的上表面實質上平行且關於第一方向 D1 及第二方向 D2 成銳角的方向可被稱為第三方向 D3。當提及定向、佈局、位置、形狀、大小、數目或其他度量時，本文中所使用的例如「相同的（same）」、「相等的（equal）」、

「平坦的 (planar)」或「共面的 (coplanar)」等用語未必意味著完全等同的定向、佈局、位置、形狀、大小、數目或其他度量，而是旨在囊括在例如因製造製程而可能發生的可接受的變化範圍內近乎等同的定向、佈局、位置、形狀、大小、數目或其他度量。在本文中可使用用語「實質上 (substantially)」來反映此種含義。舉例而言，被闡述為「實質上相同 (substantially the same)」、「實質上相等 (substantially equal)」或「實質上平坦 (substantially planar)」的物項可為完全相同的、完全相等的或完全平坦的，或者可在例如因製造製程而可能發生的可接受的變化範圍內為相同的、相等的或平坦的。

【0012】 圖 1 至圖 33 是示出根據實例性實施例的製造半導體裝置的方法的平面圖及剖視圖。具體而言，圖 1、圖 6、圖 10、圖 14、圖 18 及圖 24 是平面圖，且圖 2、圖 4、圖 7 至圖 8、圖 11、圖 15 至圖 17、圖 19 至圖 20、圖 22、圖 25、圖 27、圖 29 及圖 31 至圖 32 中的每一者包括沿對應的平面圖的線 A-A'及 B-B'截取的橫截面，且圖 3、圖 5、圖 9、圖 12 至圖 13、圖 21、圖 23、圖 26、圖 28、圖 30 及圖 33 是分別沿對應的平面圖的線 C-C'截取的剖視圖。

【0013】 參照圖 1 至圖 3，可在包括第一區 I 及第二區 II 的基板 100 上形成第一主動圖案 103 及第二主動圖案 105，且可形成隔離圖案結構 110 以分別覆蓋第一主動圖案 103 的側壁及第二主動圖案 105 的側壁。

【0014】 基板 100 可包含矽、鍺、矽鍺或III-V族化合物半導體（例

如 GaP、GaAs 或 GaSb) 或者由矽、鍺、矽鍺或 III-V 族化合物半導體 (例如 GaP、GaAs 或 GaSb) 形成。在實例性實施例中，基板 100 可為絕緣體上矽 (silicon-on-insulator, SOI) 基板或絕緣體上鍺 (germanium-on-insulator, GOI) 基板。

【0015】 基板 100 的第一區 I 可為其上形成有記憶體胞元的胞元區，且基板 100 的第二區 II 可為其上形成有用於驅動記憶體胞元的周邊電路圖案的周邊電路區。圖 1 至圖 3 示出第一區 I 的一部分以及在第二方向 D2 上與第一區 I 相鄰的第二區 II 的一部分。

【0016】 可藉由移除基板 100 的上部部分以形成第一凹槽來形成第一主動圖案 103 及第二主動圖案 105。第一主動圖案 103 可在第三方向 D3 上延伸，且多個第一主動圖案 103 可在第一方向 D1 及第二方向 D2 中的每一者上彼此間隔開。另外，多個第二主動圖案 105 可在第一方向 D1 及第二方向 D2 中的每一者上彼此間隔開。

【0017】 隔離圖案結構 110 可包括依序堆疊於第一凹槽的內壁上的第一隔離圖案至第三隔離圖案 112、114 及 116。第一凹槽的位於基板 100 的第一區中的一部分可具有相對小的寬度，且因此只有第一隔離圖案 112 可形成於第一凹槽的所述一部分中。然而，第一凹槽的位於基板 100 的第二區 II 中或者第一區 I 與第二區 II 之間的一部分可具有相對大的寬度，且因此第一隔離圖案至第三隔離圖案 112、114 及 116 可形成於第一凹槽的所述一部分中。

【0018】 第一隔離圖案 112 及第三隔離圖案 116 可具有氧化物 (例如，氧化矽)，且第二隔離圖案 114 可包含氮化物 (例如，氮化矽)。

【0019】 可部分地移除位於基板 100 的第一區 I 中的第一主動圖案 103 及隔離圖案結構 110 以形成在第一方向 D1 上延伸的第二凹槽。

【0020】 可在第二凹槽中形成第一閘極結構 150。第一閘極結構 150 可包括第一閘極絕緣圖案 120、閘電極 130 及第一閘極遮罩 140，第一閘極絕緣圖案 120 位於第二凹槽的內壁上，閘電極 130 位於第一閘極絕緣圖案 120 上以填充第二凹槽的下部部分，第一閘極遮罩 140 位於閘電極 130 上以填充第二凹槽的上部部分。第一閘極結構 150 可在第一方向 D1 上在基板 100 的第一區 I 上延伸，且多個第一閘極結構 150 可在第二方向 D2 上彼此間隔開。

【0021】 第一閘極絕緣圖案 120 可包含氧化物（例如，氧化矽）或由氧化物（例如，氧化矽）形成。閘電極 130 可包含金屬、金屬氮化物、金屬矽化物、經摻雜的複晶矽等或者由金屬、金屬氮化物、金屬矽化物、經摻雜的複晶矽等形成，且第一閘極遮罩 140 可包含氮化物（例如，氮化矽）或者由氮化物（例如，氮化矽）形成。

【0022】 參照圖 4 及圖 5，可在基板 100 的第一區 I 及第二區 II 上形成絕緣層結構 190，可移除絕緣層結構 190 的位於基板 100 的第二區 II 上的一部分，且可對位於基板 100 的第二區 II 上的第二主動圖案 105 實行例如熱氧化製程以形成第二閘極絕緣層 200。

【0023】 絕緣層結構 190 可包括依序堆疊的第一絕緣層至第三絕緣層 160、170 及 180。第一絕緣層 160 及第三絕緣層 180 可包含氧化物（例如，氧化矽）或者由氧化物（例如，氧化矽）形成，

且第二絕緣層 170 可包含氮化物（例如，氮化矽）或者由氮化物（例如，氮化矽）形成。

【0024】 參照圖 6 及圖 7，可對絕緣層結構 190 進行圖案化，且可使用經圖案化的絕緣層結構 190 作為蝕刻遮罩來部分地蝕刻第一主動圖案 103、隔離圖案結構 110 及第一閘極結構 150 的第一閘極遮罩 140 以形成第一開口 210。在實例性實施例中，經圖案化的絕緣層結構 190 在平面圖中可具有圓形形狀或橢圓形形狀，且多個絕緣層結構 190 可在第一方向 D1 及第二方向 D2 上在基板 100 的第一區 I 上彼此間隔開。絕緣層結構 190 中的每一者可在與基板 100 的上表面實質上垂直的垂直方向上與第一主動圖案 103 的在第三方向上的相對的端部部分交疊。

【0025】 參照圖 8 及圖 9，第一導電層 220、第一障壁層 230、第二導電層 240 及第一遮罩層 250 可在基板 100 的第一區 I 上依序堆疊於絕緣層結構 190、由第一開口 210 暴露出的第一主動圖案 103、隔離圖案結構 110（例如，112）及第一閘極結構 150 上，且可在基板 100 的第二區 II 上依序堆疊於第二閘極絕緣層 200 及隔離圖案結構 110 上，第一導電層 220、第一障壁層 230、第二導電層 240 及第一遮罩層 250 可形成導電結構層。第一導電層 220 可填充第一開口 210。

【0026】 第一導電層 220 可包含經摻雜的複晶矽或由經摻雜的複晶矽形成，第一障壁層 230 可包含金屬氮化矽（例如，氮化鈦矽）或由金屬氮化矽（例如，氮化鈦矽）形成，第二導電層 240 可包

合金屬（例如，鎢）或由金屬（例如，鎢）形成，且第一遮罩層 250 可包含氮化物（例如，氮化矽）或由氮化物（例如，氮化矽）形成。

【0027】 參照圖 10 至圖 12，可對導電結構層進行圖案化以在基板 100 的第二區 II 上形成第二閘極結構 310。

【0028】 第二閘極結構 310 可包括在與基板 100 的上表面實質上垂直的垂直方向上依序堆疊的第二閘極絕緣圖案 260、第一導電圖案 270、第一障壁圖案 280、第二導電圖案 290 及第二閘極遮罩 300，且第一導電圖案 270、第一障壁圖案 280 及第二導電圖案 290 可形成第二閘極。

【0029】 第二閘極結構 310 可在垂直方向上在基板 100 的第二區 II 上與第二主動圖案 105 部分地交疊。

【0030】 可在第二閘極結構 310 的側壁上形成在與基板 100 的上表面實質上平行的水平方向上依序堆疊的第一閘極間隔件 320 及第二閘極間隔件 330。

【0031】 可藉由在基板 100 上形成覆蓋導電結構層及第二閘極結構 310 的第一間隔件層並對第一間隔件層進行各向異性蝕刻來形成第一閘極間隔件 320。可藉由在基板 100 上形成覆蓋導電結構層、第二閘極結構 310 及第一閘極間隔件 320 的第二間隔件層並對第二間隔件層進行各向異性蝕刻來形成第二閘極間隔件 330。

【0032】 第一閘極間隔件 320 可包含氮化物（例如，氮化矽）或由氮化物（例如，氮化矽）形成，且第二閘極間隔件 330 可包含

氧化物（例如，氧化矽）或由氧化物（例如，氧化矽）形成。

【0033】可在基板 100 上形成第一蝕刻終止層 340 以覆蓋導電結構層、第二閘極結構 310、第二閘極間隔件 330 及隔離圖案結構 110。第一蝕刻終止層 340 可包含氮化物（例如，氮化矽）或由氮化物（例如，氮化矽）形成。

【0034】參照圖 13，可在第一蝕刻終止層 340 上將第一層間絕緣層 350 形成至足夠高度，且可對第一層間絕緣層 350 進行平坦化直至暴露出第二閘極結構 310 的上表面及第一蝕刻終止層 340 的位於導電結構層上的一部分的上表面。

【0035】另外，可在第一層間絕緣層 350 及第一蝕刻終止層 340 上形成第一頂蓋層 360。

【0036】第一層間絕緣層 350 可包含氧化物（例如，氧化矽）或由氧化物（例如，氧化矽）形成，且第一頂蓋層 360 可包含氮化物（例如，氮化矽）或由氮化物（例如，氮化矽）形成。

【0037】參照圖 14 及圖 15，可蝕刻第一頂蓋層 360 的位於基板 100 的第一區 I 上的一部分以形成第一頂蓋圖案 365，且可使用第一頂蓋圖案 365 作為蝕刻遮罩來依序蝕刻第一蝕刻終止層 340、第一遮罩層 250、第二導電層 240、第一障壁層 230 及第一導電層 220。

【0038】在實例性實施例中，第一頂蓋圖案 365 可在第二方向 D2 上在基板 100 的第一區 I 上延伸，且多個第一頂蓋圖案 365 可被形成為在第一方向 D1 上彼此間隔開。第一頂蓋層 360 可保留於基板 100 的第二區 II 上。

【0039】 藉由蝕刻製程，在基板 100 的第一區 I 上，可在第一開口 210 上依序堆疊第三導電圖案 225、第二障壁圖案 235、第四導電圖案 245、第一遮罩 255、第一蝕刻終止圖案 345 及第一頂蓋圖案 365，且可在位於第一開口 210 外側的絕緣層結構 190 的第二絕緣層 170 上依序堆疊第三絕緣圖案 185、第三導電圖案 225、第二障壁圖案 235、第四導電圖案 245、第一遮罩 255、第一蝕刻終止圖案 345 及第一頂蓋圖案 365。

【0040】 在下文中，依序堆疊的第三導電圖案 225、第二障壁圖案 235、第四導電圖案 245、第一遮罩 255、第一蝕刻終止圖案 345 及第一頂蓋圖案 365 可被稱為位元線結構 375。在實例性實施例中，位元線結構 375 可在第二方向 D2 上在基板 100 的第一區 I 上延伸，且多個位元線結構 375 可在第一方向 D1 上彼此間隔開。

【0041】 參照圖 16，可在基板 100 上形成第三間隔件層以覆蓋位元線結構 375，且可在第三間隔件層上依序形成第四絕緣層及第五絕緣層。

【0042】 第三間隔件層亦可覆蓋位於第二絕緣層 170 與位元線結構 375 之間的第三絕緣圖案 185 的側壁，且第五絕緣層可填充第一開口 210。

【0043】 第三間隔件層可包含氮化物（例如，氮化矽）或由氮化物（例如，氮化矽）形成，第四絕緣層可包含氧化物（例如，氧化矽）或由氧化物（例如，氧化矽）形成，且第五絕緣層可包含氮化物（例如，氮化矽）或由氮化物（例如，氮化矽）形成。

【0044】 可藉由蝕刻製程來蝕刻第四絕緣層及第五絕緣層。在實例性實施例中，可藉由使用包含亞磷酸(H_3PO_4)、SC1、氟化氫(HF)的蝕刻溶液的濕法蝕刻製程來實行蝕刻製程，且可移除第四絕緣層及第五絕緣層的除了位於第一開口 210 中的一部分之外的其他部分。因此，第三間隔件層的整個表面的大部分（即，除了其位於第一開口 210 中的一部分之外的整個表面）可被暴露出，且第四絕緣層及第五絕緣層的保留於第一開口 210 中的部分可分別形成第四絕緣圖案 390 及第五絕緣圖案 400。

【0045】 可在第三間隔件層的被暴露出的表面以及位於第一開口 210 中的第四絕緣圖案 390 及第五絕緣圖案 400 上形成第四間隔件層，且可對第四間隔件層進行各向異性蝕刻以在第三間隔件層的表面以及第四絕緣圖案 390 及第五絕緣圖案 400 上形成第四間隔件 410，以覆蓋位元線結構 375 的側壁。第四間隔件層可包含氧化物（例如，氧化矽）或者由氧化物（例如，氧化矽）形成。

【0046】 可使用第一頂蓋圖案 365 及第四間隔件 410 作為蝕刻遮罩來實行乾法蝕刻製程，以形成暴露出第一主動圖案 103 的上表面的第二開口 420。隔離圖案結構 110 的上表面及第一閘極遮罩 140 的上表面亦可由第二開口 420 暴露出。

【0047】 藉由乾法蝕刻製程，可移除第三間隔件層的位於第一頂蓋圖案 365 的上表面及第二絕緣層 170 的上表面上的部分，且因此可形成覆蓋位元線結構 375 的側壁的第三間隔件 380。另外，在乾法蝕刻製程期間，可部分地移除第一絕緣層 160 及第二絕緣層

170，使得第一絕緣圖案 165 及第二絕緣圖案 175 可保留於位元線結構 375 之下。依序堆疊於位元線結構 375 之下的第一絕緣圖案至第三絕緣圖案 165、175 及 185 可形成絕緣圖案結構 195。

【0048】 參照圖 17，可在第一頂蓋圖案 365 的上表面、第四間隔件 410 的外側壁、第四絕緣圖案 390 的上表面及第五絕緣圖案 400 的上表面的一些部分以及第一主動圖案 103、隔離圖案結構 110 及第一閘極遮罩 140 的由第二開口 420 暴露出的上表面上形成第五間隔件層，且可對第五間隔件層進行各向異性蝕刻以形成覆蓋位元線結構 375 的側壁的第五間隔件 430。第五間隔件層可包含氮化物（例如，氮化矽）或由氮化物（例如，氮化矽）形成。

【0049】 在基板 100 的第一區 I 上在水平方向上自位元線結構 375 的側壁依序堆疊的第三間隔件至第五間隔件 380、410 及 430 可被稱為初步間隔件結構 440。

【0050】 可在基板 100 的第一區 I 上形成第二頂蓋層以填充第二開口 420，且可對第二頂蓋層進行平坦化直至暴露出第一頂蓋圖案 365 的上表面以形成第二頂蓋圖案 450。在實例性實施例中，第二頂蓋圖案 450 可在第二方向 D2 上延伸，且多個第二頂蓋圖案 450 可在第一方向 D1 上藉由位元線結構 375 而彼此間隔開。

【0051】 參照圖 18 及圖 19，可在第一頂蓋圖案 365 及第二頂蓋圖案 450 上形成包括多個第三開口的第二遮罩（未示出），第三開口中的每一者可在第一方向 D1 上延伸，在第二方向 D2 上彼此間隔開，且可使用第二遮罩作為蝕刻遮罩來蝕刻位於第一閘極結構 150

上的第二頂蓋圖案 450。

【0052】 在實例性實施例中，每一第三開口可在垂直方向上與第一閘極結構 150 交疊。可在基板 100 的第一區 I 上形成第三頂蓋層以填充第三開口 422，且可對第三頂蓋層進行平坦化直至暴露出第一頂蓋圖案 365 的上表面以形成第三頂蓋圖案 450_1。在實例性實施例中，第三頂蓋圖案 450_1 可在第二方向 D2 上延伸，且多個第三頂蓋圖案 450_1 可在第一方向 D1 上藉由位元線結構 375 而彼此間隔開。藉由蝕刻製程，可在基板 100 的第一區 I 上形成第三開口 422，第三開口 422 可暴露出位於位元線結構 375 之間的第一閘極結構 150 的第一閘極遮罩 140 的上表面。

【0053】 在實例性實施例中，可藉由濕法蝕刻製程來實行蝕刻製程，且可移除第二開口 420 中的第二頂蓋圖案 450。可使用第一頂蓋圖案 365 及第五間隔件 430 作為蝕刻遮罩來額外地實行乾法蝕刻製程，以形成暴露出第一主動圖案 103 的上表面及第一隔離圖案 112 的上表面的第四開口 424。

【0054】 可形成下部接觸插塞層以填充第四開口 424，且可對下部接觸插塞層的上部部分進行平坦化直至暴露出第一頂蓋圖案 365 的上表面，以形成下部接觸插塞 465。在實例性實施例中，下部接觸插塞層可被劃分成多個下部接觸插塞 465，下部接觸插塞 465 中的每一者可在第一方向 D1 上延伸，在第二方向 D2 上彼此間隔開。另外，在第二方向 D2 上在位元線結構 375 之間延伸的第三頂蓋圖案 450_1 可被劃分成在第二方向 D2 上彼此間隔開的多個部

分。

【0055】 下部接觸插塞層可包含例如經摻雜的複晶矽或由例如經摻雜的複晶矽形成。

【0056】 參照圖 20，可移除下部接觸插塞 465 的上部部分以暴露出位於位元線結構 375 的側壁上的初步間隔件結構 440 的上部部分，且可移除被暴露出的初步間隔件結構 440 的第四間隔件 410 的上部部分及第五間隔件的上部部分。

【0057】 可進一步實行回蝕製程以移除下部接觸插塞 465 的上部部分。因此，下部接觸插塞 465 的上表面可低於第四間隔件 410 的最上表面及第五間隔件 430 的最上表面。

【0058】 可在位元線結構 375、初步間隔件結構 440、第三頂蓋圖案 450_1 及下部接觸插塞 465 上形成第六間隔件層，且可對第六間隔件層進行各向異性蝕刻以使得第六間隔件 470 可被形成為在第一方向 D1 上覆蓋位於位元線結構 375 的相對的側壁中的每一者上的初步間隔件結構 440 的上部部分，且下部接觸插塞 465 的上表面可不被第六間隔件 470 覆蓋而是被暴露出。

【0059】 可在下部接觸插塞 465 的被暴露出的上表面上形成金屬矽化物圖案 480。在實例性實施例中，可藉由在第一頂蓋圖案 365 及第三頂蓋圖案 450_1、第六間隔件 470 及下部接觸插塞 465 上形成第一金屬層，對第一金屬層進行熱處理以及移除第一金屬層的未反應部分來形成金屬矽化物圖案 480。金屬矽化物圖案 480 可包含例如矽化鈷、矽化鎳、矽化鈦等或由例如矽化鈷、矽化鎳、矽

化鈦等形成。

【0060】 參照圖 21，可在基板 100 的第二區 II 上形成穿過第一頂蓋層 360、第一層間絕緣層 350 及第一蝕刻終止層 340 的第五開口 490 以暴露出第二主動圖案 105。

【0061】 在實例性實施例中，可經由第五開口 490 將 p 型雜質或 n 型雜質摻雜至第二主動圖案 105 的上部部分中以形成雜質區。

【0062】 參照圖 22 及圖 23，可在基板 100 的第一區 I 上在第一頂蓋圖案 365 及第三頂蓋圖案 450_1、第六間隔件 470、金屬矽化物圖案 480 及下部接觸插塞 465 上且在基板 100 的第二區 II 上在第一頂蓋層 360、第五開口 490 的側壁及第二主動圖案 105 的被暴露出的上表面上形成第二障壁層 500，並且可在第二障壁層 500 上形成第二金屬層 510 以填充第五開口 490。

【0063】 可對第二金屬層 510 進一步實行平坦化製程。平坦化製程可包括例如化學機械拋光(chemical mechanical polishing, CMP)製程及/或回蝕製程。

【0064】 參照圖 24 至圖 26，可對第二金屬層 510 及第二障壁層 500 進行圖案化。

【0065】 因此，可在基板 100 的第一區 I 上形成上部接觸插塞 532，且可在基板 100 的第二區 II 上形成配線 534。可在上部接觸插塞 532 之間形成第六開口 522，且可在配線 534 之間形成第七開口 524。第七開口 524 在水平方向上的寬度可大於第六開口 522 在水平方向上的寬度。

【0066】 在第六開口 522 的形成期間，亦可部分地移除第一頂蓋圖案 365 及第三頂蓋圖案 450_1、第一蝕刻終止圖案 345、第一遮罩 255 及初步間隔件結構 440，以暴露出第四間隔件 410 的上表面。在第七開口 524 的形成期間，第一頂蓋層 360 及第一層間絕緣層 350 亦可被部分地移除。

【0067】 隨著第六開口 522 形成，位於基板 100 的第一區 I 上的第二金屬層 510 及第二障壁層 500 可轉變成第一金屬圖案 512 及覆蓋第一金屬圖案 512 的下表面的第三障壁圖案 502，第一金屬圖案 512 及第三障壁圖案 502 可形成上部接觸插塞 532。

【0068】 依序堆疊於基板 100 的第一區 I 上的下部接觸插塞 465、金屬矽化物圖案 480 及上部接觸插塞 532 可形成接觸插塞結構。

【0069】 配線 534 可包括第二金屬圖案 514 及覆蓋第二金屬圖案 514 的下表面的第四障壁圖案 504。

【0070】 在實例性實施例中，多個上部接觸插塞 532 可在第一方向 D1 及第二方向 D2 中的每一者上彼此間隔開，其在平面圖中可排列成蜂窩圖案（honeycomb pattern）。另外，可在第一方向 D1 及第二方向 D2 中的每一者上形成多條配線 534。在平面圖中，上部接觸插塞 532 中的每一者及配線 534 中的每一者可具有圓形形狀、橢圓形形狀、多邊形形狀等。

【0071】 參照圖 27 及圖 28，可移除被暴露出的第四間隔件 410 以形成連接至第六開口 522 的空氣隙 415。第四間隔件 410 可藉由例如濕法蝕刻製程而被移除。

【0072】 在實例性實施例中，不僅可移除第四間隔件 410 的位於位元線結構 375 的在第二方向 D2 上延伸的側壁上的由第六開口 522 直接暴露出的部分，而且亦可移除第四間隔件 410 的與其在水平方向上被直接暴露出的部分平行的其他部分。舉例而言，第四間隔件 410 的未被上部接觸插塞 532 覆蓋的由第六開口 522 暴露出的部分以及第四間隔件 410 的被上部接觸插塞 532 覆蓋的部分可被全部移除。

【0073】 可藉由沈積製程在第六開口 522 及第七開口 524、接觸插塞結構及配線 534 上形成第六絕緣層，並可對第六絕緣層進行各向異性蝕刻以分別在第六開口 522 及第七開口 524 中形成第六絕緣圖案 542 及第七絕緣圖案 544。

【0074】 位於配線 534 之間的第七開口 524 在水平方向上的寬度可大於位於接觸插塞結構之間的第六開口 522 在水平方向上的寬度，且因此第六絕緣圖案 542 可完全填充第六開口 522，而第七絕緣圖案 544 可部分地填充第七開口 524。

【0075】 在實例性實施例中，沈積製程可藉由原子層沈積（atomic layer deposition, ALD）製程來實行。ALD 製程可包括提供第六絕緣層的前驅物的步驟、清除第六絕緣層的前驅物的步驟、提供第六絕緣層的反應物的步驟、清除第六絕緣層的反應物的步驟以及在接觸插塞結構及配線 534 上提供沈積抑制劑的步驟，並且可重複實行該些步驟直至可在接觸插塞結構及配線 534 上形成第六絕緣層。因此，第六絕緣層可在第六開口 522 上具有較接觸插塞結

構的上表面高的上表面，在垂直方向上在第七開口 524 的底部上具有厚的厚度，且在水平方向上在第七開口 524 的側壁上以及在接觸插塞結構及配線 534 上具有薄的厚度。在實例性實施例中，沈積抑制劑可包含例如氨氣(NH_3)、氮氣(N_2)及/或三氟化氮(NF_3)或者由例如氨氣(NH_3)、氮氣(N_2)及/或三氟化氮(NF_3)形成。

【0076】 在實例性實施例中，可藉由回蝕製程來實行各向異性蝕刻製程。在回蝕製程期間，可移除第六絕緣層的位於第六開口 522 上的上部部分、第六絕緣層的位於第七開口 524 的底部上的上部部分以及接觸插塞結構及配線 534 的一部分。因此，可暴露出接觸插塞結構的上表面及配線 534 的上表面，可形成填充第六開口 522 的第六絕緣圖案 542，並且可形成第七絕緣圖案 544，第七絕緣圖案 544 包括位於第七開口 524 的底部上的下部部分 544a 及接觸第七開口 524 的側壁的側向部分 544b。另外，下部部分 544a 的在垂直方向上自第七開口 524 的底部起算的厚度可大於側向部分 544b 的在水平方向上自第七開口 524 的側壁起算的厚度。

【0077】 在實例性實施例中，沈積製程及各向異性蝕刻製程可在原位實行，且因此製程裕度（process margin）可得到增強。

【0078】 第六絕緣層可包含例如氮化矽、碳氮化矽或氮化矽硼或由例如氮化矽、碳氮化矽或氮化矽硼形成。

【0079】 位於第六開口 522 之下的空氣隙 415 可不被填充，但可保留下來。空氣隙 415 亦可被稱為空氣間隔件 415，且可與第三間隔件 380 及第五間隔件 430 一起形成間隔件結構 445。舉例而言，

空氣隙 415 可為其中包含空氣的間隔件。應理解，空氣隙 415 可包括具有空氣或其他氣體（例如，諸如在製造期間存在的此等氣體）的間隙或者可包括在其中形成真空的間隙。

【0080】 參照圖 29 及圖 30，可分別在基板 100 的第一區 I 上在第六絕緣圖案 542 及接觸插塞結構上以及在基板 100 的第二區 II 上在第七絕緣圖案 544 及配線 534 上形成第二蝕刻終止層 552 及第三蝕刻終止層 554。

【0081】 在實例性實施例中，第三蝕刻終止層 554 的位於第七開口 524 中的一部分可具有凹的上表面，且第三蝕刻終止層 554 的厚度可小於第七絕緣圖案 544 的下部部分 544a 在垂直方向上的厚度。

【0082】 第二蝕刻終止層 552 及第三蝕刻終止層 554 可包含與第六絕緣圖案 542 及第七絕緣圖案 544 的材料不同的材料或由與第六絕緣圖案 542 及第七絕緣圖案 544 的材料不同的材料形成，且可包含例如氮化矽、碳氮化矽、氮化矽硼等或由例如氮化矽、碳氮化矽、氮化矽硼等形成。

【0083】 參照圖 31，可在第二蝕刻終止層 552 及第三蝕刻終止層 554 上形成模製層，且可部分地蝕刻模製層以形成部分地暴露出上部接觸插塞 532 的上表面的第八開口。

【0084】 可在第八開口的側壁、上部接觸插塞 532 的被暴露出的上表面及模製層上形成下部電極層，可在下部電極層上形成犧牲層以充分填充第八開口的剩餘部分，且可對下部電極層及犧牲層

進行平坦化直至暴露出模製層的上表面以使得下部電極層可被劃分。犧牲層及模製層可藉由例如濕法蝕刻製程而被移除，且因此可在上部接觸插塞 532 的被暴露出的上表面上形成具有圓柱形形狀的下部電極 560。作為另外一種選擇，下部電極 560 可具有可填充第八開口的柱形狀。

【0085】 在實例性實施例中，可使用包含氟及氫的蝕刻溶液來實行濕法蝕刻製程。第二蝕刻終止層 552 及第六絕緣圖案 542 可防止蝕刻溶液滲透至上部接觸插塞 532、位元線結構 375、間隔件結構 445 及第六間隔件 470 中，且第三蝕刻終止層 554 及第七絕緣圖案 544 可防止蝕刻溶液滲透至配線 534、第一頂蓋層 360 及第一層間絕緣層 350 中。

【0086】 下部電極 560 可包含例如金屬、金屬氮化物、金屬矽化物、經摻雜的複晶矽等或由例如金屬、金屬氮化物、金屬矽化物、經摻雜的複晶矽等形成。

【0087】 參照圖 32 及圖 33，可在下部電極 560 的表面以及第二蝕刻終止層 552 及第三蝕刻終止層 554 上形成介電層 570，且可在介電層 570 上形成上部電極 580，以使得可在基板 100 的第一區 I 上形成包括下部電極 560、介電層 570 及上部電極 580 的電容器 590。

【0088】 介電層 570 可包含例如金屬氧化物或由例如金屬氧化物形成，且上部電極 580 可包含例如金屬、金屬氮化物、金屬矽化物、經摻雜的複晶矽、經摻雜的矽鍺等或由例如金屬、金屬氮化物、金屬矽化物、經摻雜的複晶矽、經摻雜的矽鍺等形成。

【0089】 可在位於基板 100 的第一區 I 上的電容器 590 及位於基板 100 的第二區 II 上的介電層 570 上形成第二層間絕緣層 600 以完成半導體裝置的製作。

【0090】 第二層間絕緣層 600 可包含氧化物（例如，氧化矽）或由氧化物（例如，氧化矽）形成。

【0091】 若在用於形成第六絕緣層的 ALD 製程期間未在接觸插塞結構及配線 534 上提供沈積抑制劑，則第六絕緣層可在第七開口 524 的底部及側壁、接觸插塞結構及配線 534 上具有薄的均勻厚度。第六絕緣層的位於第七開口 524 的底部上的一部分及第六絕緣層的位於接觸插塞結構及配線 534 上的一部分可藉由各向異性蝕刻製程而被移除，且因此不僅可暴露出接觸插塞結構的上表面及配線 534 的上表面，而且亦可暴露出第七開口 524 的底部，並且第七絕緣圖案 544 可僅形成於第七開口 524 的側壁上。因此，只有具有薄的厚度的第三蝕刻終止層 554 可形成於第七開口 524 的底部上，且在用於移除犧牲層及模製層的濕法蝕刻製程期間，蝕刻溶液可經由第三蝕刻終止層 554 滲透至包含位於第七開口 524 的底部之下的氧化物的第一層間絕緣層 350 中，使得第一層間絕緣層 350 可塌陷。

【0092】 在實例性實施例中，可在 ALD 製程期間在接觸插塞結構及配線 534 上提供沈積抑制劑，使得第六絕緣層可被形成為在第七開口 524 的底部上具有厚的厚度且在接觸插塞結構及配線 534 上具有薄的厚度。即使第六絕緣層的位於第七開口 524 的底部上

的上部部分藉由各向異性蝕刻製程而被移除，第七絕緣圖案 544 的下部部分 544a 亦可被形成為在第七開口 524 的底部上具有厚的厚度。舉例而言，第三蝕刻終止層 554 及第七絕緣圖案 544 的下部部分 544a 可具有足夠厚的厚度，以防止蝕刻溶液滲透至第一層間絕緣層 350 中，且因此第一層間絕緣層 350 可不塌陷。

【0093】 藉由以上製程製造的半導體裝置可具有以下結構特徵。

【0094】 所述半導體裝置可包括：基板 100，包括第一區 I 及環繞第一區 I 的第二區 II；第一主動圖案 103，位於基板 100 的第一區 I 上；第一閘極結構 150，埋置於第一主動圖案 103 的上部部分中並在第一方向 D1 上延伸；位元線結構 375，接觸第一主動圖案 103 的中心上表面並在第二方向 D2 上延伸；接觸插塞結構，位於第一主動圖案 103 的每一端部上；電容器 590，位於接觸插塞結構上；第二主動圖案 105，位於基板 100 的第二區 II 上；第二閘極結構 310，位於第二主動圖案 105 上；第一層間絕緣層 350，覆蓋第二閘極結構 310 的側壁；第一頂蓋層 360，位於第二閘極結構 310 及第一層間絕緣層 350 上；配線 534，位於第一頂蓋層 360 上；第七絕緣圖案 544，位於第七開口 524 的底部及側壁上，第七開口 524 延伸穿過配線 534 及第一頂蓋層 360 的至少上部部分；以及第三蝕刻終止層 554，位於第七絕緣圖案 544 及配線 534 上。所述半導體裝置可更包括隔離圖案結構 110、絕緣圖案結構 195、間隔件結構 445、第六間隔件 470、第四絕緣圖案至第六絕緣圖案 390、400 及 542、第三頂蓋圖案 450_1、第二蝕刻終止層 552 及第二層

間絕緣層 600。

【0095】 在實例性實施例中，第一主動圖案 103 可在第三方向 D3 上延伸，且多個第一主動圖案 103 可被形成為在第一方向 D1 及第二方向 D2 中的每一者上彼此間隔開。因此，多個第一閘極結構 150 可在第二方向 D2 上彼此間隔開，多個位元線結構 375 可在第一方向 D1 上彼此間隔開，並且接觸插塞結構可形成於第一主動圖案 103 的在第三方向 D3 上的每一相對的端部部分上。

【0096】 在實例性實施例中，第六絕緣圖案 542 可完全填充接觸插塞結構之間的空間，且可接觸位元線結構 375 的上部部分。

【0097】 在實例性實施例中，第一頂蓋層 360 的上表面可與位元線結構 375 的上表面實質上共面，且接觸插塞結構的上表面可與配線 534 的上表面實質上共面。

【0098】 圖 34 至圖 37 是示出製造半導體裝置的方法的剖視圖。此方法可包括與參照圖 1 至圖 33 所示出的製程實質上相同或相似的製程，且在本文中省略對其的重複闡釋。

【0099】 參照圖 34 及圖 35，可實行與參照圖 1 至圖 30 所示的製程實質上相同或相似的製程，使得可在接觸插塞結構上形成填充第六開口 522 的第六絕緣圖案 542 且可在配線 534 上形成部分地填充第七開口 524 的第七絕緣圖案 544。

【0100】 第六絕緣圖案 542 及第七絕緣圖案 544 可僅藉由沈積製程而形成，且可不實行各向異性蝕刻製程。因此，第六絕緣圖案 542 可包括填充第六開口 522 的第一部分以及位於第一部分及接

觸插塞結構上的第二部分。第七絕緣圖案 544 可包括位於第七開口 524 的底部上的下部部分 544a、接觸第七開口 524 的側壁的側向部分 544b 以及位於側向部分 544b 及配線 534 的上表面上的上部部分 544c。第七絕緣圖案 544 的上部部分 544c 的厚度可小於第七絕緣圖案 544 的下部部分 544a 的厚度，且實質上等於第六絕緣圖案 542 的第二部分的厚度。

【0101】 第六絕緣圖案 542 及第七絕緣圖案 544 可僅藉由沈積製程而形成，且因此製程裕度可得到增強。

【0102】 參照圖 36 及圖 37，電容器 590 及第二層間絕緣層 600 可依序堆疊於第六絕緣圖案 542 及第七絕緣圖案 544 上，使得可完成半導體裝置的製作。

【0103】 儘管已參照本發明的實例性實施例示出及闡述了本發明概念，然而此項技術中具有通常知識者應理解，可在不背離如以上申請專利範圍所述的本發明概念的精神及範圍的條件下，對其作出形式及細節上的各種改變。

【符號說明】

【0104】

100:基板

103:第一主動圖案

105:第二主動圖案

110:隔離圖案結構

112:第一隔離圖案

- 114:第二隔離圖案
- 116:第三隔離圖案
- 120:第一閘極絕緣圖案
- 130:閘電極
- 140:第一閘極遮罩
- 150:第一閘極結構
- 160:第一絕緣層
- 165:第一絕緣圖案
- 170:第二絕緣層
- 175:第二絕緣圖案
- 180:第三絕緣層
- 185:第三絕緣圖案
- 190:絕緣層結構
- 195:絕緣圖案結構
- 200:第二閘極絕緣層
- 210:第一開口
- 220:第一導電層
- 225:第三導電圖案
- 230:第一障壁層
- 235:第二障壁圖案
- 240:第二導電層
- 245:第四導電圖案

- 250:第一遮罩層
- 255:第一遮罩
- 260:第二閘極絕緣圖案
- 270:第一導電圖案
- 280:第一障壁圖案
- 290:第二導電圖案
- 300:第二閘極遮罩
- 310:第二閘極結構
- 320:第一閘極間隔件
- 330:第二閘極間隔件
- 340:第一蝕刻終止層
- 345:第一蝕刻終止圖案
- 350:第一層間絕緣層
- 360:第一頂蓋層
- 365:第一頂蓋圖案
- 375:位元線結構
- 380:第三間隔件
- 390:第四絕緣圖案
- 400:第五絕緣圖案
- 410:第四間隔件
- 415:空氣隙/空氣間隔件
- 420:第二開口

422:第三開口
424:第四開口
430:第五間隔件
440:初步間隔件結構
445:間隔件結構
450:第二頂蓋圖案
450_1:第三頂蓋圖案
465:下部接觸插塞
470:第六間隔件
480:金屬矽化物圖案
490:第五開口
500:第二障壁層
502:第三障壁圖案
504:第四障壁圖案
510:第二金屬層
512:第一金屬圖案
514:第二金屬圖案
522:第六開口
524:第七開口
532:上部接觸插塞
534:配線
542:第六絕緣圖案

544:第七絕緣圖案

544a:下部部分

544b:側向部分

544c:上部部分

552:第二蝕刻終止層

554:第三蝕刻終止層

560:下部電極

570:介電層

580:上部電極

590:電容器

600:第二層間絕緣層

A-A'、B-B'、C-C':線

D1:第一方向

D2:第二方向

D3:第三方向

I:第一區

II:第二區

【發明申請專利範圍】

【請求項1】 一種半導體裝置，包括：

閘極結構，位於基板上；

層間絕緣層，位於所述基板上，所述層間絕緣層覆蓋所述閘極結構的側壁；

頂蓋層，位於所述閘極結構及所述層間絕緣層上；

配線，位於所述頂蓋層上；

絕緣圖案，位於開口的底部及側壁上，所述開口延伸穿過所述配線及所述頂蓋層的至少上部部分；以及

蝕刻終止層，位於所述絕緣圖案及所述配線上，

其中所述絕緣圖案包括：

下部部分，位於所述開口的所述底部上；以及

側向部分，接觸所述開口的所述側壁，且

其中所述絕緣圖案的所述下部部分的在與所述基板的上表面垂直的垂直方向上自所述開口的所述底部起算的厚度大於所述絕緣圖案的所述側向部分的在與所述基板的所述上表面平行的水平方向上自所述開口的所述側壁起算的厚度。

【請求項2】 如請求項 1 所述的半導體裝置，其中所述開口延伸穿過所述頂蓋層，且暴露出所述層間絕緣層。

【請求項3】 如請求項 1 所述的半導體裝置，其中所述層間絕緣層包含氧化矽。

【請求項4】 如請求項 1 所述的半導體裝置，其中所述絕緣圖案

與所述蝕刻終止層包含彼此不同的材料。

【請求項5】 如請求項 1 所述的半導體裝置，其中所述絕緣圖案及所述蝕刻終止層中的每一者包含氮化矽、碳氮化矽或氮化矽硼。

【請求項6】 如請求項 1 所述的半導體裝置，其中所述蝕刻終止層的位於所述開口中的一部分具有凹的上表面。

【請求項7】 一種半導體裝置，包括：

閘極結構，位於基板上；

層間絕緣層，位於所述基板上，所述層間絕緣層覆蓋所述閘極結構的側壁；

頂蓋層，位於所述閘極結構及所述層間絕緣層上；

配線，位於所述頂蓋層上；以及

絕緣圖案，位於所述頂蓋層的上表面上以及開口的底部及側壁上，所述開口延伸穿過所述配線及所述頂蓋層的至少上部部分，

其中所述絕緣圖案包括：

下部部分，位於所述開口的所述底部上；

側向部分，接觸所述開口的所述側壁；以及

上部部分，位於所述側向部分及所述配線的上表面上，且

其中所述絕緣圖案的所述下部部分的在與所述基板的上表面垂直的垂直方向上自所述開口的所述底部起算的厚度大於所述絕緣圖案的所述側向部分的在與所述基板的所述上表面平行的水平方向上自所述開口的所述側壁起算的厚度。

【請求項8】 如請求項 7 所述的半導體裝置，其中所述絕緣圖案

的所述下部部分的在所述垂直方向上的厚度大於所述絕緣圖案的所述上部部分的厚度。

【請求項9】 如請求項 7 所述的半導體裝置，其中所述絕緣圖案包含氮化矽、碳氮化矽或氮化矽硼。

【請求項10】 一種半導體裝置，包括：

基板，包括胞元區及周邊電路區；

第一主動圖案，位於所述基板的所述胞元區上；

第一閘極結構，埋置於所述第一主動圖案的上部部分處，所述第一閘極結構在與所述基板的上表面平行的第一方向上延伸；

位元線結構，接觸所述第一主動圖案的中心上表面，所述位元線結構在與所述基板的所述上表面平行且垂直於所述第一方向的第二方向上延伸；

接觸插塞結構，位於所述第一主動圖案的端部部分上；

電容器，位於所述接觸插塞結構上；

第二閘極結構，位於所述基板的所述周邊電路區上；

層間絕緣層，位於所述基板的所述周邊電路區上且覆蓋所述第二閘極結構的側壁；

頂蓋層，位於所述第二閘極結構及所述層間絕緣層上；

配線，位於所述頂蓋層上；

第一絕緣圖案，位於開口的底部及側壁上，所述開口延伸穿過所述配線及所述頂蓋層的至少上部部分；以及

第一蝕刻終止層，位於所述第一絕緣圖案及所述配線上，

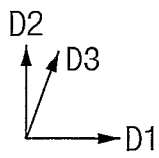
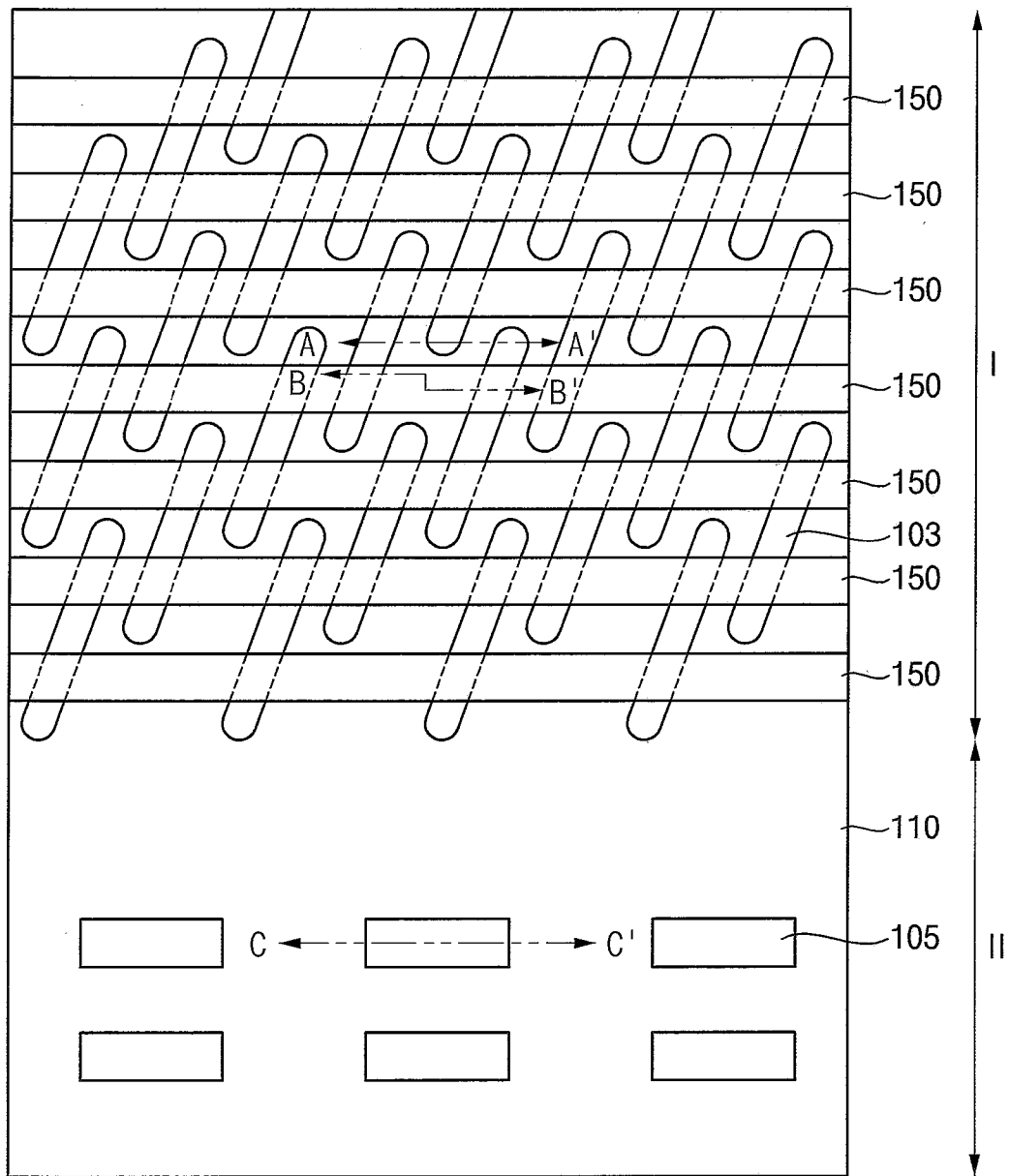
其中所述第一絕緣圖案包括：

下部部分，位於所述開口的所述底部上；以及

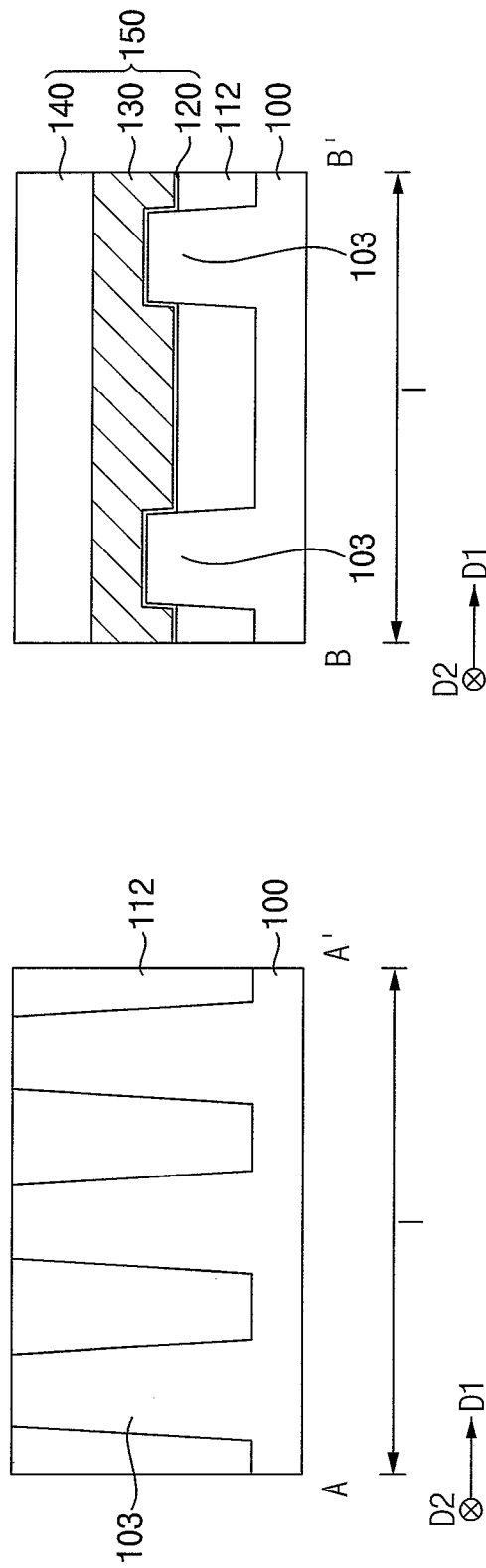
側向部分，接觸所述開口的所述側壁，且

其中所述第一絕緣圖案的所述下部部分的在與所述基板的所述上表面垂直的垂直方向上自所述開口的所述底部起算的厚度大於所述第一絕緣圖案的所述側向部分的在與所述基板的所述上表面平行的水平方向上自所述開口的所述側壁起算的厚度。

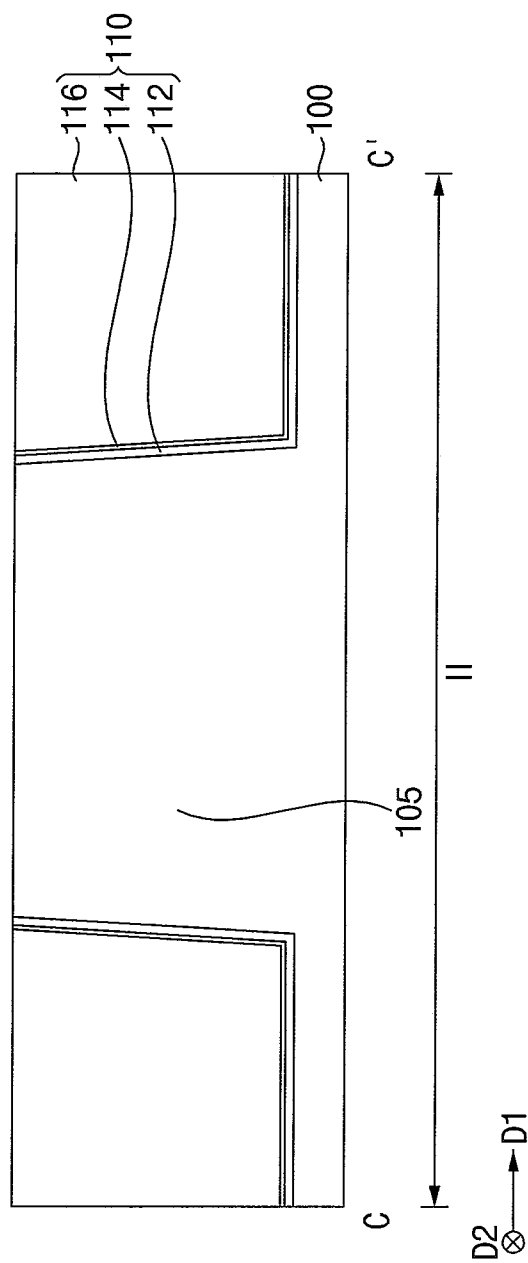
【發明圖式】



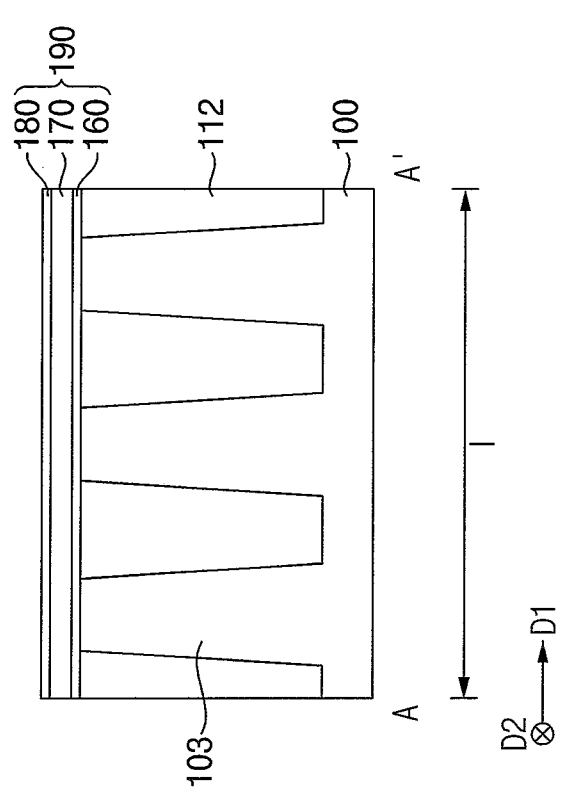
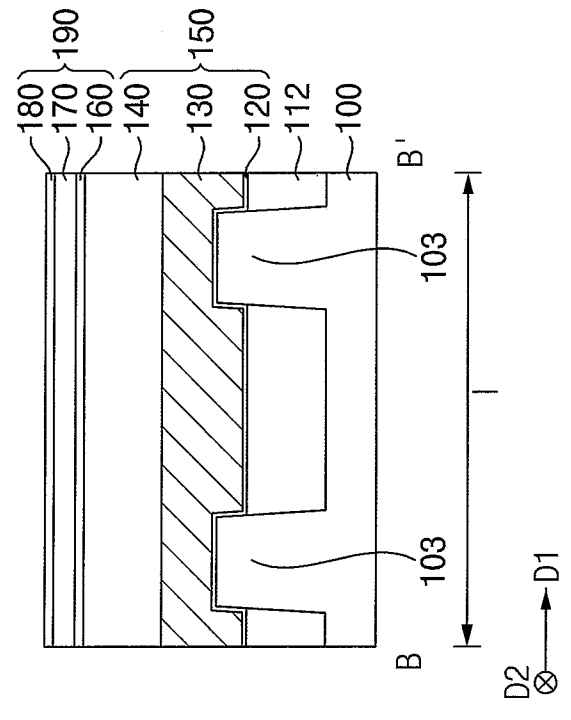
【圖1】



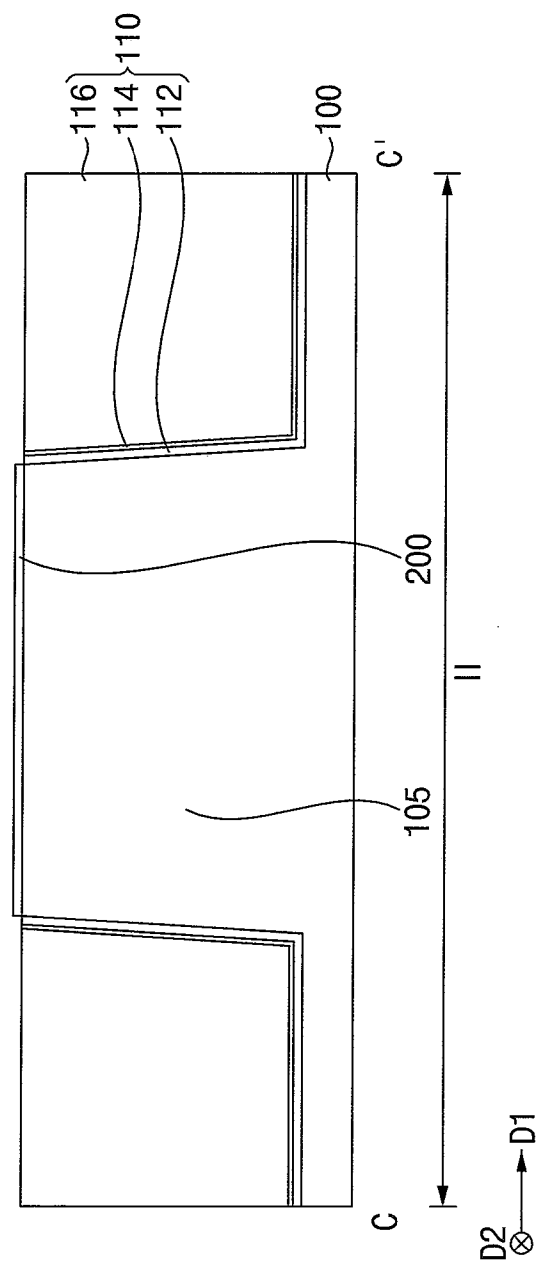
【圖2】



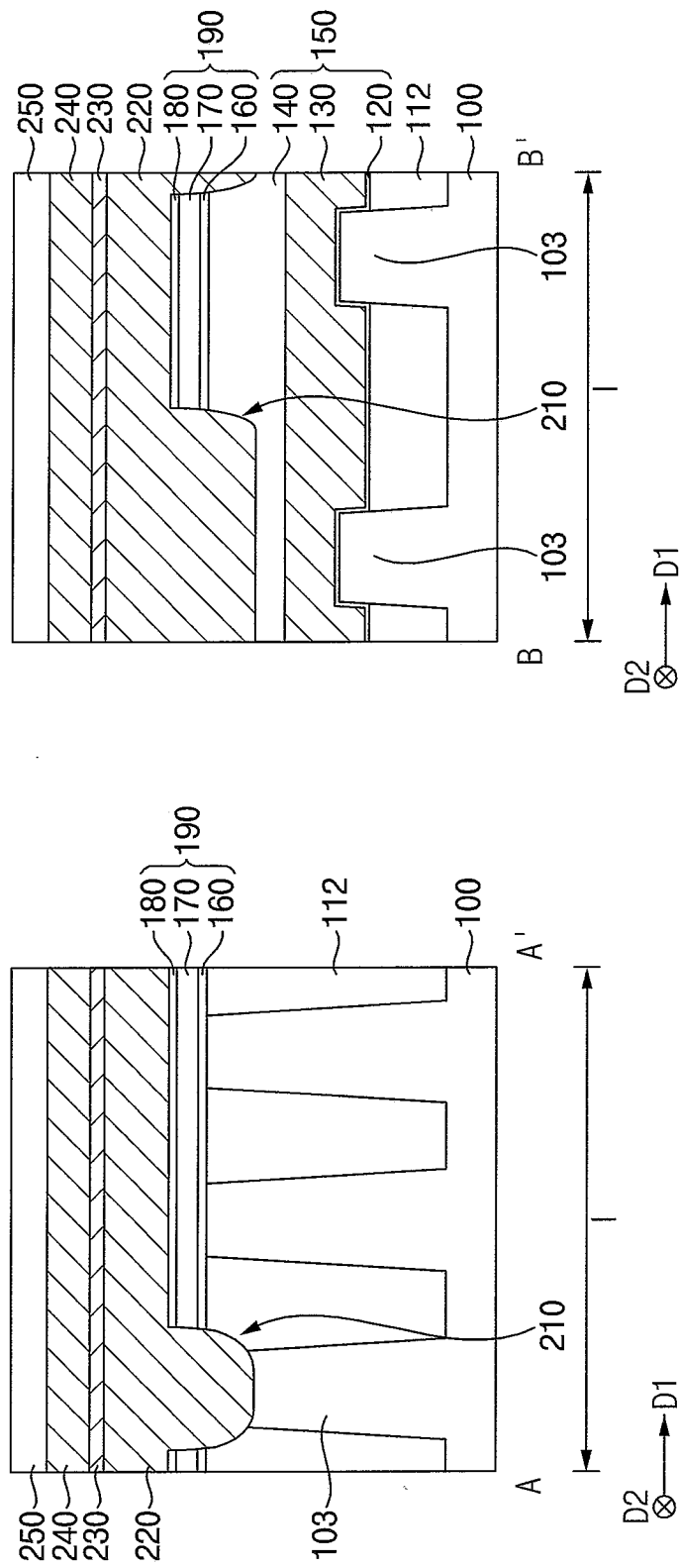
【圖3】



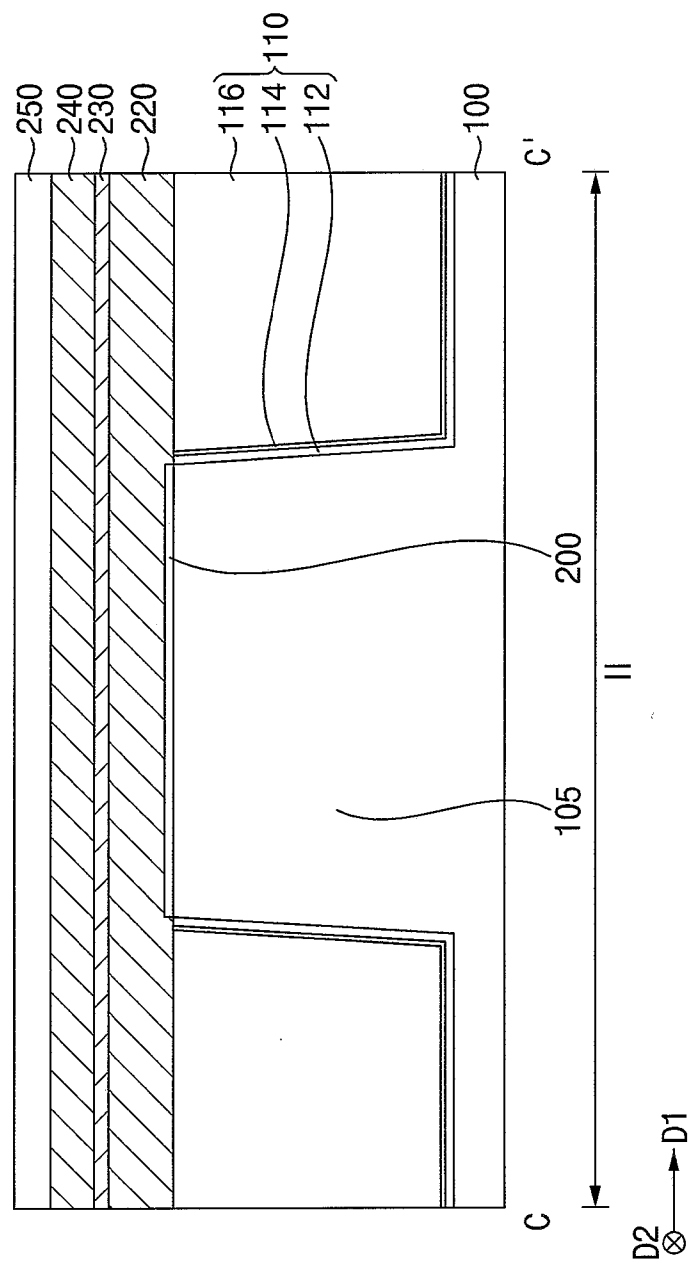
【圖4】



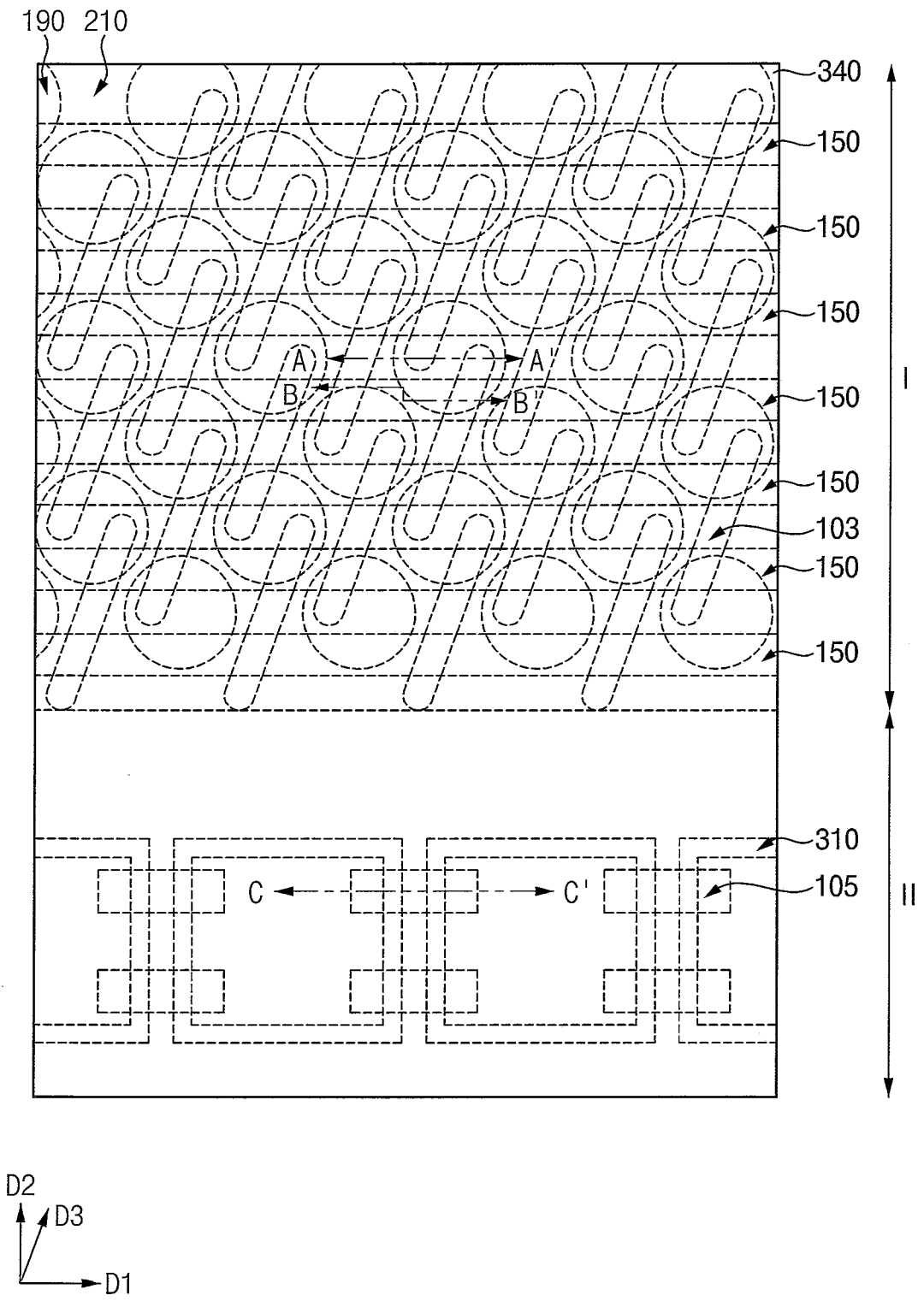
【圖5】



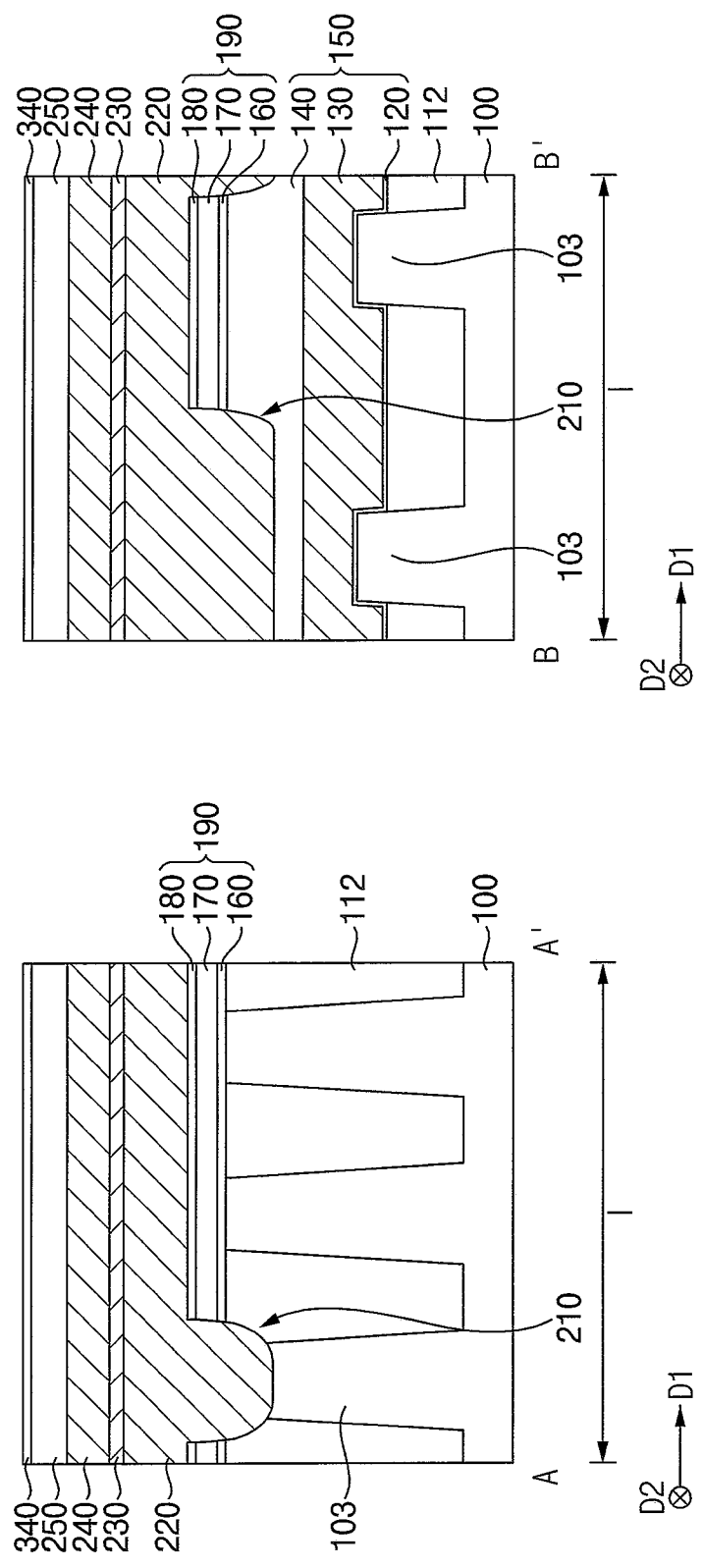
【圖8】



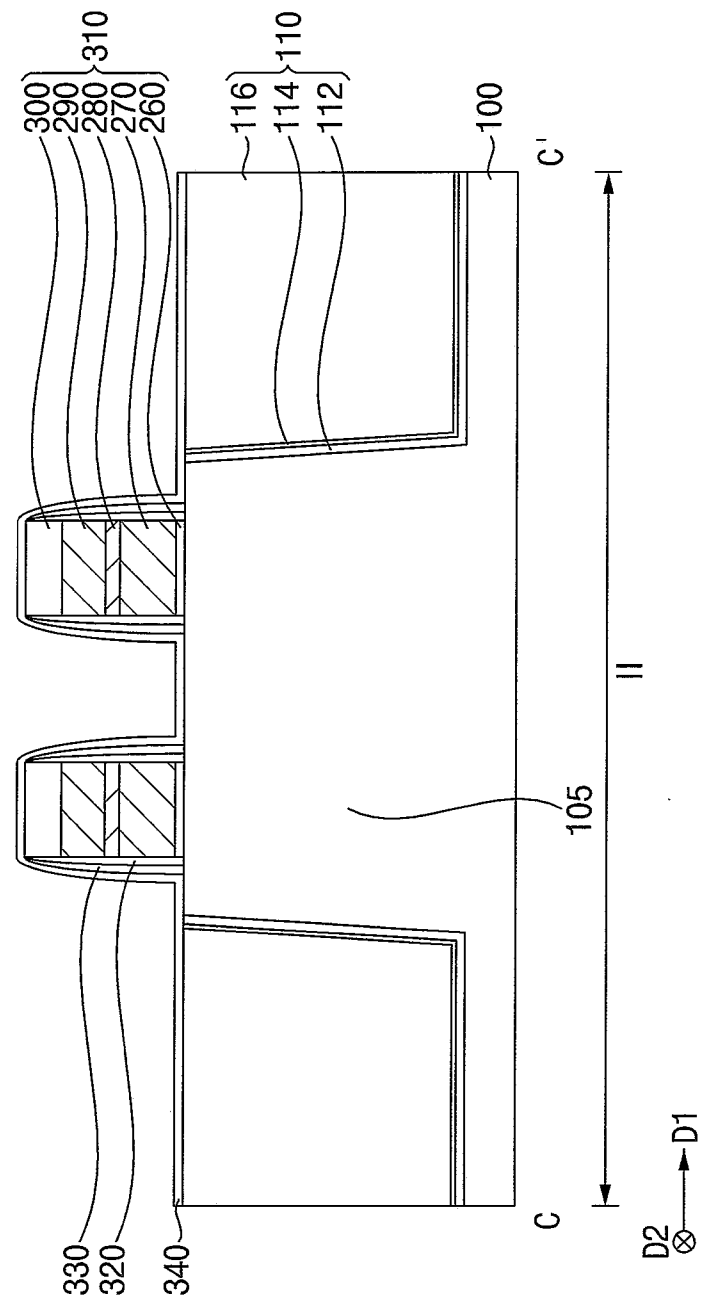
【圖9】



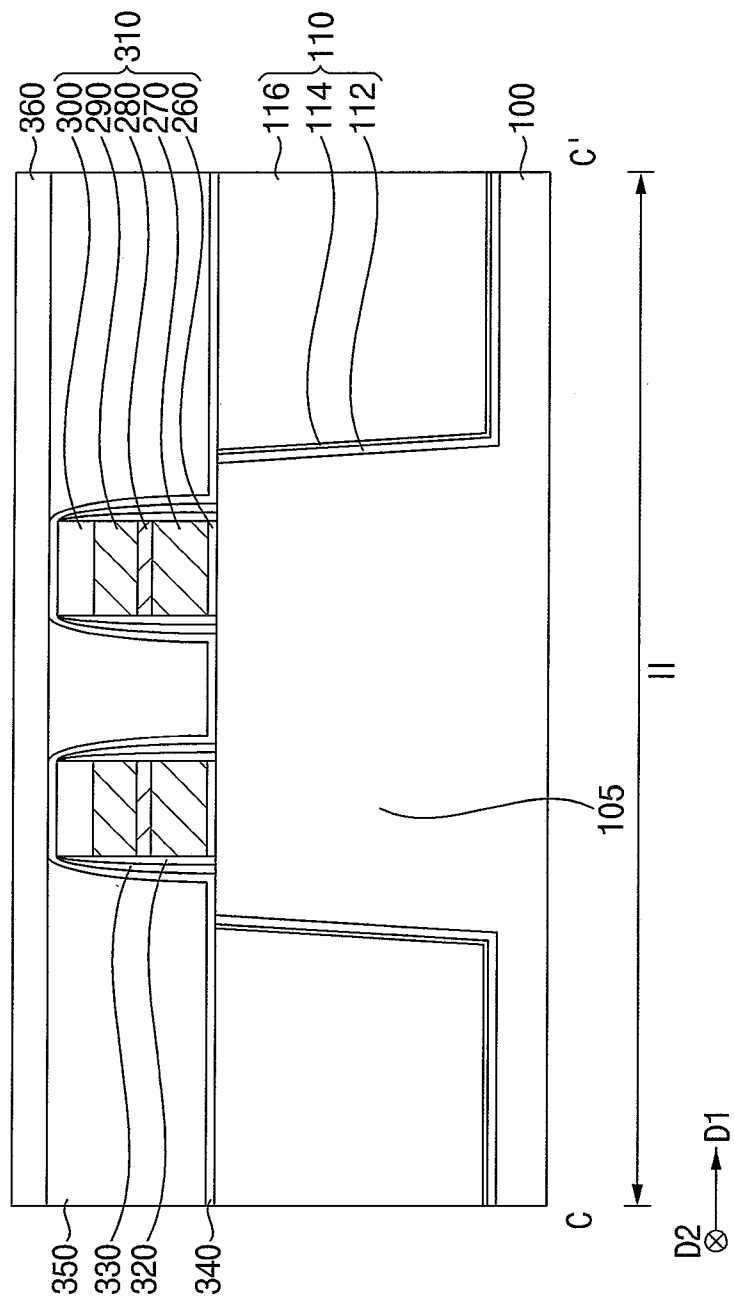
【圖10】



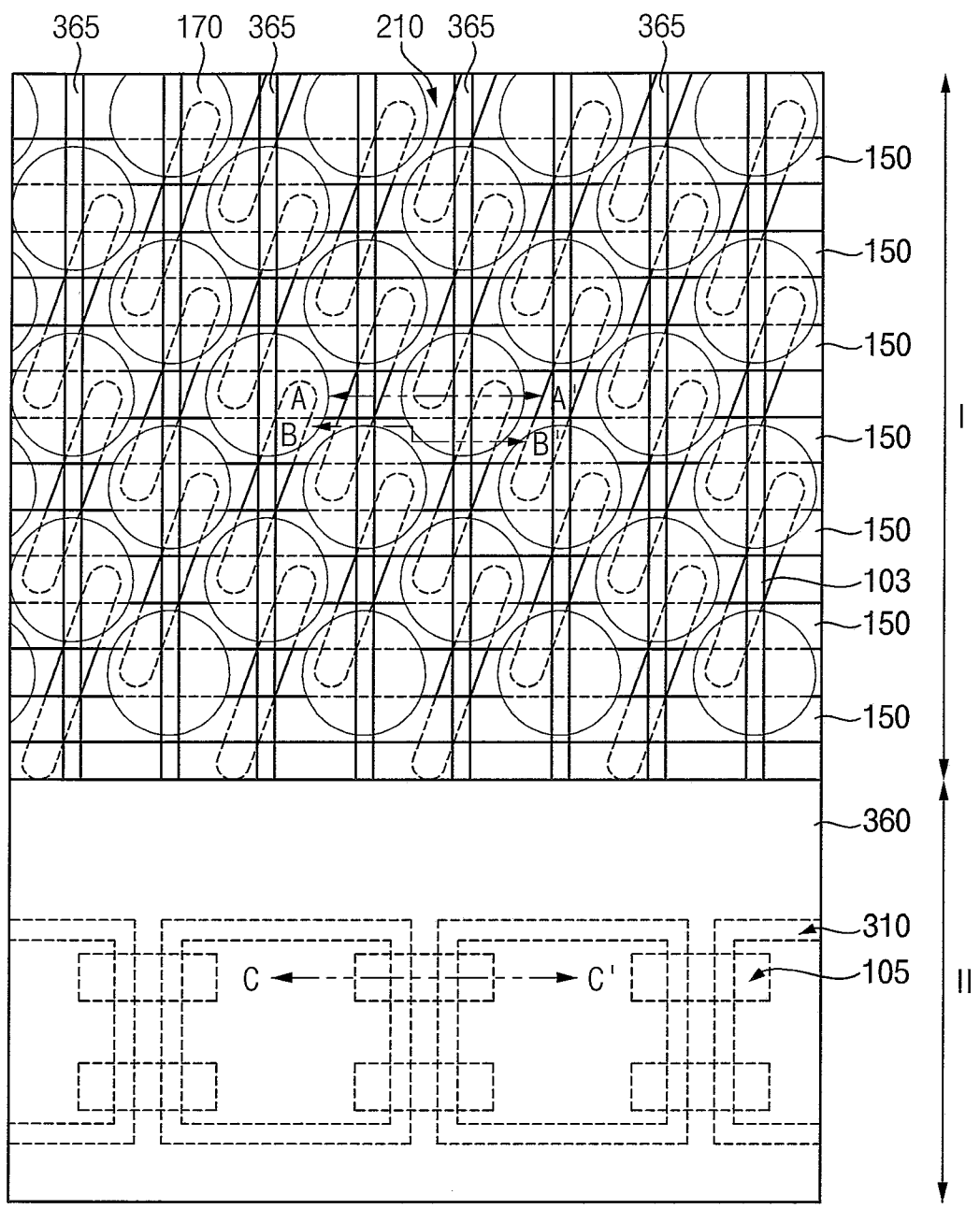
【圖11】



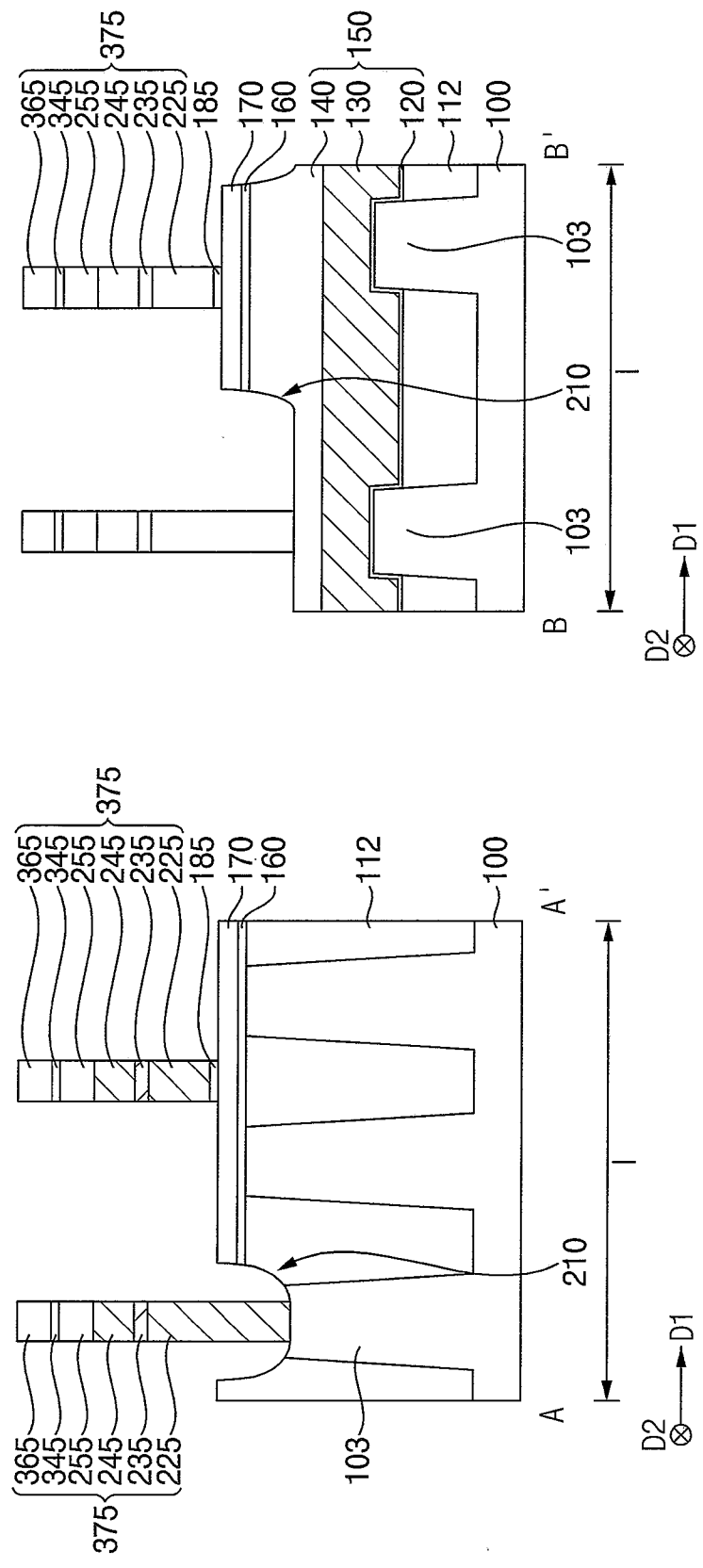
【圖12】



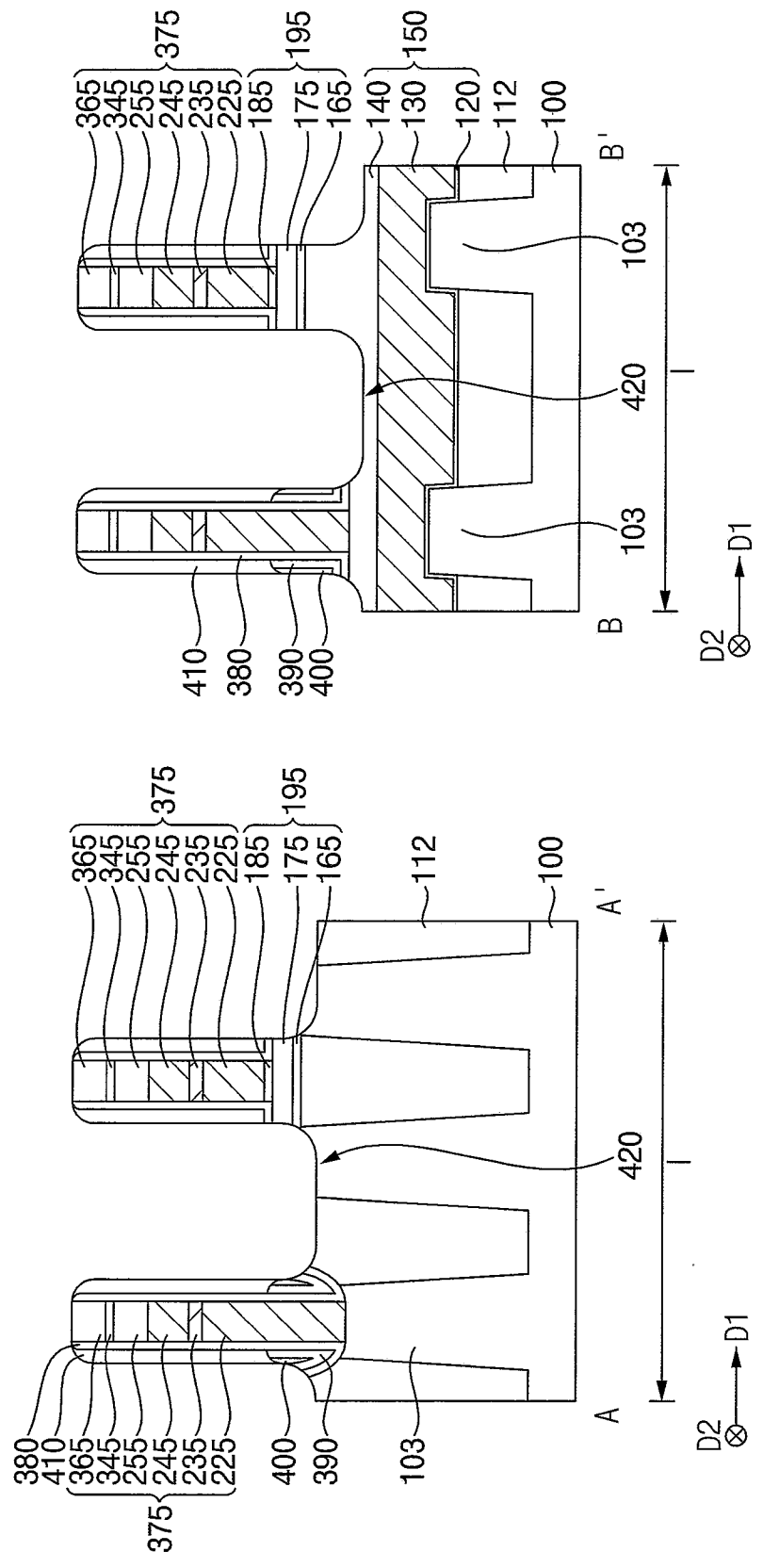
【圖13】



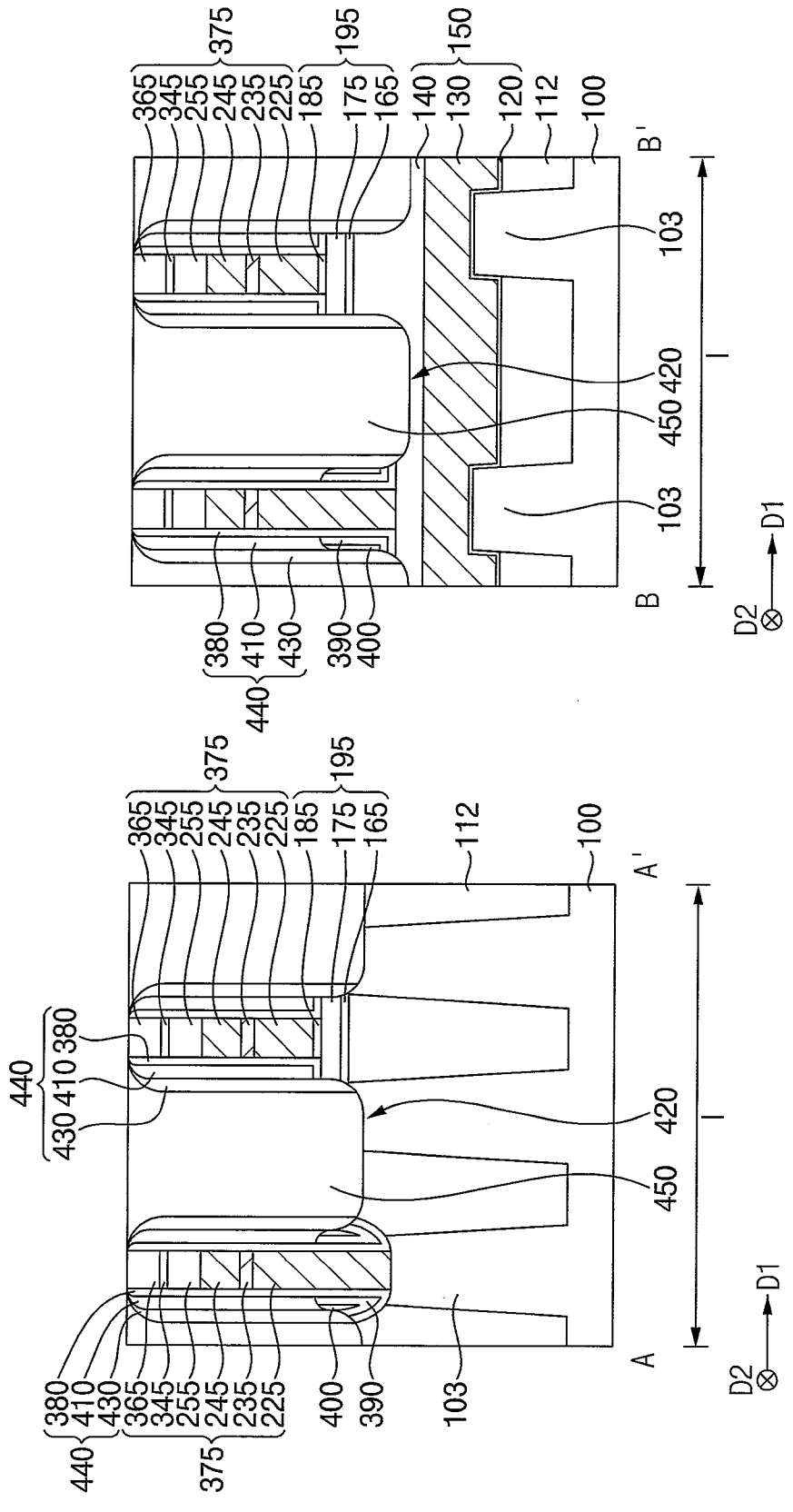
【圖14】



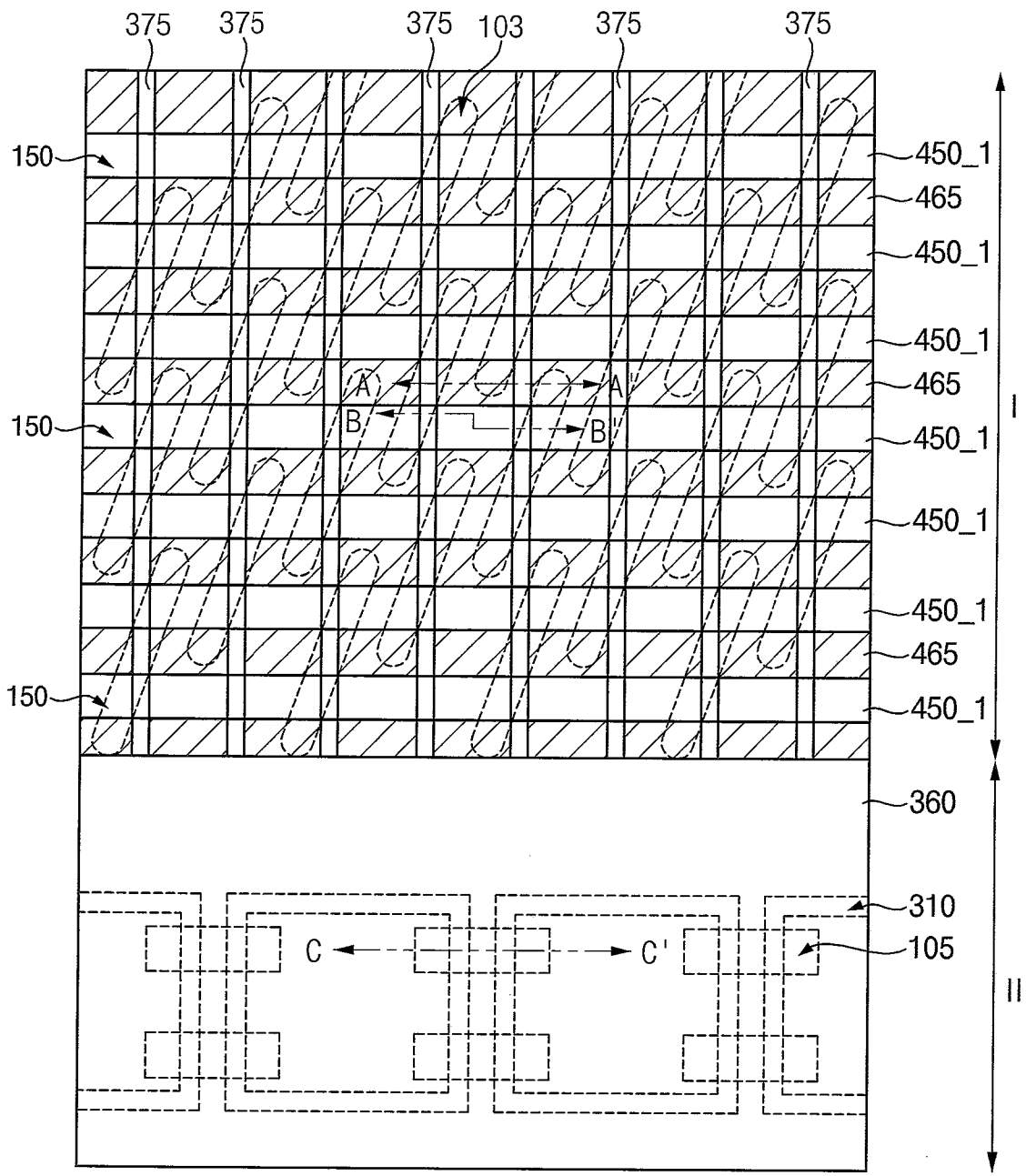
【圖15】



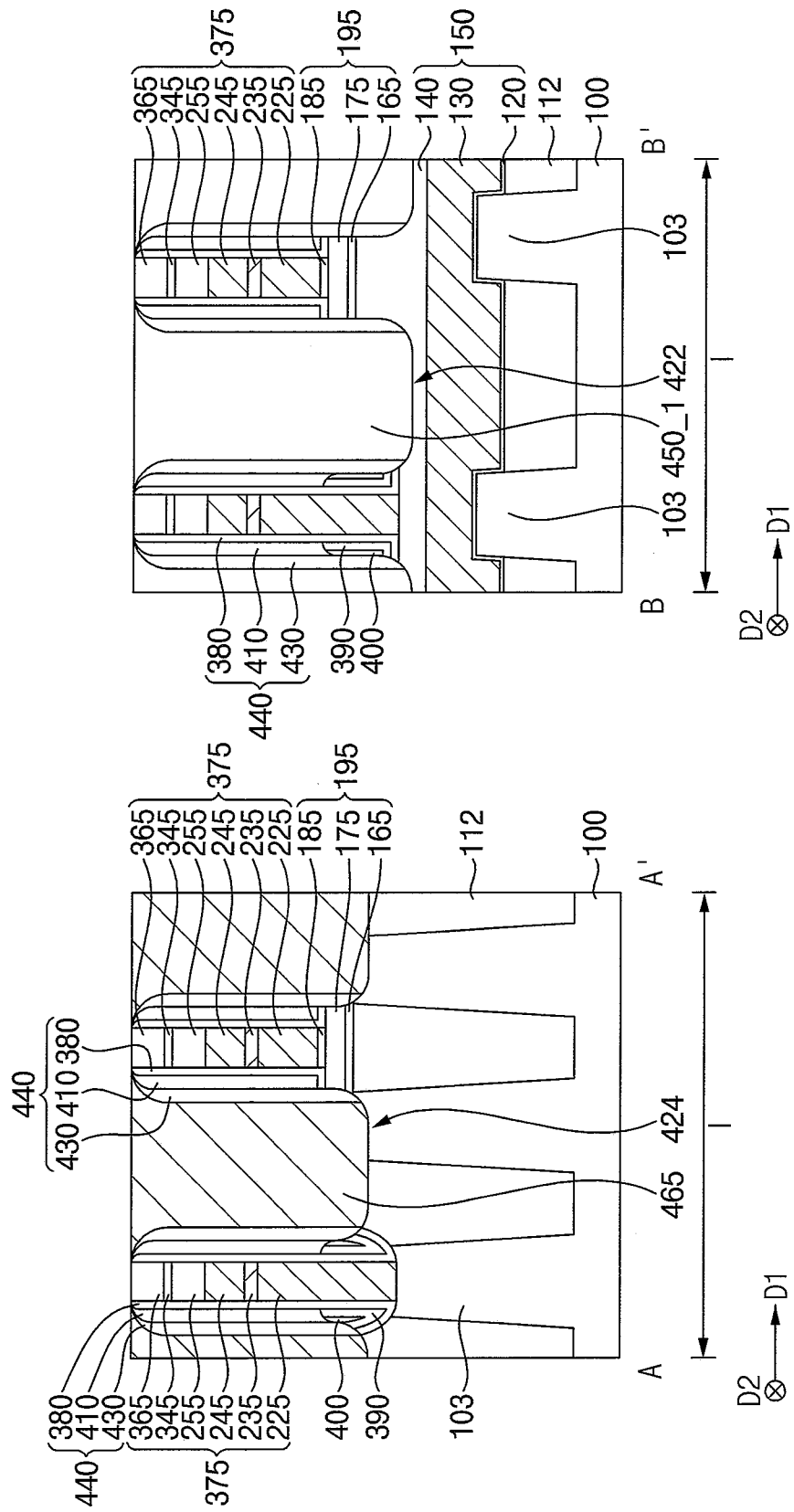
【圖16】



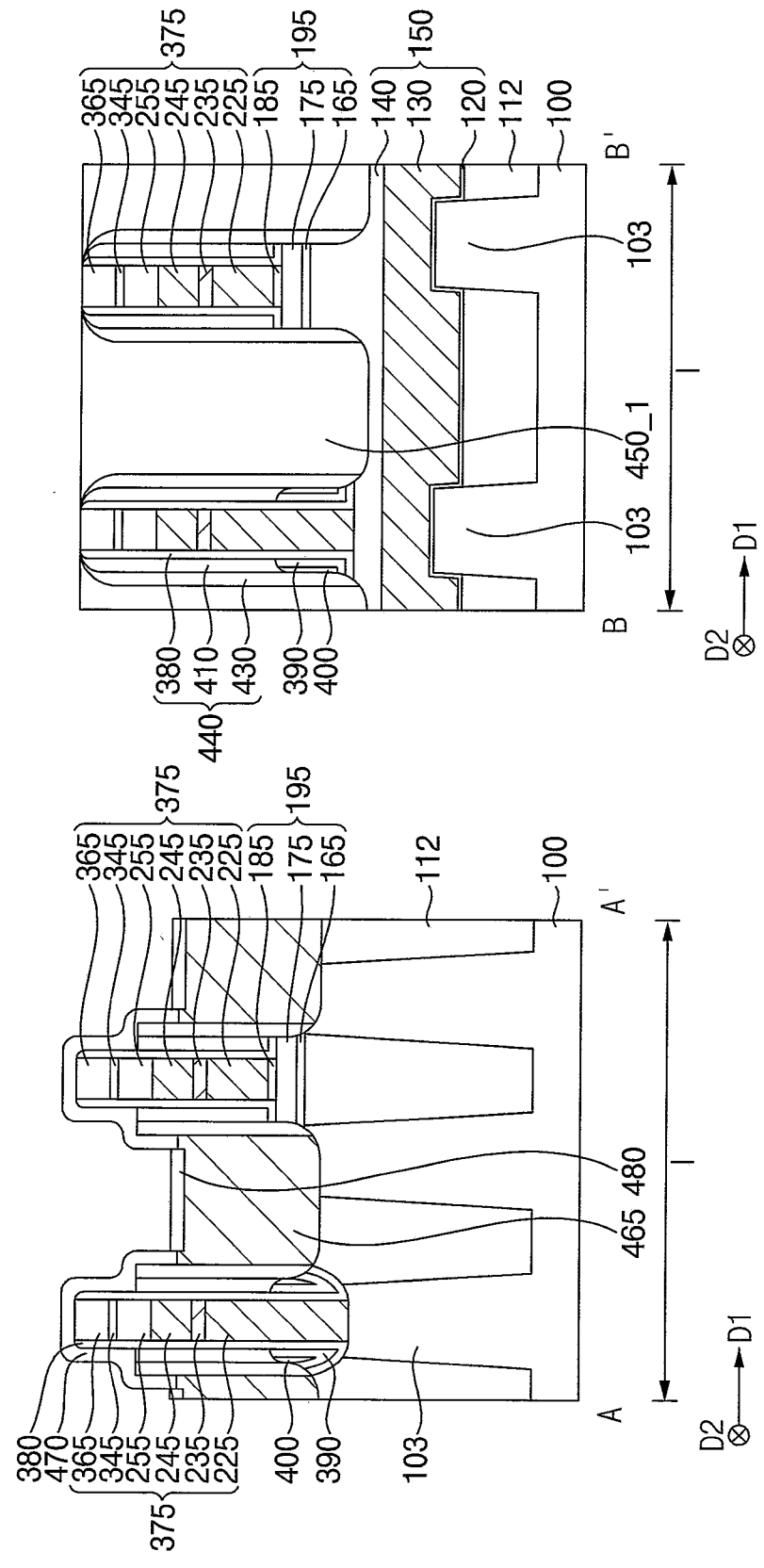
【圖17】



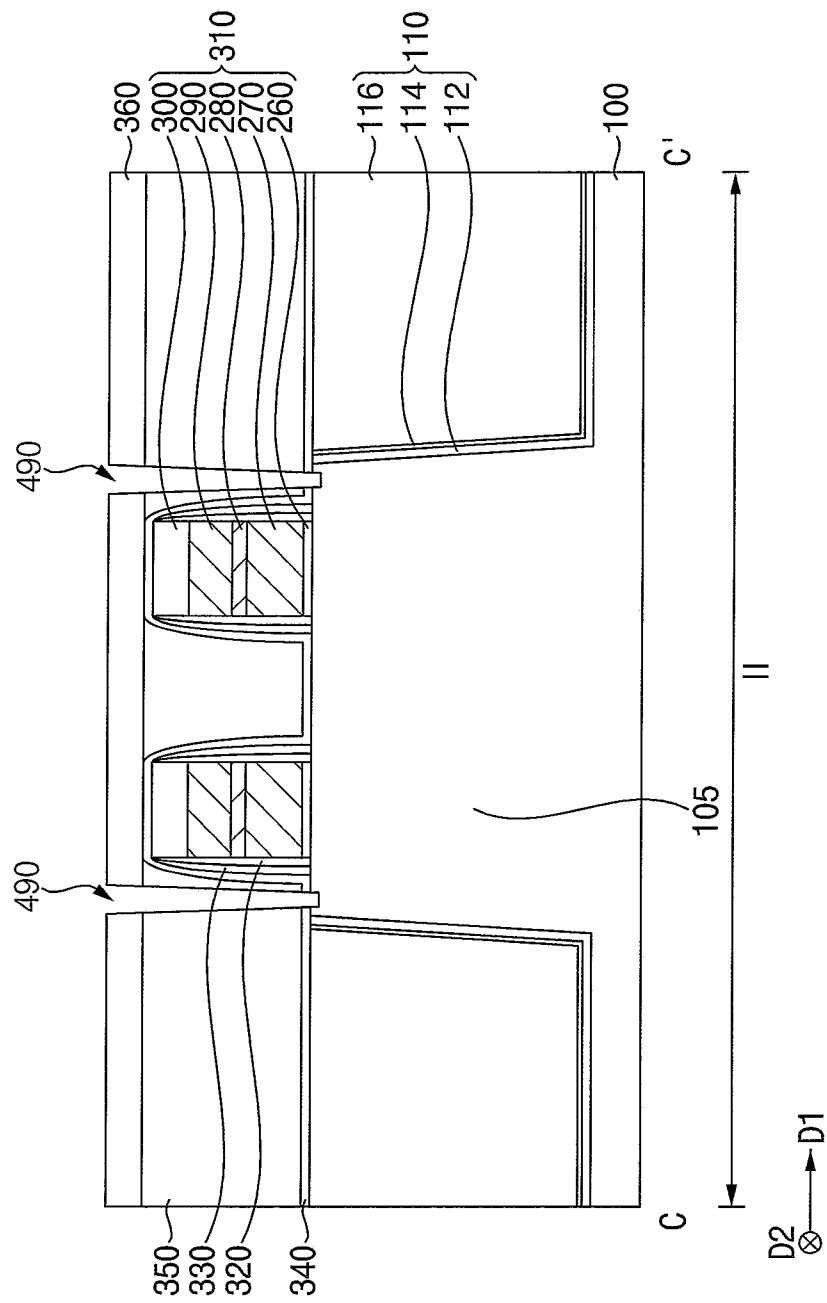
【圖18】



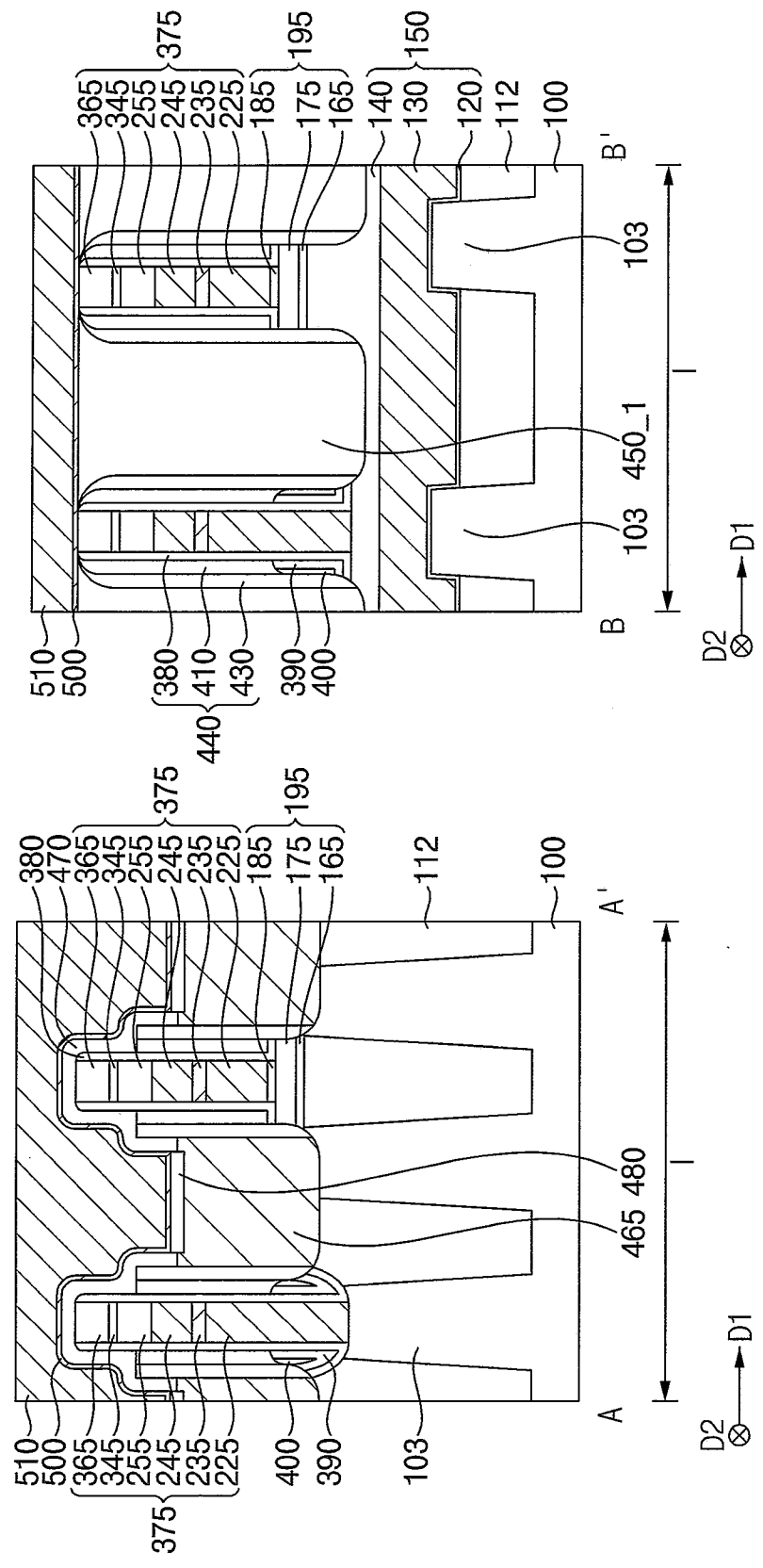
【圖19】



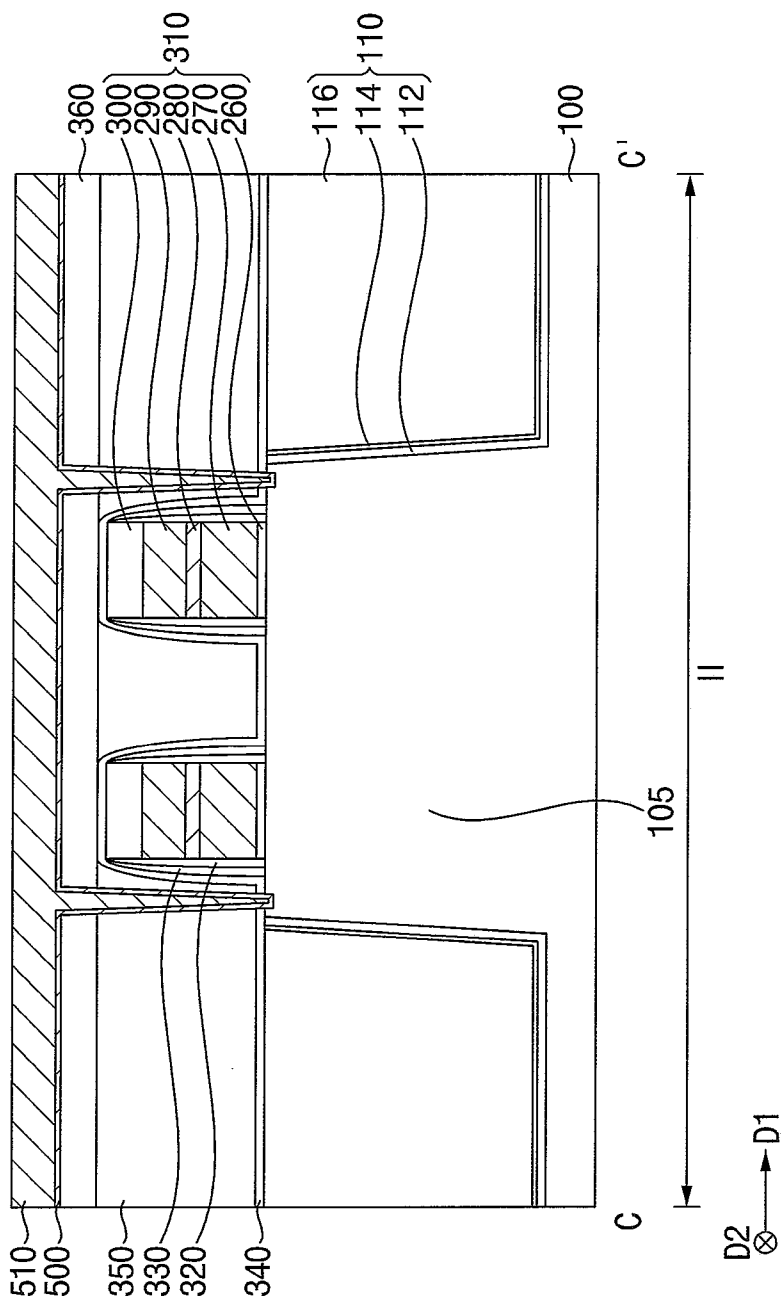
【圖20】



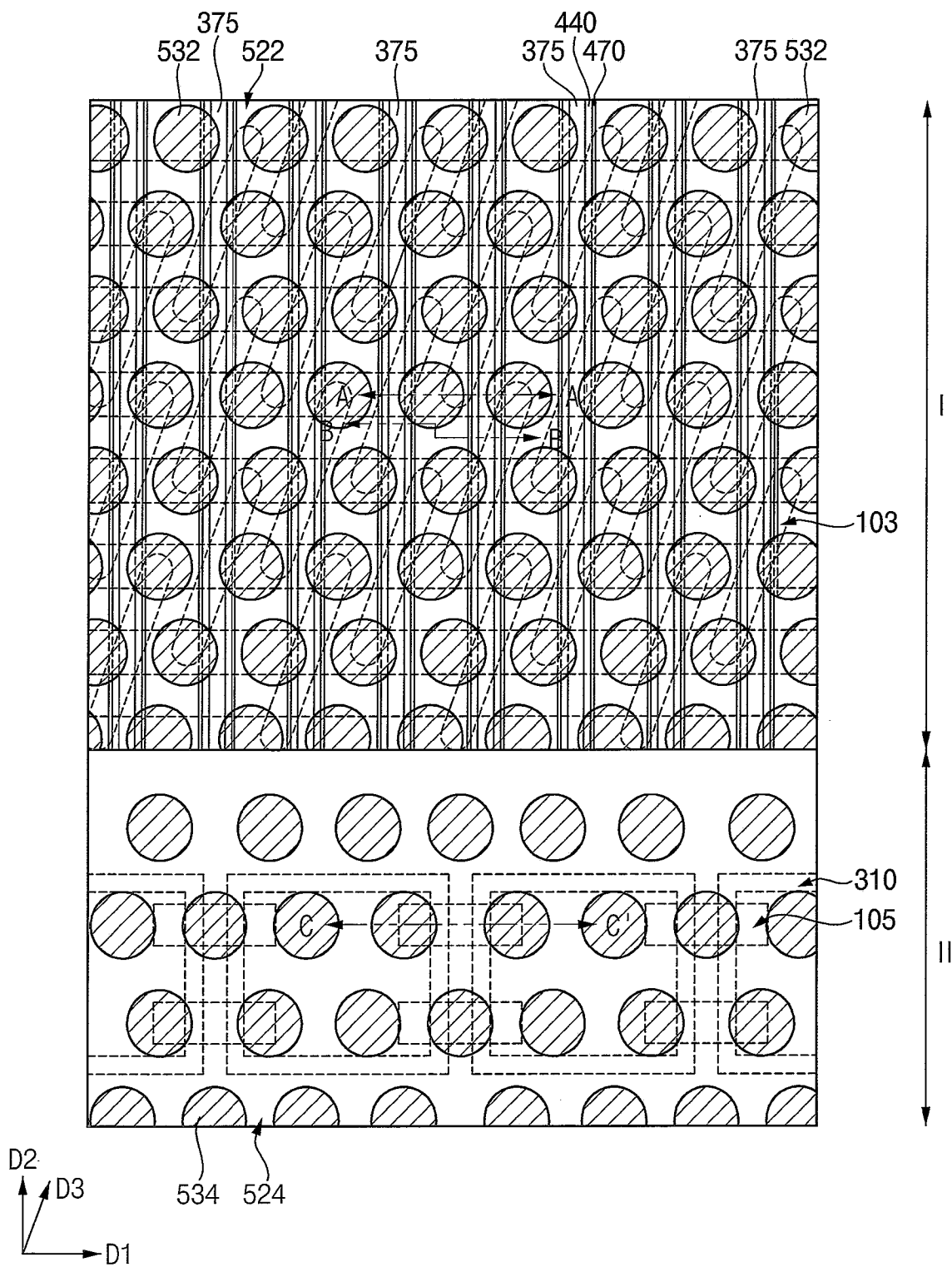
【圖21】



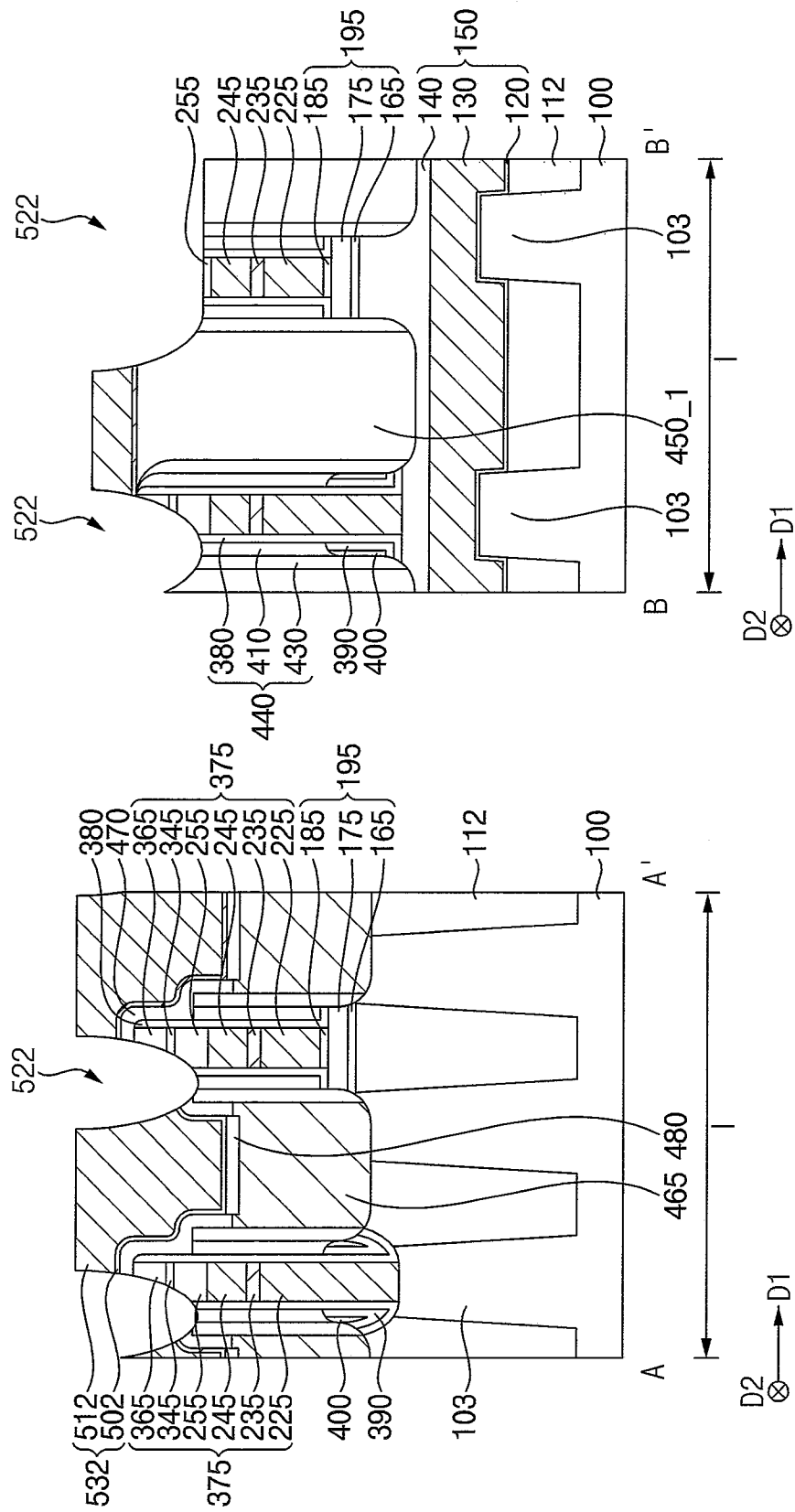
【圖22】



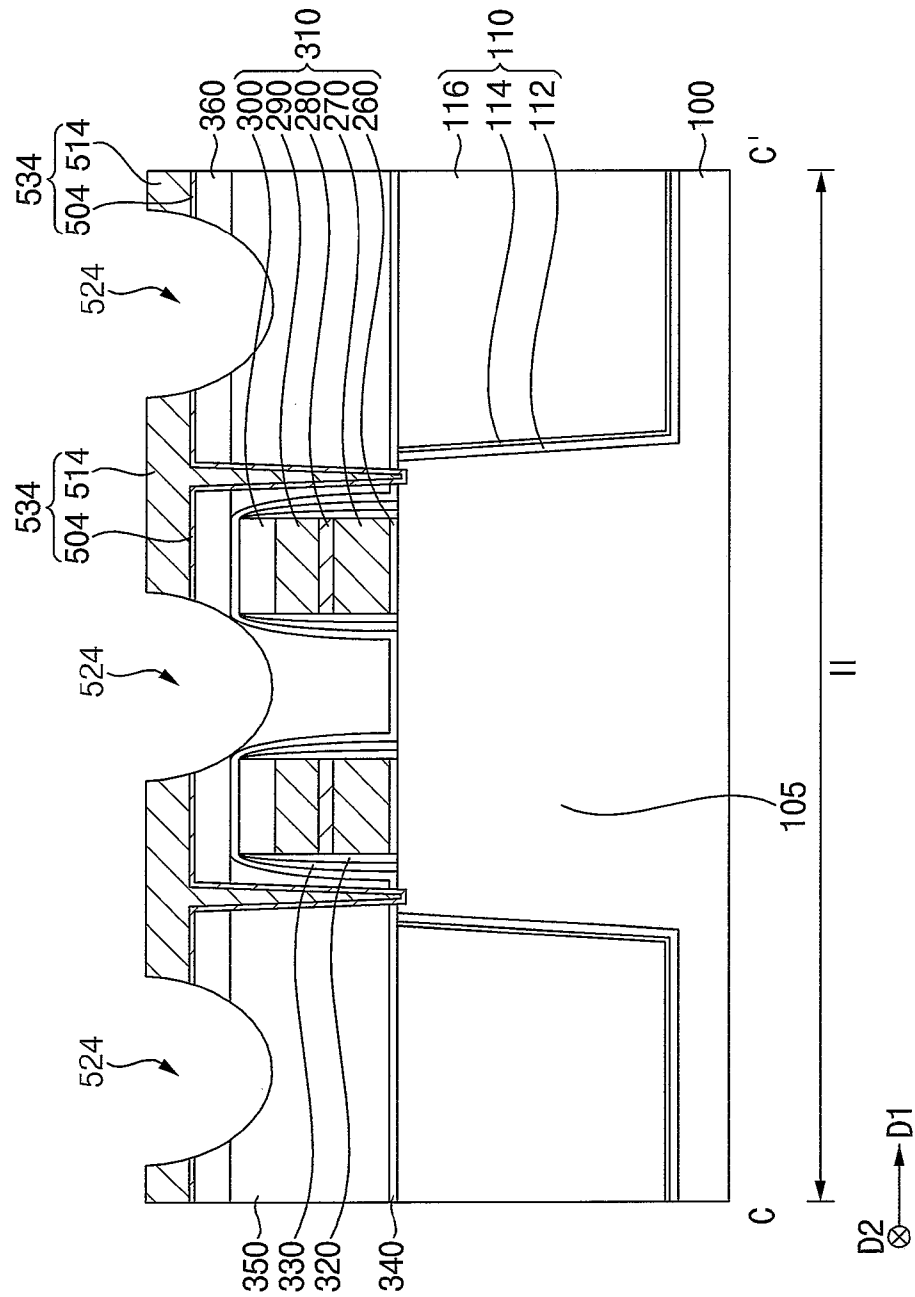
【圖23】



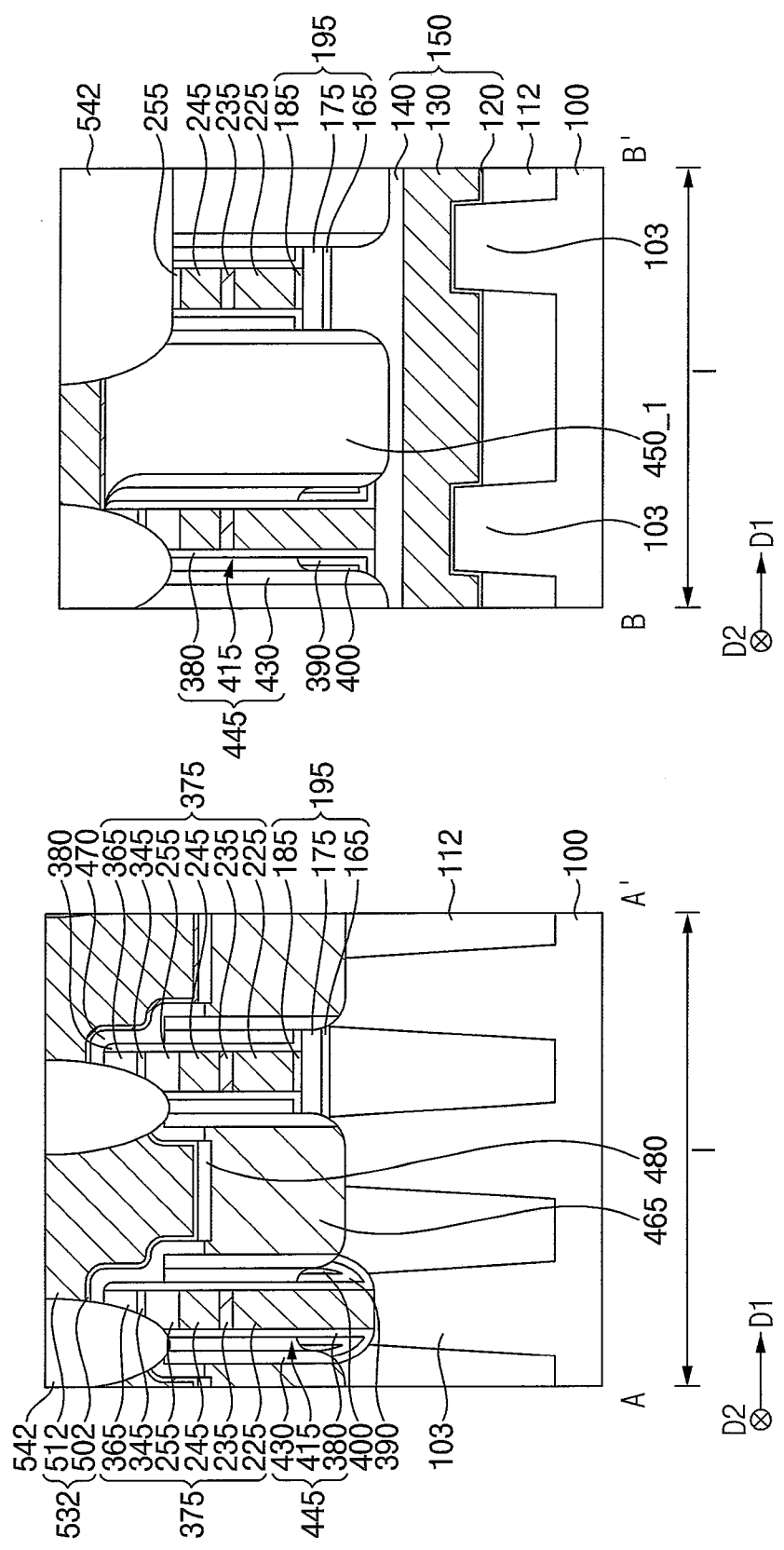
【圖24】



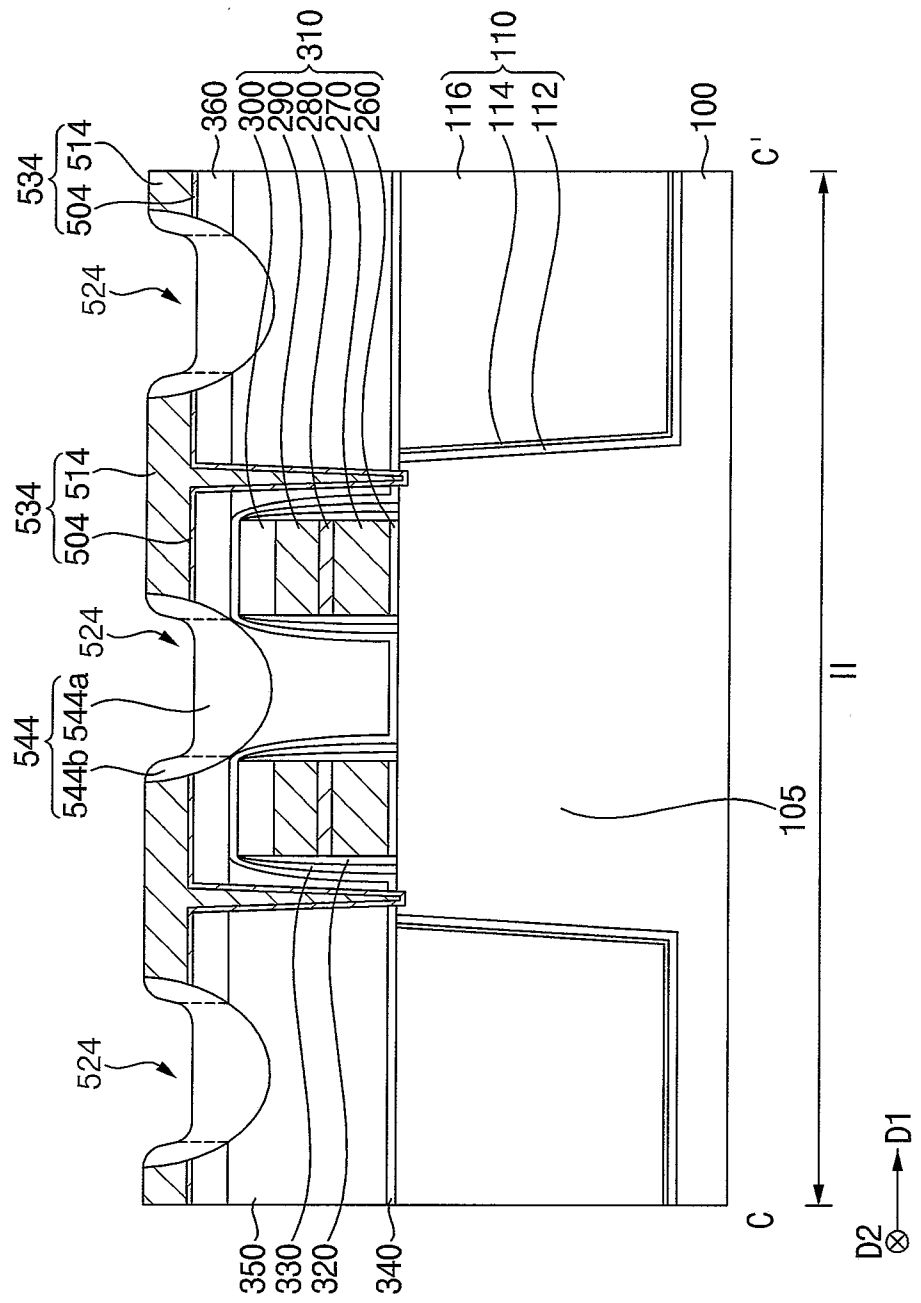
【圖25】



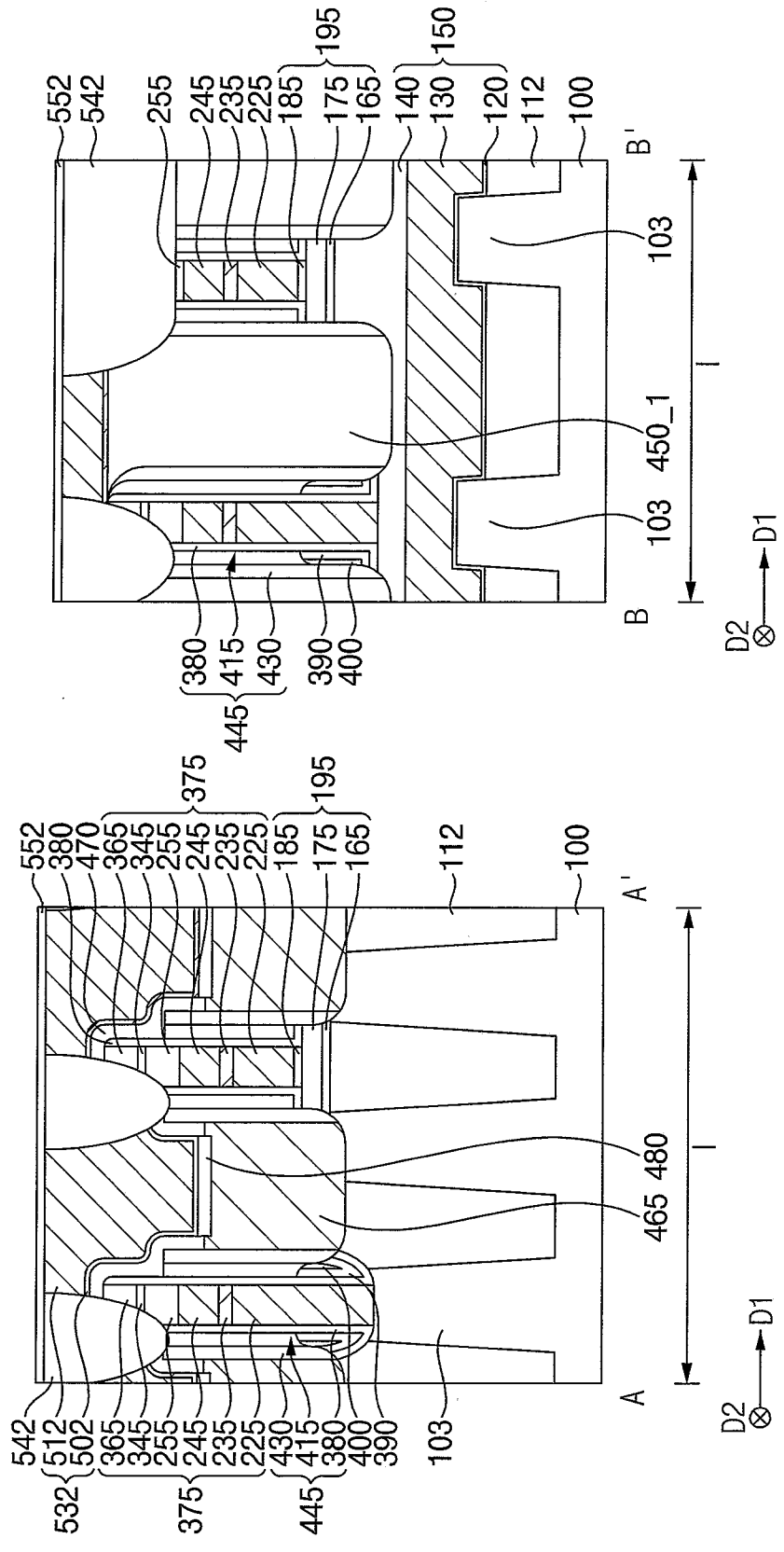
【圖26】



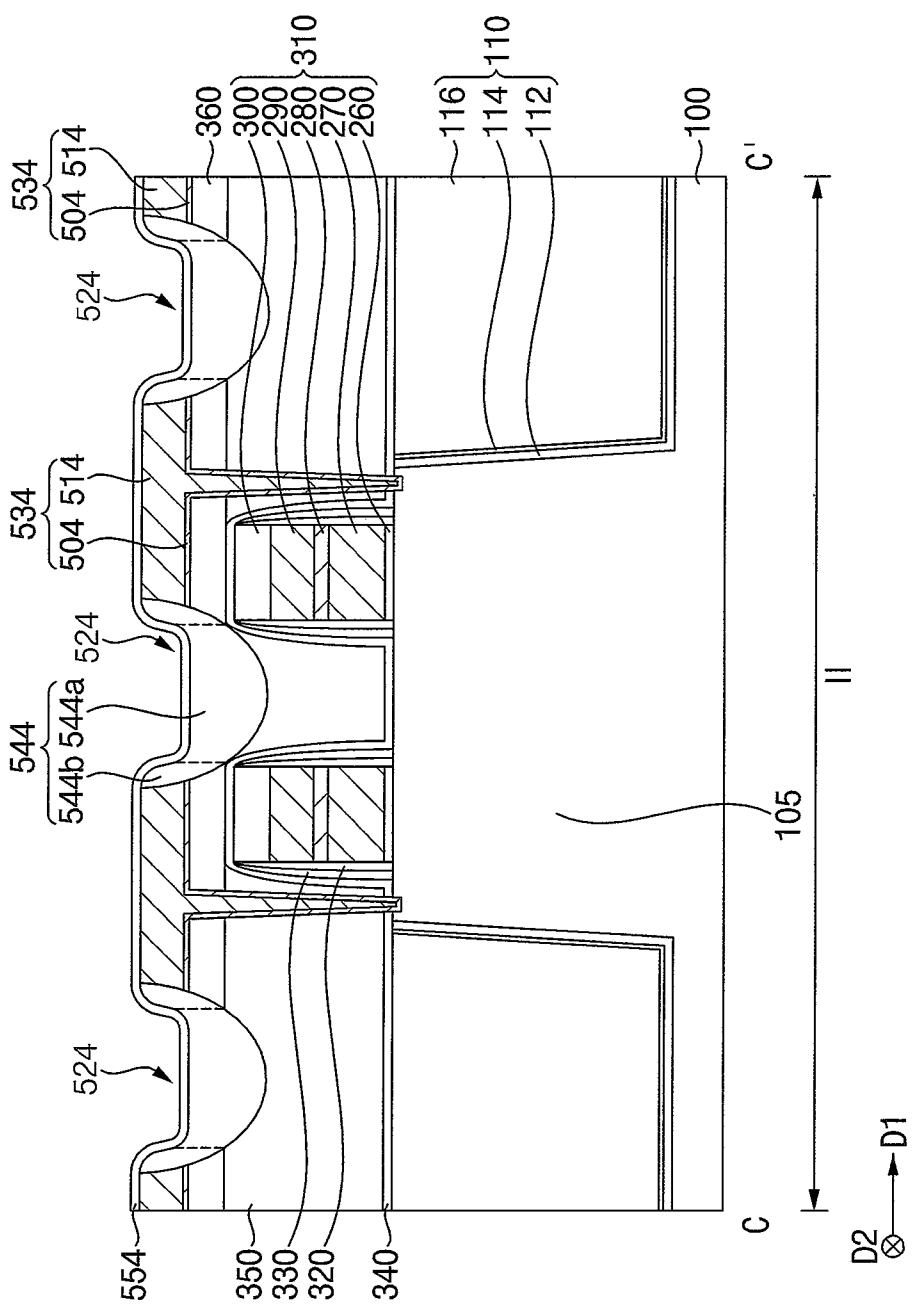
【圖27】



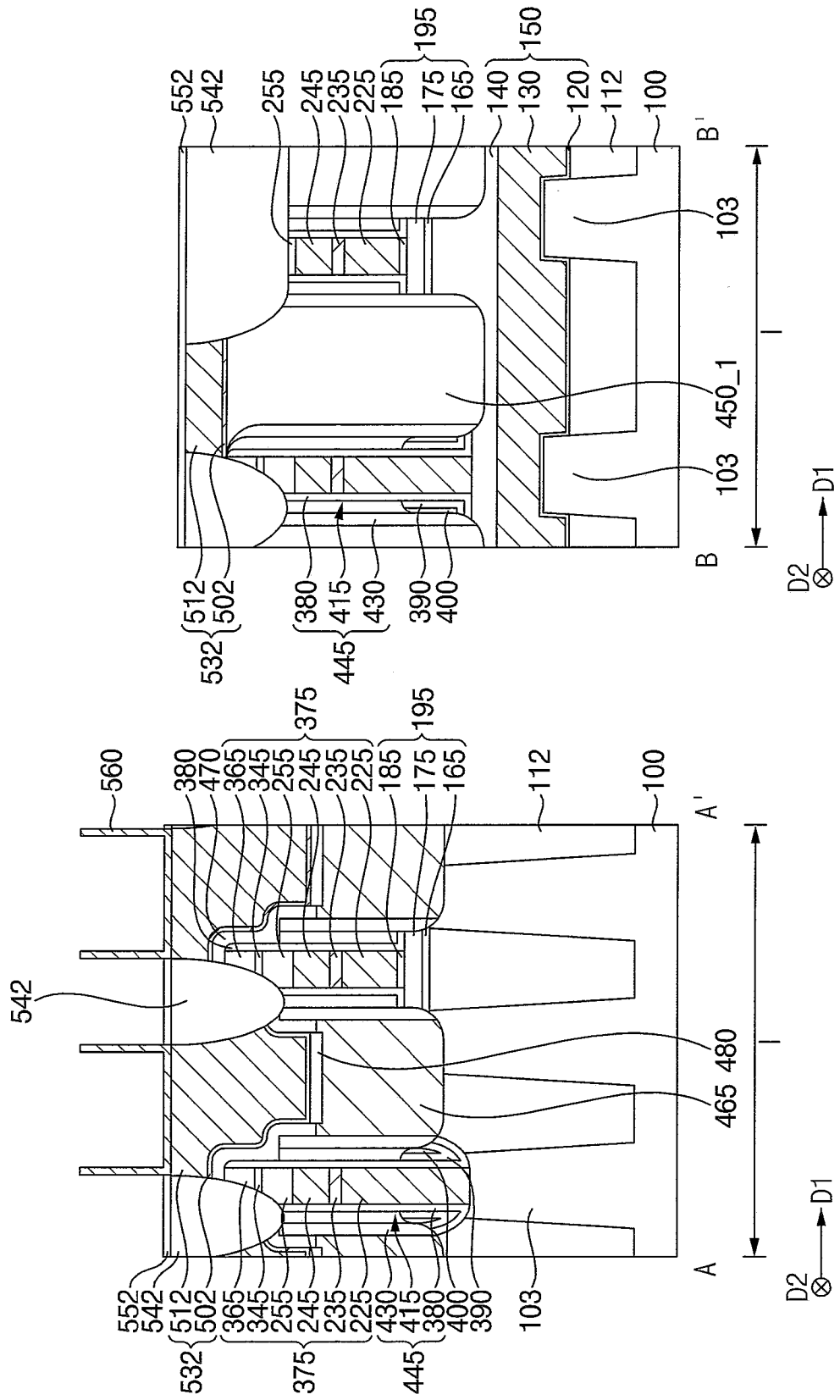
【圖28】



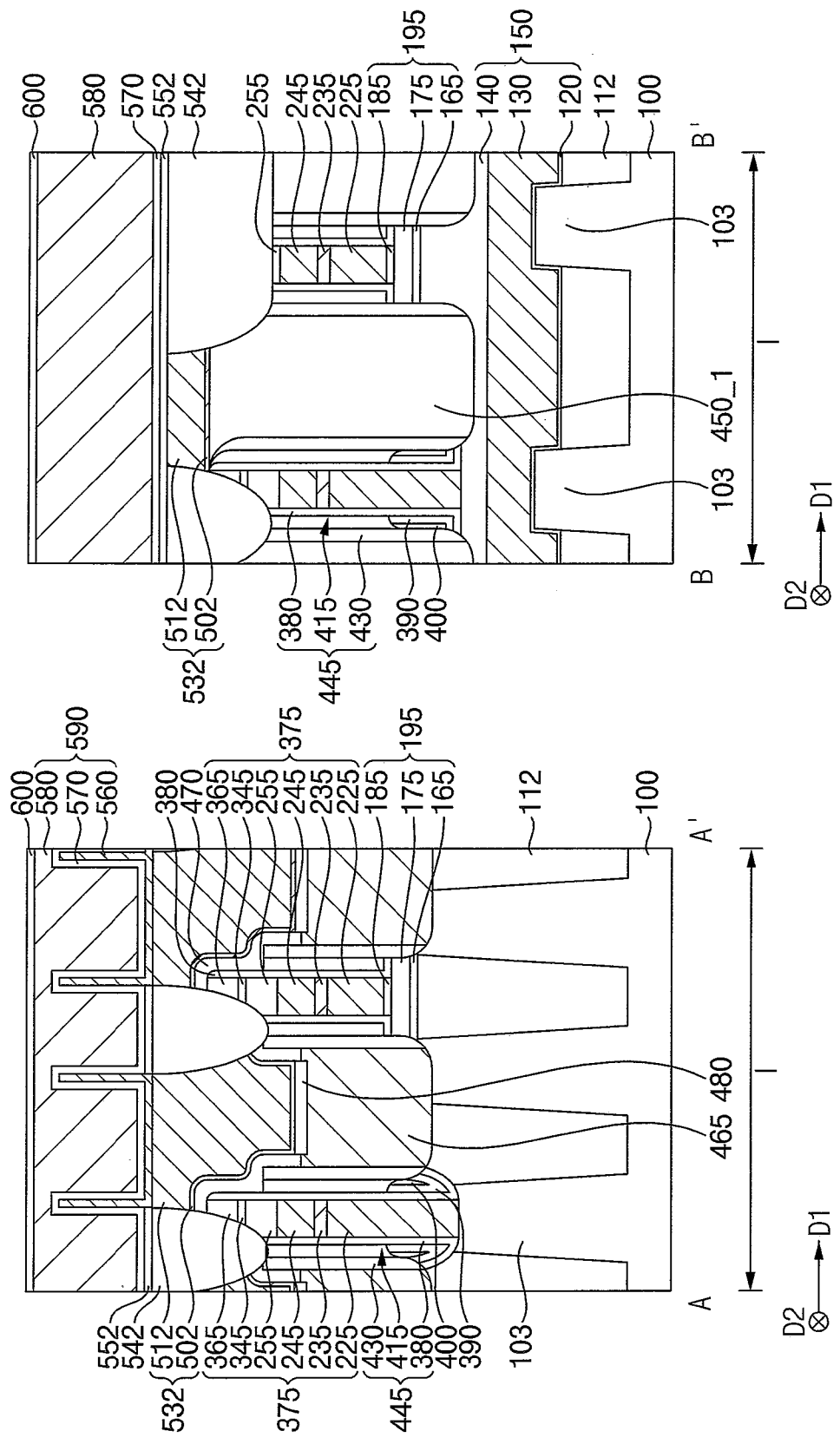
【圖29】



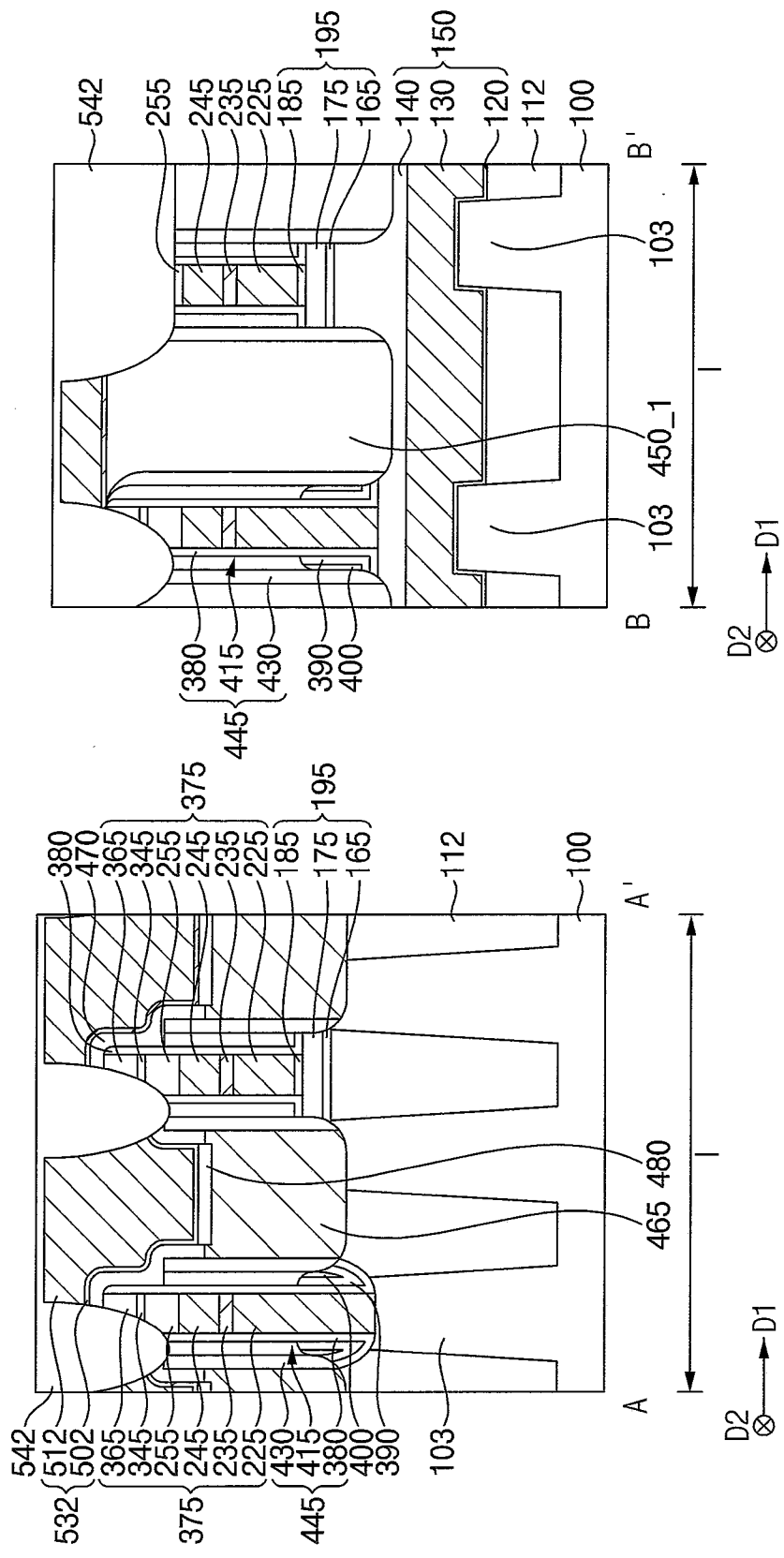
【圖30】



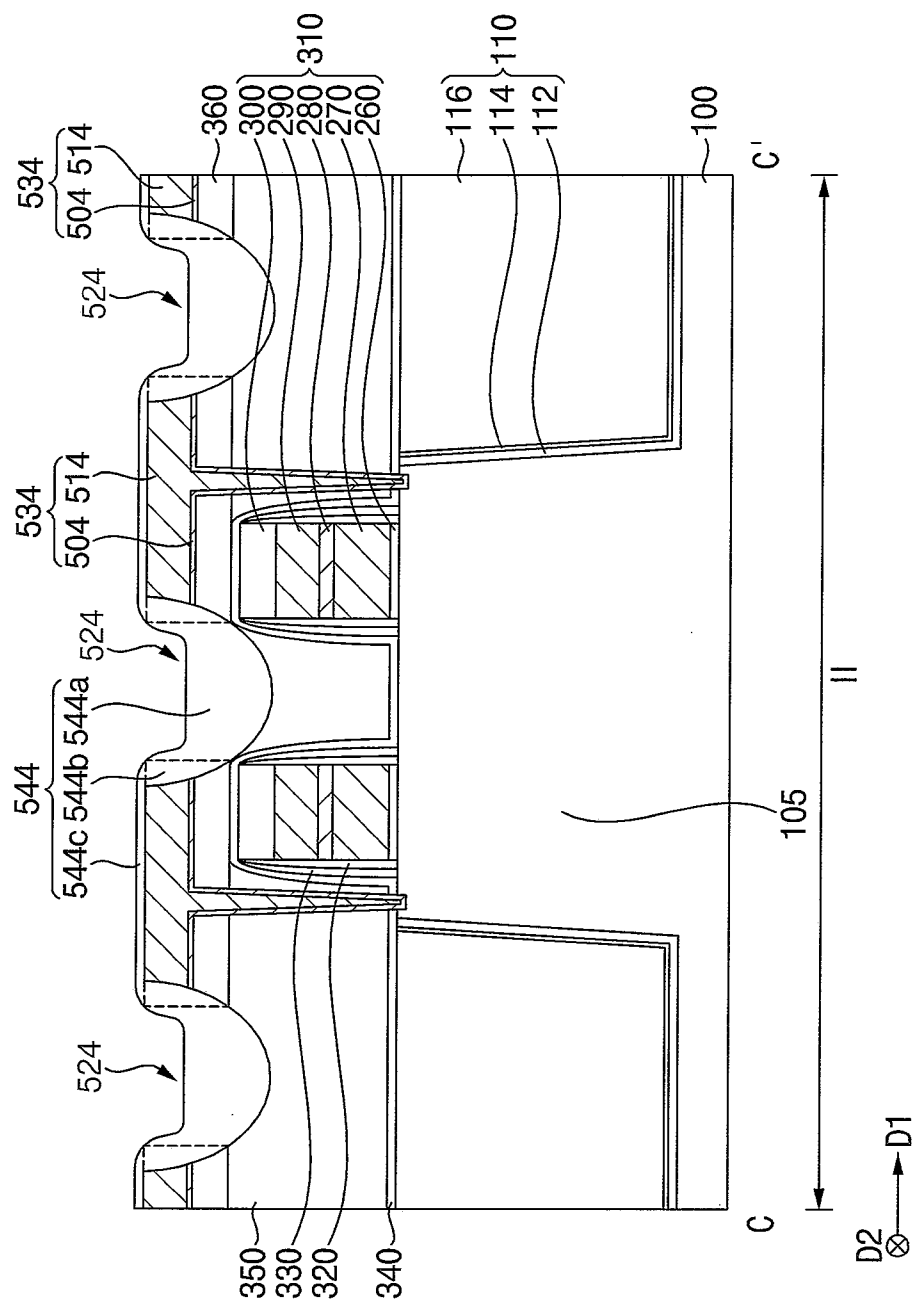
【圖31】



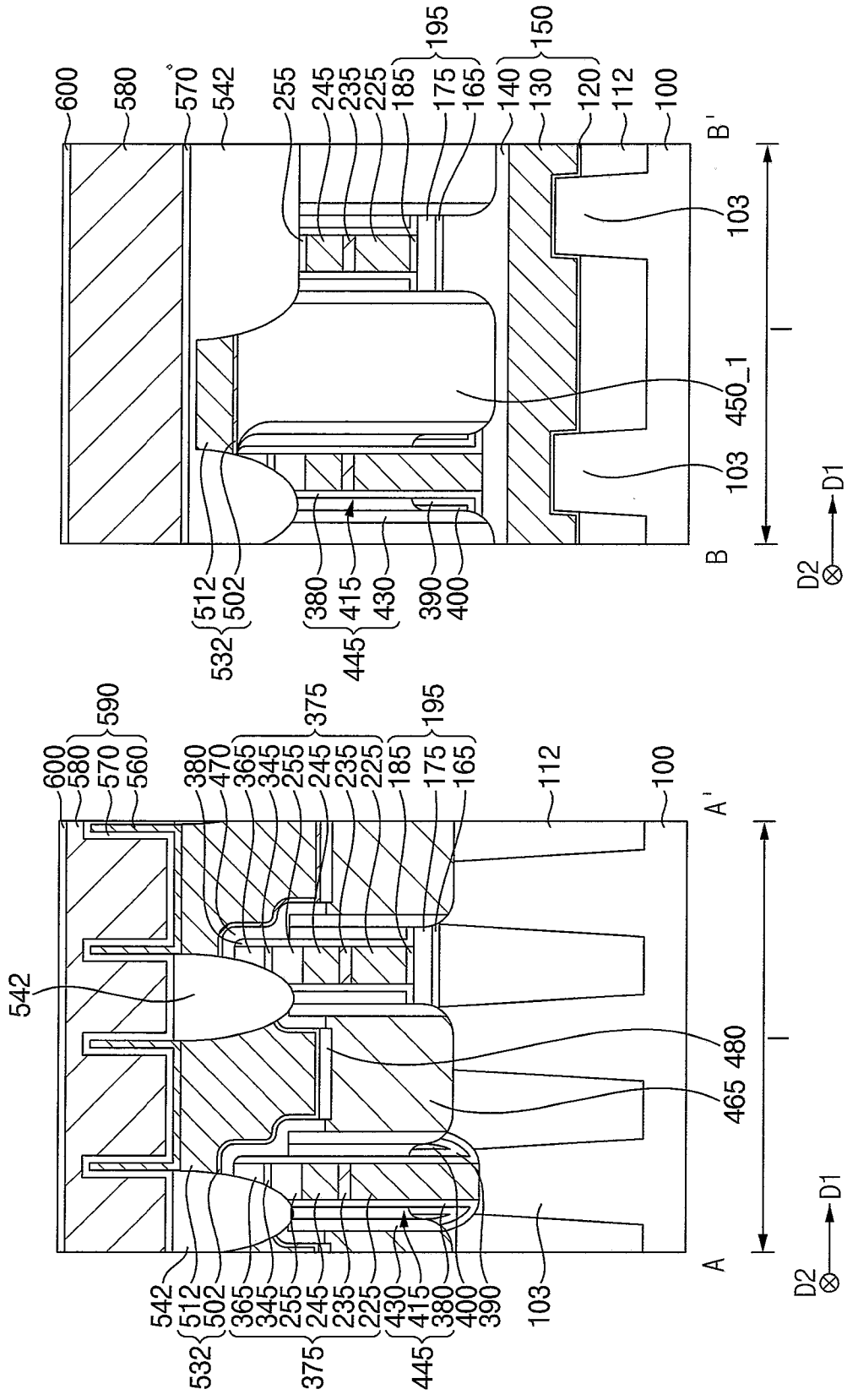
【圖32】



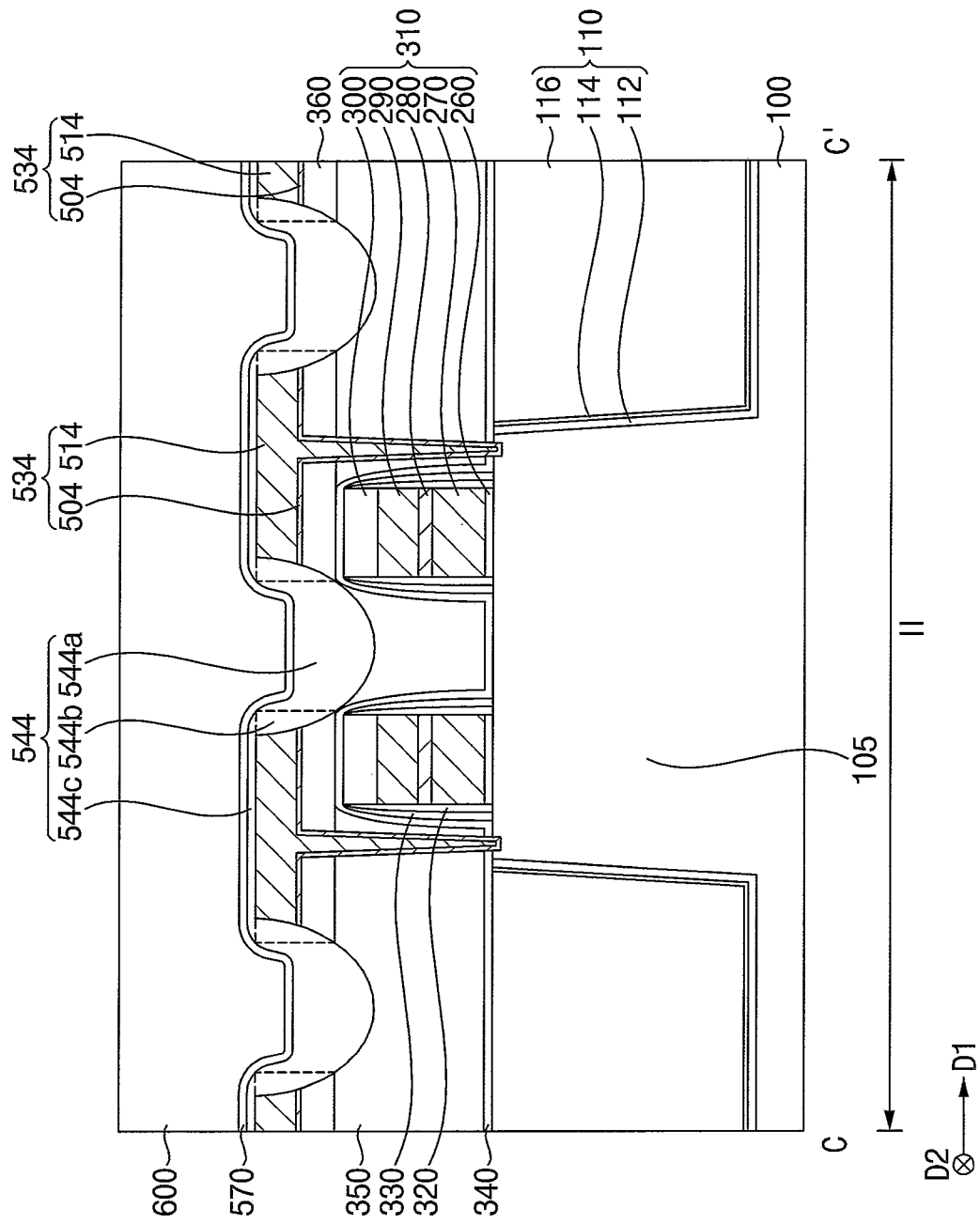
【圖34】



【圖35】



【圖36】



【圖37】